



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0000796
(43) 공개일자 2018년01월04일

(51) 국제특허분류(Int. Cl.)
G09G 3/3208 (2016.01) G09G 3/3233 (2016.01)
(52) CPC특허분류
G09G 3/3208 (2013.01)
G09G 3/3233 (2013.01)
(21) 출원번호 10-2016-0078879
(22) 출원일자 2016년06월23일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
최학기
경기도 수원시 영통구 태장로82번길 32, 102-904
첸모츠 아키히로
경기도 화성시 동탄반석로 231, 152동 1902호
(뒷면에 계속)
(74) 대리인
박영우

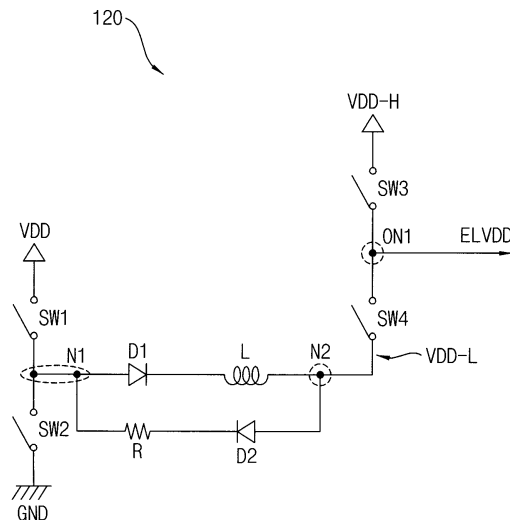
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 전원 전압 공급 회로 및 이를 포함하는 유기 발광 표시 장치

(57) 요약

전원 전압 공급 회로는 기준 전원 전압과 제1 노드 사이에 연결되는 제1 스위치, 그라운드 전압과 제1 노드 사이에 연결되는 제2 스위치, 제1 노드와 제2 고전원 전압을 출력하는 제2 노드 사이에 연결되고, 직렬 연결된 제1 다이오드와 인덕터를 포함하는 변환 전류 경로, 제1 노드와 제2 노드 사이에 연결되고, 직렬 연결된 제2 다이오드와 댐핑 저항을 포함하는 방전 전류 경로, 제1 고전원 전압과 제1 출력 노드 사이에 연결되는 제3 스위치, 및 제2 노드와 제1 출력 노드 사이에 연결되는 제4 스위치를 포함한다.

대표도 - 도2



(52) CPC특허분류

G09G 2300/0852 (2013.01)

G09G 2330/028 (2013.01)

(72) 발명자

안형준

경기도 화성시 동탄숲속로 103, 801동 1201호

채동훈

대구광역시 달서구 용산큰못길 30, 203동 1407호

명세서

청구범위

청구항 1

기준 전원 전압과 제1 노드 사이에 연결되는 제1 스위치;

그라운드 전압과 상기 제1 노드 사이에 연결되는 제2 스위치;

상기 제1 노드와 제2 고전원 전압을 출력하는 제2 노드 사이에 연결되고, 직렬 연결된 제1 다이오드와 인덕터를 포함하는 변환 전류 경로;

상기 제1 노드와 상기 제2 노드 사이에 연결되고, 직렬 연결된 제2 다이오드와 댐핑 저항을 포함하는 방전 전류 경로;

제1 고전원 전압과 제1 출력 노드 사이에 연결되는 제3 스위치; 및

상기 제2 노드와 상기 제1 출력 노드 사이에 연결되는 제4 스위치를 포함하는 전원 전압 공급 회로.

청구항 2

제 1 항에 있어서, 상기 제1 다이오드의 애노드는 상기 제1 노드에 연결되고, 상기 제1 다이오드의 캐소드는 상기 인덕터의 제1 단자에 연결되며, 상기 인덕터의 제2 단자는 상기 제2 노드에 연결되는 것을 특징으로 하는 전원 전압 공급 회로.

청구항 3

제 1 항에 있어서, 상기 제2 다이오드의 애노드는 상기 제2 노드에 연결되고, 상기 제2 다이오드의 캐소드는 상기 댐핑 저항의 제1 단자에 연결되며, 상기 댐핑 저항의 제2 단자는 상기 제1 노드에 연결되는 것을 특징으로 하는 전원 전압 공급 회로.

청구항 4

제 1 항에 있어서, 상기 제2 고전원 전압은 상기 제1 스위치와 상기 제2 스위치가 상보적으로 스위칭 동작을 수행함으로써 상기 제2 노드에 형성되는 것을 특징으로 하는 전원 전압 공급 회로.

청구항 5

제 4 항에 있어서, 상기 제3 스위치가 턴온되고 상기 제4 스위치가 턴오프될 때, 상기 제1 고전원 전압이 상기 제1 출력 노드를 거쳐 유기 발광 표시 장치의 표시 패널에 포함된 화소 회로들을 위한 고전원 전압으로서 인가되는 것을 특징으로 하는 전원 전압 공급 회로.

청구항 6

제 4 항에 있어서, 상기 제3 스위치가 턴오프되고 상기 제4 스위치가 턴온될 때, 상기 제2 고전원 전압이 상기 제1 출력 노드를 거쳐 유기 발광 표시 장치의 표시 패널에 포함된 화소 회로들을 위한 고전원 전압으로서 인가되는 것을 특징으로 하는 전원 전압 공급 회로.

청구항 7

제 1 항에 있어서,

제1 저전원 전압과 제2 출력 노드 사이에 연결되는 제5 스위치; 및

상기 제1 저전원 전압보다 낮은 제2 저전원 전압과 상기 제2 출력 노드 사이에 연결되는 제6 스위치를 더 포함하는 것을 특징으로 하는 전원 전압 공급 회로.

청구항 8

제 7 항에 있어서, 상기 제2 저전원 전압은 상기 그라운드 전압인 것을 특징으로 하는 전원 전압 공급 회로.

청구항 9

제 7 항에 있어서, 상기 제5 스위치가 턴온되고 상기 제6 스위치가 턴오프될 때, 상기 제1 저전원 전압이 상기 제2 출력 노드를 거쳐 유기 발광 표시 장치의 표시 패널에 포함된 화소 회로들을 위한 저전원 전압으로서 인가되는 것을 특징으로 하는 전원 전압 공급 회로.

청구항 10

제 7 항에 있어서, 상기 제5 스위치가 턴오프되고 상기 제6 스위치가 턴온될 때, 상기 제2 저전원 전압이 상기 제2 출력 노드를 거쳐 유기 발광 표시 장치의 표시 패널에 포함된 화소 회로들을 위한 저전원 전압으로서 인가되는 것을 특징으로 하는 전원 전압 공급 회로.

청구항 11

제 7 항에 있어서, 상기 제1 내지 제6 스위치들은 금속 산화막 반도체 전계 효과 트랜지스터(metal oxide silicon field effect transistor; MOSFET)들로 구현되는 것을 특징으로 하는 전원 전압 공급 회로.

청구항 12

동시 발광 구동 방식을 채용한 유기 발광 표시 장치에 있어서,

복수의 화소 회로들을 구비하는 표시 패널;

상기 표시 패널에 스캔 신호를 제공하는 스캔 구동 회로;

상기 표시 패널에 데이터 신호를 제공하는 데이터 구동 회로;

상기 유기 발광 표시 장치의 프레임 동작 구간에 따라, 상기 표시 패널에 제1 고전원 전압과 상기 제1 고전원 전압보다 낮은 제2 고전원 전압을 상기 화소 회로들을 위한 고전원 전압으로서 선택적으로 공급하고, 상기 표시 패널에 제1 저전원 전압과 상기 제1 저전원 전압보다 낮은 제2 저전원 전압을 상기 화소 회로들을 위한 저전원 전압으로서 선택적으로 공급하는 전원 전압 공급 회로; 및

상기 스캔 구동 회로, 상기 데이터 구동 회로 및 상기 전원 전압 공급 회로를 제어하는 타이밍 제어 회로를 포함하고,

상기 프레임 동작 구간이 전환됨에 따라 상기 고전원 전압이 상기 제1 고전원 전압에서 상기 제2 고전원 전압으로 변경될 때, 상기 화소 회로들에 충전되어 있던 전하들이 상기 전원 전압 공급 회로로 유입되면서 발생하는 피크 전류가 상기 전원 전압 공급 회로에 포함된 댄핑 저항에 의해 제거되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 13

제 12 항에 있어서, 상기 전원 전압 공급 회로는

기준 전원 전압과 제1 노드 사이에 연결되는 제1 스위치;

그라운드 전압과 상기 제1 노드 사이에 연결되는 제2 스위치;

상기 제1 노드와 상기 제2 고전원 전압을 출력하는 제2 노드 사이에 연결되고, 직렬 연결된 제1 다이오드와 인덕터를 포함하는 변환 전류 경로;

상기 제1 노드와 상기 제2 노드 사이에 연결되고, 직렬 연결된 제2 다이오드와 상기 댄핑 저항을 포함하는 방전 전류 경로;

상기 제1 고전원 전압과 제1 출력 노드 사이에 연결되는 제3 스위치;

상기 제2 노드와 상기 제1 출력 노드 사이에 연결되는 제4 스위치;

상기 제1 저전원 전압과 제2 출력 노드 사이에 연결되는 제5 스위치; 및

상기 제2 저전원 전압과 상기 제2 출력 노드 사이에 연결되는 제6 스위치를 포함하는 것을 특징으로 하는 유기

발광 표시 장치.

청구항 14

제 13 항에 있어서, 상기 제2 저전원 전압은 상기 그라운드 전압인 것을 특징으로 하는 유기 발광 표시 장치.

청구항 15

제 13 항에 있어서, 상기 프레임 동작 구간은 상기 표시 패널에 상기 제1 고전원 전압과 상기 제1 저전원 전압이 인가되는 초기화 구간, 상기 표시 패널에 상기 제2 고전원 전압과 상기 제1 저전원 전압이 인가되는 리셋 구간, 상기 표시 패널에 상기 제1 고전원 전압과 상기 제1 저전원 전압이 인가되는 문턱 전압 보상 구간, 상기 표시 패널에 상기 제1 고전원 전압과 상기 제1 저전원 전압이 인가되는 스캔 구간, 및 상기 표시 패널에 상기 제1 고전원 전압과 상기 제2 저전원 전압이 인가되는 발광 구간을 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 16

제 13 항에 있어서, 상기 제1 다이오드의 애노드는 상기 제1 노드에 연결되고, 상기 제1 다이오드의 캐소드는 상기 인덕터의 제1 단자에 연결되며, 상기 인덕터의 제2 단자는 상기 제2 노드에 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 17

제 13 항에 있어서, 상기 제2 다이오드의 애노드는 상기 제2 노드에 연결되고, 상기 제2 다이오드의 캐소드는 상기 댐핑 저항의 제1 단자에 연결되며, 상기 댐핑 저항의 제2 단자는 상기 제1 노드에 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 18

제 13 항에 있어서, 상기 제2 고전원 전압은 상기 제1 스위치와 상기 제2 스위치가 상보적으로 스위칭 동작을 수행함으로써 상기 제2 노드에 형성되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 19

제 18 항에 있어서, 상기 제3 스위치가 턴온되고 상기 제4 스위치가 턴오프될 때, 상기 제1 고전원 전압이 상기 제1 출력 노드를 거쳐 상기 고전원 전압으로서 상기 표시 패널에 인가되고,

상기 제3 스위치가 턴오프되고 상기 제4 스위치가 턴온될 때, 상기 제2 고전원 전압이 상기 제1 출력 노드를 거쳐 상기 고전원 전압으로서 상기 표시 패널에 인가되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 20

제 18 항에 있어서, 상기 제5 스위치가 턴온되고 상기 제6 스위치가 턴오프될 때, 상기 제1 저전원 전압이 상기 제2 출력 노드를 거쳐 상기 저전원 전압으로서 상기 표시 패널에 인가되고,

상기 제5 스위치가 턴오프되고 상기 제6 스위치가 턴온될 때, 상기 제2 저전원 전압이 상기 제2 출력 노드를 거쳐 상기 저전원 전압으로서 상기 표시 패널에 인가되는 것을 특징으로 하는 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것이다. 보다 상세하게는, 본 발명은 동시 발광 구동 방식을 채용한 유기 발광 표시 장치에서 고전원 전압(ELVDD)과 저전원 전압(ELVSS)을 공급하는 전원 전압 공급 회로 및 이를 포함하는 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 최근, 전자 기기의 표시 장치로서 유기 발광 표시 장치가 많이 이용되고 있다. 이러한 유기 발광 표시 장치를 구동하는 방법은 크게 순차 발광 구동 방식과 동시 발광 구동 방식으로 구분되고 있다. 구체적으로, 순차 발광 구동 방식을 채용한 유기 발광 표시 장치는 표시 패널 내 화소 회로들에 대해 스캔 라인 별로 순차적으로 스캔 동작을 수행한 후 상기 화소 회로들에 대해 스캔 라인 별로 순차적으로 발광 동작을 수행한다. 반면에, 동시 발광 구동 방식을 채용한 유기 발광 표시 장치는 표시 패널 내 화소 회로들에 대해 스캔 라인 별로 순차적으로 스캔 동작을 수행한 후 상기 화소 회로들에 대해 동시에 발광 동작을 수행한다. 유기 발광 표시 장치가 대형화됨에 따라 동시 발광 구동 방식이 많이 채용되고 있는데, 동시 발광 구동 방식을 채용한 유기 발광 표시 장치는 고전원 전압(ELVDD)과 저전원 전압(ELVSS)을 프레임 동작 구간마다 주기적으로 변동시킬 수 있다. 그러나, 동시 발광 구동 방식을 채용한 종래의 유기 발광 표시 장치에서는, 프레임 동작 구간이 전환됨에 따라 고전원 전압(ELVDD)이 제1 고전원 전압에서 제1 고전원 전압보다 낮은 제2 고전원 전압으로 변경될 때, 표시 패널 내 화소 회로들에 충전되어 있던 전하들이 전원 전압 공급 회로로 방전하면서 발생하는 피크(peak) 전류에 의해 전원 전압 공급 회로 내 소자들(예를 들어, 인덕터, 트랜지스터 등)이 파괴되는 문제점이 발생하고 있다.

발명의 내용

해결하려는 과제

[0003] 본 발명의 일 목적은 동시 발광 구동 방식을 채용한 유기 발광 표시 장치에서 프레임 동작 구간이 전환됨에 따라 고전원 전압이 제1 고전원 전압에서 제1 고전원 전압보다 낮은 제2 고전원 전압으로 변경될 때 표시 패널 내 화소 회로들에 충전되어 있던 전하들이 유입(즉, 방전)되면서 발생하는 피크 전류를 제거할 수 있는 전원 전압 공급 회로를 제공하는 것이다.

[0004] 본 발명의 다른 목적은 상기 전원 전압 공급 회로를 포함하는 동시 발광 구동 방식을 채용한 유기 발광 표시 장치를 제공하는 것이다.

[0005] 다만, 본 발명의 목적은 상술한 목적들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

과제의 해결 수단

[0006] 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 전원 전압 공급 회로는 기준 전원 전압과 제1 노드 사이에 연결되는 제1 스위치, 그라운드 전압과 상기 제1 노드 사이에 연결되는 제2 스위치, 상기 제1 노드와 제2 고전원 전압을 출력하는 제2 노드 사이에 연결되고, 직렬 연결된 제1 다이오드와 인덕터를 포함하는 변환 전류 경로, 상기 제1 노드와 상기 제2 노드 사이에 연결되고, 직렬 연결된 제2 다이오드와 댄핑 저항을 포함하는 방전 전류 경로, 제1 고전원 전압과 제1 출력 노드 사이에 연결되는 제3 스위치, 및 상기 제2 노드와 상기 제1 출력 노드 사이에 연결되는 제4 스위치를 포함할 수 있다.

[0007] 일 실시예에 의하면, 상기 제1 다이오드의 애노드는 상기 제1 노드에 연결되고, 상기 제1 다이오드의 캐소드는 상기 인덕터의 제1 단자에 연결되며, 상기 인덕터의 제2 단자는 상기 제2 노드에 연결될 수 있다.

[0008] 일 실시예에 의하면, 상기 제2 다이오드의 애노드는 상기 제2 노드에 연결되고, 상기 제2 다이오드의 캐소드는 상기 댄핑 저항의 제1 단자에 연결되며, 상기 댄핑 저항의 제2 단자는 상기 제1 노드에 연결될 수 있다.

[0009] 일 실시예에 의하면, 상기 제2 고전원 전압은 상기 제1 스위치와 상기 제2 스위치가 상보적으로 스위칭 동작을 수행함으로써 상기 제2 노드에 형성될 수 있다.

[0010] 일 실시예에 의하면, 상기 제3 스위치가 턴온되고 상기 제4 스위치가 턴오프될 때, 상기 제1 고전원 전압이 상기 제1 출력 노드를 거쳐 유기 발광 표시 장치의 표시 패널에 포함된 화소 회로들을 위한 고전원 전압으로서 인가될 수 있다.

[0011] 일 실시예에 의하면, 상기 제3 스위치가 턴오프되고 상기 제4 스위치가 턴온될 때, 상기 제2 고전원 전압이 상기 제1 출력 노드를 거쳐 유기 발광 표시 장치의 표시 패널에 포함된 화소 회로들을 위한 고전원 전압으로서 인가될 수 있다.

[0012] 일 실시예에 의하면, 상기 전원 전압 공급 회로는 제1 저전원 전압과 제2 출력 노드 사이에 연결되는 제5 스위치, 및 상기 제1 저전원 전압보다 낮은 제2 저전원 전압과 상기 제2 출력 노드 사이에 연결되는 제6 스위치를 더 포함할 수 있다.

- [0013] 일 실시예에 의하면, 상기 제2 저전원 전압은 상기 그라운드 전압일 수 있다.
- [0014] 일 실시예에 의하면, 상기 제5 스위치가 턴온되고 상기 제6 스위치가 턴오프될 때, 상기 제1 저전원 전압이 상기 제2 출력 노드를 거쳐 유기 발광 표시 장치의 표시 패널에 포함된 화소 회로들을 위한 저전원 전압으로서 인가될 수 있다.
- [0015] 일 실시예에 의하면, 상기 제5 스위치가 턴오프되고 상기 제6 스위치가 턴온될 때, 상기 제2 저전원 전압이 상기 제2 출력 노드를 거쳐 유기 발광 표시 장치의 표시 패널에 포함된 화소 회로들을 위한 저전원 전압으로서 인가될 수 있다.
- [0016] 일 실시예에 의하면, 상기 제1 내지 제6 스위치들은 금속 산화막 반도체 전계 효과 트랜지스터(metal oxide silicon field effect transistor; MOSFET)들로 구현될 수 있다.
- [0017] 본 발명의 다른 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 유기 발광 표시 장치는 동시 발광 구동 방식을 채용하고, 복수의 화소 회로들을 구비하는 표시 패널, 상기 표시 패널에 스캔 신호를 제공하는 스캔 구동 회로, 상기 표시 패널에 데이터 신호를 제공하는 데이터 구동 회로, 상기 유기 발광 표시 장치의 프레임 동작 구간에 따라, 상기 표시 패널에 제1 고전원 전압과 상기 제1 고전원 전압보다 낮은 제2 고전원 전압을 상기 화소 회로들을 위한 고전원 전압으로서 선택적으로 공급하고, 상기 표시 패널에 제1 저전원 전압과 상기 제1 저전원 전압보다 낮은 제2 저전원 전압을 상기 화소 회로들을 위한 저전원 전압으로서 선택적으로 공급하는 전원 전압 공급 회로, 및 상기 스캔 구동 회로, 상기 데이터 구동 회로 및 상기 전원 전압 공급 회로를 제어하는 타이밍 제어 회로를 포함할 수 있다. 이 때, 상기 프레임 동작 구간이 전환됨에 따라 상기 고전원 전압이 상기 제1 고전원 전압에서 상기 제2 고전원 전압으로 변경될 때, 상기 화소 회로들에 충전되어 있던 전하들이 상기 전원 전압 공급 회로로 유입되면서 발생하는 피크 전류가 상기 전원 전압 공급 회로에 포함된 댐핑 저항에 의해 제거될 수 있다.
- [0018] 일 실시예에 의하면, 상기 전원 전압 공급 회로는 기준 전원 전압과 제1 노드 사이에 연결되는 제1 스위치, 그라운드 전압과 상기 제1 노드 사이에 연결되는 제2 스위치, 상기 제1 노드와 상기 제2 고전원 전압을 출력하는 제2 노드 사이에 연결되고, 직렬 연결된 제1 다이오드와 인덕터를 포함하는 변환 전류 경로, 상기 제1 노드와 상기 제2 노드 사이에 연결되고, 직렬 연결된 제2 다이오드와 상기 댐핑 저항을 포함하는 방전 전류 경로, 상기 제1 고전원 전압과 제1 출력 노드 사이에 연결되는 제3 스위치, 상기 제2 노드와 상기 제1 출력 노드 사이에 연결되는 제4 스위치, 상기 제1 저전원 전압과 제2 출력 노드 사이에 연결되는 제5 스위치, 및 상기 제2 저전원 전압과 상기 제2 출력 노드 사이에 연결되는 제6 스위치를 포함할 수 있다.
- [0019] 일 실시예에 의하면, 상기 제2 저전원 전압은 상기 그라운드 전압일 수 있다.
- [0020] 일 실시예에 의하면, 상기 프레임 동작 구간은 상기 표시 패널에 상기 제1 고전원 전압과 상기 제1 저전원 전압이 인가되는 초기화 구간, 상기 표시 패널에 상기 제2 고전원 전압과 상기 제1 저전원 전압이 인가되는 리셋 구간, 상기 표시 패널에 상기 제1 고전원 전압과 상기 제1 저전원 전압이 인가되는 문턱 전압 보상 구간, 상기 표시 패널에 상기 제1 고전원 전압과 상기 제1 저전원 전압이 인가되는 스캔 구간, 및 상기 표시 패널에 상기 제1 고전원 전압과 상기 제2 저전원 전압이 인가되는 발광 구간을 포함할 수 있다.
- [0021] 일 실시예에 의하면, 상기 제1 다이오드의 애노드는 상기 제1 노드에 연결되고, 상기 제1 다이오드의 캐소드는 상기 인덕터의 제1 단자에 연결되며, 상기 인덕터의 제2 단자는 상기 제2 노드에 연결될 수 있다.
- [0022] 일 실시예에 의하면, 상기 제2 다이오드의 애노드는 상기 제2 노드에 연결되고, 상기 제2 다이오드의 캐소드는 상기 댐핑 저항의 제1 단자에 연결되며, 상기 댐핑 저항의 제2 단자는 상기 제1 노드에 연결될 수 있다.
- [0023] 일 실시예에 의하면, 상기 제2 고전원 전압은 상기 제1 스위치와 상기 제2 스위치가 상보적으로 스위칭 동작을 수행함으로써 상기 제2 노드에 형성될 수 있다.
- [0024] 일 실시예에 의하면, 상기 제3 스위치가 턴온되고 상기 제4 스위치가 턴오프될 때, 상기 제1 고전원 전압이 상기 제1 출력 노드를 거쳐 상기 고전원 전압으로서 상기 표시 패널에 인가되고, 상기 제3 스위치가 턴오프되고 상기 제4 스위치가 턴온될 때, 상기 제2 고전원 전압이 상기 제1 출력 노드를 거쳐 상기 고전원 전압으로서 상기 표시 패널에 인가될 수 있다.
- [0025] 일 실시예에 의하면, 상기 제5 스위치가 턴온되고 상기 제6 스위치가 턴오프될 때, 상기 제1 저전원 전압이 상기 제2 출력 노드를 거쳐 상기 저전원 전압으로서 상기 표시 패널에 인가되고, 상기 제5 스위치가 턴오프되고 상기 제6 스위치가 턴온될 때, 상기 제2 저전원 전압이 상기 제2 출력 노드를 거쳐 상기 저전원 전압으로서 상

기 표시 패널에 인가될 수 있다.

발명의 효과

- [0026] 본 발명의 실시예들에 따른 전원 전압 공급 회로는 직렬 연결된 제1 다이오드와 인덕터를 포함하는 변환 전류 경로와 직렬 연결된 제2 다이오드와 댐핑 저항을 포함하는 방전 전류 경로를 포함하고, 변환 전류는 변환 전류 경로를 따라 흐르게 하고 방전 전류는 방전 전류 경로를 따라 흐르게 함으로써, 동시 발광 구동 방식을 채용한 유기 발광 표시 장치에서 프레임 동작 구간이 전환됨에 따라 고전원 전압이 제1 고전원 전압에서 제1 고전원 전압보다 낮은 제2 고전원 전압으로 변경될 때 표시 패널 내 화소 회로들에 충전되어 있던 전하들이 유입되면서 발생하는 피크 전류를 제거할 수 있다.
- [0027] 본 발명의 실시예들에 따른 유기 발광 표시 장치는 동시 발광 구동 방식을 채용함에 있어 상기 전원 전압 공급 회로를 포함함으로써, 피크 전류에 의한 소자 손상을 방지하여 내구성과 신뢰성을 향상시킬 수 있다.
- [0028] 다만, 본 발명의 효과는 상술한 효과들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

- [0029] 도 1은 본 발명의 실시예들에 따른 전원 전압 공급 회로를 나타내는 블록도이다.
- 도 2는 도 1의 전원 전압 공급 회로에 포함된 고전원 전압 공급 블록을 나타내는 회로도이다.
- 도 3은 도 1의 전원 전압 공급 회로에 포함된 저전원 전압 공급 블록을 나타내는 회로도이다.
- 도 4a 내지 도 5c는 도 1의 전원 전압 공급 회로가 유기 발광 표시 장치의 프레임 동작 구간이 전환됨에 따라 고전원 전압이 제1 고전원 전압에서 제2 고전원 전압으로 변경될 때 표시 패널 내 화소 회로들에 충전되어 있던 전하들의 유입에 따른 피크 전류를 제거하는 것을 설명하기 위한 도면들이다.
- 도 6은 본 발명의 실시예들에 따른 동시 발광 구동 방식을 채용한 유기 발광 표시 장치를 나타내는 블록도이다.
- 도 7은 도 6의 유기 발광 표시 장치에 포함된 화소 회로의 일 예를 나타내는 회로도이다.
- 도 8은 도 6의 유기 발광 표시 장치가 동작하는 프레임 동작 구간을 나타내는 도면이다.
- 도 9는 본 발명이 실시예들에 따른 전자 기기를 나타내는 블록도이다.
- 도 10은 도 9의 전자 기기가 텔레비전으로 구현된 일 예를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0030] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예들을 보다 상세하게 설명하고자 한다. 도면 상의 동일한 구성 요소에 대해서는 동일한 참조부호를 사용하고, 동일한 구성 요소에 대한 중복된 설명은 생략한다.
- [0031] 도 1은 본 발명의 실시예들에 따른 전원 전압 공급 회로를 나타내는 블록도이고, 도 2는 도 1의 전원 전압 공급 회로에 포함된 고전원 전압 공급 블록을 나타내는 회로도이며, 도 3은 도 1의 전원 전압 공급 회로에 포함된 저전원 전압 공급 블록을 나타내는 회로도이다.
- [0032] 도 1 내지 도 3을 참조하면, 동시 발광 구동 방식을 채용한 유기 발광 표시 장치에 포함되는 전원 전압 공급 회로(100)가 도시되어 있다. 전원 전압 공급 회로(100)는 유기 발광 표시 장치의 표시 패널 내 화소 회로에 고전원 전압(ELVDD)과 저전원 전압(ELVSS)을 공급할 수 있다. 전원 전압 공급 회로(100)는 유기 발광 표시 장치의 표시 패널 내 화소 회로에 고전원 전압(ELVDD)을 공급하는 고전원 전압 공급 블록(120)을 포함할 수 있다. 또한, 실시예에 따라, 전원 전압 공급 회로(100)는 유기 발광 표시 장치의 표시 패널 내 화소 회로에 저전원 전압(ELVSS)을 공급하는 저전원 전압 공급 블록(140)을 더 포함할 수 있다.
- [0033] 도 1에 도시된 바와 같이, 고전원 전압 공급 블록(120)은 기준 전원 전압(VDD), 그라운드 전압(GND) 및 제1 고전원 전압(VDD-H)을 수신하고, 유기 발광 표시 장치의 표시 패널 내 화소 회로에 고전원 전압(ELVDD)으로서 제1 고전원 전압(VDD-H)과 제1 고전원 전압(VDD-H)보다 낮은 제2 고전원 전압(VDD-L)을 선택적으로 공급할 수 있다. 도 2에 도시된 바와 같이, 고전원 전압 공급 블록(120)은 제1 스위치(SW1), 제2 스위치(SW2), 변환 전류 경로(D1, L), 방전 전류 경로(D2, R), 제3 스위치(SW3) 및 제4 스위치(SW4)를 포함할 수 있다. 제1 스위치(SW1)는 기준 전원 전압(VDD)과 제1 노드(N1) 사이에 연결될 수 있다. 기준 전원 전압(VDD)는 유기 발광 표시 장치의 외

부에서 입력된 외부 전원 전압일 수도 있고, 상기 외부 전원 전압에 기초하여 생성된 소정의 전원 전압일 수도 있다. 제2 스위치(SW2)는 그라운드 전압(GND)과 제1 노드(N1) 사이에 연결될 수 있다. 변환 전류 경로(D1, L)는 제1 노드(N1)와 제2 고전원 전압(VDD-L)을 출력하는 제2 노드(N2) 사이에 연결될 수 있다. 이 때, 변환 전류 경로(D1, L)는 제1 다이오드(D1)와 인덕터(L)를 포함하고, 제1 다이오드(D1)와 인덕터(L)는 직렬 연결될 수 있다. 일 실시예에서, 제1 다이오드(D1)의 애노드는 제1 노드(N1)에 연결되고, 제1 다이오드(D1)의 캐소드는 인덕터(L)의 제1 단자에 연결되며, 인덕터(L)의 제2 단자는 제2 노드(N2)에 연결될 수 있다. 즉, 제1 다이오드(D1)의 방향이 제1 노드(N1)에서 제2 노드(N2)로 향하기 때문에, 변환 전류 경로(D1, L)에는 제1 노드(N1)에서 제2 노드(N2)로만 전류(즉, 변환 전류)가 흐를 수 있다. 다만, 이것은 예시적인 것으로서, 변환 전류 경로(D1, L) 내에서 제1 다이오드(D1)와 인덕터(L)의 위치는 변경될 수 있다. 예를 들어, 인덕터(L)의 제1 단자가 제1 노드(N1)에 연결되고, 인덕터(L)의 제2 단자가 제1 다이오드(D1)의 애노드에 연결되며, 제1 다이오드(D1)의 캐소드가 제2 노드(N2)에 연결될 수도 있다. 한편, 제2 고전원 전압(VDD-L)은 제1 스위치(SW1)와 제2 스위치(SW2)가 상보적으로 스위칭 동작을 수행함으로써 제2 노드(N2)에 형성될 수 있다. 즉, 제1 스위치(SW1)가 턴온되면 제2 스위치(SW2)는 턴오프되고, 제1 스위치(SW1)가 턴오프되면 제2 스위치(SW2)는 턴오프된다. 도시되지는 않았지만, 제2 노드(N2)에는 소정의 커패시터가 연결될 수 있다. 이와 같이, 고전원 전압 공급 블록(120)의 제1 스위치(SW1), 제2 스위치(SW2) 및 변환 전류 경로(D1, L)는 소위 동기형 벡 컨버터(synchronous buck converter)를 구성할 수 있다.

[0034] 방전 전류 경로(D2, R)는 제1 노드(N1)와 제2 고전원 전압(VDD-L)을 출력하는 제2 노드(N2) 사이에 연결될 수 있다. 이 때, 방전 전류 경로(D2, R)는 제2 다이오드(D2)와 댐핑(damping) 저항(R)을 포함하고, 제2 다이오드(D2)와 댐핑 저항(R)은 직렬 연결될 수 있다. 일 실시예에서, 제2 다이오드(D2)의 애노드는 제2 노드(N2)에 연결되고, 제2 다이오드(D2)의 캐소드는 댐핑 저항(R)의 제1 단자에 연결되며, 댐핑 저항(R)의 제2 단자는 제1 노드(N1)에 연결될 수 있다. 즉, 제2 다이오드(D2)의 방향이 제2 노드(N2)에서 제1 노드(N1)로 향하기 때문에, 방전 전류 경로(D2, R)에는 제2 노드(N2)에서 제1 노드(N1)로만 전류(즉, 방전 전류)가 흐를 수 있다. 다만, 이것은 예시적인 것으로서, 방전 전류 경로(D2, R) 내에서 제2 다이오드(D2)와 댐핑 저항(R)의 위치는 변경될 수 있다. 예를 들어, 제2 다이오드(D2)의 애노드가 제2 노드(N2)에 연결되고, 제2 다이오드(D2)의 캐소드가 댐핑 저항(R)의 제1 단자에 연결되며, 댐핑 저항(R)의 제2 단자가 제1 노드(N1)에 연결될 수도 있다. 이와 같이, 전원 전압 공급 회로(100) 내 고전원 전압 공급 블록(120)은 직렬 연결된 제1 다이오드(D1)와 인덕터(L)를 포함하는 변환 전류 경로(D1, L)와 직렬 연결된 제2 다이오드(D2)와 댐핑 저항(R)을 포함하는 방전 전류 경로(D2, R)를 포함하기 때문에, 제2 노드(N2)에 제2 고전원 전압(VDD-L)을 형성하기 위한 변환 전류는 변환 전류 경로(D1, L)를 따라 흐르고(즉, 방전 전류 경로(D2, R)를 따라 흐르지 않음), 유기 발광 표시 장치의 표시 패널 내 화소 회로들에 충전되어 있던 전하들이 유입되면서 발생하는 방전 전류(즉, 피크 전류)는 방전 전류 경로(D2, R)를 따라 흐를 수 있다(즉, 변환 전류 경로(D1, L)를 따라 흐르지 않음). 이 때, 유기 발광 표시 장치의 표시 패널 내 화소 회로들에 충전되어 있던 전하들이 유입되면서 발생하는 방전 전류가 방전 전류 경로(D2, R) 내 댐핑 저항(R)에 의해 상당 부분 흡수되기 때문에, 제2 스위치(SW2) 및/또는 인덕터(L)가 파괴되던 종래의 문제점이 발생하지 않을 수 있다. 한편, 제1 다이오드(D1)와 제2 다이오드(D2)는 변환 전류와 방전 전류의 경로를 결정해주는 역할을 하는 것이므로, DC-DC 컨버터의 정격 전류 수준의 전류 용량을 가지면 충분하다. 이 때, 제2 다이오드(D2)는 제1 다이오드(D1)와 같거나 약간 작은 전류 용량을 가질 수 있다. 또한, 댐핑 저항(R)은 피크 전류를 댐핑하는데 필요한(예를 들어, 0.5W 내지 1W 수준) 저항값을 가질 수 있다. 나아가, 제1 및 제2 스위치들(SW1, SW2)은 금속 산화막 반도체 전계 효과 트랜지스터(metal oxide silicon field effect transistor; MOSFET)들로 구현될 수 있으나, 제1 및 제2 스위치들(SW1, SW2)의 구현이 그에 한정되는 것은 아니다.

[0035] 제3 스위치(SW3)는 제1 고전원 전압(VDD-H)과 제1 출력 노드(ON1) 사이에 연결될 수 있다. 예를 들어, 제1 고전원 전압(VDD-H)은 DC-DC 컨버터나 저항 분배 구성에 의해 유기 발광 표시 장치의 외부에서 입력된 외부 전원 전압에 기초하여 생성될 수 있다. 제4 스위치(SW4)는 제2 노드(N2)와 제1 출력 노드(ON1) 사이에 연결될 수 있다. 따라서, 제1 출력 노드(ON1)를 통해 제1 고전원 전압(VDD-H)과 제2 고전원 전압(VDD-L)이 고전원 전압(ELVDD)로서 선택적으로 출력될 수 있다. 구체적으로, 제3 스위치(SW3)가 턴온되고 제4 스위치(SW4)가 턴오프될 때, 제1 고전원 전압(VDD-H)이 제1 출력 노드(ON1)를 거쳐 유기 발광 표시 장치의 표시 패널에 포함된 화소 회로들에 고전원 전압(ELVDD)으로서 인가될 수 있다. 반면에, 제3 스위치(SW3)가 턴오프되고 제4 스위치(SW4)가 턴온될 때, 제2 고전원 전압(VDD-L)이 제1 출력 노드(ON1)를 거쳐 유기 발광 표시 장치의 표시 패널에 포함된 화소 회로들에 고전원 전압(ELVDD)으로서 인가될 수 있다. 이 때, 제3 및 제4 스위치들(SW3, SW4)은 유기 발광 표시 장치의 프레임 동작 구간에 따른 스위칭 동작을 수행할 수 있다. 예를 들어, 유기 발광 표시 장치의 프레임 동작 구간이 초기화 구간, 리셋 구간, 문턱 전압 보상 구간, 스캔 구간 및 발광 구간으로 이루어진 경우, 초기화 구간에

서 제3 스위치(SW3)는 턴온되고 제4 스위치(SW4)는 턴오프될 수 있고, 리셋 구간에서 제3 스위치(SW3)는 턴오프되고 제4 스위치(SW4)는 턴온될 수 있으며, 문턱 전압 보상 구간에서 제3 스위치(SW3)는 턴온되고 제4 스위치(SW4)는 턴오프될 수 있고, 스캔 구간에서 제3 스위치(SW3)는 턴온되고 제4 스위치(SW4)는 턴오프될 수 있으며, 발광 구간에서 제3 스위치(SW3)는 턴온되고 제4 스위치(SW4)는 턴오프될 수 있다. 한편, 제3 및 제4 스위치들(SW3, SW4)도 금속 산화막 반도체 전계 효과 트랜지스터들로 구현될 수 있으나, 제3 및 제4 스위치들(SW3, SW4)의 구현이 그에 한정되는 것은 아니다.

[0036] 도 1에 도시된 바와 같이, 저전원 전압 공급 블록(140)은 제1 저전원 전압(VSS-H) 및 제2 저전원 전압(VSS-L)을 수신하고, 유기 발광 표시 장치의 표시 패널 내 화소 회로에 저전원 전압(ELVSS)으로서 제1 저전원 전압(VSS-H)과 제1 저전원 전압(VSS-H)보다 낮은 제2 저전원 전압(VSS-L)을 선택적으로 공급할 수 있다. 도 3에 도시된 바와 같이, 저전원 전압 공급 블록(140)은 제5 스위치(SW5) 및 제6 스위치(SW6)를 포함할 수 있다. 제5 스위치(SW5)는 제1 저전원 전압(VSS-H)과 제2 출력 노드(ON2) 사이에 연결될 수 있다. 예를 들어, 제1 저전원 전압(VSS-H)은 DC-DC 컨버터나 저항 분배 구성에 의해 유기 발광 표시 장치의 외부에서 입력된 외부 전원 전압에 기초하여 생성될 수 있다. 제6 스위치(SW6)는 제1 저전원 전압(VSS-H)보다 낮은 제2 저전원 전압(VSS-L)과 제2 출력 노드(ON2) 사이에 연결될 수 있다. 일 실시예에서, 제2 저전원 전압(VSS-L)은 그라운드 전압(GND)일 수 있다. 따라서, 제2 출력 노드(ON2)를 통해 제1 저전원 전압(VSS-H)과 제2 저전원 전압(VSS-L)이 저전원 전압(ELVSS)로서 선택적으로 출력될 수 있다. 구체적으로, 제5 스위치(SW5)가 턴온되고 제6 스위치(SW6)가 턴오프될 때, 제1 저전원 전압(VSS-H)이 제2 출력 노드(ON2)를 거쳐 유기 발광 표시 장치의 표시 패널에 포함된 화소 회로들에 저전원 전압(ELVSS)으로서 인가될 수 있다. 반면에, 제5 스위치(SW5)가 턴오프되고 제6 스위치(SW6)가 턴온될 때, 제2 저전원 전압(VSS-L)이 제2 출력 노드(ON2)를 거쳐 유기 발광 표시 장치의 표시 패널에 포함된 화소 회로들에 저전원 전압(ELVSS)으로서 인가될 수 있다. 이 때, 제5 및 제6 스위치들(SW5, SW6)은 유기 발광 표시 장치의 프레임 동작 구간에 따른 스위칭 동작을 수행할 수 있다. 예를 들어, 유기 발광 표시 장치의 프레임 동작 구간이 초기화 구간, 리셋 구간, 문턱 전압 보상 구간, 스캔 구간 및 발광 구간으로 이루어진 경우, 초기화 구간에서 제5 스위치(SW5)는 턴온되고 제6 스위치(SW6)는 턴오프될 수 있고, 리셋 구간에서 제5 스위치(SW5)는 턴온되고 제6 스위치(SW6)는 턴오프될 수 있으며, 문턱 전압 보상 구간에서 제5 스위치(SW5)는 턴온되고 제6 스위치(SW6)는 턴오프될 수 있고, 스캔 구간에서 제5 스위치(SW5)는 턴온되고 제6 스위치(SW6)는 턴오프될 수 있으며, 발광 구간에서 제5 스위치(SW5)는 턴오프되고 제6 스위치(SW6)는 턴온될 수 있다. 한편, 제5 및 제6 스위치들(SW5, SW6)도 금속 산화막 반도체 전계 효과 트랜지스터들로 구현될 수 있으나, 제5 및 제6 스위치들(SW5, SW6)의 구현이 그에 한정되는 것은 아니다.

[0037] 이와 같이, 전원 전압 공급 회로(100)는 직렬 연결된 제1 다이오드(D1)와 인덕터(L)를 포함하는 변환 전류 경로(D1, L)와 직렬 연결된 제2 다이오드(D2)와 댐핑 저항(R)을 포함하는 방전 전류 경로(D2, R)를 포함하고, 변환 전류는 변환 전류 경로(D1, L)를 따라 흐르게 하고 방전 전류는 방전 전류 경로(D2, R)를 따라 흐르게 함으로써, 동시 발광 구동 방식을 채용한 유기 발광 표시 장치에서 프레임 동작 구간(예를 들어, 초기화 구간, 리셋 구간, 문턱 전압 보상 구간, 스캔 구간 및 발광 구간을 포함함)이 전환됨에 따라 고전원 전압(ELVDD)이 제1 고전원 전압(VDD-H)에서 제1 고전원 전압(VDD-H)보다 낮은 제2 고전원 전압(VDD-L)으로 변경될 때 표시 패널 내 화소 회로들에 충전되어 있던 전하들이 유입되면서 발생하는 피크 전류를 제거할 수 있다. 그에 따라, 전원 전압 공급 회로(100)를 포함한 유기 발광 표시 장치는 상기 피크 전류에 의한 소자 손상을 방지하여 내구성과 신뢰성을 향상시킬 수 있다.

[0038] 도 4a 내지 도 5c는 도 1의 전원 전압 공급 회로가 유기 발광 표시 장치의 프레임 동작 구간이 전환됨에 따라 고전원 전압이 제1 고전원 전압에서 제2 고전원 전압으로 변경될 때 표시 패널 내 화소 회로들에 충전되어 있던 전하들의 유입에 따른 피크 전류를 제거하는 것을 설명하기 위한 도면들이다.

[0039] 도 4a 내지 도 5c를 참조하면, 도 4a 내지 도 4c는 유기 발광 표시 장치의 프레임 동작 구간이 전환됨에 따라 고전원 전압이 제1 고전원 전압에서 제2 고전원 전압으로 변경될 때, 표시 패널 내 화소 회로들에 충전되어 있던 전하들이 종래의 전원 전압 공급 회로에 유입되어 피크 전류가 발생하는 것을 보여주고 있고, 도 5a 내지 도 5c는 유기 발광 표시 장치의 프레임 동작 구간이 전환됨에 따라 고전원 전압이 제1 고전원 전압에서 제2 고전원 전압으로 변경될 때, 표시 패널 내 화소 회로들에 충전되어 있던 전하들이 도 1의 전원 전압 공급 회로에 유입되더라도 피크 전류가 제거되는 것을 보여주고 있다.

[0040] 도 4a 및 도 4b에 도시된 바와 같이, 종래의 전원 전압 공급 회로(즉, 동기형 벅 컨버터)는 인덕터(L)를 포함하는 단일 전류 경로를 포함할 수 있다. 이에, 제2 고전원 전압(VDD-L)을 형성하기 위한 변환 전류(즉, CIP1로 표시)와 유기 발광 표시 장치의 표시 패널 내 화소 회로들에 충전되어 있던 전하들이 유입되면서 발생하는 방전

전류(즉, DIP1로 표시)가 모두 단일 전류 경로로 흐르게 된다. 구체적으로, 종래의 전원 전압 공급 회로는 제1 스위치(SW1)와 제2 스위치(SW2)를 교대로 턴온시켜 전류 빌드-업 동작(current build up operation)과 전류 트랜스퍼 동작(current transfer operation)을 반복적으로 수행하는 방식으로 제2 고전원 전압(VDD-L)을 생성할 수 있다. 예를 들어, 변환 전류(즉, CIP1로 표시)는, 전류 빌드-업 동작이 수행될 때 제1 스위치(SW1)와 인덕터(L)를 거쳐 흐르고, 전류 트랜스퍼 동작이 수행될 때 제2 스위치(SW2)와 인덕터(L)를 거쳐 흐른다. 이 때, 제2 고전원 전압(VDD-L)은 전류 빌드-업 동작을 수행하는 시간이 길수록 커지고, 전류 트랜스퍼 동작을 수행하는 시간이 길수록(즉, 전류 빌드-업 동작을 수행하는 시간이 짧을수록) 작아진다. 다시 말하면, 제2 고전원 전압(VDD-L)은 제1 스위치(SW1)의 턴온 듀티(turn-on duty)에 비례하여 결정될 수 있다. 이 때, 종래의 전원 전압 공급 회로는 기준 전원 전압(VDD)을 강압하여 제2 고전원 전압(VDD-L)을 생성하기 때문에, 제2 고전원 전압(VDD-L)은 기준 전원 전압(VDD)보다 작게 된다. 한편, 유기 발광 표시 장치의 프레임 동작 구간이 전환됨에 따라 고전원 전압(ELVDD)이 제1 고전원 전압(VDD-H)에서 제2 고전원 전압(VDD-L)으로 변경(즉, 제4 스위치(SW4)가 턴온되고, 제3 스위치(SW3)이 턴오프)될 때, 표시 패널 내 화소 회로들에 충전되어 있던 전하들이 유입되면서 발생하는 방전 전류(즉, DIP1로 표시)가 인덕터(L)와 제2 스위치(SW2)를 거쳐 흐른다. 그 결과, 도 4c에 도시된 바와 같이, 고전원 전압(ELVDD)이 제1 고전원 전압(VDD-H)에서 제2 고전원 전압(VDD-L)으로 변경되는 시점에 인덕터(L)에 흐르는 전류(IL)에 피크 전류가 발생하기 때문에(즉, PC로 표시), 상기 피크 전류(즉, PC로 표시)에 의해 인덕터(L)가 포화 또는 파괴될 수 있고, 금속 산화막 반도체 전계 효과 트랜지스터 등으로 구현된 제2 스위치(SW2)도 파괴될 수 있다. 즉, 종래의 전원 전압 공급 회로에서는, 표시 패널 내 화소 회로들에 충전되어 있던 전하들이 유입되면서 발생하는 방전 전류(즉, DIP1로 표시)를 댐핑할 수 있는 수단이 없기 때문에, 단일 전류 경로에 있는 인덕터(L)와 스위치(SW2)에 전류 스트레스가 전부 가해지는 것이다.

[0041] 도 5a 및 도 5b에 도시된 바와 같이, 도 1의 전원 전압 공급 회로(100)(즉, 동기형 벽 컨버터)는 직렬 연결된 제1 다이오드(D1)와 인덕터(L)를 포함하는 변환 전류 경로(D1, L)와 직렬 연결된 제2 다이오드(D2)와 댐핑 저항(R)을 포함하는 방전 전류 경로(D2, R)를 포함할 수 있다. 이에, 제2 고전원 전압(VDD-L)을 형성하기 위한 변환 전류(즉, CIP2로 표시)는 변환 전류 경로(D1, L)로 흐르게 되고, 유기 발광 표시 장치의 표시 패널 내 화소 회로들에 충전되어 있던 전하들이 유입되면서 발생하는 방전 전류(즉, DIP2로 표시)는 방전 전류 경로(D2, R)로 흐르게 된다. 구체적으로, 도 1의 전원 전압 공급 회로(100)는 제1 스위치(SW1)와 제2 스위치(SW2)를 교대로 턴온시켜 전류 빌드-업 동작과 전류 트랜스퍼 동작을 반복적으로 수행하는 방식으로 제2 고전원 전압(VDD-L)을 생성할 수 있다. 예를 들어, 변환 전류(즉, CIP2로 표시)는, 전류 빌드-업 동작이 수행될 때 제1 스위치(SW1), 제1 다이오드(D1) 및 인덕터(L)를 거쳐 흐르고, 전류 트랜스퍼 동작이 수행될 때 제2 스위치(SW2), 제1 다이오드(D1) 및 인덕터(L)를 거쳐 흐른다. 이 때, 제2 고전원 전압(VDD-L)은 전류 빌드-업 동작을 수행하는 시간이 길수록 커지고, 전류 트랜스퍼 동작을 수행하는 시간이 길수록(즉, 전류 빌드-업 동작을 수행하는 시간이 짧을수록) 작아진다. 다시 말하면, 제2 고전원 전압(VDD-L)은 제1 스위치(SW1)의 턴온 듀티(turn-on duty)에 비례하여 결정될 수 있다. 이 때, 도 1의 전원 전압 공급 회로(100)는 기준 전원 전압(VDD)을 강압하여 제2 고전원 전압(VDD-L)을 생성하기 때문에, 제2 고전원 전압(VDD-L)은 기준 전원 전압(VDD)보다 작게 된다. 한편, 유기 발광 표시 장치의 프레임 동작 구간이 전환됨에 따라 고전원 전압(ELVDD)이 제1 고전원 전압(VDD-H)에서 제2 고전원 전압(VDD-L)으로 변경(즉, 제4 스위치(SW4)가 턴온되고, 제3 스위치(SW3)이 턴오프)될 때, 표시 패널 내 화소 회로들에 충전되어 있던 전하들이 유입되면서 발생하는 방전 전류(즉, DIP2로 표시)가 제2 다이오드(D2), 댐핑 저항(R) 및 제2 스위치(SW2)를 거쳐 흐른다. 그 결과, 도 5c에 도시된 바와 같이, 표시 패널 내 화소 회로들에 충전되어 있던 전하들이 유입되면서 발생하는 방전 전류(즉, DIP2로 표시)가 변환 전류 경로(D1, L)는 흐르지 않고, 상기 방전 전류(즉, DIP2로 표시)를 방전 전류 경로(D2, R)에 포함된 댐핑 저항(R)이 상당 부분 댐핑하기 때문에, 고전원 전압(ELVDD)이 제1 고전원 전압(VDD-H)에서 제2 고전원 전압(VDD-L)으로 변경되는 시점에 인덕터(L)에 흐르는 전류(IL)에는 피크 전류가 발생하지 않고(즉, NPC로 표시), 그에 따라, 인덕터(L)가 포화 또는 파괴되거나 금속 산화막 반도체 전계 효과 트랜지스터 등으로 구현된 제2 스위치(SW2)가 파괴되는 것이 방지될 수 있다.

[0042] 도 6은 본 발명의 실시예들에 따른 동기 발광 구동 방식을 채용한 유기 발광 표시 장치를 나타내는 블록도이고, 도 7은 도 6의 유기 발광 표시 장치에 포함된 화소 회로의 일 예를 나타내는 회로도이며, 도 8은 도 6의 유기 발광 표시 장치가 동작하는 프레임 동작 구간을 나타내는 도면이다.

[0043] 도 6 내지 도 8을 참조하면, 유기 발광 표시 장치(500)는 표시 패널(510), 스캔 구동 회로(520), 데이터 구동 회로(530), 타이밍 제어 회로(540) 및 전원 전압 공급 회로(550)를 포함할 수 있다.

[0044] 표시 패널(510)은 복수의 화소 회로(511)들을 포함할 수 있다. 표시 패널(510)은, 복수의 스캔 라인(SL)들을 통

해 스캔 구동 회로(520)에 연결될 수 있고, 복수의 데이터 라인(DL)들을 통해 데이터 구동 회로(530)에 연결될 수 있다. 이 때, 복수의 화소 회로(511)들이 복수의 스캔 라인(SL)들과 복수의 데이터 라인(DL)들의 교차점들에 위치하기 때문에, 표시 패널(510)은 $n \times m$ 개의 화소 회로(511)들을 포함할 수 있다. 스캔 구동 회로(520)는 복수의 스캔 라인들을 통해 표시 패널(510)에 스캔 신호(SS)를 제공할 수 있다. 데이터 구동 회로(530)는 복수의 데이터 라인들을 통해 표시 패널(510)에 데이터 신호(DS)를 제공할 수 있다. 전원 전압 공급 회로(550)는 유기 발광 표시 장치(500)의 프레임 동작 구간에 따라, 표시 패널(510)에 제1 고전원 전압(VDD-H)과 제1 고전원 전압(VDD-H)보다 낮은 제2 고전원 전압(VDD-L)을 화소 회로(511)들을 위한 고전원 전압(ELVDD)으로서 선택적으로 공급하고, 표시 패널(510)에 제1 저전원 전압(VSS-H)과 제1 저전원 전압(VSS-H)보다 낮은 제2 저전원 전압(VSS-L)을 화소 회로(511)들을 위한 저전원 전압(ELVSS)으로서 선택적으로 공급할 수 있다. 타이밍 제어 회로(540)는 제1 내지 제3 제어 신호들(CTL1, CTL2, CTL3)을 생성하고, 제1 내지 제3 제어 신호들(CTL1, CTL2, CTL3)을 스캔 구동 회로(520), 데이터 구동 회로(530) 및 전원 전압 공급 회로(550)에 제공할 수 있다. 즉, 타이밍 제어 회로(540)는 스캔 구동 회로(520), 데이터 구동 회로(530) 및 전원 전압 공급 회로(550)를 제어할 수 있다. 실시예에 따라, 유기 발광 표시 장치(500)는 발광 구동 회로를 더 포함할 수 있다. 이 경우, 발광 구동 회로는 복수의 발광 제어 라인들을 통해 표시 패널(510)에 발광 제어 신호를 제공하고, 화소 회로(511)들은 발광 제어 신호에 응답하여 동시에 발광할 수 있다. 실시예에 따라, 스캔 구동 회로(520), 데이터 구동 회로(530), 타이밍 제어 회로(540) 및 전원 전압 공급 회로(550)는 하나의 집적 회로(integrated circuit; IC) 칩으로 구현될 수 있다.

[0045] 한편, 유기 발광 표시 장치(500)는 동시 발광 구동 방식을 채용하고, 고전원 전압(ELVDD)과 저전원 전압(ELVSS)을 프레임 동작 구간마다 주기적으로 변동시킬 수 있다. 이 때, 전원 전압 공급 회로(550)는 유기 발광 표시 장치(500)의 프레임 동작 구간이 전환됨에 따라 고전원 전압(ELVDD)이 제1 고전원 전압(VDD-H)에서 제2 고전원 전압(VDD-L)으로 변경되는 경우, 표시 패널(510) 내 화소 회로(511)들에 충전되어 있던 전하들이 전원 전압 공급 회로(550)로 유입되면서 발생하는 피크 전류를 전원 전압 공급 회로(550)에 포함된 댐핑 저항을 이용하여 제거할 수 있다. 이를 위해, 전원 전압 공급 회로(550)는 직렬 연결된 제1 다이오드와 인덕터를 포함하는 변환 전류 경로와 직렬 연결된 제2 다이오드와 댐핑 저항을 포함하는 방전 전류 경로를 포함하고, 제2 고전원 전압(VDD-L)을 형성하기 위한 변환 전류는 변환 전류 경로를 따라 흐르게 할 수 있고, 유기 발광 표시 장치(500)의 표시 패널(510) 내 화소 회로(511)들에 충전되어 있던 전하들이 유입되면서 발생하는 방전 전류는 방전 전류 경로를 따라 흐르게 할 수 있다. 구체적으로, 전원 전압 공급 회로(550)는 기준 전원 전압과 제1 노드 사이에 연결되는 제1 스위치, 그라운드 전압과 제1 노드 사이에 연결되는 제2 스위치, 제1 노드와 제2 고전원 전압(VDD-L)을 출력하는 제2 노드 사이에 연결되고, 직렬 연결된 제1 다이오드와 인덕터를 포함하는 변환 전류 경로, 제1 노드와 제2 고전원 전압(VDD-L)을 출력하는 제2 노드 사이에 연결되고, 직렬 연결된 제2 다이오드와 댐핑 저항을 포함하는 방전 전류 경로, 제1 고전원 전압과 제1 출력 노드 사이에 연결되는 제3 스위치, 및 제2 노드와 제1 출력 노드 사이에 연결되는 제4 스위치를 포함할 수 있다.

[0046] 일 실시예에서, 변환 전류 경로는 제1 다이오드의 애노드가 제1 노드에 연결되고, 제1 다이오드의 캐소드가 인덕터의 제1 단자에 연결되며, 인덕터의 제2 단자가 제2 노드에 연결되는 구성을 가질 수 있다. 따라서, 제2 고전원 전압(VDD-L)은 변환 전류 경로에 흐르는 변환 전류에 기초하여 제2 노드에 형성될 수 있다. 이를 위해, 전원 전압 공급 회로(550)는 제1 스위치와 제2 스위치를 교대로 턴온시켜 전류 빌드-업 동작과 전류 트랜스퍼 동작을 반복적으로 수행할 수 있다. 전원 전압 공급 회로(550)는 고전원 전압(ELVDD)을 출력함에 있어, 제3 스위치를 턴온시키고 제4 스위치를 턴오프시킴으로써, 제1 고전원 전압(VDD-H)이 제1 출력 노드를 거쳐 고전원 전압(ELVDD)으로서 표시 패널(510)에 인가되도록 할 수 있고, 제3 스위치를 턴오프시키고 제4 스위치를 턴온시킴으로써, 제2 고전원 전압(VDD-L)이 제1 출력 노드를 거쳐 고전원 전압(ELVDD)으로서 표시 패널(510)에 인가되도록 할 수 있다. 일 실시예에서, 방전 전류 경로는 제2 다이오드의 애노드가 제2 노드에 연결되고, 제2 다이오드의 캐소드가 댐핑 저항의 제1 단자에 연결되며, 댐핑 저항의 제2 단자가 제1 노드에 연결되는 구성을 가질 수 있다. 따라서, 유기 발광 표시 장치(500)의 프레임 동작 구간이 전환됨에 따라 고전원 전압(ELVDD)이 제1 고전원 전압(VDD-H)에서 제2 고전원 전압(VDD-L)으로 변경되는 경우, 표시 패널(510) 내 화소 회로(511)들에 충전되어 있던 전하들이 유입되면서 발생하는 피크 전류는 전원 전압 공급 회로(550)에 포함된 댐핑 저항에 의해 제거될 수 있다.

[0047] 또한, 실시예에 따라, 전원 전압 공급 회로(550)는 제1 저전원 전압(VSS-H)과 제2 출력 노드 사이에 연결되는 제5 스위치 및 제2 저전원 전압(VSS-L)과 제2 출력 노드 사이에 연결되는 제6 스위치를 더 포함할 수 있다. 이 때, 제2 저전원 전압(VSS-L)은 그라운드 전압일 수 있으나, 제2 저전원 전압(VSS-L)이 그에 한정되는 것은 아니다. 전원 전압 공급 회로(550)는 저전원 전압(ELVSS)을 출력함에 있어, 제5 스위치를 턴온시키고 제6 스위치를

턴오프시킴으로써, 제1 저전원 전압(VSS-H)이 제2 출력 노드를 거쳐 저전원 전압(ELVSS)으로서 표시 패널(510)에 인가되도록 할 수 있고, 제5 스위치를 턴오프시키고 제6 스위치를 턴온시킴으로써, 제2 저전원 전압(VSS-L)이 제2 출력 노드를 거쳐 저전원 전압(ELVSS)으로서 표시 패널(510)에 인가되도록 할 수 있다. 이와 같이, 전원 전압 공급 회로(550)가 고전원 전압(ELVDD)과 저전원 전압(ELVSS)을 프레임 동작 구간마다 주기적으로 변동시키기 때문에, 유기 발광 표시 장치(500) 내 표시 패널(510)에 포함된 화소 회로(511)의 구조는 단순화될 수 있다. 일 실시예에서, 도 7에 도시된 바와 같이, 화소 회로(511)는 스위칭 트랜지스터(STR), 구동 트랜지스터(DTR), 문턱 전압 보상 트랜지스터(CTR), 스토리지 커패시터에 해당하는 제1 커패시터(C1), 문턱 전압 보상 커패시터에 해당하는 제2 커패시터(C2) 및 유기 발광 다이오드(OLED)를 포함할 수 있다. 이에, 데이터 라인(DL)을 통해 인가되는 데이터 신호(DS)가 스캔 라인(SL)을 통해 인가되는 스캔 신호(SS)에 응답하여 구동 트랜지스터(DTR)에 전달되면, 상기 데이터 신호(DS)를 기초로 구동 트랜지스터(DTR)에 의해 제어되는 전류가 유기 발광 다이오드(OLED)에 제공됨으로써 화소 회로(511)가 발광할 수 있다. 다만, 도 7에 도시된 화소 회로(511)의 구조는 예시적인 것으로서, 유기 발광 표시 장치(500) 내 표시 패널(510)에 포함된 화소 회로(511)의 구조는 다양하게 설계 변경될 수 있다.

[0048] 도 8에 도시된 바와 같이, 동시 발광 구동 방식을 채용한 유기 발광 표시 장치(500)의 프레임 동작 구간은 초기화 구간(FOA), 리셋 구간(FOB), 문턱 전압 보상 구간(FOC), 스캔 구간(FOD) 및 발광 구간(FOE)을 포함할 수 있다. 다만, 설명의 편의를 위하여, 초기화 구간(FOA)은 일 프레임의 발광 구간(FOE)이 종료한 후, 다음 프레임의 리셋 구간(FOB)이 시작되기 전까지의 구간으로 넓게 정의하기로 한다. 이 때, 고전원 전압(ELVDD)과 저전원 전압(ELVSS)은 유기 발광 표시 장치(500)의 프레임 동작 구간(즉, 초기화 구간(FOA), 리셋 구간(FOB), 문턱 전압 보상 구간(FOC), 스캔 구간(FOD) 및 발광 구간(FOE))마다 주기적으로 변동될 수 있다. 구체적으로, 도 7 및 도 8에 도시된 바와 같이, 일 프레임의 초기화 구간(FOA)에서는 표시 패널(510)에 제1 고전원 전압(VDD-H)과 제1 저전원 전압(VSS-H)이 인가될 수 있다. 이후, 일 프레임의 리셋 구간(FOB)에서는 표시 패널(510)에 제2 고전원 전압(VDD-L)과 제1 저전원 전압(VSS-H)이 인가될 수 있다. 이 때, 유기 발광 다이오드(OLED)에 역전압이 걸리게 됨으로써, 유기 발광 다이오드(OLED)가 초기화될 수 있다. 다음, 일 프레임의 문턱 전압 보상 구간(FOC)에서는 표시 패널(510)에 제1 고전원 전압(VDD-H)과 제1 저전원 전압(VSS-H)이 인가될 수 있다. 이 때, 문턱 전압 보상 라인(CL)을 통해 전달된 문턱 전압 제어 신호에 응답하여 문턱 전압 보상 트랜지스터(CTR)가 턴온됨으로써, 구동 트랜지스터(DTR)에 대한 문턱 전압 보상 동작이 수행될 수 있다. 이후, 일 프레임의 스캔 구간(FOD)에서는 표시 패널(510)에 제1 고전원 전압(VDD-H)과 제1 저전원 전압(VSS-H)이 인가될 수 있다. 이 때, 스캔 라인(SL)을 통해 전달된 스캔 신호(SS)에 응답하여 스위칭 트랜지스터(STR)가 턴온됨으로써, 데이터 라인(DL)을 통해 전달된 데이터 신호(DS)가 화소 회로(511)의 제1 커패시터(C1)에 저장될 수 있다. 다음, 일 프레임의 발광 구간(FOE)에서는 표시 패널(510)에 제1 고전원 전압(VDD-H)과 제2 저전원 전압(VSS-L)이 인가될 수 있다. 이 때, 제1 커패시터(C1)에 저장되어 있는 데이터 신호(DS)에 기초하여 구동 트랜지스터(DTR)가 턴온됨으로써, 유기 발광 다이오드(OLED)에 구동 전류가 흘러 유기 발광 다이오드(OLED)가 발광할 수 있다.

[0049] 이와 같이, 동시 발광 구동 방식을 채용한 유기 발광 표시 장치(500)는, 직렬 연결된 제1 다이오드와 인덕터를 포함하는 변환 전류 경로와 직렬 연결된 제2 다이오드와 댐핑 저항을 포함하는 방전 전류 경로를 포함하여 변환 전류는 변환 전류 경로를 따라 흐르게 하고 방전 전류는 방전 전류 경로를 따라 흐르게 하는 전원 전압 공급 회로(550)를 포함함으로써, 유기 발광 표시 장치(500)의 프레임 동작 구간이 전환됨에 따라 고전원 전압(ELVDD)이 제1 고전원 전압(VDD-H)에서 제2 고전원 전압(VDD-L)으로 변경될 때 표시 패널(510) 내 화소 회로(511)들에 충전되어 있던 전하들이 전원 전압 공급 회로(550)로 방전하면서 발생하는 피크 전류에 의해 전원 전압 공급 회로(550) 내 소자들(예를 들어, 인덕터, 트랜지스터 등)이 파괴되는 현상을 방지할 수 있다. 그에 따라, 유기 발광 표시 장치(500)는 높은 내구성과 신뢰성을 확보할 수 있다.

[0050] 도 9는 본 발명이 실시예들에 따른 전자 기기를 나타내는 블록도이고, 도 10은 도 9의 전자 기기가 텔레비전으로 구현된 일 예를 나타내는 도면이다.

[0051] 도 9 및 도 10을 참조하면, 전자 기기(1000)는 프로세서(1010), 메모리 장치(1020), 스토리지 장치(1030), 입출력 장치(1040), 파워 서플라이(1050) 및 표시 장치(1060)를 포함할 수 있다. 이 때, 표시 장치(1060)는 동시 발광 구동 방식을 채용한 도 6의 유기 발광 표시 장치(500)일 수 있다. 또한, 전자 기기(1000)는 비디오 카드, 사운드 카드, 메모리 카드, USB 장치 등과 통신하거나, 또는 다른 시스템들과 통신할 수 있는 여러 포트(port)들을 더 포함할 수 있다. 일 실시예에서, 도 10에 도시된 바와 같이, 전자 기기(1000)는 텔레비전으로 구현될 수 있다. 다만, 이것은 예시적인 것으로서 전자 기기(1000)가 그에 한정되는 것은 아니다. 예를 들어, 전자 기기(1000)는 휴대폰, 스마트폰, 비디오폰, 스마트패드, 스마트워치, 태블릿 PC, 차량용 네비게이션, 텔레비전, 컴

퓨터 모니터, 노트북, 헤드 마운트 디스플레이 등으로 구현될 수도 있다.

[0052] 프로세서(1010)는 특정 계산들 또는 태스크(task)들을 수행할 수 있다. 실시예에 따라, 프로세서(1010)는 마이크로프로세서(micro processor), 중앙 처리 유닛(central processing unit; CPU), 어플리케이션 프로세서(application processor; AP) 등일 수 있다. 프로세서(1010)는 어드레스 버스(address bus), 제어 버스(control bus) 및 데이터 버스(data bus) 등을 통해 다른 구성 요소들에 연결될 수 있다. 실시예에 따라, 프로세서(1010)는 주변 구성 요소 상호 연결(peripheral component interconnect; PCI) 버스와 같은 확장 버스에도 연결될 수 있다. 메모리 장치(1020)는 전자 기기(1000)의 동작에 필요한 데이터들을 저장할 수 있다. 예를 들어, 메모리 장치(1020)는 이피롬(Erasable Programmable Read-Only Memory; EPROM) 장치, 이이피롬(Electrically Erasable Programmable Read-Only Memory; EEPROM) 장치, 플래시 메모리 장치(flash memory device), 피램(Phase Change Random Access Memory; PRAM) 장치, 알램(Resistance Random Access Memory; RRAM) 장치, 엔에프지엠(Nano Floating Gate Memory; NFGM) 장치, 폴리머램(Polymer Random Access Memory; PoRAM) 장치, 엠램(Magnetic Random Access Memory; MRAM), 에프램(Ferroelectric Random Access Memory; FRAM) 장치 등과 같은 비휘발성 메모리 장치 및/또는 디램(Dynamic Random Access Memory; DRAM) 장치, 에스램(Static Random Access Memory; SRAM) 장치, 모바일 DRAM 장치 등과 같은 휘발성 메모리 장치를 포함할 수 있다. 스토리지 장치(1030)는 솔리드 스테이트 드라이브(solid state drive; SSD), 하드 디스크 드라이브(hard disk drive; HDD), 씨디롬(CD-ROM) 등을 포함할 수 있다. 입출력 장치(1040)는 키보드, 키패드, 터치패드, 터치스크린, 마우스 등과 같은 입력 수단 및 스피커, 프린터 등과 같은 출력 수단을 포함할 수 있다. 파워 서플라이(1050)는 전자 기기(1000)의 동작에 필요한 파워를 공급할 수 있다.

[0053] 표시 장치(1060)는 상기 버스들 또는 다른 통신 링크를 통해서 다른 구성 요소들에 연결될 수 있다. 실시예에 따라, 표시 장치(1060)는 입출력 장치(1040)에 포함될 수도 있다. 상술한 바와 같이, 표시 장치(1060)는 동시 발광 구동 방식을 채용한 도 6의 유기 발광 표시 장치(500)일 수 있고, 표시 패널, 스캔 구동 회로, 데이터 구동 회로, 전원 전압 공급 회로 및 타이밍 제어 회로를 포함할 수 있다. 구체적으로, 표시 패널은 화소 회로들을 포함할 수 있다. 스캔 구동 회로는 표시 패널에 스캔 신호를 제공할 수 있다. 전원 전압 공급 회로는 표시 장치(1060)의 프레임 동작 구간에 따라, 표시 패널에 제1 고전원 전압과 제1 고전원 전압보다 낮은 제2 고전원 전압을 화소 회로들을 위한 고전원 전압으로서 선택적으로 공급하고, 표시 패널에 제1 저전원 전압과 제1 저전원 전압보다 낮은 제2 저전원 전압을 화소 회로들을 위한 저전원 전압으로서 선택적으로 공급할 수 있다. 타이밍 제어 회로는 스캔 구동 회로, 데이터 구동 회로 및 전원 전압 공급 회로를 제어할 수 있다. 이 때, 전원 전압 공급 회로는 직렬 연결된 제1 다이오드와 인덕터를 포함하는 변환 전류 경로와 직렬 연결된 제2 다이오드와 댄핑 저항을 포함하는 방전 전류 경로를 포함하고, 변환 전류는 변환 전류 경로를 따라 흐르게 하고 방전 전류는 방전 전류 경로를 따라 흐르게 함으로써, 표시 장치(1060)의 프레임 동작 구간이 전환됨에 따라 고전원 전압이 제1 고전원 전압에서 제2 고전원 전압으로 변경될 때 표시 패널 내 화소 회로들에 충전되어 있던 전하들이 유입되면서 발생하는 피크 전류를 제거할 수 있다. 그 결과, 표시 장치(1060)는 피크 전류에 의한 소자 손상을 방지하여 내구성과 신뢰성을 향상시킬 수 있다. 이를 위해, 전원 전압 공급 회로는 기준 전원 전압과 제1 노드 사이에 연결되는 제1 스위치, 그라운드 전압과 제1 노드 사이에 연결되는 제2 스위치, 제1 노드와 제2 고전원 전압을 출력하는 제2 노드 사이에 연결되고, 직렬 연결된 제1 다이오드와 인덕터를 포함하는 변환 전류 경로, 제1 노드와 제2 노드 사이에 연결되고, 직렬 연결된 제2 다이오드와 댄핑 저항을 포함하는 방전 전류 경로, 제1 고전원 전압과 제1 출력 노드 사이에 연결되는 제3 스위치 및 제2 노드와 제1 출력 노드 사이에 연결되는 제4 스위치를 포함할 수 있다. 또한, 실시예에 따라, 전원 전압 공급 회로는 제1 저전원 전압과 제2 출력 노드 사이에 연결되는 제5 스위치 및 제2 저전원 전압과 제2 출력 노드 사이에 연결되는 제6 스위치를 더 포함할 수 있다. 다만, 이에 대해서는 상술한 바 있으므로, 그에 대한 중복되는 설명은 생략하기로 한다.

산업상 이용가능성

[0054] 본 발명은 유기 발광 표시 장치 및 이를 포함하는 모든 전자 기기에 적용될 수 있다. 예를 들어, 본 발명은 휴대폰, 스마트폰, 비디오폰, 스마트패드, 스마트워치, 태블릿 PC, 차량용 네비게이션 시스템, 텔레비전, 컴퓨터 모니터, 노트북, 디지털 카메라, 헤드 마운트 디스플레이 등에 적용될 수 있다.

[0055] 이상에서는 본 발명의 예시적인 실시예들을 참조하여 설명하였지만, 해당 기술 분야에서 통상의 지식을 가진 자라면 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

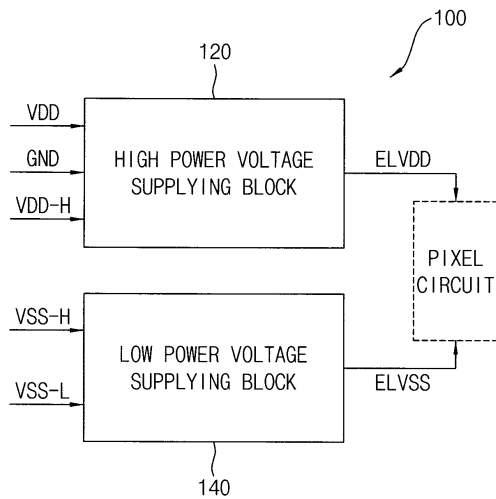
부호의 설명

[0056]

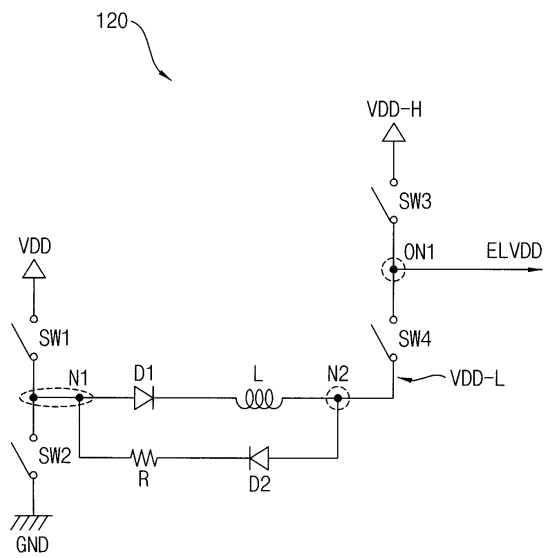
100: 전원 전압 공급 회로 120: 고전원 전압 공급 블록
 140: 저전원 전압 공급 블록 SW1: 제1 스위치
 SW2: 제2 스위치 D1: 제1 다이오드
 L: 인덕터 D2: 제2 다이오드
 R: 댐핑 저항 SW3: 제3 스위치
 SW4: 제4 스위치 SW5: 제5 스위치
 SW6: 제6 스위치 500: 유기 발광 표시 장치
 510: 표시 패널 511: 화소 회로
 520: 스캔 구동 회로 530: 데이터 구동 회로
 540: 타이밍 제어 회로 550: 전원 전압 공급 회로
 1000: 전자 기기 1010: 프로세서
 1020: 메모리 장치 1030: 스토리지 장치
 1040: 입출력 장치 1050: 파워 서플라이
 1060: 유기 발광 표시 장치

도면

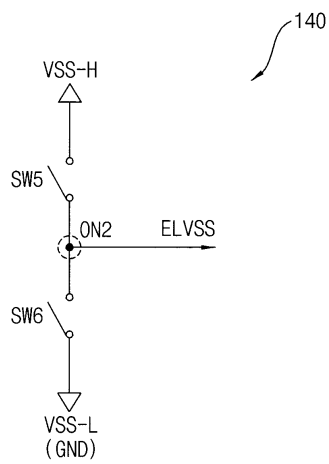
도면1



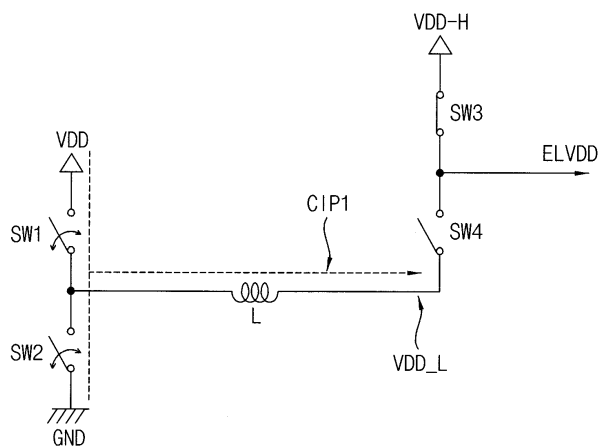
도면2



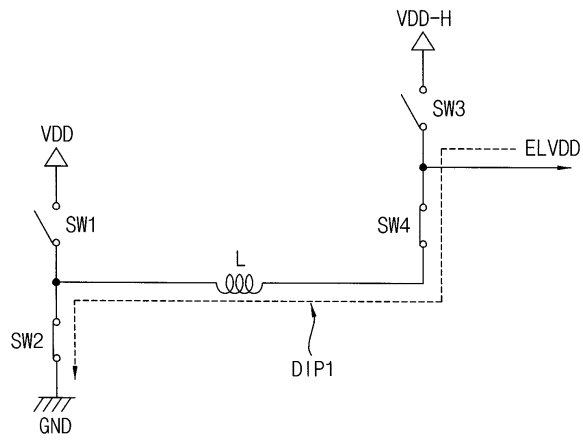
도면3



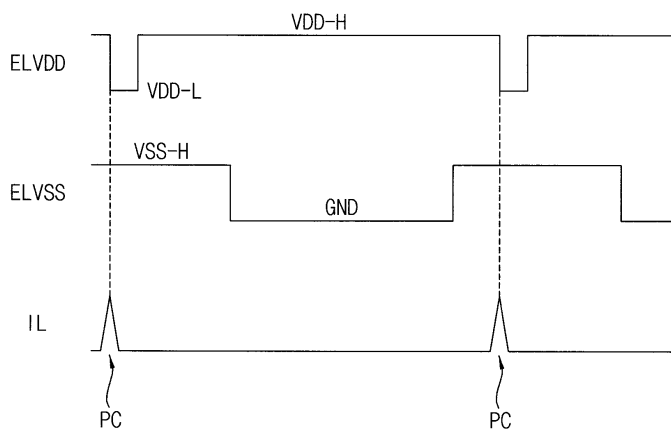
도면4a



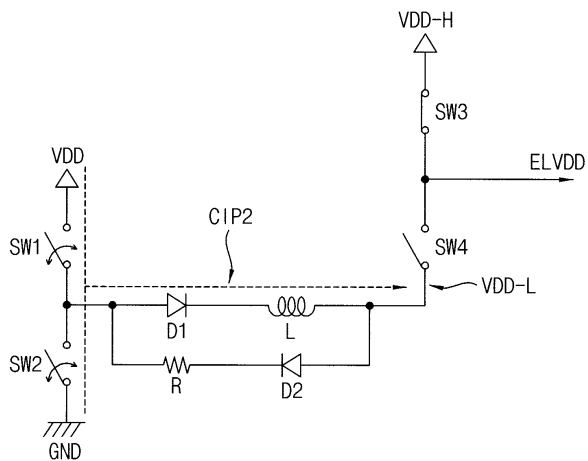
도면4b



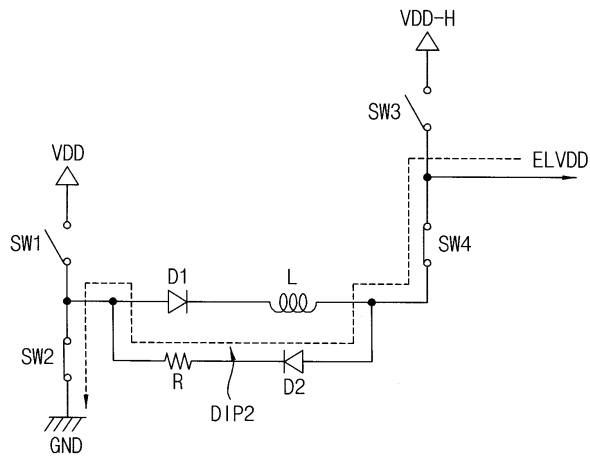
도면4c



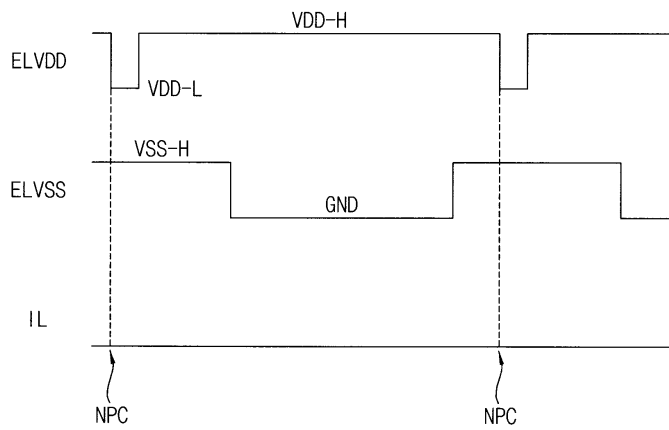
도면5a



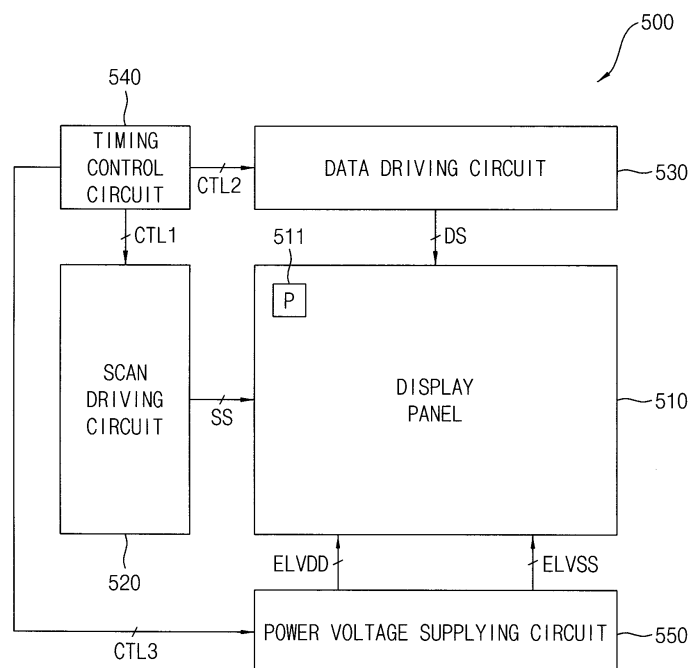
도면5b



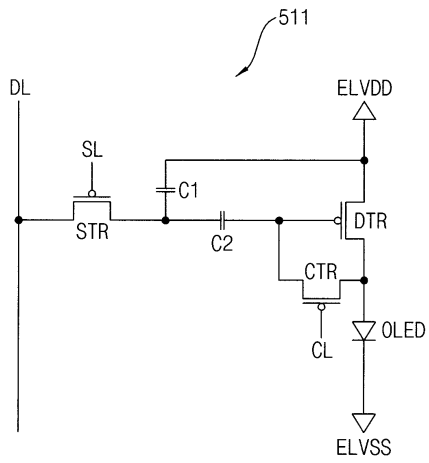
도면5c



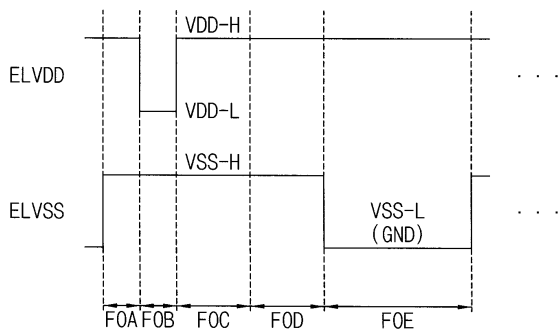
도면6



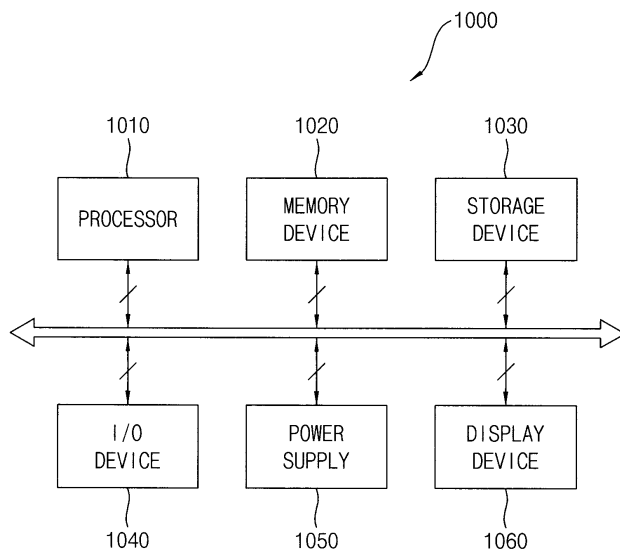
도면7



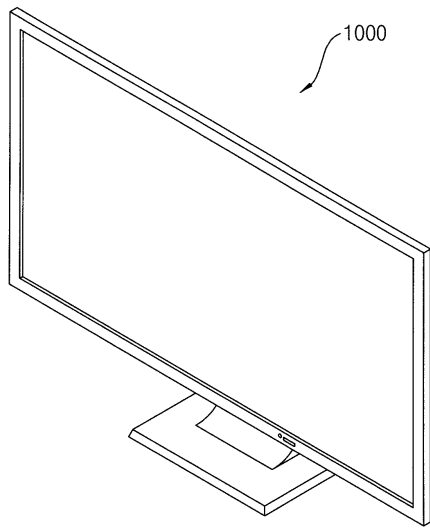
도면8



도면9



도면10



专利名称(译)	电源电压供应电路和包括其的有机发光显示器		
公开(公告)号	KR1020180000796A	公开(公告)日	2018-01-04
申请号	KR1020160078879	申请日	2016-06-23
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	CHOI HAK KI 최학기 KENMOTSU AKIHIRO 켄모츠아키히로 AN HYUNG JUN 안형준 CHAE DONG HOON 채동훈		
发明人	최학기 켄모츠아키히로 안형준 채동훈		
IPC分类号	G09G3/3208 G09G3/3233		
CPC分类号	G09G3/3208 G09G3/3233 G09G2330/028 G09G2300/0852		
代理人(译)	英西湖公园		
外部链接	Espacenet		

摘要(译)

电源电压供应电路包括连接在参考电源电压和第一节点之间的第一开关，连接在地电压和第一节点之间的第二开关，连接在第一节点和输出第二高电压的第二节点之间的第二开关，耦合在第一节点和第二节点之间的开关电流路径，电流路径包括串联连接的第二二极管和阻尼电阻，第一高压源第四开关耦合在第二节点和第一输出节点之间。

