



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0081061
(43) 공개일자 2017년07월11일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2300/043 (2013.01)

(21) 출원번호 10-2015-0191786
(22) 출원일자 2015년12월31일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자
유석중
경기도 파주시 쇠재로 30 706동 1203호 (금촌동, 서원마을아파트)

양정석
경기도 파주시 월롱면 엘씨디로 201 102동 519호 (덕은리, 정다운마을)
(뒷면에 계속)

(74) 대리인
특허법인 대아

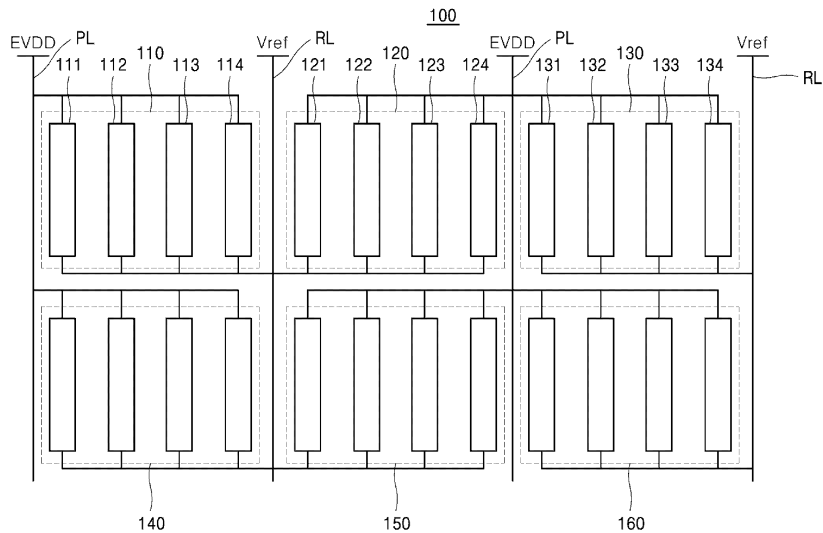
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 표시 장치의 문턱 전압 보상 방법 및 발광 다이오드 어레이

(57) 요약

본 발명은 표시 장치의 문턱 전압 보상 방법 및 발광 다이오드 어레이에 관한 것으로, 보다 상세하게는 2개의 픽셀에서 1개의 고전위 전압 라인 및 1개의 기준 라인을 공유함으로써 데이터 드라이버의 크기를 축소하기 위한 표시 장치의 문턱 전압 보상 방법 및 발광 다이오드 어레이에 관한 것이다. 본 발명의 일 실시예에 따른 발광 다이오드 어레이는 제1 픽셀, 제2 픽셀 및 제3 픽셀을 포함할 수 있다. 한편, 본 발명의 일 실시예에 따른 발광 다이오드 어레이는 데이터 드라이버의 크기를 축소할 수 있는 장점이 있다.

대표도



(52) CPC특허분류
G09G 2300/0842 (2013.01)

(72) 발명자

박청훈

경기도 과주시 평화로 310 (검산동, 성원아파트)
103동 804호

최재영

서울특별시 노원구 월계로 334 324호 (월계동,그랑
디오피스텔)

명세서

청구범위

청구항 1

제1 픽셀;
상기 제1 픽셀의 수평방향에서 인접하는 제2 픽셀; 및
상기 제2 픽셀의 수평방향에서 인접하는 제3 픽셀을 포함하고,
상기 제1 픽셀 및 상기 제2 픽셀은 기준 라인을 공유하고,
상기 제2 픽셀 및 상기 제3 픽셀은 고전위 전압 라인을 공유하는
발광 다이오드 어레이.

청구항 2

제1항에 있어서,
상기 기준 라인은
상기 제1 픽셀 및 상기 제2 픽셀과 수직방향으로 인접하는 픽셀과 연결되는 발광 다이오드 어레이.

청구항 3

제1항에 있어서,
상기 고전위 전압 라인은
상기 제2 픽셀 및 상기 제3 픽셀과 수직방향으로 인접하는 픽셀과 연결되는 발광 다이오드 어레이.

청구항 4

제1항에 있어서,
상기 제1 픽셀, 상기 제2 픽셀, 상기 제3 픽셀은
적색 서브 픽셀, 백색 서브 픽셀, 청색 서브 픽셀, 녹색 서브 픽셀로 구성되는
발광 다이오드 어레이.

청구항 5

제1 픽셀에 포함되는 제1 서브 픽셀의 문턱 전압 값 및 제2 픽셀에 포함되는 제2 서브 픽셀의 문턱 전압 값을
비교하는 단계;
상기 비교 결과에 따라서 상기 제1 서브 픽셀 및 상기 제2 서브 픽셀에 대한 측정 순서를 결정하는 단계;
상기 측정 순서에 따라서 상기 제1 서브 픽셀의 소스 노드 전압 값 및 상기 제2 서브 픽셀의 소스 노드 전압 값을
측정하는 단계; 및
상기 제1 서브 픽셀의 소스 노드 전압 값 및 상기 제2 서브 픽셀의 소스 노드 전압 값에 기초하여 상기 제1 서브
픽셀의 문턱 전압 보상 값 및 상기 제2 서브 픽셀의 문턱 전압 보상 값을 결정하는 단계를

포함하는 문턱 전압 보상 방법.

청구항 6

제5항에 있어서,

상기 제1 서브 픽셀의 색상 및 상기 제2 서브 픽셀의 색상은 서로 동일한 문턱 전압 보상 방법.

청구항 7

제5항에 있어서,

상기 비교 결과에 따라서 상기 제1 서브 픽셀 및 상기 제2 서브 픽셀에 대한 측정 순서를 결정하는 단계는

상기 비교 결과 문턱 전압 값이 더 큰 서브 픽셀을 먼저 측정하도록 상기 측정 순서를 결정하는 단계를

포함하는 문턱 전압 보상 방법.

청구항 8

제5항에 있어서,

상기 측정 순서에 따라서 상기 제1 서브 픽셀의 소스 노드 전압 값 및 상기 제2 서브 픽셀의 소스 노드 전압 값을 측정하는 단계는

상기 제1 서브 픽셀의 기준 문턱 전압 값이 상기 제2 서브 픽셀의 기준 문턱 전압 값 미만이면, 상기 제1 서브 픽셀의 소스 노드 전압 값에 제1 전압 차를 가산하여 상기 제2 서브 픽셀의 소스 노드 전압 값을 측정하는 단계를

포함하는 문턱 전압 보상 방법.

청구항 9

제5항에 있어서,

상기 측정 순서에 따라서 상기 제1 서브 픽셀의 소스 노드 전압 값 및 상기 제2 서브 픽셀의 소스 노드 전압 값을 측정하는 단계는

상기 제1 서브 픽셀의 기준 문턱 전압 값이 상기 제2 서브 픽셀의 기준 문턱 전압 값 이상이면, 상기 제2 서브 픽셀의 소스 노드 전압 값에 제2 전압 차를 가산하여 상기 제1 서브 픽셀의 소스 노드 전압 값을 측정하는 단계를

포함하는 문턱 전압 보상 방법.

청구항 10

제1 픽셀;

상기 제1 픽셀의 수평방향에서 인접하고 상기 제1 픽셀과 기준 라인을 공유하는 제2 픽셀;

상기 제1 픽셀에 포함되는 제1 서브 픽셀의 문턱 전압 값 및 상기 제2 픽셀에 포함되는 제2 서브 픽셀의 문턱 전압 값을 비교하여 측정 순서를 결정하고, 상기 측정 순서에 따라서 상기 제1 서브 픽셀의 소스 노드 전압 값 및 상기 제2 서브 픽셀의 소스 노드 전압 값을 측정하여 상기 제1 서브 픽셀의 문턱 전압 보상 값 및 상기 제2 서브 픽셀의 문턱 전압 보상 값을 결정하는 문턱 전압 보상부를

포함하는 표시 장치.

청구항 11

제9항에 있어서,

상기 제1 서브 픽셀의 색상 및 상기 제2 서브 픽셀의 색상은 서로 동일한 표시 장치.

청구항 12

제9항에 있어서,

상기 문턱 전압 보상부는

상기 비교 결과 문턱 전압 값이 더 큰 서브 픽셀을 먼저 측정하도록 상기 측정 순서를 결정하는 표시 장치.

청구항 13

제9항에 있어서,

문턱 전압 보상부는

상기 제1 서브 픽셀의 기준 문턱 전압 값이 상기 제2 서브 픽셀의 기준 문턱 전압 값 미만이면, 상기 제1 서브 픽셀의 소스 노드 전압 값에 제1 전압 차를 가산하여 상기 제2 서브 픽셀의 소스 노드 전압 값을 측정하는 표시 장치.

청구항 14

제9항에 있어서,

문턱 전압 보상부는

상기 제1 서브 픽셀의 기준 문턱 전압 값이 상기 제2 서브 픽셀의 기준 문턱 전압 값 이상이면, 상기 제2 서브 픽셀의 소스 노드 전압 값에 제2 전압 차를 가산하여 상기 제1 서브 픽셀의 소스 노드 전압 값을 측정하는 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치의 문턱 전압 보상 방법 및 발광 다이오드 어레이에 관한 것으로, 보다 상세하게는 2개의 픽셀에서 1개의 고전위 전압 라인 및 1개의 기준 라인을 공유함으로써 데이터 드라이버의 크기를 축소하기 위한 표시 장치의 문턱 전압 보상 방법 및 발광 다이오드 어레이에 관한 것이다.

배경 기술

[0003] 본격적인 정보화 시대로 접어들어 따라, 전기적 정보신호를 시각적으로 표시하는 평판 표시 장치(Flat Display Device)와 관련한 기술이 급속도로 발전하고 있다. 특히, 평판 표시 장치의 박형화, 경량화 및 저소비 전력화 등을 위한 연구가 계속되고 있다.

[0004] 평판 표시 장치에는 액정 표시 장치(Liquid Crystal Display device; LCD), 플라즈마 표시 장치(Plasma Display Panel device; PDP), 전계 방출 표시 장치(Field Emission Display device; FED), 전기 발광 표시 장치(Electro Luminescence Display device; ELD), 전기 습윤 표시 장치(Electro-Wetting Display device; EWD)

및 발광 표시 장치(Organic Light Emitting Display device; OLED) 등이 있다.

- [0005] 이 중 발광 표시 장치는 자체 발광형 소자인 발광 다이오드(Organic Light Emitting Diode)를 이용하여 화상을 표시하는 장치이다. 이러한 발광 표시 장치는 서로 다른 색상의 광을 방출하는 둘 이상의 발광 다이오드를 포함함으로써, 별도의 컬러 필터를 구비하지 않고도 컬러화상을 구현할 수 있는 장점이 있다. 또한, 별도의 광원이 불필요하여 액정 표시 장치보다 소형화, 박형화 및 경량화에 유리하고, 시야각이 넓은 장점이 있다. 또한, 액정 표시 장치보다 1000배 이상 빠른 반응속도를 나타내어 잔상이 적은 장점이 있다.
- [0006] 이러한 발광 표시 장치는 영상을 구현하기 위하여 발광 다이오드에 전류를 인가하여야 하고, 전류가 인가되면 발광 다이오드는 턴 온 된다. 또한, 발광 다이오드의 일정한 휘도를 유지하기 위하여 드라이빙 트랜지스터의 문턱 전압 값을 측정해야 한다. 따라서, 발광 다이오드에 전류를 인가하고 문턱 전압 값을 측정하기 위해서 픽셀에 전압을 공급하기 위한 고전위 전압 라인 및 기준 라인이 필요하다.
- [0007] 도 1은 종래의 발광 다이오드 어레이(10)를 도시한 도면이다. 도 1을 참조하면, 1개의 픽셀 당 1개의 고전위 전압 라인(PL) 및 1개의 기준 라인(RL)이 연결되어 있다. 픽셀(11)을 참조하면 1개의 기준 라인(RL)과 연결되어 있고, 픽셀(11)의 일부와 픽셀(11)의 일부를 참조하면 1개의 고전위 전압 라인(PL)이 연결되어 있음을 확인할 수 있다.
- [0008] 다만, 종래의 발광 다이오드 어레이(10)에 따르면 1개의 픽셀당 1개의 고전위 전압 라인(PL) 및 1개의 기준 라인(RL)이 필요하므로 크기가 큰 데이터 드라이버가 필요하다는 문제점이 있다. 즉, 데이터 드라이버 내에 고전위 전압 및 기준 전압을 인가하기 위한 핀이 많이 필요한 문제점이 있다. 또한, 필요한 핀의 수가 많으므로 필름의 길이 및 IC의 길이가 길어지는 문제점이 있다. 또한, 배선의 수가 많으므로 화소의 개구율이 낮다는 문제점 있다.

발명의 내용

해결하려는 과제

- [0010] 본 발명은 2개의 픽셀에서 1개의 고전위 전압 라인 및 1개의 기준 라인을 공유하기 위한 표시 장치의 발광 다이오드 어레이를 제공하는 것을 목적으로 한다.
- [0011] 또한, 본 발명은 2개의 픽셀에서 1개의 고전위 전압 라인 및 1개의 기준 라인을 공유함으로써 데이터 드라이버의 크기를 축소하기 위한 표시 장치의 발광 다이오드 어레이를 제공하는 것을 목적으로 한다.
- [0012] 또한, 본 발명은 데이터 드라이버의 크기를 축소함으로써 제조 비용을 절감하기 위한 표시 장치의 발광 다이오드 어레이를 제공하는 것을 목적으로 한다.
- [0013] 또한, 본 발명은 2개의 픽셀에서 1개의 고전위 전압 라인 및 1개의 기준 라인을 공유함으로써 핀의 수를 줄이기 위한 표시 장치의 발광 다이오드 어레이를 제공하는 것을 목적으로 한다.
- [0014] 또한, 본 발명은 2개의 픽셀에서 1개의 고전위 전압 라인 및 1개의 기준 라인을 공유함으로써 필름의 길이를 줄이기 위한 표시 장치의 발광 다이오드 어레이를 제공하는 것을 목적으로 한다.
- [0015] 또한, 본 발명은 2개의 픽셀에서 1개의 고전위 전압 라인 및 1개의 기준 라인을 공유함으로써 IC의 길이를 줄이기 위한 표시 장치의 발광 다이오드 어레이를 제공하는 것을 목적으로 한다.
- [0016] 또한, 본 발명은 화소내 개구율을 증가 시키기 위한 표시 장치의 발광 다이오드 어레이를 제공하는 것을 목적으로 한다.
- [0017] 한편, 본 발명은 문턱 전압 값을 비교하여 소스 노드 전압 값 측정 순서를 결정하기 위한 표시 장치의 문턱 전압 보상 방법을 제공하는 것을 목적으로 한다.
- [0018] 또한, 본 발명은 측정 순서에 따라 서브 픽셀의 소스 노드 전압 값을 측정함으로써 보상 시간을 줄이기 위한 표시 장치의 문턱 전압 보상 방법을 제공하는 것을 목적으로 한다.

과제의 해결 수단

- [0020] 기술한 바와 같은 목적을 달성하기 위하여, 본 발명은 2개의 픽셀에서 1개의 고전위 전압 라인 및 1개의 기준 라인을 공유함으로써 데이터 드라이버의 크기를 축소하기 위한 표시 장치의 문턱 전압 보상 방법 및 발광 다이오드 어레이를 제공한다.
- [0021] 본 발명의 일 실시예에 따르면, 제1 픽셀, 상기 제1 픽셀의 수평방향에서 인접하는 제2 픽셀 및 상기 제2 픽셀의 수평방향에서 인접하는 제3 픽셀을 포함하고, 상기 제1 픽셀 및 상기 제2 픽셀은 기준 라인을 공유하고, 상기 제2 픽셀 및 상기 제3 픽셀은 고전위 전압 라인을 공유할 수 있다.
- [0022] 본 발명의 일 실시예에 따르면, 제1 픽셀에 포함되는 제1 서브 픽셀의 문턱 전압 값 및 제2 픽셀에 포함되는 제2 서브 픽셀의 문턱 전압 값을 비교하는 단계, 상기 비교 결과에 따라서 상기 제1 서브 픽셀 및 상기 제2 서브 픽셀에 대한 측정 순서를 결정하는 단계, 상기 측정 순서에 따라서 상기 제1 서브 픽셀의 소스 노드 전압 값 및 상기 제2 서브 픽셀의 소스 노드 전압 값을 측정하는 단계 및 상기 제1 서브 픽셀의 소스 노드 전압 값 및 상기 제2 서브 픽셀의 소스 노드 전압 값에 기초하여 상기 제1 서브 픽셀의 문턱 전압 보상 값 및 상기 제2 서브 픽셀의 문턱 전압 보상 값을 결정하는 단계를 포함할 수 있다.
- [0023] 보다 구체적으로, 본 발명에서는 제1 서브 픽셀의 문턱 전압 값 및 제2 서브 픽셀의 문턱 전압 값을 비교한다. 비교 결과 제1 서브 픽셀의 문턱 전압 값이 제2 서브 픽셀의 문턱 전압 값 이상이면 제2 서브 픽셀의 소스 노드 값을 먼저 측정한다. 한편 비교 결과 제1 서브 픽셀의 문턱 전압 값이 제2 서브 픽셀의 문턱 전압 값 미만이면 제1 서브 픽셀의 소스 노드 값을 먼저 측정한다.
- [0024] 제1 서브 픽셀의 소스 노드 값을 측정하고 난 다음, 데이터 전압 값에서 제1 서브 픽셀의 소스 노드 값을 감산하여 제1 서브 픽셀의 문턱 전압 값을 산출한다. 산출된 문턱 전압 값이 룩 업 테이블에 저장된 문턱 전압 값보다 크면 그 차이 값만큼 감산하여 문턱 전압 값을 보상한다. 반대로 산출된 문턱 전압 값이 룩 업 테이블에 저장된 문턱 전압 값보다 작으면 그 차이 값만큼 가산하여 문턱 전압 값을 보상한다.
- [0025] 제2 서브 픽셀의 소스 노드 값을 측정하고 난 다음, 데이터 전압 값에서 제2 서브 픽셀의 소스 노드 값을 감산하여 제2 서브 픽셀의 문턱 전압 값을 산출한다. 산출된 문턱 전압 값이 룩 업 테이블에 저장된 문턱 전압 값보다 크면 그 차이 값만큼 감산하여 문턱 전압 값을 보상한다. 반대로 산출된 문턱 전압 값이 룩 업 테이블에 저장된 문턱 전압 값보다 작으면 그 차이 값만큼 가산하여 문턱 전압 값을 보상한다.

발명의 효과

- [0027] 기술한 바와 같은 본 발명에 의하면 2개의 픽셀에서 1개의 고전위 전압 라인 및 1개의 기준 라인을 공유할 수 있는 장점이 있다. 예컨대, 본 발명에 따른 표시 장치의 발광 다이오드 어레이는 데이터 드라이버의 크기를 축소하고자 할 경우 유용하게 활용될 수 있다.
- [0028] 또한, 본 발명에 의하면 2개의 픽셀에서 1개의 고전위 전압 라인 및 1개의 기준 라인을 공유함으로써 핀의 수를 줄일 수 있는 장점이 있다. 예컨대, 본 발명에 따른 표시 장치의 발광 다이오드 어레이는 제조 비용을 절감시키하고자 할 경우 유용하게 활용될 수 있다.
- [0029] 또한, 본 발명에 의하면 2개의 픽셀에서 1개의 고전위 전압 라인 및 1개의 기준 라인을 공유함으로써 필름의 길이를 줄일 수 있는 장점이 있다. 예컨대, 본 발명에 따른 표시 장치의 발광 다이오드 어레이는 제조 비용을 절감시키하고자 할 경우 유용하게 활용될 수 있다.
- [0030] 또한, 본 발명에 의하면 2개의 픽셀에서 1개의 고전위 전압 라인 및 1개의 기준 라인을 공유함으로써 IC의 길이를 줄일 수 있는 장점이 있다. 예컨대, 본 발명에 따른 표시 장치의 발광 다이오드 어레이는 제조 비용을 절감시키하고자 할 경우 유용하게 활용될 수 있다.
- [0031] 한편, 기술한 바와 같은 본 발명에 의하면 문턱 전압 값을 비교하여 소스 노드 전압 값 측정 순서를 결정할 수 있는 장점이 있다. 예컨대, 본 발명에 따른 디스플레이 장치의 문턱 전압 보상 방법은 측정 순서에 따라 서브 픽셀의 소스 노드 전압 값을 측정함으로써 보상 시간을 줄이고자 할 경우 유용하게 활용될 수 있다.

도면의 간단한 설명

- [0033] 도 1은 종래의 발광 다이오드 어레이를 도시한 도면.
- 도 2는 본 발명의 일 실시예에 따른 발광 다이오드 어레이를 도시한 도면.
- 도 3은 본 발명의 일 실시예에 따른 패널, 데이터 드라이버 및 PCB가 결합한 모습을 도시한 도면.
- 도 4는 본 발명의 일 실시예에 따른 표시 장치를 도시한 도면.
- 도 5는 본 발명의 일 실시예에 따른 문턱 전압을 보상하는 과정을 도시한 순서도.
- 도 6은 본 발명의 일 실시예에 따른 록업 테이블을 도시한 도면.
- 도 7은 본 발명의 일 실시예에 따른 서브 픽셀의 구조를 도시한 등가 회로도.
- 도 8은 본 발명의 일 실시예에 따른 소스 노드 전압 값을 도시한 그래프.
- 도 9는 본 발명의 다른 실시예에 따른 소스 노드 전압 값을 도시한 그래프.

발명을 실시하기 위한 구체적인 내용

- [0034] 전술한 목적, 특징 및 장점은 첨부된 도면을 참조하여 상세하게 후술되며, 이에 따라 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 것이다. 본 발명을 설명함에 있어서 본 발명과 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 상세한 설명을 생략한다. 이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예를 상세히 설명하기로 한다. 도면에서 동일한 참조부호는 동일 또는 유사한 구성요소를 가리키는 것으로 사용된다.
- [0035] 도 2는 본 발명의 일 실시예에 따른 발광 다이오드 어레이(100)를 도시한 도면이다. 도 2를 참조하면, 본 발명의 일 실시예에 따른 발광 다이오드 어레이(100)는 제1 픽셀(110), 제2 픽셀(120) 및 제3 픽셀(130)을 포함하여 구성될 수 있다. 도 2에 도시된 발광 다이오드 어레이(100)는 일 실시예에 따른 것이고, 그 구성요소들이 도 2에 도시된 실시예에 한정되는 것은 아니며, 필요에 따라 일부 구성요소가 추가, 변경 또는 삭제될 수 있다. 이하 도 2를 참조하여 본 발명의 일 실시예에 따른 발광 다이오드 어레이(100)를 설명하도록 한다.
- [0036] 본 발명의 일 실시예에 따른 발광 다이오드 어레이(100)는 제1 픽셀(110), 제1 픽셀(110)의 수평방향에서 인접하는 제2 픽셀(120) 및 제2 픽셀(120)의 수평방향에서 인접하는 제3 픽셀(130)을 포함할 수 있다. 또한, 제1 픽셀(110) 및 제2 픽셀(120)은 기준 라인(RL)을 공유하고, 제2 픽셀(120) 및 제3 픽셀(130)은 고전위 전압 라인(PL)을 공유할 수 있다. 픽셀은 화면을 구성하는 최소 단위를 의미하고 픽셀은 하나 이상의 서브 픽셀을 포함할 수 있다. 기준 라인(RL)은 소스 노드(N2) 전압 값이 데이터 드라이버(300)로 수신되는 선이고, 고전위 전압 라인(PL)은 드라이빙 트랜지스터(Dr_Tr)의 드레인 단과 연결되는 선이다.
- [0037] 일 실시예로, 기준 라인(RL)은 제1 픽셀(110) 및 제2 픽셀(120)과 수직방향으로 인접하는 픽셀과 연결될 수 있다. 수직방향은 픽셀의 위 방향일 수도 있고 아래 방향일 수도 있다. 도 2를 참조하면, 제4 픽셀(140)은 제1 픽셀(110)의 아래에 위치하고, 기준 라인(RL)을 통해 제1 픽셀(110) 및 제2 픽셀(120)과 연결될 수 있다. 또한, 제5 픽셀(150)은 제2 픽셀(120)의 아래에 위치하고, 기준 라인(RL)을 통해 제1 픽셀(110) 및 제2 픽셀(120)과 연결될 수 있다. 도 2에 도시되지는 않았으나 기준 라인(RL)은 제1 픽셀(110) 및 제2 픽셀(120)의 위에 배치되는 픽셀과 기준 라인(RL)을 통해 연결될 수도 있다.
- [0038] 또한, 고전위 전압 라인(PL)은 제2 픽셀(120) 및 제3 픽셀(130)과 수직방향으로 인접하는 픽셀과 연결될 수 있다. 도 2를 참조하면, 제5 픽셀(150)은 제2 픽셀(120)의 아래에 위치하고, 고전위 전압 라인(PL)을 통해 제2 픽셀(120) 및 제3 픽셀(130)과 연결될 수 있다. 또한, 제6 픽셀(160)은 제3 픽셀(130)의 아래에 위치하고, 고전위 전압 라인(PL)을 통해 제2 픽셀(120) 및 제3 픽셀(130)과 연결될 수 있다. 도 2에 도시되지는 않았으나 고전위 전압 라인(PL)은 제2 픽셀(120) 및 제3 픽셀(130)의 위에 배치되는 픽셀과 고전위 전압 라인(PL)을 통해 연결될 수도 있다.
- [0039] 일 실시예로 제1 픽셀(110), 제2 픽셀(120), 제3 픽셀(130)은 적색 서브 픽셀(111, 121, 131), 백색 서브 픽셀(112, 122, 132), 청색 서브 픽셀(113, 123, 133), 녹색 서브 픽셀(114, 124, 134)로 구성될 수 있다. 제1 픽셀(110), 제2 픽셀(120), 제3 픽셀(130)은 적색 서브 픽셀(111, 121, 131), 청색 서브 픽셀(113, 123, 133), 녹색 서브 픽셀(114, 124, 134)로 구성될 수도 있다. 한편, 제1 픽셀(110), 제2 픽셀(120), 제3 픽셀(130)의 구성 및 서브 픽셀의 색상은 상술한 실시예에 한정하지 않는다.
- [0040] 도 3은 본 발명의 일 실시예에 따른 패널(panel), 데이터 드라이버(300) 및 PCB(Printed Circuit Board)가 결

합한 모습을 도시한 도면이다. 도 3을 참조하면, 데이터 드라이버(300)는 다수의 핀과, 필름(film), 필름(film) 위에 배치되는 IC를 포함하여 구성될 수 있다. 다수의 핀 중 일부는 고전위 전압 라인(PL)과 연결되어 패널(panel)에 고전위 전압을 인가한다. 이때 고전위 전압은 IC의 하단을 통과하여 인가될 수 있다. 한편, 다수의 핀 중 다른 일부는 기준 라인(RL)과 연결되어 패널(panel)에 기준 전압을 인가한다. 이때 기준 전압은 IC를 통해 인가될 수 있다.

[0041] 다시 도 2 및 도 3을 참조하면, 본 발명의 일 실시예에 따른 발광 다이오드 어레이(100)는 2개의 픽셀에서 1개의 고전위 전압 라인(PL) 및 1개의 기준 라인(RL)을 공유하므로 핀의 수를 줄일 수 있다. 또한, 핀의 수가 줄어들어 필름(film)의 길이를 줄일 수 있고, IC의 길이도 줄일 수 있다. 또한, 핀의 수, 필름(film)의 길이, IC의 길이가 줄어들어 따라 데이터 드라이버(300)의 크기도 줄일 수 있다. 또한, 데이터 드라이버(300)의 크기가 줄어들어 따라 제조 비용을 줄일 수 있는 장점이 있다.

[0042] 도 4는 본 발명의 일 실시예에 따른 표시 장치(1000)를 도시한 도면이다. 도 4를 참조하면, 본 발명의 일 실시예에 따른 표시 장치(1000)는 제1 픽셀(110), 제2 픽셀(120), 문턱 전압 보상부(1400)를 포함하여 구성될 수 있다. 한편, 도 4에 도시된 제1 픽셀(110) 및 제2 픽셀(120)은 도 2에 도시된 제1 픽셀(110) 및 제2 픽셀(120)과 동일할 수 있다. 도 4에 도시된 표시 장치(1000)는 일 실시예에 따른 것이고, 그 구성요소들이 도 4에 도시된 실시예에 한정되는 것은 아니며, 필요에 따라 일부 구성요소가 부가, 변경 또는 삭제될 수 있다.

[0043] 도 5는 본 발명의 일 실시예에 따른 문턱 전압을 보상하는 과정을 도시한 순서도이고, 도 6은 본 발명의 일 실시예에 따른 룩 업 테이블을 도시한 도면이다. 도 7은 본 발명의 일 실시예에 따른 서브 픽셀의 구조를 도시한 등가 회로도이다. 도 8은 본 발명의 일 실시예에 따른 소스 노드 전압 값을 도시한 그래프이고, 도 9는 본 발명의 다른 실시예에 따른 소스 노드 전압 값을 도시한 그래프이다.

[0044] 이하 도 4 내지 도 9를 참조하여 본 발명의 일 실시예에 따른 표시 장치(1000)를 설명하도록 한다.

[0045] 문턱 전압 보상부(1400)는 제1 픽셀(110)에 포함되는 제1 서브 픽셀의 문턱 전압 값 및 제2 픽셀(120)에 포함되는 제2 서브 픽셀의 문턱 전압 값을 비교하여(S510) 측정 순서를 결정할 수 있다. 이 때, 제1 서브 픽셀의 색상 및 제2 서브 픽셀의 색상은 서로 동일할 수 있다. 예를 들어, 제1 서브 픽셀의 색상이 적색이면 제2 서브 픽셀의 색상 또한 적색이고, 제1 서브 픽셀의 색상이 백색이면 제2 서브 픽셀의 색상 또한 백색일 수 있다. 문턱 전압 보상부(1400)는 타이밍 컨트롤러 일 수도 있고, 문턱 전압 보상부(1400)는 데이터 드라이버(300) 또는 게이트 드라이버(1300)를 통해 전압 값을 송신하거나 수신할 수 있다.

[0046] 일 실시예로, 문턱 전압 보상부(1400)는 비교 결과 문턱 전압 값이 더 큰 서브 픽셀을 먼저 측정하도록 측정 순서를 결정할 수 있다. 측정 순서는 소스 노드(N2) 전압 값을 측정하는 순서이다. 예를 들어, 제1 서브 픽셀의 문턱 전압 값이 0.6V이고, 제2 서브 픽셀의 문턱 전압 값이 0.5V이면, 제2 서브 픽셀의 소스 노드(N2) 전압 값을 측정하고 제1 픽셀(110)의 소스 노드(N2) 전압 값을 측정한다. 반대로, 제1 서브 픽셀의 문턱 전압 값이 0.5V이고, 제2 서브 픽셀의 문턱 전압 값이 0.6V이면, 제1 서브 픽셀의 소스 노드(N2) 전압 값을 측정하고 제2 픽셀(120)의 소스 노드(N2) 전압 값을 측정한다.

[0047] 일 실시예로, 문턱 전압 보상부(1400)는 도 6에 도시된 룩 업 테이블(600)을 참조하여 측정 순서를 결정할 수도 있다. 룩 업 테이블(600)에 저장된 문턱 전압 값은 트랜지스터 제조 시점의 문턱 전압 값일 수도 있고, 하기의 <수학식 1>에 따라 산출된 값일 수도 있다.

[0048] <수학식 1>

$$I_{OLED} = C_{OX} \times \mu \times \frac{W}{2L} \times (V_{GS} - V_{TH})^2$$

[0049]

[0050] <수학식 1>에서 IOLED는 드라이빙 트랜지스터(Dr_Tr)에 흐르는 전류, COX는 드라이빙 트랜지스터(Dr_Tr)의 캐패시턴스, μ 는 드라이빙 트랜지스터(Dr_Tr)의 전자 이동도, W는 채널의 폭, L은 채널의 길이, VGS는 드라이빙 트랜지스터(Dr_Tr)의 게이트 단과 소스 단 사이의 전압 값, VTH는 드라이빙 트랜지스터(Dr_Tr)의 문턱 전압 값을 의미한다.

[0051] 도 6을 참조하면, 제1 서브 픽셀의 문턱 전압 값이 0.6V이고, 제2 서브 픽셀의 문턱 전압 값이 0.5V이므로, 제2 서브 픽셀의 소스 노드(N2) 전압 값을 측정하고 제1 픽셀(110)의 소스 노드(N2) 전압 값을 측정한다. 문턱 전압 값이 작은 서브 픽셀부터 측정하는 이유는 소스 노드(N2) 전압 값을 연속적으로 측정하여 문턱 전압 값을 산출

하고 이를 보상하기 위함이다.

- [0052] 문턱 전압 보상부(1400)는 측정 순서를 결정한 다음 측정 순서에 따라서 제1 서브 픽셀의 소스 노드(N2) 전압 값 및 제2 서브 픽셀의 소스 노드(N2) 전압 값을 측정할 수 있다. 도 7을 참조하여 소스 노드(N2) 전압 값을 측정하는 방법을 설명하면, 먼저 스캔 라인에 전압을 인가하여 센스 트랜지스터(Sen_Tr)를 턴 온 시킨다. 센스 트랜지스터(Sen_Tr)가 턴 온 되면 소스 노드(N2)의 전압 값을 측정하고 기준 라인(RL)을 통해 소스 노드(N2) 전압 값을 문턱 전압 보상부(1400)로 전송한다. 소스 노드(N2) 전압 값은 데이터 드라이버(300)를 통해 문턱 전압 보상부(1400)로 전송될 수도 있고, 문턱 전압 보상부(1400)로 직접 전송될 수도 있다.
- [0053] 일 실시예로, 문턱 전압 보상부(1400)는 제1 서브 픽셀의 기준 문턱 전압 값이 제2 서브 픽셀의 기준 문턱 전압 값 미만이면, 제1 서브 픽셀의 소스 노드(N2) 값부터 측정할 수 있다(S531). 그 다음, 제1 서브 픽셀의 소스 노드(N2) 전압 값에 제1 전압 차를 가산하여 제2 서브 픽셀의 소스 노드(N2) 전압 값을 측정할 수 있다(S532). 도 8을 참조하여 설명하면, 제1 서브 픽셀의 소스 노드(N2) 전압 값이 0.2V이고, 제2 서브 픽셀의 소스 노드(N2) 전압 값이 0.3V이므로 그래프(810)를 기초로 제1 서브 픽셀의 소스 노드(N2) 전압 값을 측정한다. 그 다음, 제1 전압 차인 0.1V를 가산하여 제2 서브 픽셀의 소스 노드(N2) 전압 값인 0.3V를 측정할 수 있다.
- [0054] 본 발명의 다른 실시 예에 따르면, 문턱 전압 보상부(1400)는 제1 서브 픽셀의 기준 문턱 전압 값이 제2 서브 픽셀의 기준 문턱 전압 값 이상이면, 제2 서브 픽셀의 소스 노드(N2) 값부터 측정할 수 있다(S521). 그 다음, 제2 서브 픽셀의 소스 노드(N2) 전압 값에 제2 전압 차를 가산하여 제1 서브 픽셀의 소스 노드(N2) 전압 값을 측정할 수 있다(S522). 도 9를 참조하여 설명하면, 제2 서브 픽셀의 소스 노드(N2) 전압 값이 0.2V이고, 제1 서브 픽셀의 소스 노드(N2) 전압 값이 0.4V이면 그래프(910)를 기초로 제2 서브 픽셀의 소스 노드(N2) 전압 값을 측정한다. 그 다음, 제2 전압 차인 0.2V를 가산하여 제2 서브 픽셀의 소스 노드(N2) 전압 값인 0.4V를 측정할 수 있다.
- [0055] 문턱 전압 보상부(1400)는 제1 서브 픽셀의 소스 노드(N2) 전압 값 및 제2 서브 픽셀의 소스 노드(N2) 전압 값을 측정한 후, 제1 서브 픽셀의 문턱 전압 보상 값 및 제2 서브 픽셀의 문턱 전압 보상 값을 결정할 수 있다(S523, S524, S533, S534).
- [0056] 다시 도 7을 참조하여 문턱 전압 값을 측정하는 방법을 설명하면, 먼저 스캔 라인에 전압을 인가하여 스캔 트랜지스터(Scan_Tr)와 센스 트랜지스터(Sen_Tr)를 턴 온 시킨다. 스캔 트랜지스터(Scan_Tr)가 턴 온 되면 데이터 라인을 통해 데이터 전압 값을 게이트 노드(N1)로 인가한다. 그 다음, 상술한 실시예에 따라 소스 노드(N2)의 전압 값을 측정한다. 소스 노드(N2)의 전압 값을 측정하면, 게이트 노드(N1)의 전압 값에서 소스 노드(N2)의 전압 값을 감산하여 문턱 전압 값을 산출한다. 산출된 문턱 전압 값이 도 6에 도시된 문턱 전압 값보다 작거나 크면 그 차이만큼의 전압을 문턱 전압 보상 값으로 결정할 수 있다.
- [0057] 다시 도 5를 참조하여 본 발명의 일 실시예에 따른 문턱 전압 보상 방법을 설명하면 먼저, 제1 픽셀에 포함되는 제1 서브 픽셀의 문턱 전압 값 및 제2 픽셀에 포함되는 제2 서브 픽셀의 문턱 전압 값을 비교한다(S510). 그 다음, 비교 결과에 따라서 제1 서브 픽셀 및 제2 서브 픽셀에 대한 측정 순서를 결정한다. 측정 순서를 결정하는 단계는 비교 결과 문턱 전압 값이 더 큰 서브 픽셀을 먼저 측정하도록 측정 순서를 결정할 수 있다.
- [0058] 그 다음, 제1 서브 픽셀의 소스 노드 전압 값 및 제2 서브 픽셀의 소스 노드 전압 값을 측정할 수 있다(S521, S522, S531, S532). 소스 노드 값을 측정하는 단계는 제1 서브 픽셀의 기준 문턱 전압 값이 제2 서브 픽셀의 기준 문턱 전압 값 미만이면, 제1 서브 픽셀의 소스 노드 전압 값에 제1 전압 차를 가산하여 제2 서브 픽셀의 소스 노드 전압 값을 측정하는 단계를 포함할 수 있다(S531, S532). 또한, 소스 노드 값을 측정하는 단계는 제1 서브 픽셀의 기준 문턱 전압 값이 제2 서브 픽셀의 기준 문턱 전압 값 이상이면, 제2 서브 픽셀의 소스 노드 전압 값에 제2 전압 차를 가산하여 제1 서브 픽셀의 소스 노드 전압 값을 측정하는 단계를 포함할 수 있다(S521, S522).
- [0059] 마지막으로 제1 서브 픽셀의 소스 노드 전압 값 및 제2 서브 픽셀의 소스 노드 전압 값에 기초하여 제1 서브 픽셀의 문턱 전압 보상 값 및 제2 서브 픽셀의 문턱 전압 보상 값을 결정한다(S523, S524, S533, S534).
- [0060] 전술한 바와 같은 본 발명에 의하면 2개의 픽셀에서 1개의 고전위 전압 라인 및 1개의 기준 라인을 공유할 수 있는 장점이 있다. 예컨대, 본 발명에 따른 표시 장치의 발광 다이오드 어레이는 데이터 드라이버의 크기를 축소하고자 할 경우 유용하게 활용될 수 있다.
- [0061] 또한, 본 발명에 의하면 2개의 픽셀에서 1개의 고전위 전압 라인 및 1개의 기준 라인을 공유함으로써 핀의 수를 줄일 수 있는 장점이 있다. 예컨대, 본 발명에 따른 표시 장치의 발광 다이오드 어레이는 제조 비용을 절감

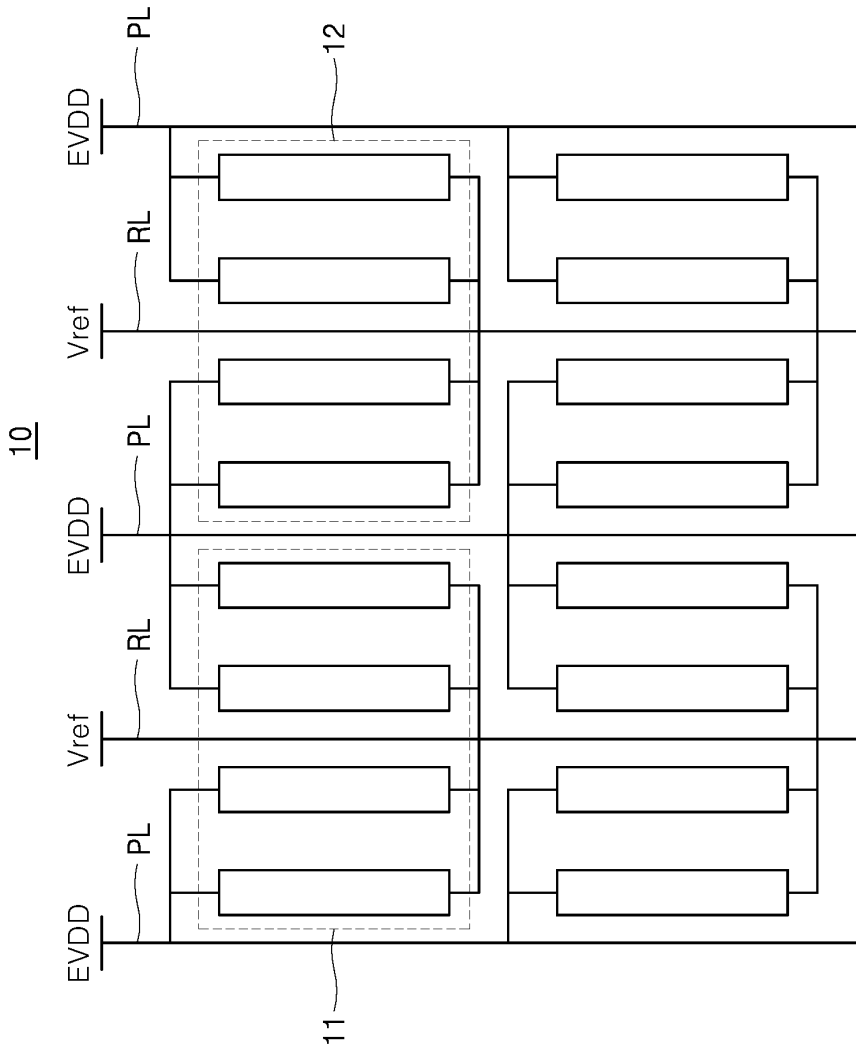
시키고자 할 경우 유용하게 활용될 수 있다.

- [0062] 또한, 본 발명에 의하면 2개의 픽셀에서 1개의 고전위 전압 라인 및 1개의 기준 라인을 공유함으로써 필름의 길이를 줄일 수 있는 장점이 있다. 예컨대, 본 발명에 따른 표시 장치의 발광 다이오드 어레이는 제조 비용을 절감시키고자 할 경우 유용하게 활용될 수 있다.
- [0063] 또한, 본 발명에 의하면 2개의 픽셀에서 1개의 고전위 전압 라인 및 1개의 기준 라인을 공유함으로써 IC의 길이를 줄일 수 있는 장점이 있다. 예컨대, 본 발명에 따른 표시 장치의 발광 다이오드 어레이는 제조 비용을 절감시키고자 할 경우 유용하게 활용될 수 있다.
- [0064] 한편, 전술한 바와 같은 본 발명에 의하면 문턱 전압 값을 비교하여 소스 노드 전압 값 측정 순서를 결정할 수 있는 장점이 있다. 예컨대, 본 발명에 따른 디스플레이 장치의 문턱 전압 보상 방법은 측정 순서에 따라 서브 픽셀의 소스 노드 전압 값을 측정함으로써 보상 시간을 줄이고자 할 경우 유용하게 활용될 수 있다.
- [0065] 전술한 본 발명은, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하므로 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니다.

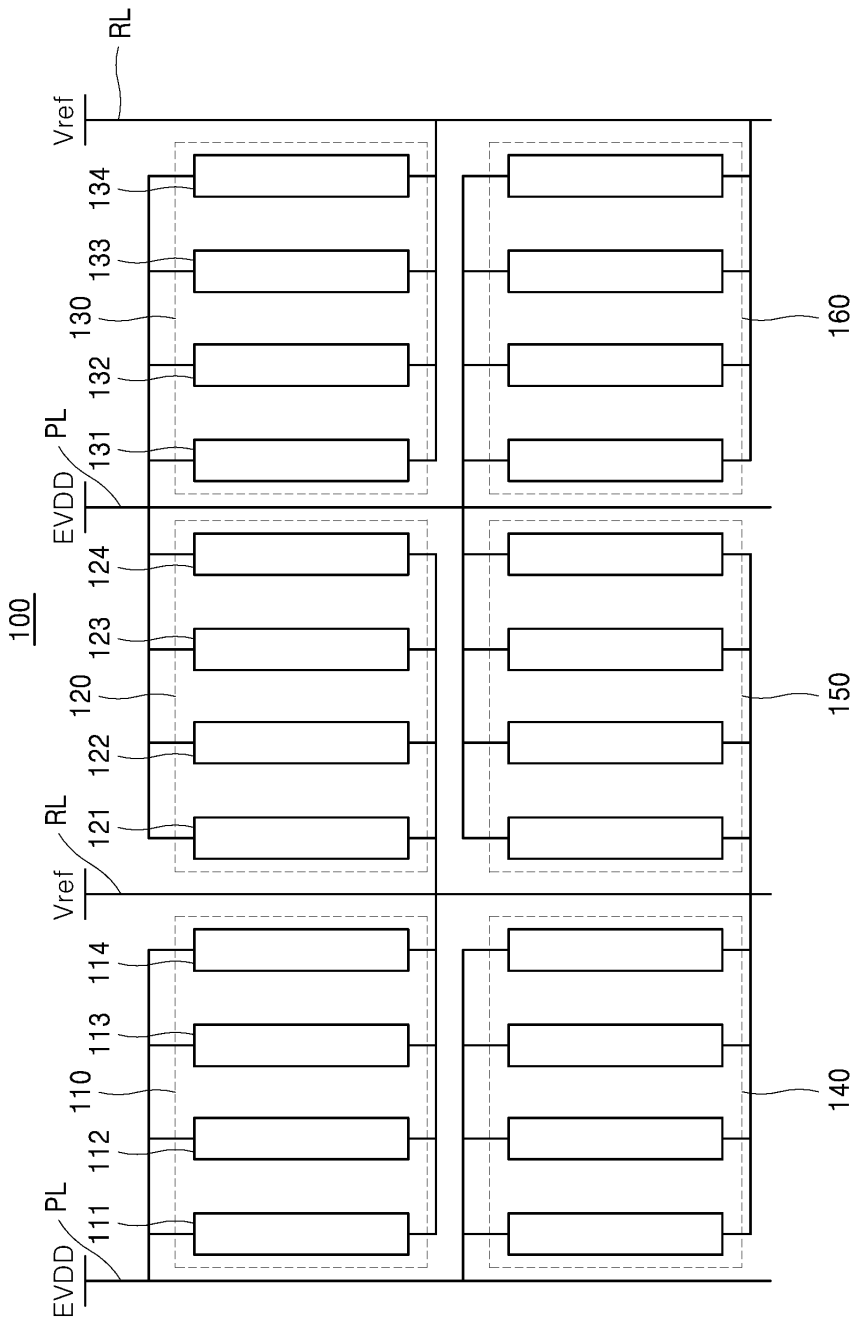
부호의 설명

- [0067] 100 : 발광 다이오드 어레이
- 110 : 제1 픽셀
- 120 : 제2 픽셀
- 130 : 제3 픽셀
- 140 : 제4 픽셀
- 150 : 제5 픽셀
- 160 : 제6 픽셀
- 300 : 데이터 드라이버
- 1000 : 표시 장치

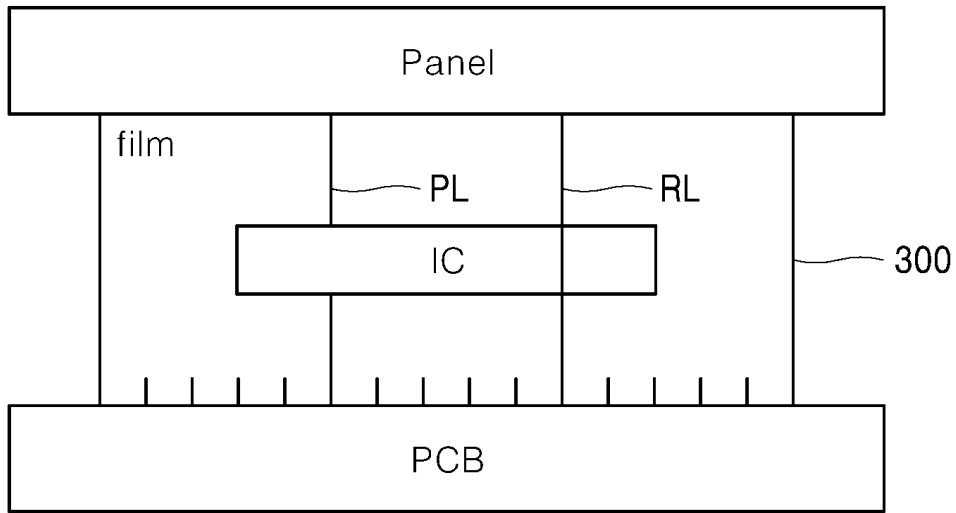
도면
도면1



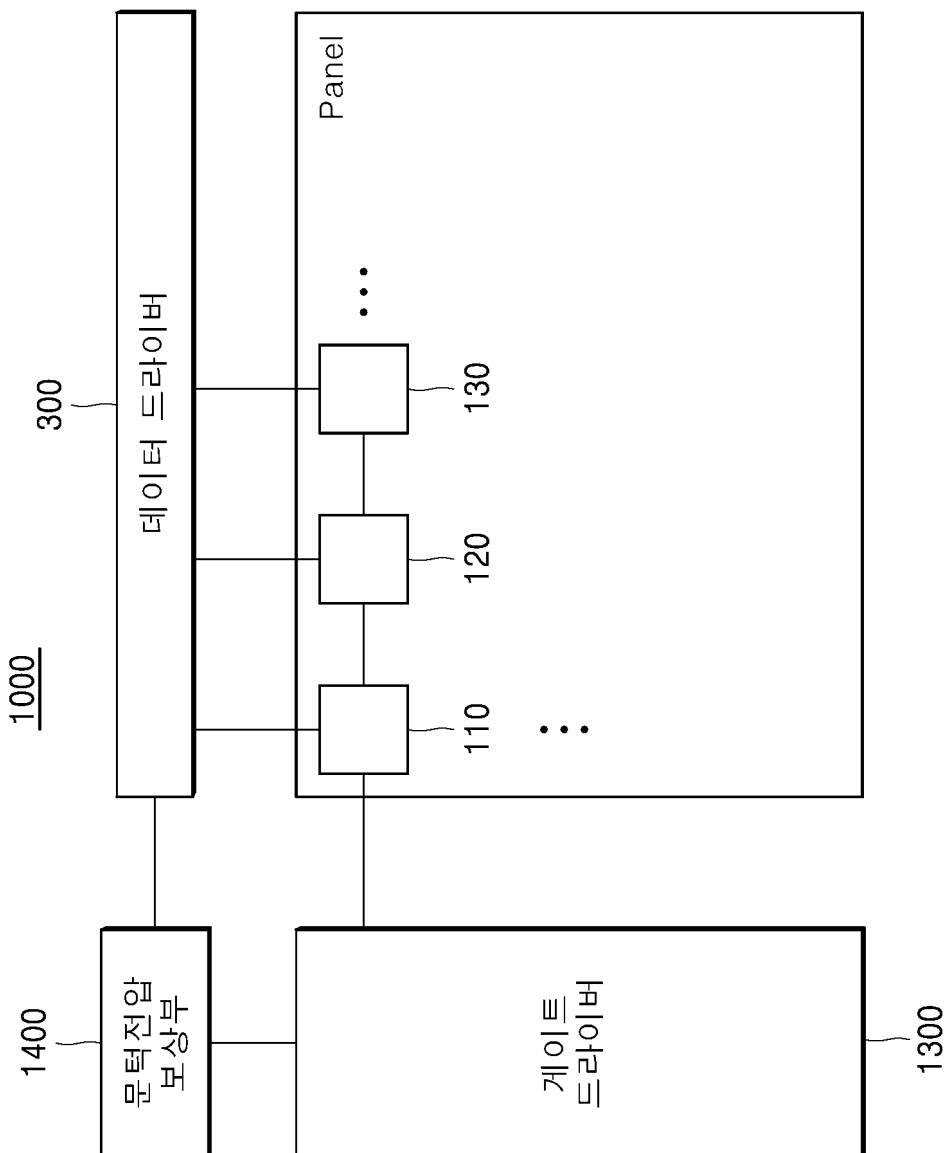
도면2



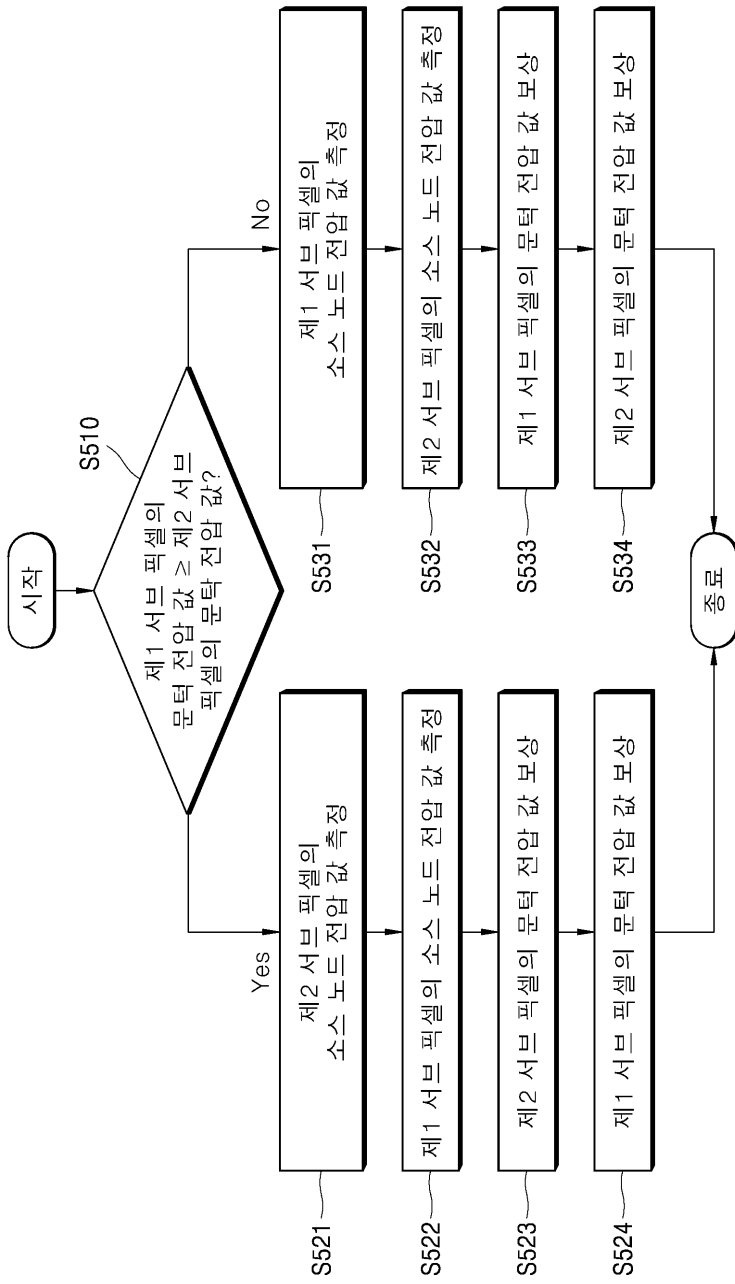
도면3



도면4



도면5



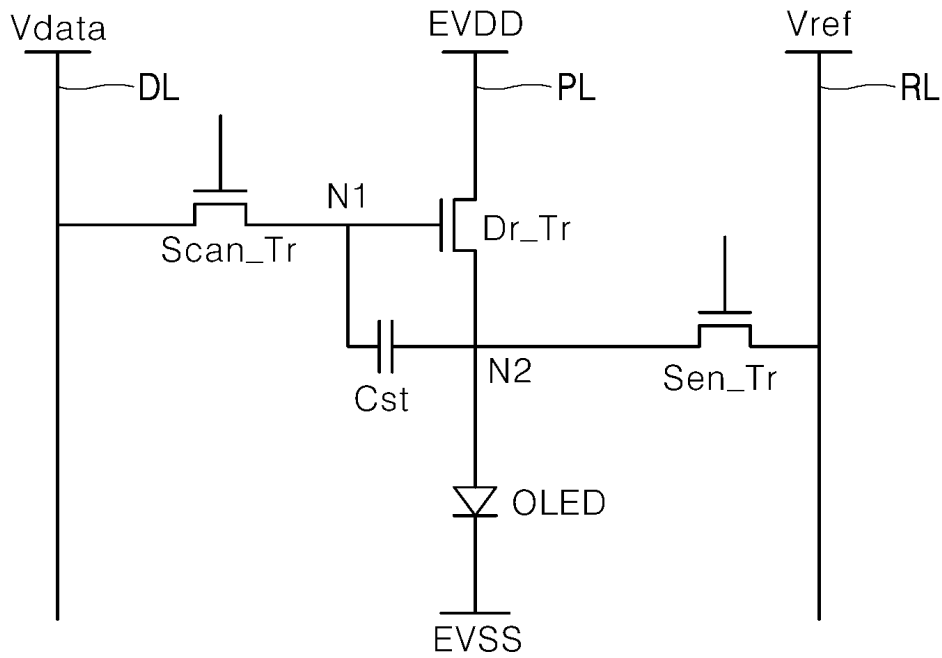
도면6

600

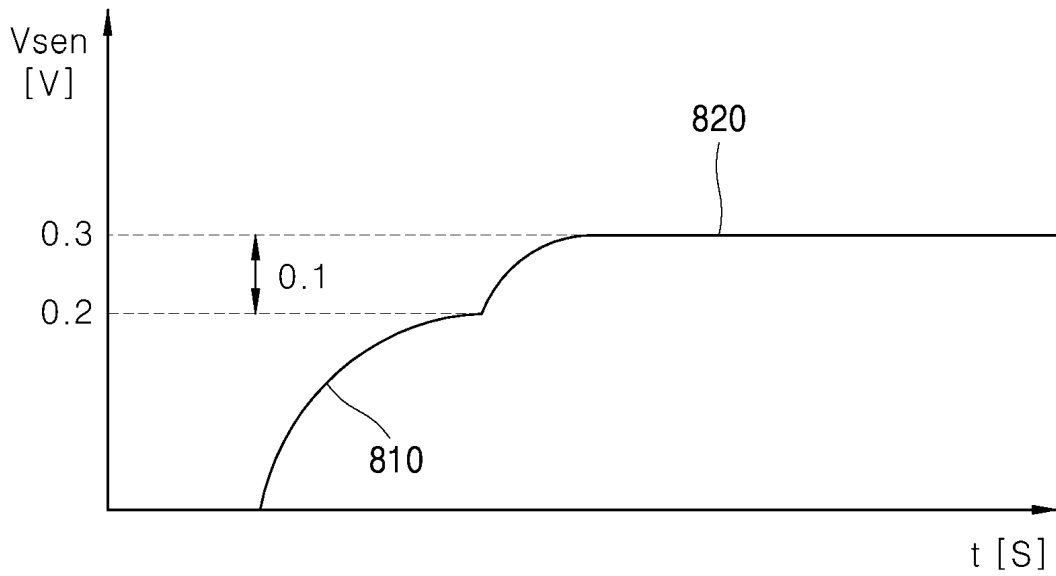
	제1 서브 픽셀	제2 서브 픽셀	제3 서브 픽셀	...
문턱 전압 값 (V)	0.6	0.5	0.7	...

도면7

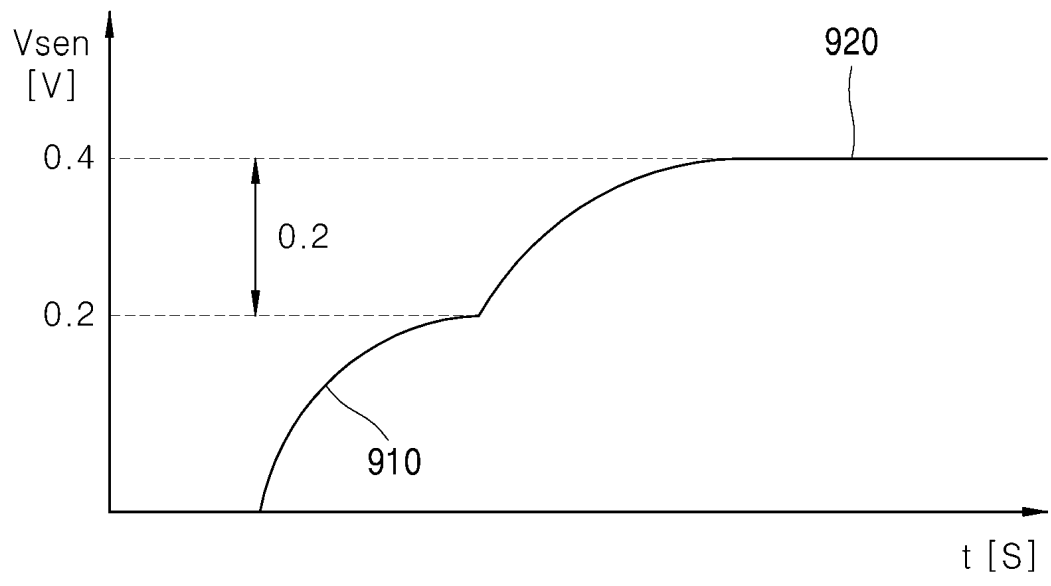
111



도면8



도면9



专利名称(译)	标题：补偿显示装置和发光二极管阵列的阈值电压的方法		
公开(公告)号	KR1020170081061A	公开(公告)日	2017-07-11
申请号	KR1020150191786	申请日	2015-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SOCK JONG YOO 유석종 JUNG SEOK YANG 양정석 CHONG HUN PARK 박청훈 JAE YEONG CHOI 최재영		
发明人	유석종 양정석 박청훈 최재영		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3233 G09G2300/043 G09G2300/0842		
外部链接	Espacenet		

摘要(译)

本发明涉及显示装置的阈值电压补偿方法和发光二极管阵列，更具体地说，涉及显示装置的阈值电压补偿方法和发光二极管阵列，用于通过共享一个高电位来减小数据驱动器的尺寸。电压线和一个参考线，2像素。根据本发明优选实施例的发光二极管阵列包括第一像素，以及第二像素和第三像素。同时，根据本发明优选实施例的发光二极管阵列具有可以减小数据驱动器的尺寸的的优点。

