



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0070390
(43) 공개일자 2020년06월17일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) H01L 27/32 (2006.01)
(52) CPC특허분류
H01L 51/5253 (2013.01)
H01L 27/3244 (2013.01)
(21) 출원번호 10-2020-7015308
(22) 출원일자(국제) 2019년01월31일
심사청구일자 2020년05월28일
(85) 번역문제출일자 2020년05월28일
(86) 국제출원번호 PCT/CN2019/074151
(87) 국제공개번호 WO 2020/042543
국제공개일자 2020년03월05일
(30) 우선권주장
201811015082.1 2018년08월31일 중국(CN)

(71) 출원인
쿤산 고-비전텍스 옵토-일렉트로닉스 씨오., 엘티
디.
중국 지양수 215300 쿤산, 디벨롭먼트 존, 룡텡
로드, 넘버 1, 빌딩 4
(72) 발명자
평, 단단
중국 지양수 215300 쿤산 디벨롭먼트 존 룡텡 로
드 넘버 1 빌딩 4
(74) 대리인
특허법인다나

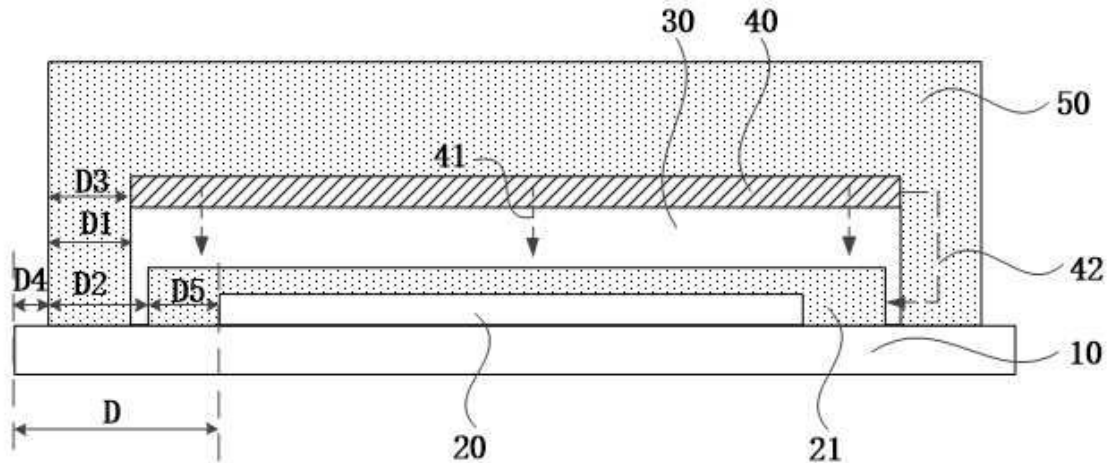
전체 청구항 수 : 총 16 항

(54) 발명의 명칭 디스플레이패널 및 디스플레이장치

(57) 요약

본 출원은 디스플레이패널 및 디스플레이장치를 개시하였다. 해당 디스플레이패널은: 순차적으로 적층되어 설치되는 기판, 유기발광구조, 제 1 전극, 광추출층, 보호층 및 박막패키징층을 포함하되; 상기 박막패키징층은 상기 유기발광구조, 상기 제 1 전극, 상기 광추출층 및 상기 보호층을 코팅하고; 상기 광추출층은 상기 보호층과 상기 제 1 전극 사이에 위치하여, 상기 보호층과 상기 제 1 전극을 완전히 격리시킨다.

대표도 - 도1



(52) CPC특허분류

H01L 27/3281 (2013.01)

H01L 51/5221 (2013.01)

H01L 51/5262 (2013.01)

명세서

청구범위

청구항 1

순차적으로 적층되어 설치되는 기관, 유기발광구조, 제 1 전극, 광추출층, 보호층 및 박막패키징층을 포함하되; 상기 박막패키징층은 상기 유기발광구조, 상기 제 1 전극, 상기 광추출층 및 상기 보호층을 코팅하고; 상기 광추출층은 상기 보호층과 상기 제 1 전극 사이에 위치하여, 상기 보호층과 상기 제 1 전극을 완전히 격리시키는 것을 특징으로 하는 디스플레이패널.

청구항 2

제 1 항에 있어서,
상기 기관 표면에 평행되는 방향에서, 상기 광추출층의 가장자리와 상기 박막패키징층의 가장자리의 거리는 제 1 거리이고, 상기 제 1 전극의 가장자리와 상기 박막패키징층의 가장자리의 거리는 제 2 거리이며, 상기 보호층의 가장자리와 상기 박막패키징층의 가장자리의 거리는 제 3 거리이고, 상기 제 1 거리는 상기 제 2 거리보다 작거나 같은 것을 특징으로 하는 디스플레이패널.

청구항 3

제 2 항에 있어서,
상기 제 3 거리는 상기 제 1 거리와 같고;
또는, 상기 제 3 거리는 상기 제 2 거리와 같으며;
또는, 상기 제 1 거리는 상기 제 2 거리와 같고, 또한 상기 제 3 거리와도 같으며;
또는, 상기 제 3 거리는 상기 제 1 거리보다 작고, 상기 제 1 거리는 상기 제 2 거리보다 작은 것을 특징으로 하는 디스플레이패널.

청구항 4

제 2 항에 있어서,
상기 제 1 거리는 상기 제 2 거리보다 작고, 상기 제 3 거리는 상기 제 1 거리보다 크고 상기 제 2 거리보다 작은 것을 특징으로 하는 디스플레이패널.

청구항 5

제 2 항에 있어서,
상기 제 1 거리는 상기 제 2 거리와 같고, 상기 제 3 거리는 상기 제 1 거리보다 작은 것을 특징으로 하는 디스플레이패널.

청구항 6

제 2 항에 있어서,
상기 제 1 거리, 상기 제 2 거리 및 상기 제 3 거리는,
상기 제 1 거리, 상기 제 2 거리 및 상기 제 3 거리 중 가장 짧은 거리가 100마이크론보다 크거나 같고, 500마이크론보다 작거나 같은 경우; 및
상기 제 1 거리, 상기 제 2 거리 및 상기 제 3 거리 중 가장 긴 거리가 1밀리미터보다 작거나 같은 경우; 중 적어도 하나의 경우를 충족하는 것을 특징으로 하는 디스플레이패널.

청구항 7

제 2 항에 있어서,

상기 제 2 거리와 상기 제 1 거리의 차이값은 900마이크론보다 작거나 같은 것을 특징으로 하는 디스플레이패널.

청구항 8

제 7 항에 있어서,

상기 제 2 거리와 상기 제 1 거리의 차이값은 200마이크론보다 작거나 같은 것을 특징으로 하는 디스플레이패널.

청구항 9

제 1 항에 있어서,

상기 보호층이 사용한 재료는 불화리튬인 것을 특징으로 하는 디스플레이패널.

청구항 10

제 1 항에 있어서,

상기 제 1 전극의 광투과율은 80%보다 큰 것을 특징으로 하는 디스플레이패널.

청구항 11

제 1 항에 있어서,

상기 제 1 전극의 재료는 마그네슘-은 혼합물, 인듐주석 산화물, 인듐아연 산화물, 은이 도핑된 인듐주석 산화물 및 은이 도핑된 인듐아연 산화물 중의 적어도 1종을 포함하는 것을 특징으로 하는 디스플레이패널.

청구항 12

제 1 항 내지 제 11 항 중 어느 한 항에 있어서,

상기 디스플레이패널은 상부 발광 능동형 유기발광다이오드(AMOLED) 디스플레이패널이고, 상기 제 1 전극은 음극인 것을 특징으로 하는 디스플레이패널.

청구항 13

제 12 항에 있어서,

상기 제 1 전극은 평면형 전극인 것을 특징으로 하는 디스플레이패널.

청구항 14

제 1 항 내지 제 11 항 중 어느 한 항에 있어서,

상기 디스플레이패널은 하부 발광 AMOLED 디스플레이패널 또는 패시브 매트릭스형 유기발광다이오드(PMOLED) 디스플레이패널인 것을 특징으로 하는 디스플레이패널.

청구항 15

제 14 항에 있어서,

상기 디스플레이패널은 PMOLED 디스플레이패널이고, 상기 제 1 전극은 스트립형 음극인 것을 특징으로 하는 디스플레이패널.

청구항 16

제 1 항 내지 제 15 항 중 어느 한 항에 따른 디스플레이패널을 포함하는 디스플레이장치.

발명의 설명

기술분야

[0001] 본 출원은 2018년 8월 31일에 중국특허청에 제출된 출원번호가 201811015082.1인 중국 특허 출원의 우선권을 주장하는 바, 해당 출원의 전부 내용은 참조에 의해 본 출원에 통합된다.

[0002] 본원은 디스플레이 기술분야에 관한 것으로서, 예를 들면 디스플레이패널 및 디스플레이장치에 관한 것이다.

배경기술

[0003] 유기발광다이오드(Organic Light Emitting Diode, OLED) 디스플레이패널은 자체발광 디스플레이패널로서, 경박성, 고휘도, 저전력소비, 넓은 시야각, 높은 응답 속도 및 넓은 사용온도 범위 등 장점을 구비하므로, 다양한 고성능 디스플레이 분야에서 점점 더 많이 응용되고 있다.

[0004] 관련기술에서, 통상적으로 박막 패키징 방법은 유기발광구조가 외부 환경에서 수증기와 산소에 의해 부식되지 않기 위해 사용된다. 현재 박막 패키징 기술에서는 보편적으로 유기층과 무기층이 교대되는 다층막 구조를 사용한다. 그러나 발명자는, 관련기술 중의 박막 패키징 방법에는 패키징 효력을 잃는 문제점이 종종 발생되고 있다는 것을 발견하게 되었다.

발명의 내용

해결하려는 과제

[0005] 본원은 보호층이 전극을 부식시켜 전하 주입에 영향을 미치고 패키징 효력을 잃는 것을 방지하여, 디스플레이패널의 디스플레이 성능을 향상시키는 디스플레이패널 및 디스플레이장치를 제공한다.

과제의 해결 수단

[0006] 제 1 측면에서, 본원의 일 실시예는 디스플레이패널을 제공하며, 해당 디스플레이패널은:

[0007] 순차적으로 적층되어 설치되는 기판, 유기발광구조, 제 1 전극, 광추출층(light extraction layer), 보호층 및 박막패키징층을 포함하되;

[0008] 상기 박막패키징층은 상기 유기발광구조, 상기 제 1 전극, 상기 광추출층 및 상기 보호층을 코팅하고; 상기 광추출층은 상기 보호층과 상기 제 1 전극 사이에 위치하여, 상기 보호층과 상기 제 1 전극을 완전히 격리시킨다.

[0009] 선택가능하게는, 상기 기판 표면에 평행되는 방향에서, 상기 광추출층의 가장자리와 상기 박막패키징층의 가장자리의 거리는 제 1 거리이고, 상기 제 1 전극의 가장자리와 상기 박막패키징층의 가장자리의 거리는 제 2 거리이며, 상기 보호층의 가장자리와 상기 박막패키징층의 가장자리의 거리는 제 3 거리이고, 상기 제 1 거리는 상기 제 2 거리보다 작거나 같다.

[0010] 선택가능하게는, 상기 제 3 거리는 상기 제 1 거리와 같고;

[0011] 또는, 상기 제 3 거리는 상기 제 2 거리와 같으며;

[0012] 또는, 상기 제 1 거리는 상기 제 2 거리와 같고, 또한 상기 제 3 거리와도 같으며;

[0013] 또는, 상기 제 3 거리는 상기 제 1 거리보다 작고, 상기 제 1 거리는 상기 제 2 거리보다 작다.

[0014] 선택가능하게는, 상기 제 1 거리는 상기 제 2 거리보다 작고, 상기 제 3 거리는 상기 제 1 거리보다 크고 상기 제 2 거리보다 작다.

[0015] 선택가능하게는, 상기 제 1 거리는 상기 제 2 거리와 같고, 상기 제 3 거리는 상기 제 1 거리보다 작다.

[0016] 선택가능하게는, 상기 제 1 거리, 상기 제 2 거리 및 상기 제 3 거리는, 상기 제 1 거리, 상기 제 2 거리 및 상기 제 3 거리 중 가장 짧은 거리가 100마이크론보다 크거나 같고 500마이크론보다 작거나 같은 경우; 및

[0017] 상기 제 1 거리, 상기 제 2 거리 및 상기 제 3 거리 중 가장 긴 거리가 1밀리미터보다 작거나 같은 경우; 중 적어도 하나의 경우를 충족한다.

[0018] 선택가능하게는, 상기 제 2 거리와 상기 제 1 거리의 차이값은 900마이크론보다 작거나 같다.

[0019] 선택가능하게는, 상기 제 2 거리와 상기 제 1 거리의 차이값은 200마이크론보다 작거나 같다.

- [0020] 선택가능하게는, 상기 보호층이 사용한 재료는 불화리튬이다.
- [0021] 선택가능하게는, 상기 제 1 전극의 광투과율은 80%보다 크다.
- [0022] 선택가능하게는, 상기 제 1 전극의 재료는 마그네슘-은 혼합물, 인듐주석 산화물, 인듐아연 산화물, 은이 도핑된 인듐주석 산화물 및 은이 도핑된 인듐아연 산화물 중의 적어도 1종을 포함한다.
- [0023] 선택가능하게는, 상기 디스플레이패널은 상부 발광(top-emitting) 능동형 유기발광다이오드(AMOLED) 디스플레이패널이고, 상기 제 1 전극은 음극이다.
- [0024] 선택가능하게는, 상기 제 1 전극은 평면형 전극(planar electrode)이다.
- [0025] 선택가능하게는, 상기 디스플레이패널은 하부 발광(bottom-emitting) AMOLED 디스플레이패널 또는 패시브 매트릭스형 유기발광다이오드(PMOLED) 디스플레이패널이다.
- [0026] 선택가능하게는, 상기 디스플레이패널은 PMOLED 디스플레이패널이고, 상기 제 1 전극은 스트립형 음극(strip negative electrode)이다.
- [0027] 일 실시예에서, 본원은 디스플레이장치를 더 제공하며, 해당 디스플레이장치는 본원의 임의의 실시예에 따른 디스플레이패널을 포함한다.

발명의 효과

- [0028] 배경기술에서 서술한 바와 같이, 관련기술 중의 박막패키징 구조는 종종 패키징 효율을 잃게 한다. 본 발명자는 연구를 거쳐, 박막패키징 구조가 일반적으로 교대로 적층되는 무기층과 유기층을 포함하기 때문에 이러한 문제점이 발생하게 된다는 것을 발견하였다. 여기서, 무기층은 물과 산소를 차단하는 역할을 하며, 무기층이 통상적으로 사용하는 재료는 SiN_x , SiO_x , SiO_xN_y , Al_2O_3 및 TiO 등이다. 무기층은 일반적으로 플라즈마 강화 화학기상증착(Plasma Enhanced Chemical Vapor Deposition, PECVD), 원자층증착(Atomic layer deposition, ALD), 펄스레이저증착(Pulsed Laser Deposition, PLD) 또는 스퍼터링(sputter) 등 방식을 사용하여 제조된다. 무기층을 제조하는 과정에서 이온이 유기발광구조를 손상시키는 것을 방지하기 위해, 일반적으로 디스플레이패널의 전극과 박막패키징 구조 사이에 보호층을 설치한다. 그러나 관련기술에서 자주 사용되는 보호층 재료에는 활성이 비교적 높은 이온이 존재하며, 예시적으로, 보호층은 불화리튬 재료를 많이 사용하는데, 여기서 불소 이온은 비교적 활성적이어서, 디스플레이패널의 전극재료와 쉽게 반응하여 전극을 부식시키므로, 전하 주입에 영향을 미치고, 제품은 패키징 효율을 잃게 된다.
- [0029] 이에 기반하여, 본원은 디스플레이패널을 제공하며, 해당 디스플레이패널은:
- [0030] 순차적으로 적층되어 설치되는 기판, 유기발광구조, 제 1 전극, 광추출층, 보호층 및 박막패키징층을 포함하되;
- [0031] 상기 박막패키징층은 상기 유기발광구조, 상기 제 1 전극, 상기 광추출층 및 상기 보호층을 코팅하고; 상기 광추출층은 상기 보호층과 상기 제 1 전극 사이에 위치하여, 상기 보호층과 상기 제 1 전극을 완전히 격리시킨다.
- [0032] 본원은 보호층과 제 1 전극 사이에 광추출층을 설치하여, 보호층과 제 1 전극을 완전히 격리시켜, 보호층과 제 1 전극이 접촉하지 않도록 하고, 광추출층은 보호층 내의 비교적 활성적인 이온을 차단하는 작용을 하여, 보호층이 제 1 전극을 부식시켜 전하 주입에 영향을 미치고 패키징 효율을 잃는 것을 효과적으로 방지함으로써, 디스플레이패널의 디스플레이 성능을 향상시킨다. 본원의 방안은 패널에서 종래의 막층에 대해서만 설계하고 기타 막층을 증가할 필요가 없어, 디스플레이패널이 비교적 작은 두께를 가지도록 확보하며, 이는 디스플레이패널의 경박화 발전 추세에 부합된다.

도면의 간단한 설명

- [0033] 도 1은 일 실시예에서 제공한 디스플레이패널의 개략도이다.
- 도 2는 일 실시예에서 제공한 또 다른 디스플레이패널의 개략도이다.
- 도 3은 일 실시예에서 제공한 다른 디스플레이패널의 개략도이다.
- 도 4는 일 실시예에서 제공한 또 다른 디스플레이패널의 개략도이다.
- 도 5는 일 실시예에서 제공한 디스플레이장치의 개략도이다.

발명을 실시하기 위한 구체적인 내용

- [0034] 이하에서는 도면과 실시예를 결합하여 본원을 보다 상세히 설명하도록 한다.
- [0035] 본원의 일 실시예는 디스플레이패널을 제공하고, 도 1은 일 실시예에서 제공한 디스플레이패널의 개략도이며, 도 1을 참조하면, 해당 디스플레이패널은:
- [0036] 순차적으로 적층되어 설치되는 기관(10), 유기발광구조(20), 제 1 전극(21), 광추출층(30), 보호층(40) 및 박막패키징층(50)을 포함하되;
- [0037] 박막패키징층(50)은 유기발광구조(20), 제 1 전극(21), 광추출층(30) 및 보호층(40)을 코팅하고;
- [0038] 기관(10) 표면에 평행되는 방향에서, 광추출층(30)의 가장자리와 박막패키징층(50)의 가장자리의 거리는 제 1 거리(D1)이고, 제 1 전극(21)의 가장자리와 박막패키징층(50)의 가장자리의 거리는 제 2 거리(D2)이며, 제 1 거리(D1)는 제 2 거리(D2)보다 작거나 같다.
- [0039] 여기서, 기관(10)은 유기발광구조(20)가 발광하도록 구동하는 어레이기관으로서, 기관(10)은 디스플레이 영역과 비 디스플레이 영역을 포함하며, 디스플레이 영역에 대응되는 영역에는 유기발광구조(20)가 설치되어, 화면의 디스플레이를 구현하고, 비 디스플레이 영역에 대응되는 영역에는 화면이 나타나지 않는다. 디스플레이패널은 제 2 전극(도면에 도시되지 않음)을 더 포함할 수 있고, 제 2 전극은 제 1 전극(21)으로부터 멀리 떨어진 유기발광구조(20)의 일측에 설치되며, 제 1 전극(21)은 음극일 수 있고, 제 2 전극은 양극일 수 있다. 유기발광구조(20)는, 제 1 전극(21)과 제 2 전극에 인가된 전기신호의 작용하에, 상응한 색상을 갖는 광을 방출한다. 광추출층(30)은 비교적 높은 굴절율과 비교적 작은 흡수계수를 가지며, 유기발광구조(20)의 발광 효율을 향상시킨다. 박막패키징층(50)은 유기발광구조(20)를 커버하여, 유기발광구조(20)가 외부 습기와 산소 등의 영향을 받지 않도록 보호한다.
- [0040] 또한, 제 1 전극(21)의 재료는 대부분 광투과율이 80%보다 높거나 90%보다 높은 재료로서, 예를 들면 마그네슘-은 혼합물, 인듐주석 산화물, 인듐아연 산화물, 은이 도핑된 인듐주석 산화물 또는 은이 도핑된 인듐아연 산화물일 수 있고, 이외 제 1 전극(21)의 재료는 알루미늄 등 광투과율이 비교적 큰 금속재료일 수도 있다. 보호층(40) 내의 불소이온은 제 1 전극(21)과 쉽게 반응하여 제 1 전극(21)을 부식시키므로, 전하 주입에 영향을 미치고, 제품은 패키징 효율을 잃게 된다.
- [0041] 본 실시예는 제 1 거리(D1)를 제 2 거리(D2)보다 작거나 같게 설정하여, 광추출층(30)이 전면적으로 제 1 전극(21)을 커버하도록 함으로써, 보호층(40)과 제 1 전극(21)을 완전히 격리시켜, 보호층(40) 내의 비교적 활성적인 이온을 차단하는 작용을 하여, 보호층(40)이 제 1 전극(21)을 부식시켜 전하 주입에 영향을 미치고 패키징 효율을 잃는 것을 효과적으로 방지함으로써, 디스플레이패널의 디스플레이 성능을 향상시킨다.
- [0042] 구체적으로, 기관(10) 표면에 평행되는 방향에서, 보호층(40)의 가장자리와 박막패키징층(50)의 가장자리의 거리는 제 3 거리(D3)이고, 제 1 거리(D1)가 제 2 거리(D2)와 같은 경우, 제 3 거리(D3)를 제 1 거리(D1)보다 작거나 같게 설치할 수 있고; 제 1 거리(D1)가 제 2 거리(D2)보다 작은 경우, 제 3 거리(D3)는 제 2 거리(D2)보다 작거나 같지만 하면 되고, 예를 들면, 제 3 거리(D3)를 제 1 거리(D1)보다 크고 제 2 거리(D2)보다 작게 설정할 수 있다. 이하에서는 구체적인 도면을 결합하여 설명하도록 한다.
- [0043] 일 실시예에서, 도 1을 참조하면, 제 3 거리(D3)는 제 1 거리(D1)와 같다. 즉 보호층(40)과 광추출층(30)의 크기가 같기 때문에, 한편으로, 광추출층(30)이 기관(10)에 수직되는 방향에서 보호층(40)을 완전히 막을 수 있어, 보호층(40) 내의 활성적인 이온이 기관(10)에 수직되는 방향을 따라, 기관(10)에 평행되는 제 1 전극(21)의 표면을 거쳐 제 1 전극(21)에 도착(즉 도 1에 도시된 제 1 경로(41)를 통해 제 1 전극(21)에 도착)하는 것을 잘 방지하게 된다. 이로써 보호층(40)이 제 1 전극(21)을 부식시켜 전하 주입에 영향을 미치고 패키징 효율을 잃는 것을 효과적으로 방지할 수 있으므로, 디스플레이패널의 디스플레이 성능을 향상시킨다. 다른 한편으로, 보호층(40)과 광추출층(30)의 크기가 같기에, 보호층(40)과 광추출층(30)은 동일한 마스크플레이트를 사용하여 제조될 수 있으므로, 디스플레이패널의 제조비용을 감소하게 된다.
- [0044] 또한, 도 1을 참조하면, 제 3 거리(D3)를 제 1 거리(D1)와 같게 설정하는 동시에, 제 1 거리(D1)를 제 2 거리(D2)보다 작게 설정할 수 있는데, 이 경우 광추출층(30)이 제 1 전극(21)을 완전히 둘러싸게 되어, 보호층(40) 내의 활성적인 이온이 제 1 경로(41)를 따라 제 1 전극(21)에 도착하는 것을 잘 방지할 수 있을 뿐만 아니라, 보호층(40) 내의 활성적인 이온이 기관(10)에 수직되는 제 1 전극(21)의 측면을 따라 제 1 전극(21)에 도착(즉 제 2 경로(42)를 따라 제 1 전극(21)에 도착)하는 것도 잘 방지할 수 있게 된다. 이로써 보호층(40)이 제 1 전

극(21)을 부식시켜 전하 주입에 영향을 미치고 패키징 효율을 잃는 것을 잘 방지함으로써, 디스플레이패널의 디스플레이 성능을 향상시킨다.

[0045] 도 2는 일 실시예에서 제공한 또 다른 디스플레이패널의 개략도이고, 일 실시예에서, 도 2를 참조하면, 제 3 거리(D3)는 제 2 거리(D2)와 같다.

[0046] 구체적으로, 제 3 거리(D3)를 제 2 거리(D2)와 같게, 즉 보호층(40)의 크기를 제 1 전극(21)의 크기와 같게 설정하여, 한편으로는, 보호층(40)이 비교적 작은 크기를 갖는 동시에, 유기발광구조(20)가 무기층에서의 생성과 정에서 손상받지 않도록 보호할 수 있음을 확보하고, 또한 보호층(40)이 비교적 작은 크기를 갖도록 설치함으로써, 보호층(40) 내의 활성적인 이온이 제 1 전극(21)을 부식시키는 확률을 낮춘다. 다른 한편으로는, 제 1 거리(D1)가 제 2 거리(D2)보다 작거나 같고, 제 3 거리(D3)가 제 1 거리(D1)보다 크거나 같은 경우, 즉 보호층(40)의 크기가 광추출층(30)의 크기보다 작거나 같으면, 광추출층(30)은 보호층(40)과 제 1 전극(21)을 완전히 격리시킬 수 있으므로, 보호층(40) 내의 활성적인 이온이 제 1 경로(41)를 따라 제 1 전극(21)에 도착하는 것을 잘 방지할 수 있다.

[0047] 또한, 도 2를 참조하면, 제 3 거리(D3)는 제 2 거리(D2)와 같은 동시에, 제 1 거리(D1)보다 크게 설정될 수 있는데, 이때 광추출층(30)은 제 1 전극(21)을 완전히 둘러싸게 되어, 보호층(40) 내의 활성적인 이온이 제 1 경로(41)에 따라 제 1 전극(21)에 도착하는 것을 잘 방지할 수 있을 뿐만 아니라, 보호층(40) 내의 활성적인 이온이 제 2 경로(42)를 따라 제 1 전극(21)에 도착하는 것도 잘 방지할 수 있다. 이로써 보호층(40)이 제 1 전극(21)을 부식시켜 전하 주입에 영향을 미치고 패키징 효율을 잃는 것을 보다 잘 방지함으로써, 디스플레이패널의 디스플레이 성능을 향상시킨다.

[0048] 도 3은 일 실시예에서 제공하는 다른 디스플레이패널의 개략도이고, 일 실시예에서, 도 3을 참조하면, 제 1 거리(D1)는 제 2 거리(D2)와 같고, 또한 제 3 거리(D3)와도 같다.

[0049] 이러한 설치를 통해, 제 1 전극(21), 광추출층(30) 및 보호층(40)의 크기는 같기 때문에, 보호층(40) 내의 활성적인 이온이 제 1 경로(41)를 따라 제 1 전극(21)에 도착하는 것을 잘 방지할 수 있고, 제 1 전극(21), 광추출층(30) 및 보호층(40)은 동일한 마스크플레이트를 사용하여 제조될 수 있어, 디스플레이패널의 제조비용을 감소하게 된다.

[0050] 도 4는 일 실시예에서 제공한 또 다른 디스플레이패널의 개략도이고, 일 실시예에서, 도 4를 참조하면, 보호층(40)의 가장자리와 박막패키징층(50)의 가장자리의 거리는 제 3 거리(D3)이고, 제 3 거리(D3)는 제 1 거리(D1)보다 작으며, 제 1 거리(D1)는 제 2 거리(D2)보다 작다.

[0051] 구체적으로, 도 4를 참조하면, 제 1 거리(D1)는 제 2 거리(D2)보다 작으므로, 즉 광추출층(30)은 유기발광구조(20)를 둘러싸게 되고, 제 3 거리(D3)는 제 1 거리(D1)보다 작으므로, 즉 보호층(40)은 광추출층(30)을 둘러싸게 된다. 이러한 설치를 통해, 보호층(40)은 유기발광구조(20)가 무기층 제조과정에서 손상 받는 것을 전면적으로 방지할 수 있고, 또한 광추출층(30)도 보호층(40) 내의 활성적인 이온이 제 1 경로(41)와 제 2 경로(42)를 통해 제 1 전극(21)을 부식시키는 것을 방지할 수 있으므로, 디스플레이패널의 디스플레이 성능을 향상시킨다.

[0052] 구체적으로, 도 1 내지 도 4를 참조하면, 디스플레이패널의 테두리 너비 $D=D_2+D_4+D_5$ 이고, 여기서, D_4 는 박막패키징층(50)의 가장자리와 기판(10) 가장자리 사이의 거리이고, D_5 는 유기발광구조(20)의 가장자리로부터 제 1 전극(21) 가장자리까지의 거리이며, 유기발광구조(20)와 제 1 전극(21)의 크기가 고정되므로, D_5 는 고정된다. D_4 는 디스플레이패널의 제조과정에서, 패널의 커팅을 위해 미리 남겨둔 크기이므로, D_4 는 고정된다. 박막패키징 효과를 확보하기 위해, 제 1 전극(21), 광추출층(30) 및 보호층(40)과 박막패키징층(50) 가장자리의 최소거리를 설정값 a 로 설정할 수 있다. 도 1에서, 테두리 너비 $D=D_1+(D_2-D_1)+D_4+D_5=a+(D_2-D_1)+D_4+D_5$ 이고, 여기서, $D_2>D_1=D_3$ 이다. 도 2에서, 테두리 너비 $D=D_1+(D_2-D_1)+D_4+D_5=a+(D_2-D_1)+D_4+D_5$ 이고, 여기서, $D_2=D_3>D_1$ 이다. 도 3에서, 테두리 너비 $D=D_1+D_4+D_5=a+D_4+D_5$ 이고, 여기서, $D_2=D_3=D_1$ 이다. 도 4에서, 테두리 너비 $D=D_3+(D_2-D_3)+D_4+D_5=a+(D_2-D_1)+(D_1-D_3)+D_4+D_5$ 이고, $D_2>D_1>D_3$ 이다. 따라서, 도 3에 도시된 방안은 디스플레이패널의 테두리가 가장 좁고, 도 2와 도 1에 도시된 방안은 디스플레이패널의 테두리가 비교적 좁으며, 도 4에 도시된 방안은 디스플레이패널의 테두리가 가장 넓다.

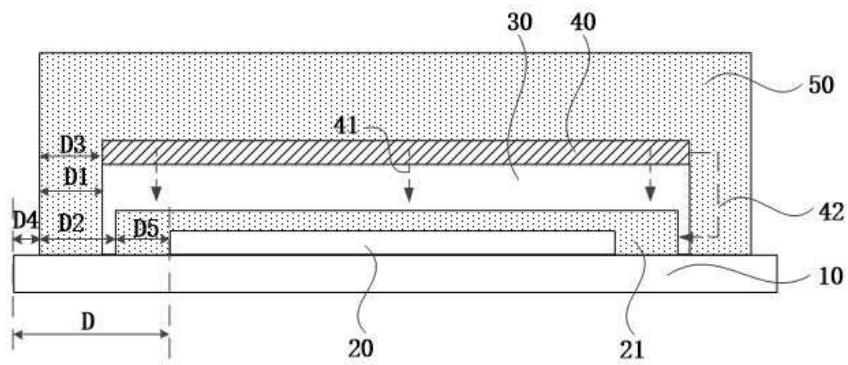
[0053] 일 실시예에서, 기판(10)에 평행되는 방향에서, 광추출층(30)의 가장자리와 박막패키징층(50)의 가장자리의 제 1 거리(D1), 제 1 전극(21)의 가장자리와 박막패키징층(50)의 가장자리의 제 2 거리(D2) 및 보호층(40)과 박막패키징층(50)의 가장자리의 제 3 거리(D3) 중 가장 짧은 거리는 100마이크론보다 크거나 같고, 500마이크론보다 작거나 같으며; 제 1 거리(D1), 제 2 거리(D2) 및 제 3 거리(D3) 중 가장 긴 거리는 1밀리미터보다 작거나

같다.

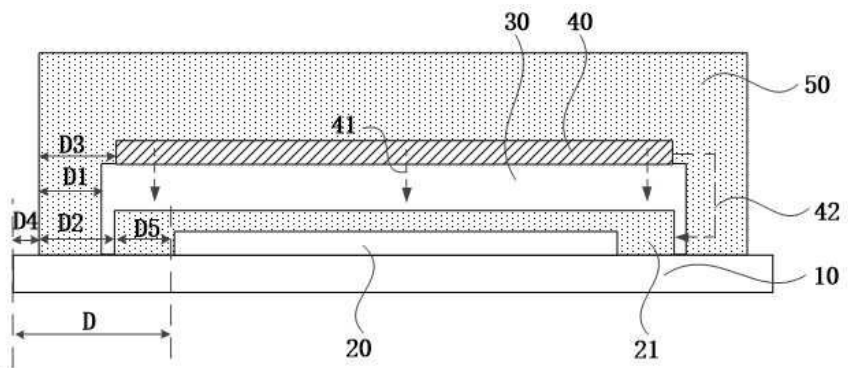
- [0054] 구체적으로, 제 1 거리(D1), 제 2 거리(D2) 및 제 3 거리(D3) 중 가장 짧은 거리는 디스플레이패널의 테두리 위치에서 기관(10) 표면에 평행되는 방향으로 박막패키징층(50)의 너비와 같고, 제 1 거리(D1), 제 2 거리(D2) 및 제 3 거리(D3) 중 가장 짧은 거리를 100마이크론보다 크거나 같게 설정함으로써, 박막패키징층(50)이 테두리 위치에서 적합한 너비를 가지게 되어, 박막패키징층의 경계부분에서 물과 산소를 잘 차단할 수 있으므로, 디스플레이패널이 우수한 박막패키징 효과를 가지도록 확보하며, 또한, 이러한 설치는 박막패키징층 중 유기층과 무기층의 제조공정에 잘 적용되므로, 공정의 난이도를 낮추어, 디스플레이패널의 제조비용을 낮추게 된다. 제 1 거리(D1), 제 2 거리(D2) 및 제 3 거리(D3) 중 가장 짧은 거리는 500마이크론보다 작거나 같게 설정됨으로써, 디스플레이패널이 비교적 작은 테두리를 가지게 된다.
- [0055] 또한, 도 1 내지 도 4를 참조하면 알 수 있는 바와 같이, 디스플레이패널의 테두리 너비 D는 D1, D2 및 D3 중의 가장 큰 값과 D4, D5의 합이기 때문에, D1, D2 및 D3 중의 가장 긴 거리를 1밀리미터보다 작거나 같게 설정함으로써, 디스플레이패널은 비교적 작은 테두리를 가지게 된다.
- [0056] 이외, 제 1 거리(D1), 제 2 거리(D2) 및 제 3 거리(D3) 중 가장 짧은 거리의 구체적인 값은 본 실시예에서 구체적으로 한정하지 않고, 서로 다른 디스플레이패널의 구체적인 크기 및 박막패키징층(50)의 구체적인 공정에 따라 설정될 수 있는데, 예시적으로, 150마이크론, 200마이크론, 250마이크론, 300마이크론, 350마이크론 또는 400마이크론 등으로 설정될 수 있다. 제 1 거리(D1), 제 2 거리(D2) 및 제 3 거리(D3) 중 가장 긴 거리의 구체적인 값은 본 실시예에서 구체적으로 한정하지 않으며, 예시적으로 500마이크론, 600마이크론, 700마이크론, 800마이크론 또는 900마이크론 등일 수 있다.
- [0057] 일 실시예에서, 제 2 거리(D2)와 제 1 거리(D1)의 차이값은 900마이크론보다 작거나 같다. 일 실시예에서, 제 2 거리(D2)와 제 1 거리(D1)의 차이값은 200마이크론보다 작거나 같다.
- [0058] 구체적으로, 제 2 거리(D2)와 제 1 거리(D1)의 차이값은 디스플레이패널의 구체적인 크기에 따라 설정될 수 있는데, 크기가 비교적 작은 디스플레이패널에 대해서는, 제 2 거리(D2)와 제 1 거리(D1)의 차이값을 200마이크론보다 작거나 같게 설정함으로써, 광추출층(30)이 제 1 전극(21)을 보호층(40)에 의해 부식되지 않도록 잘 보호할 수 있음을 확보하는 전제하에서, 디스플레이패널은 비교적 작은 테두리를 가질 수 있다. 크기가 비교적 큰 디스플레이패널에 대해서는, 제 2 거리(D2)와 제 1 거리(D1)의 차이값을 900마이크론보다 작거나 같게 설정함으로써, 공정의 난이도를 낮출 수 있다.
- [0059] 이외, 제 2 거리(D2)와 제 1 거리(D1)의 차이값의 구체적인 값은 본 실시예에서 구체적으로 한정하지 않고, 서로 다른 디스플레이패널의 구체적인 크기에 따라 설정될 수 있는데, 예시적으로, 10마이크론, 20마이크론, 50마이크론, 100마이크론, 150마이크론, 300마이크론, 400마이크론, 500마이크론, 600마이크론, 700마이크론 또는 800마이크론 등으로 설정될 수 있다.
- [0060] 일 실시예에서, 본 실시예의 디스플레이패널은 상부 발광 능동형 유기발광다이오드(Active-matrix organic light emitting diode, AMOLED) 디스플레이패널이고, 제 1 전극(21)은 음극이다.
- [0061] 구체적으로, 상부 발광 AMOLED 디스플레이패널에 있어서, 제 1 전극(21)은 평면형 전극으로서, 보호층(40) 내의 비교적 활성적인 이온에 의해 보다 쉽게 부식될 수 있는데, 본 실시예의 방안은 보호층(40)이 제 1 전극(21)을 부식시켜 전하 주입에 영향을 미치고 패키징 효율을 잃는 것을 효과적으로 방지할 수 있으므로, 디스플레이패널의 디스플레이 성능을 향상시킨다.
- [0062] 본 실시예 중의 디스플레이패널은 상부 발광 AMOLED 디스플레이패널로 한정되는 것이 아니라, 전극이 보호층에 의해 쉽게 부식되는 문제점이 존재하는 기타 디스플레이패널들도 여전히 적용되며, 예시적으로, 디스플레이패널은 하부 발광 AMOLED 디스플레이패널 또는 패시브 매트릭스형 유기발광다이오드(Passive matrix organic light emitting diode, PMOLED) 디스플레이패널 등일 수도 있다. 제 1 전극(21)의 형상은 디스플레이패널의 구조 요구에 따라 상응하게 조절되는데, PMOLED 디스플레이패널에서, 제 1 전극은 스트립형 음극이다.
- [0063] 본 실시예는 디스플레이장치를 더 제공하고, 도 5는 일 실시예에서 제공한 디스플레이장치의 개략도이며, 도 5를 참조하면, 디스플레이장치(100)는 본원의 임의의 실시예에서 제공한 디스플레이패널(200)을 포함한다. 해당 디스플레이장치(100)는 핸드폰, 태블릿 PC, 가상현실(Virtual Reality, VR) 디스플레이 제품, 스마트 손목밴드, 스마트 손목시계 등 웨어러블 제품 또는 차량 탑재 디스플레이 제품 등 디스플레이 설비일 수 있다.

도면

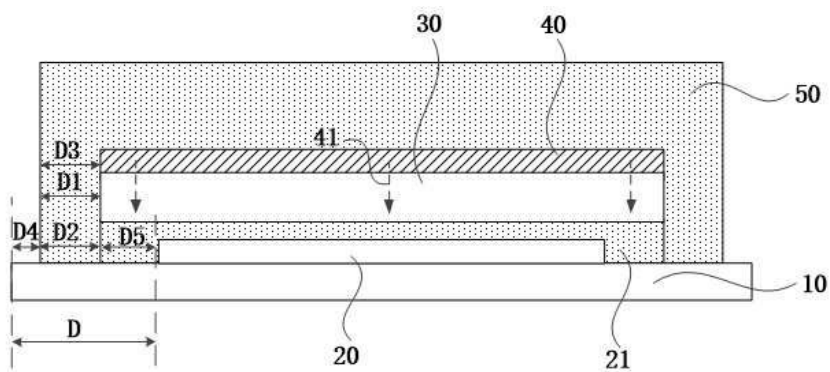
도면1



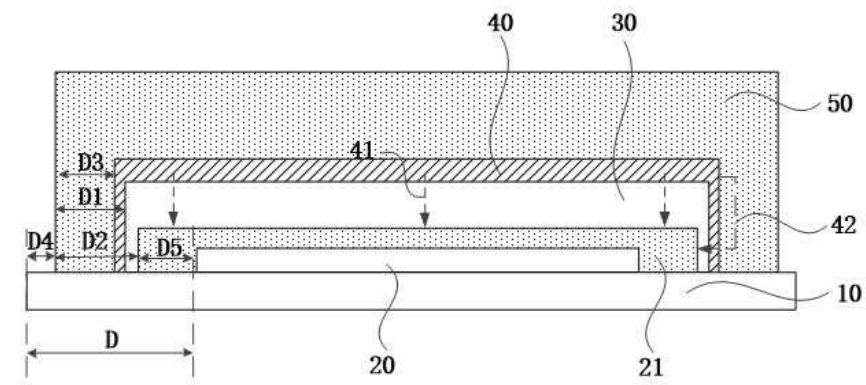
도면2



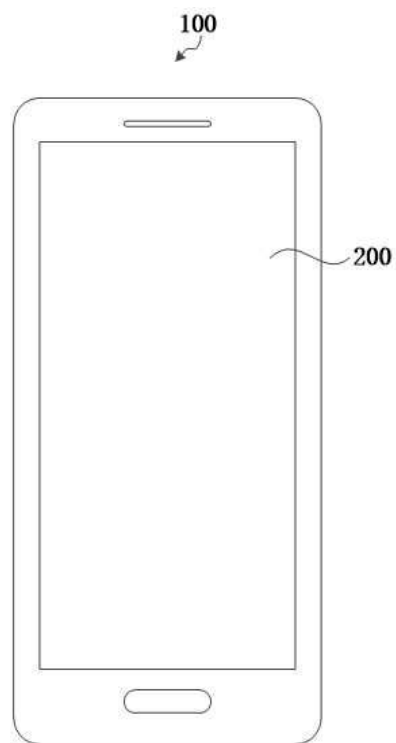
도면3



도면4



도면5



专利名称(译)	显示面板和显示装置		
公开(公告)号	KR1020200070390A	公开(公告)日	2020-06-17
申请号	KR1020207015308	申请日	2019-01-31
[标]申请(专利权)人(译)	昆山国显光电有限公司		
发明人	평, 단단		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L51/5253 H01L27/3244 H01L27/3281 H01L51/5221 H01L51/5262 H01L51/5206 H01L51/5275 H01L2251/301 H01L2251/308		
优先权	201811015082.1 2018-08-31 CN		
外部链接	Espacenet		

摘要(译)

提供了显示面板和显示设备。显示面板包括依次堆叠的基板,有机发光结构,第一电极,光提取层,保护层和薄膜封装层。有机发光结构,第一电极,光提取层和保护层被薄膜封装层覆盖。光提取层位于保护层和第一电极之间,并且完全隔离保护层和第一电极。

