



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0056004
(43) 공개일자 2020년05월22일

(51) 국제특허분류(Int. Cl.)

G09G 3/3233 (2016.01)

(52) CPC특허분류

G09G 3/3233 (2013.01)

G09G 2320/0257 (2013.01)

(21) 출원번호 10-2018-0139794

(22) 출원일자 2018년11월14일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

최진술

경기도 파주시 월롱면 엘지로 245

전원식

경기도 파주시 월롱면 엘지로 245

함종식

경기도 파주시 월롱면 엘지로 245

(74) 대리인

특허법인(유한)유일하이스트

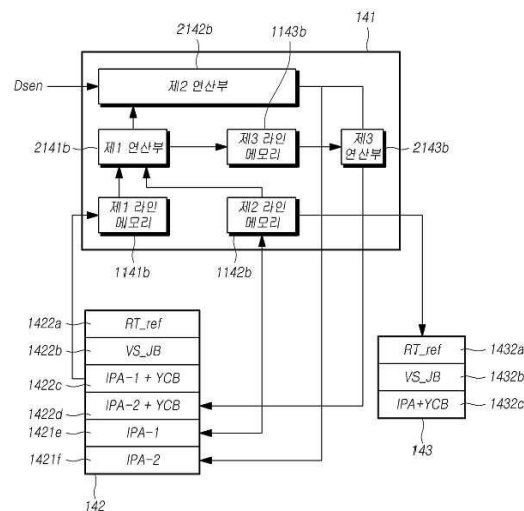
전체 청구항 수 : 총 23 항

(54) 발명의 명칭 제어장치, 유기발광표시장치 및 그의 구동방법

(57) 요약

본 발명의 실시예들은, 복수의 영역으로 구분되며, 복수의 영역 중 제1영역에 보정데이터가 기록되고 복수의 영역 중 제2영역에 보정데이터를 갱신한 갱신된 보정데이터가 기록되는 제1메모리, 제1메모리에 기록된 보정데이터 또는 갱신된 보정데이터가 기록되는 제2메모리, 및 센싱데이터를 수신하며, 센싱데이터에 대응하여 상기 갱신된 보정데이터를 생성하고 제1메모리의 제2영역에 갱신된 보정데이터를 기록하는 보상프로세스를 수행하는 타이밍컨트롤러를 포함할 수 있다.

대표도 - 도6



(52) CPC특허분류

G09G 2320/043 (2013.01)

G09G 2320/048 (2013.01)

G09G 2330/021 (2013.01)

명세서

청구범위

청구항 1

복수의 영역으로 구분되며, 상기 복수의 영역 중 제1영역에 보정데이터가 기록되고 상기 복수의 영역 중 제2영역에 상기 보정데이터를 갱신한 갱신된 보정데이터가 기록되는 제1메모리;

상기 제1메모리에 기록된 상기 보정데이터 또는 상기 갱신된 보정데이터가 기록되는 제2메모리; 및

센싱데이터를 수신하며, 상기 센싱데이터에 대응하여 상기 갱신된 보정데이터를 생성하고 상기 제1메모리의 상기 제2영역에 상기 갱신된 보정데이터를 기록하는 보상프로세스를 수행하는 타이밍컨트롤러를 포함하되,

상기 보상프로세스는,

상기 제1메모리 또는 상기 제2메모리로부터 상기 보정데이터 중 제1보정데이터를 읽는 제1보상프로세스와,

상기 센싱데이터 중 제1센싱데이터를 수신하고 상기 제1메모리 또는 상기 제2메모리로부터 상기 보정데이터 중 제2보정데이터를 읽는 제2보상프로세스와,

상기 제1센싱데이터에 대응하여 상기 갱신된 보정데이터 중 갱신된 제1보정데이터를 생성하고 상기 제1메모리의 상기 제2영역에 상기 제1보정데이터를 기록하고, 상기 센싱데이터 중 제2센싱데이터를 수신하는 제3보상프로세스를 포함하는 제어장치.

청구항 2

제1항에 있어서,

상기 보상프로세스는,

상기 제2센싱데이터에 대응하여 상기 갱신된 보정데이터 중 갱신된 제2보정데이터를 생성하고 상기 제1메모리의 제2영역에 상기 제2보정데이터를 기록하고, 상기 제1메모리 또는 상기 제2메모리로부터 상기 제1보정데이터를 읽는 제4보상프로세스를 더 포함하는 제어장치.

청구항 3

제1항에 있어서,

상기 타이밍컨트롤러는 제1라인 메모리를 포함하며,

상기 보상프로세스에 의해 상기 제1보상프로세스에서 상기 제1라인메모리로 상기 제1보정데이터가 기록되고, 상기 제2보상프로세스에서 상기 제1라인메모리로 상기 제2보정데이터가 기록되는 제어장치.

청구항 4

제1항에 있어서,

상기 보정데이터는 복수의 화소를 포함하는 표시패널의 상기 각 화소의 문턱전압에 대응하는 문턱전압데이터를 포함하는 제어장치.

청구항 5

제1항에 있어서,

상기 보정데이터는 복수의 화소를 포함하는 표시패널의 상기 각 화소의 문턱전압에 대응하는 문턱전압데이터와 상기 표시패널을 촬영하여 획득한 카메라보상데이터를 포함하며, 상기 문턱전압데이터는 상기 제1메모리의 제3 영역에 더 기록되고,

상기 보상프로세스는,

상기 제2보상프로세스에서 상기 제1보정데이터에서 상기 카메라보상데이터를 차감하여 상기 문턱전압데이터 중 제1문턱전압데이터를 산출하고,

상기 제3보상프로세스에서 산출된 상기 제1문턱전압데이터를 상기 제1센싱데이터에 대응하여 갱신하고 상기 갱신된 제1문턱전압데이터를 상기 제1메모리의 제4영역에 기록하고, 상기 갱신된 제1문턱전압데이터와 상기 카메라보상데이터를 연산하여 상기 갱신된 제1보정데이터를 생성하고 상기 제2영역에 상기 갱신된 제1보정데이터를 기록하고, 상기 제2보정데이터에서 상기 카메라보상데이터를 차감하여 상기 문턱전압데이터 중 제2문턱전압데이터를 산출하는 제어장치.

청구항 6

제5항에 있어서,

상기 보상 프로세스는

상기 제3보상프로세스에서 산출된 제2문턱전압데이터를 상기 제2센싱데이터에 대응하여 갱신하고 상기 갱신된 제2문턱전압데이터를 상기 제1메모리의 상기 제4영역에 기록하고, 상기 갱신된 제2문턱전압데이터를 상기 제1메모리의 상기 제2영역에 기록하는 제4보상프로세스를 더 포함하는 제어장치.

청구항 7

제5항에 있어서,

상기 타이밍컨트롤러는 제1라인 메모리, 제2라인 메모리 및 제3라인메모리를 포함하며,

상기 제1보상프로세스에서 상기 제1라인메모리로 상기 제1보정데이터를 저장하고 상기 제2라인메모리로 상기 제1문턱전압데이터를 저장하고,

상기 제2보상프로세스에 산출된 상기 제1문턱전압데이터를 상기 제3라인메모리에 저장하는 제어장치.

청구항 8

복수의 화소를 포함하는 표시패널;

상기 표시패널에 영상신호에 대응하는 데이터신호를 공급하는 데이터드라이버;

상기 표시패널에 게이트신호를 공급하는 게이트드라이버; 및

상기 데이터드라이버와 상기 게이트드라이버를 제어하는 제어부를 포함하되,

상기 제어부는,

복수의 영역으로 구분되며, 상기 복수의 영역 중 제1영역에 보정데이터가 기록되고 상기 복수의 영역 중 제2영역에 상기 보정데이터를 갱신된 갱신된 보정데이터가 기록되는 제1메모리;

상기 제1메모리에 기록된 상기 보정데이터 또는 상기 갱신된 보정데이터가 기록되는 제2메모리; 및

상기 표시패널에 대응하는 센싱데이터를 수신하며, 상기 센싱데이터에 대응하여 상기 갱신된 보정데이터를 생성하고 상기 제1메모리의 상기 제2영역에 상기 갱신된 보정데이터를 기록하는 동작에 대한 보상프로세스를 수행하는 타이밍컨트롤러를 포함하되,

상기 보상프로세스는,

상기 제1메모리 또는 상기 제2메모리로부터 상기 보정데이터 중 제1보정데이터를 읽는 제1보상프로세스와,

상기 센싱데이터 중 제1센싱데이터를 수신하고 상기 제1메모리 또는 상기 제2메모리로부터 상기 보정데이터 중 제2보정데이터를 읽는 제2보상프로세스와,

상기 제1센싱데이터에 대응하여 상기 갱신된 보정데이터 중 갱신된 제1보정데이터를 생성하고 상기 제1메모리의 상기 제2영역에 기록하고, 상기 센싱데이터 중 제2센싱데이터를 수신하는 제3보상프로세스를 포함하는 유기발광 표시장치.

청구항 9

제8항에 있어서,

상기 보상프로세스는,

상기 제2센싱데이터에 대응하여 상기 갱신된 보정데이터 중 갱신된 제2보정데이터를 생성하고 상기 제1메모리의 제2영역에 기록하고, 상기 제1메모리 또는 상기 제2메모리로부터 상기 제1보정데이터를 읽는 제4보상프로세스를 더 포함하는 유기발광표시장치.

청구항 10

제8항에 있어서,

상기 타이밍컨트롤러는 제1라인 메모리를 포함하며,

상기 프로세스에 의해 상기 제1보상프로세스에서 상기 제1라인메모리로 상기 제1보정데이터가 기록되고, 상기 제2보상프로세스에서 상기 제1라인메모리로 상기 제2보정데이터가 기록되는 유기발광표시장치.

청구항 11

제8항에 있어서,

상기 보정데이터는 복수의 화소를 포함하는 표시패널의 상기 각 화소의 문턱전압에 대응하는 문턱전압데이터를 포함하는 유기발광표시장치.

청구항 12

제8항에 있어서,

상기 보정데이터는 복수의 화소를 포함하는 표시패널의 상기 각 화소의 문턱전압에 대응하는 문턱전압데이터와 상기 표시패널을 촬영하여 획득한 카메라보상데이터를 포함하며, 상기 문턱전압데이터는 상기 제1메모리의 제3영역에 더 기록되고,

상기 보상프로세스는,

상기 제2보상프로세스에서 상기 제1보정데이터에서 상기 카메라보상데이터를 차감하여 상기 문턱전압데이터 중 제1문턱전압데이터를 산출하고,

상기 제3보상프로세스에서 산출된 상기 제1문턱전압데이터를 상기 제1센싱데이터에 대응하여 갱신하고 상기 갱신된 제1문턱전압데이터를 상기 제1메모리의 제4영역에 기록하고, 상기 갱신된 제1문턱전압데이터와 상기 카메라보상데이터를 연산하여 상기 갱신된 제1보정데이터를 생성하고 상기 제2영역에 기록하고, 상기 제2보정데이터에서 상기 카메라보상데이터를 차감하여 상기 문턱전압데이터 중 제2문턱전압데이터를 산출하는 유기발광표시장치.

청구항 13

제12항에 있어서,

상기 보상프로세스는

상기 제3보상프로세스에서 산출된 제2문턱전압데이터를 상기 제2센싱데이터에 대응하여 갱신하고 상기 갱신된 제2문턱전압데이터를 상기 제1메모리의 상기 제4영역에 기록하고, 상기 갱신된 제문턱전압데이터를 상기 제1메모리의 상기 제2영역에 기록하는 제4보상프로세스를 더 포함하는 유기발광표시장치.

청구항 14

제12항에 있어서,

상기 타이밍컨트롤러는 제1라인 메모리, 제2라인 메모리 및 제3라인메모리를 포함하며,

상기 제1보상프로세스에서 상기 제1라인메모리로 상기 제1보정데이터를 저장하고 상기 제2라인메모리로 상기 제1문턱전압데이터를 저장하고,

상기 제2보상프로세스에 산출된 상기 제1문턱전압데이터를 상기 제3라인메모리에 저장하는 유기발광표시장치.

청구항 15

제8항에 있어서,

상기 제1보정데이터는 상기 복수의 화소 중 제1게이트신호에 대응하여 구동하는 하나의 행에 대응되는 화소들에 대응하고, 상기 제2보정데이터는 상기 복수의 화소 중 제2게이트신호에 대응하여 구동하는 다른 하나의 행에 대응하는 화소들에 대응하는 유기발광표시장치.

청구항 16

제8항에 있어서,

턴온신호가 전달되면, 상기 타이밍컨트롤러는 상기 제1메모리에 저장된 보정데이터를 상기 제2메모리로 공급하는 유기발광표시장치.

청구항 17

제16항에 있어서,

상기 보정데이터는 복수의 화소를 포함하는 표시패널의 상기 각 화소의 문턱전압에 대응하는 문턱전압데이터와 상기 표시패널을 촬영하여 획득한 카메라보상데이터를 포함하는 유기발광표시장치.

청구항 18

제8항에 있어서,

상기 복수의 화소는 각각 상기 데이터신호에 대응하여 구동전류를 공급하는 제1트랜지스터, 상기 게이트신호에 대응하여 상기 데이터신호를 상기 제1트랜지스터로 공급하는 제2트랜지스터, 상기 데이터신호의 전압을 유지시키는 캐패시터, 상기 구동전류를 전달받아 빛을 발광하는 유기발광다이오드 및 상기 유기발광다이오드에 인가되는 센싱전압을 전달하는 제3트랜지스터를 포함하고,

상기 센싱데이터는 상기 센싱전압에 대응하는 유기발광표시장치.

청구항 19

제18항에 있어서,

상기 제어부는 디스플레이기간에서 상기 구동전류가 상기 제1유기발광다이오드로 공급되도록 상기 데이터드라이버와 상기 게이트드라이버를 제어하되, 상기 디스플레이기간에서 제2메모리에 저장된 제1보정데이터에 대응하여 영상을 표시하게 하는 유기발광표시장치.

청구항 20

제18항에 있어서,

상기 데이터드라이버는 디지털아날로그컨버터와 아날로그디지털컨버터를 포함하며, 상기 디지털아날로그컨버터는 영상신호에 대응하여 상기 데이터신호를 출력하고 상기 아날로그디지털컨버터는 상기 센싱전압에 대응하여 상기 센싱데이터를 출력하는 유기발광표시장치.

청구항 21

제8항에 있어서,

상기 타이밍 컨트롤러는 영상신호를 보정한 보정 영상신호를 출력하되, 상기 보정영상신호는 상기 영상신호에 상기 보정데이터를 합산하여 보정하는 유기발광표시장치.

청구항 22

표시패널과, 제1메모리와, 상기 제1메모리로부터 전달된 보정데이터를 저장하는 제2메모리를 포함하는 유기발광표시장치를 구동하는 방법으로,

상기 제1메모리 또는 상기 제2메모리로부터 상기 보정데이터 중 제1보정데이터를 읽는 단계;

상기 표시패널로부터 수신되는 센싱데이터 중 제1센싱데이터를 수신하고 상기 제1메모리 또는 상기 제2메모리로부터 상기 보정데이터 중 제2보정데이터를 읽는 단계; 및

상기 제1센싱데이터에 대응하여 상기 갱신된 보정데이터 중 갱신된 제1보정데이터를 생성하고 상기 제1메모리의 상기 제2영역에 기록하고, 상기 센싱데이터 중 제2센싱데이터를 수신하는 단계를 포함하는 유기발광표시장치의 구동방법.

청구항 23

제22항에 있어서,

상기 제2센싱데이터에 대응하여 상기 갱신된 보정데이터 중 갱신된 제2보정데이터를 생성하고 상기 제1메모리의 제2영역에 상기 갱신된 제2보정데이터를 기록하고, 상기 제1메모리 또는 상기 제2메모리로부터 상기 제1보정데이터를 읽는 단계를 더 포함하는 유기발광표시장치의 구동방법.

발명의 설명

기술 분야

[0001] 본 실시예들은 제어장치, 유기발광표시장치 및 그의 구동방법에 관한 것이다.

배경 기술

- [0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있으며, 액정표시장치(LCD: Liquid Crystal Display Device), 플라즈마표시장치(Plasma Display Device), 유기발광표시장치(OLED: Organic Light Emitting Display Device) 등과 같은 여러 가지 타입의 평판표시장치가 나타났다.
- [0003] 최근에 상기의 평판 표시장치 중 박형화가 용이하며, 시야각, 명암비 등이 우수한 유기발광표시장치가 널리 사용되고 있다. 유기발광표시장치는 자발광소자인 유기발광다이오드에 구동전류를 공급함으로써 빛이 발광하여 영상을 표현한다. 하지만, 유기발광다이오드는 장시간 발광하게 되면 열화가 발생하게 되며, 특히, 휘도가 높은 정지영상을 표시하는 경우 열화가 더 쉽게 발생할 수 있다. 유기발광다이오드는 열화에 의해 잔상이 나타나게 되어 수명이 짧아지는 문제가 발생할 수 있다.
- [0004] 또한, 유기발광다이오드에 구동전류를 공급하는 구동트랜지스터의 공정편차로 인해 문턱전압 차이가 발생할 수 있고, 이로 인해 각 화소별로 구동전류의 차이가 발생할 수 있다. 구동전류의 차이가 발생하면 유기발광표시장치는 화질편차가 발생하는 문제가 있다. 구동전류의 차이는 구동트랜지스터 및/또는 유기발광다이오드의 열화에 의해 발생하게 되기 때문에 사용시간에 따라 크기가 달라지게 된다.
- [0005] 따라서, 유기발광표시장치는 화질편차를 보상하기 위한 보상동작이 수행되어야 하며, 사용 시간에 대응하여 보상을 하여야 한다. 이를 위해 유기발광표시장치는 턴온될 때 보상동작이 수행되도록 한다.
- [0006] 유기발광표시장치는 보상동작이 오래 걸리면 소비전력이 증가하는 문제점이 있다. 또한, 유기발광표시장치는 보상데이터를 로딩하는 시간이 필요한데 보상데이터의 용량이 크면 로딩하는 시간이 소요되어 로딩시간이 길면 유기발광표시장치가 빨리 켜지지 않게 되는 문제가 발생할 수 있다.

발명의 내용

해결하려는 과제

- [0007] 본 실시예들의 목적은 소비전력을 저감할 수 있는 제어장치, 유기발광표시장치 및 그의 구동방법을 제공하는 것이다.
- [0008] 또한, 본 실시예들의 다른 목적은 빠르게 영상을 표시할 수 있는 제어장치, 유기발광표시장치 및 그의 구동방법을 제공하는 것이다.

과제의 해결 수단

- [0009] 일측면에서 본 발명의 실시예들은, 복수의 영역으로 구분되며, 복수의 영역 중 제1영역에 보정데이터가 기록되고 복수의 영역 중 제2영역에 보정데이터를 갱신한 갱신된 보정데이터가 기록되는 제1메모리, 제1메모리에 기록된 보정데이터 또는 갱신된 보정데이터가 기록되는 제2메모리, 및 센싱데이터를 수신하며, 센싱데이터에 대응하여 상기 갱신된 보정데이터를 생성하고 1메모리의 제2영역에 갱신된 보정데이터를 기록하는 보상프로세스를 수행하는 타이밍컨트롤러를 포함하되, 보상프로세스는, 제1메모리 또는 제2메모리로부터 보정데이터 중 제1보정데이터를 읽는 제1보상프로세스와, 센싱데이터 중 제1센싱데이터를 수신하고 제1메모리 또는 제2메모리로부터 보정데이터 중 제2보정데이터를 읽는 제2보상프로세스와, 제1센싱데이터에 대응하여 갱신된 보정데이터 중 갱신된 제1보정데이터를 생성하고 제1메모리의 제2영역에 기록하고, 센싱데이터 중 제2센싱데이터를 수신하는 제3보상프로세스에 대응하는 제어장치를 제공할 수 있다.
- [0010] 다른 일측면에서 본 발명의 실시예들은, 복수의 화소를 포함하는 표시패널, 표시패널에 영상신호에 대응하는 데이터신호를 공급하는 데이터드라이버, 표시패널에 게이트신호를 공급하는 게이트드라이버 및 데이터드라이버와 게이트드라이버를 제어하는 제어부를 포함하되, 제어부는, 복수의 영역으로 구분되며, 복수의 영역 중 제1영역에 보정데이터가 기록되고 복수의 영역 중 제2영역에 보정데이터를 갱신한 갱신된 보정데이터가 기록되는 제1메모리, 제1메모리에 기록된 보정데이터 또는 갱신된 보정데이터가 기록되는 제2메모리, 및 표시패널에 대응하는 센싱데이터를 수신하며, 센싱데이터에 대응하여 갱신된 보정데이터를 생성하고 제1메모리의 제2영역에 갱신된 보정데이터를 기록하는 보상프로세스를 수행하는 타이밍컨트롤러를 포함하되, 보상프로세스는, 제1메모리 또는 제2메모리로부터 보정데이터 중 제1보정데이터를 읽는 제1보상프로세스와, 센싱데이터 중 제1센싱데이터를 수신하고 제1메모리 또는 제2메모리로부터 보정데이터 중 제2보정데이터를 읽는 제2보상프로세스와, 제1센싱데이터에 대응하여 갱신된 보정데이터 중 갱신된 제1보정데이터를 생성하고 제1메모리의 제2영역에 기록하고, 센싱데

이터 중 제2센싱데이터를 수신하는 제3보상프로세스에 대응하는 유기발광표시장치를 제공할 수 있다.

[0011] 다른 일측면에서 본 발명의 실시예들은, 표시패널과, 제1메모리와, 제1메모리로부터 전달된 보정데이터를 저장하는 제2메모리를 포함하는 유기발광표시장치를 구동하는 방법으로, 제1메모리 또는 제2메모리로부터 보정데이터 중 제1보정데이터를 읽는 단계, 표시패널로부터 수신되는 센싱데이터 중 제1센싱데이터를 수신하고 제1메모리 또는 제2메모리로부터 보정데이터 중 제2보정데이터를 읽는 단계, 및 제1센싱데이터에 대응하여 갱신된 보정데이터 중 갱신된 제1보정데이터를 생성하고 제1메모리의 제2영역에 기록하고, 센싱데이터 중 제2센싱데이터를 수신하는 단계를 포함하는 유기발광표시장치의 구동방법을 제공할 수 있다.

발명의 효과

[0012] 본 발명의 실시예들에 의하면, 소비전력을 저감할 수 있는 제어장치, 유기발광표시장치 및 그의 구동방법을 제공할 수 있다.

[0013] 본 발명의 실시예들에 의하면, 빠르게 영상을 표시할 수 있는 제어장치, 유기발광표시장치 및 그의 구동방법을 제공할 수 있다.

도면의 간단한 설명

[0014] 도 1a는 본 발명의 실시예들에 의한 유기발광표시장치를 나타내는 구조도이다.

도 1b는 도 1a에 도시된 제어부의 일 실시예를 나타내는 평면도이다.

도 2는 도 1a에 도시된 유기발광표시장치의 구동과정을 나타내는 타이밍도이다.

도 3은 도 1a에 도시된 유기발광표시장치에 채용된 제어부의 제1실시예를 나타내는 구조도이다.

도 4는 도 3에 도시된 제어부가 로딩기간에서의 동작을 나타내는 타이밍도이다.

도 5는 도 3에 도시된 제어부가 보상기간에서 동작하는 보상프로세스를 나타내는 타이밍도이다.

도 6은 도 1a에 도시된 유기발광표시장치에 채용된 제어부의 제2실시예를 나타내는 구조도이다.

도 7은 도 6에 도시된 제어부가 로딩기간에서의 동작을 나타내는 타이밍도이다.

도 8는 도 6에 도시된 제어부가 보상기간에서 동작하는 보상프로세스를 나타내는 타이밍도이다.

도 9는 도 1a에 도시된 표시패널이 디스플레이 기간에서 동작하는 과정을 나타내는 타이밍도이다.

도 10은 도 1a에 도시된 화소의 일 실시예를 나타내는 회로도이다.

도 11은 도 10에 도시된 화소가 노멀구동기간에서 구동하는 구동방법을 나타내는 타이밍도이다.

도 12는 도 10에 도시된 화소가 블랭킹기간에서 구동하는 구동방법을 나타내는 타이밍도이다.

도 13은 도 10에 도시된 화소가 보상기간에서 구동하는 구동방법을 나타내는 타이밍도이다.

도 14는 도 1a에 도시된 데이터드라이버의 일 실시예를 나타내는 구조도이다.

도 15는 본 발명의 실시예들에 의한 유기발광표시장치의 구동방법을 나타내는 순서도이다.

발명을 실시하기 위한 구체적인 내용

[0015] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0016] 또한, 본 발명의 실시예들을 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요

소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함할 수 있다.

- [0017] 또한, 본 발명의 실시예들에서의 구성 요소들을 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석되어야 할 것이다.
- [0018] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성 요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성 요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다. 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0019] 또한, 본 발명의 실시예들에서의 구성 요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성 요소와 구별하기 위하여 사용하는 것일 뿐이다. 따라서, 이하에서 언급되는 제1 구성 요소는 본 발명의 기술적 사상 내에서 제2 구성 요소일 수도 있다.
- [0020] 또한, 본 발명의 실시예들에서의 특징들(구성들)이 부분적으로 또는 전체적으로 서로 결합 또는 조합 또는 분리 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예는 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시 가능할 수도 있다.
- [0021] 이하에서는, 본 발명의 실시예들을 첨부된 도면을 참조하여 상세히 설명한다.
- [0023] 도 1a는 본 발명의 실시예들에 의한 유기발광표시장치를 나타내는 구조도이고, 도 1b는 도 1에 도시된 제어부의 일 실시예를 나타내는 평면도이다.
- [0024] 도 1a 및 도 1b를 참조하면, 유기발광표시장치(100)는 표시패널(110), 데이터드라이버(120), 게이트드라이버(130), 제어부(140)를 포함할 수 있다.
- [0025] 표시패널(110)은 제1방향으로 배치된 복수의 데이터라인(DL1, ..., DLm)과 제2방향으로 배치된 복수의 게이트라인(GL1, ..., GLn)을 포함할 수 있다. 복수의 데이터라인(DL1, ..., DLm)과 복수의 게이트라인(GL1, ..., GLn)은 직교하는 것으로 도시되어 있지만, 이에 한정되는 것은 아니다. 표시패널(110)은 복수의 게이트 라인(GL1, ..., GLn)과 복수의 데이터라인(DL1, ..., DLm)이 교차하는 영역에 대응하여 형성되는 복수의 화소(101)를 포함할 수 있다. 복수의 화소(101)는 유기발광다이오드(미도시)와, 유기발광다이오드에 구동전류를 공급하는 화소회로(미도시)를 포함할 수 있다. 화소회로는 게이트라인(GL1, ..., GLn)과 데이터라인(DL1, ..., DLm)에 연결되어 유기발광다이오드에 구동전류를 공급할 수 있다. 유기발광다이오드는 구동전류의 크기에 대응하여 방출하는 빛의 휘도가 결정될 수 있다. 여기서, 표시패널(110)에 배치되는 배선은 복수의 데이터라인(DL1, ..., DLm)과 복수의 게이트라인(GL1, ..., GLn)에 한정되는 것은 아니다.
- [0026] 데이터드라이버(120)는 데이터신호를 복수의 데이터라인(DL1, ..., DLm)에 인가할 수 있다. 데이터신호는 계조에 대응할 수 있고, 대응하는 계조에 따라 데이터신호의 전압레벨이 결정될 수 있다. 데이터신호의 전압을 데이터 전압이라 칭할 수 있다. 또한, 데이터드라이버(120)는 화소(101)로부터 열화정보를 센싱할 수 있다. 데이터드라이버(120)가 화소(101)로부터 센싱하는 정보는 이에 한정되는 것은 아니다.
- [0027] 여기서, 데이터드라이버(120)는 복수 개의 집적회로(Integrated Circuit)로 구현될 수 있다. 각각의 집적회로를 드라이브 IC라고 칭할 수 있다. 여기서, 집적회로의 수는 표시패널(110)의 크기, 해상도에 대응하여 두개 이상일 수 있다.
- [0028] 게이트드라이버(130)는 게이트신호를 복수의 게이트라인(GL1, ..., GLn)에 인가할 수 있다. 게이트신호가 인가된 복수의 게이트라인(GL1, ..., GLn)에 대응하는 화소(101)는 데이터신호를 전달받을 수 있다. 또한, 게이트드라이버(130)는 센싱신호를 화소(101)로 전달할 수 있다. 게이트드라이버(130)에서 출력된 센싱신호를 전달받은 화소(101)는 데이터드라이버(120)에서 출력된 센싱전압을 전달받을 수 있다. 여기서, 게이트드라이버(130)의 수는 한 개인 것으로 도시되어 있지만, 이에 한정되는 것은 아니며, 적어도 두 개일 수 있다. 또한, 게이트드라이버(130)는 표시패널(110)의 양측에 배치되고 하나의 게이트드라이버(130)는 복수의 게이트라인(GL1, ..., GLn) 중 홀수번째 게이트라인에 연결되고 다른 하나의 게이트드라이버(130)는 복수의 게이트라인(GL1, ..., GLn) 중 짝

수번째 게이트라인에 연결될 수 있다. 하지만, 이에 한정되는 것은 아니다. 게이트드라이버(130)는 집적회로로 구현될 수 있다.

[0029] 제어부(140)는 데이터드라이버(120)와 게이트드라이버(130)를 제어할 수 있다. 또한, 제어부(140)는 데이터신호에 대응하는 영상신호를 데이터드라이버(120)로 전달할 수 있다. 영상신호는 디지털신호일 수 있다. 제어부(140)는 영상신호를 보정하여 데이터드라이버(120)에 전달할 수 있다. 제어부(140)의 동작은 이에 한정되는 것은 아니다.

[0030] 도 1b에 도시되어 있는 것과 같이 제어부(140)는 타이밍컨트롤러(141), 제1메모리(142), 제2메모리(143) 및 PMIC(144)을 포함할 수 있다. 또한, 제어부(140)는 인쇄회로기판(140a) 상에 타이밍컨트롤러(141), 제1메모리(142), 제2메모리(143) 및 PMIC(144)이 배치되어 있는 것일 수 있다. 하지만, 제어부(140)의 구성요소는 이에 한정되는 것은 아니다. 인쇄회로기판(140a) 상에 배치되어 있는 제어부를 제어장치라고 칭할 수 있다.

[0032] 도 2는 도 1a에 도시된 유기발광표시장치의 구동과정을 나타내는 타이밍도이다.

[0033] 도 2를 참조하면, 유기발광표시장치(100)는 로딩기간(TL), 디스플레이기간(TD), 보상기간(TC)으로 구분하여 동작할 수 있다.

[0034] 유기발광표시장치(100)는 턴온되면 로딩기간(TL)이 실행된다. 로딩기간(TL)에는 제1메모리(142)에 저장된 데이터가 제2메모리(143)에 기록될 수 있다. 로딩기간(TL)에 타이밍컨트롤러(141)는 제1메모리(142)에 기록된 데이터를 전달받아 제2메모리(143)에 기록할 수 있다.

[0035] 로딩기간(TL)에 제2메모리(143)에 기록이 완료되면, 타이밍컨트롤러(141)는 디스플레이기간(TD)을 실행할 수 있다. 디스플레이기간(TD)에서 유기발광표시장치(100)는 표시패널(110)에 영상을 표시하게 된다. 표시되는 영상은 제2메모리(143)에 의해 보정된 영상신호에 대응할 수 있다. 또한, 디스플레이기간(TD)에서 구동트랜지스터의 전자이동도를 센싱할 수 있다.

[0036] 그리고, 디스플레이기간(TD)이 완료되면 보상기간(TC)이 실행될 수 있다. 보상기간(TC)은 사용자의 선택에 의해 실행될 수 있다. 즉, 사용자가 보상기간(TC)의 실행을 위해 선택신호를 입력하면 디스플레이기간(TD)이 완료되고 보상기간(TC)이 실행될 수 있다. 하지만, 이에 한정되는 것은 아니며, 사용자가 유기발광표시장치(100)의 사용을 종료하고 난 후 일정시간 후에 보상기간(TC)이 실행되는 것도 가능하다. 보상기간(TC)에는 구동트랜지스터의 문턱전압에 대한 보상데이터를 갱신할 수 있다. 여기서는 선택신호가 입력되면 디스플레이기간(TD)이 완료되는 것으로 도시되어 있지만 이에 한정되는 것은 아니다.

[0037] 도 3은 도 1a에 도시된 유기발광표시장치에 채용된 제어부의 제1실시예를 나타내는 구조도이고, 도 4는 도 3에 도시된 제어부가 로딩기간에서의 동작을 나타내는 타이밍도이다. 또한, 도 5는 도 3에 도시된 제어부가 보상기간에서 동작하는 보상프로세스를 나타내는 타이밍도이다.

[0038] 도 3 내지 도 5를 참조하면, 제어부(140)는 제1메모리(142), 제2메모리(143) 및 타이밍컨트롤러(141)를 포함할 수 있다.

[0039] 제1메모리(142)는 복수의 영역으로 구분될 수 있다. 제1메모리(142)는 각 영역별로 데이터가 기록될 수 있다. 제1메모리(142)는 기준값(RT_ref)이 기록되는 제1영역(1421a), 전자이동도에 대한 정보(vs-JB)가 기록되는 제2영역(1421b), 카메라 보상데이터(YCB)가 기록되는 제3영역(1421c), 문턱전압데이터(IPA-1)가 기록되는 제4영역(1421d)을 포함할 수 있다. 또한, 제1메모리(142)는 갱신된 문턱전압데이터(IPA-2)가 기록되는 제5영역(1421e)을 포함할 수 있다. 카메라 보상데이터(YCB)는 제조과정에서 구동된 표시패널(110)을 카메라로 촬영하여 획득한 데이터일 수 있다. 문턱전압데이터(IPA-1)는 표시패널(110)의 각 화소(101)들에 포함되어 있는 구동트랜지스터들의 문턱전압에 대한 정보일 수 있다. 또한, 문턱전압데이터(IPA-1)는 표시패널(110)의 사용에 대응하여 변경될 수 있다. 따라서, 표시패널(110)의 사용에 대응하여 문턱전압데이터(IPA-1)를 갱신할 필요가 있다. 따라서, 제1메모리(142)의 제4영역(1421d)에 저장된 문턱전압데이터(IPA-1)를 갱신하여 갱신된 문턱전압데이터(IPA-2)를 생성하고 제1메모리(142)의 제5영역(1421e)에 기록할 수 있다. 즉, 센싱한 센싱데이터와 문턱전압데이터(IPA-1)를 이용하여 갱신된 문턱전압데이터(IPA-2)를 생성하고 기록할 수 있다. 제1메모리(142)에 기록된 데이터들은 이에 한정되는 것은 아니다. 제1메모리(142)는 전원이 오프되더라도 제1메모리(142)에 저장된 데이터는 리셋되지 않을 수 있다. 제1메모리(142)는 NAND 플래시 메모리일 수 있다. 하지만, 이에 한정되는 것은 아니다.

[0040] 제2메모리(143)는 제1메모리(142)에 기록된 데이터가 전달되고 기록될 수 있다. 제2메모리(143)에 기록된 데이터는 도 2에 도시된 디스플레이기간(TD)에서 영상신호를 보상하는데 이용될 수 있다. 또한, 제2메모리(143)에 기록된 데이터는 도 2에 도시된 보상기간(TC)에서 문턱전압보상데이터를 갱신하는데 이용될 수 있다. 하지만, 이에 한정되는 것은 아니다. 제2메모리(143)는 복수의 영역을 포함하며, 각 영역별로 데이터를 기록할 수 있다. 제2메모리(143)는 기준값(RT_ref)을 기록하는 제1영역(1431a), 전자기동도에 대한 정보(vs-JB)를 기록하는 제2영역(1431b), 문턱전압데이터(IPA)가 기록되는 제3영역(1431c)을 카메라 보상데이터(YCB)를 기록되는 제4영역(1431d)을 포함할 수 있다. 제3영역(1431c)에 기록되는 문턱전압데이터(IPA)는 문턱전압데이터(IPA-1) 또는 갱신된 문턱전압데이터(IPAZ_2)일 수 있다. 즉, 제2메모리(143)의 제3영역(1431c)에는 최신의 문턱전압데이터가 기록될 수 있다. 제2메모리(143)는 DDR(Double data rate synchronous dynamic random-access of memory)일 수 있다. 하지만, 이에 한정되는 것은 아니다.

[0041] 타이밍컨트롤러(141)는 센싱데이터(Dsen)를 수신하며, 센싱데이터(Dsen)에 대응하여 갱신된 보정데이터를 생성하고 제1메모리(142)에 갱신된 보정데이터를 기록하는 동작에 대한 프로세스를 수행할 수 있다. 수행하는 프로세스에 의해 타이밍컨트롤러(141)는 제1메모리(142)에 기록된 데이터를 제2메모리(143)에 기록할 수 있다. 또한, 타이밍컨트롤러(141)는 문턱전압데이터(IPA-1)와 센싱데이터(Dsens)를 전달받아 갱신된 문턱전압데이터(IPA-2)를 생성하고 제1메모리(142)에 기록할 수 있다. 타이밍컨트롤러(141)는 문턱전압데이터(IPA-1)를 제1메모리(142) 또는 제2메모리(143)로부터 전달받을 수 있다.

[0042] 도 2에 도시된 것과 같이 턴온신호가 입력되면 로딩프로세스가 수행되는 로딩기간(TL)이 시작될 수 있다. 로딩기간(TL)은 도 4에 도시되어 있는 것과 같이 제1로딩기간 내지 제4로딩기간(TL1a 내지 TL4a)을 포함할 수 있다. 타이밍컨트롤러(141)는 로딩프로세스에 대응하여 동작하며, 제1로딩기간(TL)에서 제1메모리(142)의 제1영역(1421a)에 기록된 기준값(RT_ref)을 전달받아 제2메모리(143)의 제1영역(1431a)에 기록할 수 있다. 그리고, 제2로딩기간(TL2a)에서 제1메모리(142)의 제2영역(1421b)에 기록된 전자기동도에 대한 정보(vs-JB)를 제2메모리(143)의 제2영역(1431a)에 기록할 수 있다. 그리고, 제1메모리(142)의 제4영역(1421d)에 기록된 문턱전압데이터(IPA-1)를 제2메모리(143)의 제3영역(1431c)에 기록할 수 있다. 그리고, 제4로딩기간(TL4a)에서 제1메모리(142)의 제3영역(1421c)에 기록된 카메라 보상데이터(YCB)를 제2메모리(143)의 제4영역(1431d)에 기록할 수 있다. 즉, 로딩기간(TL)은 제1메모리(142)의 네개의 영역을 읽고 제2메모리(143)의 네개의 영역에 쓰는데 소요되는 시간을 필요로 하게 된다.

[0043] 그리고, 타이밍컨트롤러(141)는 제2메모리(143)에 기록된 데이터를 이용하여 영상신호를 보정할 수 있다. 보정된 영상신호는 하기의 수학식 1에 대응하여 생성될 수 있다.

수학식 1

[0044]
$$cRGB = RGB \times \alpha + IPA + YCB$$

[0045] 여기서, cRGB는 보정된영상신호를 의미하고, RGB는 영상신호를 의미하며, α 는 화소의 구동트랜지스터의 전자기동도를 의미하고, IPA는 화소의 구동트랜지스터의 문턱전압에 대응하는 문턱전압데이터를 의미하고, YCB는 카메라 보상데이터를 의미한다.

[0046] 그리고, 타이밍컨트롤러(141)는 디스플레이기간(TD)에서 보정된 영상신호(cRGB)를 이용하여 표시패널(110)에서 영상을 표시하도록 할 수 있다.

[0047] 그리고, 도 5에 도시되어 있는 것과 같이 타이밍컨트롤러(141)는 보상기간(TC)에서 보상프로세스를 수행할 수 있다. 보상기간(TC)은 보상프로세스를 수행하는 제1보상기간(TC1a) 내지 제4보상기간(TC4a)을 포함할 수 있다. 제1보상기간(TC1b) 내지 제4보상기간(TC4b)에서 수행되는 보상프로세스를 각각 제1보상프로세스 내지 제4보상프로세스라고 칭할 수 있다. 타이밍컨트롤러(141)는 제1보상기간(TC1a)에서 제1보상프로세스에 대응하여 제1메모리(142) 또는 제2메모리(143)로부터 n번째 라인에 대응하는 문턱전압정보(IPA-1)를 읽어온다. 그리고, 제2보상기간(TC2a)에서 제2보상프로세스에 대응하여 타이밍컨트롤러(141)는 표시패널(110)로부터 n 번째 라인에 대응하는 센싱데이터(Dsen)를 전달받는다. 그리고, 제3보상기간(TC3a)에서 제3보상프로세스에 대응하여 타이밍컨트롤러(141)는 센싱데이터(Dsen)와 문턱전압정보(IPA-1)를 이용하여 갱신된 문턱전압정보(IPA-2)를 생성하고 제1메모리(142)의 제5영역(1421e)에 기록할 수 있다. 그리고, 제4보상기간(TC4a)에서 제4보상프로세스가 실행되어 n+1번째 라인에 대응하는 문턱전압정보(IPA-1)를 읽어온다. 즉, 타이밍컨트롤러(141)는 제1메모리(142)에 n번째

째 라인에 대응하는 갱신된 문턱전압정보(IPA-1)가 기록되고 난 후 $n+1$ 번째 라인에 대응하여 보상프로세스를 수행할 수 있다. 이로 인해, 보상프로세스는 하나의 라인에 대응하여 제1메모리(142) 또는 제2메모리(143)에 기록된 데이터를 읽은 후 제1메모리(142)에 갱신된 데이터가 기록하고 다음 라인에 대한 보상프로세스가 수행될 수 있다.

[0048] 여기서, 하나의 라인은 복수 개의 화소(101)가 복수의 행과 열로 배열되어 있는 표시패널(110)에서 하나의 행에 대응될 수 있다. 또한, 하나의 라인은 복수의 게이트라인(GL1, ..., GLn) 중 하나에 대응할 수 있다. 하지만, 이에 한정되는 것은 아니다.

[0049] 타이밍컨트롤러(141)는 라인메모리(1141a)와 연산부(2141a)를 포함할 수 있다. 라인메모리(1141a)는 로딩기간(TL)에 제1메모리(142)에 기록된 데이터들을 전달받아 제2메모리(143)로 전달할 수 있고, 디스플레이기간(TD)에는 제2메모리(143)에 저장된 데이터를 전달받아 연산부(2141a)로 공급할 수 있다. 연산부(2141a)는 수신된 센싱데이터(Dsen)과 제2메모리(143)에 저장된 데이터를 이용하여 영상신호(RGB)를 보정할 수 있다. 또한, 타이밍컨트롤러(141)는 보상기간(TC)에는 제2메모리(143)로부터 문턱전압데이터(IPA)를 전달받을 수 있다. 하지만, 이에 한정되는 것은 아니며 보상기간(TC)에 제1메모리(142)로부터 문턱전압데이터(IPA-1)를 전달받을 수 있다. 이때, 제1메모리(142)로부터 전달받은 문턱전압데이터(IPA-1)와 제2메모리(143)로부터 전달받은 문턱전압데이터(IPA)는 동일한 데이터일 수 있다. 연산부(2141a)는 라인메모리(1141a)로부터 전달받은 문턱전압데이터(IPA)와 센싱데이터(Dsen)를 전달받아 갱신된 문턱전압데이터(IPA-2)를 생성할 수 있고 제1메모리(142)의 제5영역(1421e)에 기록할 수 있다. 또한, 연산부(2141a)는 디스플레이기간(TD)에서 제2메모리(143)로부터 문턱전압데이터(IPA)를 전달받아 영상신호(RGB)를 보정하여 보정된 영상신호(cRGB)를 생성할 수 있다.

[0051] 도 6은 도 1에 도시된 유기발광표시장치에 채용된 제어부의 제2실시예를 나타내는 구조도이고, 도 7은 도 6에 도시된 제어부가 로딩기간에서의 동작을 나타내는 타이밍도이다. 또한, 도 8은 도 6에 도시된 제어부가 보상기간에서 동작하는 보상프로세스를 나타내는 타이밍도이다.

[0052] 제어부(140)는 제1메모리(142), 제2메모리(143) 및 타이밍컨트롤러(141)를 포함할 수 있다.

[0053] 제1메모리(142)는 복수의 영역으로 구분될 수 있다. 제1메모리(142)는 각 영역별로 데이터가 기록될 수 있다. 제1메모리(142)는 기준값(RT_ref)이 기록되는 제1영역(1422a), 전자기동도에 대한 정보(vs-JB)가 기록되는 제2영역(1422b), 합산된 카메라 보상데이터(YCB)와 문턱전압데이터(IPA-1)가 기록되는 제3영역(1422c)을 포함할 수 있다. 보정된 영상신호(cRGB)는 상기의 수학식 1에 나타나 있는 것이 같이 보상데이터(YCB)와 문턱전압데이터(IPA-1)의 합을 이용하기 때문에 합산된 보상데이터(YCB)와 문턱전압데이터(IPA-1)를 제3영역(1422c)에 기록할 수 있다. 또한, 제1메모리(142)는 보상데이터(YCB)와 갱신된 문턱전압데이터(IPA-2)가 합산되어 기록되는 제4영역(1422d)을 포함할 수 있다. 또한, 제1메모리(142)는 문턱전압데이터(IPA-1)를 기록하는 제5영역(1422e)과 갱신된 문턱전압데이터(IPA-2)를 기록하는 제6영역(1422f)을 포함할 수 있다. 카메라 보상데이터(YCB)는 제조과정에서 카메라로 구동된 표시패널(110)을 촬영하여 획득한 데이터일 수 있다. 문턱전압데이터(IPA-1)는 표시패널(110)의 각 화소들에 포함되어 있는 구동트랜지스터들의 문턱전압에 대한 정보일 수 있다. 또한, 갱신된 문턱전압데이터(IPA-2)는 문턱전압데이터(IPA-1)는 구동중에 변경될 수 있어 표시패널(110)을 센싱한 센싱데이터를 이용하여 갱신한 데이터일 수 있다. 하지만, 제1메모리(142)에 저장되는 데이터들은 이에 한정되는 것은 아니다.

[0054] 제2메모리(143)는 제1메모리(142)에 기록된 데이터가 전달되고 기록될 수 있다. 제2메모리(143)는 복수의 영역을 포함하며, 각 영역별로 데이터를 기록할 수 있다. 제2메모리(143)는 기준값(RT_ref)을 기록하는 제1영역(1432a), 전자기동도에 대한 정보(vs-JB)를 기록하는 제2영역(1432b), 문턱전압데이터(IPA)와 카메라 보상데이터(YCB)가 합산되어 기록되는 제3영역(1432c)을 포함할 수 있다. 제3영역(1432c)에 기록되는 문턱전압데이터(IPA)는 문턱전압데이터(IPA-1) 또는 갱신된 문턱전압데이터(IPAZ_2)일 수 있다. 즉, 제2메모리(143)의 제3영역(1432c)에는 최신의 문턱전압데이터에 카메라영상데이터가 합산되어 기록될 수 있다. 제2메모리(143)는 DDR(Double data rate synchronous dynamic random-access of memory)일 수 있다. 하지만, 이에 한정되는 것은 아니다.

[0055] 타이밍컨트롤러(141)는 센싱데이터(Dsen)를 수신하며, 센싱데이터(Dsen)에 대응하여 갱신된 보정데이터를 생성하고 제1메모리(142)에 갱신된 보정데이터를 기록하는 동작에 대한 보상프로세스를 수행할 수 있다. 수행하는 보상프로세스에 의해 타이밍컨트롤러(141)는 제1메모리(142)에 기록된 데이터를 제2메모리(143)에 기록할 수 있

다. 또한, 타이밍컨트롤러(141)는 문턱전압데이터(IPA-1)와 센싱데이터(Dsen)를 전달받아 갱신된 문턱전압데이터(IPA-2)를 생성하고 제1메모리(142)의 제6영역(1422f)에 기록할 수 있다. 타이밍컨트롤러(141)는 문턱전압데이터(IPA-1)를 제1메모리(142) 또는 제2메모리(143)로부터 전달받을 수 있다.

[0056] 도 2에 도시된 것과 같이 턴온신호가 입력되면 타이밍컨트롤러(141)에 의해 로딩프로세스가 수행되는 로딩기간(TL)이 시작될 수 있다. 로딩기간(TL)은 도 7에 도시되어 있는 것과 같이 제1로딩기간 내지 제3로딩기간(TL1b 내지 TL3b)을 포함할 수 있다. 도 7에 도시되어 있는 것과 같이 타이밍컨트롤러(141)는 로딩프로세스에 대응하여 동작하며, 제1로딩기간(TL)에서 제1메모리(142)의 제1영역(1422a)에 기록된 기준값(RT_ref)을 전달받아 제2메모리(143)의 제1영역(1432a)에 기록할 수 있다. 그리고, 제2로딩기간(TL2b)에서 타이밍컨트롤러(141)는 제1메모리(142)의 제2영역(1422b)에 기록된 전자기동도에 대한 정보(vs-JB)를 제2메모리(143)의 제2영역(1432b)에 기록할 수 있다. 그리고, 제3로딩기간(TL3b)에서 제1메모리(142)의 제3영역(1422c)에 기록된 문턱전압데이터(IPA-1)와 카메라보상데이터(YCB)의 합을 제2메모리(143)의 제3영역(1432c)에 기록할 수 있다. 하지만, 제1메모리(142)의 제4영역(1422d)에 갱신된 문턱전압데이터(IPA-1)와 카메라보상데이터(YCB)의 합이 기록되어 있으면 제4영역(1422d)에 갱신된 문턱전압데이터(IPA-1)와 카메라보상데이터(YCB)의 합을 제2메모리(143)에 기록할 수 있다. 즉, 갱신된 순서에 따라 제1메모리(142)의 제3영역(1422c)에 기록된 데이터 또는 제4영역(1422d)에 기록된 데이터를 제2메모리(143)의 제3영역(1432c)에 기록할 수 있다. 즉, 로딩기간(TL)은 제1메모리(142)의 세개의 영역을 읽고 제2메모리(143)에 세개의 영역을 쓰는데 소요되는 시간을 필요로 하게 된다. 따라서, 도 4에 도시된 로딩기간(TL) 보다 쓰고 읽는 영역의 수가 적어 도 7에 도시된 로딩기간(TL)이 더 짧아질 수 있다. 로딩기간(TL)이 더 짧아짐으로 인해 표시패널(110)은 영상을 더 빨리 표시할 수 있다.

[0057] 그리고, 타이밍컨트롤러(141)는 디스플레이기간(TD)에 제2메모리(143)에 기록된 데이터를 이용하여 영상신호(RGB)를 보정하여 표시패널(110)에 보정된 영상신호에 대응하여 영상이 표시되게 할 수 있다.

[0058] 그리고, 도 8에 도시되어 있는 것과 같이 타이밍컨트롤러(141)는 보상기간(TC)에서 보상프로세스를 수행할 수 있다. 보상기간(TC)은 제1보상기간(TC1b) 내지 제4보상기간(TC4b)을 포함할 수 있다. 제1보상기간(TC1b) 내지 제4보상기간(TC4b)에서 수행되는 프로세스를 각각 제1보상프로세스 내지 제4보상프로세스라고 칭할 수 있다. 타이밍컨트롤러(141)는 제1보상기간(TC1b)에서 제1보상프로세스에 대응하여 제1메모리(142) 또는 제2메모리(143)로부터 n번째 라인에 대응하는 문턱전압정보(IPA-1)를 읽어온다. 그리고, 타이밍컨트롤러(141)는 제2보상기간(TC2b)에서 제2보상프로세스에 대응하여 표시패널(110)로부터 n 번째 라인에 대응하는 센싱데이터(Dsen)를 전달받을 수 있다. 또한, 타이밍컨트롤러(141)는 제2보상기간(TC2b)에서 제2보상프로세스 대응하여 제1메모리(142) 또는 제2메모리(143)로부터 n+1 번째 라인에 대응하는 문턱전압정보(IPA-1)를 읽어온다. 그리고, 타이밍컨트롤러(141)는 제3보상기간(TC3b)에서 제3보상프로세스에 대응하여 센싱데이터(Dsen)와 문턱전압정보(IPA-1)를 이용하여 n 번째 라인에 대응하는 갱신된 문턱전압정보(IPA-2)를 생성하고 제1메모리(142)에 기록할 수 있다. 또한, 타이밍컨트롤러(141)는 제3보상기간(TC3b)에서 제3보상프로세스에 대응하여 표시패널(110)로부터 n+1 번째 라인에 대응하는 센싱데이터(Dsen)를 전달받을 수 있다. 즉, 타이밍컨트롤러(141)는 제1메모리(142)에 갱신된 문턱전압정보(IPA-2)가 기록되기 전에 n+1번째 라인에 대응하는 보상프로세스를 수행할 수 있다. 이로 인해, 도 8에 도시된 보상기간(TC)은 보상프로세스에서 n 번째 라인과 n+1번째 라인을 동시에 처리함으로써 보상기간(TC)이 소요되는 시간은 도 5에 도시된 보상기간(TC)이 소요되는 시간보다 짧아질 수 있다. 보상기간(TC)이 짧아짐으로써 유기발광표시장치(100)의 소비전력을 줄어든다.

[0059] 여기서, 각 라인은 복수개의 화소가 복수의 행과 열로 배열되어 있는 표시패널(110)에서 각 행에 대응될 수 있다. 또한, 각 라인은 복수의 게이트라인(GL1, ..., GLn)에 각각 대응할 수 있다. 하지만, 이에 한정되는 것은 아니다.

[0060] 타이밍컨트롤러(141)는 제1라인메모리(1141b), 제2라인메모리(1142b), 제3라인메모리(1141c), 제1연산부(2141b), 제2연산부(2142b), 제3연산부(2143b)를 포함할 수 있다. 제1라인메모리(1141b)는 로딩기간(TL)에 제1메모리(142)에 기록된 데이터들을 전달받아 제2메모리(143)로 전달할 수 있다. 또한, 제1라인메모리(1141b)는 디스플레이기간(TD)에는 제2메모리(143)에 저장된 데이터를 제1연산부(2141b)를 통해 제2연산부(2142b)에 전달하고 제2연산부(2142b)는 제2메모리(143)에 저장된 데이터를 이용하여 영상신호를 보정할 수 있다. 하지만, 이에 한정되는 것은 아니다. 또한, 보상기간(TC)에는 제1라인메모리(1141b)는 제1메모리(142)의 제3영역에 기록되어 있는 합산된 문턱전압데이터(IPA-1)와 카메라보상데이터(YCB)를 전달받을 수 있다. 그리고, 제2라인메모리(1142b)는 제1메모리(142)의 제5영역(1422e)에 기록되어 있는 문턱전압데이터(IPA-1)를 전달받을 수 있다. 제1연산부(2141b)는 제1라인메모리(1141b)에 전달된 합산된 문턱전압데이터(IPA-1)와 카메라보상데이터(YCB)와 제2라인메모리(1142b)에 전달된 문턱전압데이터(IPA-1)를 연산하여 문턱전압데이터(IPA-1)와 카메라보상데이터

(YCB)를 구별할 수 있도록 한다. 그리고, 문턱전압데이터(IPA-1)는 제1연산부(2141b)에 전달하고 카메라보상데이터(YCB)는 제3라인메모리(1143b)에 저장할 수 있다. 제1연산부(2141b)는 전달받은 문턱전압데이터(IPA-1)와 수신된 센싱데이터(Dsen)를 이용하여 갱신된 문턱전압데이터(IPA-2)를 생성할 수 있다. 갱신된 문턱전압데이터(IPA-2)는 제1메모리(142)의 제6영역(1422f)에 기록될 수 있다. 또한, 갱신된 문턱전압데이터(IPA-2)와 제3라인메모리(1143b)에 저장된 카메라보상데이터(YCB)는 제3연산부(2143b)로 전달되어 갱신된 문턱전압데이터(IPA-2)와 카메라보상데이터(YCB)는 합산될 수 있다. 합산된 갱신된 문턱전압데이터(IPA-2)와 카메라보상데이터(YCB)는 제1메모리(142)의 제4영역(1422d)에 저장될 수 있다. 하지만, 이에 한정되는 것은 아니다.

[0062] 도 9는 도 1a에 도시된 표시패널이 디스플레이 기간에서 동작하는 과정을 나타내는 타이밍도이다.

[0063] 도 9를 참조하면, 유기발광표시장치(100)는 디스플레이기간(TD)에서 복수의 프레임을 포함하는 영상을 표시할 수 있다. 디스플레이기간(TD)은 노멀기간(TN)과 블랭킹기간(TB)를 포함할 수 있다. 노멀기간(TN)은 하나의 수평동기시간에 대응할 수 있다. 또한, 노멀기간(TN)은 하나의 수직동기시간에 대응할 수 있다. 하나의 수평동기시간에서는 표시패널(110)의 한 행에 대응하는 화소들에 데이터신호가 전달될 수 있고, 하나의 수직동기시간에는 표시패널(110)의 전체에 대응하는 화소들에 데이터신호가 전달될 수 있다. 노멀기간(TN)에서는 표시패널(110)에 데이터신호가 공급되어 영상을 표시할 수 있다. 하나의 블랭킹기간(TB)에서는 데이터신호가 표시패널(110)에 공급되지는 않지만 수평동기신호, 수직동기신호 등이 공급될 수 있다. 또한, 블랭킹기간(TB)에서 구동트랜지스터의 전하이동도에 대한 정보를 산출할 수 있다.

[0065] 도 10은 도 1a에 도시된 화소의 일 실시예를 나타내는 회로도이다.

[0066] 도 10을 참조하면, 화소(101)는 유기발광다이오드(OLED)와 유기발광다이오드(OLED)를 구동하는 화소회로를 포함할 수 있다. 화소회로는 제1트랜지스터(M1), 제2트랜지스터(M2), 제3트랜지스터(M3) 및 캐패시터(Cst)를 포함할 수 있다.

[0067] 제1트랜지스터(M1)는 제1전원(EVDD)이 전달되는 제1전원라인(VL1)에 제1전극이 연결되고 제1노드(N1)에 게이트전극이 연결되며 제2노드(N2)에 제2전극이 연결될 수 있다. 제1트랜지스터(M1)는 제1노드(N1)에 전달되는 전압에 대응하여 제2노드(N2)에 전류가 흐르도록 할 수 있다. 제1트랜지스터(M1)의 제1전극은 드레인전극이고, 제2전극은 소스전극일 수 있다. 하지만, 이에 한정되는 것은 아니다. 제1트랜지스터(M1)는 구동트랜지스터일 수 있다.

[0068] 제2노드(N2)로 흐르는 전류는 하기의 수학적 식 2에 대응할 수 있다.

수학적 식 2

[0069]
$$I_d = k(V_{GS} - V_{th})^2$$

[0070] 여기서, I_d 는 제2노드(N2)에 흐르는 전류의 양을 의미하고, k 는 트랜지스터의 전하이동도를 의미하며, V_{GS} 는 제1트랜지스터(M1)의 게이트전극과 소스전극의 전압차이를 의미하며, V_{th} 는 제1트랜지스터(M1)의 문턱전압을 의미한다.

[0071] 따라서, 전하이동도와 문턱전압의 편차에 따라 전류의 양이 달라지게 되기 때문에 전하이동도와 문턱전압의 편차에 대응하여 데이터신호를 보정함으로써 화질이 저하되는 것을 방지할 수 있다. 또한, 전하이동도는 온도에 의해 달라질 수 있다. 따라서, 전하이동도에 대응하여 표시패널(110)의 온도를 산출할 수 있다.

[0072] 제2트랜지스터(M2)는 데이터라인(DL)에 제1전극이 연결되고 게이트라인(GL)에 게이트전극이 연결되며 제1노드(N1)에 제2전극이 연결될 수 있다. 따라서, 제2트랜지스터(M2)는 게이트라인(GL)을 통해 전달되는 게이트신호에 대응하여 제1노드(N1)에 데이터신호에 대응하는 데이터전압(V_{data})이 전달되게 할 수 있다. 제2트랜지스터(M2)의 제1전극은 드레인전극이고, 제2전극은 소스전극일 수 있다. 하지만, 이에 한정되는 것은 아니다.

[0073] 제3트랜지스터(M3)는 제2노드(N2)에 제1전극이 연결되고 센싱제어라인(Sense)에 게이트전극이 연결되며 제2전원라인(VL2)에 제2전극이 연결될 수 있다. 제3트랜지스터(M3)는 센싱제어라인(Sense)을 통해 전달되는 센싱제어

신호에 대응하여 제2노드(N2)의 전압을 제2전원라인(VL2)으로 전달할 수 있다. 제3트랜지스터(M3)의 제1전극은 드레인전극이고, 제2전극은 소스전극일 수 있다. 하지만, 이에 한정되는 것은 아니다.

[0074] 캐패시터(Cst)는 제1노드(N1)에 제1전극이 연결되고 제2노드(N2)에 제2전극이 연결될 수 있다. 캐패시터(Cs)는 제1트랜지스터(M1)의 게이트전극의 전압과 소스전극의 전압을 일정하게 유지할 수 있다.

[0075] 유기발광다이오드(OLED)는 애노드전극이 제2노드(N2)에 연결되고 캐소드전극이 제2전원(EVSS)에 연결될 수 있다. 여기서, 제2전원(EVSS)은 접지일 수 있다. 하지만, 이에 한정되는 것은 아니다. 제2전원(EVSS)은 저전원라인을 통해 공급받을 수 있다. 제2전원(EVSS)은 적어도 2개의 유기발광다이오드(OLED)에 공통으로 공급될 수 있다. 유기발광다이오드(OLED)는 애노드 전극에서 캐소드전극으로 전류가 흐르게 되면 전류의 양에 대응하여 빛을 발광할 수 있다. 유기발광다이오드(OLED)는 적색, 녹색, 청색, 백색 중 어느 하나의 색을 발광할 수 있다. 하지만, 이에 한정되는 것은 아니다.

[0076] 유기발광표시장치(100)에 채용된 화소의 회로는 이에 한정되는 것은 아니다.

[0077] 상기와 같이 구현된 화소(101)에서 유기발광다이오드(OLED)의 열화와 제1트랜지스터(M1)의 문턱전압에 대한 정보는 제2노드(N2)의 전압을 이용하여 산출할 수 있다. 즉, 센싱제어신호에 대응하여 제3트랜지스터(M3)가 턴온되면 제2노드(N2)의 전압이 제2전원라인(VL2)으로 전달될 수 있다. 제3트랜지스터(M3)의 동작은 이에 한정되는 것은 아니며 제2전원라인(VL2)으로 전달되는 초기화전압을 센싱제어신호에 대응하여 제2노드(N2)에 전달함으로써 제2노드(N2)를 초기화할 수 있다.

[0078] 또한, 화소(101)는 제1스위치(Spre), 제2스위치(Rpre) 및 제3스위치(SAM)가 연결될 수 있다. 제1스위치(Spre)는 제2전원라인(VL2)과 제1초기화전압(VPRES) 사이에 연결되고 제2스위치(Rpre)는 제2전원라인(VL2)과 제2초기화전압(VPRER) 사이에 연결될 수 있다. 또한, 제3스위치(SAM)는 제2전원라인(VL2)과 데이터드라이버(120) 사이에 연결될 수 있다. 제1초기화전압(VPRES)은 제2노드(N2)의 전압을 센싱하는 과정에서 제2노드(N2)를 초기화하는 전압이고 제2초기화전압(VPRER)은 유기발광다이오드(OLED)에 구동전류를 전달하는 과정에서 제2노드(N2)를 초기화하는 전압일 수 있다. 하지만, 이에 한정되는 것은 아니다.

[0080] 도 11은 도 10에 도시된 화소가 노멀구동기간에서 구동하는 구동방법을 나타내는 타이밍도이다.

[0081] 도 11을 참조하면, 제1스위치신호(RPRE)에 의해 제1스위치(Rpre)를 턴온시키고 센싱제어신호(Ssen)에 의해 제3트랜지스터(M3)를 턴온시킬 수 있다. 제1스위치(Rpre)와 제3트랜지스터(M3)가 턴온되면, 제2노드(N2)는 제2초기화전압(VPRER)에 의해 초기화될 수 있다. 그리고, 제1스위치신호(RPRE)와 센싱제어신호(Ssen)에 의해 제1스위치(Rpre)와 제3트랜지스터(M3)를 턴오프시킬 수 있다. 그리고, 게이트신호(GATE)에 의해 제2트랜지스터(M2)를 턴온시킬 수 있다. 제2트랜지스터(M2)가 턴온되면, 데이터전압(Vdata)이 제1노드(N1)에 전달될 수 있다. 제1트랜지스터(M1)은 제1노드(N1)와 제2노드(N2) 간의 전압에 대응하여 제2노드(N2)로 구동전류가 흐르게 할 수 있다. 따라서, 구동전류는 데이터전압(Vdata)에 대응하여 흐를 수 있다.

[0083] 도 12는 도 10에 도시된 화소가 블랭킹기간에서 구동하는 구동방법을 나타내는 타이밍도이다.

[0084] 도 12를 참조하면, 데이터라인(DL)에 기설정된 전압이 인가된 상태에서 게이트신호(GATE)가 전달되어 제2트랜지스터(M2)가 턴온될 수 있다. 기설정된 전압은 센싱전압(Vsense)일 수 있다. 제2트랜지스터(M2)가 턴온되면, 제2노드(N2)로 데이터라인(DL)에 인가된 센싱전압(Vsense)이 공급될 수 있다. 또한, 센싱신호(Ssen)에 의해 제3트랜지스터(M3)가 턴온될 수 있다. 이때, 제2스위치(SPRE)가 턴온될 수 있다. 제3트랜지스터(M3)와 제2스위치(SPRE)가 턴온되면 제2노드(N2)에 제2초기화전압(VpreS)이 전달될 수 있다.

[0085] 게이트신호(GATE)에 의해 제2트랜지스터(M2)가 턴오프되고 제2스위치(SPRE)이 턴오프될 수 있다. 제2트랜지스터(M2)와 제2스위치(SPRE)가 턴오프가 되면 제1노드(N1)와 제2노드(N2)는 플로팅상태가 될 수 있다. 이때, 제1트랜지스터(M1)은 제1노드(N1)의 전압에 대응하여 제3트랜지스터(M3)를 통해 제2전원라인(VL2)로 센싱전류가 흐르도록 한다. 제2전원라인(VL2)는 센싱전류로 인해 전압이 상승하게 되어 제2노드(N2)의 전압레벨이 상승하게 된다. 이때, 제1노드(N1)는 제2노드(N2)와 캐패시터(Cs)를 통해 연결되어 있어 제1노드(N1)의 전압레벨 역시 상승하게 된다. 제2노드(N2)의 전압은 일정한 기울기를 가지고 상승하게 되는데, 기울기가 전자기동도에 대응할 수 있다. 그리고, 일정시간(t1)의 시간이 경과한 후 제3스위치(SAM)이 턴온되어 전자기동도에 대한 정보가

아날로그디지털컨버터(120a)로 전달될 수 있다.

- [0087] 도 13은 도 10에 도시된 화소가 보상기간에서 구동하는 구동방법을 나타내는 타이밍도이다.
- [0088] 도 13을 참조하면, 데이터라인(DL)에 기설정된 전압이 인가된 상태에서 게이트신호(GATE)가 전달되어 제2트랜지스터(M2)가 턴온될 수 있다. 제2트랜지스터(M2)가 턴온되면, 제1노드(N1)로 데이터라인(DL)에 인가된 전압이 공급될 수 있다. 그리고, 제1노드(N1)에 인가된 전압에 대응하여 제1트랜지스터(M1)에 의해 제2노드(N2)로 전류가 흐르게 되어 제2노드(N2)의 전압레벨이 높아지게 된다.
- [0089] 그리고, 제2스위치(SP2)가 턴온될 수 있다. 제2스위치(SP2)가 턴온되면 제2전원라인(VL2)로 제2초기화전압(VpreS)이 전달될 수 있다. 제2스위치(SP2)가 턴온된 후, 센싱신호라인(Sense)을 통해 센싱신호가 공급되면 제3트랜지스터(M3)가 턴온될 수 있다. 제3트랜지스터(M3)가 턴온된 후 제2스위치(SP2)가 턴오프될 있다. 제2스위치(SP2)가 턴오프된 상태에서 제3트랜지스터(M3)가 턴온되면, 제2노드(N2)의 전압은 상승하게 되고 제2노드(N2)의 전압이 상승이 시작된 후 일정시간이 경과되면 제3스위치(SAM)을 턴온시킬 수 있다. 제3스위치(SAM)가 턴온되면 제2노드(N2)의 전압이 아날로그디지털컨버터(120a)에 전달될 수 있다. 제3스위치(SAM)는 제3노드(N3)의 전압이 더 이상 상승하지 않는 시점에서 턴온될 수 있다. 이때, 아날로그디지털컨버터(120a)에 의해 감지된 전압과 기설정된 전압을 비교하여 제1트랜지스터(M1)의 문턱전압을 센싱할 수 있다.
- [0090] 상기와 같이 화소는 구동전류를 생성하는 과정에서 제2전원라인(VL2)를 통해 제1초기화전압(VpreR)이 전달되게 된다.
- [0092] 도 14는 도 1a에 도시된 데이터드라이버의 일 실시예를 나타내는 구조도이다.
- [0093] 도 14를 참조하면, 데이터드라이버(120)는 아날로그디지털컨버터(120a)와 디지털아날로그컨버터(120b)를 포함할 수 있다. 아날로그디지털컨버터(120a)는 제2전원라인(VL2)과 연결될 수 있고 디지털아날로그컨버터(120b)는 데이터라인(DL)과 연결될 수 있다. 아날로그디지털컨버터(120a)와 디지털아날로그컨버터(120b)는 각각 하나의 제2전원라인(VL2)과 하나의 데이터라인(DL)에 연결되어 있는 것으로 도시되어 있지만 이에 한정되는 것은 아니다.
- [0094] 아날로그디지털컨버터(120a)는 제2전원라인(VL2)으로부터 전달되는 전압을 디지털신호로 변환할 수 있다. 아날로그디지털컨버터(120a)는 제2전원라인(VL2)으로부터 전달되는 전압에 대응하여 센싱데이터(Dsen)를 생성할 수 있다. 디지털아날로그컨버터(120b)는 타이밍컨트롤러(140)으로부터 영상신호(RGB)를 전달받아 데이터전압을 생성할 수 있다.
- [0096] 도 15는 본 발명의 실시예들에 의한 유기발광표시장치의 구동방법을 나타내는 순서도이다.
- [0097] 도 15를 참조하면, 유기발광표시장치(100)는 도 1에 도시되어 있는 것과 같이 표시패널(110)과, 제1메모리(142)와, 제1메모리(142)로부터 전달된 보정데이터를 저장하는 제2메모리(143)를 포함할 수 있다. 표시패널(110)은 복수의 화소를 포함할 수 있고 각 화소에 포함되어 있는 구동트랜지스터의 문턱전압과 전자기동도에 대응하여 영상신호를 보정하고 보정된 영상신호에 대응하여 영상이 표시되도록 할 수 있다. 또한, 유기발광표시장치(100)를 제조하는 과정에서 표시패널(110)을 구동시키면 표시패널(110)에 얼룩이 표시될 수 있다. 표시패널(110)에 표시되는 얼룩을 보상하기 위해 카메라로 표시패널(110)을 촬영하여 카메라보상데이터를 생성하고 영상신호가 카메라보상데이터에 대응하여 보상되도록 할 수 있다.
- [0098] 또한, 상기의 유기발광표시장치(100)는 다음과 같은 방법으로 구동될 수 있다. 유기발광표시장치(100)는 도 2에 도시되어 있는 것과 같이 로딩기간(TL), 디스플레이기간(TD), 보상기간(TC)으로 구분되어 동작할 수 있다.
- [0099] 로딩기간(TL)은 제1메모리(142)에 기록된 데이터를 제2메모리(143)에 기록하는 기간이고, 디스플레이기간(TD)는 제2메모리(143)에 기록된 데이터를 이용하여 영상신호를 보정하고 보정된 영상신호에 대응하여 영상이 표시패널(110)에 표시되는 기간이다. 디스플레이기간(TD)에서는 구동트랜지스터의 전자기동도를 센싱할 수 있다. 그리고, 보상기간(TC)은 표시패널(110)의 사용함에 따라 표시패널(110)의 문턱전압 등이 변경될 수 있고, 이러한 문턱전압의 변경에 대응하여 문턱전압데이터를 변경하여 제1메모리(142)에 기록하는 기간일 수 있다. 보상기간(TC)은 사용자가 유기발광표시장치를 사용하지 않는 기간에 포함될 수 있다. 하지만, 이에 한정되는 것은 아니

다. 보상기간(TC)에서 변경되어 기록된 문턱전압데이터는 다시 로딩기간(TL)이 시작되면 변경되어 기록된 문턱전압데이터는 제2메모리(143)에 기록될 수 있다. 보상기간(TC)에서는 보상프로세스가 수행될 수 있다.

[0100] 보상기간(TC)에서 보상프로세스는 다음과 같은 순서로 구동될 수 있다. 제1메모리(142) 또는 제2메모리(143)로부터 보정데이터 중 제1보정데이터를 읽을 수 있다.(S1500) 제1보정데이터는 표시패널(110)의 복수의 화소행 중 하나의 제1화소행에 대응하는 화소들에 설정된 문턱전압데이터일 수 있다. 또한, 제1보정데이터는 표시패널(110)의 복수의 행 중 하나의 행에 대응하는 제1화소들에 설정된 문턱전압데이터와 카메라보상데이터일 수 있다. 제1보정데이터는 문턱전압데이터와 카메라보상데이터가 합산된 데이터일 수 있다. 영상신호는 상기의 수학적 식 1에 대응하여 보정되는데, 제1보정데이터가 문턱전압데이터인 경우에는 카메라보상데이터를 읽어들이는 별도의 시간이 필요하다. 하지만, 제1보정데이터가 문턱전압데이터와 카메라보상데이터가 합산되어 저장되어 있는 경우 카메라보상데이터를 읽어들이는 별도의 시간이 소요되지 않아 로딩기간(TL)을 단축할 수 있다. 그리고, 제1보정데이터가 문턱전압데이터와 카메라보상데이터인 경우 제1메모리(142)는 문턱전압데이터가 별도로 더 기록되어 있을 수 있다.

[0101] 그리고, 표시패널(110)로부터 수신되는 센싱데이터 중 제1센싱데이터를 수신하고 제1메모리(142) 또는 제2메모리(143)로부터 보정데이터 중 제2보정데이터를 읽을 수 있다.(S1510) 즉, 제1보정데이터를 갱신하기 전에 제2보정데이터를 읽는 것이 시작될 수 있다. 제1센싱데이터는 표시패널(110)의 복수의 행 중 하나의 행에 대응하는 화소들로부터 전달되는 센싱데이터일 수 있다. 센싱데이터는 도 10에 도시되어 있는 화소회로에서 제2노드(N2)의 전압일 수 있다. 제2노드(N2)의 전압에 의해 화소들의 문턱전압을 센싱할 수 있다. 그리고, 제2보정데이터는 표시패널(110)의 복수의 행 중 다른 하나의 제2화소행에 대응하는 화소들에 설정된 문턱전압데이터일 수 있다. 또한, 제2보정데이터는 표시패널(110)의 복수의 행 중 다른 하나의 제2화소행에 대응하는 화소들에 설정된 문턱전압데이터와 카메라보상데이터일 수 있다.

[0102] 그리고, 제1센싱데이터에 대응하여 갱신된 보정데이터 중 갱신된 제1보정데이터를 생성하고 제1메모리(142)의 제2영역에 기록하고, 센싱데이터 중 제2센싱데이터를 수신할 수 있다.(S1520) 즉, 제1센싱데이터와 제1보정데이터를 이용하여 갱신된 제1보정데이터를 생성할 수 있다. 갱신된 제1보정데이터가 제1메모리(142)의 제2영역에 기록되면, 추후에 진행되는 로딩기간(TL)에서 제1메모리(142)의 제2영역에 기록된 갱신된 제1보정데이터를 제2메모리(143)에 기록할 수 있다. 또한, 제1보정데이터가 문턱전압데이터와 카메라보상데이터인 경우 제1메모리(142)의 별도의 영역에 저장된 문턱전압데이터를 이용하여 문턱전압데이터와 카메라보상데이터를 구분하고 문턱전압데이터를 제1센싱데이터에 대응하여 갱신하여 갱신된 문턱전압데이터를 생성할 수 있다. 그리고, 생성된 갱신된 문턱전압데이터를 제1메모리(142)에 저장함과 동시에 갱신된 문턱전압데이터와 카메라보상데이터를 합산하여 제1메모리(142)에 저장할 수 있다.

[0103] 그리고, 제2센싱데이터에 대응하여 갱신된 보정데이터 중 갱신된 제2보정데이터를 생성하고 제1메모리(142)의 제2영역에 기록하고, 제1메모리(142) 또는 제2메모리(143)로부터 제1보정데이터를 읽도록 함으로써 순차적으로 표시패널의 모든 행에 대응하는 문턱전압데이터를 갱신할 수 있다.

[0104]

[0105] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

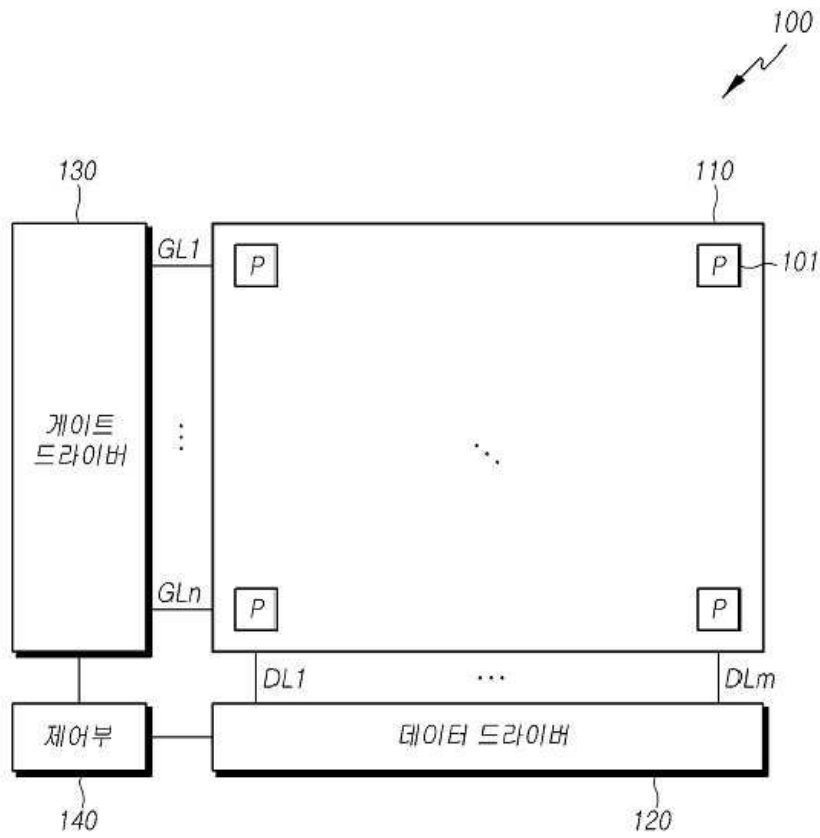
[0107] 100: 유기발광표시장치
101: 화소
110: 표시패널
120: 데이터드라이버

130: 게이트드라이버

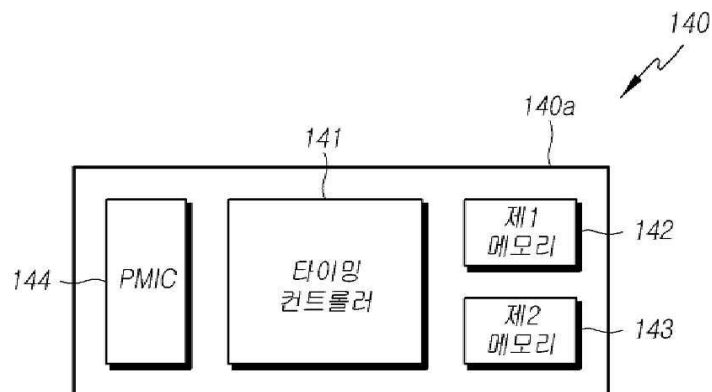
140: 제어부

도면

도면1a



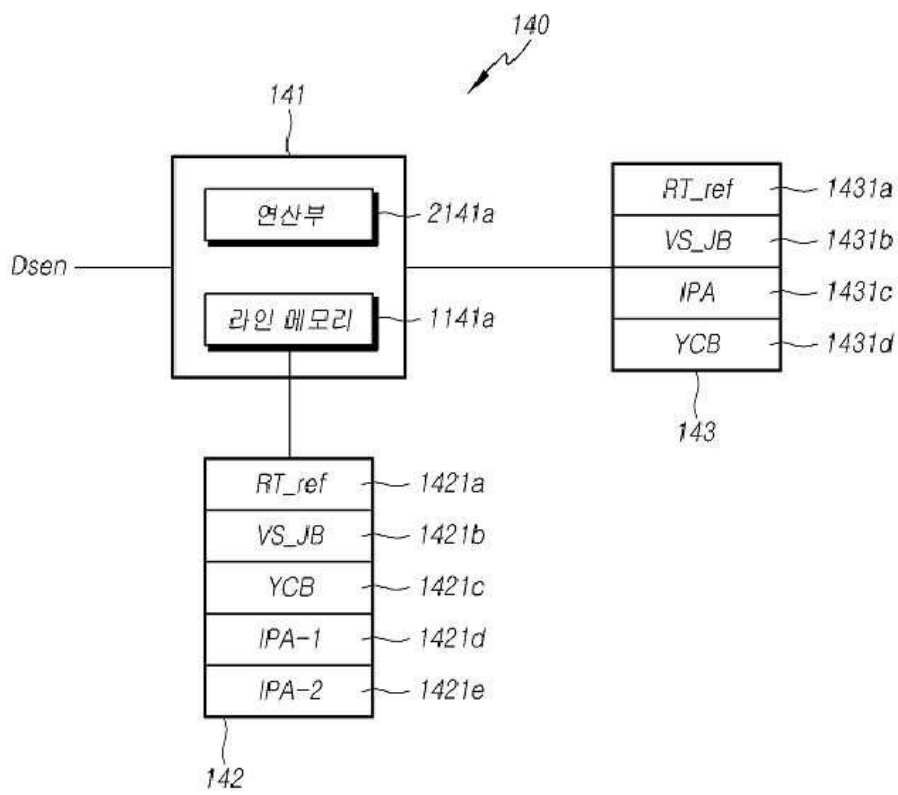
도면1b



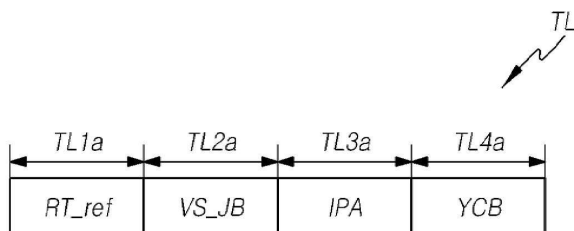
도면2



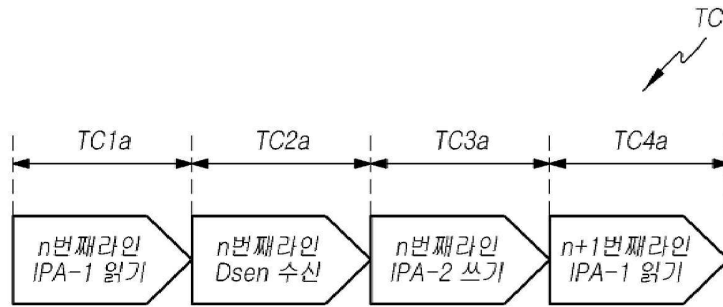
도면3



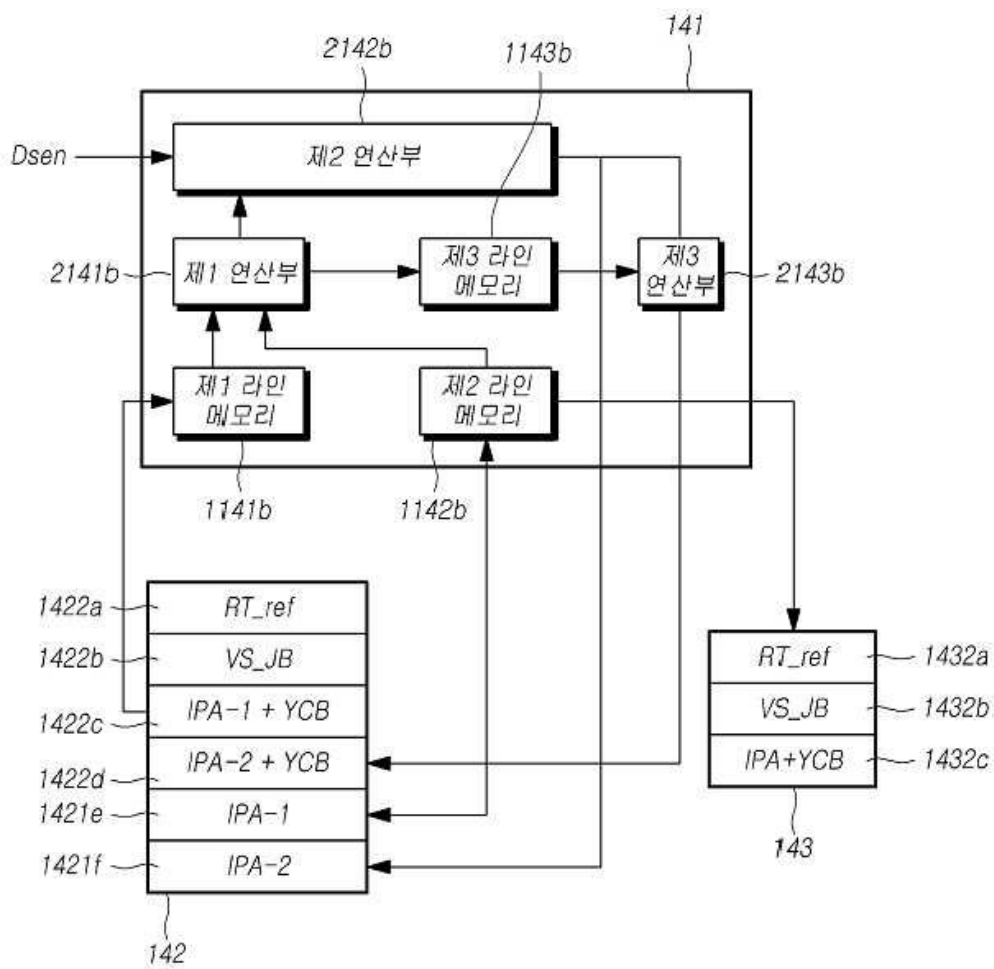
도면4



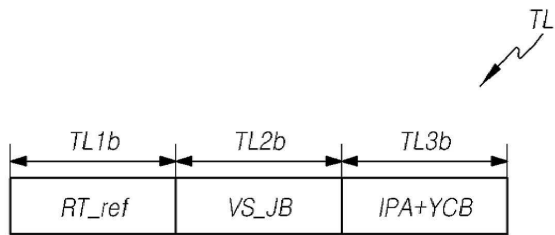
도면5



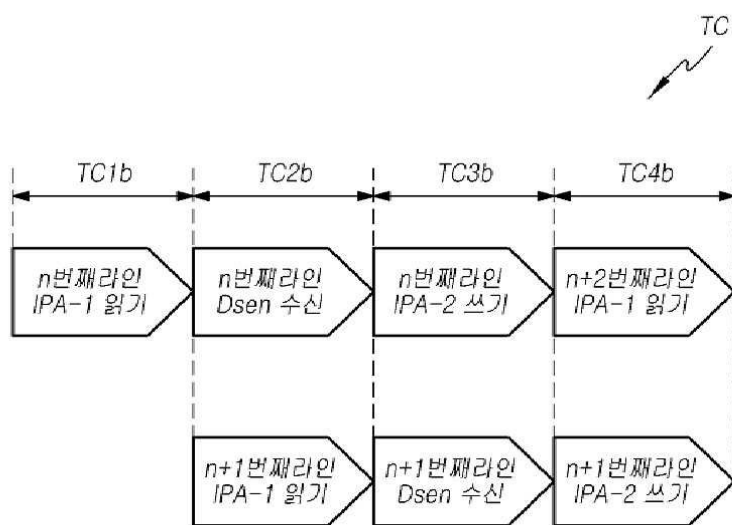
도면6



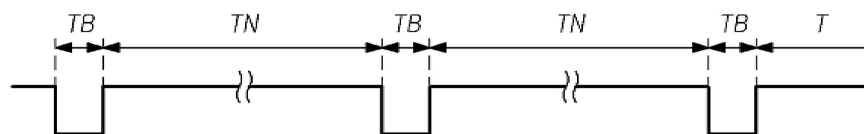
도면7



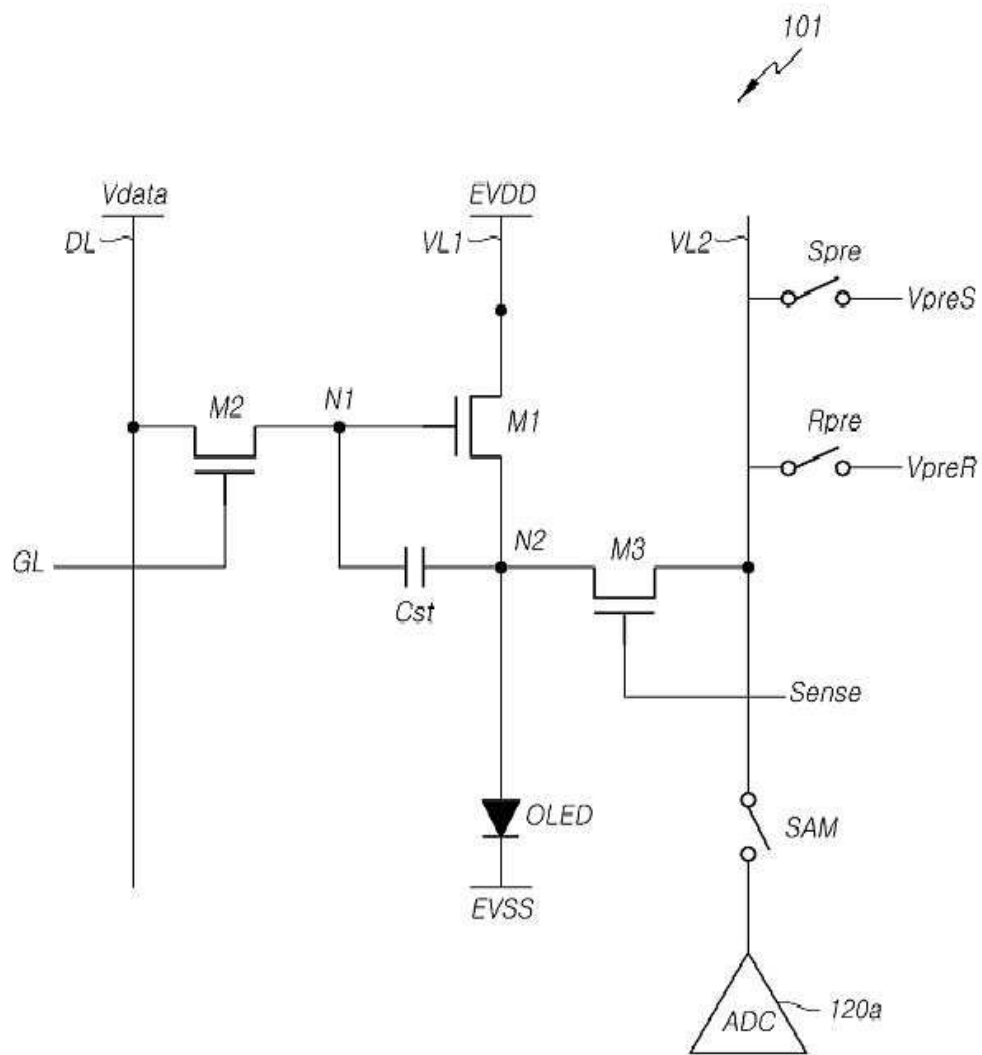
도면8



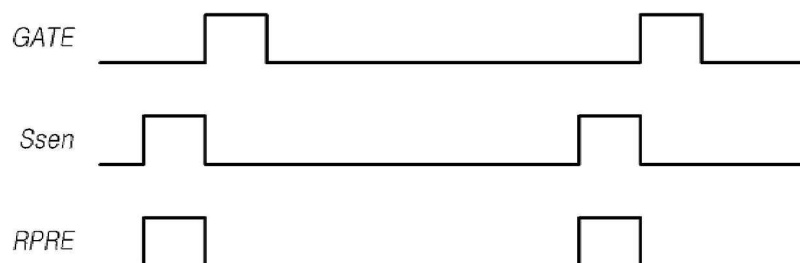
도면9



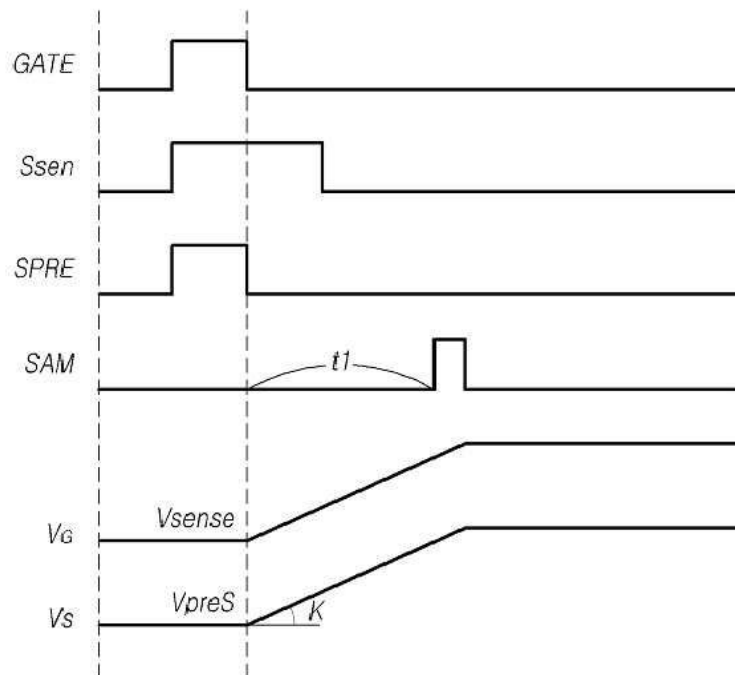
도면10



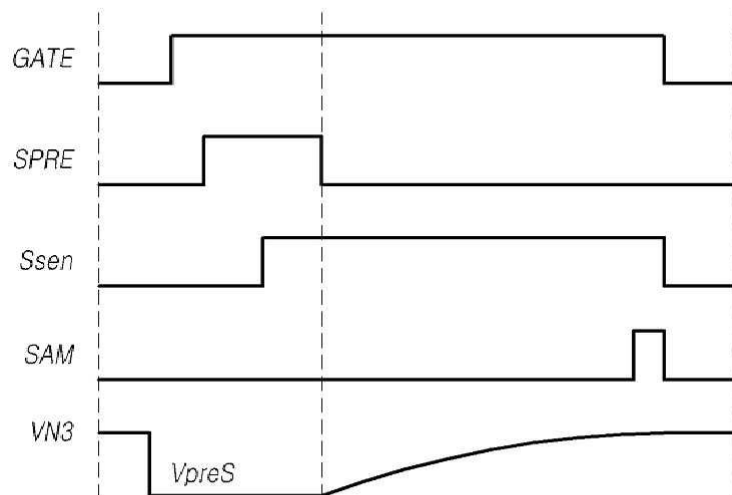
도면11



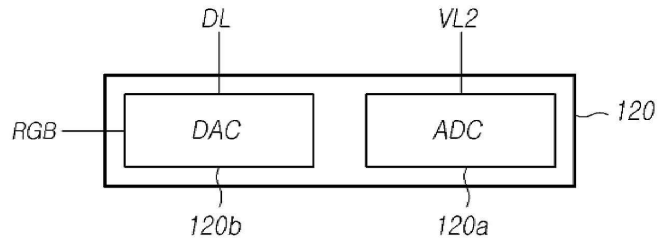
도면12



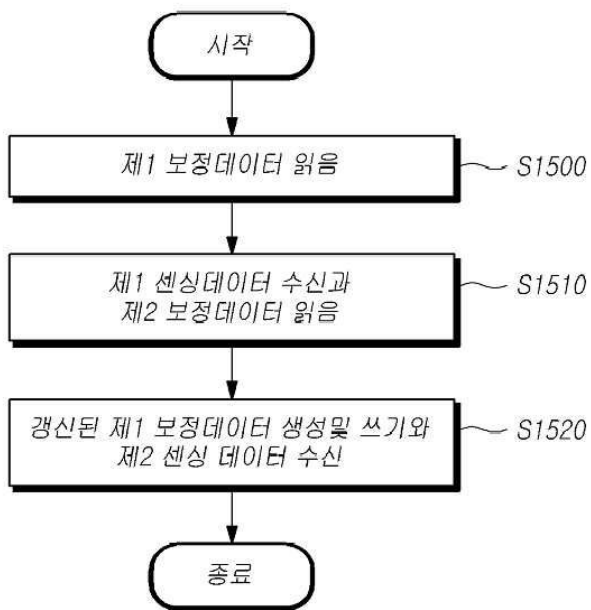
도면13



도면14



도면15



专利名称(译)	控制器，有机发光显示装置及其驱动方法		
公开(公告)号	KR1020200056004A	公开(公告)日	2020-05-22
申请号	KR1020180139794	申请日	2018-11-14
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	최진술 전원식 함종식		
发明人	최진술 전원식 함종식		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2320/0257 G09G2320/043 G09G2320/048 G09G2330/021		
外部链接	Espacenet		

摘要(译)

本发明的实施例被划分为多个区域，并且在多个区域中的第一区域中记录校正数据的第一存储器和在多个区域中的第二区域中记录校正数据的更新的校正数据被记录。接收记录在其中记录有更新的校正数据的第一存储器或第二存储器中的校正数据和感测数据，响应于该感测数据生成更新的校正数据并更新第一存储器的第二区域。它可以包括执行用于记录校正数据的补偿处理的定时控制器。

