



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0053220  
(43) 공개일자 2018년05월21일

(51) 국제특허분류(Int. Cl.)  
*H01L 27/32* (2006.01)  
(52) CPC특허분류  
*H01L 27/3246* (2013.01)  
*H01L 27/3258* (2013.01)  
(21) 출원번호 10-2017-0125401  
(22) 출원일자 2017년09월27일  
심사청구일자 없음  
(30) 우선권주장  
1020160150543 2016년11월11일 대한민국(KR)

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
이상빈  
경기도 파주시 월롱면 엘지로 245  
최정목  
경기도 파주시 월롱면 엘지로 245  
(74) 대리인  
특허법인네이트

전체 청구항 수 : 총 20 항

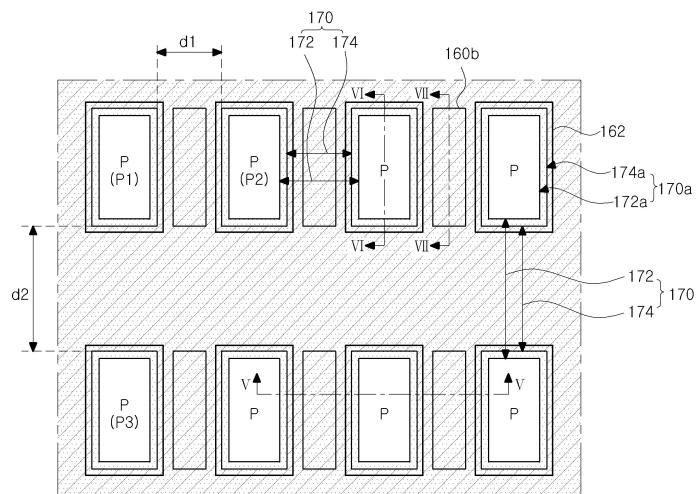
(54) 발명의 명칭 전계발광 표시장치 및 그 제조방법

### (57) 요 약

본 발명은 전계발광 표시장치에 관한 것으로, 본 발명의 전계발광 표시장치는, 장축과 단축을 가지며, 장축 방향으로의 거리보다 단축 방향으로의 거리보다 긴 다수의 화소영역이 정의된 기판과, 기판 상의 보호막과, 보호막 상의 각 화소영역에 위치하는 제1 전극과, 제1 전극의 가장자리를 덮으며 인접한 화소영역 사이의 뱅크와, 뱅크 내의 제1 전극 상부의 발광층과, 발광층 상부의 제2 전극을 포함하고, 보호막은 단축 방향으로 인접한 화소영역 사이에 흄을 가지며, 제1 전극의 상면으로부터 단축 방향으로 인접한 화소영역 사이의 뱅크의 제1 높이는, 제1 전극의 상면으로부터 장축 방향으로 인접한 화소영역 사이의 뱅크의 제2 높이보다 낮다.

이에 따라, 화소영역의 장축과 단축 방향에 대해 뱅크의 높이를 다르게 하여, 용액 공정을 통해 균일한 두께의 발광층을 형성함으로써, 화질을 향상시킬 수 있다.

**대 표 도** - 도4



(52) CPC특허분류

*H01L 27/3283* (2013.01)

*H01L 2251/105* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

제 1 화소 영역, 상기 제 1 화소영역에 제 1 및 제 2 방향을 따라 각각 인접하는 제 2 및 제 3 화소영역이 정의된 기판과;

상기 기판 상부에 위치하고 상기 제 1 및 제 2 화소영역 사이에 홈을 포함하는 절연층과;

상기 절연층 상에 위치하고 상기 제 1 내지 제 3 화소영역 각각에 대응하는 제 1 전극과;

상기 제 1 전극의 가장자리를 덮고 상기 제 1 및 제 2 화소영역 사이와 상기 제 1 및 제 3 화소영역 사이에 위치하는 뱅크와;

상기 제 1 전극 상의 발광층과;

상기 발광층 상의 제 2 전극을 포함하고,

상기 제 1 화소영역과 제 2 화소영역 사이에 위치하는 상기 뱅크는 상기 제 1 전극으로부터 제 1 높이를 갖고, 상기 제 1 화소영역과 제 3 화소영역 사이에 위치하는 상기 뱅크는 상기 제 1 전극으로부터 상기 제 1 높이보다 작은 제 2 높이를 갖는 전계발광 표시장치.

#### 청구항 2

제 1 화소 영역, 상기 제 1 화소영역에 제 1 및 제 2 방향을 따라 각각 인접하는 제 2 및 제 3 화소영역이 정의된 기판과;

상기 제 1 내지 제 3 화소영역 각각에 대응하는 제 1 전극과;

상기 제 1 전극의 가장자리를 덮고 상기 제 1 및 제 2 화소영역 사이와 상기 제 1 및 제 3 화소영역 사이에 위치하는 뱅크와;

상기 제 1 전극 상의 발광층과;

상기 발광층 상의 제 2 전극을 포함하고,

상기 제 1 화소영역과 상기 제 2 화소영역 사이에서 상기 뱅크의 저면은 상기 제 1 전극의 저면보다 낮게 위치하는 전계발광 표시장치.

#### 청구항 3

제2항에 있어서,

상기 제 1 전극과 상기 뱅크 하부에 위치하고 상기 제 1 및 제 2 화소영역 사이에 홈을 포함하는 절연층을 더 포함하는 전계발광 표시장치.

#### 청구항 4

제2항에 있어서,

상기 제 1 화소영역과 제 2 화소영역 사이에 위치하는 상기 뱅크는 상기 제 1 전극으로부터 제 1 높이를 갖고, 상기 제 1 화소영역과 제 3 화소영역 사이에 위치하는 상기 뱅크는 상기 제 1 전극으로부터 상기 제 1 높이보다 작은 제 2 높이를 갖는 전계발광 표시장치.

## 청구항 5

제2항에 있어서,

상기 제 1 전극과 상기 뱅크 하부에 위치하고 상기 제 1 및 제 3 화소영역 사이에 돌출부를 포함하는 절연층을 더 포함하는 전계발광 표시장치.

## 청구항 6

제1항 또는 제3항에 있어서,

상기 홈은 상기 뱅크에 의해 완전히 채워지는 전계발광 표시장치.

## 청구항 7

제1항 또는 제3항에 있어서,

상기 홈은 상기 절연층의 두께보다 작은 깊이를 갖는 전계발광 표시장치.

## 청구항 8

제1항 또는 제2항에 있어서,

상기 제 1 화소영역과 상기 제 2 화소영역 사이의 제 1 거리는 상기 제 1 화소영역과 상기 제 3 화소영역 사이의 제 2 거리보다 작은 전계발광 표시장치.

## 청구항 9

제1항 또는 제2항에 있어서,

상기 제 1 내지 제 3 화소영역 각각은 장축과 단축을 갖고, 상기 단축과 상기 장축은 상기 제 1 및 제 2 방향 각각과 평행한 전계발광 표시장치.

## 청구항 10

제1항 또는 제3항에 있어서,

상기 홈은 상기 제 1 내지 제 3 화소영역 각각과 동일한 평면 형상을 갖는 전계발광 표시장치.

## 청구항 11

제1항 또는 제3항에 있어서,

상기 제 1 내지 제 3 화소영역 각각은 장축과 단축을 갖는 긴 원 형상을 갖고, 상기 홈은 중앙부와 상기 중앙부의 모서리에 위치하는 돌출부를 포함하는 전계발광 표시장치.

## 청구항 12

제1항 또는 제3항에 있어서,

상기 흄은 중앙의 깊이가 상기 제 2 방향의 가장자리의 깊이보다 큰 전계발광 표시장치.

### 청구항 13

제1항 또는 제3항에 있어서,

상기 흄은 중앙의 깊이가 상기 제 2 방향의 가장자리의 깊이보다 작은 전계발광 표시장치.

### 청구항 14

제1항 또는 제2항에 있어서,

상기 뱅크는 상기 제 1 및 제 2 화소영역 사이 영역과 상기 제 1 및 제 3 화소영역 사이 영역에서 동일한 두께를 갖는 전계발광 표시장치.

### 청구항 15

제1항 또는 제3항에 있어서,

상기 흄의 끝은 상기 제 1 전극의 끝과 일치하는 전계발광 표시장치.

### 청구항 16

제15항에 있어서,

상기 흄의 폭은 상기 제 1 및 제 2 화소영역에 위치하는 상기 제 1 전극 사이 거리와 동일한 전계발광 표시장치.

### 청구항 17

제 1 화소 영역, 상기 제 1 화소영역에 제 1 및 제 2 방향을 따라 각각 인접하는 제 2 및 제 3 화소영역이 정의된 기판 상부에 절연층을 형성하는 단계와;

상기 제 1 내지 제 3 화소영역 각각에 대응하여 상기 절연층 상에 제 1 전극을 형성하는 단계와;

상기 절연층의 일부를 식각하여 상기 제 1 및 제 2 화소영역 사이에 흄을 형성하는 단계와;

상기 제 1 전극의 가장자리를 덮고 상기 제 1 및 제 2 화소영역 사이와 상기 제 1 및 제 3 화소영역 사이에 위치하는 뱅크를 형성하는 단계와;

상기 제 1 전극 상에 발광층을 형성하는 단계와;

상기 발광층 상에 제 2 전극을 형성하는 단계를 포함하고,

상기 제 1 화소영역과 제 2 화소영역 사이에 위치하는 상기 뱅크는 상기 제 1 전극으로부터 제 1 높이를 갖고, 상기 제 1 화소영역과 제 3 화소영역 사이에 위치하는 상기 뱅크는 상기 제 1 전극으로부터 상기 제 1 높이보다 작은 제 2 높이를 갖는 전계발광 표시장치의 제조 방법.

### 청구항 18

제17항에 있어서,

상기 절연층을 식각하는 단계는 상기 제 1 전극을 식각 마스크로 이용하는 전계발광 표시장치의 제조 방법.

### 청구항 19

제18항에 있어서,

상기 흄의 끝은 상기 제 1 전극의 끝과 일치하는 전계발광 표시장치의 제조 방법.

### 청구항 20

제19항에 있어서,

상기 흄의 폭은 상기 제 1 및 제 2 화소영역에 위치하는 상기 제 1 전극 사이 거리와 동일한 전계발광 표시장치의 제조 방법.

## 발명의 설명

### 기술 분야

[0001] 본 발명은 전계발광 표시장치에 관한 것으로, 특히 균일한 휘도를 제공할 수 있는 대면적, 고해상도 전계발광 표시장치 및 그 제조방법에 관한 것이다.

## 배경 기술

[0003] 최근, 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판표시장치(flat panel display)가 널리 개발되어 다양한 분야에 적용되고 있다.

[0004] 평판표시장치 중에서, 유기발광다이오드 표시장치(organic light emitting diode display device: OLED display device)라고도 불리는 전계발광 표시장치(electroluminescent display device)는, 전자 주입 전극인 음극과 정공 주입 전극인 양극 사이에 형성된 발광층에 전하를 주입하여 전자와 정공이 액시톤(exciton)을 형성한 후, 이 액시톤이 발광 재결합(radiative recombination) 함으로써 빛을 내는 소자이다. 이러한 전계발광 표시장치는 플라스틱과 같은 유연한 기판(flexible substrate) 위에도 형성할 수 있을 뿐 아니라, 자체 발광형이기 때문에 대조비(contrast ratio)가 크며, 응답시간이 수 마이크로초( $\mu\text{s}$ ) 정도이므로 동화상 구현이 쉽고, 시야각의 제한이 없으며 저온에서도 안정적이고, 직류 5V 내지 15V의 비교적 낮은 전압으로 구동이 가능하므로 구동회로의 제작 및 설계가 용이한 장점을 가진다.

[0005] 도 1은 일반적인 전계발광 표시장치의 구조를 밴드 다이어그램으로 표시한 도면이다.

[0006] 도 1에 도시한 바와 같이, 전계발광 표시장치는 양극인 애노드(anode)(1)와 음극인 캐소드(cathode)(7) 사이에 발광물질층(light emitting material layer)(4)이 위치한다. 애노드(1)로부터의 정공과 캐소드(7)로부터의 전자를 발광물질층(4)으로 주입하기 위해, 애노드(1)와 발광물질층(4) 사이 및 캐소드(7)와 발광물질층(4) 사이에는 각각 정공 수송층(hole transporting layer: HTL)(3)과 전자 수송층(electron transporting layer: ETL)(5)이 위치한다. 이때, 정공과 전자를 좀더 효율적으로 주입하기 위해 애노드(1)와 정공 수송층(3) 사이에는 정공 주입층(hole injecting layer: HIL)(2)을, 전자 수송층(5)과 캐소드(7) 사이에는 전자 주입층(electron injecting layer: EIL)(6)을 더 포함한다.

[0007] 이러한 구조를 가지는 전계발광 표시장치에서, 애노드(1)로부터 정공 주입층(2)과 정공 수송층(3)을 통해 발광물질층(4)으로 주입된 정공(+)과, 캐소드(7)로부터 전자 주입층(6) 및 전자 수송층(5)을 통해 발광물질층(4)으로 주입된 전자(-)가 결합하여 액시톤(8)을 형성하게 되고, 이 액시톤(8)으로부터 발광물질층(4)의 밴드 갭에 해당하는 색상의 빛을 발하게 된다.

[0008] 이러한 전계발광 표시장치의 발광물질층(4)과 정공 주입층(2), 정공 수송층(3), 전자 수송층(5), 전자 주입층(6)은 미세금속마스크(fine metal mask)를 이용하여 유기발광물질을 선택적으로 증착하는 진공 열 증착(vacuum thermal evaporation)법에 의해 형성된다.

- [0009] 그런데, 이러한 증착 공정은 마스크 구비 등에 의해 제조 비용을 증가시키며, 마스크의 제작 편차, 처짐, 쉐도우 효과(shadow effect) 등에 의해 대면적 및 고해상도 표시장치에 적용하기 어려운 문제가 있다.
- [0010] 이를 해결하기 위해, 용액 공정(solution process)에 의해 발광물질층을 형성하는 방법이 제안되었다. 용액 공정에서는, 화소영역을 둘러싸는 뱅크를 형성하고, 분사장치의 노즐(nozzle)을 일정 방향으로 스캔함으로써 뱅크 내의 화소영역에 발광물질을 포함하는 용액을 적하(drop)한 후, 이를 건조하여 발광물질층을 형성한다.
- [0011] 그런데, 이러한 용액 공정에 의해 발광물질층을 형성하는 방법에서는, 용액의 건조 과정에서 용매의 증발이 균일하게 이루어지지 않아, 화소영역 내에 형성된 발광물질층은 불균일한 두께를 갖게 된다. 즉, 발광물질층은 일측의 두께가 타측의 두께에 비해 급격히 두꺼워지는 비대칭 U자 모양을 가지거나, 또는 중앙의 두께가 가장자리에 비해 두꺼워지는 W자 모양을 가질 수 있다.
- [0012] 이러한 불균일한 두께의 발광물질층을 포함하는 발광다이오드는 발광이 균일하지 않으며, 이에 따라, 전계발광 표시장치의 휘도가 불균일하게 되어 화질이 저하된다.

## 발명의 내용

### 해결하려는 과제

- [0014] 본 발명은 증착 공정에 의한 전계발광 표시장치의 제조 비용 증가와 면적 및 해상도 제약 문제를 해결하고자 한다.
- [0015] 또한, 본 발명은 전계발광 표시장치의 휘도 균일도 문제를 해결하고자 한다.

### 과제의 해결 수단

- [0017] 상기의 목적을 달성하기 위하여, 본 발명에 따른 전계발광 표시장치는, 제 1 화소 영역, 상기 제 1 화소영역에 제 1 및 제 2 방향을 따라 각각 인접하는 제 2 및 제 3 화소영역이 정의된 기판과; 상기 기판 상부에 위치하고 상기 제 1 및 제 2 화소영역 사이에 홈을 포함하는 절연층과; 상기 절연층 상에 위치하고 상기 제 1 내지 제 3 화소영역 각각에 대응하는 제 1 전극과; 상기 제 1 전극의 가장자리를 덮고 상기 제 1 및 제 2 화소영역 사이와 상기 제 1 및 제 3 화소영역 사이에 위치하는 뱅크와; 상기 제 1 전극 상의 발광층과; 상기 발광층 상의 제 2 전극을 포함하고, 상기 제 1 화소영역과 제 2 화소영역 사이에 위치하는 상기 뱅크는 상기 제 1 전극으로부터 제 1 높이를 갖고, 상기 제 1 화소영역과 제 3 화소영역 사이에 위치하는 상기 뱅크는 상기 제 1 전극으로부터 상기 제 1 높이보다 작은 제 2 높이를 갖는다.
- [0018] 또한, 본 발명의 전계발광 표시장치는, 제 1 화소 영역, 상기 제 1 화소영역에 제 1 및 제 2 방향을 따라 각각 인접하는 제 2 및 제 3 화소영역이 정의된 기판과; 상기 제 1 내지 제 3 화소영역 각각에 대응하는 제 1 전극과; 상기 제 1 전극의 가장자리를 덮고 상기 제 1 및 제 2 화소영역 사이와 상기 제 1 및 제 3 화소영역 사이에 위치하는 뱅크와; 상기 제 1 전극 상의 발광층과; 상기 발광층 상의 제 2 전극을 포함하고, 상기 제 1 화소영역과 상기 제 2 화소영역 사이에서 상기 뱅크의 저면은 상기 제 1 전극의 저면보다 낮게 위치한다.
- [0019] 또한, 본 발명의 전계발광 표시장치의 제조 방법은, 제 1 화소 영역, 상기 제 1 화소영역에 제 1 및 제 2 방향을 따라 각각 인접하는 제 2 및 제 3 화소영역이 정의된 기판 상부에 절연층을 형성하는 단계와; 상기 제 1 내지 제 3 화소영역 각각에 대응하여 상기 절연층 상에 제 1 전극을 형성하는 단계와; 상기 절연층의 일부를 식각하여 상기 제 1 및 제 2 화소영역 사이에 홈을 형성하는 단계와; 상기 제 1 전극의 가장자리를 덮고 상기 제 1 및 제 2 화소영역 사이와 상기 제 1 및 제 3 화소영역 사이에 위치하는 뱅크를 형성하는 단계와; 상기 제 1 전극 상에 발광층을 형성하는 단계와; 상기 발광층 상에 제 2 전극을 형성하는 단계를 포함하고, 상기 제 1 화소영역과 제 2 화소영역 사이에 위치하는 상기 뱅크는 상기 제 1 전극으로부터 제 1 높이를 갖고, 상기 제 1 화소영역과 제 3 화소영역 사이에 위치하는 상기 뱅크는 상기 제 1 전극으로부터 상기 제 1 높이보다 작은 제 2 높이를 갖는다.

## 발명의 효과

- [0021] 본 발명에서는, 발광다이오드의 발광층을 용액 공정으로 형성함으로써, 제조 비용이 절감되고 대면적 및 고해상도의 전계발광 표시장치를 제공할 수 있다.
- [0022] 또한, 화소영역의 장축과 단축 방향에 대해 뱅크의 높이를 다르게 하여, 균일한 두께의 발광층을 형성함으로써, 화질을 향상시킬 수 있다.
- [0023] 또한, 불균일한 두께의 발광층에 의해 야기되는 소비전력 상승 및 수명 저하를 방지할 수 있다.

### 도면의 간단한 설명

- [0025] 도 1은 일반적인 전계발광 표시장치의 구조를 밴드 다이어그램으로 표시한 도면이다.
- 도 2는 본 발명의 실시예에 따른 전계발광 표시장치의 하나의 화소영역을 나타내는 회로도이다.
- 도 3은 본 발명의 실시예에 따른 전계발광 표시장치의 단면도이다.
- 도 4는 본 발명의 제1 실시예에 따른 전계발광 표시장치의 개략적인 평면도이다.
- 도 5는 도 4의 V-V선에 대응하는 본 발명의 제1 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.
- 도 6은 도 4의 VI-VI선에 대응하는 본 발명의 제1 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.
- 도 7은 도 4의 VII-VII선에 대응하는 본 발명의 제1 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.
- 도 8은 본 발명의 제1 실시예에 따른 다른 예의 전계발광 표시장치의 개략적인 평면도이다.
- 도 9는 본 발명의 제2 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.
- 도 10은 본 발명의 제3 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.
- 도 11은 본 발명의 제4 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.
- 도 12는 본 발명의 제5 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.
- 도 13a 내지 도 13c는 본 발명의 제5 실시예에 따른 전계발광 표시장치의 일부에 대한 제조 공정을 보여주는 개략적인 단면도이다.
- 도 14는 본 발명의 제6 실시예에 따른 전계발광 표시장치의 개략적인 평면도이다.
- 도 15는 도 14의 XV-XV선에 대응하는 본 발명의 제6 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.
- 도 16은 도 14의 XVI-XVI선에 대응하는 본 발명의 제6 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.

### 발명을 실시하기 위한 구체적인 내용

- [0026] 본 발명은, 제 1 화소 영역, 상기 제 1 화소영역에 제 1 및 제 2 방향을 따라 각각 인접하는 제 2 및 제 3 화소 영역이 정의된 기판과; 상기 기판 상부에 위치하고 상기 제 1 및 제 2 화소영역 사이에 홈을 포함하는 절연층과; 상기 절연층 상에 위치하고 상기 제 1 내지 제 3 화소영역 각각에 대응하는 제 1 전극과; 상기 제 1 전극의 가장자리를 덮고 상기 제 1 및 제 2 화소영역 사이와 상기 제 1 및 제 3 화소영역 사이에 위치하는 뱅크 와; 상기 제 1 전극 상의 발광층과; 상기 발광층 상의 제 2 전극을 포함하고, 상기 제 1 화소영역과 제 2 화소 영역 사이에 위치하는 상기 뱅크는 상기 제 1 전극으로부터 제 1 높이를 갖고, 상기 제 1 화소영역과 제 3 화소 영역 사이에 위치하는 상기 뱅크는 상기 제 1 전극으로부터 상기 제 1 높이보다 작은 제 2 높이를 갖는 전계발광 표시장치를 제공한다.

- [0028] 다른 관점에서, 본 발명은, 제 1 화소 영역, 상기 제 1 화소영역에 제 1 및 제 2 방향을 따라 각각 인접하는 제 2 및 제 3 화소영역이 정의된 기판과; 상기 제 1 내지 제 3 화소영역 각각에 대응하는 제 1 전극과; 상기 제 1 전극의 가장자리를 덮고 상기 제 1 및 제 2 화소영역 사이와 상기 제 1 및 제 3 화소영역 사이에 위치하는 뱅크 와; 상기 제 1 전극 상의 발광층과; 상기 발광층 상의 제 2 전극을 포함하고, 상기 제 1 화소영역과 상기 제 2 화소영역 사이에서 상기 뱅크의 저면은 상기 제 1 전극의 저면보다 낮게 위치하는 전계발광 표시장치를 제공한

다.

[0029] 상기 제 1 전극과 상기 뱅크 하부에 위치하고 상기 제 1 및 제 2 화소영역 사이에 홈을 포함하는 절연층을 더 포함한다.

[0030] 상기 제 1 화소영역과 제 2 화소영역 사이에 위치하는 상기 뱅크는 상기 제 1 전극으로부터 제 1 높이를 갖고, 상기 제 1 화소영역과 제 3 화소영역 사이에 위치하는 상기 뱅크는 상기 제 1 전극으로부터 상기 제 1 높이보다 작은 제 2 높이를 갖는다.

[0031] 상기 제 1 전극과 상기 뱅크 하부에 위치하고 상기 제 1 및 제 3 화소영역 사이에 돌출부를 포함하는 절연층을 더 포함한다.

[0032] 상기 홈은 상기 뱅크에 의해 완전히 채워진다.

[0033] 상기 홈은 상기 절연층의 두께보다 작은 깊이를 갖는다.

[0034] 상기 제 1 화소영역과 상기 제 2 화소영역 사이의 제 1 거리는 상기 제 1 화소영역과 상기 제 3 화소영역 사이의 제 2 거리보다 작다.

[0035] 상기 제 1 내지 제 3 화소영역 각각은 장축과 단축을 갖고, 상기 단축과 상기 장축은 상기 제 1 및 제 2 방향 각각과 평행하다.

[0036] 상기 홈은 상기 제 1 내지 제 3 화소영역 각각과 동일한 평면 형상을 갖는다.

[0037] 상기 제 1 내지 제 3 화소영역 각각은 장축과 단축을 갖는 긴 원 형상을 갖고, 상기 홈은 중앙부와 상기 중앙부의 모서리에 위치하는 돌출부를 포함한다.

[0038] 상기 홈은 중앙의 깊이가 상기 제 2 방향의 가장자리의 깊이보다 크다.

[0039] 상기 홈은 중앙의 깊이가 상기 제 2 방향의 가장자리의 깊이보다 작다.

[0040] 상기 뱅크는 상기 제 1 및 제 2 화소영역 사이 영역과 상기 제 1 및 제 3 화소영역 사이 영역에서 동일한 두께를 갖는다.

[0041] 상기 홈의 끝은 상기 제 1 전극의 끝과 일치한다.

[0042] 상기 홈의 폭은 상기 제 1 및 제 2 화소영역에 위치하는 상기 제 1 전극 사이 거리와 동일하다.

[0043] 또 다른 관점에서, 본 발명은, 제 1 화소 영역, 상기 제 1 화소영역에 제 1 및 제 2 방향을 따라 각각 인접하는 제 2 및 제 3 화소영역이 정의된 기판 상부에 절연층을 형성하는 단계와; 상기 제 1 내지 제 3 화소영역 각각에 대응하여 상기 절연층 상에 제 1 전극을 형성하는 단계와; 상기 절연층의 일부를 식각하여 상기 제 1 및 제 2 화소영역 사이에 홈을 형성하는 단계와; 상기 제 1 전극의 가장자리를 덮고 상기 제 1 및 제 2 화소영역 사이와 상기 제 1 및 제 3 화소영역 사이에 위치하는 뱅크를 형성하는 단계와; 상기 제 1 전극 상에 발광층을 형성하는 단계와; 상기 발광층 상에 제 2 전극을 형성하는 단계를 포함하고, 상기 제 1 화소영역과 제 2 화소영역 사이에 위치하는 상기 뱅크는 상기 제 1 전극으로부터 제 1 높이를 갖고, 상기 제 1 화소영역과 제 3 화소영역 사이에 위치하는 상기 뱅크는 상기 제 1 전극으로부터 상기 제 1 높이보다 작은 제 2 높이를 갖는 전계발광 표시장치의 제조 방법을 제공한다.

[0044] 상기 절연층을 식각하는 단계는 상기 제 1 전극을 식각 마스크로 이용한다.

[0045] 상기 홈의 끝은 상기 제 1 전극의 끝과 일치한다.

[0046] 상기 홈의 폭은 상기 제 1 및 제 2 화소영역에 위치하는 상기 제 1 전극 사이 거리와 동일하다.

[0048] 이하, 도면을 참조하여 본 발명의 실시예에 따른 전계발광 표시장치에 대하여 상세히 설명한다.

[0049] 도 2는 본 발명의 실시예에 따른 전계발광 표시장치의 하나의 화소영역을 나타내는 회로도이다.

[0050] 도 2에 도시한 바와 같이, 본 발명의 실시예에 따른 전계발광 표시장치는 서로 교차하여 화소영역(P)을 정의하는 게이트 배선(GL)과 데이터 배선(DL)을 포함하고, 각각의 화소영역(P)에는 스위칭 박막트랜지스터(Ts)와 구동 박막트랜지스터(Td), 스토리지 커패시터(Cst), 그리고 발광다이오드(D)가 형성된다.

- [0051] 보다 상세하게, 스위칭 박막트랜지스터(Ts)의 게이트 전극은 게이트 배선(GL)에 연결되고 소스 전극은 데이터 배선(DL)에 연결된다. 구동 박막트랜지스터(Td)의 게이트 전극은 스위칭 박막트랜지스터(Ts)의 드레인 전극에 연결되고, 소스 전극은 고전위 전압(VDD)에 연결된다. 발광다이오드(D)의 애노드(anode)는 구동 박막트랜지스터(Td)의 드레인 전극에 연결되고, 캐소드(cathode)는 저전위 전압(VSS)에 연결된다. 스토리지 커페시터(Cst)는 구동 박막트랜지스터(Td)의 게이트 전극과 드레인 전극에 연결된다.
- [0052] 이러한 전계발광 표시장치의 영상표시 동작을 살펴보면, 게이트 배선(GL)을 통해 인가된 게이트 신호에 따라 스위칭 박막트랜지스터(Ts)가 턴-온(turn-on) 되고, 이때, 데이터 배선(DL)으로 인가된 데이터 신호가 스위칭 박막트랜지스터(Ts)를 통해 구동 박막트랜지스터(Td)의 게이트 전극과 스토리지 커페시터(Cst)의 일 전극에 인가된다.
- [0053] 구동 박막트랜지스터(Td)는 데이터 신호에 따라 턴-온 되어 발광다이오드(D)를 흐르는 전류를 제어하여 영상을 표시한다. 전계발광(D)은 구동 박막트랜지스터(Td)를 통하여 전달되는 고전위 전압(VDD)의 전류에 의하여 발광한다.
- [0054] 즉, 발광다이오드(D)를 흐르는 전류의 양은 데이터 신호의 크기에 비례하고, 발광다이오드(D)가 방출하는 빛의 세기는 발광다이오드(D)를 흐르는 전류의 양에 비례하므로, 화소영역(P)은 데이터 신호의 크기에 따라 상이한 계조를 표시하고, 그 결과 전계발광 표시장치는 영상을 표시한다.
- [0055] 스토리지 커페시터(Cst)는 데이터 신호에 대응되는 전하를 일 프레임(frame) 동안 유지하여 발광다이오드(D)를 흐르는 전류의 양을 일정하게 하고 발광다이오드(D)가 표시하는 계조를 일정하게 유지시키는 역할을 한다.
- [0057] 도 3은 본 발명의 실시예에 따른 전계발광 표시장치의 단면도로, 하나의 화소영역을 도시한다.
- [0058] 도 3에 도시한 바와 같이, 절연 기판(110) 상부에 패터닝된 반도체층(122)이 형성된다. 기판(110)은 유리 기판이나 폴리이미드와 같은 폴리머로 이루어진 플렉서블 기판일 수 있다.
- [0059] 반도체층(122)은 산화물 반도체 물질로 이루어질 수 있는데, 이 경우 반도체층(122) 하부에는 차광패턴(도시하지 않음)과 베퍼층(도시하지 않음)이 형성될 수 있으며, 차광패턴은 반도체층(122)으로 입사되는 빛을 차단하여 반도체층(122)이 빛에 의해 열화되는 것을 방지한다. 베퍼층은 산화 실리콘 또는 질화 실리콘과 같은 무기 절연 물질로 이루어질 수 있다. 이와 달리, 반도체층(122)은 다결정 실리콘으로 이루어질 수도 있으며, 이 경우 기판(110)과 반도체층(122) 사이에는 베퍼층(도시하지 않음)이 형성될 수 있다. 또한, 다결정 실리콘으로 이루어진 반도체층(122)의 양 가장자리에는 불순물이 도핑되어 있을 수 있다.
- [0060] 반도체층(122) 상부에는 절연물질로 이루어진 게이트 절연막(130)이 실질적으로 기판(110) 전면에 형성된다. 게이트 절연막(130)은 산화 실리콘(SiO<sub>2</sub>)과 같은 무기 절연물질로 형성될 수 있다. 반도체층(122)이 다결정 실리콘으로 이루어질 경우, 게이트 절연막(130)은 산화 실리콘(SiO<sub>2</sub>)이나 질화 실리콘(SiNx)으로 형성될 수 있다.
- [0061] 게이트 절연막(130) 상부에는 금속과 같은 도전성 물질로 이루어진 게이트 전극(132)이 반도체층(122)의 중앙에 대응하여 형성된다. 또한, 게이트 절연막(130) 상부에는 게이트 배선(도시하지 않음)과 제1 커페시터 전극(도시하지 않음)이 형성될 수 있다. 게이트 배선은 일 방향을 따라 연장되고, 제1 커페시터 전극은 게이트 전극(132)에 연결된다.
- [0062] 한편, 본 발명의 실시예에서는 게이트 절연막(130)이 기판(110) 전면에 형성되어 있으나, 게이트 절연막(130)은 게이트 전극(132)과 동일한 모양으로 패터닝될 수도 있다.
- [0063] 게이트 전극(132) 상부에는 절연물질로 이루어진 층간 절연막(140)이 기판(110) 전면에 형성된다. 층간 절연막(140)은 산화 실리콘(SiO<sub>2</sub>)이나 질화 실리콘(SiNx)과 같은 무기 절연물질로 형성되거나, 포토 아크릴(photo acryl)이나 벤조사이클로부텐(benzocyclobutene)과 같은 유기 절연물질로 형성될 수 있다.
- [0064] 층간 절연막(140)은 반도체층(122)의 양측 상면을 노출하는 제1 및 제2 컨택홀(140a, 140b)을 가진다. 제1 및 제2 컨택홀(140a, 140b)은 게이트 전극(132)의 양측에 게이트 전극(132)과 이격되어 위치한다. 여기서, 제1 및 제2 컨택홀(140a, 140b)은 게이트 절연막(130) 내에도 형성된다. 이와 달리, 게이트 절연막(130)이 게이트 전극(132)과 동일한 모양으로 패터닝될 경우, 제1 및 제2 컨택홀(140a, 140b)은 층간 절연막(140) 내에만 형성된다.
- [0065] 층간 절연막(140) 상부에는 금속과 같은 도전성 물질로 소스 및 드레인 전극(152, 154)이 형성된다. 또한, 층간

절연막(140) 상부에는 데이터 배선(도시하지 않음)과 전원배선(도시하지 않음) 및 제2 커패시터 전극(도시하지 않음)이 형성될 수 있다.

[0066] 소스 및 드레인 전극(152, 154)은 게이트 전극(132)을 중심으로 이격되어 위치하며, 각각 제1 및 제2 컨택홀(140a, 140b)을 통해 반도체층(122)의 양측과 접촉한다. 도시하지 않았지만, 데이터 배선은 게이트 배선에 수직한 방향으로 연장되고 게이트 배선과 교차하여 화소영역을 정의하며, 고전위 전압을 공급하는 전원배선은 데이터 배선과 이격되어 위치한다. 제2 커패시터 전극은 드레인 전극(154)과 연결되고, 제1 커패시터 전극과 중첩하여 둘 사이의 충간 절연막(140)을 유전체로 스토리지 커패시터를 이룬다.

[0067] 한편, 반도체층(122)과, 게이트 전극(132), 그리고 소스 및 드레인 전극(152, 154)은 박막트랜지스터를 이룬다. 여기서, 박막트랜지스터는 반도체층(122)의 일측, 즉, 반도체층(122)의 상부에 게이트 전극(132)과 소스 및 드레인 전극(152, 154)이 위치하는 코플라나(coplanar) 구조를 가진다.

[0068] 이와 달리, 박막트랜지스터는 반도체층의 하부에 게이트 전극이 위치하고 반도체층의 상부에 소스 및 드레인 전극이 위치하는 역 스태거드(inverted staggered) 구조를 가질 수 있다. 이 경우, 반도체층은 비정질 실리콘으로 이루어질 수 있다.

[0069] 여기서, 박막트랜지스터는 전계발광 표시장치의 구동 박막트랜지스터에 해당하며, 구동 박막트랜지스터와 동일한 구조의 스위칭 박막트랜지스터(도시하지 않음)가 기판(110) 상에 더 형성된다. 구동 박막트랜지스터의 게이트 전극(132)은 스위칭 박막트랜지스터의 드레인 전극(도시하지 않음)에 연결되고 구동 박막트랜지스터의 소스 전극(152)은 전원배선(도시하지 않음)에 연결된다. 또한, 스위칭 박막트랜지스터의 게이트 전극(도시하지 않음)과 소스 전극(도시하지 않음)은 게이트 배선 및 데이터 배선과 각각 연결된다.

[0070] 소스 및 드레인 전극(152, 154) 상부에는 절연물질로 보호막(160)이 실질적으로 기판(110) 전면에 형성된다. 보호막(160)은 벤조사이클로부텐이나 포토 아크릴과 같은 유기 절연물질로 형성될 수 있다. 한편, 보호막(160) 하부에는 산화 실리콘(SiO<sub>2</sub>)이나 질화 실리콘(SiNx)과 같은 무기 절연물질로 형성된 무기 절연막이 더 형성될 수도 있다.

[0071] 보호막(160)은 드레인 전극(154)을 노출하는 드레인 컨택홀(160a)을 가진다. 여기서, 드레인 컨택홀(160a)은 제2 컨택홀(140b) 바로 위에 형성된 것으로 도시되어 있으나, 제2 컨택홀(140b)과 이격되어 형성될 수도 있다.

[0072] 보호막(160) 상부에는 비교적 일함수가 높은 도전성 물질로 제1 전극(162)이 형성된다. 제1 전극(162)은 드레인 컨택홀(160a)을 통해 드레인 전극(154)과 접촉한다. 일례로, 제1 전극(162)은 인듐-틴-옥사이드(indium tin oxide: ITO)나 인듐-징크-옥사이드(indium zinc oxide: IZO)와 같은 투명 도전성 물질로 형성될 수 있다.

[0073] 제1 전극(162) 상부에는 절연물질로 뱅크(170)가 형성된다. 뱅크(170)는 인접한 화소영역 사이에 위치하고, 제1 전극(162)을 노출하는 투과홀(170a)을 가지며, 제1 전극(162)의 가장자리를 덮는다.

[0074] 뱅크(170)는 제1 뱅크(172)와 제2 뱅크(172) 상부의 제2 뱅크(174)를 포함하며, 제1 뱅크(172)의 폭이 제2 뱅크(174)의 폭보다 넓다. 제1 뱅크(172)는 상대적으로 표면 에너지가 높은 물질로 이루어져 추후 형성되는 발광층 재료와의 접촉각을 낮추고, 제2 뱅크(174)는 상대적으로 표면 에너지가 낮은 물질로 이루어져 추후 형성되는 발광층 재료와의 접촉각을 크게 함으로써 인접한 화소영역으로 발광층 재료가 넘치는 것을 방지한다. 일례로, 제1 뱅크(172)는 친수성 특성을 갖는 무기 절연물질이나 유기 절연물질로 이루어질 수 있으며, 제2 뱅크(174)는 소수성 특성을 갖는 유기 절연물질로 이루어질 수 있다.

[0075] 또는, 제1 뱅크(172)와 제2 뱅크(174)는 동일 물질로 이루어진 일체형 구조일 수 있으며, 이때, 제1 뱅크(172)와 제2 뱅크(174)는 소수성 특성을 갖는 유기 절연물질로 이루어질 수 있다.

[0076] 이와 달리, 뱅크는 소수성 특성을 갖는 유기 절연물질로 이루어진 단일층 구조일 수도 있다.

[0077] 뱅크(170)의 투과홀(170a)을 통해 노출된 제1 전극(162) 상부에는 발광층(180)이 형성된다. 이러한 발광층(180)은 용액 공정(solution process)을 통해 형성될 수 있다. 용액 공정으로는 다수의 노즐을 포함하는 분사장치를 이용한 인쇄법이나 코팅법이 이용될 수 있으며, 이에 제한되지 않는다. 일례로, 용액 공정으로 잉크젯 인쇄법(inkjet printing method)이 이용될 수 있다.

[0078] 도시하지 않았지만, 발광층(180)은 제1 전극(162) 상부로부터 순차적으로 적층된 정공보조층(hole auxiliary layer)과 발광물질층(light-emitting material layer), 그리고 전자보조층(electron auxiliary layer)을 포함할 수 있다. 정공보조층은 정공주입층(hole injecting layer)과 정공수송층(hole transporting layer) 중 적어

도 하나를 포함할 수 있으며, 전자보조층은 전자수송층(electron transporting layer)과 전자주입층(electron injecting layer) 중 적어도 하나를 포함할 수 있다.

[0079] 여기서, 정공보조층과 발광물질층은 투과홀(170a) 내에만 형성되고, 전자보조층은 실질적으로 기판(110) 전면에 형성될 수 있다. 이러한 경우, 정공보조층과 발광물질층은 용액 공정을 통해 형성될 수 있으며, 전자보조층은 진공 증착 공정을 통해 형성될 수 있다.

[0080] 발광층(180) 상부에는 비교적 일함수가 낮은 도전성 물질로 제2 전극(192)이 실질적으로 기판(110) 전면에 형성된다. 여기서, 제2 전극(192)은 알루미늄(aluminum)이나 마그네슘(magnesium), 은(silver) 또는 이들의 합금으로 형성될 수 있다.

[0081] 제1 전극(162)과 발광층(180) 및 제2 전극(192)은 발광다이오드(D)를 이루며, 제1 전극(162)은 애노드(anode)의 역할을 하고, 제2 전극(192)은 캐소드(cathode)의 역할을 한다.

[0082] 도시하지 않았지만, 제2 전극(192) 상에는, 외부 수분이 유기 발광다이오드(D)로 침투하는 것을 방지하기 위해, 인캡슐레이션 필름(encapsulation film, 도시하지 않음)이 형성될 수 있다. 예를 들어, 인캡슐레이션 필름은 제1 무기 절연층과, 유기 절연층 및 제2 무기 절연층의 적층 구조를 가질 수 있으나, 이에 한정되지 않는다.

[0083] 여기서, 본 발명의 실시예에 따른 전계발광 표시장치는 발광층(180)으로부터 발광된 빛이 제1 전극(162)을 통해 외부로 출력되는 하부발광방식(bottom emission type)일 수 있다.

[0084] 이와 달리, 본 발명의 실시예에 따른 전계발광 표시장치는 발광층(180)으로부터 발광된 빛이 제2 전극(192)을 통해 외부로 출력되는 상부발광방식(top emission type)일 수 있다. 이때, 제1 전극(162)은 불투명 도전성 물질로 이루어진 반사층(도시하지 않음)을 더 포함한다. 일례로, 반사층은 알루미늄-팔라듐-구리(aluminum-palladium-copper: APC) 합금으로 형성될 수 있으며, 제1 전극(162)은 ITO/APC/ITO의 3중층 구조를 가질 수 있다. 또한, 제2 전극(192)은 빛이 투과되도록 비교적 얇은 두께를 가지며, 제2 전극(192)의 빛 투과도는 약 45-50%일 수 있다.

[0085] 이러한 본 발명의 실시예에 따른 전계발광 표시장치에서 뱅크(170)는 화소영역의 장축 방향과 단축 방향에 대해 제1 전극(162)으로부터 서로 다른 높이를 가진다. 이에 대해 도면을 참조하여 보다 상세히 설명한다.

#### [0087] -제1 실시예-

[0088] 도 4는 본 발명의 제1 실시예에 따른 전계발광 표시장치의 개략적인 평면도이고, 도 5와 도 6 및 도 7은 본 발명의 제1 실시예에 따른 전계발광 표시장치의 개략적인 단면도로, 도 5는 도 4의 V-V선에 대응하고, 도 6은 도 4의 VI-VI선에 대응하며, 도 7은 도 4의 VII-VII선에 대응한다. 편의를 위해, 도4에서는 뱅크와 제1 전극만을 도시하며, 앞선 실시예에서와 동일한 부분에 대한 설명은 생략하거나 간략히 한다.

[0089] 도 4 내지 도 7에 도시한 바와 같이, 기판(110) 상에 다수의 화소영역(P)이 정의된다.

[0090] 여기서, 화소영역(P)은 빛이 방출되는 유효발광영역에 대응하고, 다수의 배선과 소자들의 배치에 의해 인접한 화소영역(P) 간의 거리는 제1 방향과 제2 방향에서 서로 다르다. 즉, 제1 방향을 따라 인접한 화소영역(P)은 제1 거리(d1)를 가지고 이격되고, 제1 방향에 수직한 제2 방향을 따라 인접한 화소영역(P)은 제2 거리(d2)를 가지고 이격되는데, 제2 거리(d2)가 제1 거리(d1)에 비해 크다. 이때, 각 화소영역(P)은 평면적으로 장축과 단축을 갖는 직사각형 모양일 수 있으며, 단축은 제1 방향에 평행하고, 장축은 제2 방향에 평행하다.

[0091] 제 1 화소영역(P1), 제 1 방향(수평 방향)을 따라 제 1 화소영역(P1)에 인접한 제 2 화소영역(P2), 제 2 방향(수직 방향)을 따라 제 1 화소영역(P1)에 인접한 제 3 화소영역(P3)이 배열된 경우, 제 1 및 제 2 화소영역(P1, P2)은 제 1 거리(d1)만큼 이격되고 제 1 및 제 3 화소영역(P1, P3)은 제 2 거리(d2)만큼 이격된다.

[0092] 기판(110) 상부에는 게이트 절연막(130)과 충간 절연막(140) 및 보호막(160)이 형성된다.

[0093] 게이트 절연막(130)은 산화 실리콘(SiO<sub>2</sub>)이나 질화 실리콘(SiNx)으로 형성될 수 있고, 충간 절연막(140)은 산화 실리콘(SiO<sub>2</sub>)이나 질화 실리콘(SiNx)과 같은 무기 절연물질로 형성되거나, 포토 아크릴(photo acrylic)이나 벤조 사이클로부텐(benzocyclobutene)과 같은 유기 절연물질로 형성될 수 있으며, 보호막(160)은 벤조사이클로부텐이나 포토 아크릴과 같은 유기 절연물질로 형성될 수 있다. 충간 절연막(140)과 보호막(160) 사이에는 산화 실리

콘( $\text{SiO}_2$ )이나 질화 실리콘( $\text{SiNx}$ )과 같은 무기 절연물질로 형성된 무기 절연막이 더 형성될 수도 있다.

[0094] 보호막(160)은 제1 방향으로 인접한 화소영역(P) 사이에 홈(160b)을 가지며, 홈(160b)은 직사각형 모양일 수 있다. 홈(160b)은 제 1 및 제 2 화소영역(P1, P2) 사이의 보호막(160) 상에 형성되고 제 1 및 제 3 화소영역(P1, P3) 사이의 보호막(160)에는 형성되지 않는다. 이러한 홈(160b)에 대해 추후 상세히 설명한다.

[0095] 한편, 보호막(160) 하부에는 스위칭 박막트랜지스터(도시하지 않음)와 구동 박막트랜지스터(도시하지 않음), 스토리지 커패시터(도시하지 않음), 게이트 배선(도시하지 않음), 데이터 배선(도시하지 않음), 그리고 전원배선(도시하지 않음)이 형성된다. 여기서, 스위칭 박막트랜지스터(도시하지 않음)와 구동 박막트랜지스터(도시하지 않음)는 도 3에 도시된 것과 동일한 구조를 가질 수 있다.

[0096] 보호막(160) 상부에는 비교적 일함수가 높은 도전성 물질로 제1 전극(162)이 형성된다. 제1 전극(162)은 각 화소영역(P)마다 형성되고, 보호막(160)의 드레인 컨택홀(도시하지 않음)을 통해 구동 박막트랜지스터(도시하지 않음)의 드레인 전극(도시하지 않음)과 접촉한다.

[0097] 제1 전극(162) 상부에는 절연물질로 뱅크(170)가 형성되며, 뱅크(170)는 인접한 화소영역(P) 사이에 위치한다. 뱅크(170)는 각 화소영역(P)에 대응하여 제1 전극(162)을 노출하는 투파홀(170a)을 가지며, 제1 전극(162)의 가장자리를 덮는다. 여기서, 투파홀(170a)은 직사각형 모양을 가진다.

[0098] 뱅크(170)는 제1 뱅크(172)와 제1 뱅크(172) 상부의 제2 뱅크(174)를 포함한다. 제1 뱅크(172)는 상대적으로 표면 에너지가 높은 물질로 이루어져 추후 형성되는 발광층 재료와의 접촉각을 낮추고, 제2 뱅크(174)는 상대적으로 표면 에너지가 낮은 물질로 이루어져 추후 형성되는 발광층 재료와의 접촉각을 크게 함으로써 인접한 화소영역(P)으로 발광층 재료가 넘치는 것을 방지한다. 여기서, 제1 뱅크(172)의 표면 에너지는 제2 뱅크(174)의 표면 에너지보다 높다. 일례로, 제1 뱅크(172)는 친수성 특성을 갖는 무기절연물질이나 유기절연물질로 이루어질 수 있으며, 제2 뱅크(174)는 소수성 특성을 갖는 유기절연물질로 이루어질 수 있다.

[0099] 제1 뱅크(172)는 제1 투파홀(172a)을 갖고, 제2 뱅크(174)는 제2 투파홀(174a)을 가지며, 제1 투파홀(172a)과 제2 투파홀(174a)은 투파홀(170a)을 이룬다. 이때, 제2 투파홀(174a)의 면적이 제1 투파홀(172a)의 면적보다 크다. 따라서, 제1 뱅크(172)의 폭은 제2 뱅크(174)의 폭보다 넓으며, 제1 뱅크(172)의 일부는 제2 뱅크(174)로 덮이지 않고 노출된다. 이러한 제1 및 제2 뱅크(172, 174)는 마스크를 이용한 각각의 사진식각공정을 통해 형성될 수 있다.

[0100] 또는, 제1 뱅크(172)와 제2 뱅크(174)는 동일 물질로 이루어진 일체형 구조로 1회의 사진식각공정을 통해 형성될 수 있으며, 이때, 제1 뱅크(172)와 제2 뱅크(174)는 소수성 특성을 갖는 유기 절연물질로 이루어질 수 있다.

[0101] 이와 달리, 뱅크는 소수성 특성을 갖는 유기 절연물질로 이루어진 단일층 구조일 수도 있다.

[0102] 이어, 뱅크(170)의 투파홀(170a)을 통해 노출된 제1 전극(162) 상부에는 발광층(도시하지 않음)이 형성되고, 발광층 상부에는 비교적 일함수가 낮은 도전성 물질로 제2 전극(도시하지 않음)이 기판(110) 전면에 형성된다. 발광층은 정공보조층과, 발광물질층, 전자보조층을 포함할 수 있으며, 발광층의 일부 또는 전부는 용액 공정을 통해 형성된다. 일례로, 정공보조층과 발광물질층은 용액 공정을 통해 형성될 수 있다. 정공보조층은 정공주입층과 정공수송층 중 적어도 하나를 포함하고, 전자보조층은 전자주입층과 전자수송층 중 적어도 하나를 포함한다.

[0103] 앞서 언급한 바와 같이, 보호막(160)은 제1 방향으로 인접한 화소영역(P) 사이에 홈(160b)을 가지며, 보호막(160)의 홈(160b)에 의해 뱅크(170)의 높이는 제1 방향과 제2 방향에 대해 서로 다르다.

[0104] 보다 상세하게, 뱅크(170)는 보호막(160)의 홈(160b)의 단차를 따라 형성되어, 제1 방향으로 인접한 화소영역(P) 사이의 뱅크(170)는 제1 전극(162)의 상면으로부터 제1 높이(h1)를 갖고, 제2 방향으로 인접한 화소영역(P) 사이의 뱅크(170)는 제1 전극(162)의 상면으로부터 제2 높이(h2)를 가지며, 제1 높이(h1)는 제2 높이(h2)보다 낮다.

[0105] 본 발명에서와 같이, 제2 방향을 따라 인접한 화소영역(P) 간의 제2 거리(d2)가 제1 방향을 따라 인접한 화소영역(P) 간의 제1 거리(d1)가 보다 클 때, 뱅크(170)가 제1 방향과 제2 방향에 대해 동일한 높이를 가진다면, 용액 공정으로 발광층을 형성하는데 있어 제1 방향과 제2 방향에 대해 인접한 화소영역(P)의 영향이 다르므로, 발광층의 두께가 균일하지 않게 된다.

[0106] 즉, 뱅크(170)가 제1 방향과 제2 방향에 대해 동일한 높이를 가질 경우, 화소영역(P)에 용액을 적하 후 건조할 때, 비교적 가까운 제1 방향으로는 인접한 화소영역(P) 내의 용액의 영향이 큰 반면, 비교적 먼 제2 방향으로는

인접한 화소영역(P) 내의 용액의 영향이 작다. 따라서, 제1 및 제2 방향에 대해 용매의 증발 속도 차이가 발생하고, 제2 방향으로 용매의 증발 속도가 제1 방향으로 용매의 증발 속도보다 빠르기 때문에, 균일한 두께의 발광층을 얻기가 어렵다.

[0107] 이에 따라, 본 발명에서는 보호막(160)에 흄(160b)을 형성하여, 제1 방향으로 인접한 화소영역(P) 사이의 뱅크(170)의 상면이 제2 방향으로 인접한 화소영역(P) 사이의 뱅크(170)의 상면보다 낮아지도록 함으로써, 제1 방향으로 인접한 화소영역(P) 사이의 뱅크(170)의 제1 높이(h1)를 제2 방향으로 인접한 화소영역(P) 사이의 뱅크(170)의 제2 높이(h2)보다 낮게 한다.

[0108] 즉, 제1 방향으로 인접한 화소영역(P) 사이의 뱅크(170)와 제2 방향으로 인접한 화소영역(P) 사이의 뱅크(170)는 동일한 두께를 갖지만, 흄(160b)에 의해 제1 방향으로 인접한 화소영역(P) 사이의 뱅크(170) 저면의 높이가 제2 방향으로 인접한 화소영역(P) 사이의 뱅크(170) 저면의 높이보다 작기 때문에, 제1 방향으로 인접한 화소영역(P) 사이의 뱅크(170)의 제1 높이(h1)가 제2 방향으로 인접한 화소영역(P) 사이의 뱅크(170)의 제2 높이(h2)보다 작게 된다.

[0109] 한편, 흄(160b) 없이 뱅크(170)는 제 1 및 제 2 방향에서 서로 다른 높이와 서로 다른 두께를 가질 수 있다. 그러나, 이 경우 유기층(발광층)의 두께 불균일 또는 프로파일 불균일 문제가 발생할 수 있다. 유기층의 용액 공정에서는, 뱅크의 소수성이 두께 불균일 또는 프로파일 불균일 문제와 관련한 중용한 요소 중 하나이다. 그러나, 뱅크에 대하여 소수성을 부여하는 공정에서, 두께 편차를 갖는 뱅크의 경우 제 1 및 제 2 방향을 따라 인접하는 화소영역 사이의 공간에서 소수성 정도의 편차가 발생할 수 있다. 예를 들어, 큰 두께를 갖는 뱅크의 부분은 작은 두께를 갖는 뱅크의 부분보다 작은 소수성을 가질 수 있다. 이에 따라, 화소영역의 유기층에 두께 불균일 또는 프로파일 불균일의 문제가 발생할 수 있다.

[0110] 그러나, 본 발명에서는, 흄(160b)에 의해 뱅크(170)가 제 1 및 제 2 방향에서 높이 차이를 가지지만 두께는 동일하기 때문에, 위와 같은 문제가 방지된다.

[0111] 이때, 제1 높이(h1)를 종래의 뱅크 높이와 유사하게 하고, 제2 높이(h2)를 종래의 뱅크 높이보다 높게 할 수 있다. 이 경우, 종래에 비해 제2 방향으로 화소영역(P) 내에 용액을 더 많이 가둠으로써, 제2 방향으로 용매의 증발 속도를 낮추어, 제1 방향과 제2 방향에 대한 용매의 증발 속도를 균일하게 하여, 균일한 두께의 박막을 형성할 수 있다.

[0112] 이와 달리, 제1 높이(h1)를 종래의 뱅크 높이보다 낮게 하고, 제2 높이(h2)를 종래의 뱅크 높이와 유사하게 할 수 있다. 이 경우, 종래에 비해 제1 방향으로 화소영역(P) 내에 용액을 더 적게 가둠으로써, 제1 방향으로 용매의 증발 속도를 증가시켜, 제1 방향과 제2 방향에 대한 용매의 증발 속도를 균일하게 하여, 균일한 두께의 박막을 형성할 수 있다.

[0113] 일례로, 본 발명의 제1 실시예에 따라 용액 공정에 의해 정공주입층을 형성하였을 때, 화소영역(P) 중앙에서의 박막 두께 대비 제1 방향으로 박막 두께의 최대 편자는 약 5.3 nm이고 평균 편자는 약 2.45 nm이며, 제2 방향으로 박막 두께의 최대 편자는 약 12.2 nm이고 평균 편자는 약 5.77 nm이다. 반면, 비교예로 제1 방향 및 제2 방향에 대해 동일한 높이를 갖는 뱅크를 형성하고 용액 공정에 의해 정공주입층을 형성하였을 때, 화소영역 중앙에서의 박막 두께 대비 제1 방향으로 박막 두께의 최대 편자는 약 8.4 nm이고 평균 편자는 약 3.40 nm이며, 제2 방향으로 박막 두께의 최대 편자는 약 15.7 nm이고 평균 편자는 약 12.7 nm이다. 따라서, 본 발명의 제1 실시예에 따르면, 용액 공정에 의한 박막 두께의 균일도를 향상시킬 수 있음을 알 수 있다.

[0114] 한편, 도면 상에서는 흄(160a)의 깊이가 보호막(160)의 두께보다 작은 것으로 도시되었으나, 이에 제한되지 않는다. 즉, 흄(160a)의 깊이는 보호막(160)의 두께와 동일할 수 있으며, 이 경우, 흄(160a)을 통해 하부의 층간 절연막(140)이 노출될 수 있다.

[0115] 이와 같이, 본 발명의 제1 실시예에서는 따른 전계발광 표시장치에서는, 발광층의 일부 또는 전부가 비교적 작은 면적에 적용이 가능한 용액 공정을 통해 형성되므로, 증착 공정을 줄여 제조 비용을 줄일 수 있으며, 대면적 및 고해상도 표시장치에도 적용할 수 있다.

[0116] 또한, 제1 및 제2 방향에 대해 뱅크의 높이를 다르게 하여, 제1 및 제2 방향에 따른 용매의 증발 속도를 균일하게 함으로써, 균일한 두께의 박막을 형성할 수 있다. 따라서, 화질을 향상시킬 수 있다.

- [0117] 또한, 전계발광의 효율과 수명, 구동 전압, 색 특성 등을 향상시킬 수 있다.
- [0119] 이러한 보호막(160)의 홈(160b) 형상은 빛이 방출되는 유효발광영역에 대응하는 화소영역(P)의 형상에 따라 달라질 수 있다.
- [0120] 도 8은 본 발명의 제1 실시예에 따른 다른 예의 전계발광 표시장치의 개략적인 평면도이다.
- [0121] 도 8에 도시한 바와 같이, 기판(도 5의 110) 상에 다수의 화소영역(P)이 정의되는데, 각 화소영역(P)은 평면적으로 장축과 단축을 갖는 실질적으로 긴 원 모양일 수 있다. 여기서, 단축은 제1 방향과 평행하고, 장축은 제2 방향과 평행하다.
- [0122] 각 화소영역(P)에 대응하여 투과홀(170a)을 가지는 뱅크(170)가 형성된다. 따라서, 투과홀(170a)은 평면적으로 장축과 단축을 갖는 실질적으로 긴 원 모양이다.
- [0123] 뱅크(170)는 제1 뱅크(172)와 제2 뱅크(172) 상부의 제2 뱅크(174)를 포함한다. 제1 뱅크(172)는 제1 투과홀(172a)을 갖고, 제2 뱅크(174)는 제2 투과홀(174a)을 가지며, 제1 투과홀(172a)과 제2 투과홀(174a)은 투과홀(170a)을 이룬다. 이때, 제2 투과홀(174a)의 면적이 제1 투과홀(172a)의 면적보다 크다. 따라서, 제1 뱅크(172)의 폭은 제2 뱅크(174)의 폭보다 넓으며, 제1 뱅크(172)의 일부는 제2 뱅크(174)로 덮이지 않고 노출된다.
- [0124] 제1 방향으로 인접한 화소영역(P) 사이의 보호층(도 5의 110)에는 홈(160b)이 형성된다. 이때, 투과홀(170a)을 향하는 홈(160b)의 측면은 투과홀(170a)의 측면과 동일한 모양을 가진다. 이에 따라, 투과홀(170a)과 홈(160b) 사이의 거리는 일정하다.
- [0125] 일례로, 홈(160b)은 네 모서리에 투과홀(170a) 쪽으로 연장된 돌출부를 가지는 실질적으로 직사각형 모양일 수 있다.
- [0126] 이와 같이, 홈(160b)의 형상은, 화소영역(P)의 형상, 즉, 투과홀(170a)의 형상에 따라 달라질 수 있으며, 투과홀(170a)과 홈(160a)의 거리는 일정한 것이 바람직하다.
- [0128] -제2 실시예-
- [0129] 도 9는 본 발명의 제2 실시예에 따른 전계발광 표시장치의 개략적인 단면도로, 도 4의 VII-VII선에 대응한다. 본 발명의 제2 실시예에 따른 전계발광 표시장치는 홈을 제외하고 앞서 제1 실시예와 동일한 구조를 가지며, 동일한 부분에 대한 설명은 생략하거나 간략히 한다.
- [0130] 도 9에 도시한 바와 같이, 기판(210) 상에 게이트 절연막(230)과 층간 절연막(240) 및 보호막(260)이 순차적으로 형성된다. 보호막(260) 상부에는 제1 및 제2 뱅크(272, 274)를 포함하는 뱅크(270)이 형성된다.
- [0131] 보호막(260)은 제1 방향으로 인접한 화소영역(도 4의 P) 사이에 홈(260b)을 가지며, 홈(260b)에 대응하는 뱅크(270)의 상면은 다른 부분에 비해 낮아진다.
- [0132] 여기서, 홈(260b)은 제2 방향을 따라 중앙이 양 끝보다 깊을 수 있다. 보다 상세하게, 홈(260b)은 중앙의 깊이가 가장 깊고, 제2 방향을 따라 양 끝으로 갈수록 깊이가 점차 얕아지는 구조를 가져, 홈(260b)에 대응하는 보호막(260)은 기판(210)을 향하여 볼록한 표면을 가질 수 있다.
- [0133] 이러한 홈(260b)은 중앙에 비해 양 끝으로 갈수록 노광량이 점차 커지거나 작아지는 마스크를 이용한 사진식각 공정을 통해 형성될 수 있다.
- [0135] -제3 실시예-
- [0136] 도 10은 본 발명의 제3 실시예에 따른 전계발광 표시장치의 개략적인 단면도로, 도 4의 VII-VII선에 대응한다. 본 발명의 제3 실시예에 따른 전계발광 표시장치는 홈을 제외하고 앞서 제1 실시예와 동일한 구조를 가지며, 동일한 부분에 대한 설명은 생략하거나 간략히 한다.
- [0137] 도 10에 도시한 바와 같이, 기판(310) 상에 게이트 절연막(330)과 층간 절연막(340) 및 보호막(360)이 순차적으로 형성된다. 보호막(360) 상부에는 제1 및 제2 뱅크(372, 374)를 포함하는 뱅크(370)이 형성된다.

- [0138] 보호막(360)은 제1 방향으로 인접한 화소영역(도 4의 P) 사이에 홈(360b)을 가지며, 홈(360b)에 대응하는 뱅크(370)의 상면은 다른 부분에 비해 낮아진다.
- [0139] 여기서, 홈(360b)은 제2 방향을 따라 양 끝의 깊이가 중앙의 깊이보다 낮을 수 있다. 보다 상세하게, 홈(360b)은 중앙에 대응하여 제1 깊이를 갖고, 제2 방향을 따라 중앙의 양측에 제1 깊이보다 낮은 제2 깊이를 가져, 이 중 단차를 갖는 구조일 수 있다.
- [0140] 이러한 홈(360b)은 투과도가 다른 적어도 2장의 마스크를 이용하거나, 투과도가 다른 적어도 2개의 반투과영역을 포함하는 마스크를 이용한 사진식각공정을 통해 형성될 수 있다.
- [0141] 본 발명의 제3 실시예에 따른 홈(360b)은, 종래의 W자 모양을 갖는 박막을 균일한 두께로 형성하는데 유리하다.

#### -제4 실시예-

- [0144] 도 11은 본 발명의 제4 실시예에 따른 전계발광 표시장치의 개략적인 단면도로, 도 4의 VII-VII선에 대응한다. 본 발명의 제4 실시예에 따른 전계발광 표시장치는 홈을 제외하고 앞서 제1 실시예와 동일한 구조를 가지며, 동일한 부분에 대한 설명은 생략하거나 간략히 한다.
- [0145] 도 11에 도시한 바와 같이, 기판(410) 상에 케이트 절연막(430)과 충간 절연막(440) 및 보호막(460)이 순차적으로 형성된다. 보호막(460) 상부에는 제1 및 제2 뱅크(472, 474)를 포함하는 뱅크(470)이 형성된다.
- [0146] 보호막(460)은 제1 방향으로 인접한 화소영역(도 4의 P) 사이에 홈(460b)을 가지며, 홈(460b)에 대응하는 뱅크(470)의 상면은 다른 부분에 비해 낮아진다.
- [0147] 여기서, 홈(460b)은 제2 방향을 따라 양 끝의 깊이가 중앙의 깊이보다 깊을 수 있다. 보다 상세하게, 홈(460b)은 중앙의 깊이가 가장 얕고, 제2 방향을 따라 양 끝으로 갈수록 깊이가 점차 깊어지는 구조를 가져, 홈(460b)에 대응하는 보호막(460)은 뱅크(470)을 향하여 볼록한 표면을 가질 수 있다.
- [0148] 이때, 투과홀과 마주하는 뱅크(470)의 가장자리의 높이는 홈(460b)에 의해 효과적으로 감소함으로써, 발광물질 용액의 용매 증발 속도가 효과적으로 증가한다. 따라서, 발광층의 두께 균일도가 향상된다.
- [0149] 이러한 홈(460b)은 중앙에 비해 양 끝으로 갈수록 노광량이 점차 커지거나 작아지는 마스크를 이용한 사진식각 공정을 통해 형성될 수 있다.
- [0150] 본 발명의 제4 실시예에 따른 홈(460b)은, 종래의 W자 모양을 갖는 박막을 균일한 두께로 형성하는데 유리하다.

- [0152] 도 12는 본 발명의 제5 실시예에 따른 전계발광 표시장치의 개략적인 단면도로서, 도 4의 VII-VII 선에 대응하는 단면을 보여준다.
- [0153] 도 12에 도시된 바와 같이, 케이트 절연막(530), 충간 절연막(540), 보호막(560)이 기판(510) 상 또는 상부에 순차적으로 형성되고, 제 1 및 제 2 뱅크(570a, 570b)를 포함하는 뱅크(570)가 보호막(560) 상에 형성된다.
- [0154] 보호막(560)은 제 1 방향으로 인접한 화소영역(도 4의 P) 사이에 홈(560b)을 갖는다. 홈(560b)의 폭은 인접한 제 1 전극(562) 사이 거리와 실질적으로 동일하고, 홈(560b) 내 뱅크(570)의 일부 높이가 감소한다.
- [0155] 홈(560b)은 사각형 단면을 갖는다. 이와 달리, 도 9 또는 도 11에서 보여지는 바와 같이, 홈(560b)은 라운드 형상의 단면을 가질 수도 있다.
- [0156] 본 발명에서, 제 1 방향을 따라 인접한 화소영역 사이의 뱅크(570) 높이는 제 2 방향을 따라 인접한 화소영역 사이의 뱅크(570) 높이보다 작다. 따라서, 인접한 화소영역 사이 거리가 제 1 및 제 2 방향에 대하여 다름에도 불구하고, 발광물질용액의 용매 증발 속도는 균일하게 되며 이에 따라 두께 균일도를 갖는 발광층이 형성된다.
- [0157] 도 13a 내지 도 13c는 본 발명의 제5 실시예에 따른 전계발광 표시장치의 일부에 대한 제조 공정을 보여주는 개략적인 단면도이다.
- [0158] 도 13a에 도시된 바와 같이, 케이트 절연막(530), 충간 절연막(540), 보호막(560)을 기판(510) 상에 형성하고, 도전성 물질층(미도시)을 보호막(560) 상에 형성한다. 도전성 물질층은 ITO 또는 IZO와 같은 투명 도전성 물질을 포함할 수 있다. 다음, 도전성 물질층을 패턴하여 각 화소영역에 제 1 전극(562)을 형성한다.

- [0159] 도 3을 참조하면, 게이트 절연막(530)을 형성하기 전에 반도체층(122)이 기판(510) 상에 형성되고, 충간 절연막(540)을 형성하기 전에 게이트 전극(132)이 게이트 절연막(530) 상에 형성된다. 또한, 보호막(560)을 형성하기 전에 소스 전극(152)과 드레인 전극(154)이 충간 절연막(540) 상에 형성된다.
- [0160] 다음, 도 13b에 도시된 바와 같이, 제 1 전극(562)을 식각 마스크로 이용한 식각 공정에 의해 보호막(560)의 일부를 패턴함으로써 홈(560b)을 형성한다. 식각 공정은 이방성 건식 식각 공정일 수 있다. 이에 따라, 홈(560b)의 끝은 제 1 전극(562)의 끝과 정확히 일치하거나 대응된다. 즉, 홈(560b)의 폭은 인접한 제 1 전극(562) 사이 거리와 실질적으로 동일하게 된다.
- [0161] 이와 달리, 제 1 전극(562)의 형성 공정 전에 보호막(560)이 패턴되어 홈(560b)이 형성될 수도 있다. 홈(560b)과 드레인 콘택홀(도 3의 160a)은 하나의 마스크 공정에 의해 형성될 수 있다. 이 경우, 제 1 전극(562)과 홈(560b)의 오정렬(mis-align)이 발생할 수 있으며, 이에 따라 제 1 전극(562)의 끝이 홈(560b) 내에 위치하게 되고 홈(560b)에 대응하는 뱅크(570)의 높이가 증가할 수 있다.
- [0162] 그러나, 제 1 전극(562)을 식각 마스크로 이용하는 식각 공정에 의해 홈(560b)이 형성되면, 홈(560b)에 제 1 전극(562)이 형성되지 않기 때문에 위와 같은 문제를 방지할 수 있다.
- [0163] 다음, 도 13c에 도시된 바와 같이, 절연물질층(미도시)을 제 1 전극(562)과 보호막(560) 상에 형성하고, 절연물질층을 패턴하여 뱅크(570)을 형성한다. 도시하지 않았으나, 발광층(도 3의 180)과 제 2 전극(도 3의 192)이 제 1 전극(562) 상에 형성된다. 발광층(180)과 제 2 전극(192)은 뱅크(570) 상에도 형성될 수 있다.
- [0165] 도 14는 본 발명의 제6 실시예에 따른 전계발광 표시장치의 개략적인 평면도이고, 도 15는 도 14의 XV-XV선에 대응하는 본 발명의 제6 실시예에 따른 전계발광 표시장치의 개략적인 단면도이며, 도 16은 도 14의 XVI-XVI선에 대응하는 본 발명의 제6 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.
- [0166] 도 14 내지 도 16에 도시한 바와 같이, 기판(610) 상에 다수의 화소영역(P)이 정의된다.
- [0167] 여기서, 화소영역(P)은 빛이 방출되는 유효발광영역에 대응하고, 다수의 배선과 소자들의 배치에 의해 인접한 화소영역(P) 간의 거리는 제1 방향과 제2 방향에서 서로 다르다. 즉, 제1 방향을 따라 인접한 화소영역(P)은 제1 거리(d1)를 가지고 이격되고, 제1 방향에 수직한 제2 방향을 따라 인접한 화소영역(P)은 제2 거리(d2)를 가지고 이격되는데, 제2 거리(d2)가 제1 거리(d1)에 비해 크다. 이때, 각 화소영역(P)은 평면적으로 장축과 단축을 갖는 직사각형 모양일 수 있으며, 단축은 제1 방향에 평행하고, 장축은 제2 방향에 평행하다.
- [0168] 제 1 화소영역(P1), 제 1 방향(수평 방향)을 따라 제 1 화소영역(P1)에 인접한 제 2 화소영역(P2), 제 2 방향(수직 방향)을 따라 제 1 화소영역(P1)에 인접한 제 3 화소영역(P3)이 배열된 경우, 제 1 및 제 2 화소영역(P1, P2)은 제 1 거리(d1)만큼 이격되고 제 1 및 제 3 화소영역(P1, P3)은 제 2 거리(d2)만큼 이격된다.
- [0169] 기판(610) 상부에는 게이트 절연막(630)과 충간 절연막(640) 및 보호막(660)이 형성된다.
- [0170] 게이트 절연막(630)은 산화 실리콘(SiO<sub>2</sub>)이나 질화 실리콘(SiNx)으로 형성될 수 있고, 충간 절연막(640)은 산화 실리콘(SiO<sub>2</sub>)이나 질화 실리콘(SiNx)과 같은 무기 절연물질로 형성되거나, 포토 아크릴(photo acryl)이나 벤조 사이클로부텐(benzocyclobutene)과 같은 유기 절연물질로 형성될 수 있으며, 보호막(660)은 벤조사이클로부텐이나 포토 아크릴과 같은 유기 절연물질로 형성될 수 있다. 충간 절연막(640)과 보호막(660) 사이에는 산화 실리콘(SiO<sub>2</sub>)이나 질화 실리콘(SiNx)과 같은 무기 절연물질로 형성된 무기 절연막이 더 형성될 수도 있다.
- [0171] 보호막(660)은 제 2 방향으로 인접한 화소영역(P) 사이에 돌출부(661)를 갖는다. 즉, 보호막(660)은 제 1 및 제 3 화소영역(P1, P3) 사이에 돌출부(661)를 갖는다. 따라서, 기판(610)으로부터, 보호막(660)의 상부면은 제 1 방향으로 인접하는 제 1 및 제 2 화소영역(P1, P2) 사이에서 제 3 높이(h3)를 갖고 제 2 방향으로 인접하는 제 1 및 제 3 화소영역(P1, P3) 사이에서 제 3 높이(h3)보다 큰 제 4 높이(h4)를 갖는다. 돌출부(661)는 제 1 및 제 3 화소영역(P1, P3) 사이의 보호막(660) 상에 형성되고, 제 1 및 제 2 화소영역(P1, P2) 사이의 보호막(660)에는 형성되지 않는다. 따라서, 제 1 및 제 2 화소영역(P1, P2) 사이의 보호막(660)은 평탄한 상부면을 갖는다.
- [0172] 한편, 보호막(660) 하부에는 스위칭 박막트랜지스터(도시하지 않음)와 구동 박막트랜지스터(도시하지 않음), 스토리지 커패시터(도시하지 않음), 게이트 배선(도시하지 않음), 데이터 배선(도시하지 않음), 그리고 전원배선

(도시하지 않음)이 형성된다.

[0173] 보호막(660) 상부에는 비교적 일함수가 높은 도전성 물질로 제1 전극(662)이 형성된다. 제1 전극(662)은 각 화소영역(P)마다 형성되고, 보호막(660)의 드레인 컨택홀(도시하지 않음)을 통해 구동 박막트랜지스터(도시하지 않음)의 드레인 전극(도시하지 않음)과 접촉한다.

[0174] 제1 전극(662) 상부에는 절연물질로 뱅크(670)가 형성되며, 뱅크(670)는 인접한 화소영역(P) 사이에 위치한다. 뱅크(670)는 각 화소영역(P)에 대응하여 제1 전극(662)을 노출하는 투파홀(670a)을 가지며, 제1 전극(662)의 가장자리를 덮는다. 여기서, 투파홀(670a)은 직사각형 모양 또는 장축과 단축을 갖는 긴 원 형상을 갖는다.

[0175] 뱅크(670)는 제1 뱅크(672)와 제1 뱅크(672) 상부의 제2 뱅크(674)를 포함한다. 제1 뱅크(672)는 상대적으로 표면 에너지가 높은 물질로 이루어져 추후 형성되는 발광층 재료와의 접촉각을 낮추고, 제2 뱅크(674)는 상대적으로 표면 에너지가 낮은 물질로 이루어져 추후 형성되는 발광층 재료와의 접촉각을 크게 함으로써 인접한 화소영역(P)으로 발광층 재료가 넘치는 것을 방지한다. 여기서, 제1 뱅크(672)의 표면 에너지는 제2 뱅크(674)의 표면 에너지보다 높다. 일례로, 제1 뱅크(672)는 친수성 특성을 갖는 무기절연물질이나 유기절연물질로 이루어질 수 있으며, 제2 뱅크(674)는 소수성 특성을 갖는 유기절연물질로 이루어질 수 있다.

[0176] 제1 뱅크(672)는 제1 투파홀(672a)을 갖고, 제2 뱅크(674)는 제2 투파홀(674a)을 가지며, 제1 투파홀(672a)과 제2 투파홀(674a)은 투파홀(670a)을 이룬다. 이때, 제2 투파홀(674a)의 면적이 제1 투파홀(672a)의 면적보다 크다. 따라서, 제1 뱅크(672)의 폭은 제2 뱅크(674)의 폭보다 넓으며, 제1 뱅크(672)의 일부는 제2 뱅크(674)로 덮이지 않고 노출된다. 이러한 제1 및 제2 뱅크(672, 674)는 마스크를 이용한 각각의 사진식각공정을 통해 형성될 수 있다.

[0177] 또는, 제1 뱅크(672)와 제2 뱅크(674)는 동일 물질로 이루어진 일체형 구조로 1회의 사진식각공정을 통해 형성될 수 있으며, 이때, 제1 뱅크(672)와 제2 뱅크(674)는 소수성 특성을 갖는 유기 절연물질로 이루어질 수 있다.

[0178] 이와 달리, 뱅크는 소수성 특성을 갖는 유기 절연물질로 이루어진 단일층 구조일 수도 있다.

[0179] 이어, 뱅크(670)의 투파홀(670a)을 통해 노출된 제1 전극(662) 상부에는 발광층(도시하지 않음)이 형성되고, 발광층 상부에는 비교적 일함수가 낮은 도전성 물질로 제2 전극(도시하지 않음)이 기판(610) 전면에 형성된다. 발광층은 정공보조층과, 발광물질층, 전자보조층을 포함할 수 있으며, 발광층의 일부 또는 전부는 용액 공정을 통해 형성된다. 일례로, 정공보조층과 발광물질층은 용액 공정을 통해 형성될 수 있다. 정공보조층은 정공주입층과 정공수송층 중 적어도 하나를 포함하고, 전자보조층은 전자주입층과 전자수송층 중 적어도 하나를 포함한다.

[0180] 앞서 언급한 바와 같이, 보호막(660)은 제 2 방향으로 인접한 화소영역(P) 사이에 돌출부(661)을 가지며, 보호막(660)의 돌출부(661)에 의해 뱅크(670)의 높이는 제1 방향과 제2 방향에 대해 서로 다르다.

[0181] 보다 상세하게, 뱅크(670)는 보호막(660)의 돌출부(661)의 단차를 따라 형성되어, 제 1 방향으로 인접한 화소영역(P) 사이의 뱅크(670)는 기판(610)의 상면으로부터 제 5 높이(h5)를 갖고, 제 2 방향으로 인접한 화소영역(P) 사이의 뱅크(670)는 기판(610)의 상면으로부터 제 6 높이(h6)를 가지며, 제 5 높이(h5)는 제 6 높이(h6)보다 작다.

[0182] 본 발명에서와 같이, 제2 방향을 따라 인접한 화소영역(P) 간의 제2 거리(d2)가 제1 방향을 따라 인접한 화소영역(P) 간의 제1 거리(d1)가 보다 클 때, 뱅크(670)가 제1 방향과 제2 방향에 대해 동일한 높이를 가진다면, 용액 공정으로 발광층을 형성하는데 있어 제1 방향과 제2 방향에 대해 인접한 화소영역(P)의 영향이 다르므로, 발광층의 두께가 균일하지 않게 된다.

[0183] 즉, 뱅크(670)가 제1 방향과 제2 방향에 대해 동일한 높이를 가질 경우, 화소영역(P)에 용액을 적하 후 건조할 때, 비교적 가까운 제1 방향으로는 인접한 화소영역(P) 내의 용액의 영향이 큰 반면, 비교적 먼 제2 방향으로는 인접한 화소영역(P) 내의 용액의 영향이 작다. 따라서, 제1 및 제2 방향에 대해 용매의 증발 속도 차이가 발생하고, 제2 방향으로 용매의 증발 속도가 제1 방향으로 용매의 증발 속도보다 빠르기 때문에, 균일한 두께의 발광층을 얻기가 어렵다.

[0184] 본 발명에서는 제 2 방향으로 인접하는 화소영역(P) 사이에서 보호막(660)에 돌출부(661)를 형성하여, 제1 방향으로 인접한 화소영역(P) 사이의 뱅크(670)의 상면이 제2 방향으로 인접한 화소영역(P) 사이의 뱅크(670)의 상면보다 낮아지도록 함으로써, 제1 방향으로 인접한 화소영역(P) 사이의 뱅크(670)의 제5 높이(h5)를 제2 방향으로 인접한 화소영역(P) 사이의 뱅크(670)의 제6 높이(h6)보다 작게 한다.

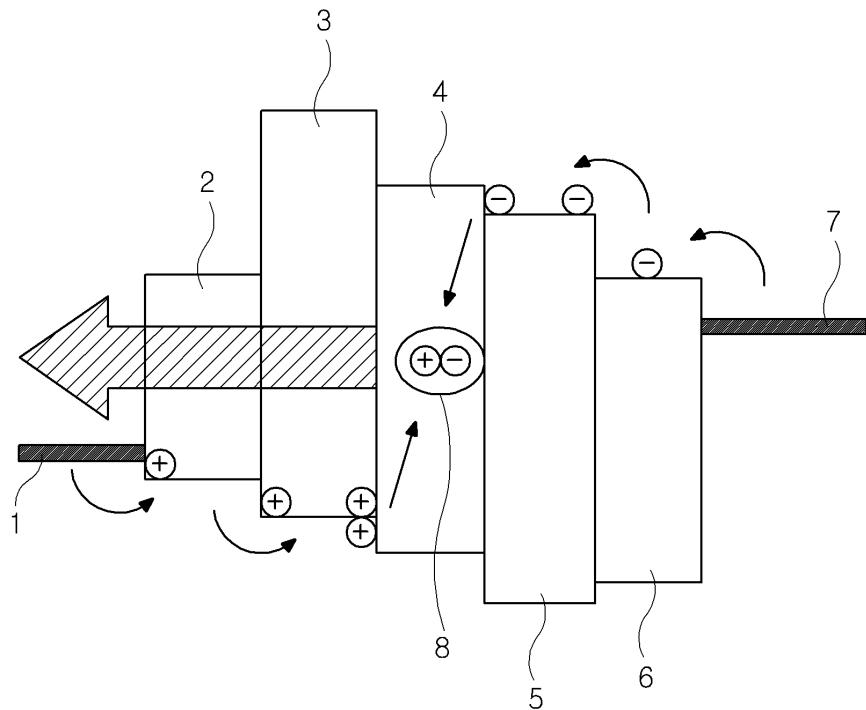
- [0185] 즉, 제1 방향으로 인접한 화소영역(P) 사이의 뱅크(670)와 제2 방향으로 인접한 화소영역(P) 사이의 뱅크(670)는 동일한 두께를 갖지만, 돌출부(661)에 의해 제1 방향으로 인접한 화소영역(P) 사이의 뱅크(670) 저면의 제 3 높이(h3)가 제2 방향으로 인접한 화소영역(P) 사이의 뱅크(670) 저면의 제 4 높이(h4)보다 작기 때문에, 제1 방향으로 인접한 화소영역(P) 사이의 뱅크(670)의 제5 높이(h5)가 제2 방향으로 인접한 화소영역(P) 사이의 뱅크(670)의 제6 높이(h6)보다 작게 된다.
- [0186] 본 발명의 제6 실시예에서는 따른 전계발광 표시장치에서는, 발광층의 일부 또는 전부가 용액 공정을 통해 형성되므로, 증착 공정을 줄여 제조 비용을 줄일 수 있으며, 대면적 및 고해상도 표시장치에도 적용할 수 있다.
- [0187] 또한, 제1 및 제2 방향에 대해 뱅크의 높이를 다르게 하여, 제1 및 제2 방향에 따른 용매의 증발 속도를 균일하게 함으로써, 균일한 두께의 박막을 형성할 수 있다. 따라서, 화질을 향상시킬 수 있다.
- [0189] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 통상의 지식을 가진 자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

### **부호의 설명**

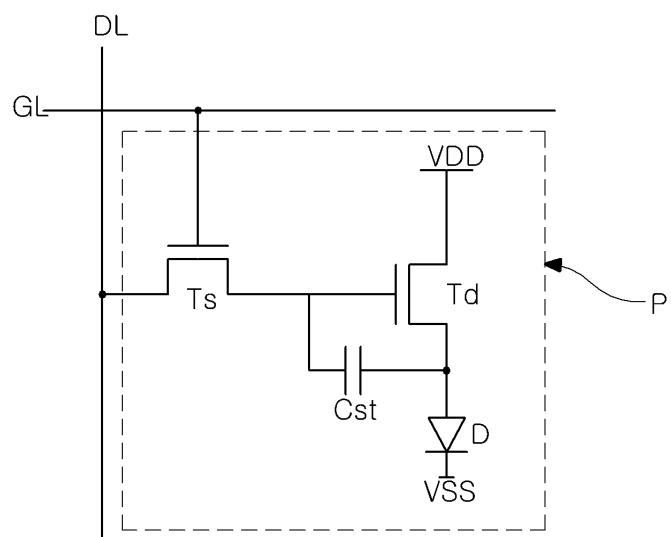
- [0191] 110: 기판 122: 반도체층  
 130: 게이트 절연막 132: 게이트 전극  
 140: 층간 절연막 140a, 140b: 제1 및 제2 컨택홀  
 142: 소스 전극 144: 드레인 전극  
 152, 154: 제1 및 제2 보호막 156: 드레인 컨택홀  
 162: 제1 전극 170: 뱅크  
 170a: 투과홀 180: 발광층  
 192: 제2 전극 D: 발광다이오드

## 도면

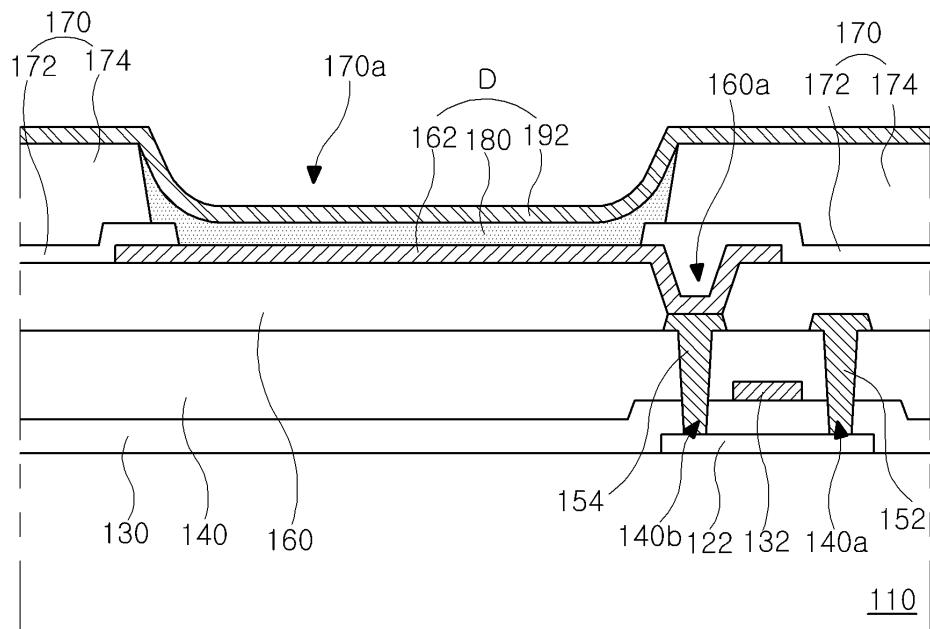
## 도면1



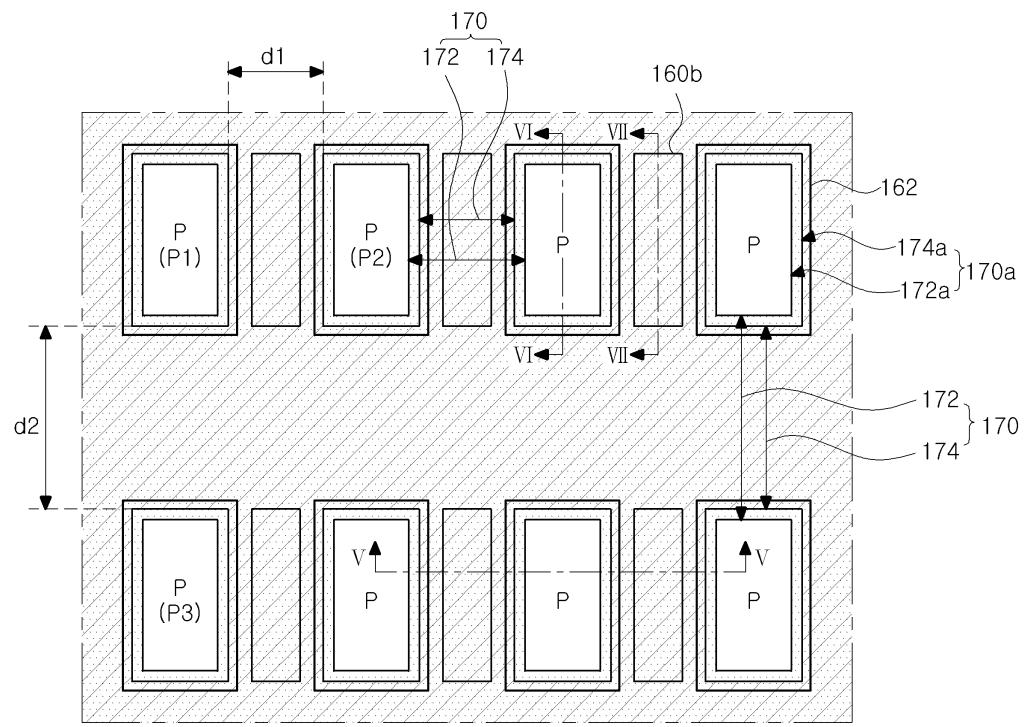
## 도면2



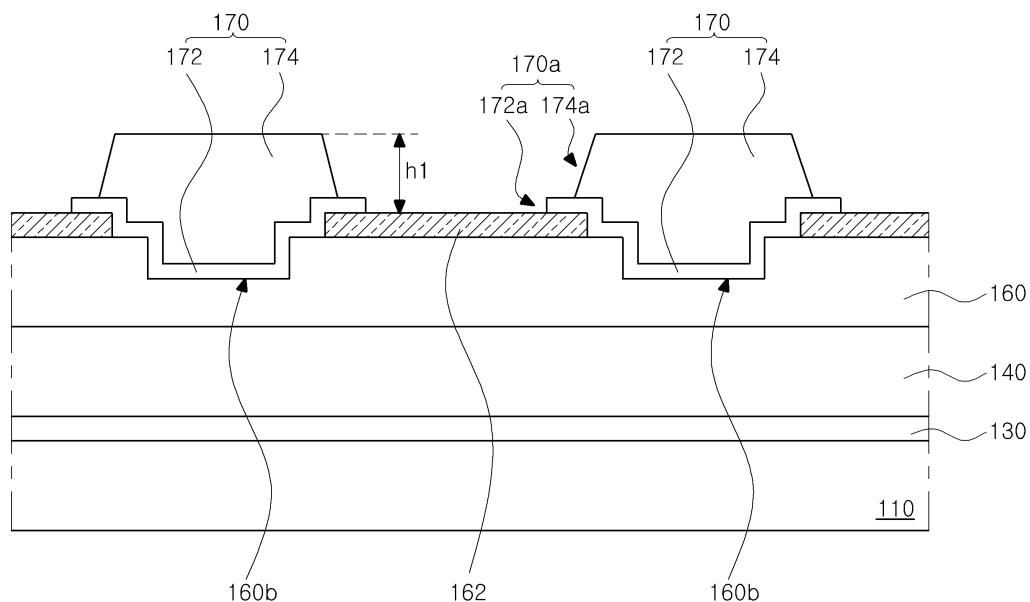
## 도면3



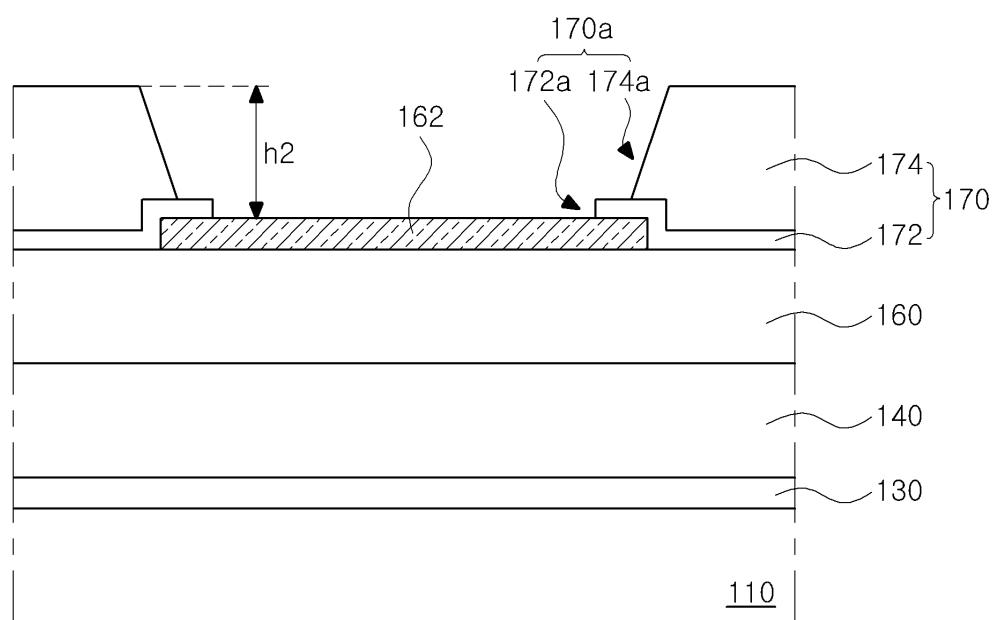
## 도면4



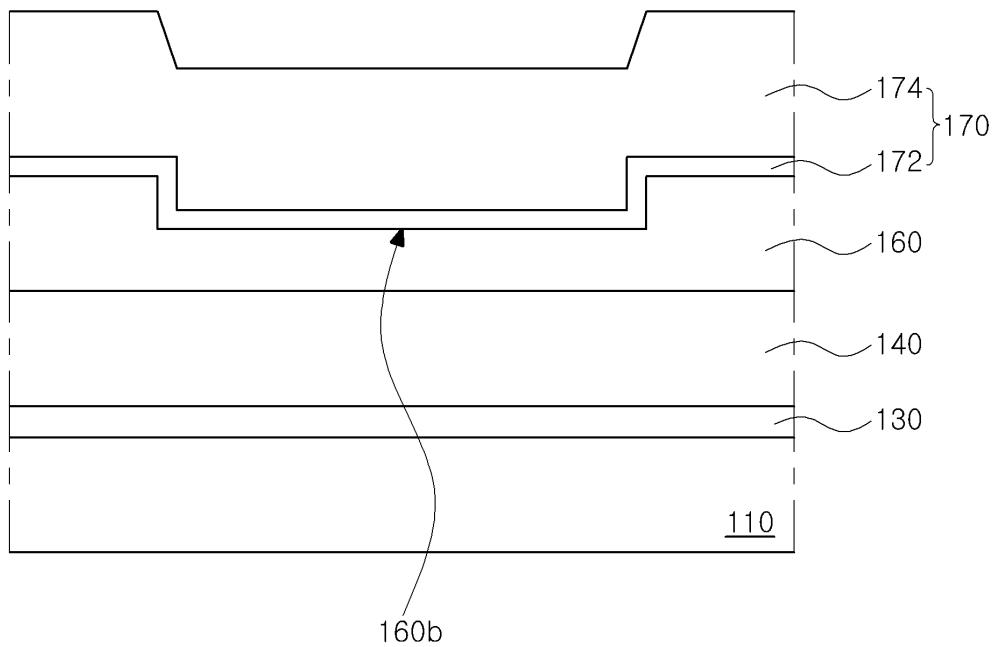
## 도면5



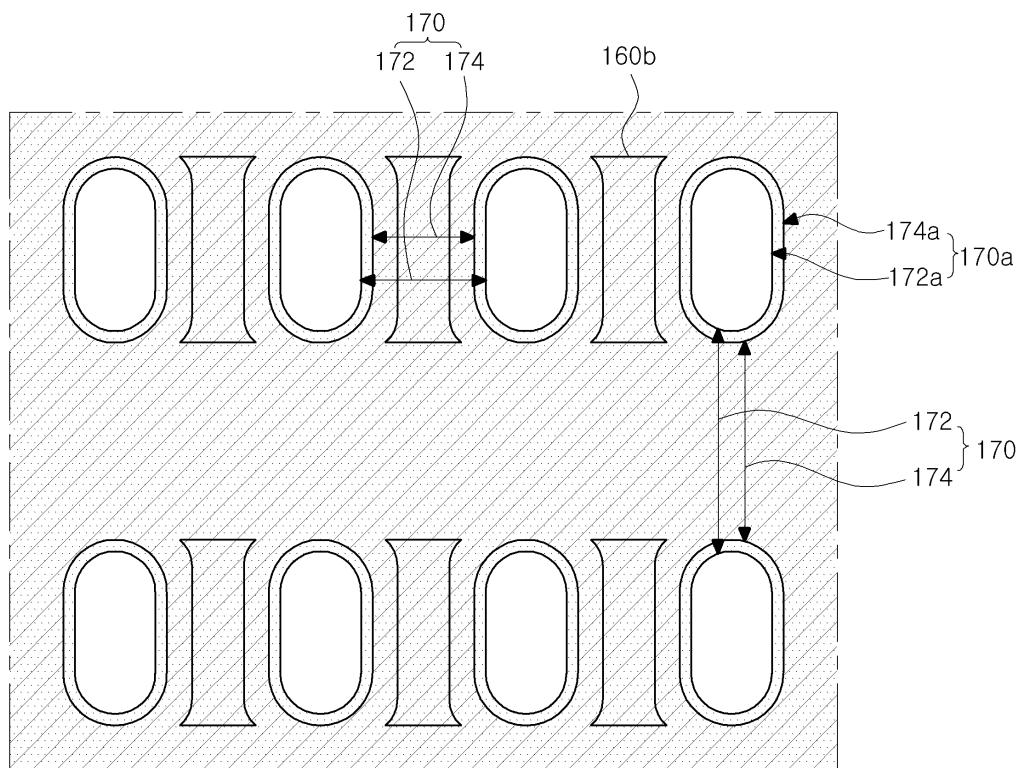
## 도면6



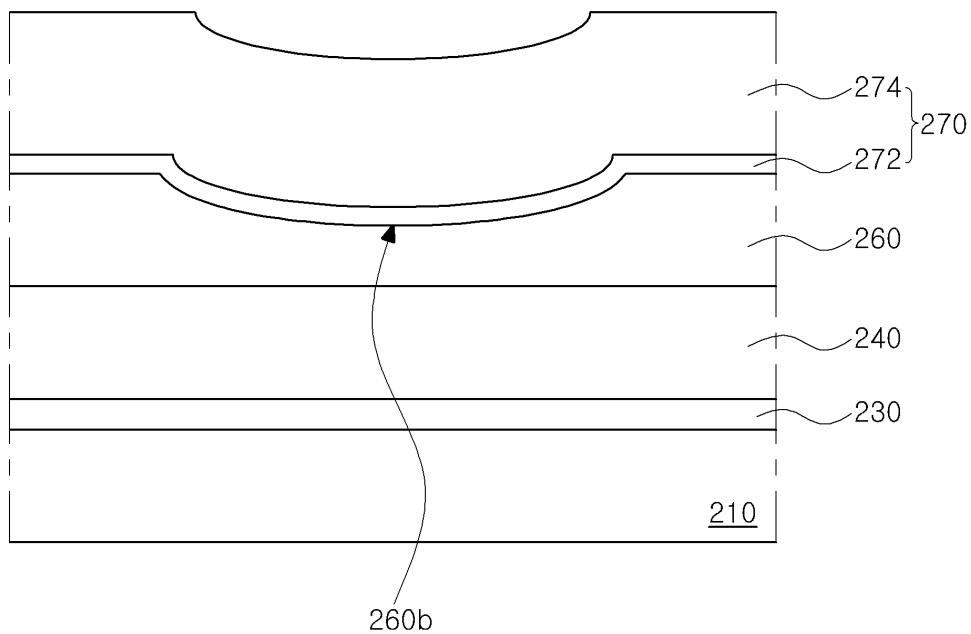
도면7



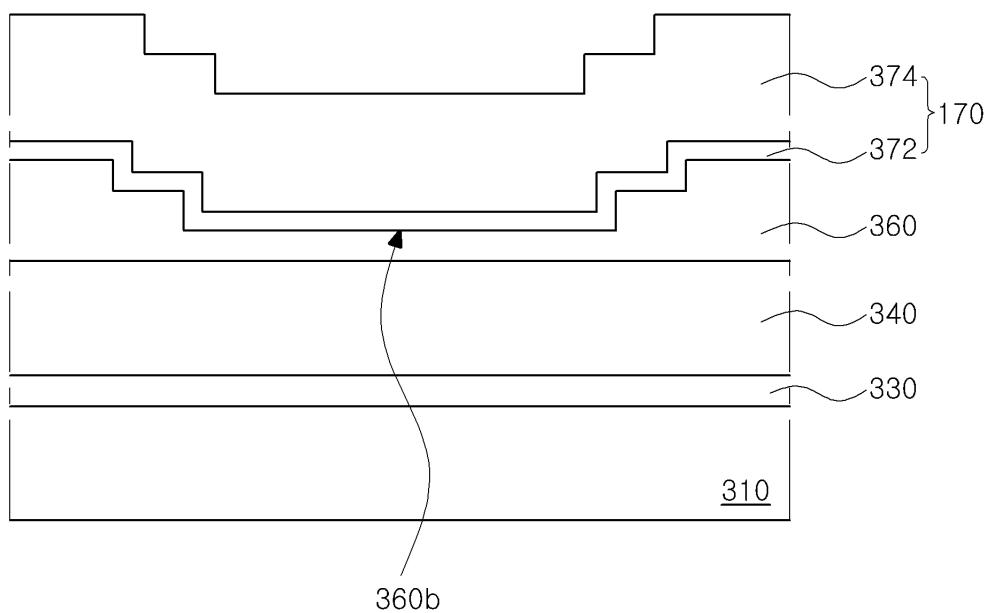
도면8



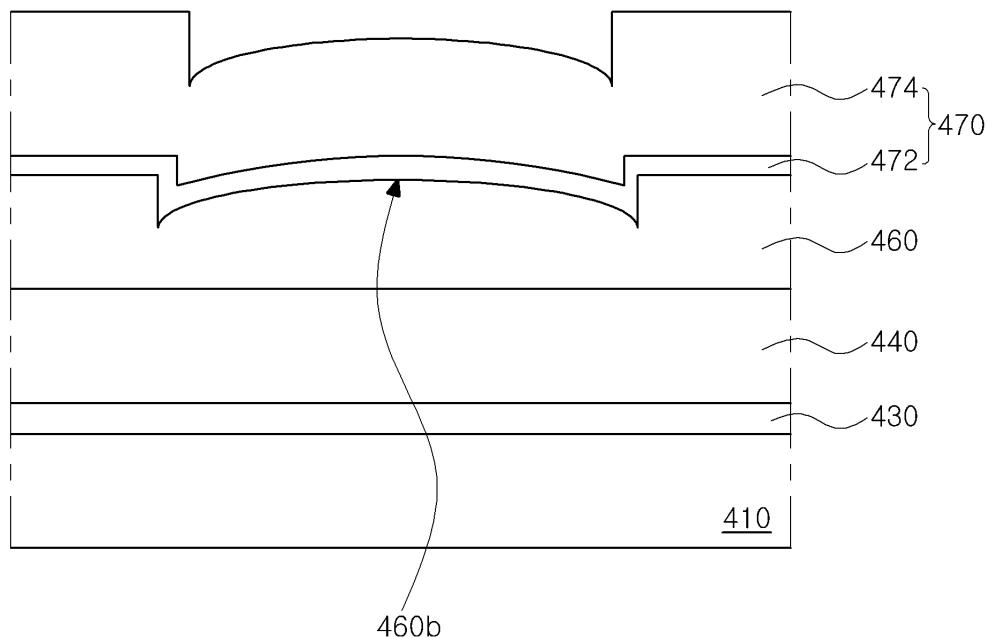
도면9



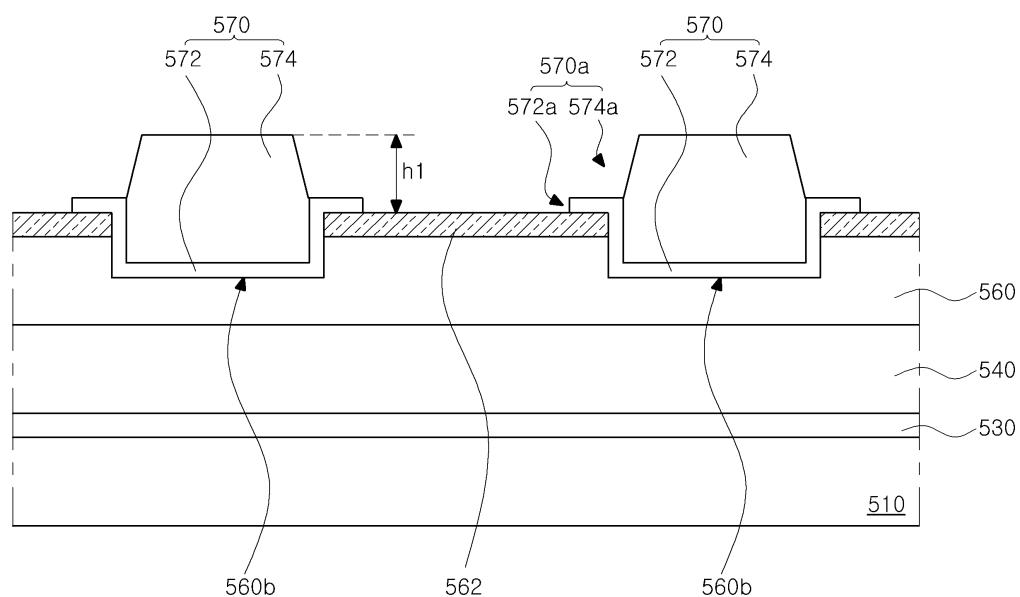
도면10



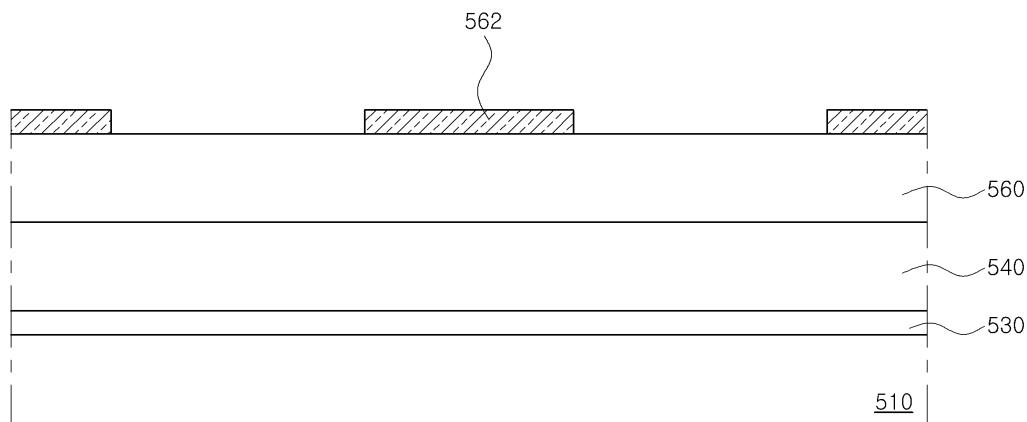
도면11



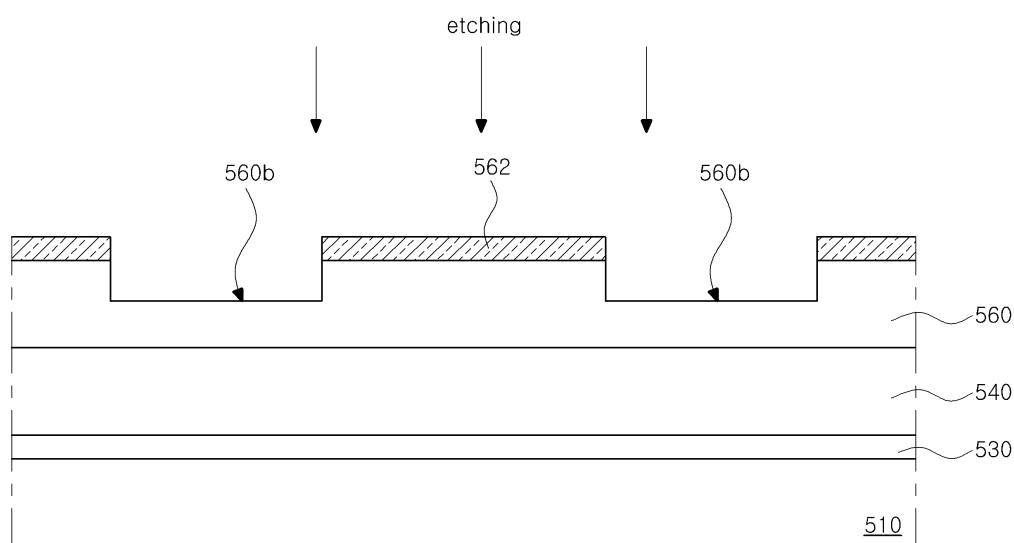
도면12



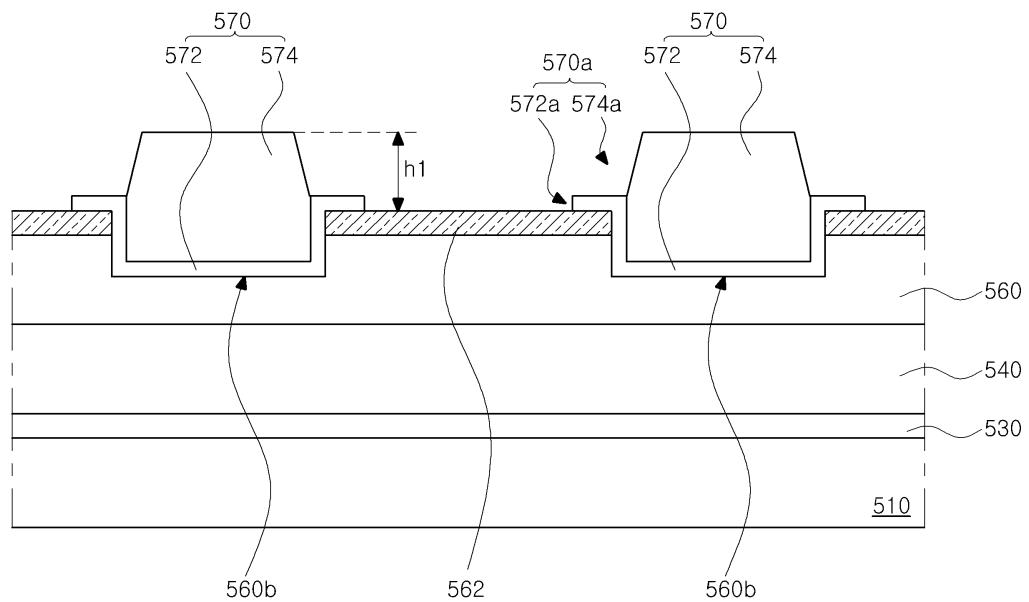
도면13a



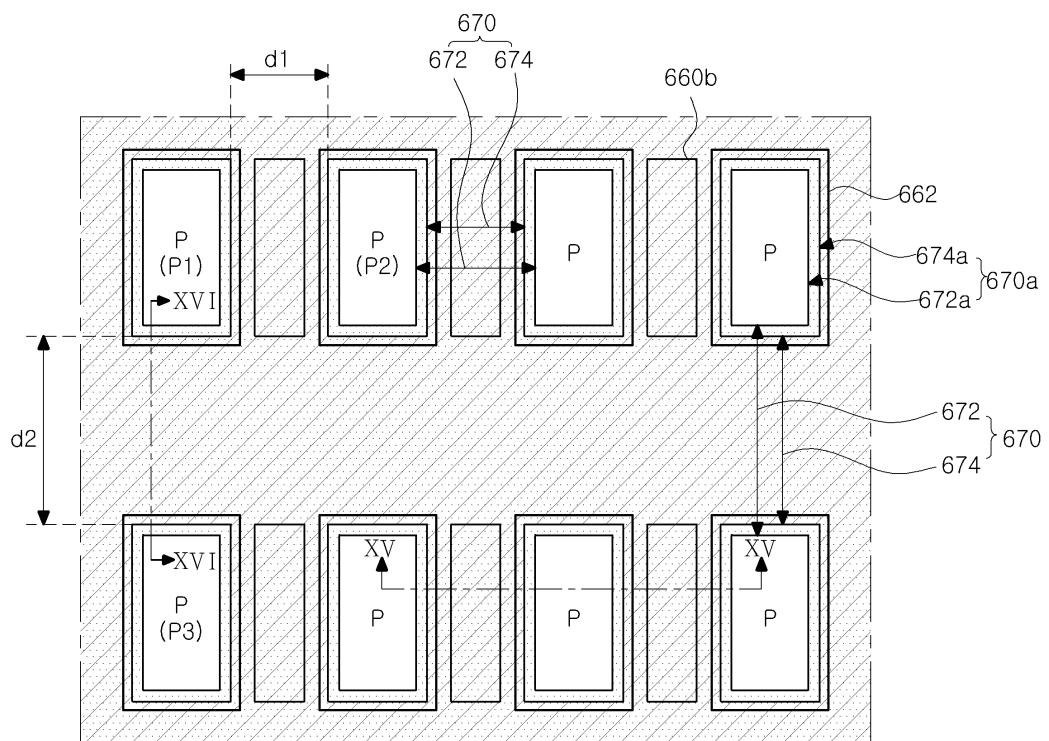
도면13b



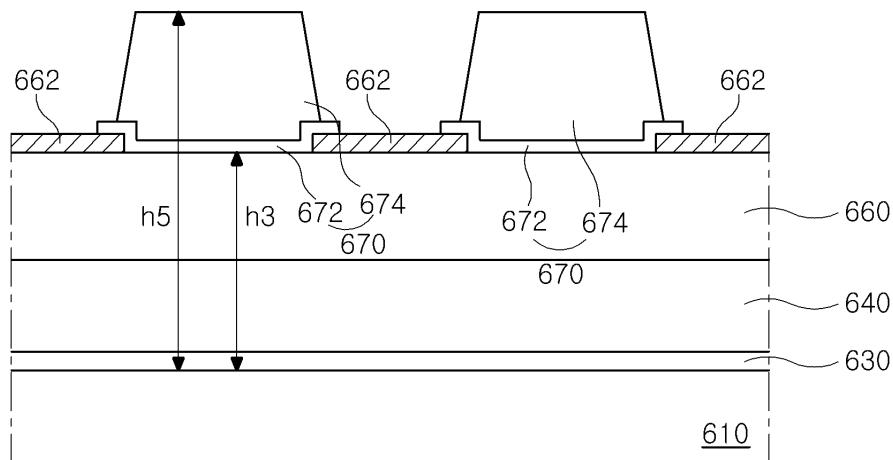
도면13c



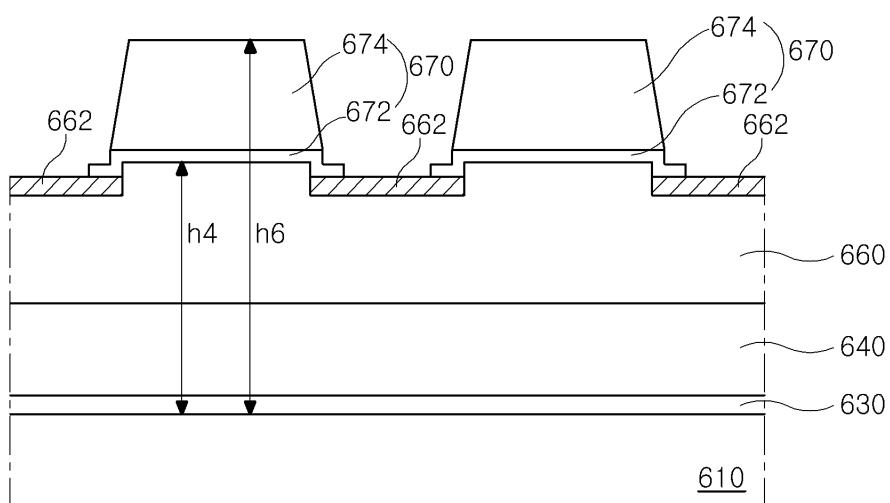
도면14



도면15



도면16



专利名称(译) 电致发光显示装置及其制造方法

公开(公告)号 KR1020180053220A

公开(公告)日 2018-05-21

申请号 KR1020170125401

申请日 2017-09-27

[标]申请(专利权)人(译) 乐金显示有限公司

申请(专利权)人(译) LG显示器有限公司

当前申请(专利权)人(译) LG显示器有限公司

[标]发明人 LEE SANG BIN  
이상빈  
CHOI JEONG MOOK  
최정록

发明人 이상빈  
최정록

IPC分类号 H01L27/32

优先权 1020160150543 2016-11-11 KR

### 摘要(译)

本发明中，本发明的EL显示装置中，具有长轴和短轴，所述距离长多个像素区域比该长轴的距离的短轴方向限定所述基板和所述发光显示装置在衬底的第一电极，第一电极，所述发光层的第二电极，和所述斜坡的顶部的发射层和覆盖着相邻的其位于保护膜和所述膜的保护各像素区域的电极的像素区域的边缘之间的银行包括保护膜已在短轴方向上相邻的像素区之间的槽，所述第一高度，相邻的在长轴方向上的像素区与所述第一电极的上表面上在从所述组的第一电极区域的上表面在短轴方向上的相邻像素之间该组的RTI ID = 0.0。因此，由不同高度的银行，以形成具有通过用于像素区域的长轴和短轴方向的溶液处理的均匀厚度的发光层，因此能够提高图像质量。

