



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0064197  
(43) 공개일자 2019년06월10일

(51) 국제특허분류(Int. Cl.)  
H01L 51/52 (2006.01) H01L 27/32 (2006.01)  
(52) CPC특허분류  
H01L 51/5271 (2013.01)  
H01L 27/3246 (2013.01)  
(21) 출원번호 10-2017-0163571  
(22) 출원일자 2017년11월30일  
심사청구일자 2017년11월30일

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
김동영  
경기도 파주시 월롱면 엘지로 245  
공혜진  
경기도 파주시 월롱면 엘지로 245  
(74) 대리인  
특허법인로알

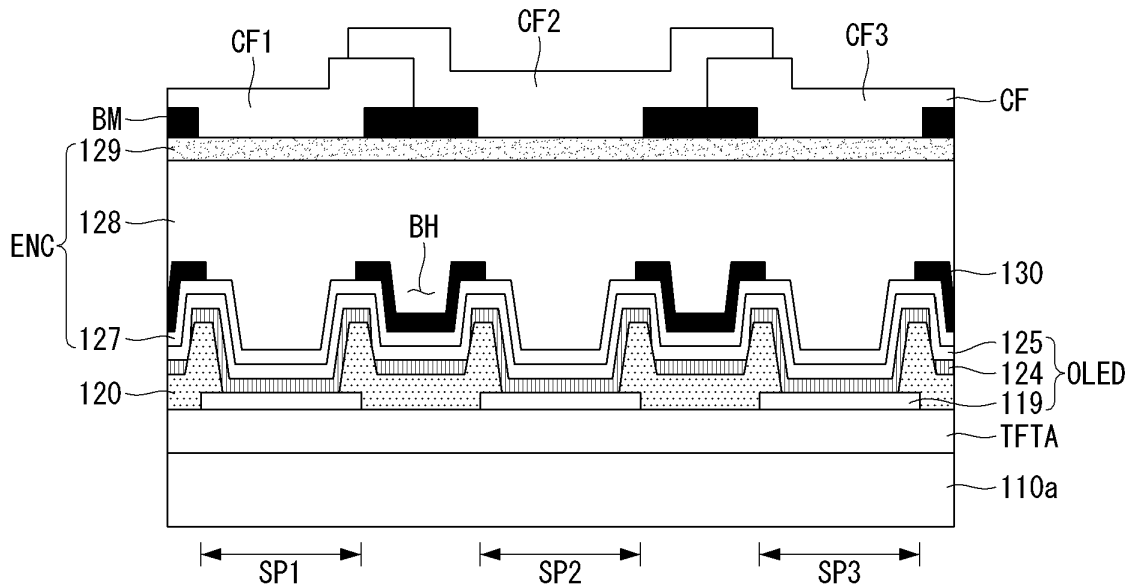
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 전계발광표시장치

(57) 요약

본 발명은 제1기판, 제1전극층, बैं크층, 발광층, बैं크홀, 제2전극층, 및 저반사층을 포함하는 전계발광표시장치를 제공한다. 제1전극층은 제1기판 상에 위치한다. बैं크층은 제1전극층의 일부를 노출하는 개구부를 갖는다. 발광층은 제1전극층 상에 위치한다. बैं크홀은 बैं크층 상에 함몰되어 위치한다. 제2전극층은 발광층 상에 위치한다. 저반사층은 제2전극층 상에 위치하고 बैं크홀에 대응하여 배치된다.

대표도 - 도7



(52) CPC특허분류

*H01L 51/5203* (2013.01)

*H01L 51/5253* (2013.01)

*H01L 51/5293* (2013.01)

(72) 발명자

**이용백**

경기도 과천시 월릉면 엘지로 245

**강연숙**

경기도 과천시 월릉면 엘지로 245

**류지호**

경기도 과천시 월릉면 엘지로 245

**조장**

경기도 과천시 월릉면 엘지로 245

**전창화**

경기도 과천시 월릉면 엘지로 245

## 명세서

### 청구범위

#### 청구항 1

제1기관;

상기 제1기관 상의 제1전극층;

상기 제1전극층의 일부를 노출하는 개구부를 갖는 बैं크층;

상기 제1전극층 상의 발광층;

상기 बैं크층 상에 함몰된 बैं크홈;

상기 발광층 상의 제2전극층; 및

상기 제2전극층 상에 위치하고 상기 बैं크홈에 대응하여 배치된 저반사층을 포함하는 전계발광표시장치.

#### 청구항 2

제1항에 있어서,

상기 저반사층은

단층 또는 복층으로 이루어진 전계발광표시장치.

#### 청구항 3

제1항에 있어서,

상기 저반사층은

제1층, 상기 제1층 상의 제2층 및 상기 제2층 상의 제3층을 포함하고,

상기 제1층과 상기 제3층은 금속 재료로 선택되고, 상기 제2층은 무기 재료로 선택된 전계발광표시장치.

#### 청구항 4

제1항에 있어서,

상기 제2전극층 상에 위치하고 무기 재료와 유기 재료가 교번하여 적층된 보호필름층을 포함하고,

상기 저반사층은 상기 보호필름층의 층간에 배치된 전계발광표시장치.

#### 청구항 5

제4항에 있어서,

상기 보호필름층은

제1보호필름층, 상기 제1보호필름층 상의 제2보호필름층 및 상기 제2보호필름층 상의 제3보호필름층을 포함하고, 상기 제1 및 제3보호필름층은 무기 재료로 선택되고, 상기 제2보호필름층은 유기 재료로 선택되고,

상기 저반사층은 상기 제1보호필름층 상에 배치된 전계발광표시장치.

#### 청구항 6

제1기관;

상기 제1기관 상의 제1전극층;

상기 제1전극층의 일부를 노출하는 개구부를 갖는 बैं크층;

상기 제1전극층 상의 발광층;

상기 बैं크층 상에 함몰된 बैं크홈;

상기 발광층 상의 제2전극층; 및

상기 제2전극층 상에 위치하고 상기 बैं크층의 적어도 일부에 대응하여 배치된 편광층을 포함하는 전계발광표시장치.

#### 청구항 7

제6항에 있어서,

상기 편광층은

상기 बैं크층의 외측부 표면, 상기 बैं크층의 상부 표면, 상기 बैं크층의 밑면, 상기 बैं크홈의 내측부 표면 및 상기 बैं크홈의 하부 표면 중 하나 이상에 대응하여 배치되는 전계발광표시장치.

#### 청구항 8

제6항에 있어서,

상기 편광층은

서로 다른 편광 특성을 갖는 제1편광층과 제2편광층을 포함하는 전계발광표시장치.

#### 청구항 9

제8항에 있어서,

상기 제1편광층과 상기 제2편광층은 배치된 위치가 다른 전계발광표시장치.

#### 청구항 10

제6항에 있어서,

상기 편광층은

상기 발광층의 발광면을 제외하고 하부층의 모든 영역을 덮는 전계발광표시장치.

#### 청구항 11

제6항에 있어서,

상기 제2전극층 상에 위치하고 무기 재료와 유기 재료가 교번하여 적층된 보호필름층을 포함하고,

상기 편광층은 상기 보호필름층의 층간에 배치된 전계발광표시장치.

#### 청구항 12

제11항에 있어서,

상기 보호필름층은

제1보호필름층, 상기 제1보호필름층 상의 제2보호필름층 및 상기 제2보호필름층 상의 제3보호필름층을 포함하고, 상기 제1 및 제3보호필름층은 무기 재료로 선택되고, 상기 제2보호필름층은 유기 재료로 선택되고,

상기 편광층은 상기 제1보호필름층 상에 배치된 전계발광표시장치.

### 발명의 설명

### 기술 분야

[0001] 본 발명은 전계발광표시장치에 관한 것이다.

### 배경 기술

- [0002] 정보화 기술이 발달함에 따라 사용자와 정보 간의 연결 매체인 표시장치의 시장이 커지고 있다. 이에 따라, 전계발광표시장치(Light Emitting Display: LED), 액정표시장치(Liquid Crystal Display: LCD) 및 플라즈마표시장치(Plasma Display Panel: PDP) 등과 같은 표시장치의 사용이 증가하고 있다.
- [0003] 앞서 설명한 표시장치 중 전계발광표시장치에는 복수의 서브 픽셀을 포함하는 표시 패널, 표시 패널을 구동하는 구동부 및 표시 패널에 전원을 공급하는 전원 공급부 등이 포함된다. 구동부에는 표시 패널에 스캔신호(또는 게이트신호)를 공급하는 스캔구동부 및 표시 패널에 데이터신호를 공급하는 데이터 구동부 등이 포함된다.
- [0004] 전계발광표시장치는 매트릭스 형태로 배치된 서브 픽셀들에 스캔신호 및 데이터신호 등이 공급되면, 선택된 서브 픽셀의 발광다이오드가 발광을 하게 됨으로써 영상을 표시할 수 있게 된다. 전계발광표시장치는 하부기판 방향으로 빛을 출사하는 하부발광(Bottom Emission)과 상부기판 방향으로 빛을 출사하는 상부발광(Top Emission)형 등으로 구분된다.
- [0005] 전계발광표시장치는 서브 픽셀 내부에 포함된 발광다이오드로부터 생성된 빛을 기반으로 영상을 표시하므로 차세대 표시장치로 각광받는 등 다양한 장점을 지니고 있다. 그러나 초고해상도의 전계발광표시장치를 구현하기 위해서는 아직 해결해야 할 문제가 남아 있다.

**발명의 내용**

**해결하려는 과제**

- [0006] 상술한 배경기술의 문제점을 해결하기 위한 본 발명은 초고해상도의 유기전계발광표시장치 구현을 위해, 발광층을 통한 누설 전류 발생 문제, 인접하는 다른 서브 픽셀로 빛이 이동 또는 반사되는 광경로 발생 문제 그리고 이종의 빛(색)이 섞이는 혼색 문제를 해소하는 것이다.

**과제의 해결 수단**

- [0007] 상술한 과제 해결 수단으로 본 발명은 제1기판, 제1전극층, बैं크층, 발광층, बैं크홀, 제2전극층, 및 저반사층을 포함하는 전계발광표시장치를 제공한다. 제1전극층은 제1기판 상에 위치한다. बैं크층은 제1전극층의 일부를 노출하는 개구부를 갖는다. 발광층은 제1전극층 상에 위치한다. बैं크홀은 बैं크층 상에 함몰되어 위치한다. 제2전극층은 발광층 상에 위치한다. 저반사층은 제2전극층 상에 위치하고 बैं크홀에 대응하여 배치된다.
- [0008] 저반사층은 단층 또는 복층으로 이루어질 수 있다.
- [0009] 저반사층은 제1층, 제1층 상의 제2층 및 제2층 상의 제3층을 포함하고, 제1층과 제3층은 금속 재료로 선택되고, 제2층은 무기 재료로 선택될 수 있다.
- [0010] 제2전극층 상에 위치하고 무기 재료와 유기 재료가 교번하여 적층된 보호필름층을 포함하고, 저반사층은 보호필름층의 층간에 배치될 수 있다.
- [0011] 보호필름층은 제1보호필름층, 제1보호필름층 상의 제2보호필름층 및 제2보호필름층 상의 제3보호필름층을 포함하고, 제1 및 제3보호필름층은 무기 재료로 선택되고, 제2보호필름층은 유기 재료로 선택되고, 저반사층은 제1보호필름층 상에 배치될 수 있다.
- [0012] 다른 측면에서 본 발명은 제1기판, 제1전극층, बैं크층, 발광층, बैं크홀, 제2전극층 및 편광층을 포함하는 전계발광표시장치를 제공한다. 제1전극층은 제1기판 상에 위치한다. बैं크층은 제1전극층의 일부를 노출하는 개구부를 갖는다. 발광층은 제1전극층 상에 위치한다. बैं크홀은 बैं크층 상에 함몰된다. 제2전극층은 발광층 상에 위치한다. 편광층은 제2전극층 상에 위치하고 बैं크층의 적어도 일부에 대응하여 배치된다.
- [0013] 편광층은 बैं크층의 외측부 표면, बैं크층의 상부 표면, बैं크층의 밑면, बैं크홀의 내측부 표면 및 बैं크홀의 하부 표면 중 하나 이상에 대응하여 배치될 수 있다.
- [0014] 편광층은 서로 다른 편광 특성을 갖는 제1편광층과 제2편광층을 포함할 수 있다.
- [0015] 제1편광층과 제2편광층은 배치된 위치가 다를 수 있다.
- [0016] 편광층은 발광층의 발광면을 제외하고 하부층의 모든 영역을 덮을 수 있다.
- [0017] 제2전극층 상에 위치하고 무기 재료와 유기 재료가 교번하여 적층된 보호필름층을 포함하고, 편광층은 보호필름층의 층간에 배치될 수 있다.

[0018] 보호필름층은 제1보호필름층, 제1보호필름층 상의 제2보호필름층 및 제2보호필름층 상의 제3보호필름층을 포함하고, 제1 및 제3보호필름층은 무기 재료로 선택되고, 제2보호필름층은 유기 재료로 선택되고, 편광층은 제1보호필름층 상에 배치될 수 있다.

**발명의 효과**

[0019] 본 발명은 초고해상도의 유기전계발광표시장치 구현을 위해, 발광층을 통한 누설 전류 발생 문제, 인접하는 다른 서브 픽셀로 빛이 이동 또는 반사되는 광경로 발생 문제 그리고 이중의 빛(색)이 섞이는 혼색 문제를 해소할 수 있는 효과가 있다.

**도면의 간단한 설명**

- [0020] 도 1은 유기전계발광표시장치의 개략적인 블록도.
- 도 2는 서브 픽셀의 개략적인 회로 구성도.
- 도 3은 도 2의 일부를 구체화한 회로 구성 예시도.
- 도 4는 표시 패널의 단면 예시도.
- 도 5는 서브 픽셀들의 개략적인 구조를 설명하기 위한 단면 예시도.
- 도 6은 서브 픽셀들의 발광 특성을 설명하기 위한 도면.
- 도 7은 본 발명의 제1실시예에 따른 표시 패널의 단면도.
- 도 8은 본 발명의 제1실시예에 따른 효과를 설명하기 위한 단면도.
- 도 9는 본 발명의 제2실시예에 따른 표시 패널의 단면도.
- 도 10은 본 발명의 제2실시예에 따른 효과를 설명하기 위한 단면도.
- 도 11은 본 발명의 제2실시예로 제작한 표시 패널의 파장별 반사율 시뮬레이션 결과도.
- 도 12는 본 발명의 제3실시예에 따른 표시 패널의 단면도.
- 도 13은 본 발명의 제3실시예에 따른 메커니즘을 간략히 설명하기 위한 단면도.
- 도 14는 본 발명의 제4실시예에 따른 표시 패널의 단면도.
- 도 15는 본 발명의 제5실시예에 따른 표시 패널의 단면도.
- 도 16은 본 발명의 제6실시예에 따른 표시 패널의 단면도.
- 도 17은 본 발명의 제7실시예에 따른 표시 패널의 단면도.
- 도 18은 본 발명의 제8실시예에 따른 표시 패널의 단면도.

**발명을 실시하기 위한 구체적인 내용**

- [0021] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.
- [0022] 이하에서 설명되는 전계발광표시장치는 텔레비전, 영상 플레이어, 개인용 컴퓨터(PC), 홈시어터, 스마트폰, 증강/가상현실기기(AR/VR) 등으로 구현될 수 있다. 그리고 이하에서 설명되는 전계발광표시장치는 유기발광다이오드(발광소자)를 기반으로 구현된 유기전계발광표시장치(Organic Light Emitting Display Device)를 일례로 설명한다. 그러나 이하에서 설명되는 전계발광표시장치는 무기발광다이오드를 기반으로 구현될 수도 있다.
- [0023] 도 1은 유기전계발광표시장치의 개략적인 블록도이고, 도 2는 서브 픽셀의 개략적인 회로 구성도이고, 도 3은 도 2의 일부를 구체화한 회로 구성 예시도이며, 도 4는 표시 패널의 단면 예시도이고, 도 5는 서브 픽셀들의 개략적인 구조를 설명하기 위한 단면 예시도이며, 도 6은 서브 픽셀들의 발광 특성을 설명하기 위한 도면이다.
- [0024] 도 1에 도시된 바와 같이, 유기전계발광표시장치는 타이밍 제어부(151), 데이터 구동부(155), 스캔 구동부(157), 표시 패널(110) 및 전원 공급부(153)를 포함한다.
- [0025] 타이밍 제어부(151)는 영상 처리부(미도시)로부터 데이터신호(DATA)와 더불어 데이터 인에이블 신호, 수직 동기

신호, 수평 동기신호 및 클럭신호 등을 포함하는 구동신호 등을 공급받는다. 타이밍 제어부(151)는 구동신호에 기초하여 스캔 구동부(157)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 데이터 구동부(155)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)를 출력한다. 타이밍 제어부(151)는 IC(Integrated Circuit) 형태로 형성될 수 있다.

- [0026] 데이터 구동부(155)는 타이밍 제어부(151)로부터 공급된 데이터 타이밍 제어신호(DDC)에 응답하여 타이밍 제어부(151)로부터 공급되는 데이터신호(DATA)를 샘플링하고 래치하여 감마 기준전압으로 디지털 데이터신호를 아날로그 데이터신호(또는 데이터전압)로 변환하여 출력한다. 데이터 구동부(155)는 데이터라인들(DL1 ~ DLn)을 통해 데이터신호(DATA)를 출력한다. 데이터 구동부(155)는 IC 형태로 형성될 수 있다.
- [0027] 스캔 구동부(157)는 타이밍 제어부(151)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 스캔신호를 출력한다. 스캔 구동부(157)는 스캔라인들(GL1 ~ GLm)을 통해 스캔신호를 출력한다. 스캔 구동부(157)는 IC 형태로 형성되거나 표시 패널(110)에 게이트인패널(Gate In Panel) 방식(박막 공정으로 트랜지스터를 형성하는 방식)으로 형성된다.
- [0028] 전원 공급부(153)는 고전위전압과 저전위전압 등을 출력한다. 전원 공급부(153)로부터 출력된 고전위전압과 저전위전압 등은 표시 패널(110)에 공급된다. 고전위전압은 제1전원라인(EVDD)을 통해 표시 패널(110)에 공급되고 저전위전압은 제2전원라인(EVSS)을 통해 표시 패널(110)에 공급된다. 전원 공급부(153)는 IC 형태로 형성될 수 있다.
- [0029] 표시 패널(110)은 데이터 구동부(155)로부터 공급된 데이터신호(DATA), 스캔 구동부(157)로부터 공급된 스캔신호 그리고 전원 공급부(153)로부터 공급된 전원을 기반으로 영상을 표시한다. 표시 패널(110)은 영상을 표시할 수 있도록 동작하며 빛을 발광하는 서브 픽셀들(SP)을 포함한다.
- [0030] 서브 픽셀들(SP)은 적색 서브 픽셀, 녹색 서브 픽셀 및 청색 서브 픽셀을 포함하거나 백색 서브 픽셀, 적색 서브 픽셀, 녹색 서브 픽셀 및 청색 서브 픽셀을 포함한다. 서브 픽셀들(SP)은 발광 특성에 따라 하나 이상 다른 발광 면적을 가질 수 있다.
- [0031] 도 2에 도시된 바와 같이, 하나의 서브 픽셀은 데이터라인(DL1), 스캔라인(GL1)의 교차영역에 위치하며, 구동 트랜지스터(DR)의 게이트-소스간 전압을 셋팅하기 위한 프로그래밍부(SC)와 유기 발광다이오드(OLED)를 포함한다. 유기발광 다이오드(OLED)는 애노드(ANO), 캐소드(CAT), 및 애노드(ANO)와 캐소드(CAT) 사이에 개재된 유기 발광층을 포함한다. 애노드(ANO)는 구동 트랜지스터(DR)와 접속된다.
- [0032] 프로그래밍부(SC)는 적어도 하나 이상의 스위칭 트랜지스터와, 적어도 하나 이상의 커패시터를 포함하는 트랜지스터부(트랜지스터 어레이)로 구현될 수 있다. 트랜지스터부는 CMOS 반도체, PMOS 반도체 또는 NMOS 반도체를 기반으로 구현된다. 트랜지스터부에 포함된 트랜지스터들은 p 타입 또는 n 타입 등으로 구현될 수 있다. 또한, 서브 픽셀의 트랜지스터부에 포함된 트랜지스터들의 반도체층은, 아몰포스 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함할 수 있다.
- [0033] 스위칭 트랜지스터는 스캔라인(GL1)으로부터의 스캔신호에 응답하여 턴 온 됨으로써, 데이터라인(DL1)으로부터의 데이터전압을 커패시터의 일측 전극에 인가한다. 구동 트랜지스터(DR)는 커패시터에 충전된 전압의 크기에 따라 전류량을 제어하여 유기 발광다이오드(OLED)의 발광량을 조절한다. 유기 발광다이오드(OLED)의 발광량은 구동 트랜지스터(DR)로부터 공급되는 전류량에 비례한다. 또한, 서브 픽셀은 제1전원라인(EVDD)과 제2전원라인(EVSS)에 연결되며, 이들로부터 고전위전압과 저전위전압을 공급받는다.
- [0034] 도 3의 (a)에 도시된 바와 같이, 서브 픽셀은 앞서 설명한 스위칭 트랜지스터(SW), 구동 트랜지스터(DR), 커패시터(Cst) 및 유기 발광다이오드(OLED) 뿐만 아니라 내부보상회로(CC)를 포함할 수 있다. 내부보상회로(CC)는 보상신호라인(INIT)에 연결된 하나 이상의 트랜지스터들을 포함할 수 있다. 내부보상회로(CC)는 구동 트랜지스터(DR)의 게이트-소스전압을 문턱전압이 반영된 전압으로 세팅하여, 유기발광 다이오드(OLED)가 발광할 때에 구동 트랜지스터(DR)의 문턱전압에 의한 휘도 변화를 배제시킨다. 이 경우, 스캔라인(GL1)은 스위칭 트랜지스터(SW)와 내부보상회로(CC)의 트랜지스터들을 제어하기 위해 적어도 두 개의 스캔라인(GL1a, GL1b)을 포함하게 된다.
- [0035] 도 3의 (b)에 도시된 바와 같이, 서브 픽셀은 스위칭 트랜지스터(SW1), 구동 트랜지스터(DR), 센싱 트랜지스터(SW2), 커패시터(Cst) 및 유기 발광다이오드(OLED)를 포함할 수 있다. 센싱 트랜지스터(SW2)는 내부보상회로(CC)에 포함될 수 있는 트랜지스터로서, 서브 픽셀의 보상 구동을 위해 센싱 동작을 수행한다.

- [0036] 스위칭 트랜지스터(SW1)는 제1스캔라인(GL1a)을 통해 공급된 스캔신호에 응답하여, 데이터라인(DL1)을 통해 공급되는 데이터전압을 제1노드(N1)에 공급하는 역할을 한다. 그리고 센싱 트랜지스터(SW2)는 제2스캔라인(GL1b)을 통해 공급된 센싱신호에 응답하여, 구동 트랜지스터(DR)와 유기 발광다이오드(OLED) 사이에 위치하는 제2노드(N2)를 초기화하거나 센싱하는 역할을 한다.
- [0037] 한편, 앞서 도 3에서 소개된 서브 픽셀의 회로 구성은 이해를 돕기 위한 것일 뿐이다. 즉, 본 발명의 서브 픽셀의 회로 구성은 이에 한정되지 않고, 2T(Transistor)1C(Capacitor), 3T1C, 4T2C, 5T2C, 6T2C, 7T2C 등으로 다양하게 구성될 수 있다.
- [0038] 도 4에 도시된 바와 같이, 표시 패널(110)은 제1기판(110a), 제2기판(110b), 표시영역(AA), 패드부(PAD), 보호필름층(ENC) 등을 포함한다. 제1기판(110a)과 제2기판(110b)은 빛을 투과시킬 수 있는 투명 수지나 유리 등으로 선택된다. 표시영역(AA)은 빛을 발광하는 서브 픽셀들로 이루어진다. 패드부(PAD)는 외부 기판과의 전기적인 연결을 도모하기 위한 패드들로 이루어진다.
- [0039] 표시영역(AA)은 제1기판(110a)의 거의 모든 면을 차지하도록 배치되고, 패드부(PAD)는 제1기판(110a)의 일측 외곽에 배치된다. 표시영역(AA)은 제1기판(110a)과 제2기판(110b) 사이에 존재하는 보호필름층(ENC)에 의해 밀봉되어 수분이나 산소 등으로부터 보호된다. 반면 패드부(PAD)는 외부로 노출된다. 그러나 표시 패널(110)의 구조는 다양하게 구현될 수 있으므로 이에 한정되지 않는다.
- [0040] 도 5에 도시된 바와 같이, 서브 픽셀들은 발광다이오드(OLED)와 컬러필터층(CF)을 포함할 수 있다. 발광다이오드(OLED)는 제1기판(150a)의 일면 상부에 형성되고, 애노드전극(E1)(캐소드전극이 될 수도 있음), 백색 등의 빛을 발광하는 발광층(EL) 및 캐소드전극(E2)(애노드전극이 될 수도 있음)으로 구성된다. 발광다이오드(OLED)로부터 출사된 빛은 컬러필터층(CF)에 의해 다른 색으로 변환될 수 있다. 따라서, 발광다이오드(OLED)로부터 출사되는 빛의 경우 반드시 백색일 필요는 없지만 이하에서는 백색을 발광하는 것을 일례로 설명한다.
- [0041] 컬러필터층(CF)은 발광층(EL)으로부터 출사된 백색을 적색(R), 녹색(G), 청색(B)으로 변환하고 백색(W)은 그대로 출사시킨다. 컬러필터층(CF)에 의해 적색을 출사하는 영역은 적색 서브 픽셀, 녹색을 출사하는 영역은 녹색 서브 픽셀, 청색을 출사하는 영역은 청색 서브 픽셀 그리고 백색을 출사하는 영역은 백색 서브 픽셀로 정의된다.
- [0042] 컬러필터층(CF)은 발광다이오드(OLED)와 마주보는 제2기판(150a)의 타면 또는 발광다이오드(OLED)의 상부에 형성될 수 있다. 캐소드전극(E2)과 컬러필터층(CF) 사이에는 보호필름층(ENC)이 위치할 수 있다. 그러나 보호필름층(ENC)은 밀봉구조에 따라 생략될 수도 있다.
- [0043] 애노드전극(E1)은 제2기판(150a) 방향으로의 출광 특성을 향상하기 위해 제1전극층(EA), 제2전극층(EB) 및 제3전극층(EC) 등과 같이 다층 구조로 이루어질 수 있다. 제1전극층(EA)은 투명성을 갖는 산화물 재료(예: ITO), 제2전극층(EB)은 반사성을 갖는 금속 재료(예: Ag), 제3전극층(EC)은 투명성을 갖는 산화물 재료(예: ITO)로 각각 구성될 수 있다. 그러나 애노드전극(E1)의 구조는 이에 한정되지 않는다.
- [0044] 도 6에 도시된 바와 같이, 발광층(EL)은 제1발광층(EL1), 전하생성층(Charge Generation Layer; CGL) 및 제2발광층(EL2)을 포함할 수 있다. 전하생성층(CGL)을 포함하는 발광층(EL)의 경우, 2개의 발광층(EL1, EL2)뿐만 아니라 2개, 3개 또는 그 이상의 발광층이 더 포함될 수도 있다. 그러므로 전하생성층(CGL)을 포함하는 발광층(EL)은 적어도 두 개의 발광층을 포함하는 것으로 해석되어야 한다.
- [0045] 발광층(EL)은 제1발광층(EL1)과 제2발광층(EL2)으로부터 발광된 빛을 기반으로 백색을 발광할 수 있다. 제1발광층(EL1)은 예컨대, 청색(B)을 발광할 수 있는 재료로 선택되고, 제2발광층(EL2)은 노란빛이 도는 녹색(YG)(또는 노란색)을 발광할 수 있는 재료로 선택될 수 있다.
- [0046] 전하생성층(CGL)은 N형 전하생성층(n-CGL)과 P형 전하생성층(p-CGL)이 접합된 PN접합 또는 그 반대인 NP접합 형태로 형성될 수 있다. 전하생성층(CGL)은 전하를 생성하거나 정공 및 전자를 분리하여 제1발광층(제1스택)(EL1)과 제2발광층(제2스택)(EL2)으로 분리된 층들에 전하를 주입하는 역할을 한다. N형 전하생성층(n-CGL)은 제1발광층(EL1)에 전자를 공급하고, P형 전하생성층(p-CGL)은 제2발광층(EL2)에 정공을 공급함으로써, 다수의 발광층이 구비된 소자의 발광 효율을 더욱 증대시키면서 구동 전압도 낮추는 기능을 한다.
- [0047] N형 전하생성층(n-CGL)은 금속 또는 N형이 도핑된 유기물질로 이루어질 수 있다. 금속은 Li, Na, K, Rb, Cs, Mg, Ca, Sr, Ba, La, Ce, Sm, Eu, Tb, Dy 및 Yb로 이루어진 군에서 선택된 하나의 물질일 수 있다. 또한, N형이 도핑된 유기물질에 사용되는 N형 도펀트와 호스트의 물질은 통상적으로 사용되는 물질을 이용할 수 있다. 예

를 들면, N형 도펀트는 알칼리 금속, 알칼리 금속 화합물, 알칼리 토금속 또는 알칼리 토금속 화합물일 수 있다. N형 도펀트는 Cs, K, Rb, Mg, Na, Ca, Sr, Eu 및 Yb로 이루어진 군에서 선택된 하나일 수 있다. 또한, 호스트는 트리스(8-하이드록시퀴놀린)알루미늄, 트리아진, 하이드록시퀴놀린 유도체 및 벤즈아졸 유도체 및 실롤 유도체로 이루어진 군에서 선택된 하나의 물질일 수 있다.

[0048] P형 전하생성층(p-CGL)은 금속 또는 P형이 도핑된 유기물질로 이루어질 수 있다. 금속은 Al, Cu, Fe, Pb, Zn, Au, Pt, W, In, Mo, Ni 및 Ti로 이루어진 군에서 선택된 하나 또는 둘 이상의 합금으로 이루어질 수 있다. 또한, P형이 도핑된 유기물질에 사용되는 P형 도펀트와 호스트의 물질은 통상적으로 사용되는 물질을 이용할 수 있다. 예를 들면, P형 도펀트는 2,3,5,6-테트라플루오르-7,7,8,8-테트라시아노퀴노디메탄(F4-TCNQ), 테트라시아노퀴노디메탄의 유도체, 요오드, FeCl<sub>3</sub>, FeF<sub>3</sub> 및 SbCl<sub>5</sub>로 이루어진 군에서 선택된 하나의 물질일 수 있다. 또한, 호스트는 N,N'-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘(NPB), N,N'-디페닐-N,N'-비스(3-메틸페닐)-1,1-비페닐-4,4'-디아민(TPD) 및 N,N',N'-테트라나프틸-벤지딘(TNB)로 이루어진 군에서 선택된 하나의 물질일 수 있다.

[0049] <제1실시예>

[0050] 도 7은 본 발명의 제1실시예에 따른 표시 패널의 단면도이고, 도 8은 본 발명의 제1실시예에 따른 효과를 설명하기 위한 단면도이다.

[0051] 도 7에 도시된 바와 같이, 본 발명의 제1실시예에 따른 표시 패널은 제1기관(110a), 트랜지스터부(TFTA), 유기 발광다이오드(OLED), 저반사층(130), 보호필름층(ENC), 블랙매트릭스층(BM) 및 컬러필터층(CF)을 포함한다.

[0052] 제1 내지 제3서브 픽셀(SP1 ~ SP3)은 표시 패널에 포함된 트랜지스터부(TFTA), 유기 발광다이오드(OLED) 및 컬러필터층(CF) 등을 기반으로 정의된다. 제1 내지 제3서브 픽셀(SP1 ~ SP3)은 트랜지스터부(TFTA)의 상부에 위치하는 बैं크층(120)에 의해 영역이 구획된다. बैं크층(120)이 위치하는 영역은 빛을 발광하지 않는 비발광영역으로 정의되고 제1전극층(119)을 노출하는 영역은 빛을 발광하는 발광영역 또는 개구부로 정의된다.

[0053] 트랜지스터부(TFTA)는 제1기관(110a)의 상부에 위치한다. 트랜지스터부(TFTA)는 제1 내지 제3서브 픽셀(SP1 ~ SP3)에 각각 대응하여 배치된 스위칭 트랜지스터, 구동 트랜지스터, 커패시터, 전원라인 등을 포함한다. 트랜지스터부(TFTA)는 앞서 도 3 등에서 설명된 바와 같이 그 구성이 매우 다양함은 물론 탑게이트(Top gate), 바텀게이트(Bottom gate) 등과 같이 게이트전극의 위치 등에 따라서는 매우 다양한 적층 구조를 갖는바 구체적으로 도시하지 않는다. 스위칭 트랜지스터, 구동 트랜지스터, 커패시터 등과 같이 트랜지스터부(TFTA)에 포함되는 구성은 절연층 또는 보호층에 의해 보호된다.

[0054] 유기 발광다이오드(OLED)는 트랜지스터부(TFTA)의 상부에 위치하는 제1전극층(119), 발광층(124) 및 제2전극층(125)을 포함한다. 제1전극층(119)은 애노드전극으로, 제2전극층(125)은 캐소드전극으로 선택될 수 있다. 제1전극층(119)은 트랜지스터부(TFTA)의 최상위층인 보호층 상부에 위치한다. 제1전극층(119)은 트랜지스터부(TFTA)에 포함된 구동 트랜지스터의 소오스 또는 드레인전극에 연결된다. 제1전극층(119)은 제1 내지 제3서브 픽셀(SP1 ~ SP3)의 발광영역(발광면)에 각각 대응하여 배치된다. 제1전극층(119)은 단층 또는 반사전극층을 포함하는 다층으로 이루어질 수 있다.

[0055] 발광층(124)은 제1전극층(119)의 상부에 위치한다. 발광층(124)은 하나의 발광층 또는 적어도 두 개의 발광층을 포함한다. 제2전극층(125)은 발광층(124)의 상부에 위치한다. 제2전극층(125)은 제1 내지 제3서브 픽셀(SP1 ~ SP3)을 모두 공통으로 덮도록 배치된다. 제2전극층(125)은 단층 또는 저저항층을 포함하는 다층으로 이루어질 수 있다. 보호필름층(ENC)은 유기 발광다이오드(OLED)의 상부에 위치한다. 보호필름층(ENC)은 단층 또는 복층으로 이루어질 수 있다. 보호필름층(ENC)은 제1 내지 제3보호필름층(127 ~ 129)을 포함할 수 있고, 이들은 무기 재료(예: SiNx)와 유기 재료(예: Monomer)가 교번 적층된 구조를 취할 수 있다. 예컨대, 제1보호필름층(127)은 무기 재료(예: SiNx), 제2보호필름층(128)은 유기 재료(예: Monomer), 제3보호필름층(129)은 무기 재료(예: SiNx)로 선택될 수 있으나 이에 한정되지 않는다.

[0056] 블랙매트릭스층(BM)은 보호필름층(ENC)의 상부에 위치할 수 있다. 블랙매트릭스층(BM)은 बैं크층(120)에 대응하여 배치된다. 블랙매트릭스층(BM)은 유기 발광다이오드(OLED)로부터 출사되는 빛을 차단할 수 있는 검정색 계열의 재료 등을 포함할 수 있다. 블랙매트릭스층(BM)은 보호필름층(ENC)의 상부에 위치하는 것을 일례로 하였으나 이는 생략되거나 컬러필터층(CF)의 상부 등 다른 층에 위치할 수도 있다.

[0057] 컬러필터층(CF)은 보호필름층(ENC)의 상부에 위치할 수 있다. 컬러필터층(CF)은 제1 내지 제3컬러필터층(CF1 ~ CF3)을 포함할 수 있고, 이들은 유기 발광다이오드(OLED)로부터 생성된 빛을 각각 적색, 녹색 및 청색 등으로

변환할 수 있는 다양한 색의 재료를 포함할 수 있다. 컬러필터층(CF)은 보호필름층(ENC)의 상부에서 블랙매트릭스층(BM)을 덮는 것을 일례로 하였으나 이는 생략되거나 다른 층에 위치할 수도 있다.

[0058] बैंक층(120)은 상부 표면이 함몰된 बैंक홈(BH)을 갖는다. बैंक홈(BH)은 하부 표면과 내측부 표면을 포함하고, 그 단면이 사각형인 것을 일례로 도시하였으나 이는 삼각형, 사다리꼴, 다각형 형상일 수 있으나 이에 한정되지 않는다. बैंक층(120)은 बैंक홈(BH)이 형성됨에 따라, 외측부 표면과 더불어 내측부 표면을 갖게 된다. 따라서, बैंक홈(BH)의 내측부 표면은 बैंक층(120)의 내측부 표면으로도 정의될 수 있다. बैंक층(120)의 상부 표면에 마련된 बैंक홈(BH)은 발광층(124)이 서브 픽셀의 영역별로 구분되도록 분리(인접하는 서브 픽셀과 연결되지 않고 분리)하는 역할을 한다.

[0059] 구체적으로, बैंक홈(BH)은 발광층(124)을 분리하여 상하 및 좌우로 인접하는 서브 픽셀들 간의 누설 전류(leakage current 또는 lateral current leakage 라고도 함) 발생 문제를 해소하기 위한 공간을 제공한다. 누설 전류 발생 문제는 전하생성층을 갖는 구조에서 특히 발생 가능성이 크다. 그러므로 बैंक홈(BH)을 갖는 구조는 전하생성층을 포함하는 구조에서 더 큰 효과를 가질 수 있다. 한편, बैंक홈(BH)의 형상과 제2전극층(125) 구조(특히 두께)에 따라 발광층(124)과 제2전극층(125)은 함께 분리될 수도 있으나 이에 한정되지 않는다.

[0060] 저반사층(130)은 बैंक층(120)의 बैंक홈(BH)의 상부에 위치한다. 저반사층(130)은 बैंक홈(BH)을 따라 함몰된 영역을 갖는 형태로 형성될 수 있다. 저반사층(130)은 बैंक홈(BH)의 하부 표면과 내측부 표면은 물론이고 बैंक층(120)의 상부 표면에 대응하도록 배치될 수 있다. 저반사층(130)은 도시된 바와 같은 U자형은 물론이고 삼각형, 사각형, 사다리꼴, 다각형 형상 등 बैंक층(120) 및 बैंक홈(BH)의 형상과 유사한 형상을 가질 수 있다. 저반사층(130)은 제1 내지 제3서브 픽셀(SP1 ~ SP3)의 발광영역(발광면)을 통한 광진행 경로를 막지 않는 범위 내에서 다양한 형태로 형성할 수 있다. 저반사층(130)은 단층으로 형성되고, 반사율이 낮은 재료 예컨대 Mo, Ti, Zr, Hf, V, Nb, Ta, Cr, W 및 이를 포함하는 하나 이상의 합금(Alloy)으로 선택될 수 있다.

[0061] 저반사층(130)은 बैंक층(120)에 마련된 बैंक홈(BH)에 의해 인접하는 다른 서브 픽셀로 빛이 이동 또는 반사되는 광경로가 형성되는 문제 그리고 이 광경로를 통과한 빛 샘(light leakage)의 영향으로 이중의 빛(색)이 섞이는 혼색 문제를 해소하는 역할을 한다. 저반사층(130)은 बैंक홈(BH) 상의 제2전극층(125)의 상부에 위치할 수 있다. 저반사층(130)이 बैंक홈(BH) 상의 제2전극층(125)의 상부에 위치할 경우 광경로 형성 문제와 혼색 문제를 해소함과 더불어 제2전극층(125)의 저항을 낮추는 역할을 겸할 수 있다. 그러나 저반사층(130)의 재료에 따라 제2전극층(125)의 저항을 낮추는 역할은 있을 수도 있고 없을 수도 있다.

[0062] 저반사층(130)은 बैंक홈(BH) 상의 보호필름층(ENC)의 층 사이에 위치할 수 있다. 예컨대, 저반사층(130)은 बैंक홈(BH) 상의 제1보호필름층(127)의 바로 위에 위치할 수 있다. 저반사층(130)이 बैंक홈(BH) 상의 제1보호필름층(127)의 바로 위에 위치할 경우 보호필름층(ENC)의 재료적 특성(보호필름층을 구성하는 층들간의 굴절률 차)에 의해 광경로 발생 문제와 혼색 발생 문제를 더 효과적으로 해소할 수 있다.

[0063] 그 이유는 보호필름층(ENC)을 구성하는 층들 간의 굴절률 차로 인하여 광경로를 형성하는 웨이브가이드(waveguide) 현상을 봉쇄할 수 있기 때문이다. 따라서, 저반사층(130)은 제1보호필름층(127)의 바로 위와 같이, 굴절률 차이가 발생하는 부분에 가까울수록 좋다. 그러나 저반사층(130)은 보호필름층(ENC)의 재료 및 굴절률 차이에 따라 다른 층에 위치할 수도 있다.

[0064] 도 8 (a)에 도시된 바와 같이, बैंक층(120)에 बैंक홈(BH)만 존재하는 경우 제1서브 픽셀(SP1)로부터 생성된 빛이 인접하는 제2서브 픽셀(SP2)로 이동할 수 있는 광경로가 형성된다. 반면, 도 8 (b)에 도시된 바와 같이, बैंक층(120)의 बैंक홈(BH) 내에 저반사층(130)이 존재하는 경우 제1서브 픽셀(SP1)로부터 생성된 빛이 인접하는 제2서브 픽셀(SP2)로 이동할 수 있는 광경로는 형성되지 않는다. 그 이유는 앞서 설명한 바와 같이 बैंक홈(BH) 내의 저반사층(130)이 광경로를 유발하는 웨이브가이드 현상을 봉쇄할 수 있기 때문이다.

[0065] 도 8의 사례에서 볼 수 있는 바와 같이, 제1실시예를 따르면 बैंक층(120) 그리고 बैंक홈(BH)을 타고 들어온 빛은 저반사층(130)에 의해 흡수될 수 있다. 또한, 저반사층(130)의 낮은 반사율로 인하여 제1서브 픽셀(SP1)에서 생성된 빛이 제2서브 픽셀(SP2)로 이동하지 못하고 소실된다.

[0066] 표시 패널을 초고해상도로 구현하면 서브 픽셀의 크기가 작아지게 되면서 인접하는 서브 픽셀로의 누설 전류 발생 가능성이 커지게 된다. 그러나 제1실시예와 같은 구조를 이용하면 발광층(124)을 통한 누설 전류 발생 문제는 물론이고 인접하는 다른 서브 픽셀로 빛이 이동 또는 반사되는 광경로 발생 문제와 이중의 빛(색)이 섞이는 혼색 문제를 해소할 수 있다. 그러므로 제1실시예는 초고해상도의 유기전계발광표시장치 구현에 적합한 구조를 제공할 수 있다.

- [0067] 이하에서 설명되는 본 발명의 제2실시예는 제1실시예와 유사하지만 저반사층(130)의 구조에 차이점이 있다. 따라서, 설명의 반복을 피하기 위해 저반사층(130)의 변경된 구조를 중심으로 설명한다.
- [0068] <제2실시예>
- [0069] 도 9는 본 발명의 제2실시예에 따른 표시 패널의 단면도이고, 도 10은 본 발명의 제2실시예에 따른 효과를 설명하기 위한 단면도이며, 도 11은 본 발명의 제2실시예로 제작한 표시 패널의 파장별 반사율 시뮬레이션 결과도이다.
- [0070] 도 9에 도시된 바와 같이, 본 발명의 제2실시예에 따른 표시 패널은 제1기판(110a), 트랜지스터부(TFTA), 유기 발광다이오드(OLED), 저반사층(130), 보호필름층(ENC), 블랙매트릭스층(BM) 및 컬러필터층(CF)을 포함한다.
- [0071] 저반사층(130)은 बैं크홈(BH) 상의 제1보호필름층(127)의 바로 위에 위치하는 것을 일례로 하나 이는 하나의 예시일 뿐, 앞서 설명한 바와 같이, 제2전극층(125)의 상부에 위치할 수도 있고, 보호필름층(ENC)의 내부에 위치할 수도 있다.
- [0072] 제2실시예에 따르면, 저반사층(130)은 복층으로 형성되고, 반사율이 낮은 재료 예컨대 Mo, Ti, Zr, Hf, V, Nb, Ta, Cr, W 및 이를 포함하는 하나 이상의 합금(Alloy)으로 선택된 금속층과 무기 재료(산화물 재료 포함)로 선택된 무기층으로 이루어질 수 있다. 예컨대, 저반사층(130)은 금속 재료로 선택된 제1층(131), 무기 재료로 선택된 제2층(132) 및 금속 재료로 선택된 제3층(133)을 포함할 수 있다.
- [0073] 도 10의 사례에서 볼 수 있는 바와 같이, बैं크층(120)의 외측부 표면을 타고 들어온 빛은 저반사층(130)에 의해 흡수되거나 낮은 반사율로 인하여 제1서브 픽셀(SP1)에서 제2서브 픽셀(SP2)로 이동하지 못하고 소실된다.
- [0074] 도 9 및 도 11에 도시된 바와 같이, 저반사층(130)은 제1층(131) = MoTi, 제2층(132) = ITO, 제3층(133) = MoTi로 선택된다. 제2실시예의 시뮬레이션 결과가 말해 주듯이 MoTi/ITO/MoTi로 선택된 저반사층(130)은 평균 380nm ~ 780nm의 파장에서 8.97의 반사율(%)을 나타냈다. 그리고 550nm의 파장에서 3.04의 반사율(%)을 나타냈다. 그러므로 저반사층(130)을 복층화할 때에는 빛의 상쇄와 간섭을 이용해 파장 대별 반사율이 최대 높을 구조 등으로 최적화할 수 있다.
- [0075] <제3실시예>
- [0076] 도 12는 본 발명의 제3실시예에 따른 표시 패널의 단면도이고, 도 13은 본 발명의 제3실시예에 따른 매커니즘을 간략히 설명하기 위한 단면도이다.
- [0077] 도 12에 도시된 바와 같이, 본 발명의 제3실시예에 따른 표시 패널은 제1기판(110a), 트랜지스터부(TFTA), 유기 발광다이오드(OLED), 편광층(140), 보호필름층(ENC), 블랙매트릭스층(BM) 및 컬러필터층(CF)을 포함한다.
- [0078] 제1 내지 제3서브 픽셀(SP1 ~ SP3)은 표시 패널에 포함된 트랜지스터부(TFTA), 유기 발광다이오드(OLED) 및 컬러필터층(CF) 등을 기반으로 정의된다. 제1 내지 제3서브 픽셀(SP1 ~ SP3)은 트랜지스터부(TFTA)의 상부에 위치하는 बैं크층(120)에 의해 영역이 구획된다. बैं크층(120)이 위치하는 영역은 빛을 발광하지 않는 비발광영역으로 정의되고 제1전극층(119)을 노출하는 영역은 빛을 발광하는 발광영역 또는 개구부로 정의된다.
- [0079] 트랜지스터부(TFTA)는 제1기판(110a)의 상부에 위치한다. 트랜지스터부(TFTA)는 제1 내지 제3서브 픽셀(SP1 ~ SP3)에 각각 대응하여 배치된 스위칭 트랜지스터, 구동 트랜지스터, 커패시터, 전원라인 등을 포함한다. 트랜지스터부(TFTA)는 앞서 도 3 등에서 설명된 바와 같이 그 구성이 매우 다양함은 물론 탑게이트(Top gate), 바텀게이트(Bottom gate) 등과 같이 게이트전극의 위치 등에 따라서도 매우 다양한 적층 구조를 갖는바 도시하지 않고 생략한다.
- [0080] 유기 발광다이오드(OLED)는 트랜지스터부(TFTA)의 상부에 위치하는 제1전극층(119), 발광층(124) 및 제2전극층(125)을 포함한다. 제1전극층(119)은 애노드전극으로, 제2전극층(125)은 캐소드전극으로 선택될 수 있다. 제1전극층(119)은 트랜지스터부(TFTA)의 최상위층인 보호층 상부에 위치한다. 제1전극층(119)은 트랜지스터부(TFTA)에 포함된 구동 트랜지스터의 소오스 또는 드레인전극에 연결된다. 제1전극층(119)은 제1 내지 제3서브 픽셀(SP1 ~ SP3)의 발광영역(발광면)에 각각 대응하여 배치된다. 제1전극층(119)은 단층 또는 반사전극층을 포함하는 다층으로 이루어질 수 있다.
- [0081] 발광층(124)은 제1전극층(119)의 상부에 위치한다. 발광층(124)은 하나의 발광층 또는 적어도 두 개의 발광층을 포함한다. 제2전극층(125)은 발광층(124)의 상부에 위치한다. 제2전극층(125)은 제1 내지 제3서브 픽셀(SP1 ~ SP3)을 모두 공통으로 덮도록 배치된다. 제2전극층(125)은 단층 또는 저저항층을 포함하는 다층으로 이루어질

수 있다. 보호필름층(ENC)은 유기 발광다이오드(OLED)의 상부에 위치한다. 보호필름층(ENC)은 단층 또는 복층으로 이루어질 수 있다. 보호필름층(ENC)은 제1 내지 제3보호필름층(127 ~ 129)을 포함할 수 있고, 이들은 무기 재료(예: SiNx)와 유기 재료(예: Monomer)가 교번 적층된 구조를 취할 수 있다. 예컨대, 제1보호필름층(127)은 무기 재료(예: SiNx), 제2보호필름층(128)은 유기 재료(예: Monomer), 제3보호필름층(129)은 무기 재료(예: SiNx)로 선택될 수 있으나 이에 한정되지 않는다.

[0082] 블랙매트릭스층(BM)은 보호필름층(ENC)의 상부에 위치할 수 있다. 블랙매트릭스층(BM)은 बैं크층(120)에 대응하여 배치된다. 블랙매트릭스층(BM)은 유기 발광다이오드(OLED)로부터 출사되는 빛을 차단할 수 있는 검정색 계열의 재료 등을 포함할 수 있다. 블랙매트릭스층(BM)은 보호필름층(ENC)의 상부에 위치하는 것을 일례로 하였으나 이는 생략되거나 컬러필터층(CF)의 상부 등 다른 층에 위치할 수도 있다.

[0083] 컬러필터층(CF)은 보호필름층(ENC)의 상부에 위치할 수 있다. 컬러필터층(CF)은 제1 내지 제3컬러필터층(CF1 ~ CF3)을 포함할 수 있고, 이들은 유기 발광다이오드(OLED)로부터 생성된 빛을 각각 적색, 녹색 및 청색 등으로 변환할 수 있는 다양한 색의 재료를 포함할 수 있다. 컬러필터층(CF)은 보호필름층(ENC)의 상부에서 블랙매트릭스층(BM)을 덮는 것을 일례로 하였으나 이는 생략되거나 다른 층에 위치할 수도 있다.

[0084] बैं크층(120)은 상부 표면이 함몰된 बैं크홈(BH)을 갖는다. बैं크홈(BH)은 하부 표면과 내측부 표면을 포함하고, 그 단면이 사각형인 것을 일례로 도시하였으나 이는 삼각형, 사다리꼴, 다각형 형상일 수 있으나 이에 한정되지 않는다. बैं크층(120)은 बैं크홈(BH)이 형성됨에 따라, 외측부 표면과 더불어 내측부 표면을 갖게 된다. 따라서, बैं크홈(BH)의 내측부 표면은 बैं크층(120)의 내측부 표면으로도 정의될 수 있다. बैं크층(120)의 상부 표면에 마련된 बैं크홈(BH)은 발광층(124)이 서브 픽셀의 영역별로 구분되도록 분리(인접하는 서브 픽셀과 연결되지 않고 분리)하는 역할을 한다.

[0085] 구체적으로, बैं크홈(BH)은 발광층(124)을 분리하여 상하 및 좌우로 인접하는 서브 픽셀들 간의 누설 전류(leakage current) 발생 문제를 해소하기 위한 공간을 제공한다. 누설 전류 발생 문제는 전하생성층을 갖는 구조에서 특히 발생 가능성이 크다. 그러므로 बैं크홈(BH)을 갖는 구조는 전하생성층을 포함하는 구조에서 더 큰 효과를 가질 수 있다. 한편, बैं크홈(BH)의 형상과 제2전극층(125) 구조(특히 두께)에 따라 발광층(124)과 제2전극층(125)은 함께 분리될 수도 있으나 이에 한정되지 않는다.

[0086] 편광층(140)은 बैं크층(120)의 외측부 표면에 대응하여 위치한다. 편광층(140)은 बैं크층(120)의 외측부 표면을 따라 형성될 수 있다. 편광층(140)은 बैं크층(120)의 외측부 표면은 물론이고 बैं크층(120)의 상부 표면에 대응하여 배치될 수 있다. 편광층(140)은 제1 내지 제3서브 픽셀(SP1 ~ SP3)의 발광영역(발광면)을 통한 광진행 경로를 막지 않는 범위 내에서 다양한 형태로 형성할 수 있다.

[0087] 편광층(140)은 बैं크층(120)에 마련된 बैं크홈(BH)에 의해 인접하는 다른 서브 픽셀로 빛이 이동 또는 반사되는 광경로가 형성되는 문제 그리고 이 광경로를 통과한 빛의 영향으로 이중의 빛(색)이 섞이는 혼색 문제를 해소하는 역할을 한다. 편광층(140)은 빛의 진행 방향을 바꿀 수 있는 무기 편광 재료(예: MoS2)로 이루어진다. 편광층(140)은 러빙(Rubbing) 방법과 이온빔 처리(Ion beam treatment) 방법 등에 의해 편광 방향이 조절될 수 있는 재료면 가능하다.

[0088] 편광층(140)은 제1편광층(141)과 제2편광층(142)을 포함한다. 제1편광층(141)과 제2편광층(142)은 서로 다른 편광 특성을 갖는다. 즉, 제1편광층(141)과 제2편광층(142)은 편광 방향이 다르다. बैं크층(120)의 측면에서 보면 제1편광층(141)과 제2편광층(142)은 बैं크층(120)의 외측부 표면( बैं크층의 좌측부 표면과 우측부 표면)에 대응하여 위치하는 것이지만, 서브 픽셀의 측면에서 보면 제1편광층(141)과 제2편광층(142)은 개구부 안에 위치하는 것으로 설명된다.

[0089] 예컨대, 제1편광층(141)은 제3서브 픽셀(SP3)의 우측(또는 제1기판의 방향에 따라 상측)이 될 수도 있음)에 인접한 बैं크층(120)의 외측부 표면에 대응하여 배치된다. 그리고 제2편광층(142)은 제3서브 픽셀(SP3)의 좌측(또는 제1기판의 방향에 따라 하측)이 될 수도 있음)에 인접한 बैं크층(120)의 외측부 표면에 대응하여 배치된다. 그러므로 하나의 서브 픽셀의 개구부 내에는 서로 다른 편광 특성을 갖는 제1편광층(141)과 제2편광층(142)이 बैं크층(120)의 외측부 표면을 따라 일측과 타측에 각각 배치된 상태라고 볼 수 있다.

[0090] 도 13에 도시된 바와 같이, 편광층은 투과되는 빛의 세기를 떨어뜨릴 수 있고, 빛의 진행 방향을 바꾸는 편광 특성은 물론이고 편광층의 편광 방향과 빛의 편광 방향이 일치하면 투과시키고 불일치하면 투과시키지 않는 특성이 있다.

[0091] 도 12에 도시된 제3실시예는 편광층(140)의 편광 특성을 기반으로 하는바, 발광층(124)으로부터 생성된 빛의 편

광 특성을 고려하여 제1편광층(141)과 제2편광층(142)의 편광 방향을 선택할 수 있다. 예컨대, 발광층(124)으로부터 출사되는 빛이 수직 방향(제2기판의 정면 방향)일 경우, 제1편광층(141)은 수평 또는 수직 선편광 특성을 가질 수 있고 제2편광층(142)은 제1편광층(141)과 반대되는 수직 또는 수평 선편광 특성을 가질 수 있다.

[0092] 제3실시예와 같이 बैं크층(120)의 외측부 표면에 대응하여 편광층(140)이 존재하는 경우 제1서브 픽셀(SP1)로부터 생성된 빛이 인접하는 제2서브 픽셀(SP2)로 이동할 수 있는 광경로는 형성되지 않는다. 그 이유는 앞서 설명한 바와 같이 제1편광층(141)과 제2편광층(142)의 편광 방향이 다르기 때문에 빛이 어느 한쪽의 बैं크층(120) 및 बैं크홈(BH)을 통과하더라도 다른 한쪽으로 진행할 수 없기 때문이다. 즉, 제1편광층(141)과 제2편광층(142)의 편광 방향이 다르기 때문에 인접하는 서브 픽셀로 이동하지 못하고 소실된다. 그러므로 제3실시예 또한 인접하는 다른 서브 픽셀로 빛이 이동하는 광경로 발생 문제와 이중의 빛(색)이 섞이는 혼색 문제를 해소할 수 있는바 초고해상도 유기전계발광표시장치 구현에 적합한 구조를 제공할 수 있다.

[0093] 제3실시예의 편광층(140) 또한 제1실시예의 저반사층과 같이 보호필름층(ENC)을 구성하는 층들 간의 굴절률 차로 인하여 광경로가 형성되는 것을 봉쇄한다. 따라서, 편광층(140) 또한 제1보호필름층(127)의 바로 위와 같이, 굴절률 차이가 발생하는 부분에 가까울수록 좋다. 그러나 편광층(140)은 보호필름층(ENC)의 재료 및 굴절률 차이에 따라 다른 층에 위치할 수도 있다.

[0094] 이상 제3실시예와 같은 구조 또한 발광층(124)을 통한 누설 전류 발생 문제는 물론이고 인접하는 다른 서브 픽셀로 빛이 이동 또는 반사되는 광경로 발생 문제와 이중의 빛(색)이 섞이는 혼색 문제를 해소할 수 있다. 그러므로 제3실시예 또한 초고해상도 유기전계발광표시장치 구현에 적합한 구조를 제공할 수 있다.

[0095] 이하에서 설명되는 본 발명의 실시예들은 제3실시예와 유사하지만 편광층(140)의 구조에 차이점이 있다. 따라서, 설명의 반복을 피하기 위해 편광층(140)의 변경된 구조를 중심으로 설명한다.

[0096] <제4실시예>

[0097] 도 14는 본 발명의 제4실시예에 따른 표시 패널의 단면도이다.

[0098] 도 14에 도시된 바와 같이, 본 발명의 제4실시예에 따른 표시 패널은 제1기판(110a), 트랜지스터부(TFTA), 유기 발광다이오드(OLED), 편광층(140), 보호필름층(ENC), 블랙매트릭스층(BM) 및 컬러필터층(CF)을 포함한다.

[0099] 제4실시예에 따르면, 편광층(140)은 제1보호필름층(127)의 바로 위와 같이 보호필름층(ENC)의 층들 간에 굴절률 차이가 발생하는 부분에 가깝게 배치될 수 있다. 편광층(140)은 बैं크층(120)과 बैं크홈(BH)의 상부에 대응하여 위치한다. 편광층(140)은 बैं크홈(BH)을 따라 함몰된 영역을 갖는 형태로 형성될 수 있다. 편광층(140)은 बैं크홈(BH)의 하부 표면과 내측부 표면은 물론이고 बैं크층(120)의 상부 표면과 외측부 표면에 대응하도록 배치될 수 있다. 즉, 편광층(140)은 제1 내지 제3서브 픽셀(SP1 ~ SP3)의 발광영역(발광면)을 제외하고 하부층의 모든 영역을 덮도록 형성될 수 있다. 이때, 제1편광층(141)과 제2편광층(142)은 बैं크홈(BH)의 중앙영역을 기준으로 1:1의 비율로 배치될 수 있으나 이에 한정되지 않는다.

[0100] 편광층(140)은 발광층(124)으로부터 생성된 빛의 편광 특성을 고려하여 제1편광층(141)과 제2편광층(142)의 편광 방향이 선택된다. 예컨대, 발광층(124)으로부터 출사되는 빛이 수직 방향(제2기판의 정면 방향)일 경우, 제1편광층(141)은 수평 또는 수직 선편광 특성을 가질 수 있고 제2편광층(142)은 제1편광층(141)과 반대되는 수직 또는 수평 선편광 특성을 가질 수 있다.

[0101] 제4실시예는 बैं크층(120) 및 बैं크홈(BH)에 대응하는 영역을 편광층(140)이 덮고 있는 상태이다. 이와 같은 구조는 बैं크층(120)과 더불어 बैं크홈(BH)까지 덮고 있기 때문에 광경로의 발생 가능성과 혼색 발생 가능성을 낮출 수 있다.

[0102] <제5실시예>

[0103] 도 15는 본 발명의 제5실시예에 따른 표시 패널의 단면도이다.

[0104] 도 15에 도시된 바와 같이, 본 발명의 제5실시예에 따른 표시 패널은 제1기판(110a), 트랜지스터부(TFTA), 유기 발광다이오드(OLED), 편광층(140), 보호필름층(ENC), 블랙매트릭스층(BM) 및 컬러필터층(CF)을 포함한다.

[0105] 제5실시예에 따르면, 편광층(140)은 제1보호필름층(127)의 바로 위와 같이 보호필름층(ENC)의 층들 간에 굴절률 차이가 발생하는 부분에 가깝게 배치될 수 있다. 편광층(140)은 트랜지스터부(TFTA)와 बैं크층(120) 사이에 대응하여 위치하는 제1편광층(141)과 बैं크층(120)과 बैं크홈(BH)의 상부에 대응하여 위치하는 제2편광층(142)을 포함한다.

- [0106] 제1편광층(141)은 트랜지스터부(TFTA)와 बैं크층(120) 사이 달리 설명하면 बैं크층(120)의 바로 아래인 밑면에 배치될 수 있다. 제1편광층(141)은 트랜지스터부(TFTA)의 상부에 위치하고 제1전극층(119)의 일부를 덮을 수 있다. 제1편광층(141)은 제1전극층(119)의 일부를 덮을 수 있도록 बैं크층(120)의 크기에 대응하여 배치될 수 있으나 제1전극층(119)의 사이에만 위치하도록 배치될 수도 있다.
- [0107] 제2편광층(142)은 बैं크홈(BH)의 하부 표면과 내측부 표면은 물론이고 बैं크층(120)의 상부 표면과 외측부 표면에 대응하도록 배치될 수 있다. 제2편광층(142)은 बैं크홈(BH)을 따라 함몰된 영역을 갖는 형태로 형성될 수 있다. 제2편광층(142)은 제1 내지 제3서브 픽셀(SP1 ~ SP3)의 발광영역(발광면)을 제외하고 하부층의 모든 영역을 덮도록 형성될 수 있으나 이에 한정되지 않는다.
- [0108] 제1편광층(141)과 제2편광층(142)은 서로 다른 편광 특성을 갖는다. 제1편광층(141)과 제2편광층(142)의 편광 특성은 발광층(124)으로부터 생성된 빛의 편광 특성을 고려하여 선택된다. 예컨대, 발광층(124)으로부터 출사되는 빛이 수직 방향(제2기판의 정면 방향)일 경우, 제1편광층(141)은 수평 또는 수직 선편광 특성을 가질 수 있고 제2편광층(142)은 제1편광층(141)과 반대되는 수직 또는 수평 선편광 특성을 가질 수 있다.
- [0109] 제5실시예는 बैं크층(120) 및 बैं크홈(BH)에 대응하는 영역을 덮는 제2편광층(142)과 더불어 बैं크층(120)의 밑면에 제1편광층(141)을 배치한 상태이다. 이와 같은 구조는 बैं크층(120)의 상부와 하부 그리고 बैं크홈(BH)까지 덮고 있기 때문에 광경로의 발생 가능성과 혼색 발생 가능성을 더 효과적으로 낮출 수 있다.
- [0110] <제6실시예>
- [0111] 도 16은 본 발명의 제6실시예에 따른 표시 패널의 단면도이다.
- [0112] 도 16에 도시된 바와 같이, 본 발명의 제6실시예에 따른 표시 패널은 제1기판(110a), 트랜지스터부(TFTA), 유기 발광다이오드(OLED), 편광층(140), 보호필름층(ENC), 블랙매트릭스층(BM) 및 컬러필터층(CF)을 포함한다.
- [0113] 제6실시예에 따르면, 편광층(140)은 제1보호필름층(127)의 바로 위와 같이 보호필름층(ENC)의 층들 간에 굴절률 차이가 발생하는 부분에 가깝게 배치될 수 있다. 편광층(140)은 트랜지스터부(TFTA)와 बैं크층(120) 사이에 대응하여 위치하는 제1편광층(141)과 बैं크층(120)의 외측부 표면에 대응하여 위치하는 제2편광층(142)을 포함한다.
- [0114] 제1편광층(141)은 트랜지스터부(TFTA)와 बैं크층(120) 사이 달리 설명하면 बैं크층(120)의 밑면에 배치될 수 있다. 제1편광층(141)은 트랜지스터부(TFTA)의 상부에 위치하고 제1전극층(119)의 일부를 덮을 수 있다. 제1편광층(141)은 제1전극층(119)의 일부를 덮을 수 있도록 बैं크층(120)의 크기에 대응하여 배치될 수 있으나 제1전극층(119)의 사이에만 위치하도록 배치될 수도 있다.
- [0115] 제2편광층(142)은 बैं크층(120)의 외측부 표면에 대응하도록 배치될 수 있다. 제2편광층(142)은 बैं크홈(BH)에 대응되는 부분을 제외하고 बैं크층(120)의 상부 표면에 일부가 배치될 수도 있다.
- [0116] 제1편광층(141)과 제2편광층(142)은 서로 다른 편광 특성을 갖는다. 제1편광층(141)과 제2편광층(142)의 편광 특성은 발광층(124)으로부터 생성된 빛의 편광 특성을 고려하여 선택된다. 예컨대, 발광층(124)으로부터 출사되는 빛이 수직 방향(제2기판의 정면 방향)일 경우, 제1편광층(141)은 수평 또는 수직 선편광 특성을 가질 수 있고 제2편광층(142)은 제1편광층(141)과 반대되는 수직 또는 수평 선편광 특성을 가질 수 있다. 제1편광층(141)과 제2편광층(142)의 위치는 도 18과 같이 변경될 수도 있다.
- [0117] 제6실시예는 बैं크층(120)의 외측부 표면에 대응하는 영역을 덮는 제2편광층(142)과 더불어 बैं크층(120)의 밑면에 제1편광층(141)을 배치한 상태이다. 이와 같은 구조는 बैं크층(120)의 측부와 하부를 덮고 있기 때문에 광경로의 발생 가능성과 혼색 발생 가능성을 낮출 수 있다.
- [0118] <제7실시예>
- [0119] 도 17은 본 발명의 제7실시예에 따른 표시 패널의 단면도이다.
- [0120] 도 17에 도시된 바와 같이, 본 발명의 제7실시예에 따른 표시 패널은 제1기판(110a), 트랜지스터부(TFTA), 유기 발광다이오드(OLED), 편광층(140), 보호필름층(ENC), 블랙매트릭스층(BM) 및 컬러필터층(CF)을 포함한다.
- [0121] 제7실시예에 따르면, 편광층(140)은 제1보호필름층(127)의 바로 위와 같이 보호필름층(ENC)의 층들 간에 굴절률 차이가 발생하는 부분에 가깝게 배치될 수 있다. 편광층(140)은 बैं크홈(BH)에 대응하여 위치하는 제1편광층(141)과 트랜지스터부(TFTA)와 बैं크층(120) 사이에 대응하여 위치하는 제2편광층(142)을 포함한다.
- [0122] 제1편광층(141)은 बैं크홈(BH)에 대응하도록 배치될 수 있다. 제1편광층(141)은 बैं크홈(BH)에만 대응되거나 बैं크

층(120)의 상부 표면에 일부가 배치될 수도 있다. 즉, 제1편광층(141)은 U자 형태 등으로 बैं크층(BH)의 형상을 따라 배치된다.

- [0123] 제2편광층(142)은 트랜지스터부(TFTA)와 बैं크층(120) 사이 달리 설명하면 बैं크층(120)의 밑면에 배치될 수 있다. 제2편광층(142)은 트랜지스터부(TFTA)의 상부에 위치하고 제1전극층(119)의 일부를 덮을 수 있다. 제2편광층(142)은 제1전극층(119)의 일부를 덮을 수 있도록 बैं크층(120)의 크기에 대응하여 배치될 수 있으나 제1전극층(119)의 사이에만 위치하도록 배치될 수도 있다.
- [0124] 제1편광층(141)과 제2편광층(142)은 서로 다른 편광 특성을 갖는다. 제1편광층(141)과 제2편광층(142)의 편광 특성은 발광층(124)으로부터 생성된 빛의 편광 특성을 고려하여 선택된다. 예컨대, 발광층(124)으로부터 출사되는 빛이 수직 방향(제2기판의 정면 방향)일 경우, 제1편광층(141)은 수평 또는 수직 선편광 특성을 가질 수 있고 제2편광층(142)은 제1편광층(141)과 반대되는 수직 또는 수평 선편광 특성을 가질 수 있다.
- [0125] 제7실시예는 बैं크층(BH)에 대응하는 영역을 덮는 제1편광층(141)과 더불어 बैं크층(120)의 밑면에 제2편광층(142)을 배치한 상태이다. 이와 같은 구조는 बैं크층(BH)에 대응하는 영역과 बैं크층(120)의 밑면에 편광층(140)이 배치되어 있기 때문에 광경로의 발생 가능성과 혼색 발생 가능성을 더욱 낮출 수 있다.
- [0126] <제8실시예>
- [0127] 도 18은 본 발명의 제8실시예에 따른 표시 패널의 단면도이다.
- [0128] 도 18에 도시된 바와 같이, 본 발명의 제8실시예에 따른 표시 패널은 제1기판(110a), 트랜지스터부(TFTA), 유기 발광다이오드(OLED), 편광층(140), 보호필름층(ENC), 블랙매트릭스층(BM) 및 컬러필터층(CF)을 포함한다.
- [0129] 제8실시예에 따르면, 편광층(140)은 제1보호필름층(127)의 바로 위와 같이 보호필름층(ENC)의 층들 간에 굴절률 차이가 발생하는 부분에 가깝게 배치될 수 있다. 편광층(140)은 बैं크층(BH)에 대응하여 위치하는 제1편광층(141)과 트랜지스터부(TFTA)와 बैं크층(120) 사이에 대응하여 위치하는 제2편광층(142)을 포함한다.
- [0130] 제1편광층(141)은 बैं크층(BH)의 일측 내측부 표면과 타측 내측부 표면에 대응하도록 배치될 수 있다. 제1편광층(141)은 서브 픽셀들(SP1 ~ SP3)의 발광영역(발광면)과 बैं크층(BH)의 하부 표면에 대응하는 영역만 배치되지 않고 하부층을 모두 덮도록 배치될 수 있다. 즉, 제1편광층(141)은 180도 회전된 U자 형태 등으로 बैं크층(BH)의 하부 표면을 제외하고 बैं크층(120)의 돌출된 형상을 따라 배치된다.
- [0131] 제2편광층(142)은 트랜지스터부(TFTA)와 बैं크층(120) 사이 달리 설명하면 बैं크층(120)의 밑면에 배치될 수 있다. 제2편광층(142)은 트랜지스터부(TFTA)의 상부에 위치하고 제1전극층(119)의 일부를 덮을 수 있다. 제2편광층(142)은 제1전극층(119)의 일부를 덮을 수 있도록 बैं크층(120)의 크기에 대응하여 배치될 수 있으나 제1전극층(119)의 사이에만 위치하도록 배치될 수도 있다.
- [0132] 제1편광층(141)과 제2편광층(142)은 서로 다른 편광 특성을 갖는다. 제1편광층(141)과 제2편광층(142)의 편광 특성은 발광층(124)으로부터 생성된 빛의 편광 특성을 고려하여 선택된다. 예컨대, 발광층(124)으로부터 출사되는 빛이 수직 방향(제2기판의 정면 방향)일 경우, 제1편광층(141)은 수평 또는 수직 선편광 특성을 가질 수 있고 제2편광층(142)은 제1편광층(141)과 반대되는 수직 또는 수평 선편광 특성을 가질 수 있다.
- [0133] 제8실시예는 बैं크층(BH)의 내측부 표면과 बैं크층(120)의 상부 표면 및 외측부 표면에 대응하는 영역을 덮는 제1편광층(141)과 더불어 बैं크층(120)의 밑면에 제2편광층(142)을 배치한 상태이다. 이와 같은 구조는 बैं크층(BH)의 내측부 표면과 बैं크층(120)의 상부 표면 및 외측부 표면에 대응하는 영역과 बैं크층(120)의 밑면에 편광층(140)이 배치되어 있기 때문에 광경로의 발생 가능성과 혼색 발생 가능성을 더욱 낮출 수 있다.
- [0134] 제3 내지 제8실시예의 설명에서는 편광층(140)이 단층(편광층이 1매로 구성된 단품)으로 구성된 것을 일례로 설명한다. 그러나 편광층(140)은 금속 재료 대비 나노(noano) 형태의 얇은 두께로 형성하더라도 편광 기능이 가능한 다층은 물론 복층(평행 투과를 일으키는 층과 직교 투과를 일으키는 층 등)으로 구성될 수도 있다. 즉, 편광층(140)은 적어도 어느 한 부분에서 제1편광층(141)과 제2편광층(142)이 중첩하도록 배치될 수도 있다. 그리고 광경로를 고려하여 제1편광층(141)과 제2편광층(142) 간의 중첩 영역을 조절할 수도 있다. 이 밖에도, 본 발명의 상세한 설명에서는 제1 내지 제8실시예를 구분하여 설명하였지만, 이들 중 적어도 두 개의 실시예를 결합 조합할 수도 있다.
- [0135] 본 발명에서 설명된 저반사층과 편광층은 광경로 발생을 억제함과 더불어 혼색 문제를 방지하기 위해 반사율이 낮은 재료와 빛을 편광하는 재료를 बैं크층에 대응하여 배치한다. 저반사층과 편광층은 그 명칭과 기능이 다소

상이하지만 이들의 목적 및 효과는 동일하다. 따라서, 저반사층과 편광층은 광경로 및 혼색 발생 방지층으로 정의될 수도 있다.

[0136] 이상 본 발명은 초고해상도의 유기전계발광표시장치 구현을 위해, 발광층을 통한 누설 전류 발생 문제, 인접하는 다른 서브 픽셀로 빛이 이동 또는 반사되는 광경로 발생 문제 그리고 이중의 빛(색)이 섞이는 혼색 문제를 해소할 수 있는 효과가 있다.

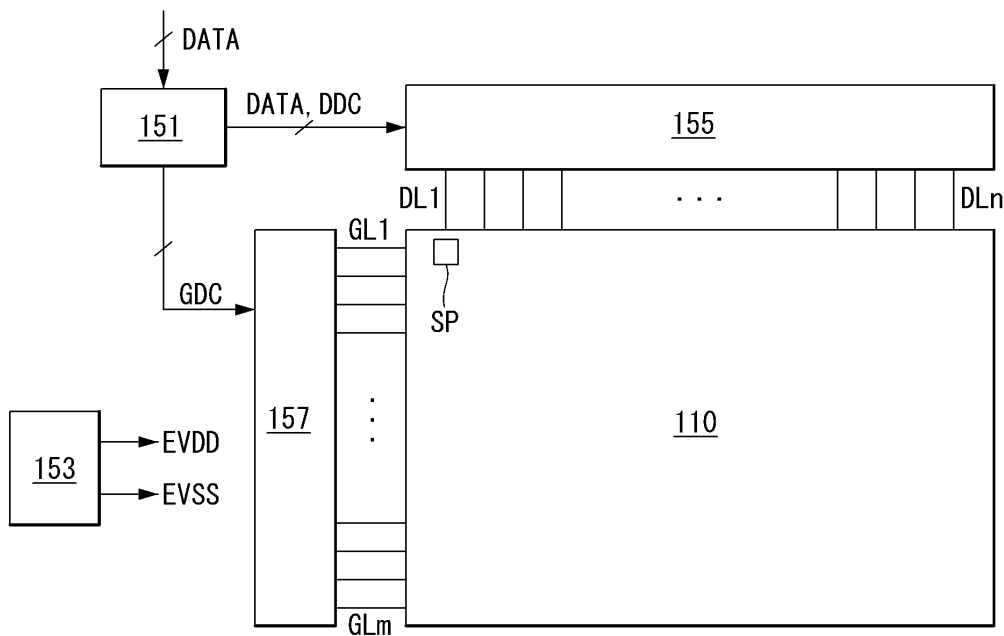
[0137] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상부에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

**부호의 설명**

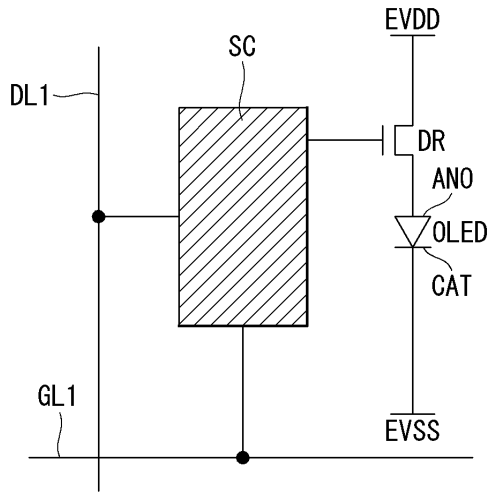
- [0138] 110a: 제1기판 TFTA: 트랜지스터부
- OLED: 유기 발광다이오드 130: 저반사층
- ENC: 보호필름층 BM: 블랙매트릭스층
- CF: 컬러필터층 120: 뱅크층
- BH: 뱅크홈 124: 발광층
- 140: 편광층

**도면**

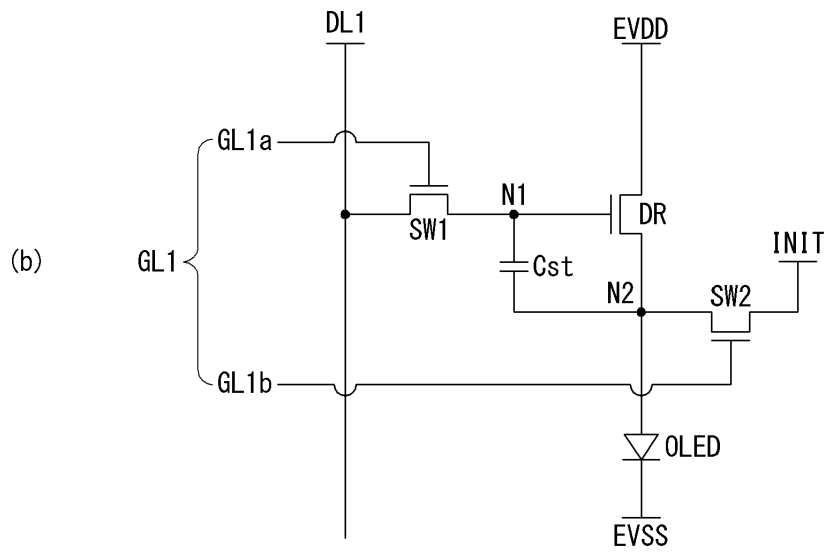
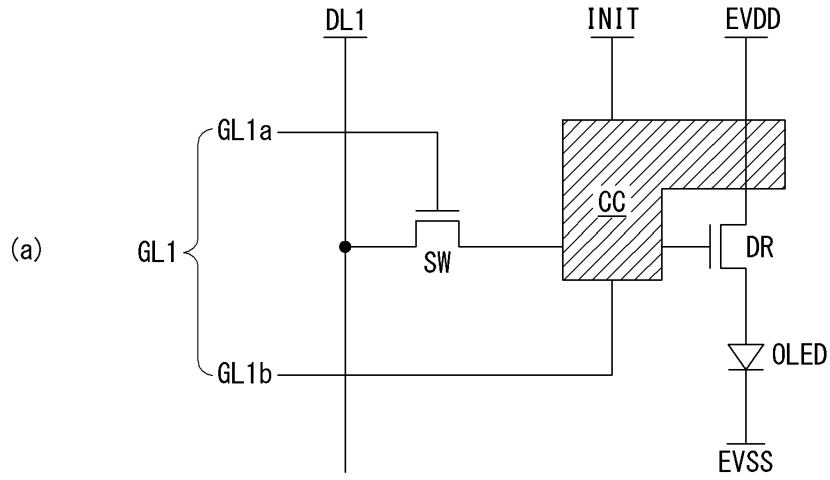
**도면1**



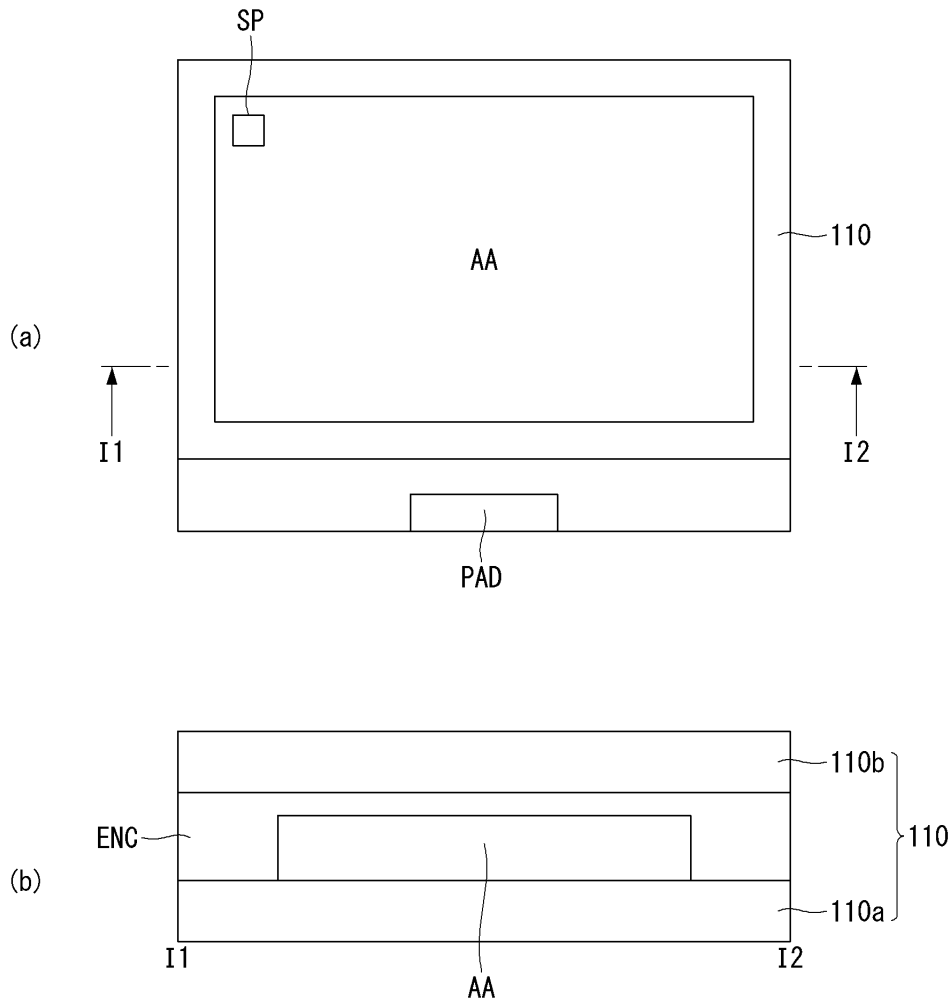
도면2



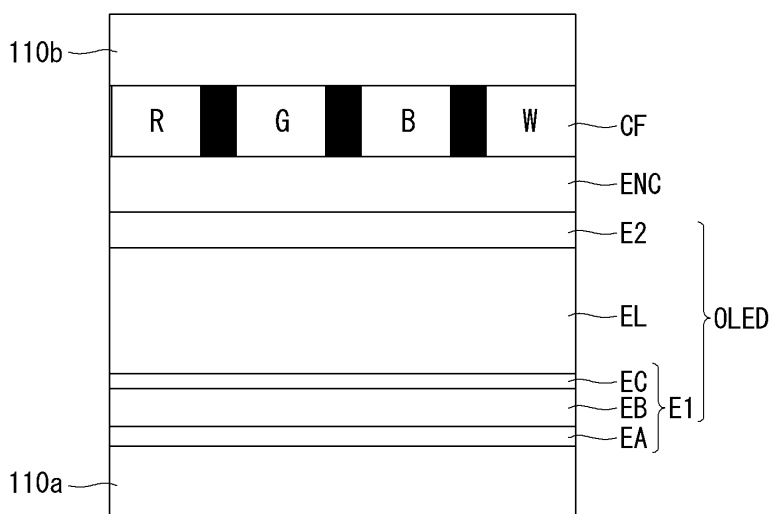
도면3



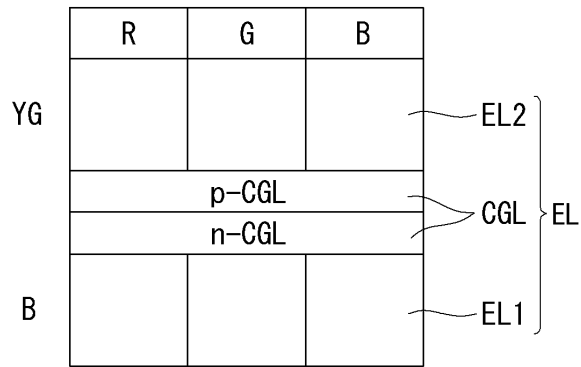
도면4



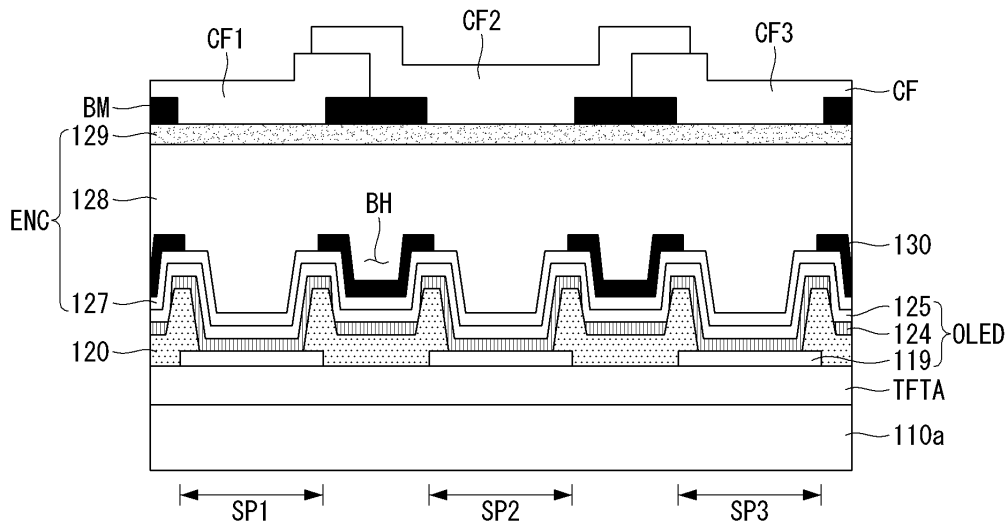
도면5



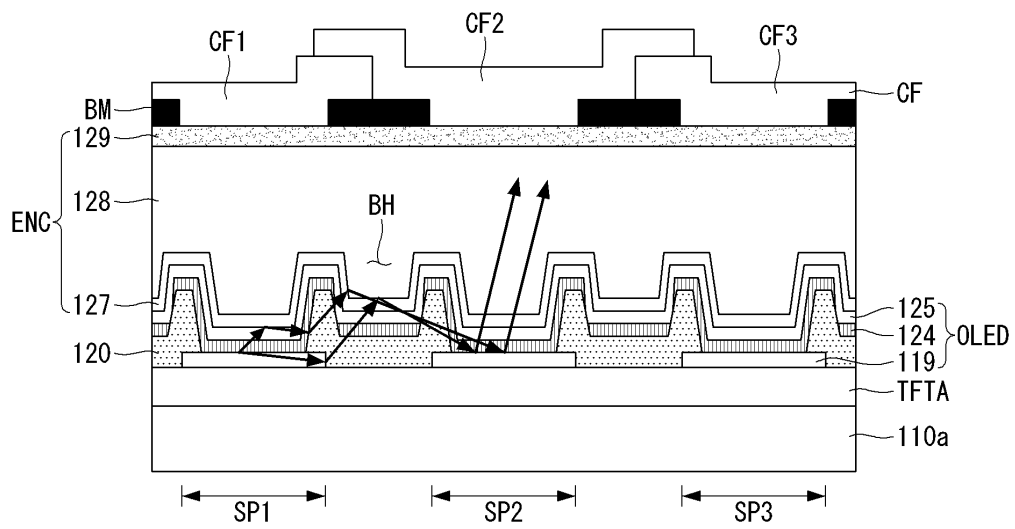
도면6



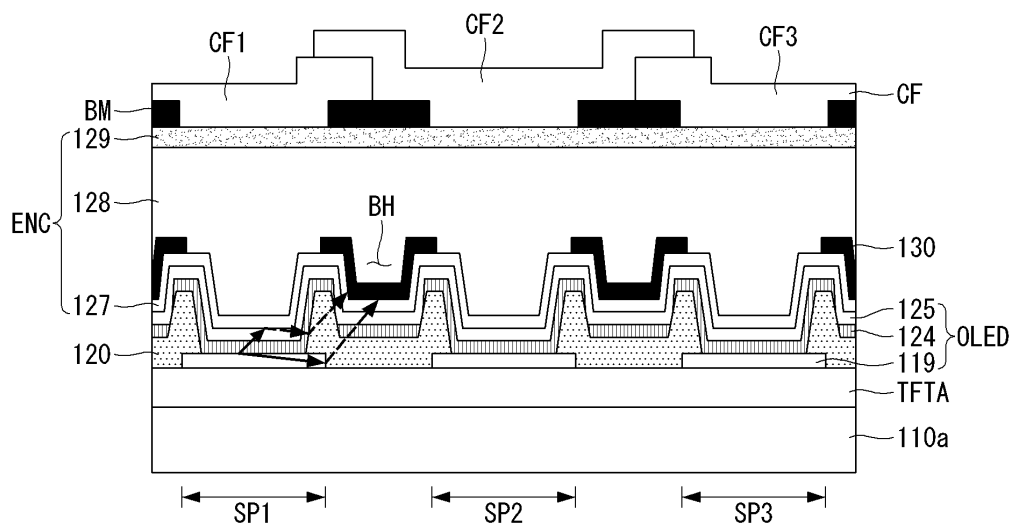
도면7



도면8

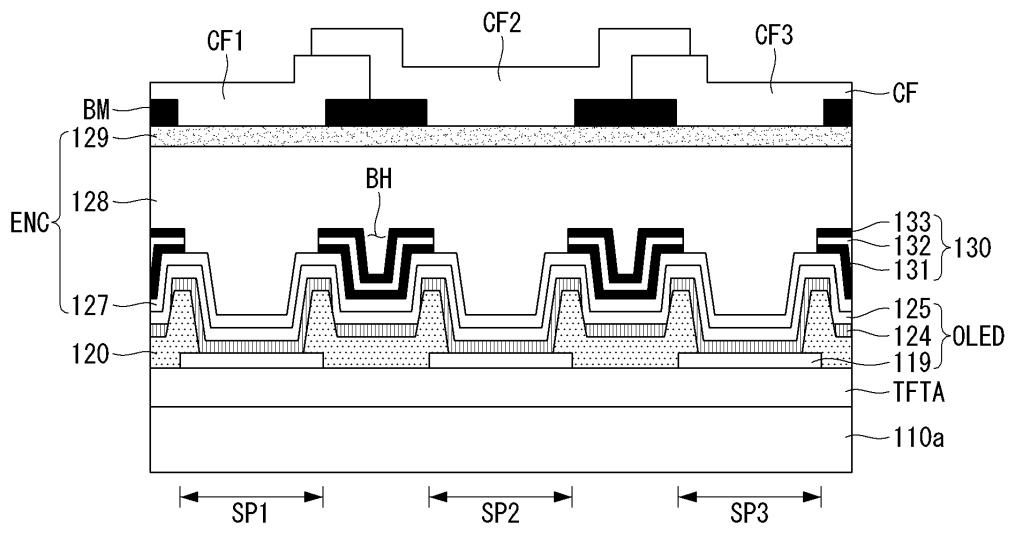


(a)

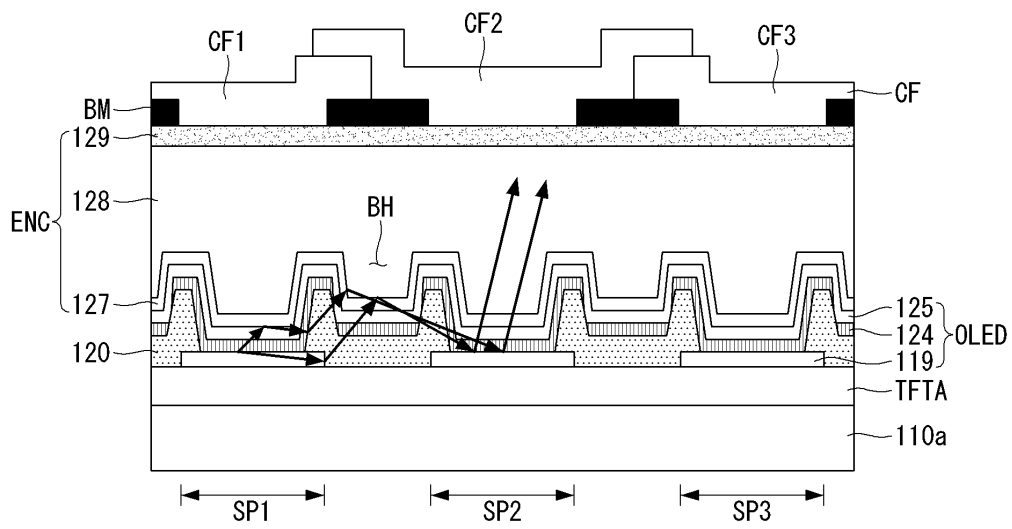


(b)

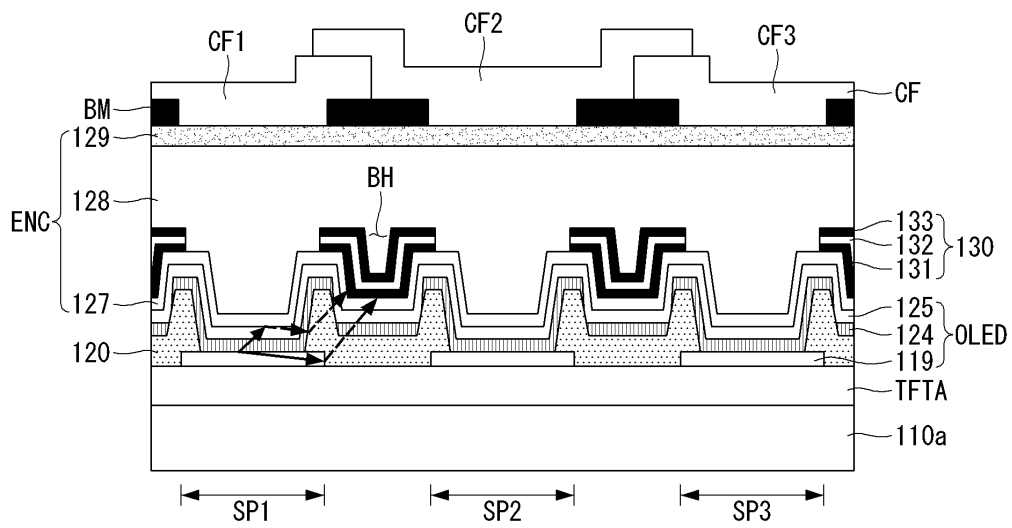
도면9



도면10

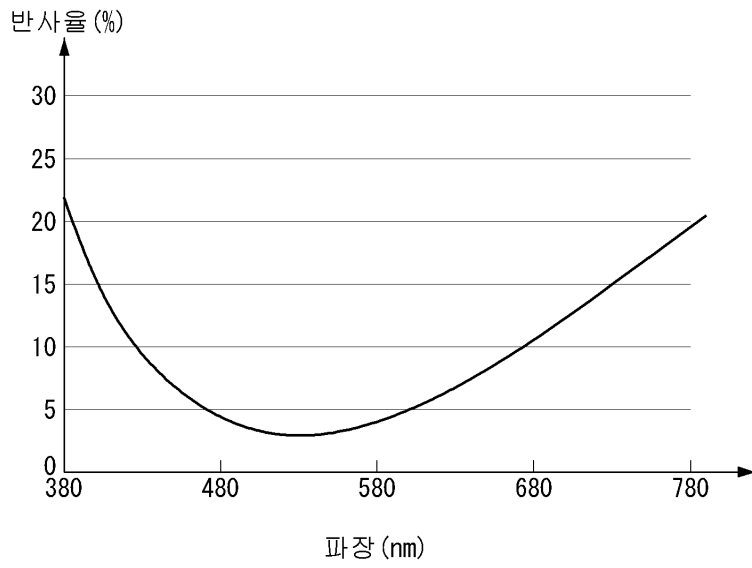


(a)



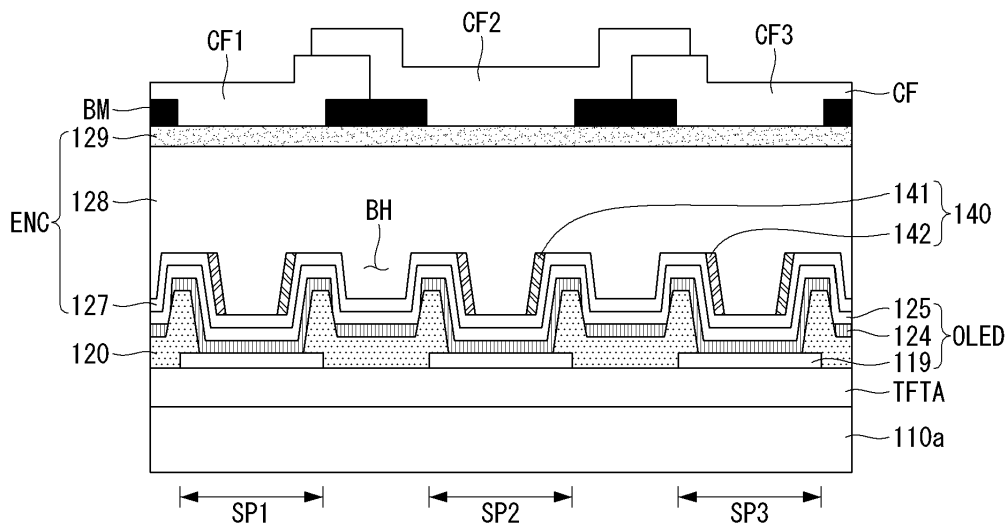
(b)

도면11

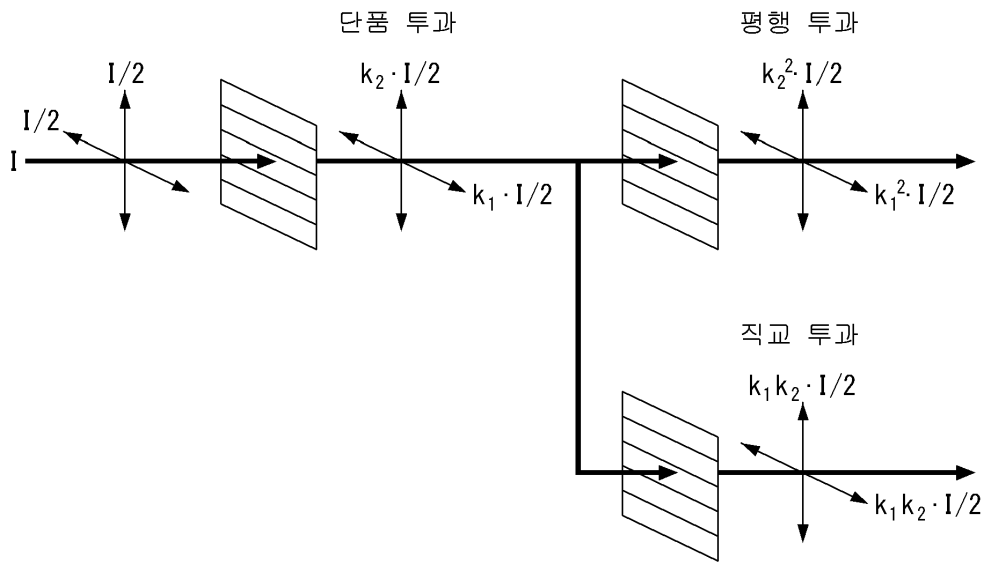


Split	반사율 (평균 : 380nm~780nm)	반사율 (@550 nm)
MoTi (반투과metal)- ITO(광경로차 형성막)- MoTi (반사metal)	8.97	3.04

도면12

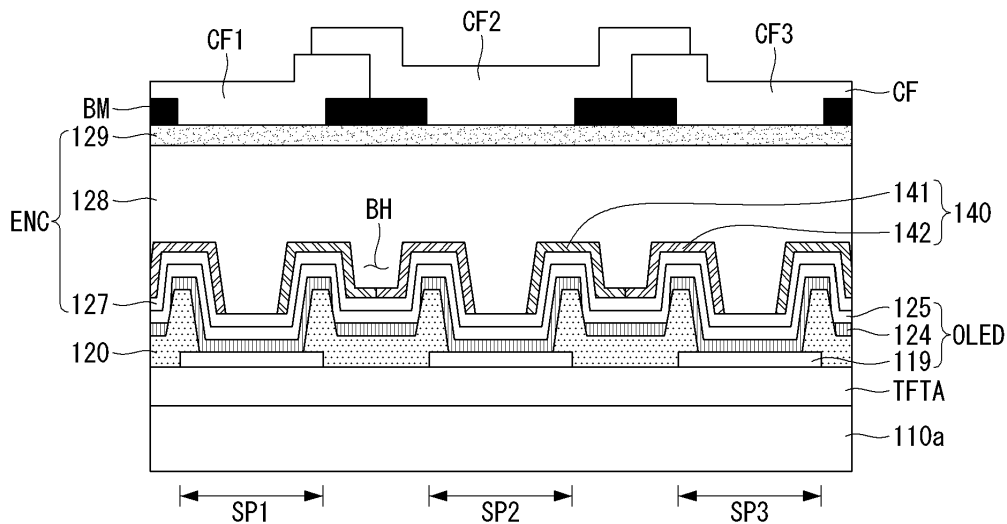


도면13

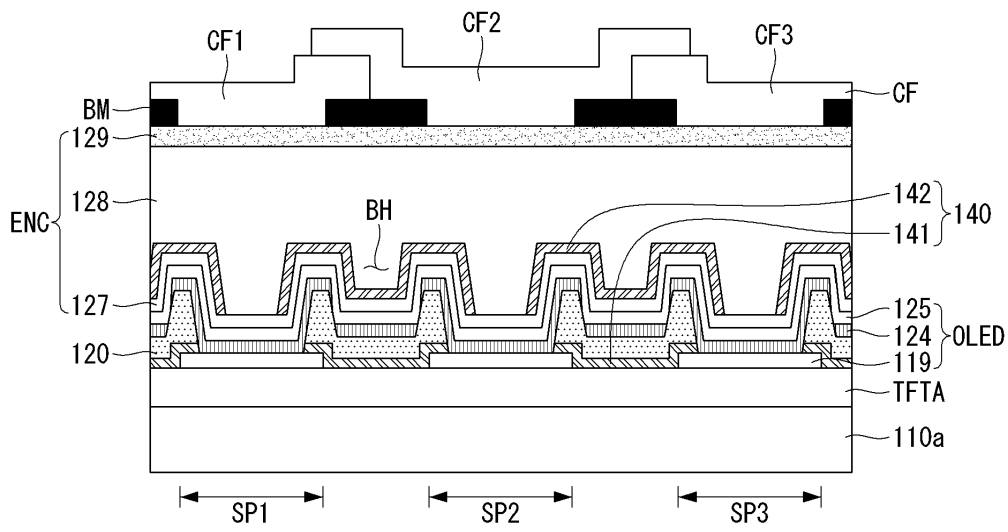


- 단품 투과계수(편광층 1매 통과시 투과율) :  $T_s = (k_1 + k_2)/2$
- 평행 투과계수(투과축이 평행한 편광층 2매 통과시 투과율) :  $T_p = (k_1^2 + k_2^2)/2$
- 직교 투과계수(투과축이 수직인 편광층 2매 통과시 투과율) :  $T_c = k_1 k_2$
- 편광도 :  $P = ((T_p - T_c)/(T_p + T_c))^{1/2}$
- Contrast Ratio :  $CR = T_p/T_c$

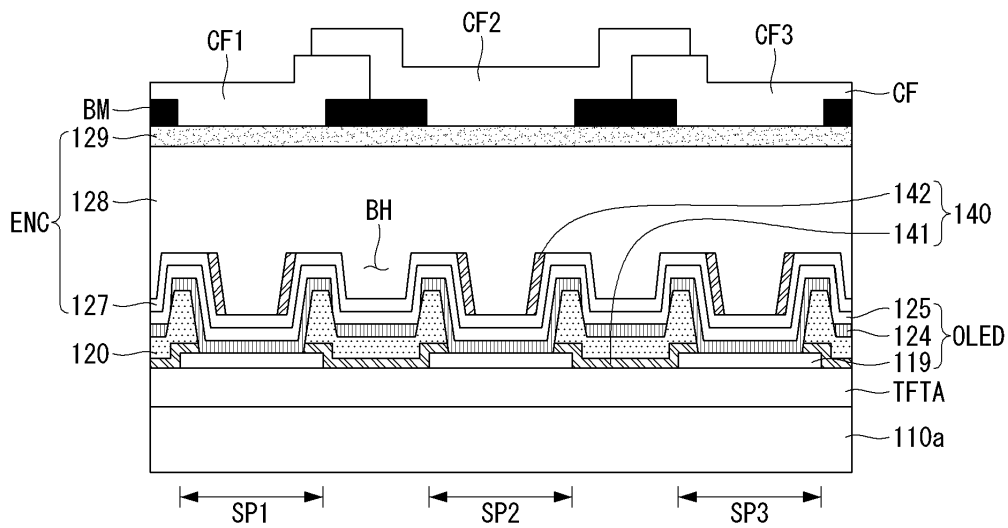
도면14



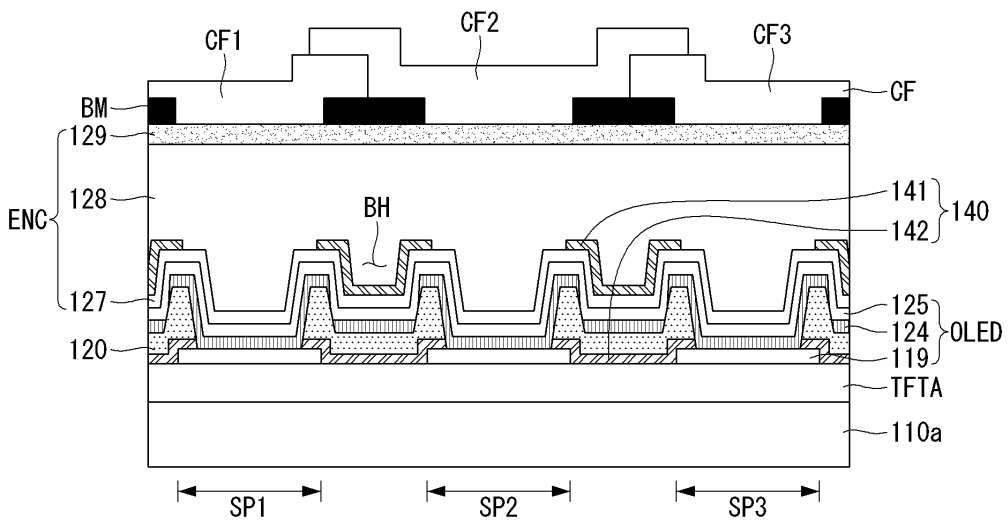
도면15



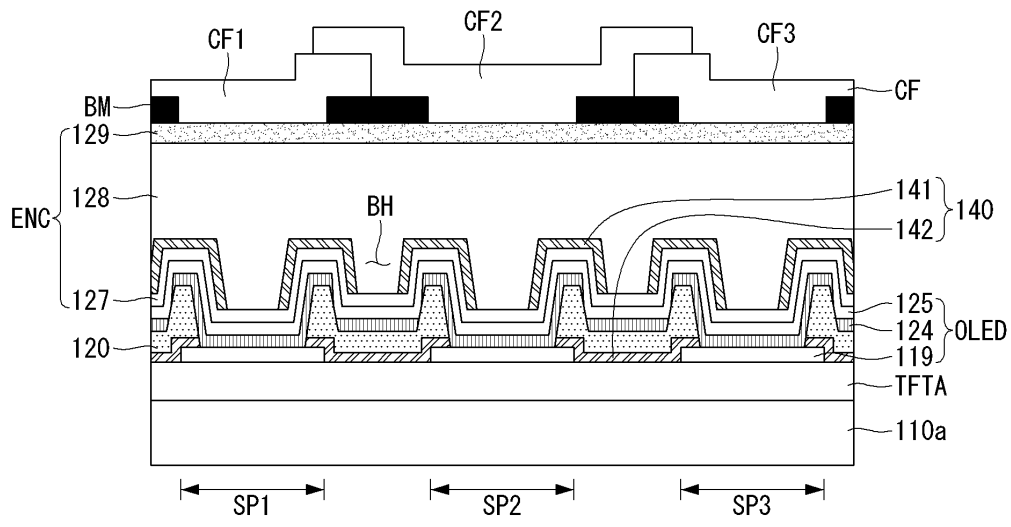
도면16



도면17



도면18



专利名称(译)	电致发光显示器		
公开(公告)号	<a href="#">KR1020190064197A</a>	公开(公告)日	2019-06-10
申请号	KR1020170163571	申请日	2017-11-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김동영 공혜진 이용백 강연숙 류지호 조장 전창화		
发明人	김동영 공혜진 이용백 강연숙 류지호 조장 전창화		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L51/5271 H01L27/3246 H01L51/5203 H01L51/5253 H01L51/5293		
其他公开文献	KR102016565B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明提供了一种电致发光显示装置，其包括第一基板，第一电极层，堤层，发光层，堤槽，第二电极层和低反射层。第一电极层位于第一基板上。堤层具有暴露第一电极层的一部分的开口。发光层位于第一电极层上。堤槽位于堤层上的凹处。第二电极层位于发光层上。低反射层位于第二电极层上并对应于堤槽设置。

图 5-57

