



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0071467
(43) 공개일자 2018년06월28일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2230/00 (2013.01)

(21) 출원번호 10-2016-0173888
(22) 출원일자 2016년12월19일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자
석정엽
경기도 파주시 후곡로 50 421동 901호 (금촌동, 후곡마을아파트)

조혁력
경기도 파주시 교하로 70 (목동동, 산내마을3단지) 314동 702호

(74) 대리인
특허법인로얄

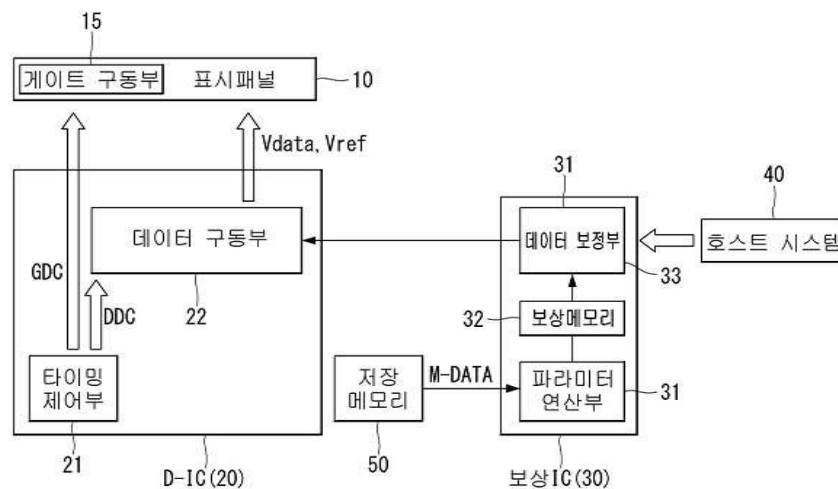
전체 청구항 수 : 총 21 항

(54) 발명의 명칭 전계발광 표시장치와 그의 전기적 특성 보상방법

(57) 요약

본 발명의 실시예에 따른 전계발광 표시장치는 표시패널의 평균 전류-전압 수식과, 각 화소별 전류값을 저장하는 메모리; 상기 각 화소별 전류값에 기초한 화소별 전류 특성을 상기 평균 전류-전압 수식에 기초한 평균 전류 특성과 같아지도록 각 화소별 읍셋과 계인을 계산하는 파라미터 연산부; 및 상기 각 화소별 읍셋과 계인을 기초로 각 화소에 기입될 입력 영상 데이터를 보정하는 데이터 보정부부를 포함하고, 상기 평균 전류-전압 수식과 상기 각 화소별 전류값은 카메라 기반의 센싱을 통해 얻어진다.

대표도 - 도1



(52) CPC특허분류

G09G 2300/0828 (2013.01)

G09G 2300/0842 (2013.01)

G09G 2320/0233 (2013.01)

G09G 2320/041 (2013.01)

G09G 2360/145 (2013.01)

명세서

청구범위

청구항 1

표시패널의 평균 전류-전압 수식과 각 화소별 전류값을 저장하는 메모리;

상기 각 화소별 전류값에 기초한 화소별 전류 특성을 상기 평균 전류-전압 수식에 기초한 평균 전류 특성과 같아지도록, 각 화소별 오프셋과 게인을 계산하는 파라미터 연산부; 및

상기 각 화소별 오프셋과 게인을 기초로 각 화소에 기입될 입력 영상 데이터를 보정하는 데이터 보정부를 포함하고,

상기 평균 전류-전압 수식과 상기 각 화소별 전류값은 카메라 기반의 센싱을 통해 얻어지는 전계발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 평균 전류-전압 수식은

복수 계조 각각에서 전체 화소들에 대한 카메라 센싱 결과에 최소자승법[最小自乘法, least square method]을 적용하여 얻어지는 전계발광 표시장치.

청구항 3

제 1 항에 있어서,

상기 저장 메모리에는 적어도 2개 계조 포인트에 대한 상기 각 화소별 전류값이 저장되는 전계발광 표시장치.

청구항 4

제 3 항에 있어서,

상기 파라미터 연산부는

상기 2개 계조 포인트에서 측정된 전류값과 계조값을 기초로 각 화소별 전류-전압 수식에 필요한 파라미터를 계산하고, 상기 각 화소별 전류-전압 수식이 상기 평균 전류-전압 수식에 일치되도록 하기 위한 상기 오프셋과 게인을 상기 화소별로 연산하는 전계발광 표시장치.

청구항 5

제 1 항에 있어서,

상기 데이터 보정부는 상기 입력 영상 데이터에 상기 게인을 곱하고, 상기 입력 영상 데이터에 상기 오프셋을 더하는 전계발광 표시장치.

청구항 6

제 1 항에 있어서,

상기 평균 전류-전압 수식과 상기 각 화소별 전류값은

각 화소에 포함된 구동 TFT의 열화가 일어나기 전의 초기 특성치를 나타내는 전계발광 표시장치.

청구항 7

제 1 항에 있어서,

상기 각 화소는

제1 노드에 게이트전극이 연결되고, 제2 노드에 소스전극이 연결되며, 고전위 구동전원에 드레인전극이 연결된

구동 TFT;

상기 입력 영상 데이터에 따른 데이터전압이 인가되는 데이터라인과 상기 제1 노드에 연결되고, 제1 게이트신호에 따라 스위칭되는 제1 스위치 TFT;

기준 전압이 인가되는 기준라인과 상기 제2 노드에 연결되고, 제2 게이트신호에 따라 스위칭되는 제2 스위치 TFT;

상기 제 1 노드와 상기 제2 노드에 접속되는 스토리지 커패시터; 및

상기 제2 노드와 저전위 구동전원에 접속되는 OLED를 포함하는 전계발광 표시장치.

청구항 8

제 1 항에 있어서,

상기 각 화소는

제1 노드에 게이트전극이 연결되고, 제2 노드에 소스전극이 연결되며, 고전위 구동전원에 드레인전극이 연결된 구동 TFT;

상기 입력 영상 데이터에 따른 데이터전압이 인가되는 데이터라인과 상기 제1 노드에 연결되고, 제1 게이트신호에 따라 스위칭되는 제1 스위치 TFT;

접지 전원과 상기 제2 노드에 연결되고, 제2 게이트신호에 따라 스위칭되는 제2 스위치 TFT;

상기 제 1 노드와 상기 제2 노드에 접속되는 스토리지 커패시터; 및

상기 제2 노드와 저전위 구동전원에 접속되는 OLED를 포함하는 전계발광 표시장치.

청구항 9

제 7 항 또는 제 8 항에 있어서,

상기 구동 TFT의 이동도를 보상하기 위한 보상 기간에서,

상기 제1 노드의 전위는 데이터전압으로 고정되고, 상기 제2 노드의 전위는 상기 구동 TFT의 이동도에 따라 달라지는 전계발광 표시장치.

청구항 10

제 9 항에 있어서,

상기 보상 기간에서, 상기 제2 노드의 전위는 상기 구동 TFT의 이동도에 비례하여 상승되는 전계발광 표시장치.

청구항 11

제 7 항 또는 제 8 항에 있어서,

상기 제1 게이트신호와 상기 제2 게이트신호를 생성하는 게이트 구동부를 더 포함하고,

상기 제1 게이트신호는,

상기 보상 기간에 앞선 초기화 기간에서 오프 레벨, 상기 초기화 기간과 상기 보상 기간 사이의 프로그래밍 기간에서부터 상기 보상 기간까지 온 레벨, 상기 보상 기간에 이은 발광 기간에서 오프 레벨로 입력되고,

상기 제2 게이트신호는,

상기 초기화 기간에서부터 상기 프로그래밍 기간까지 온 레벨, 상기 보상 기간에서부터 상기 발광 기간까지 오프 레벨로 입력되는 전계발광 표시장치.

청구항 12

제 7항에 있어서,

상기 초기화 기간과 상기 프로그래밍 기간에서 상기 기준라인에 기준 전압을 공급하고, 상기 프로그래밍 기간과

상기 보상 기간에서 상기 데이터라인에 데이터전압을 공급하는 데이터 구동부를 더 구비하는 전계발광 표시장치.

청구항 13

제 12 항에 있어서,

상기 기준 전압은 상기 초기화 기간과 상기 프로그래밍 기간 동안 상기 제2 스위치 TFT를 통해 상기 제2 노드에 인가되고, 상기 데이터 전압은 상기 프로그래밍 기간과 상기 보상 기간 동안 상기 제1 스위치 TFT를 통해 상기 제1 노드에 인가되는 전계발광 표시장치.

청구항 14

표시패널의 평균 전류-전압 수식과 각 화소별 전류값을 메모리에 저장하는 단계;

상기 각 화소별 전류값에 기초한 화소별 전류 특성을 상기 평균 전류-전압 수식에 기초한 평균 전류 특성과 같 아지도록 각 화소별 오프셋과 게인을 계산하는 단계; 및

상기 각 화소별 오프셋과 게인을 기초로 상기 각 화소에 기입될 입력 영상 데이터를 보정하는 단계를 포함하고,

상기 평균 전류-전압 수식과 상기 각 화소별 전류값은 카메라 기반의 센싱을 통해 얻어지는 전계발광 표시장치의 전기적 특성 보상방법.

청구항 15

제 14 항에 있어서,

상기 평균 전류-전압 수식은,

복수 계조 각각에서 전체 화소들에 대한 카메라 센싱 결과에 최소자승법[最小自乘法, least square method]을 적용하여 얻어지는 전계발광 표시장치의 전기적 특성 보상방법.

청구항 16

제 14 항에 있어서,

상기 저장 메모리에는 적어도 2개 계조 포인트에 대한 상기 각 화소별 전류값이 저장되는 전계발광 표시장치의 전기적 특성 보상방법.

청구항 17

제 16 항에 있어서,

상기 각 화소별 오프셋과 게인을 계산하는 단계는,

상기 2개 계조 포인트에서 측정된 전류값과 계조값을 기초로 상기 각 화소별 전류-전압 수식에 필요한 파라미터 를 계산하는 단계와,

상기 각 화소별 전류-전압 수식이 상기 평균 전류-전압 수식에 일치되도록 하기 위한 상기 오프셋과 게인을 화소 별로 연산하는 단계를 포함하는 전계발광 표시장치의 전기적 특성 보상방법.

청구항 18

제 14 항에 있어서,

상기 각 화소별 오프셋과 게인을 기초로 상기 각 화소에 기입될 입력 영상 데이터를 보정하는 단계는,

상기 입력 영상 데이터에 상기 게인을 곱하고, 상기 입력 영상 데이터에 상기 오프셋을 더하는 단계를 포함하는 전계발광 표시장치의 전기적 특성 보상방법.

청구항 19

제 14 항에 있어서,

상기 평균 전류-전압 수식과 상기 각 화소별 전류값은,

상기 각 화소에 포함된 구동 TFT의 열화가 일어나기 전의 초기 특성치를 나타내는 전계발광 표시장치의 전기적 특성 보상방법.

청구항 20

제 19 항에 있어서,

상기 각 화소에 포함된 구동 TFT의 열화에 따른 이동도는 보상 기간에서 보상되며,

상기 보상 기간 동안,

상기 구동 TFT의 게이트전극이 접속된 제1 노드의 전위는 상기 입력 영상 데이터에 따른 데이터전압으로 고정되고,

상기 구동 TFT의 소스전극이 접속된 제2 노드의 전위는 상기 구동 TFT의 이동도에 따라 달라지는 전계발광 표시장치의 전기적 특성 보상방법..

청구항 21

제 20 항에 있어서,

상기 보상 기간에서, 상기 제2 노드의 전위는 상기 구동 TFT의 이동도에 비례하여 상승되는 전계발광 표시장치의 전기적 특성 보상방법.

발명의 설명

기술 분야

[0001] 본 발명은 전계발광 표시장치와 그의 전기적 특성 보상방법에 관한 것이다.

배경 기술

[0002] 다양한 평판 표시장치가 개발 및 판매되고 있다. 그 중에서, 전계발광 표시장치는 발광층의 재료에 따라 무기발광 표시장치와 유기발광 표시장치로 대별된다. 특히, 액티브 매트릭스 타입(active matrix type)의 유기발광 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 자발광 소자인 OLED는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층을 포함한다. 유기 화합물층은 정공주입층(Hole Injection Layer, HIL), 정공수송층(Hole Transport Layer, HTL), 발광층(Emissive Layer, EML), 전자수송층(Electron Transport Layer, ETL) 및 전자주입층(Electron Injection Layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 전원전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0004] 유기발광 표시장치는 OLED와 구동 TFT(Thin Film Transistor)를 각각 포함한 화소들을 매트릭스 형태로 배열하고 영상 데이터의 계조에 따라 화소들에서 구현되는 입력 영상의 휘도를 조절한다. 구동 TFT는 자신의 게이트전극과 소스전극 사이에 걸리는 전압에 따라 OLED에 흐르는 구동전류를 제어한다. 구동전류에 따라 OLED의 발광량이 결정되며, OLED의 발광량으로 영상의 휘도가 결정된다.

[0005] 구동 TFT의 문턱 전압(V_{th}), 구동 TFT의 전자 이동도(μ), 및 OLED의 문턱 전압 등과 같은 화소의 전기적 특성은 구동 전류(I_{ds})를 결정하는 팩터(factor)가 되므로 모든 화소들에서 동일해야 한다. 하지만, 공정 특성, 시변 특성 등 다양한 원인에 의해 화소들 간에 전기적 특성이 달라질 수 있다. 이러한 전기적 특성 편차는 휘도 편차를 초래하여 원하는 화상을 구현하는 데 제약이 된다.

[0006] 화소들 간의 휘도 편차를 보상하기 위해, 화소들의 전기적 특성을 센싱하고, 그 센싱 결과를 기초로 입력 영상의 디지털 데이터를 보정하는 외부 보상 기술이 알려져 있다. 휘도 편차가 보상되기 위해서는, 화소에 인가되는 데이터전압이 Δx 만큼 변화될 때 Δy 만큼의 전류 변화가 보장되어야 한다. 따라서, 외부 보상 기술은 화소별 Δx 를 연산하여 동일한 구동 전류가 OLED에 인가되도록 하여 같은 밝기를 구현하는 것이다. 즉, 외부 보상 기술

은 제조 값을 조절하여 각 화소별 밝기가 같아지도록 보상하는 것이다.

- [0007] 외부 보상 기술은 복수회의 센싱을 통해 한 개의 평균 패널 전류(I)-전압(V) 곡선을 얻고, 각 화소의 I-V 곡선이 평균 I-V 곡선에 일치되도록 보상하는 보상 알고리즘을 포함할 수 있다. 평균 I-V 곡선을 얻기 위해서는 N(N은 2 이상의 양의 정수)개의 제조에 대한 디지털 센싱 데이터가 필요하게 된다. 이때, N개 제조의 센싱 데이터는 N 프레임 시간에 해당하는 센싱 시간을 통해 얻어지며, N이 증가할수록 그리고 표시패널의 해상도가 증가할수록 센싱 시간은 증가한다. 센싱 시간이 길어지면 택 타임(Tact Time)이 증가되어 제품의 경쟁력이 떨어진다.
- [0008] 외부 보상 기술을 구현하기 위해서는 화소들의 전기적 특성을 센싱하는 센싱 유닛과, 센싱 유닛에서 얻어진 아날로그 센싱 데이터를 디지털 센싱 데이터로 변환하는 ADC(Analog to Digital Converter)가 필요하며, 이러한 센싱 유닛과 ADC는 드라이버 IC(Integrated Circuit) 내에 실장될 수 있다. 이 경우, 드라이버 IC의 칩 사이즈 및 제조 비용이 증가한다.
- [0009] 외부 보상 기술을 구현하기 위해서는 센싱 구동을 통해 화소들의 전기적 특성을 센싱해야 한다. 센싱 구동은 디스플레이 구동, 즉 화소들에 입력 영상 데이터를 기입하여 영상을 재현하는 구동과 별개로 진행된다. 게이트 구동부는 디스플레이 구동에 필요한 게이트신호 이외에 센싱 구동에 필요한 게이트신호도 생성해야 하므로, 그 회로 구성이 복잡해진다.

발명의 내용

해결하려는 과제

- [0010] 따라서, 본 발명의 목적은 초기 보상에 소요되는 센싱 시간을 줄이고, 드라이버 IC와 게이트 구동부의 회로 구성을 간소화할 수 있도록 한 전계발광 표시장치와 그의 전기적 특성 보상방법을 제공하는 데 있다.

과제의 해결 수단

- [0011] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 전계발광 표시장치는 표시패널의 평균 전류-전압 수식과, 각 화소별 전류값을 저장하는 메모리; 상기 각 화소별 전류값에 기초한 화소별 전류 특성을 상기 평균 전류-전압 수식에 기초한 평균 전류 특성과 같아지도록 각 화소별 오프셋과 게인을 계산하는 파라미터 연산부; 및 상기 각 화소별 오프셋과 게인을 기초로 각 화소에 기입될 입력 영상 데이터를 보정하는 데이터 보정부를 포함하고, 상기 평균 전류-전압 수식과 상기 각 화소별 전류값은 카메라 기반의 센싱을 통해 얻어진다.
- [0012] 상기 평균 전류-전압 수식은 복수 제조 각각에서 전체 화소들에 대한 카메라 센싱 결과에 최소자승법[最小自乘法, least square method]을 적용하여 얻어진다.
- [0013] 상기 저장 메모리에는 적어도 2개 제조 포인트에 대한 상기 각 화소별 전류값이 저장된다.
- [0014] 상기 파라미터 연산부는, 상기 2개 제조 포인트에서 측정된 전류값과 제조값을 기초로 각 화소별 전류-전압 수식에 필요한 파라미터를 계산하고, 상기 각 화소별 전류-전압 수식이 상기 평균 전류-전압 수식에 일치되도록 하기 위한 상기 오프셋과 게인을 상기 화소별로 연산한다.
- [0015] 상기 데이터 보정부는, 상기 입력 영상 데이터에 상기 게인을 곱하고, 상기 입력 영상 데이터에 상기 오프셋을 더한다.
- [0016] 상기 평균 전류-전압 수식과 상기 각 화소별 전류값은, 각 화소에 포함된 구동 TFT의 열화가 일어나기 전의 초기 특성치를 나타낸다.
- [0017] 상기 각 화소는, 제1 노드에 게이트전극이 연결되고, 제2 노드에 소스전극이 연결되며, 고전위 구동전원에 드레인전극이 연결된 구동 TFT; 상기 입력 영상 데이터에 따른 데이터전압이 인가되는 데이터라인과 상기 제1 노드에 연결되고, 제1 게이트신호에 따라 스위칭되는 제1 스위치 TFT; 기준 전압이 인가되는 기준라인과 상기 제2 노드에 연결되고, 제2 게이트신호에 따라 스위칭되는 제2 스위치 TFT; 상기 제 1 노드와 상기 제2 노드에 접속되는 스토리지 커패시터; 및 상기 제2 노드와 저전위 구동전원에 접속되는 OLED를 포함한다.
- [0018] 상기 각 화소는 제1 노드에 게이트전극이 연결되고, 제2 노드에 소스전극이 연결되며, 고전위 구동전원에 드레인전극이 연결된 구동 TFT; 상기 입력 영상 데이터에 따른 데이터전압이 인가되는 데이터라인과 상기 제1 노드에 연결되고, 제1 게이트신호에 따라 스위칭되는 제1 스위치 TFT; 접지 전원과 상기 제2 노드에 연결되고, 제2 게이트신호에 따라 스위칭되는 제2 스위치 TFT; 상기 제 1 노드와 상기 제2 노드에 접속되는 스토리지

커패시터; 및 상기 제2 노드와 저전위 구동전원에 접속되는 OLED를 포함한다.

- [0019] 상기 구동 TFT의 이동도를 보상하기 위한 보상 기간에서, 상기 제1 노드의 전위는 데이터전압으로 고정되고, 상기 제2 노드의 전위는 상기 구동 TFT의 이동도에 따라 달라진다.
- [0020] 상기 보상 기간에서, 상기 제2 노드의 전위는 상기 구동 TFT의 이동도에 비례하여 상승된다.
- [0021] 이 전계발광 표시장치는 상기 제1 게이트신호와 상기 제2 게이트신호를 생성하는 게이트 구동부를 더 포함하고, 상기 제1 게이트신호는, 상기 보상 기간에 앞선 초기화 기간에서 오프 레벨, 상기 초기화 기간과 상기 보상 기간 사이의 프로그래밍 기간에서부터 상기 보상 기간까지 온 레벨, 상기 보상 기간에 이은 발광 기간에서 오프 레벨로 입력되고, 상기 제2 게이트신호는, 상기 초기화 기간에서부터 상기 프로그래밍 기간까지 온 레벨, 상기 보상 기간에서부터 상기 발광 기간까지 오프 레벨로 입력된다.
- [0022] 이 전계발광 표시장치는 상기 초기화 기간과 상기 프로그래밍 기간에서 상기 기준라인에 기준 전압을 공급하고, 상기 프로그래밍 기간과 상기 보상 기간에서 상기 데이터라인에 데이터전압을 공급하는 데이터 구동부를 더 구비한다.
- [0023] 상기 기준 전압은 상기 초기화 기간과 상기 프로그래밍 기간 동안 상기 제2 스위치 TFT를 통해 상기 제2 노드에 인가되고, 상기 데이터 전압은 상기 프로그래밍 기간과 상기 보상 기간 동안 상기 제1 스위치 TFT를 통해 상기 제1 노드에 인가된다.
- [0024] 본 발명의 실시예에 따른 전계발광 표시장치의 전기적 특성 보상방법은 표시패널의 평균 전류-전압 수식과, 각 화소별 전류값을 메모리에 저장하는 단계; 상기 각 화소별 전류값에 기초한 화소별 전류 특성이, 상기 평균 전류-전압 수식에 기초한 평균 전류 특성과 같아지도록 각 화소별 오프셋과 게인을 계산하는 단계; 및 상기 각 화소별 오프셋과 게인을 기초로 각 화소에 기입될 입력 영상 데이터를 보정하는 단계를 포함하고, 상기 평균 전류-전압 수식과 상기 각 화소별 전류값은 카메라 기반의 센싱을 통해 얻어진다.

발명의 효과

- [0025] 본 발명은 카메라 기반의 센싱 결과를 미리 메모리에 저장하고, 이 센싱 결과를 초기 보상에 이용함으로써, 초기 보상에 소요되는 센싱 시간을 줄일 수 있다. 그리고, 본 발명은 센싱 회로가 필요없기 때문에 드라이버 IC에서 센싱 회로를 제거하여 드라이버 IC의 칩 사이즈와 제조 비용을 줄일 수 있다. 그리고, 본 발명은 센싱 구동이 필요없기 때문에 게이트 구동부의 회로 구성을 간소화할 수 있다.
- [0026] 본 발명은 디스플레이 모드의 보상 기간에서 구동 TFT의 이동도 변화를 실시간으로 보상할 수 있기 때문에, 국부적 온도 영향성으로 인해 보상의 정확도가 떨어지는 문제를 해결할 수 있다.

도면의 간단한 설명

- [0027] 도 1은 본 발명의 일 실시예에 따른 전계발광 표시장치를 나타내는 블록도이다.
- 도 2는 본 발명의 일 실시예에 따른 초기 보상 회로를 보여주는 블록도이다.
- 도 3은 본 발명의 일 실시예에 따른 초기 보상 방법을 나타내는 흐름도이다.
- 도 4는 카메라 기반으로 센싱 데이터를 얻는 방법을 보여주는 모식도이다.
- 도 5a는 도 3의 초기 보상 방법을 위한 표시패널의 평균 I-V 곡선을 보여주는 도면이다.
- 도 5b는 도 3의 초기 보상 방법에서 표시패널의 평균 I-V 곡선과 보상 대상 화소의 I-V 곡선을 보여주는 도면이다.
- 도 5c는 도 3의 초기 보상 방법에서 표시패널의 평균 I-V 곡선과 보상 대상 화소의 I-V 곡선과 보상 완료된 화소의 I-V 곡선을 보여주는 도면이다.
- 도 6 내지 도 8은 보상 모듈의 다양한 구현 예들을 보여주는 도면들이다.
- 도 9는 본 발명의 일 실시예에 따른 화소 구성을 보여주는 도면이다.
- 도 10은 도 9의 화소를 대상으로 구동 TFT의 이동도 변화가 보상되는 것을 보여주는 타이밍도이다.
- 도 11은 본 발명의 다른 실시예에 따른 화소 구성을 보여주는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0028] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0029] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~ 만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0030] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0031] 위치 관계에 대한 설명일 경우, 예를 들어, '~ 상에', '~ 상부에', '~ 하부에', '~ 옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0032] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0033] 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0034] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하며, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시 가능할 수도 있다.
- [0035] 이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다. 이하의 실시예들에서, 전계발광 표시장치는 유기발광 물질을 포함한 유기발광 표시장치를 중심으로 설명한다. 하지만, 본 발명의 기술적 사상은 유기발광 표시장치에 국한되지 않고, 무기발광 물질을 포함한 무기발광 표시장치에 적용될 수 있음에 주의하여야 한다.
- [0036] 도 1은 본 발명의 일 실시예에 따른 전계발광 표시장치를 나타내는 블록도이다. 도 2는 본 발명의 일 실시예에 따른 초기 보상 회로를 보여주는 블록도이다. 도 3은 본 발명의 일 실시예에 따른 초기 보상 방법을 나타내는 흐름도이다. 도 4는 카메라 기반으로 센싱 데이터를 얻는 방법을 보여주는 모식도이다. 도 5a는 도 3의 초기 보상 방법을 위한 표시패널의 평균 I-V 곡선을 보여주는 도면이다. 도 5b는 도 3의 초기 보상 방법에서 표시패널의 평균 I-V 곡선과 보상 대상 화소의 I-V 곡선을 보여주는 도면이다. 그리고, 도 5c는 도 3의 초기 보상 방법에서 표시패널의 평균 I-V 곡선과 보상 대상 화소의 I-V 곡선과 보상 완료된 화소의 I-V 곡선을 보여주는 도면이다.
- [0037] 도 1 및 도 2를 참조하면, 본 발명의 일 실시예에 따른 전계발광 표시장치는 표시패널(10), 드라이버 IC(D-IC)(20), 보상 IC(30), 호스트 시스템(40), 및 저장 메모리(50)를 포함할 수 있다.
- [0038] 표시패널(10)에는 복수의 화소(PXL), 및 복수의 신호라인이 구비된다. 신호라인들은 화소(PXL)에 아날로그 데이터전압(Vdata)을 공급하는 복수의 데이터라인, 화소(PXL)에 게이트신호를 공급하는 복수의 게이트라인, 화소(PXL)에 기준 전압(Vref)을 공급하는 복수의 기준 라인을 포함할 수 있다.
- [0039] 게이트신호는 제1 게이트신호(도 9의 SCAN1)와 제2 게이트신호(도 9의 SCAN2)를 포함한 복수개로 이루어질 수 있으며, 이 경우 게이트라인들(도 9의 150) 각각은 제1 게이트신호(SCAN1)를 공급하는 제1 게이트라인(도 9의 150A)과 제2 게이트신호(SCAN2)를 공급하는 제2 게이트라인(도 9의 150B)을 포함할 수 있다.
- [0040] 표시패널(10)의 화소들(PXL)은 매트릭스 형태로 배치되어 화소 어레이(Pixel array)를 구성한다. 각 화소(PXL)는 데이터라인들 중 어느 하나에, 그리고 게이트라인들 중 적어도 어느 하나에, 그리고 기준 라인들 중 어느 하나에 연결될 수 있다. 각 화소(PXL)는 전원생성부로부터 고전위 구동전원(EVDD)과 저전위 구동전원(EVSS)을 공급받도록 구성된다. 이를 위해, 전원생성부는 고전위 화소전원 배선 또는 패드부를 통해서 고전위 구동전원을

화소(PXL)에 공급할 수 있다. 그리고 전원생성부는 저전위 화소전원 배선 또는 패드부를 통해서 저전위 구동전원을 화소(PXL)에 공급할 수 있다.

- [0041] 게이트 구동부(15)는 제1 게이트신호(SCAN1)를 생성하여 제1 게이트라인(150A)에 공급하고, 제2 게이트신호(SCAN2)를 생성하여 제2 게이트라인(150B)에 공급할 수 있다. 제1 게이트신호(SCAN1)는 도 10과 같이 아날로그 데이터전압(Vdata)의 기입 타이밍에 동기되는 신호이고, 제2 게이트신호(SCAN2)는 기준 전압(Vref)의 기입 타이밍에 동기되는 신호이다.
- [0042] 게이트 구동부(15)는 GIP(Gate-driver In Panel) 방식으로 표시 패널(10)의 하부 기판 상에 직접 형성될 수 있다. 게이트 구동부(15)는 표시 패널(10)에서 화소 어레이 바깥의 비 표시영역(즉, 베젤 영역)에 형성되며, 화소 어레이와 동일한 TFT 공정으로 형성될 수 있다.
- [0043] 드라이버 IC(D-IC)(20)는 표시패널(10)의 데이터라인과 기준 라인에 연결된다. 드라이버 IC(D-IC)(20)는 타이밍 제어부(21)와 데이터 구동부(22)를 포함한다.
- [0044] 타이밍 제어부(21)는 호스트 시스템(40)으로부터 입력되는 타이밍 신호들, 예컨대 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등을 참조로 게이트 구동부(15)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와, 데이터 구동부(22)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)를 생성할 수 있다.
- [0045] 데이터 타이밍 제어신호(DDC)는 소스 스타트 펄스(Source Start Pulse), 소스 샘플링 클럭(Source Sampling Clock), 및 소스 출력 인에이블신호(Source Output Enable) 등을 포함할 수 있으나 이에 한정되지 않는다. 소스 스타트 펄스는 데이터 구동부(22)의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭은 라이징 또는 폴링 에지에 기준하여 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 소스 출력 인에이블신호는 데이터 구동부(22)의 출력 타이밍을 제어한다.
- [0046] 게이트 타이밍 제어신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse), 게이트 쉬프트 클럭(Gate Shift Clock) 등을 포함할 수 있으나, 이에 한정되지 않는다. 게이트 스타트 펄스는 첫 번째 출력을 생성하는 스테이지에 인가되어 그 스테이지의 동작을 활성화한다. 게이트 쉬프트 클럭은 스테이지들에 공통으로 입력되는 클럭신호로써 게이트 스타트 펄스를 쉬프트시키기 위한 클럭신호이다.
- [0047] 타이밍 제어부(21)는 초기 보상을 위한 보상 모드와 디스플레이 구동을 위한 디스플레이 모드를 정해진 제어 시퀀스에 따라 제어할 수 있다.
- [0048] 보상 모드에서는 공정 특성에 따른 화소들(PXL)의 초기 전기적 특성 편차, 예컨대 구동 TFT의 초기 문턱 전압 편차와, 구동 TFT의 초기 이동도 편차와, OLED의 초기 동작점 편차 등을 보상하기 위한 화소별 옷셋과 게인을 계산하고, 화소별 옷셋과 게인을 기초로 각 화소에 기입될 입력 영상 데이터를 보정한다. 이러한 보상 모드는 저장 메모리(50)에 저장된 카메라 기반의 센싱 결과를 기초로 이루어진다.
- [0049] 디스플레이 모드에서는 보상 모드에서 보정된 영상 데이터(V-DATA)를 디스플레이용 데이터전압(Vdata)으로 변환하여 화소들(PXL)에 기입한다. 디스플레이 모드에서는 구동 TFT의 이동도 변화가 실시간으로 보상된다.
- [0050] 보상 모드와 디스플레이 모드는 연속해서 수행될 수 있다. 예를 들어, 보상 모드에 이어 곧바로 디스플레이 모드가 수행될 수 있다. 또한, 보상 모드는 디스플레이 모드에 일체화되어 디스플레이 모드 직전에 수행될 수도 있다.
- [0051] 데이터 구동부(22)는 디지털 신호를 아날로그 신호로 변환하는 디지털-아날로그 변환기(Digital to Analog converter, 이하 DAC라 함)와 출력 버퍼(미도시)를 구비할 수 있다. DAC는 데이터전압(Vdata)을 생성하고, 출력 버퍼는 DAC로부터 입력되는 데이터전압(Vdata)을 안정화시켜 출력한다.
- [0052] 데이터 구동부(22)는 디스플레이 모드에서 DAC를 이용하여 보정 영상 데이터(V-DATA)를 아날로그 감마전압으로 변환하고, 그 변환 결과를 데이터전압(Vdata)으로서 데이터라인들에 공급한다. 데이터 구동부(22)는 디스플레이 모드에서 DAC를 이용하여 기준 전압(Vref)을 생성하고, 그 기준 전압(Vref)을 기준 라인들에 공급한다. 디스플레이 모드에서 데이터라인들에 공급된 데이터전압(Vdata)은 제1 게이트신호의 턴 온 타이밍에 동기하여 화소들(PXL)에 인가된다. 그리고, 디스플레이 모드에서 기준라인들에 공급된 기준 전압(Vref)은 제2 게이트신호의 턴 온 타이밍에 동기하여 화소들(PXL)에 인가된다. 데이터전압(Vdata)과 기준 전압(Vref)에 의해 화소들(PXL)에 마련된 구동 TFT의 게이트-소스 간 전압이 프로그래밍되며, 구동 TFT의 게이트-소스 간 전압에 따라 구동 TFT에

흐르는 구동 전류가 결정된다.

[0053] 화소들(PXL) 간의 초기 전기적 특성 편차는 카메라 센싱 결과를 기반으로 한 보상 모드에서 보상되고, 화소들(PXL)에 포함된 구동 TFT의 이동도 변화는 디스플레이 모드에서 실시간으로 보상되기 때문에, 본 발명은 별도의 센싱 모드와, 센싱 모드 구현을 위한 센싱 회로가 필요없다. 센싱 모드를 구현하기 위해서는 화소들의 전기적 특성을 센싱하는 센싱 유닛과, 센싱 유닛에서 얻어진 아날로그 센싱 데이터를 디지털 센싱 데이터로 변환하는 ADC(Analog to Digital Converter)가 필요한데, 통상 센싱 유닛과 ADC는 드라이버 IC(Integrated Circuit) 내에 실장되었다. 본 발명의 경우 센싱 유닛과 ADC를 드라이버 IC(20)에 실장할 필요가 없기 때문에, 드라이버 IC(20)의 회로 구성이 간소해지고, 드라이버 IC(20)의 칩 사이즈 및 제조 비용이 줄어드는 이점이 있다.

[0054] 또한, 본 발명은 별도의 센싱 모드가 필요없기 때문에, 게이트 구동부(15)의 회로 구성을 간소화할 수 있는 이점이 있다. 통상 센싱 모드를 구현하기 위해서는 게이트 구동부에서 센싱 모드에서 필요한 게이트신호를 추가적으로 생성해야 하므로, 그 회로 구성이 복잡해진다. 본 발명은 센싱 모드를 구현할 필요가 없기 때문에, 게이트 구동부(15)에 인가되는 게이트 스타트 펄스와 게이트 쉬프트 클럭을 센싱 모드를 위해 변조할 필요가 없는 등, 게이트 구동부(15)의 구성 및 전반적인 동작을 간소화할 수 있다.

[0055] 저장 메모리(15)에는 카메라 기반의 센싱을 통해 얻어진 카메라 센싱 데이터(M-DATA)가 저장된다. 카메라 센싱 데이터(M-DATA)에는 표시패널(10)의 평균 전류(I)-전압(V) 수식과, 각 화소별 전류값이 포함될 수 있다. 이러한 표시패널(10)의 평균 전류(I)-전압(V) 수식과, 각 화소별 전류값은 각 화소(PXL)에 포함된 구동 TFT의 경시적 변화에 따른 열화가 일어나기 전의 초기 특성치를 나타낸다.

[0056] 카메라 기반의 센싱은 도 4와 같이 표시패널(10)에 대한 전면(全面) 촬영을 통해 수행되기 때문에, 센싱에 소요되는 시간을 단축할 수 있는 이점이 있다. 평균 전류(I)-전압(V) 수식은 복수 계조 각각에서 전체 화소들(PXL)에 대한 카메라 센싱 결과에 최소자승법[最小自乘法, least square method]을 적용하여 얻어질 수 있다. 그리고, 각 화소별 전류값은 파라미터 연산이 가능하도록 적어도 2개 계조 포인트를 대상으로 할 수 있다. 저장 메모리(15)는 플래시 메모리(Flash Memory) 등으로 구현될 수 있으나, 그에 한정되지 않는다.

[0057] 보상 IC(30)는 저장 메모리(50)로부터 읽어들이는 카메라 센싱 데이터(M-DATA)를 기반으로 각 화소 별로 오프셋(Offset)과 게인(Gain)을 연산하고, 연산된 오프셋과 게인에 따라 화소들(PXL)에 입력될 디지털 영상 데이터를 보정하고, 보정된 디지털 영상 데이터(V-DATA)를 드라이버 IC(20)에 공급한다. 이를 위해, 보상부(34)는 파라미터 연산부(31), 보상 메모리(32) 및 데이터 보정부(33)를 포함할 수 있다.

[0058] 파라미터 연산부(31)는 각 화소의 I-V 수식이 평균 I-V 수식에 일치되도록 보상하는 보상 알고리즘을 포함할 수 있다. 구체적으로, 파라미터 연산부(31)는 도 3 및 도 5a와 같이 복수 계조(예컨대, A-F 포함 총 7 계조)의 평균 I-V 곡선에 대응되는 하기 수학식 1을 저장 메모리(50)로부터 리드 아웃(Read out)한다(S1).

수학식 1

$$I = a(V_{data} - b)^c$$

[0059]

[0060] 수학식 1에서, "a"는 구동 TFT의 전자 이동도이고, "b"는 구동 TFT의 문턱전압이며, "c"는 구동 TFT의 물리적 특성치를 나타낸다. "a" 및 "b"는 화소마다 달라질 수 있는 값인데 반해, "c"는 고정값이다.

[0061] 파라미터 연산부(31)는 도 3 및 도 5b와 같이 2개의 계조 포인트에서 카메라로 측정된 전류값(I1, I2)과 계조값(X, Y 계조)(즉, 데이터전압값(Vdata1, Vdata2))을 기준으로 해당 화소(PXL)의 I-V 수식에 필요한 파라미터값인 a' 값, 및 b' 값을 계산한다(S2).

수학식 2

$$I_1 = a'(V_{data1} - b')^c$$

$$I_2 = a'(V_{data2} - b')^c$$

[0062]

[0063] 파라미터 연산부(31)는 상기 수학식 2에서, 2차 방정식을 이용하여 해당 화소(PXL)의 파라미터값인 a'값, 및 b' 값을 산출할 수 있다. 도 5b에서 보상 대상 화소(PXL)의 I-V 곡선은 해당 화소(PXL)의 I-V 수식을 그래프로 도식화한 것이다.

[0064] 파라미터 연산부(31)는 도 3 및 도 5c와 같이 해당 화소의 I-V 수식이 평균 I-V 수식에 일치되도록 하기 위한 오프셋(Offset)과 게인(Gain)을 연산할 수 있다(S3). 보상이 완료된 오프셋(Offset)과 게인(Gain)은 하기 수학식 3과 같다. 수학식 3에서, "Vcomp"는 디지털 레벨의 보상 전압을 지시한다.

수학식 3

$$V_{comp} = \left(\frac{a}{a'} \right)^{\frac{1}{c}} \times V_{data} + \left(b' - b \left(\frac{a}{a'} \right)^{\frac{1}{c}} \right)$$

[0065]

[0066] 보상 메모리(32)는 파라미터 연산부(31)에서 산출한 각 화소(PXL)의 오프셋(Offset)과 게인(Gain)을 저장한다. 보상 메모리(32)는 RAM(Random Access Memory), 예컨대 DDR SDRAM(Double Date Rate Synchronous Dynamic RAM)일 수 있으나, 이에 한정되지 않는다.

[0067] 데이터 보정부(33)는 보상 메모리(32)로부터 읽어들이는 오프셋(Offset)과 게인(Gain)을 기초로 해당 화소(PXL)에 입력될 디지털 영상 데이터를 보정한다(S4). 이를 위해 데이터 보정부(33)는 도 2와 같이 곱셈기(33A)와 덧셈기(33B)를 포함할 수 있다. 곱셈기(33A)는 입력 디지털 영상 데이터에 게인(Gain)을 곱하여 덧셈기(33B)에 공급한다. 덧셈기(33B)는 곱셈기(33A)의 출력 결과에 오프셋(Offset)을 더하고, 그 결과를 보정 디지털 영상 데이터(V-DATA)로 출력한다.

[0068] 호스트 시스템(40)은 표시패널(10)의 화소들(PXL)에 입력될 디지털 영상 데이터를 보상 IC(30)에 공급할 수 있다. 호스트 시스템(40)은 디지털 밝기 정보와 같은 유저 입력 정보를 보상 IC(30)에 더 공급할 수 있다. 호스트 시스템(40)은 어플리케이션 프로세서(Application Processor)로 구현될 수도 있다.

[0069] 도 6 내지 도 8은 보상 모듈의 다양한 구현 예들을 보여주는 도면들이다.

[0070] 도 6을 참조하면, 본 발명의 전계발광 표시장치는 보상 모듈을 구현하기 위해, 칩 온 필름(Chip On Film, COF)에 실장된 드라이버 IC(D-IC)(20)와, 연성 인쇄기판(Flexible Printed Circuit Board, FPCB)에 실장된 저장 메모리(50) 및 전원 IC(P-IC)(60)와, 시스템 인쇄기판(System Printed Circuit Board, SPCB)에 실장된 호스트 시스템(40)을 구비할 수 있다.

[0071] 드라이버 IC(D-IC)(20)는 타이밍 제어부(21), 및 데이터 구동부(22) 외에도 보상부(34)와 보상 메모리(32)를 더 포함할 수 있다. 여기서, 보상부(34)는 파라미터 연산부(31)와 데이터 보정부(33)를 포함한다. 이 보상 모듈은 드라이버 IC(D-IC)(20)와 보상 IC(도 1의 '30')가 1칩화 된 것이다. 전원 IC(P-IC)(60)는 이 보상 모듈을 동작시키는 데 필요한 각종 구동전원을 생성한다.

[0072] 또한, 도 7을 참조하면, 본 발명의 전계발광 표시장치는 보상 모듈을 구현하기 위해, 칩 온 필름(COF)에 실장된 드라이버 IC(D-IC)(20)와, 연성 인쇄기판(FPCB)에 실장된 저장 메모리(50) 및 전원 IC(P-IC)(60)와, 시스템 인쇄기판(SPCB)에 실장된 호스트 시스템(40)을 구비할 수 있다.

[0073] 도 7의 외부 보상 모듈은, 보상부(34)와 보상 메모리(32)를 드라이버 IC(D-IC)(20)에 탑재하지 않고 호스트 시스템(40)에 탑재하는 점에서 도 6과 다르다. 도 7의 보상 모듈은, 보상 IC(도 1의 '30')가 호스트 시스템(40)에 통합된 것으로, 드라이버 IC(D-IC)(20)의 구성을 간소화할 수 있다는 점에서 의미가 있다.

[0074] 또한, 도 8을 참조하면, 본 발명의 전계발광 표시장치는 보상 모듈을 구현하기 위해, 칩 온 필름(COF)에 실장된 드라이버 IC(D-IC)(20)와, 연성 인쇄기판(FPCB)에 실장된 저장 메모리(50), 보상 IC(30), 보상 메모리(32) 및

전원 IC(P-IC)(60)와, 시스템 인쇄기판(SPCB)에 실장된 호스트 시스템(40)을 구비할 수 있다.

- [0075] 도 8의 외부 보상 모듈은, 드라이버 IC(20)에 데이터 구동부(22)만을 실장하여 드라이버 IC(20)의 구성을 더욱 간소화하고, 타이밍 제어부(31)와 보상부(32)는 별도로 제작된 보상 IC(30)에 실장하는 점에서 차이가 있다. 그리고, 보상 IC(30), 저장 메모리(50), 보상 메모리(32)를 연성 인쇄기판(FPCB)에 함께 실장함으로써, 보상값의 업 로딩 및 다운 로딩 동작을 용이하게 할 수 있는 이점이 있다. 또한, 보상 메모리(32)를 보상 IC(30)로부터 분리 실장함으로써, 보상 IC(30)의 구성을 간소화할 수 있는 이점이 있다.
- [0076] 도 9는 본 발명의 일 실시예에 따른 화소 구성을 보여주는 도면이다.
- [0077] 도 9를 참조하면, 본 발명의 일 실시예에 따른 화소(PXL)는 OLED, 구동 TFT(Thin Film Transistor)(DT), 스토리지 커패시터(Cst), 제1 스위치 TFT(ST1), 및 제2 스위치 TFT(ST2)를 구비할 수 있다.
- [0078] OLED는 구동 TFT(DT)로부터 입력되는 구동 전류(Ioled)에 따라 발광하는 발광 소자이다. OLED는 애노드전극, 캐소드전극, 및 애노드전극과 캐소드전극 사이에 위치하는 유기화합물층을 포함한다. 애노드전극은 구동 TFT(DT)의 소스 전극인 제2 노드(N2)에 접속된다. 캐소드전극은 저전위 구동전원(EVSS)에 접속된다. OLED의 발광량에 따라 해당 화소에 표시되는 영상의 계조값이 결정된다.
- [0079] 구동 TFT(DT)는 게이트-소스 간 전압에 따라 OLED에 입력되는 구동 전류(Ioled)를 제어하는 구동 소자이다. 구동 TFT(DT)는 제1 노드(N1)에 접속된 게이트전극, 고전위 구동전원(EVDD)에 접속된 드레인전극, 및 제2 노드(N2)에 접속된 소스전극을 구비한다.
- [0080] 스토리지 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2)에 접속된다. 스토리지 커패시터(Cst)는 구동 TFT(DT)의 게이트-소스 간 전압을 정해진 시간 동안 유지한다.
- [0081] 제1 스위치 TFT(ST1)는 제1 게이트신호(SCAN1)에 응답하여 턴 온 됨으로써 데이터라인(140)에 충전된 데이터전압을 제1 노드(N1)에 인가한다. 제1 스위치 TFT(ST1)는 제1 게이트라인(150A)에 접속된 게이트전극, 데이터라인(140)에 접속된 드레인전극, 및 제1 노드(N1)에 접속된 소스전극을 구비한다.
- [0082] 제2 스위치 TFT(ST2)는 제2 게이트신호(SCAN2)에 응답하여 턴 온 됨으로써, 기준라인(160)에 충전된 기준 전압(Vref)을 제2 노드(N2)에 인가한다. 제2 스위치 TFT(ST2)는 제2 게이트라인(150B)에 접속된 게이트전극, 기준라인(160)에 접속된 드레인전극, 및 제2 노드(N2)에 접속된 소스전극을 구비한다.
- [0083] 도 10은 도 9의 화소를 대상으로 구동 TFT의 이동도 변화가 보상되는 것을 보여주는 타이밍도이다.
- [0084] 도 10을 참조하면, 구동 TFT의 이동도 변화가 자동으로 보상되는 디스플레이 모드는 초기화 기간(Ti), 프로그래밍 기간(Tw), 보상 기간(Tc) 및 발광 기간(Te)을 포함하여 1 프레임이 완성된다.
- [0085] 게이트 구동부(15)는 제1 게이트신호(SCAN1)를 생성하여 제1 게이트라인(150A)에 공급하고, 제2 게이트신호(SCAN2)를 생성하여 제2 게이트라인(150B)에 공급한다.
- [0086] 제1 게이트신호(SCAN1)는 보상 기간(Tc)에 앞선 초기화 기간(Ti)에서 오프 레벨(OFF), 초기화 기간(Ti)과 보상 기간(Tc) 사이의 프로그래밍 기간(Tw)에서부터 보상 기간(Tc)까지 온 레벨(ON), 보상 기간(Tc)에 이은 발광 기간(Te)에서 오프 레벨(OFF)로 입력된다. 그리고, 제2 게이트신호(SCAN2)는 초기화 기간(Ti)에서부터 프로그래밍 기간(Tw)까지 온 레벨(ON), 보상 기간(Tc)에서부터 발광 기간(Te)까지 오프 레벨(OFF)로 입력된다.
- [0087] 데이터 구동부(22)는 초기화 기간(Ti)과 프로그래밍 기간(Tw)에서 기준라인(160)에 기준 전압(Vref)을 공급하고, 프로그래밍 기간(Tw)과 보상 기간(Tc)에서 데이터라인(140)에 데이터전압(Vdata)을 공급한다.
- [0088] 기준 전압(Vref)은 초기화 기간(Ti)과 프로그래밍 기간(Tw) 동안 제2 스위치 TFT(ST2)를 통해 제2 노드(N2)에 인가되고, 데이터 전압(Vdata)은 프로그래밍 기간(Tw)과 보상 기간(Tc) 동안 제1 스위치 TFT(ST1)를 통해 제1 노드(N1)에 인가된다.
- [0089] 도 9 및 도 10을 참조하여, 디스플레이 모드에서 화소(PXL)의 구체적인 동작을 설명하면 다음과 같다.
- [0090] 초기화 기간(Ti) 동안 제1 스위치 TFT(ST1)는 턴 오프 되고, 제2 스위치 TFT(ST2)는 턴 온 된다. 그 결과, 초기화 기간(Ti)에서, 제2 노드(N2)와 OLED의 애노드 전극이 기준 전압(Vref)으로 초기화된다.
- [0091] 프로그래밍 기간(Tw) 동안 제1 및 제2 스위치 TFT(ST1,ST2)는 모두 턴 온 된다. 그 결과, 프로그래밍 기간(Tw)에서, 제1 노드(N1)에는 데이터전압(Vdata)이 인가되고, 제2 노드(N2)에는 기준 전압(Vref)이 인가된다. 프로그래밍 기간(Tw)에서, 구동 TFT(DT)의 게이트-소스 간 전압(Vgs)은 'Vdata-Vref'로 프로그래밍된다. 'Vdata-

Vref'은 구동 TFT(DT)의 문턱전압보다 높게 설정되기 때문에, 구동 TFT(DT)는 턴 온 조건으로 프로그래밍된다.

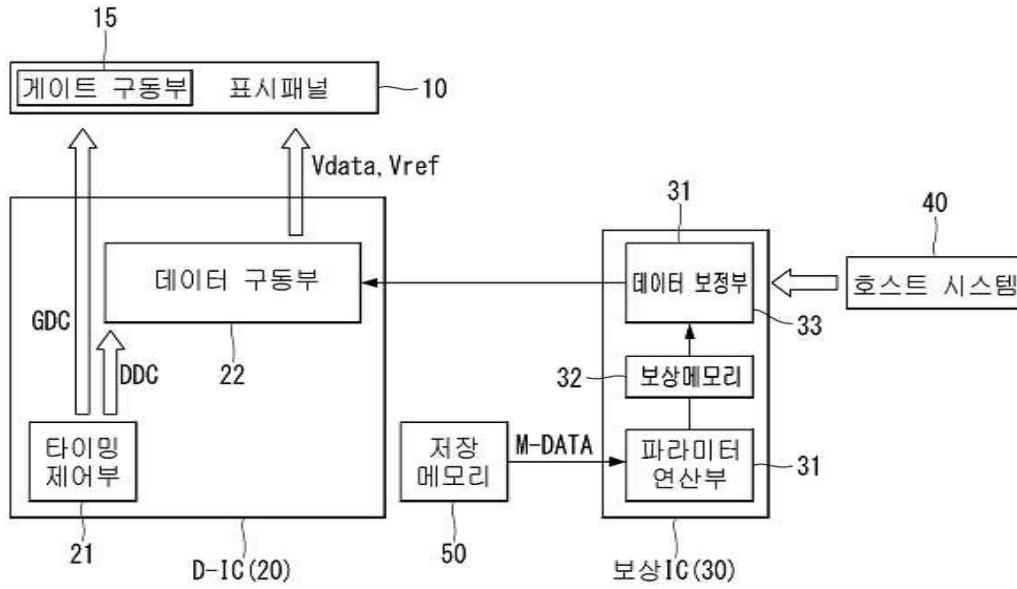
- [0092] 보상 기간(Tc) 동안, 제1 스위치 TFT(ST1)는 턴 온 되고, 제2 스위치 TFT(ST2)는 턴 오프 된다. 그 결과, 보상 기간(Tc)에서, 제1 노드의 전위(VN1)는 데이터전압(Vdata)으로 고정되고, 제2 노드의 전위(VN2)는 구동 TFT(DT)에 흐르는 드레인-소스 간 전류(Ids)에 의해 상승한다. 제2 노드의 전위(VN2)는 구동 TFT(DT)의 이동도에 따라 다른 기울기로 상승되며, 구체적으로 구동 TFT의 이동도에 비례하여 상승된다.
- [0093] 구동 TFT(DT)의 드레인-소스 간 전류(Ids)의 크기는 구동 TFT(DT)의 이동도에 비례하므로, 구동 TFT(DT)의 이동도가 상대적으로 클수록 제2 노드의 전위(VN2)도 상대적으로 높아진다(도 10의 굵은 점선 참조). 도 10에서, 제2 노드의 전위(VN2) 변화를 나타내기 위해 실선, 굵은 점선, 및 가는 점선이 도시되어 있다. 실선은 구동 TFT(DT)의 이동도 변화가 $\Delta \alpha$ 인 경우에 대응되고, 굵은 점선은 구동 TFT(DT)의 이동도 변화가 $\Delta \alpha + 10\%$ 인 경우에 대응되며, 가는 점선은 구동 TFT(DT)의 이동도 변화가 $\Delta \alpha - 10\%$ 인 경우에 대응된다.
- [0094] 보상 기간(Tc)을 통해 구동 TFT(DT)의 게이트-소스간 전압(Vgs)은 구동 TFT(DT)의 이동도에 반비례하게 결정됨으로써, 구동 TFT(DT)의 이동도 변화에 따른 전류 편차가 자동으로 보상된다. 즉, 구동 TFT(DT)의 이동도가 $\Delta \alpha + 10\%$ 인 경우에는 구동 TFT(DT)의 이동도가 $\Delta \alpha$ 인 경우에 비해 구동 TFT(DT)의 게이트-소스간 전압(Vgs)이 더 작게 설정되기 때문에, 구동 TFT(DT)에서 생성되는 전류(Ids)의 크기가 $\Delta \alpha$ 인 경우와 비슷한 크기로 보상되는 것이다. 또한, 구동 TFT(DT)의 이동도가 $\Delta \alpha - 10\%$ 인 경우에는 구동 TFT(DT)의 이동도가 $\Delta \alpha$ 인 경우에 비해 구동 TFT(DT)의 게이트-소스간 전압(Vgs)이 더 크게 설정되기 때문에, 구동 TFT(DT)에서 생성되는 전류(Ids)의 크기가 $\Delta \alpha$ 인 경우와 비슷한 크기로 보상되는 것이다.
- [0095] 발광 기간(Te) 동안 제1 및 제2 스위치 TFT(ST1, ST2)는 모두 턴 오프 된다. 그 결과, 보상 기간(Tc)에서 설정된 구동 TFT(DT)의 게이트-소스간 전압(Vgs)이 발광 기간(Te) 동안에도 그대로 유지되며, 그에 따라 구동 TFT(DT)에는 이동도 보상에 따른 전류(Ids)가 흐른다. 발광 기간(Te)에서 구동 TFT(DT)에서 생성되는 전류(Ids)가 OLED에 인가된다. OLED는 구동 전류(Ioled)에 대응되는 밝기로 발광하여 영상의 계조를 표현한다.
- [0096] 도 11은 본 발명의 다른 실시예에 따른 화소 구성을 보여주는 도면이다.
- [0097] 도 11을 참조하면, 본 발명의 다른 실시예에 따른 화소(PXL)는 OLED, 구동 TFT(Thin Film Transistor)(DT), 스토리지 커패시터(Cst), 제1 스위치 TFT(ST1), 및 제2 스위치 TFT(ST2)를 구비할 수 있다.
- [0098] 도 11의 화소(PXL)는 제2 스위치 TFT(ST2)의 접속 구성을 제외한 나머지 구성에서 도 9의 화소(PXL)와 실질적으로 동일하다. 도 11의 화소(PXL)에서, 제2 스위치 TFT(ST2)의 일측 전극은 기준 라인에 접속되는 것이 아니라 접지 전원(GND)에 연결되는 특징이 있다. 이렇게 제2 스위치 TFT(ST2)의 일측 전극을 접지 전원(GND)에 연결하면, 표시패널에서 기준 라인을 줄일 수 있어, 개구율이 증가되는 이점이 있다. 그리고, 데이터 구동부(22)에서 기준 전압을 공급할 필요가 없기 때문에, 데이터 구동부(22)의 구동 부하가 줄어드는 이점이 있다.
- [0099] 도 11의 화소(PXL)에서, 제2 스위치 TFT(ST2)는 제2 게이트신호(SCAN2)에 응답하여 턴 온 됨으로써, 접지 전원(GND)을 제2 노드(N2)에 인가한다. 제2 스위치 TFT(ST2)는 제2 게이트라인(150B)에 접속된 게이트전극, 접지 전원(GND)에 접속된 드레인전극, 및 제2 노드(N2)에 접속된 소스전극을 구비한다.
- [0100] 디스플레이 모드에서 화소(PXL)의 구체적인 동작은 기준 전압 대신에 접지 전원(GND)이 인가되는 점만 제외하고, 도 10에서 설명한 것과 실질적으로 동일하다.
- [0101] 전술한 바와 같이, 본 발명은 카메라 기반의 센싱 결과를 미리 메모리에 저장하고, 이 센싱 결과를 초기 보상에 이용함으로써, 초기 보상에 소요되는 센싱 시간을 줄일 수 있다. 그리고, 본 발명은 센싱 회로가 필요없기 때문에 드라이버 IC에서 센싱 회로를 제거하여 드라이버 IC의 칩 사이즈와 제조 비용을 줄일 수 있다. 그리고, 본 발명은 센싱 구동이 필요없기 때문에 게이트 구동부의 회로 구성을 간소화할 수 있다.
- [0102] 본 발명은 디스플레이 모드의 보상 기간에서 구동 TFT의 이동도 변화를 실시간으로 보상할 수 있기 때문에, 극부적 온도 영향성으로 인해 보상의 정확도가 떨어지는 문제를 해결할 수 있다.
- [0103] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

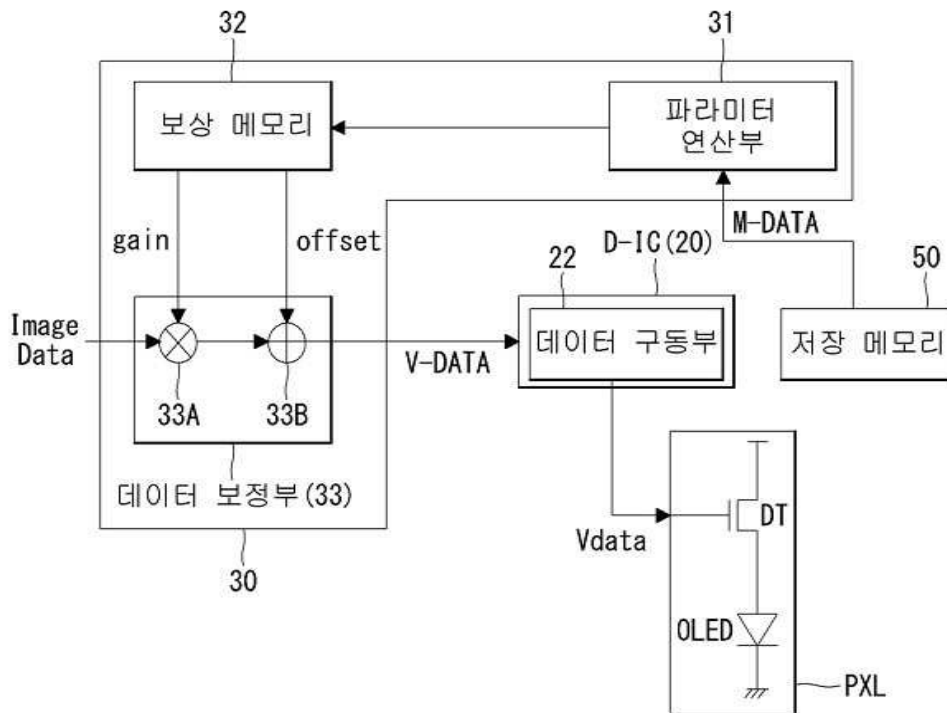
- [0104] 10 : 표시패널 20 : 드라이버 IC
 15 : 게이트 구동부 21: 타이밍 제어부
 22 : 데이터 구동부 30 : 보상 IC
 40 : 호스트 시스템 50 : 저장 메모리

도면

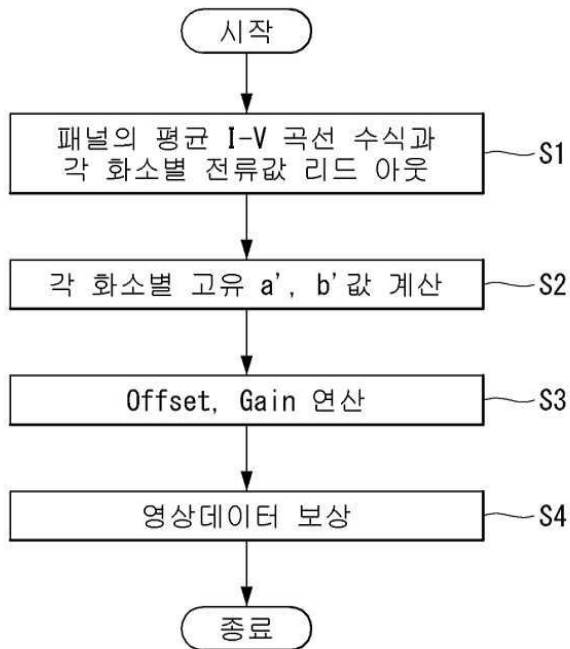
도면1



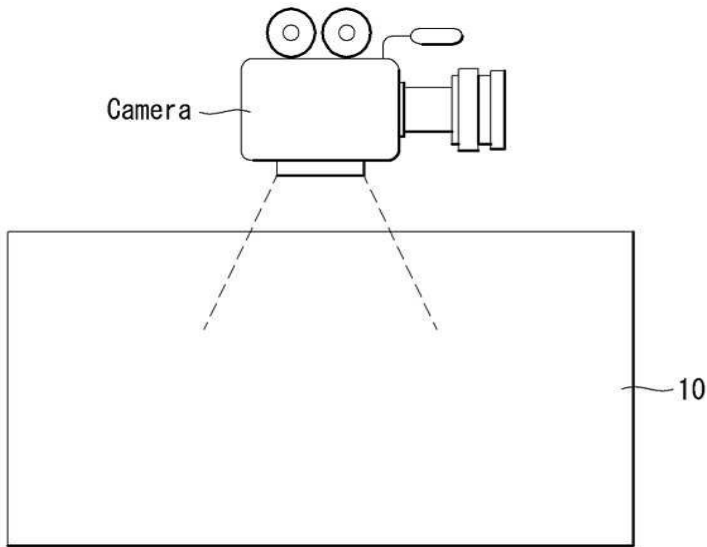
도면2



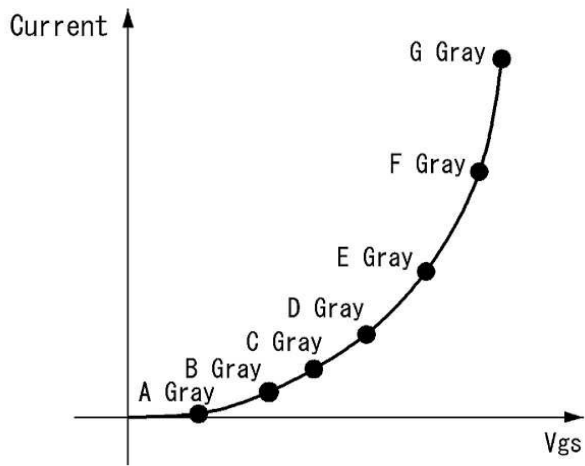
도면3



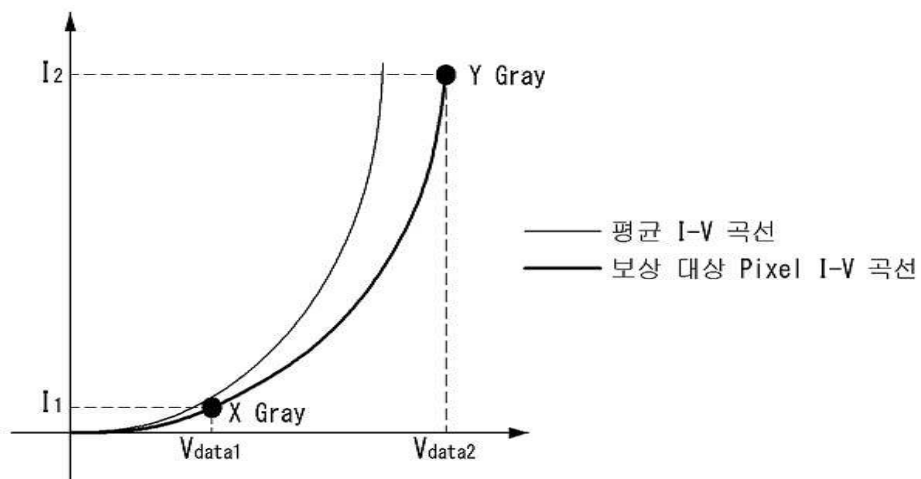
도면4



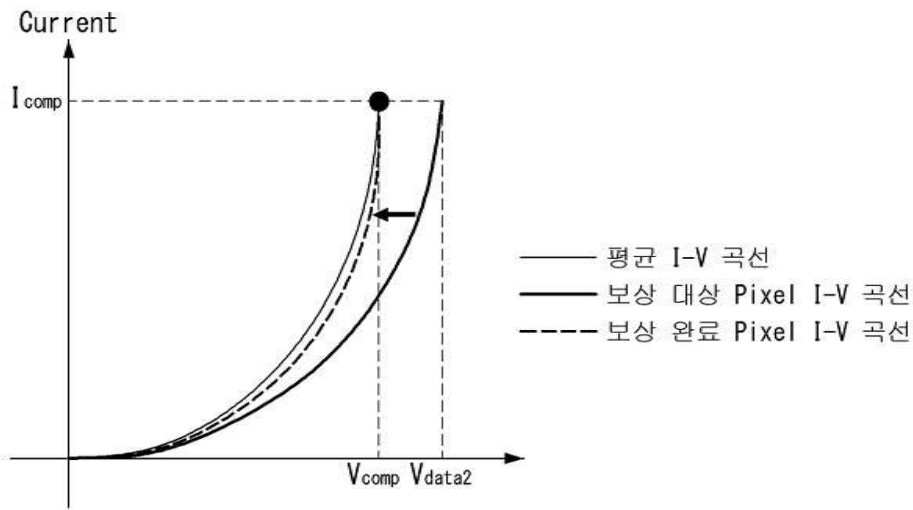
도면5a



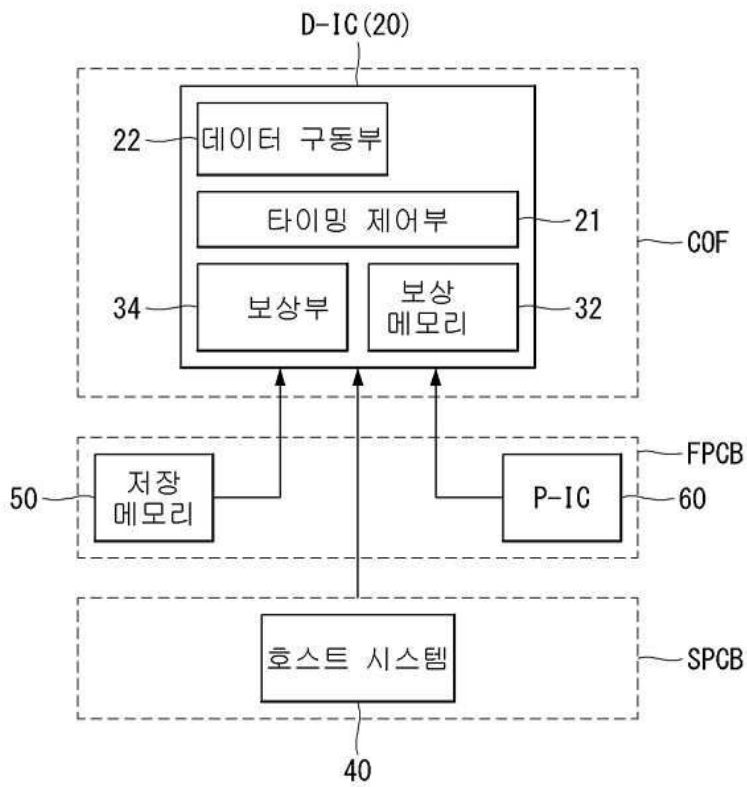
도면5b



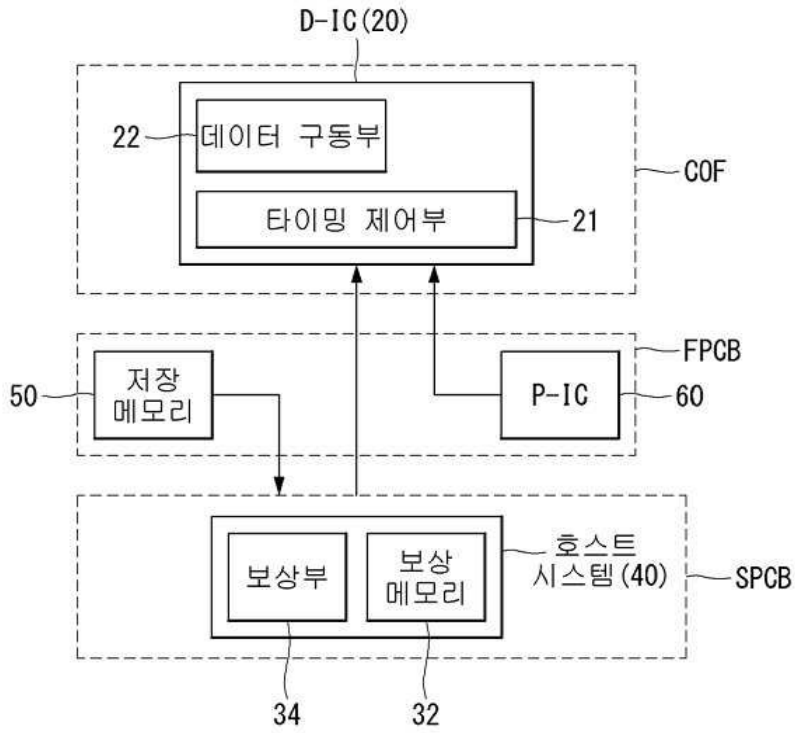
도면5c



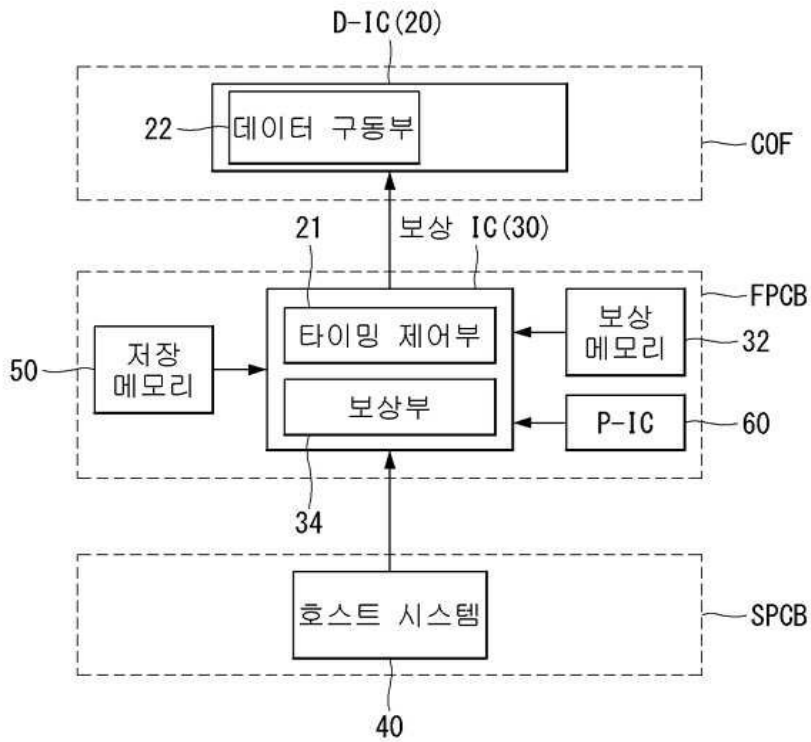
도면6



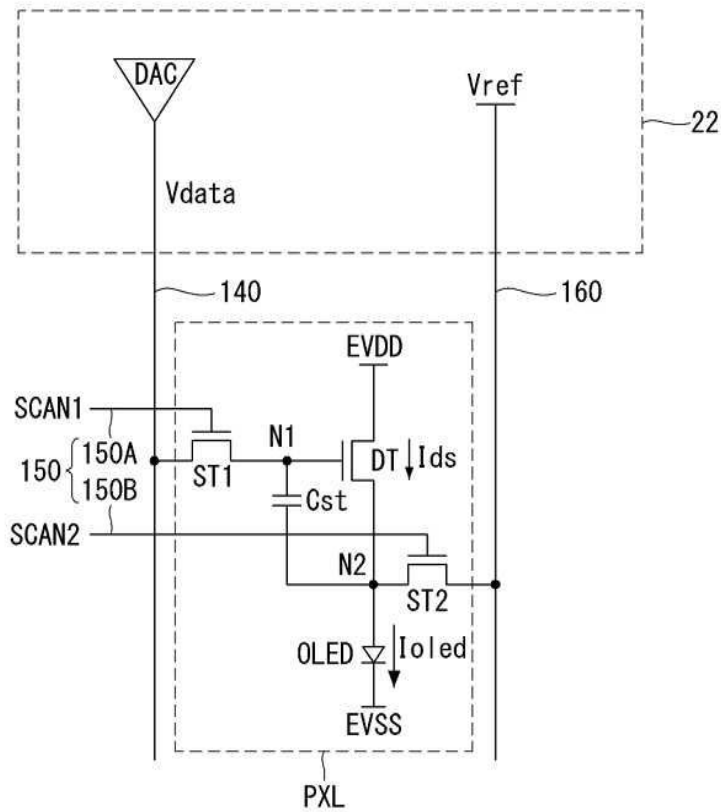
도면7



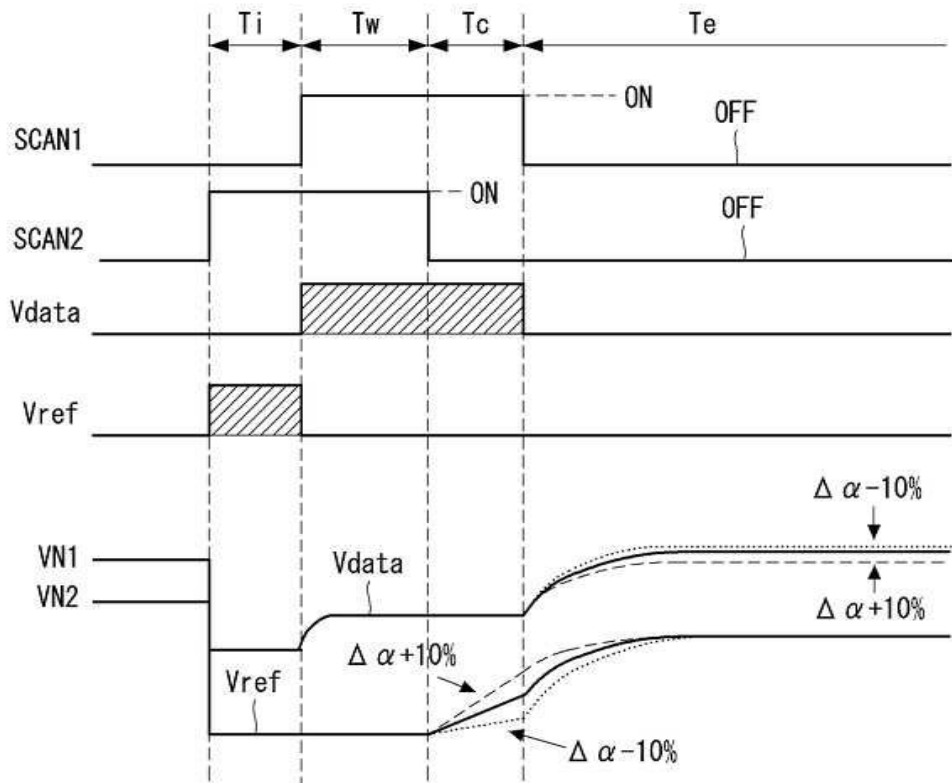
도면8



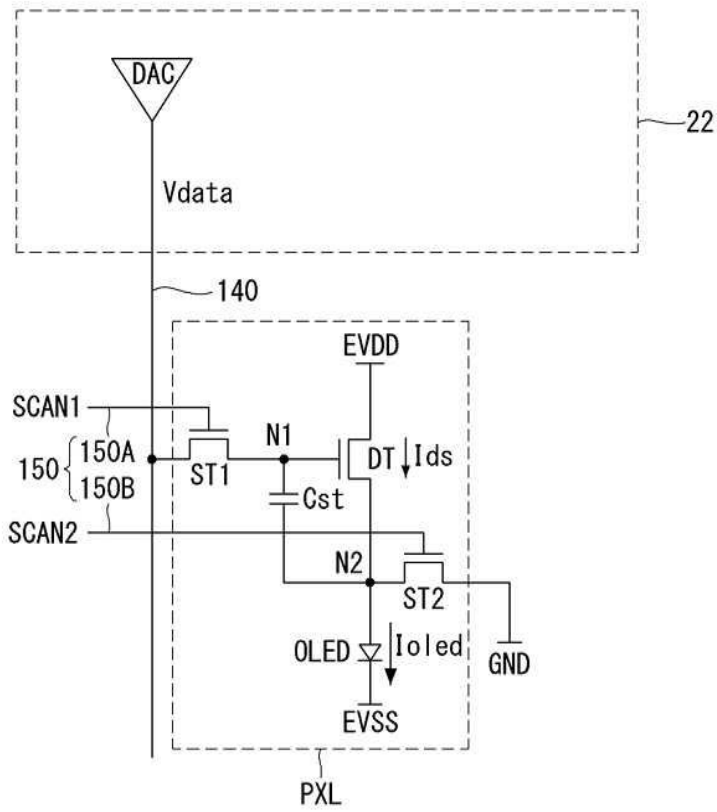
도면9



도면10



도면11



专利名称(译)	电致发光显示器及其电性能补偿方法		
公开(公告)号	KR1020180071467A	公开(公告)日	2018-06-28
申请号	KR1020160173888	申请日	2016-12-19
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SUK JUNG YOUP 석정엽 CHO HYUNG NYUCK 조혁력		
发明人	석정엽 조혁력		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2360/145 G09G2320/0233 G09G2320/041 G09G2300/0842 G09G2300/0828 G09G2230/00 G09G3/3266 G09G3/3291 G09G2300/0819 G09G2320/0295 G09G2320/043 G09G3/3258 G09G2300/043		
外部链接	Espacenet		

摘要(译)

根据本发明实施例的电致发光显示装置包括用于存储显示面板的平均电流 - 电压表达和每个像素的电流值的存储器;参数运算单元, 用于计算每个像素的偏移和增益, 使得基于每个像素的电流值的每个像素的电流特性变得等于基于平均电流 - 电压公式的平均电流特性;以及数据校正单元, 用于基于每个像素的偏移和增益来校正要写入每个像素的输入图像数据, 其中, 通过基于相机的感测获得每个像素的平均电流 - 电压公式和当前值。。

