



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0079996
(43) 공개일자 2017년07월10일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01)

(52) CPC특허분류
G09G 3/3225 (2013.01)
G09G 2330/028 (2013.01)

(21) 출원번호 10-2015-0191129
(22) 출원일자 2015년12월31일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자
이상욱
서울특별시 송파구 한가람로 402 (풍납동, 현대아파트) 101동 401호
최형진
경기도 파주시 문산읍 방촌로 1744 파주현대힐스테이트1차아파트 108동 1802호

(74) 대리인
특허법인인벤투스

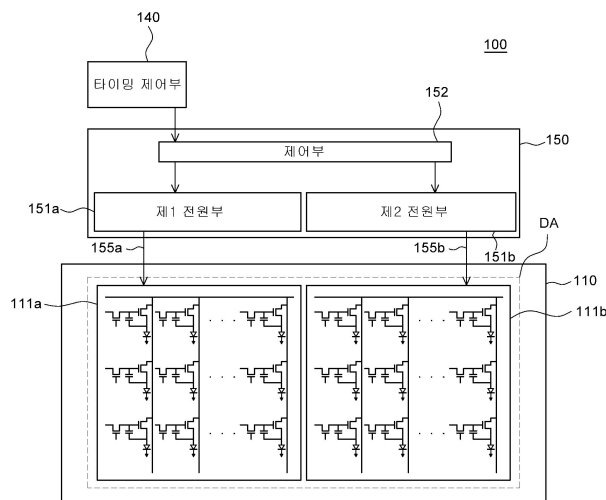
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 전원 관리회로 및 이를 포함하는 표시 장치

(57) 요약

전원 관리회로 및 이를 포함하는 표시 장치가 제공된다. 전원 관리회로는 유기 발광 표시 장치의 유기 발광 소자에 구동 전압을 공급하는 전원 관리회로로서, 복수의 단위 표시 영역 각각과 전원 라인을 통해 연결되어 구동 전압을 공급하는 복수의 전원부, 복수의 단위 표시 영역 각각에 공급되는 구동 전압의 위상이 서로 상이하도록 복수의 전원부 각각에 제어 신호를 공급하는 제어부를 포함한다. 본 발명은 전원부에 연결된 표시 영역의 부하를 감소시켜 구동 전압의 리플을 저감시킬 수 있는 전원 관리회로 및 이를 포함하는 표시 장치를 제작할 수 있다.

대표도 - 도2



명세서

청구범위

청구항 1

유기 발광 표시 장치의 유기 발광 소자에 구동 전압을 공급하는 전원 관리회로로서,
 복수의 단위 표시 영역 각각과 전원 라인을 통해 연결되어 상기 구동 전압을 공급하는 복수의 전원부; 및
 상기 복수의 단위 표시 영역 각각에 공급되는 상기 구동 전압의 위상이 서로 상이하도록 상기 복수의 전원부 각각에 제어 신호를 공급하는 제어부를 포함하는, 전원 관리회로.

청구항 2

제1항에 있어서,
 상기 복수의 전원부 각각은 부스트 컨버터(boost converter)를 갖고,
 상기 부스트 컨버터는,
 입력 전압을 수신하는 입력 노드 및 상기 전원 라인에 상기 구동 전압을 공급하는 출력 노드를 갖고,
 상기 부스트 컨버터는,
 상기 입력 노드에 연결된 인덕터;
 상기 출력 노드에 상기 단위 표시 영역과 병렬로 연결된 커패시터;
 상기 인덕터 및 상기 커패시터 사이에 배치된 다이오드; 및
 상기 인덕터 및 상기 다이오드에 연결된 소스 전극 및 상기 제어부에 연결된 게이트 전극을 포함하는 트랜지스터를 포함하는, 전원 관리회로.

청구항 3

제2항에 있어서,
 상기 제어부는 상기 복수의 전원부 각각의 상기 트랜지스터의 게이트 전극에 서로 상이한 위상을 갖는 제어 펄스를 공급하는 펄스 신호부로 구성된, 전원 관리회로.

청구항 4

제2항에 있어서,
 상기 제어부는 복수의 펄스 신호부를 포함하고,
 상기 복수의 펄스 신호부 각각은, 상기 복수의 전원부 각각의 상기 트랜지스터의 게이트 전극에 서로 상이한 위상을 갖는 제어 펄스를 공급하는, 전원 관리회로.

청구항 5

제4항에 있어서,
 상기 복수의 펄스 신호부의 개수는 상기 복수의 전원부의 개수와 동일하고, 상기 복수의 펄스 신호부와 상기 복수의 전원부는 서로 1대1로 연결되는, 전원 관리회로.

청구항 6

제5항에 있어서,
 상기 제어부는,
 상기 복수의 전원부 각각과 연결된 상기 복수의 펄스 신호부 각각에 동기 제어 신호를 공급하는 동기 제어부를

더 포함하는, 전원 관리회로.

청구항 7

제6항에 있어서,

상기 복수의 펄스 신호부 각각은, 상기 동기 제어 신호 및 동기 선택 신호를 수신하여, 상기 트랜지스터의 게이트 전극에 상기 제어 펄스를 공급하는, 전원 관리회로.

청구항 8

제6항에 있어서,

상기 동기 제어부는 상기 복수의 펄스 신호부 각각에 서로 상이한 위상을 갖는 동기 제어 신호를 공급하고, 상기 복수의 펄스 신호부 각각은 상기 동기 제어 신호에 대응하여 상기 트랜지스터의 게이트 전극에 상기 제어 펄스를 공급하는, 전원 관리회로.

청구항 9

제1항에 있어서,

동일한 전원 라인에 연결된 상기 유기 발광 소자는 상기 복수의 단위 표시 영역 중 동일한 단위 표시 영역에 포함되는, 전원 관리회로.

청구항 10

적어도 하나의 유기 발광 소자로 구성된 복수의 단위 표시 영역을 포함하는 표시 영역; 및

상기 복수의 단위 표시 영역에 구동 전압을 공급하는 전원 관리회로를 포함하고,

상기 전원 관리회로는,

상기 복수의 단위 표시 영역 각각과 전원 라인을 통해 연결되고, 상기 복수의 단위 표시 영역 각각을 구성하는 상기 적어도 하나의 유기 발광 소자에 상기 구동 전압을 공급하는 복수의 전원부; 및

상기 복수의 전원부 각각과 연결되고, 상기 복수의 전원부 각각에서 공급하는 상기 구동 전압의 위상이 서로 상이하도록 상기 복수의 전원부 각각에 제어 신호를 공급하는 제어부를 포함하는, 유기 발광 표시 장치.

청구항 11

제10항에 있어서,

상기 전원 관리회로가 배치되고, 상기 제어부에 상기 제어 신호의 기준 신호를 공급하는 타이밍 제어부가 배치된 인쇄 회로 기판을 더 포함하는, 유기 발광 표시 장치.

청구항 12

제11항에 있어서,

상기 제어 신호는 상기 기준 신호의 주파수를 정수배한 주파수를 갖는 신호이고,

상기 기준 신호는 수직 동기 신호 및 수평 동기 신호 중 하나인, 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 전원 관리회로 및 이를 포함하는 표시 장치에 관한 것으로서, 보다 상세하게는 표시 장치의 화질을 개선할 수 있는 전원 관리회로 및 이를 포함하는 표시 장치에 관한 것이다.

배경 기술

[0002] 모바일폰, 태블릿, 노트북 컴퓨터, 텔레비전 및 모니터와 같은 다양한 전자 디바이스에 평면 패널 표시 장치

(flat panel display; FPD)가 채용되고 있다. 최근에는 FPD로서 액정 표시 장치(Liquid Crystal Display Device; LCD), 유기 발광 다이오드 표시 장치(Organic Light Emitting Diode Display; OLED) 등이 사용되고 있다. 이와 같은 표시 장치는 영상이 표시되고 복수의 화소로 이루어진 화소 어레이와 복수의 화소 각각에서 광이 투과되거나 발광되도록 제어하는 구동회로를 포함한다. 표시 장치의 구동회로는 화소 어레이의 데이터 라인들에 데이터 신호를 공급하는 데이터 구동회로, 데이터 신호에 동기되는 게이트 신호(또는 스캔 신호)를 화소 어레이의 게이트 라인들(또는 스캔 라인)에 순차적으로 공급하는 게이트 구동회로(또는 스캔 구동회로) 및 데이터 구동회로와 게이트 구동회로를 제어하는 타이밍 컨트롤러 등을 포함한다.

[0003] 특히, 표시 장치는 구동회로 및 복수의 화소를 구동하는데 필요한 전원을 공급하는 전원 관리회로를 포함한다. 예를 들어, 유기 발광 표시 장치의 경우, 전원 관리회로는 전원 라인들을 통해 게이트 구동회로, 데이터 구동회로 및 복수의 화소로 이루어진 화소 어레이에 필요한 전원을 공급할 수 있다.

[0004] 최근 유기 발광 표시 장치가 대형화됨에 따라 유기 발광 표시 장치의 면적이 증가하여 유기 발광 표시 장치에 포함되는 유기 발광 소자의 개수 또한 증가하고 있다. 즉, 유기 발광 표시 장치에서 전원 관리회로가 전원을 공급하는 유기 발광 소자의 개수가 증가하고, 이에 따라 유기 발광 표시 장치에서 유기 발광 소자 전체의 부하(load)도 증가한다.

[0005] 한편, 전원 관리회로는 복수의 전원 라인을 통해 유기 발광 소자에 구동 전압을 공급할 수 있다. 여기서, 전원 관리회로는 유기 발광 소자에 구동 전압을 공급하는 출력 노드에 구동 전압의 리플(ripple)을 감소시키기 위한 커패시턴스를 포함한다.

[0006] 다만, 전원 관리회로에 배치된 커패시턴스는 내부 기생 저항 성분을 포함하여, 구동 전압이 공급되는 유기 발광 소자의 부하가 커짐에 따라 내부 기생 저항 성분으로 인한 구동 전압의 리플도 커질 수 있다. 이러한 구동 전압의 리플은 유기 발광 표시 장치의 구동에 노이즈로 작용하여 화질이 악화되는 문제점이 발생한다.

[0007] [관련기술문헌]

[0008] 1. 발광다이오드 어레이 구동장치 및 이를 이용한 액정 표시 장치와 그 구동 방법 (한국공개특허번호 제 10-2013-0097857 호)

발명의 내용

해결하려는 과제

[0009] 이에, 본 발명이 해결하고자 하는 과제는 유기 발광 표시 장치에서 하나의 전원부와 연결된 유기 발광 소자의 부하를 감소시킬 수 있는 전원 관리회로 및 이를 포함하는 표시 장치를 제공하는 것이다.

[0010] 또한, 본 발명이 해결하고자 하는 다른 과제는 유기 발광 소자에 공급되는 구동 전압의 리플을 억제할 수 있는 전원 관리회로 및 이를 포함하는 표시 장치를 제공하는 것이다.

[0011] 본 발명의 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0012] 전술한 바와 같은 과제를 해결하기 위하여 본 발명의 일 실시예에 따른 전원 관리회로는 유기 발광 표시 장치의 유기 발광 소자에 구동 전압을 공급하는 전원 관리회로로서, 복수의 단위 표시 영역 각각과 전원 라인을 통해 연결되어 구동 전압을 공급하는 복수의 전원부, 복수의 단위 표시 영역 각각에 공급되는 구동 전압의 위상이 서로 상이하도록 복수의 전원부 각각에 제어 신호를 공급하는 제어부를 포함한다.

[0013] 전술한 바와 같은 과제를 해결하기 위하여 본 발명의 다른 실시예에 따른 유기 발광 표시 장치는 적어도 하나의 유기 발광 소자로 구성된 복수의 단위 표시 영역을 포함하는 표시 영역, 및 복수의 단위 표시 영역에 구동 전압을 공급하는 전원 관리회로를 포함하고, 전원 관리회로는, 복수의 단위 표시 영역 각각과 전원 라인을 통해 연결되고, 복수의 단위 표시 영역 각각을 구성하는 적어도 하나의 유기 발광 소자에 구동 전압을 공급하는 복수의 전원부, 및 복수의 전원부 각각과 연결되고, 복수의 전원부 각각에서 공급하는 구동 전압의 위상이 서로 상이하도록 복수의 전원부 각각에 제어 신호를 공급하는 제어부를 포함한다.

[0014] 기타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

- [0015] 본 발명은 복수의 전원부 각각이 단위 표시 영역 내의 유기 발광 소자에만 구동 전압을 공급하여, 하나의 전원부에 걸리는 부하를 감소시켜 구동 전압의 리플을 저감시킬 수 있는 전원 관리회로 및 이를 포함하는 표시 장치를 제작할 수 있다.
- [0016] 또한, 본 발명은 유기 발광 소자에 공급되는 구동 전압의 리플을 저감시킴으로써 화질 불량을 개선할 수 있는 전원 관리회로 및 이를 포함하는 표시 장치를 제작할 수 있다.
- [0017] 본 발명에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

도면의 간단한 설명

- [0018] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 개략적으로 나타내는 블록도이다.
- 도 2는 본 발명의 일 실시예에 따른 전원 관리회로와 유기 발광 표시 패널 사이의 관계를 개략적으로 나타내는 블록도이다.
- 도 3은 본 발명의 일 실시예에 따른 전원 관리회로와 유기 발광 표시 패널의 구성을 개략적으로 나타내는 회로도이다.
- 도 4는 본 발명의 일 실시예에 따른 도 3에 도시된 전원 관리회로에서의 입출력 파형도이다.
- 도 5는 본 발명의 다른 실시예에 따른 전원 관리회로와 유기 발광 표시 패널의 구성을 개략적으로 나타내는 회로도이다.
- 도 6은 본 발명의 다른 실시예에 따른 도 5에 도시된 전원 관리회로에서의 입출력 파형도이다.
- 도 7은 본 발명의 또 다른 실시예에 따른 전원 관리회로와 유기 발광 표시 패널의 구성을 개략적으로 나타내는 회로도이다.
- 도 8은 본 발명의 또 다른 실시예에 따른 도 7에 도시된 전원 관리회로에서의 입출력 파형도이다.

발명을 실시하기 위한 구체적인 내용

- [0019] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0020] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0021] 구성요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0022] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0023] 소자 또는 층이 다른 소자 또는 층 위 (on)로 지칭되는 것은 다른 소자 바로 위에 또는 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다.
- [0024] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라

서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.

- [0025] 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0026] 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 도시된 것이며, 본 발명이 도시된 구성의 크기 및 두께에 반드시 한정되는 것은 아니다.
- [0027] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하며, 당업자가 충분히 이해할 수 있듯이 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시 가능할 수도 있다.
- [0028] 이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다.
- [0029] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구성을 개략적으로 나타내는 블록도이다. 도 1을 참조하면, 유기 발광 표시 장치(100)는 유기 발광 표시 패널(110), 게이트 구동회로(120), 데이터 구동회로(131), 타이밍 제어부(140), 전원 관리회로(150) 및 인쇄 회로 기판(160)을 포함한다.
- [0030] 유기 발광 표시 패널(110)은 복수의 게이트 라인과 복수의 데이터 라인이 교차되고, 교차된 영역마다 화소가 배치된 화소 어레이를 갖는 표시 영역(DA), 및 표시 영역(DA)의 주변에 배치된 비표시 영역(NA)을 포함한다. 여기서, 화소는 유기 발광 소자로 구성되며, 유기 발광 소자 각각에는 유기 발광 소자를 발광시키도록 구성된 박막 트랜지스터가 배치된다.
- [0031] 도 1을 참조하면, 표시 영역(DA)은 제1 단위 표시 영역(111a) 및 제2 단위 표시 영역(111b)을 포함한다. 도 1에서는 설명의 편의를 위해 표시 영역(DA)이 2개의 단위 표시 영역(111a, 111b)을 포함하는 것으로 설명하였으나, 실제 유기 발광 표시 장치(100)에서는 상당히 많은 수의 단위 표시 영역(111)을 포함할 것이다. 다만, 단위 표시 영역(111)의 개수가 증가하여도 각각의 단위 표시 영역(111) 내의 구조는 실질적으로 동일하므로, 이하에서는 표시 영역(DA)이 2개의 단위 표시 영역(111a, 111b)을 포함하는 것으로 가정하고 설명한다.
- [0032] 단위 표시 영역(111)은 하나의 전원 라인(155)과 연결된 유기 발광 소자로 구성된다. 즉, 동일한 전원 라인에 연결된 유기 발광 소자는 복수의 단위 표시 영역(111) 중 동일한 단위 표시 영역에 포함된다. 예를 들어, 제1 단위 표시 영역(111a)은 표시 영역(DA)에서 제1 전원 라인(155a)과 연결된 모든 유기 발광 소자들로 구성되고, 제2 단위 표시 영역(111b)은 표시 영역(DA)에서 제2 전원 라인(155b)과 연결된 모든 유기 발광 소자들로 구성된다. 이에 따라, 단위 표시 영역 각각(111a, 111b)은 전원 라인 각각(155a, 155b)을 따라 바(bar) 형상을 가질 수 있다.
- [0033] 게이트 구동회로(120)는 유기 발광 표시 패널(110)의 비표시 영역(NA)의 양측에 배치된다. 도 1에 도시된 바와 같이, 유기 발광 표시 패널(110)의 비표시 영역(NA)의 일측 및 타측에 복수의 게이트 구동회로(120)가 배치된다. 구체적으로, 게이트 구동회로(120)는 유기 발광 표시 패널(110)의 비표시 영역(NA)의 좌측 및 우측에 실장되어 GIP(Gate In Panel) 회로로 구현될 수 있다. 게이트 구동회로(120)는 게이트 구동회로(120)에 연결된 복수의 게이트 라인을 통해 복수의 화소에 게이트 전압을 공급한다. 다만, 이에 제한되지 않고, 게이트 구동 회로(120)는 비표시 영역(NA)에서 일측에만 배치될 수도 있다.
- [0034] 데이터 구동회로(131)는 인쇄 회로 기판(160)과 유기 발광 표시 패널(110)의 비표시 영역(NA)에 중첩되어 배치된 데이터 연성 회로 필름(132) 내에 배치된다. 이러한 데이터 구동회로(131)는 복수의 데이터 라인을 통해 유기 발광 표시 패널(110)에 데이터 전압을 공급한다. 구체적으로, 데이터 구동회로(131)는 복수의 데이터 라인에 데이터 전압을 공급하도록 구성된 복수의 출력 채널을 갖는다. 또한, 데이터 구동회로(131)는 인쇄 회로 기판(160)에 배치된 패드 및 데이터 연성 회로 필름(132)에 의해 인쇄 회로 기판(160)과 전기적으로 연결된다. 이에 따라, 데이터 구동회로(131)는 인쇄 회로 기판(160)에 배치된 배선들을 통해 타이밍 제어부(140)로부터 제어 신호를 수신하여, 데이터 전압을 생성하여 복수의 데이터 라인을 통해 유기 발광 표시 패널(110)에 데이터 전압을 공급한다.
- [0035] 전원 관리회로(150)는 인쇄 회로 기판(160)에 배치된다. 또한, 전원 관리회로(150)는 제1 단위 표시 영역(111a) 및 제2 단위 표시 영역(111b) 각각에 구동 전압을 공급한다. 구체적으로, 전원 관리회로(150)는 제1 전원 라인(155a)과 연결된 제1 단위 표시 영역(111a)에 구동 전압을 공급하고, 제2 전원 라인(155b)과 연결된 제2 단위 표시 영역(111b)에 구동 전압을 공급한다. 여기서, 전원 관리회로(150)가 제1 전원 라인(155a)을 통해 제1 단위 표시 영역(111a)에 공급하는 구동 전압과 제2 전원 라인(155b)을 통해 제2 단위 표시 영역(111b)에 공급하는 구동 전압은 서로 상이한 특성을 가질 수 있다. 이에, 전원 관리회로(150)는 복수의 단위 표시 영역(111) 각각에

서로 상이한 특성을 갖는 구동 전압을 공급할 수 있도록 복수의 전원부를 포함할 수 있으며, 이와 같은 전원 관리회로(150)의 구체적인 내부 구성에 대해서는 도 2를 참조하여 후술한다.

- [0036] 타이밍 제어부(140)는 인쇄 회로 기판(160)에 배치된다. 타이밍 제어부(140)는 다양한 신호를 데이터 구동회로(131) 및 게이트 구동회로(120)에 공급한다. 구체적으로, 타이밍 제어부(140)는 데이터 구동회로 제어 신호(Data Driver Control signal; DDC)를 생성하여 데이터 구동회로(131)에 공급하고, 게이트 구동회로 제어 신호(Gate Driver Control signal; GDC)를 생성하여 게이트 구동회로(120)에 공급한다. 여기서, 게이트 구동회로 제어 신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse; GSP), 게이트 시프트 클럭(Gate Shift Clock; GSC) 및 게이트 출력 신호(Gate Output Enable; GOE)를 포함한다. 또한, 데이터 구동회로 제어 신호(DDC)는 소스 스타트 펄스(Source Start Pulse; SSP), 소스 샘플링 클럭(Source Sampling Clock; SSC) 및 소스 출력 신호(Source Output Enable; SOE)를 포함한다.
- [0037] 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)는 복수의 화소 각각에 연결된 복수의 데이터 라인에 데이터 전압을 공급하는 데이터 구동회로(131) 및 복수의 화소 각각에 연결된 복수의 게이트 라인에 게이트 전압을 공급하는 게이트 구동회로(120)를 포함한다. 인쇄 회로 기판(160)에 배치된 전원 관리회로(150)는 유기 발광 표시 패널(110)의 화소를 구성하는 유기 발광 소자에 구동 전압을 공급한다. 특히, 전원 관리회로(150)는 유기 발광 표시 패널(110)을 구성하는 복수의 단위 표시 영역(111)제1 단위 표시 영역(111a) 및 제2 단위 표시 영역(111b) 각각에 제1 전원 라인(155a) 및 제2 전원 라인(155b) 각각을 통해 서로 상이한 특성을 갖는 구동 전압을 공급할 수 있다.
- [0038] 이에 따라, 유기 발광 표시 패널(110)에서 전원 라인(155)과 연결되는 표시 영역(DA)을 단위 표시 영역(UDA)으로 구분함에 따라, 복수의 전원 라인(155) 각각과 연결되는 부하는 제1 단위 표시 영역(UDA1) 및 제2 단위 표시 영역(UDA2)으로 분할될 수 있다. 즉, 복수의 전원 라인(155) 각각에 연결되는 유기 발광 소자의 개수가 감소하고, 유기 발광 표시 패널(110)에서의 부하도 감소한다. 또한, 복수의 전원 라인(155)에 연결된 제1 단위 표시 영역(UDA1) 및 제2 단위 표시 영역(UDA2)은 전원 관리회로(150)로부터 서로 상이한 특성을 갖는 구동 전압을 수신할 수 있다. 복수의 전원 라인(155)을 통해 공급되는 구동 전압의 구체적인 특성에 대해서는 도 3 내지 도 8을 참조하여 후술한다.
- [0039] 도 2는 본 발명의 일 실시예에 따른 전원 관리회로와 유기 발광 표시 패널 사이의 관계를 개략적으로 나타내는 블록도이다. 도 2에 도시된 유기 발광 표시 장치(100)는 도 1에 도시된 유기 발광 표시 장치(100)에서 일부를 생략하고 전원 관리회로(150)를 구체화하여 도시한 것으로, 다른 구성은 실질적으로 동일한바 중복 설명은 생략한다.
- [0040] 도 2를 참조하면, 전원 관리회로(150)는 복수의 전원부(151) 및 제어부(152)를 포함한다.
- [0041] 도 2를 참조하면, 제1 전원부(151a)는 제1 전원 라인(155a)을 통해 제1 단위 표시 영역(111a)과 연결되고, 제2 전원부(151b)는 제2 전원 라인(155b)을 통해 제2 단위 표시 영역(111b)과 연결된다. 다만, 도 2에 도시된 바와 같이 제한되지 않고, 실시예에 따라, 표시 영역(DA)이 3개 이상의 단위 표시 영역(111)으로 구성될 수 있고, 전원부(151)도 단위 표시 영역(111)과 동일한 개수로 구성되어 전원 라인(155)을 통해 단위 표시 영역(111) 각각과 연결된다.
- [0042] 여기서, 복수의 전원부(151) 각각에 연결된 복수의 단위 표시 영역(111) 각각은 전원 관리회로(150)가 공급할 수 있는 전력을 기준으로 분할될 수 있다. 구체적으로, 제1 단위 표시 영역(111a) 및 제2 단위 표시 영역(111b) 각각은 제1 전원부(151a) 및 제2 전원부(151b) 각각의 공급 가능 전력을 기준으로, 공급 가능 전력 내에서 유기 발광 소자가 발광할 수 있는 부하를 갖도록 분할될 수 있다. 예를 들어, 제1 전원부(151a)의 공급 가능 전력이 10W인 경우, 10W로 유기 발광 소자가 발광할 수 있는 부하를 갖도록 제1 단위 표시 영역(111a)이 결정되고, 제2 전원부(151b)의 공급 가능 전력이 10W인 경우, 10W로 유기 발광 소자가 발광할 수 있는 부하를 갖도록 제2 단위 표시 영역(111b)이 결정된다.
- [0043] 몇몇 실시예에서, 복수의 전원부(151) 각각의 공급 가능 전력은 동일할 수 있으며, 이에 따라 결정된 복수의 단위 표시 영역(111) 각각의 크기도 동일할 수 있다. 나아가, 복수의 전원부(151)에 연결된 복수의 단위 표시 영역(111)은 하나의 전원 라인마다 연결된 유기 발광 소자들을 기준으로 결정될 수 있다. 예를 들어, 전원 라인이 유기 발광 소자의 열마다 배치되는 경우, 전원 라인 각각에 연결된 유기 발광 소자로 이루어진 영역은 단위 표시 영역(111)을 구성할 수 있다. 이에 따라, 도 2에 도시된 복수의 전원부(151), 복수의 단위 표시 영역(111) 및 복수의 전원 라인(155)은 3개 이상으로 증가할 수 있으며, 이에 따른 단위 표시 영역(111)의 크기는 감소할

수 있다.

- [0044] 복수의 전원부(151)는 복수의 전원 라인(155)을 통해 복수의 단위 표시 영역(111) 각각과 연결되어 구동 전압을 공급한다. 즉, 복수의 전원부(151)는 복수의 단위 표시 영역(111) 각각과 연결된 복수의 전원 라인(155)을 통해 복수의 단위 표시 영역(111) 각각을 구성하는 적어도 하나의 유기 발광 소자에 구동 전압을 공급한다.
- [0045] 이에 따라, 복수의 전원부(151) 각각이 부하에 공급할 수 있는 전력에 대응하여 복수의 단위 표시 영역(111)이 결정되고, 복수의 단위 표시 영역(111) 각각에 복수의 전원 라인(155)을 통해 구동 전압이 공급된다.
- [0046] 도 2를 참조하면, 전원 관리회로(150)에서 제어부(152)는 복수의 전원부(151)와 연결되어, 복수의 전원부(151)를 제어할 수 있다. 구체적으로, 제어부(152)는 복수의 전원부(151) 각각과 연결되고, 복수의 전원부(151) 각각에서 공급하는 구동 전압의 위상이 서로 상이하도록 복수의 전원부(151) 각각에 제어 신호를 공급한다. 예를 들어, 제어부(152)는 복수의 전원부(151)에 펄스 형태의 제어 신호를 공급할 수 있다. 즉, 전원 관리회로(150)에서 하나의 제어부(152)가 복수의 제어 신호를 통해 복수의 전원부(151)를 제어할 수 있다.
- [0047] 도 2를 참조하면, 타이밍 제어부(140)는 전원 관리회로(150)의 제어부(152)에 제어 신호의 기준 신호를 공급한다. 구체적으로, 제어부(152)가 복수의 전원부(151)에 공급하는 제어 신호는 타이밍 제어부(140)가 제어부(152)에 공급하는 기준 신호의 주파수를 정수배한 주파수를 갖는 신호일 수 있다. 예를 들어, 타이밍 제어부(140)가 제어부(152)에 공급하는 기준 신호는 수직 동기 신호(Vsync) 및 수평 동기 신호(Hsync) 중 어느 하나일 수 있다.
- [0048] 이에 따라, 제어부(152)는 수직 동기 신호 및 수평 동기 신호 중 수신한 기준 신호를 기준으로 기준 신호의 주파수를 정수배한 주파수를 갖는 제어 신호를 생성할 수 있다. 즉, 제어부(152)가 생성한 제어 신호는 수직 동기 신호 또는 수평 동기 신호보다 더 많은 펄스를 갖는 신호일 수 있다.
- [0049] 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)에서 전원 관리회로(150)는 유기 발광 표시 패널(110)의 표시 영역(DA) 내에 분할된 복수의 단위 표시 영역(111) 각각에 구동 전압을 공급하는 복수의 전원부(151) 및 복수의 전원부(151) 각각에 제어 신호를 공급하여 복수의 전원부(151)의 구동을 제어하는 하나의 제어부(152)를 포함한다. 여기서, 복수의 전원부(151) 각각은 복수의 단위 표시 영역(111) 각각과 복수의 전원 라인(155)으로 연결된다.
- [0050] 이에 따라, 복수의 전원부(151)가 하나의 제어부(152)에 의해 제어됨에 따라 단순한 구성의 전원 관리회로(150)만으로 복수의 전원부(151) 각각이 제어될 수 있다.
- [0051] 또한, 전원 관리회로(150)에서 복수의 전원부(151) 각각이 표시 영역(DA)에서 분할된 복수의 단위 표시 영역(111) 각각과 연결됨에 따라, 하나의 전원부가 구동 전압을 공급해야 할 표시 영역(DA)에서의 부하가 감소된다. 본 발명의 일 실시예에 따른 제어부(152)의 구체적인 기능 및 복수의 전원부(151)가 제어되는 구체적인 방법에 대해서는 도 3 및 도 4를 참조하여 후술한다.
- [0052] 도 3은 본 발명의 일 실시예에 따른 전원 관리회로와 유기 발광 표시 패널의 구성을 개략적으로 나타내는 회로도이다. 도 4는 본 발명의 일 실시예에 따른 도 3에 도시된 전원 관리회로에서의 입출력 파형도이다. 도 3에 도시된 복수의 전원부(151)는 도 2에 도시된 복수의 전원부(151)와 구체적인 구성에서 상이하고, 도 3에 도시된 제어부(152)는 도 2에 도시된 제어부(152)와 명칭만 상이할 뿐, 나머지 구성은 실질적으로 동일하므로 중복 설명은 생략한다.
- [0053] 도 3을 참조하면, 전원 관리회로(150)는 제1 전원부(151a), 제2 전원부(151b) 및 제어부(152)를 포함한다. 도 3에는 설명의 편의상 제1 전원부(151a), 제2 전원부(151b), 제1 단위 표시 영역(111a), 제2 단위 표시 영역(111b), 제1 전원 라인(155a) 및 제2 전원 라인(155b)만이 도시되었으나, 실시예에 따라 전원 관리회로(150)는 3개 이상의 단위 표시 영역에 각각 연결된 3개 이상의 전원부 및 3개 이상의 전원 라인으로 구성될 수 있다.
- [0054] 복수의 전원부(151) 각각은 부스트 컨버터(boost converter)를 갖는다. 여기서, 부스트 컨버터는 입력 전압(VIN)을 수신하는 입력 노드(NI) 및 전원 라인(155)에 구동 전압을 공급하는 출력 노드(NO)를 갖는다. 또한, 부스트 컨버터는 입력 노드(NI)에 연결된 인덕터(L), 출력 노드(NO)에 단위 표시 영역과 병렬로 연결된 커패시터(C), 인덕터(L) 및 커패시터(C) 사이에 배치된 다이오드(D), 및 인덕터(L) 및 다이오드(D)에 연결된 소스 전극(S) 및 제어부(152)에 연결된 게이트 전극(G)을 포함하는 트랜지스터(TFT)를 포함한다. 예를 들어, 제1 전원부(151a)의 부스트 컨버터는 입력 노드(NI)에 연결된 제1 인덕터(L1), 제1 출력 노드(NO1)에 제1 단위 표시 영역(UDA1)과 병렬로 연결된 제1 커패시터(C1), 제1 인덕터(L1) 및 제1 커패시터(C1) 사이에 배치된 제1 다이오드

(D1), 및 제1 인덕터(L1) 및 제1 다이오드(D1)에 연결된 제1 소스 전극(S1) 및 제어부(152)에 연결된 제1 게이트 전극(G1)을 포함하는 제1 트랜지스터(TFT1)를 포함한다. 마찬가지로, 제2 전원부(151b)의 부스트 컨버터는 입력 노드(NI)에 연결된 제2 인덕터(L2), 제2 출력 노드(NO2)에 제2 단위 표시 영역(UDA2)과 병렬로 연결된 제2 커패시터(C2), 제2 인덕터(L2) 및 제2 커패시터(C2) 사이에 배치된 제2 다이오드(D2), 및 제2 인덕터(L2) 및 제2 다이오드(D2)에 연결된 제2 소스 전극(S2) 및 제어부(152)에 연결된 제2 게이트 전극(G2)을 포함하는 제2 트랜지스터(TFT2)를 포함한다.

[0055] 제어부(152)는 복수의 전원부(151)와 연결되고, 복수의 전원부(151)마다 배치된 트랜지스터의 게이트 전극(G1, G2)에 서로 상이한 위상을 갖는 제어 펄스를 공급하는 펄스 신호부로 구성된다. 즉, 전원 관리회로(150)에서 제어부(152)는 하나의 펄스 신호부로 이루어지고, 하나의 펄스 신호부는 복수의 전원부(151) 각각의 부스트 컨버터 내의 트랜지스터에 펄스 신호를 공급한다. 예를 들어, 펄스 신호부로 구성된 제어부(152)는 제1 전원부(151a)의 제1 트랜지스터(TFT1)의 제1 게이트 전극(G1) 및 제2 전원부(151b)의 제2 트랜지스터(TFT2)의 제2 게이트 전극(G2)에 서로 상이한 위상을 갖는 제어 펄스를 공급한다.

[0056] 한편, 도 3을 참조하면, 표시 영역(DA)이 제1 단위 표시 영역(UDA1) 및 제2 단위 표시 영역(UDA2)으로 분할됨에 따라, 표시 영역(DA) 전체 부하는 제1 전원부(151a) 및 제2 전원부(151b) 각각과 연결된 제1 단위 표시 영역(UDA1)의 부하 및 제2 단위 표시 영역(UDA2)의 부하로 분할된다. 구체적으로, 표시 영역(DA)이 전원부에 연결된 부하는 제1 전원부(151a)에 연결된 제1 단위 표시 영역(UDA1)의 부하 및 제2 전원부(151b)에 연결된 제2 단위 표시 영역(UDA2)의 부하로 분할된다. 이에, 제1 출력 노드(NO1)와 연결된 제1 커패시터(C1)의 기생 저항 및 제2 출력 노드(NO2)와 연결된 제2 커패시터(C2)의 기생 저항 각각은 표시 영역(DA) 전체에 구동 전압을 공급하는 하나의 전원부의 출력 노드에 연결된 커패시터의 기생 저항보다 작아진다.

[0057] 이에 따라, 제1 구동 전압(VDD1)은 제1 커패시터(C1)의 기생 저항에 의한 영향을 받고 제2 구동 전압(VDD2)은 제2 커패시터(C2)의 기생 저항에 의한 영향을 받게 된다. 구체적으로, 제1 구동 전압(VDD1)은 제1 커패시터(C1)의 기생 저항에 의한 리플에만 영향을 받고 제2 구동 전압(VDD2)은 제2 커패시터(C2)의 기생 저항에 의한 리플에만 영향을 받는다. 즉, 표시 영역(DA)에서의 복수의 단위 표시 영역(UDA)로의 분할에 따라 구동 전압의 커패시터의 기생 저항에 의한 리플도 분할되고, 단위 표시 영역에 공급되는 구동 전압에 대한 커패시터의 기생 저항에 의한 영향도 감소된다.

[0058] 도 3 및 도 4를 참조하면, 제1 전원부(151a)에는 입력 노드(NI)를 통해 시스템으로부터 입력 전압(VIN) 및 입력 전류(IIN)가 공급되고, 제1 출력 노드(NO1)와 연결된 제1 전원 라인(155a)에 구동 전압을 공급한다. 마찬가지로, 제2 전원부(151b)에는 입력 노드(NI)를 통해 시스템으로부터 입력 전압(VIN) 및 입력 전류(IIN)가 공급되고, 제2 출력 노드(NO2)와 연결된 제2 전원 라인(155b)에 구동 전압을 공급한다. 여기서, 입력 전압(VIN) 및 입력 전류(IIN)는 각각 DC 전압 및 DC 전류일 수 있다.

[0059] 도 3 및 도 4를 참조하면, 입력 노드(NI)에 공급된 입력 전류(IIN)는 제1 전류(I1) 및 제2 전류(I2)로 분배된다. 구체적으로, 입력 전류(IIN)는 제1 전원부(151a)에서 제어부(152)로부터 공급 받은 제1 제어 펄스(GP1)에 의해 출력되는 제1 전류(I1) 및 제2 전원부(151b)에서 제어부(152)로부터 공급 받은 제2 제어 펄스(GP2)에 의해 출력되는 제2 전류(I2)로 분배된다.

[0060] 도 3 및 도 4를 참조하면, 제1 전원부(151a)의 부스트 컨버터는 제1 제어 펄스(GP1)가 하이(high)인 구간 동안 입력 전류(IIN)를 제1 인버터(L1)에 충전하여 제1 전류(I1)를 상승시키고, 제1 제어 펄스(GP1)가 로우(low)인 구간 동안 입력 전류(IIN)를 제1 인버터(L1)로부터 방전하여 제1 전류(I1)를 하강시킨다. 마찬가지로, 제2 전원부(151b)의 부스트 컨버터는 제2 제어 펄스(GP2)가 하이(high)인 구간 동안 입력 전류(IIN)를 제2 인버터(L2)에 충전하여 제2 전류(I2)를 상승시키고, 제2 제어 펄스(GP2)가 로우(low)인 구간 동안 입력 전류(IIN)를 제2 인버터(L2)로부터 방전하여 제2 전류(I2)를 하강시킨다.

[0061] 다만, 도 4에 도시된 바와 같이, 제1 제어 펄스(GP1) 및 제2 제어 펄스(GP2)는 서로 상이한 위상을 갖고 각각 제1 트랜지스터(TFT1)와 제2 트랜지스터(TFT2)에 입력된다. 예를 들어, 제1 제어 펄스(GP1)의 라이징 에지(rising edge)에서는 제2 제어 펄스(GP2)가 폴링 에지(falling edge)를 갖고, 제1 제어 펄스(GP1)의 폴링 에지에서는 제2 제어 펄스(GP2)가 라이징 에지를 갖는다. 즉, 제1 제어 펄스(GP1)가 하이인 구간 동안 제2 제어 펄스(GP2)가 로우이고, 제2 제어 펄스(GP2)가 하이인 구간 동안에는 제1 제어 펄스(GP1)가 로우이다.

[0062] 이에, 제1 제어 펄스(GP1)가 하이이고, 제2 제어 펄스(GP2)가 로우인 구간 동안에는 제1 전류(I1)가 상승하고 제2 전류(I2)가 하강한다. 반대로, 제1 제어 펄스(GP1)가 로우이고, 제2 제어 펄스(GP2)가 하이인 구간 동안에

는 제1 전류(I1)가 하강하고 제2 전류(I2)가 상승한다. 여기서, 제1 전류(I1)와 제2 전류(I2) 각각은 제1 평균 전류(IIN1) 및 제2 평균 전류(IIN2)를 갖고, 서로 다른 위상을 갖는다. 이에 따라, 제1 전원부(151a) 및 제2 전원부(151b) 각각에 의해 제1 단위 표시 영역(UDA1) 및 제2 단위 표시 영역(UDA2)으로 과전류가 출력되는 것이 저감될 수 있다.

[0063] 이와 같이, 제1 전원부(151a) 및 제2 전원부(151b)는 제어부(152)의 제어 펄스에 의해 입력 전류(IIN)를 서로 상이한 위상을 갖는 제1 전류(I1) 및 제2 전류(I2)로 분할한다. 이에, 제1 전원부(151a)는 제1 전류(I1)를 기초로 제1 전원 라인(155a)을 통해 제1 구동 전압(VDD1)을 제1 단위 표시 영역(UDA1)에 공급한다. 마찬가지로, 제2 전원부(151b)는 제2 전류(I2)를 기초로 제2 전원 라인(155b)을 통해 제2 구동 전압(VDD2)을 제2 단위 표시 영역(UDA2)에 공급한다.

[0064] 이에 따라, 제1 전원부(151a) 및 제2 전원부(151b) 각각은 분할된 단위 표시 영역(UDA1, UDA2) 각각에 분할된 구동 전압(VDD1, VDD2)을 공급할 수 있다. 또한, 분할된 구동 전압(VDD1, VDD2)은 제1 전원부(151a) 및 제2 전원부(151b) 각각의 출력 노드(NO1, NO2)와 연결된 커패시터(C1, C2)의 기생 저항에 대한 영향도 적게 받게 된다.

[0065] 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)는 분할된 복수의 단위 표시 영역(UDA1, UDA2) 각각에 구동 전압(VDD1, VDD2) 각각을 공급하는 복수의 전원부(151)를 포함한다. 구체적으로, 복수의 전원부(151) 각각은 복수의 단위 표시 영역(UDA1, UDA2) 각각과 연결된 복수의 전원 라인(155)을 통해 구동 전압(VDD1, VDD2) 각각을 공급한다. 여기서, 복수의 단위 표시 영역(UDA1, UDA2) 각각의 부하는 표시 영역(DA) 전체의 부하보다 작아 지므로, 복수의 전원부(151)의 출력 노드(NO1, NO2)에 연결된 커패시터(C1, C2)에 존재하는 기생 저항의 영향도 감소된다.

[0066] 이에 따라, 복수의 전원부(151)가 분할된 복수의 단위 표시 영역(UDA1, UDA2) 각각에 공급하는 구동 전압(VDD1, VDD2)에서는 복수의 전원부(151)의 출력 노드(NO1, NO2)에 연결된 커패시터(C1, C2)의 기생 저항에 의해 발생하는 리플도 현저하게 감소될 수 있다.

[0067] 도 5는 본 발명의 다른 실시예에 따른 전원 관리회로와 유기 발광 표시 패널의 구성을 개략적으로 나타내는 회로도이다. 도 6은 본 발명의 다른 실시예에 따른 도 5에 도시된 전원 관리회로에서의 입출력 파형도이다. 도 5에 도시된 유기 발광 표시 장치(500)는 도 3에 도시된 유기 발광 표시 장치(100)와 제어부(552)의 구성만이 상이한바, 실질적으로 동일한 구성에 대해서는 중복 설명을 생략한다. 또한, 도 6에 도시된 입출력 파형도는 도 4에 도시된 입출력 파형도에 동기 제어 신호(Sig) 및 동기 선택 신호(Opt1, Opt2)가 추가된 것으로, 실질적으로 동일한 파형에 대해서는 중복 설명을 생략한다.

[0068] 도 5를 참조하면, 전원 관리회로(550)는 제1 전원부(151a), 제2 전원부(151b) 및 제어부(552)를 포함한다. 도 5에는 설명의 편의상 제1 전원부(151a), 제2 전원부(151b), 제1 단위 표시 영역(111a), 제2 단위 표시 영역(111b), 제1 전원 라인(155a) 및 제2 전원 라인(155b)만이 도시되었으나, 실시예에 따라 전원 관리회로(550)는 3개 이상의 단위 표시 영역에 각각 연결된 3개 이상의 전원부 및 3개 이상의 전원 라인으로 구성될 수 있다.

[0069] 도 5 및 도 6을 참조하면, 제어부(552)는 복수의 펄스 신호부(552a, 552b) 및 동기 제어부(552c)를 포함한다. 즉, 제어부(552)는 제1 펄스 신호부(552a), 제2 펄스 신호부(552b) 및 동기 제어부(552c)를 포함한다. 여기서, 복수의 펄스 신호부(552a, 552b)의 개수는 복수의 전원부(151)의 개수와 동일하고, 복수의 펄스 신호부(552a, 552b)와 복수의 전원부(151)는 서로 1대1로 연결된다.

[0070] 도 5 및 도 6을 참조하면, 제어부(552)에서 복수의 펄스 신호부(552a, 552b) 각각은 복수의 전원부(151) 각각에 연결되고, 복수의 전원부(151)마다 배치된 트랜지스터의 게이트 전극(G1, G2)에 서로 상이한 위상을 갖는 제어 펄스(GP1, GP2)를 공급한다. 또한, 제어부(552)에서 동기 제어부(552c)는 복수의 전원부(151) 각각과 연결된 복수의 펄스 신호부(552a, 552b) 각각에 동기 제어 신호(Sig)를 공급한다.

[0071] 구체적으로, 복수의 펄스 신호부(552a, 552b) 각각은 동기 제어 신호(Sig) 및 동기 선택 신호(Opt1, Opt2)를 수신하여, 트랜지스터(TFT1, TFT2)의 게이트 전극(G1, G2)에 제어 펄스(GP1, GP2)를 공급한다.

[0072] 도 5 및 도 6을 참조하면, 제1 펄스 신호부(552a)는 동기 제어 신호(Sig) 및 제1 동기 선택 신호(Opt1)를 논리 게이트를 통해 조합하여 제1 제어 펄스(GP1)를 제1 트랜지스터(TFT1)의 제1 게이트 전극(G1)에 공급한다. 예를 들어, 제1 펄스 신호부(552a)는 XNOR(exclusive NOR) 게이트를 통해 동기 제어 신호(Sig)가 하이인 구간 동안 하이로 공급되는 제1 동기 선택 신호(Opt1)를 조합하여 제1 제어 펄스(GP1)를 생성할 수 있다. 마찬가지로, 제2 펄스 신호부(552b)는 동기 제어 신호(Sig) 및 제2 동기 선택 신호(Opt2)를 논리 게이트를 통해 조합하여 제2 제

어 펄스(GP2)를 제2 트랜지스터(TFT2)의 제2 게이트 전극(G2)에 공급한다. 예를 들어, 제2 펄스 신호부(552b)는 XNOR 게이트를 통해 동기 제어 신호(Sig)가 로우인 구간 동안 로우로 공급되는 제2 동기 선택 신호(Opt2)를 조합하여 제2 제어 펄스(GP2)를 생성할 수 있다.

[0073] 한편, 복수의 펄스 신호부(552a, 552b) 각각은 복수의 전원부(151) 각각에 독립적으로 연결되고, 서로 독립적인 제1 동기 선택 신호(Opt1) 및 제2 동기 선택 신호(Opt2)를 각각 수신한다. 즉, 제1 펄스 신호부(552a) 및 제2 펄스 신호부(552b)는 각각 서로 다른 동기 선택 신호에 의해 제1 제어 펄스(GP1) 및 제2 제어 펄스(GP2)를 독립적으로 생성하고, 복수의 전원부(151) 각각은 각각의 제어 펄스마다 상이한 위상을 갖는 출력 전류(I1, I2)를 생성할 수 있다.

[0074] 이에 따라, 전원 관리회로(550)는 복수의 펄스 신호부(552a, 552b) 각각을 복수의 전원부(151)에 연결하여 복수의 전원부(151) 각각을 독립적으로 제어할 수 있다. 또한, 전원 관리회로(550)는 복수의 전원부(151)를 통해 서로 다른 위상 갖는 복수의 독립적인 출력 전류를 생성할 수 있다.

[0075] 도 5 및 도 6을 참조하면, 제1 전원부(151a)의 부스트 컨버터는 동기 제어 신호(Sig) 및 제1 동기 선택 신호(Opt1)가 모두 하이인 구간 동안 제1 트랜지스터(TFT1)에 하이로 공급되는 제1 제어 펄스(GP1)에 의해 입력 전류(IIN)를 제1 인버터(L1)에 충전하여 제1 전류(I1)를 상승시키고, 동기 제어 신호(Sig)가 로우인 구간 동안 제1 트랜지스터(TFT1)에 로우로 공급되는 제1 제어 펄스(GP1)에 의해 입력 전류(IIN)를 제1 인버터(L1)로부터 방전하여 제1 전류(I1)를 하강시킨다. 마찬가지로, 제2 전원부(151b)의 부스트 컨버터는 동기 제어 신호(Sig) 및 제2 동기 선택 신호(Opt2)가 모두 로우인 구간 동안 제2 트랜지스터(TFT2)에 하이로 공급되는 제2 제어 펄스(GP2)에 의해 입력 전류(IIN)를 제2 인버터(L2)에 충전하여 제2 전류(I2)를 상승시키고, 동기 제어 신호(Sig)가 하이인 구간 동안 제2 트랜지스터(TFT2)에 로우로 공급되는 제2 제어 펄스(GP2)에 의해 입력 전류(IIN)를 제2 인버터(L2)로부터 방전하여 제2 전류(I2)를 하강시킨다.

[0076] 이에, 입력 전류(IIN)가 전원 관리회로(550)에 공급되는 전체 시간 동안 제1 전류(I1)와 제2 전류(I2) 각각은 제1 평균 전류(IIN1) 및 제2 평균 전류(IIN2)를 갖고, 서로 다른 위상을 갖는다. 이에 따라, 제1 전원부(151a) 및 제2 전원부(151b) 각각에 의해 제1 단위 표시 영역(UDA1) 및 제2 단위 표시 영역(UDA2)으로 과전류가 출력되는 것이 저감될 수 있다.

[0077] 본 발명의 일 실시예에 따른 유기 발광 표시 장치(500)는 복수의 펄스 신호부(552a, 552b) 각각이 복수의 전원부(151) 각각에 연결된 전원 관리회로(550)를 포함한다. 구체적으로, 전원 관리회로(550)에서 복수의 펄스 신호부(552a, 552b) 각각은 동일한 동기 제어 신호(Sig) 및 서로 다른 동기 선택 신호(Opt1, Opt2)를 수신하여, 복수의 전원부(151) 각각에 서로 상이한 위상을 갖는 제어 펄스(GP1, GP2)를 독립적으로 공급한다.

[0078] 이에 따라, 전원 관리회로(550)가 복수의 전원부(151)를 포함하는 경우에도 복수의 전원부(151) 각각에 독립적으로 연결된 복수의 펄스 신호부(552a, 552b)와 복수의 펄스 신호부(552a, 552b) 각각에 공급되는 동기 선택 신호(Opt1, Opt2)에 의해 복수의 전원부(151) 각각은 독립적으로 전류를 출력하고 구동 전압을 복수의 단위 표시 영역(UDA1, UDA2)에 각각 공급할 수 있다. 즉, 전원 관리회로(550)는 단위 표시 영역의 개수에 대응하여 독립적으로 제어될 수 있는 전원부를 단위 표시 영역마다 1대1로 연결시킬 수 있다.

[0079] 도 7은 본 발명의 또 다른 실시예에 따른 전원 관리회로와 유기 발광 표시 패널의 구성을 개략적으로 나타내는 회로도이다. 도 8은 본 발명의 또 다른 실시예에 따른 도 7에 도시된 전원 관리회로에서의 입출력 파형도이다. 도 7에 도시된 유기 발광 표시 장치(700)는 도 5에 도시된 유기 발광 표시 장치(500)와 제어부(752)에 공급되는 신호의 구성만이 상이한바, 실질적으로 동일한 구성에 대해서는 중복 설명을 생략한다. 또한, 도 8에 도시된 입출력 파형도는 도 6에 도시된 입출력 파형도에서 제1 동기 제어 신호(Sig1) 및 제2 동기 제어 신호(Sig2) 및 이에 따른 출력 파형만 상이하므로, 실질적으로 동일한 파형에 대해서는 중복 설명을 생략한다.

[0080] 도 7에는 설명의 편의상 제1 전원부(151a), 제2 전원부(151b), 제1 단위 표시 영역(111a), 제2 단위 표시 영역(111b), 제1 전원 라인(155a) 및 제2 전원 라인(155b)만이 도시되었으나, 실시예에 따라 전원 관리회로(550)는 3개 이상의 단위 표시 영역에 각각 연결된 3개 이상의 전원부 및 3개 이상의 전원 라인으로 구성될 수 있다.

[0081] 도 7 및 도 8을 참조하면, 제어부(752)에서 복수의 펄스 신호부(752a, 752b) 각각은 복수의 전원부(151) 각각에 연결된다.

[0082] 또한, 제어부(752)에서 동기 제어부(752c)는 복수의 펄스 신호부(752a, 752b) 각각에 서로 상이한 위상을 갖는 동기 제어 신호(Sig1, Sig2)를 공급하고, 복수의 펄스 신호부(752a, 752b) 각각은 동기 제어 신호(Sig1, Sig2)에 대응하여 트랜지스터(TFT1, TFT2)의 게이트 전극(G1, G2)에 서로 상이한 위상을 갖는 제어 펄스(GP1, GP

2)를 공급한다.

- [0083] 도 7 및 도 8을 참조하면, 제1 펄스 신호부(752a)는 제1 동기 제어 신호(Sig1)에 대응하여 제1 트랜지스터(TFT1)의 제1 게이트 전극(G1)에 제1 제어 펄스(GP1)를 공급하고, 제2 펄스 신호부(752b)는 제2 동기 제어 신호(Sig2)에 대응하여 제2 트랜지스터(TFT2)의 제2 게이트 전극(G2)에 제2 제어 펄스(GP2)를 공급한다. 즉, 동기 제어부(752c)는 복수의 펄스 신호부(752a, 752b) 각각에 서로 상이한 위상을 갖는 동기 제어 신호(Sig1, Sig2)를 직접 공급할 수 있다.
- [0084] 도 7 및 도 8을 참조하면, 동기 제어부(752c)는 하이인 구간이 중첩하는 동기 제어 신호(Sig1, Sig2)를 생성할 수 있다. 즉, 동기 제어부(752c)는 동기 제어 신호(Sig1, Sig2) 각각에서 하이인 구간이 중첩하더라도 서로 위상이 상이하도록 복수의 동기 제어 신호를 생성할 수 있다.
- [0085] 이에 따라, 복수의 펄스 신호부(752a, 752b)는 추가적인 신호 없이도 위상이 서로 상이한 복수의 동기 제어 신호(Sig1, Sig2)만으로 서로 상이한 위상을 갖는 복수의 제어 펄스(GP1, GP2)를 생성할 수 있다.
- [0086] 도 7 및 도 8을 참조하면, 제1 전원부(151a)에서의 제1 전류(I1)와 제2 전원부(151b)에서의 제2 전류(I2)는 서로 상이한 위상을 갖는다. 특히, 제1 전류(I1)가 상승하는 구간의 일부에서 제2 전류(I2)도 상승하는 구간이 존재하고, 제1 전류(I1)가 하강하는 구간의 일부에서 제2 전류(I2)도 하강하는 구간이 존재한다. 다만, 전원 관리 회로(750)가 3개 이상의 다수의 전원부를 포함하는 경우에는 다수의 동기 제어 신호를 통해 다수의 펄스 신호부마다 서로 상이한 위상을 갖는 제어 펄스가 생성될 수 있다.
- [0087] 이에 따라, 하나의 동기 제어부(752c)는 서로 상이한 위상을 갖는 다수의 제어 펄스를 다수의 펄스 신호부에 공급할 수 있고, 다수의 펄스 신호부는 서로 상이한 위상을 갖는 제어 펄스에 의해 다수의 전원부 각각에서 출력되는 전류의 위상차를 세밀하게 제어할 수 있다.
- [0088] 이에 따라, 전원 관리회로(750)는 세밀한 위상차이를 갖는 전류를 출력하여 3개 이상의 다수의 전원부를 포함하는 경우에도 출력 전류들의 위상을 분산시켜 과전류를 효율적으로 억제할 수 있다.
- [0089] 본 발명의 일 실시예에 따른 유기 발광 표시 장치(700)의 전원 관리회로(750)는 복수의 펄스 신호부(752a, 752b) 각각에 서로 상이한 위상을 갖는 동기 제어 신호(Sig1, Sig2)를 공급하는 동기 제어부(752c)를 포함한다. 이에, 전원 관리회로(750)에서 복수의 펄스 신호부(752a, 752b) 각각은 서로 상이한 위상을 갖는 동기 제어 신호(Sig1, Sig2)만을 수신하여, 복수의 전원부(151) 각각에 서로 상이한 위상을 갖는 제어 펄스(GP1, GP2)를 독립적으로 공급한다.
- [0090] 이에 따라, 전원 관리회로(750)가 3개 이상의 다수의 전원부를 포함하는 경우에도 전원부 각각에 독립적으로 연결된 펄스 신호부에 서로 상이한 위상을 갖는 다수의 동기 제어 신호에 의해 다수의 펄스 신호부 각각을 세밀하게 제어할 수 있다. 즉, 서로 상이한 위상을 갖는 다수의 동기 제어 신호만으로 다수의 펄스 신호부 각각이 출력하는 전류의 위상을 세밀하게 조절할 수 있다. 이에 따라, 다수의 전원부에서 출력 전류들의 위상이 세밀하게 분산되어 다수의 전원부를 포함하는 전원 관리회로(750)에서는 과전류가 효율적으로 억제될 수 있다.
- [0091] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

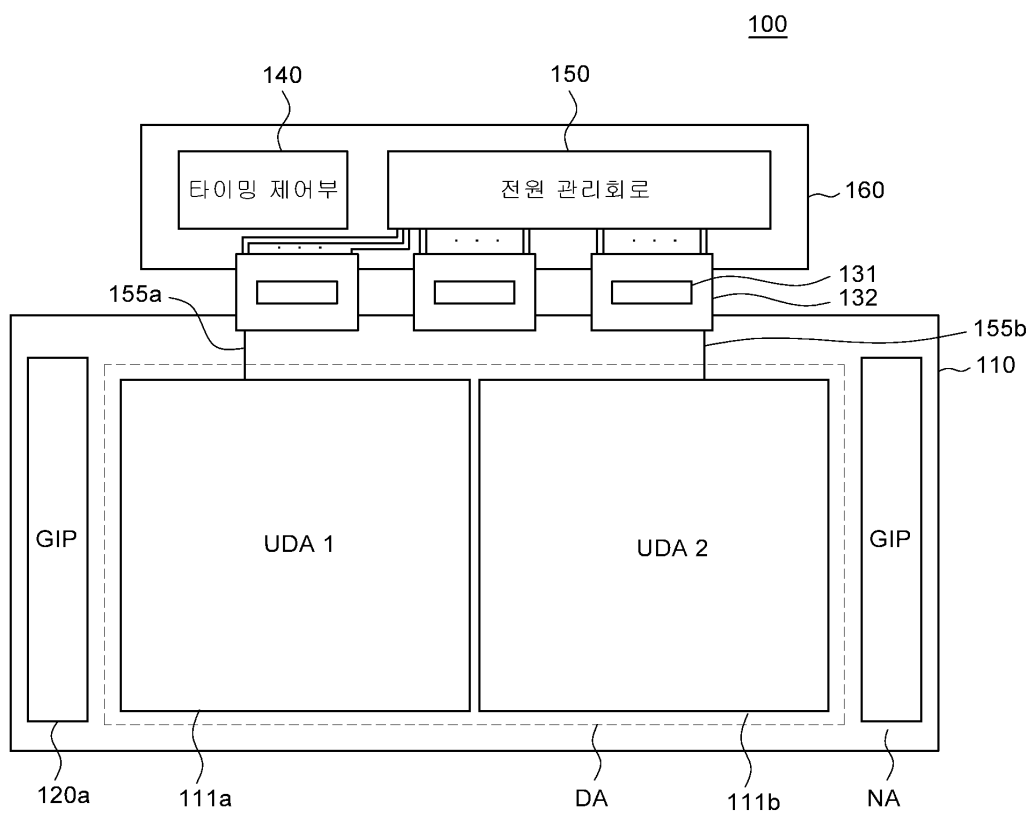
부호의 설명

- [0092] 100, 500, 700: 유기 발광 표시 장치
- 110: 유기 발광 표시 패널
- 111: 복수의 단위 표시 영역
- 120: 게이트 구동회로
- 131: 데이터 구동회로

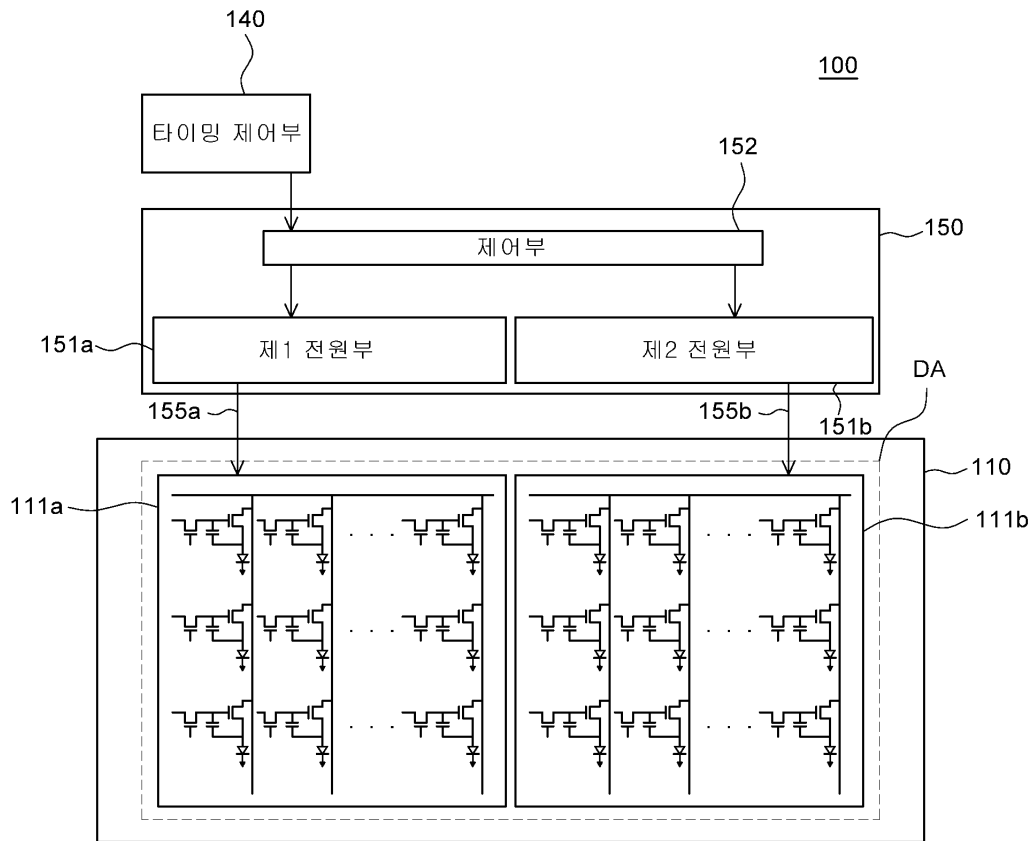
- 132: 데이터 연성 회로 필름
- 140: 타이밍 제어부
- 150, 550, 750: 전원 관리회로
- 151: 복수의 전원부
- 152, 552, 752: 제어부
- 155: 복수의 전원 라인
- 160: 인쇄 회로 기판

도면

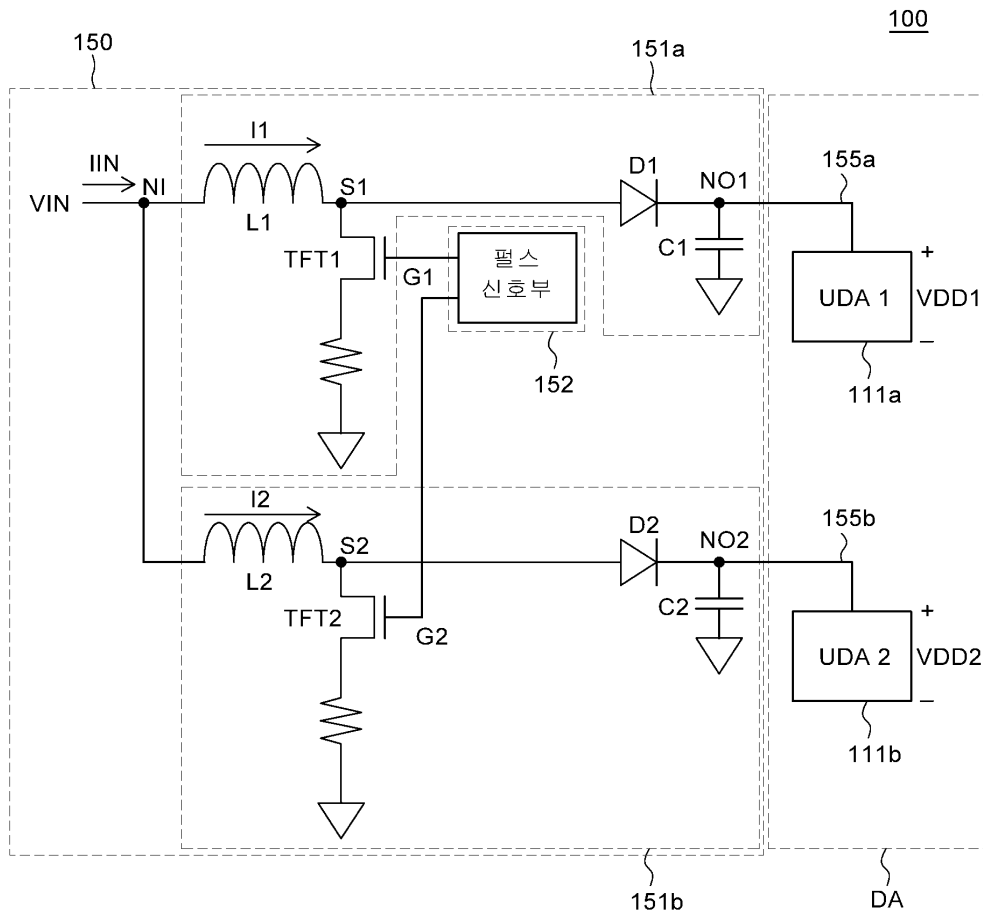
도면1



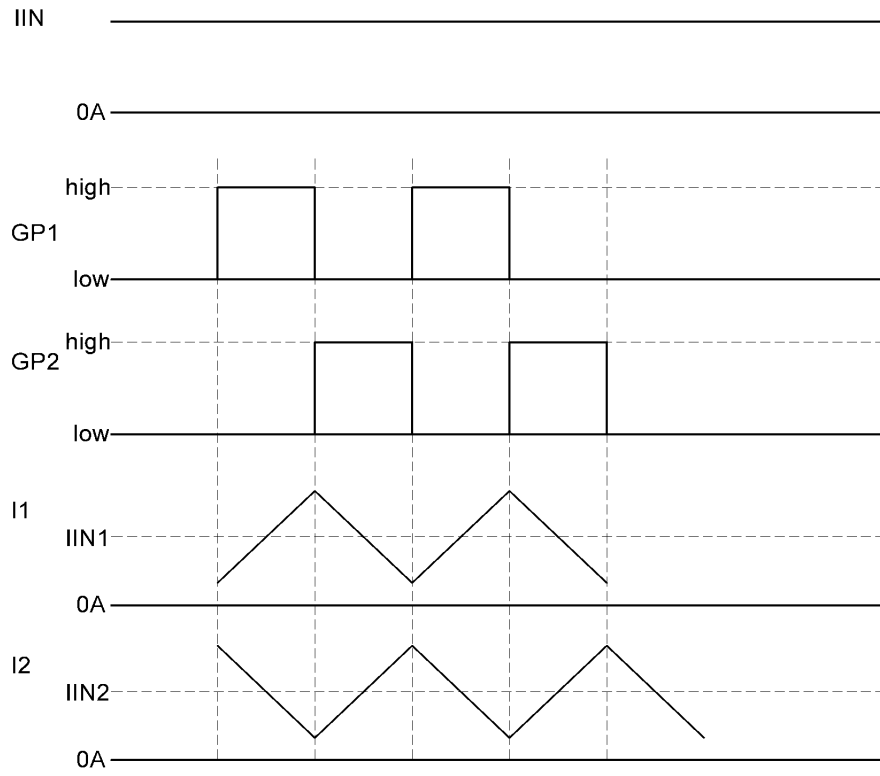
도면2



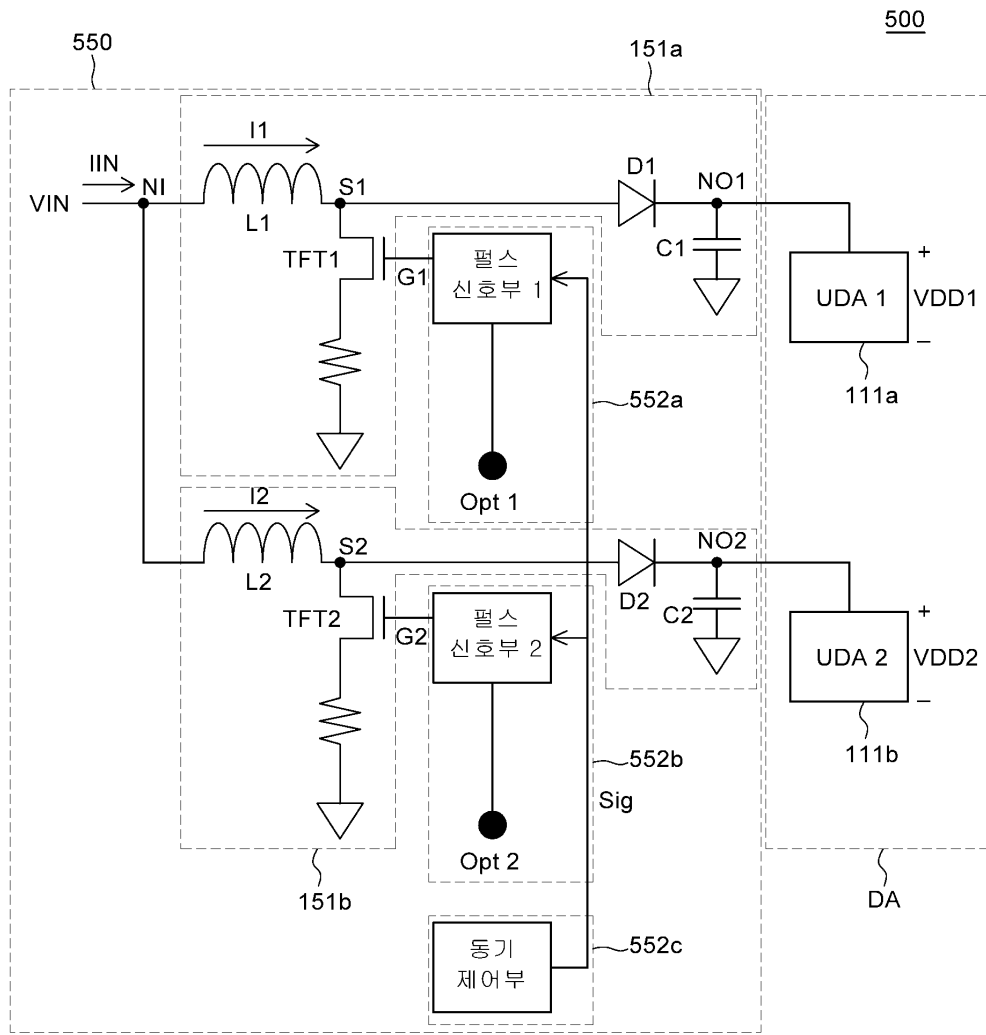
도면3



도면4

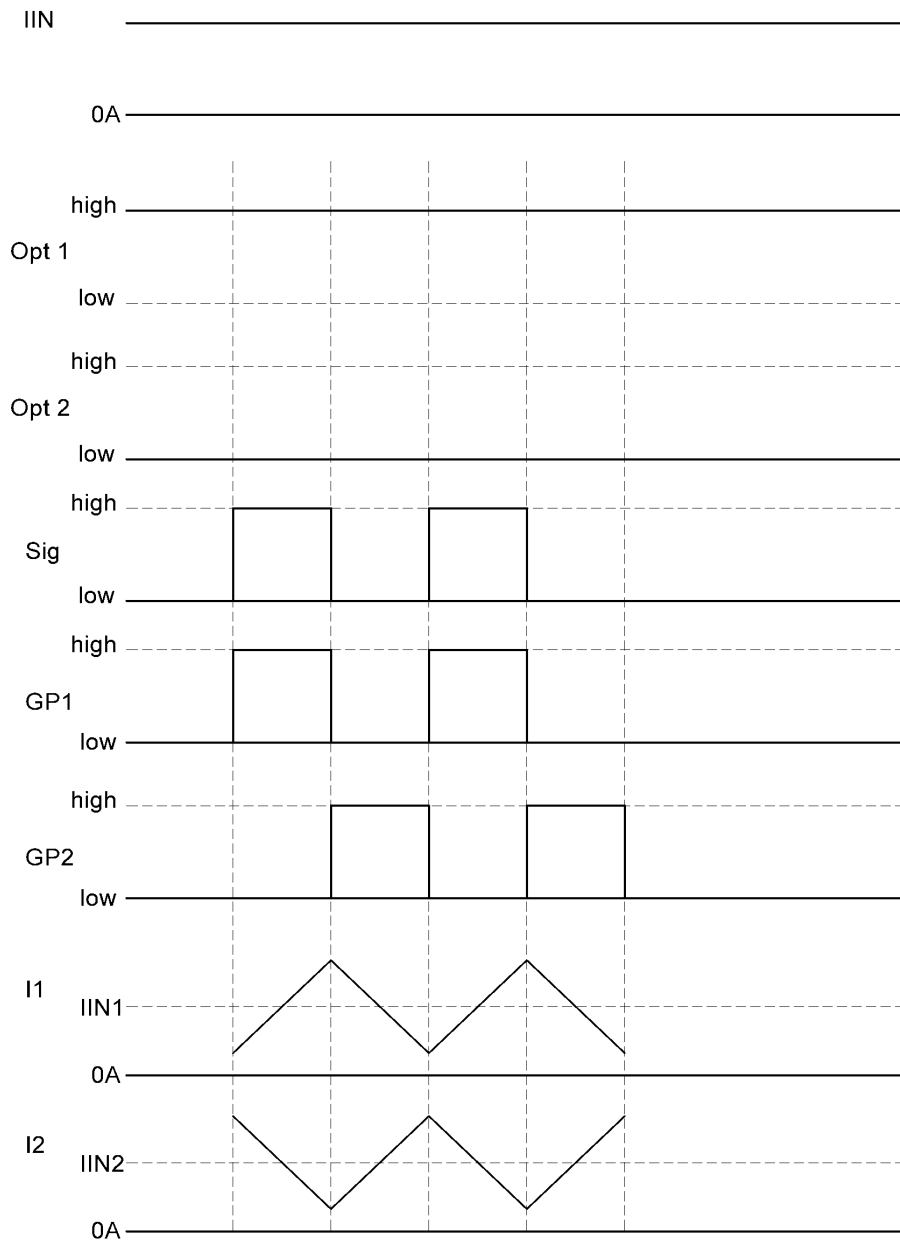


도면5

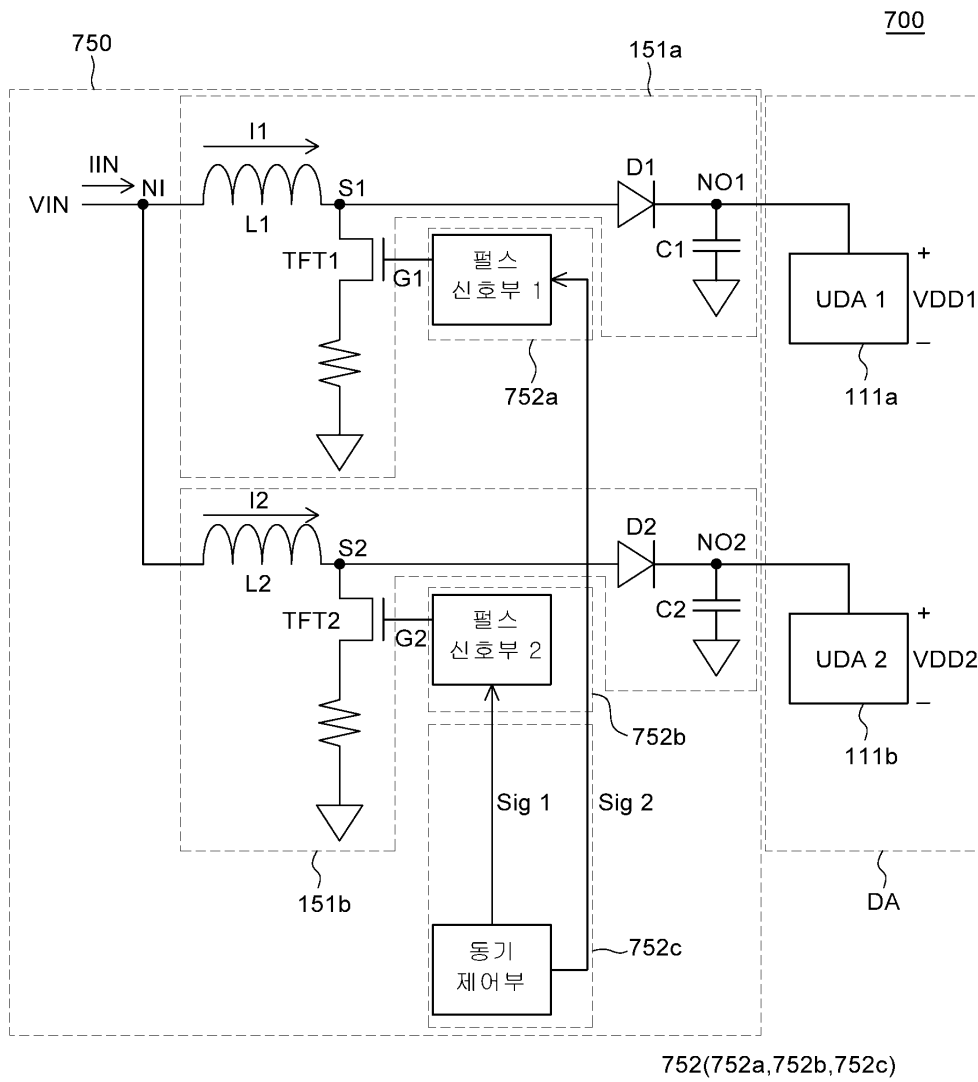


552(552a,552b,552c)

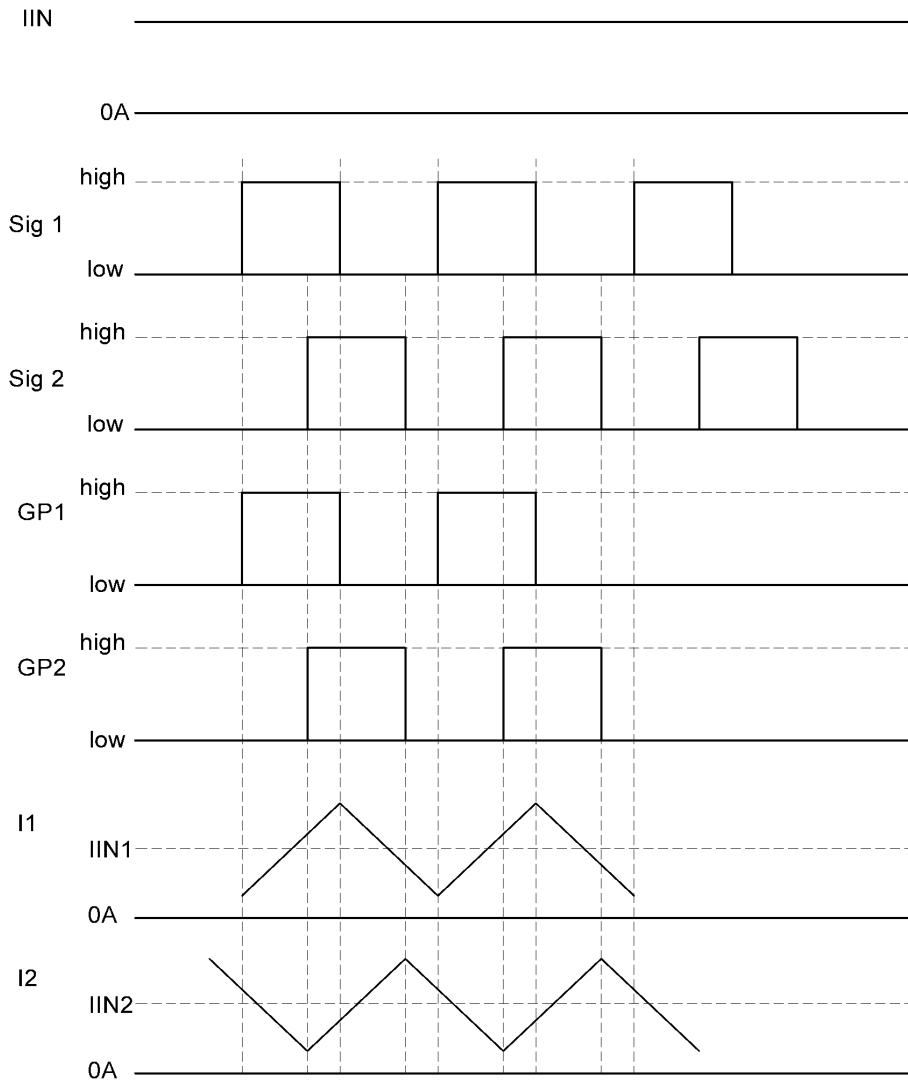
도면6



도면7



도면8



专利名称(译)	标题：电源管理电路和包含该电路的显示设备		
公开(公告)号	KR1020170079996A	公开(公告)日	2017-07-10
申请号	KR1020150191129	申请日	2015-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE SANG UK 이상욱 CHOI HYUNG JIN 최형진		
发明人	이상욱 최형진		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3225 G09G2330/028		
外部链接	Espacenet		

摘要(译)

提供了一种电源管理电路和包括该电源管理电路的显示装置。电源管理电路是用于向有机发光显示器的有机发光元件提供驱动电压的电源管理电路。电源管理电路包括通过电源线连接到多个单元显示区域中的每一个的多个电源部分，以提供驱动电压，以及控制单元，用于向多个电源单元中的每一个提供控制信号，使得提供给电源单元的驱动电压的相位彼此不同。本发明可以制造电源管理电路和包括电源管理电路的显示装置，其可以减小连接到电源单元的显示区域的负载并减小驱动电压的纹波。

