



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0070296  
(43) 공개일자 2016년06월20일

(51) 국제특허분류(Int. Cl.)  
*H01L 27/32* (2006.01) *H01L 51/56* (2006.01)  
(21) 출원번호 10-2014-0176119  
(22) 출원일자 2014년12월09일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
최성훈  
대구 서구 국채보상로 316, 107동 905호 (평리동,  
평리롯데캐슬)  
(74) 대리인  
특허법인로얄

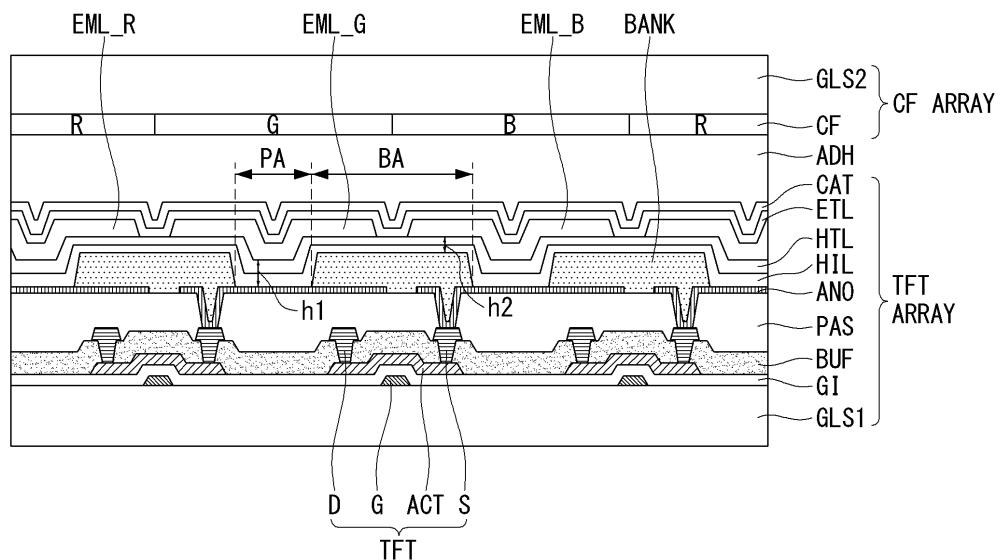
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 **유기발광다이오드 표시장치 및 이의 제조방법**

### (57) 요 약

본 발명에 의한 유기발광다이오드 표시장치는 애노드전극, 뱅크층, 유기화합물층 및 캐소드전극을 포함한다. 애노드전극은 베이스기판상에 위치한다. 뱅크층은 애노드 전극 위에 위치하며 발광영역을 구분한다. 유기화합물층은 정공주입층 및 정공수송층 중에서 적어도 어느 하나를 포함한다. 캐소드전극은 유기화합물층 상에 위치한다. 그리고 정공주입층 또는 정공수송층 중에서 적어도 어느 하나는 뱅크영역 상부에서보다 발광영역 상부에서 두껍게 형성된다.

대 표 도 - 도2



## 명세서

### 청구범위

#### 청구항 1

베이스기판상에 위치하는 애노드전극;

상기 애노드 전극 위에 위치하며, 발광영역을 구분하는 뱅크층;

상기 뱅크층이 위치하는 뱅크영역 및 상기 뱅크층에 의해서 구분되는 발광영역을 덮으며, 정공주입층 및 정공수송층 중에서 적어도 어느 하나를 포함하는 유기화합물층; 및

상기 유기화합물층 상에 위치하는 캐소드전극을 포함하고,

상기 정공주입층 또는 정공수송층 중에서 적어도 어느 하나는 상기 뱅크영역 상부에서보다 상기 발광영역 상부에서 두껍게 형성되는 유기발광다이오드 표시장치.

#### 청구항 2

제 1 항에 있어서,

상기 정공주입층 또는 정공수송층은 상기 발광영역 상부에서의 두께가 상기 뱅크영역 상부에서의 두께에 대비하여 120% 내지 150%의 범위 내에서 형성되는 유기발광다이오드 표시장치.

#### 청구항 3

제 2 항에 있어서,

상기 정공주입층 또는 정공수송층은 상기 발광영역 상부에서의 두께가  $80\text{ \AA}$  내지  $100\text{ \AA}$ 이며, 상기 뱅크영역 상부에서의 두께가  $50\text{ \AA}$  내지  $60\text{ \AA}$ 인 유기발광다이오드 표시장치.

#### 청구항 4

베이스기판상에 애노드전극을 형성하는 단계;

상기 애노드전극을 덮도록 뱅크층을 형성하는 단계;

상기 뱅크층이 위치하는 뱅크영역 및 상기 뱅크층에 의해서 구분되는 발광영역을 덮도록 정공주입층 및 정공수송층 중에서 적어도 어느 하나를 형성하되, 상기 정공주입층 또는 정공수송층 중에서 적어도 어느 하나는 상기 뱅크영역 상부에서보다 상기 발광영역 상부에서 두껍게 형성하는 단계; 및

상기 정공주입층 또는 정공수송층을 덮도록 발광층을 형성하는 단계를 포함하는 유기발광다이오드 표시장치의 제조방법.

#### 청구항 5

제 4 항에 있어서,

상기 정공주입층 또는 정공수송층을 형성하는 단계는

상기 애노드전극 및 상기 뱅크층을 덮도록 정공주입층물질 및 정공수송층물질 중에서 적어도 어느 하나를 형성하는 제1 단계; 및

상기 제1 단계 이후에 상기 베이스기판을 가열하는 제2 단계를 포함하는 유기발광다이오드 표시장치의

제조방법.

## 청구항 6

제 5 항에 있어서,

상기 제2 단계는 150~200°C의 고온 캠버에서 30분 내지 60분 동안 수행되는 유기발광다이오드 표시장치의 제조 방법.

### 발명의 설명

#### 기술 분야

[0001]

본 발명은 유기발광다이오드 표시장치 및 이의 제조방법에 관한 것이다.

### 배경기술

[0002]

유기발광다이오드 표시장치는 응답속도가 빠르고, 발광효율이 좋으며, 높은 휘도를 표현할 수 있고, 시야각이 큰 장점으로 인해서 점차 사용분야가 넓어지고 있다. 일반적으로 유기발광다이오드 표시장치는 구동트랜지스터의 게이트 전극에 제공되는 데이터전압을 이용하여 유기발광다이오드를 발광을 제어한다.

[0003]

유기발광다이오드는 애노드 전극(Anode)과 캐소드 전극(Cathode)에 주입된 정공과 전자가 유기화합물층에서 재결합할 때의 여기 과정에서 여기자(excitation)가 형성되고 여기자로부터의 에너지로 인하여 발광한다. 유기화합물층은 정공주입층(Hole injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron injection layer, EIL)을 포함할 수 있다.

[0004]

정공주입층을 통해서 주입된 정공은 정공수송층을 경유하여 발광층으로 진행하는 것 이외에도, 정공주입층 또는 정공수송층 내에서 수평방향으로 진행하는 횡전류(Lateral Current)가 발생하기도 한다. 정공주입층 또는 정공수송층 내에서 흐르는 횡전류가 뱅크층을 지나서 인접하는 발광영역으로 흐를 경우에는 인접하는 발광층에서 발광하는 광의 세기에 영향을 끼치게 된다. 즉, 횡전류는 인접하는 화소들의 휘도에 영향을 끼쳐서 표시품질을 저하시킨다.

[0005]

횡전류의 영향을 줄이기 위한 방법으로 정공주입층 및 정공수송층의 두께를 얇게 하는 방안이 있지만, 정공주입층 및 정공수송층의 두께가 얇아지면 정공주입을 원활히 할 수 없어서 구동전압이 높아지기 때문에 소비전력이 증가하는 단점이 발생한다.

### 발명의 내용

#### 해결하려는 과제

[0006]

본 발명은 소비전력이 증가하지 않으면서도, 횡전류로 인하여 인접하는 화소들의 표시 휘도가 영향을 받는 문제점을 개선하기 위한 유기발광다이오드 표시장치를 제공하기 위한 것이다.

#### 과제의 해결 수단

[0007]

본 발명에 의한 유기발광다이오드 표시장치는 애노드전극, 뱅크층, 유기화합물층 및 캐소드전극을 포함한다. 애노드전극은 베이스기판상에 위치한다. 뱅크층은 애노드 전극 위에 위치하며 발광영역을 구분한다. 유기화합물층은 정공주입층 및 정공수송층 중에서 적어도 어느 하나를 포함한다. 캐소드전극은 유기화합물층 상에 위치한다. 그리고 정공주입층 또는 정공수송층 중에서 적어도 어느 하나는 뱅크영역 상부에서보다 발광영역 상부에서 두껍게 형성된다.

## 발명의 효과

- [0008] 본 발명에 의한 유기발광다이오드 표시장치는 발광영역에 위치하는 정공주입층 또는 정공수송층의 두께를 두껍게 하여 고계조를 표시하는 과정에서 구동전압이 증가하는 것을 개선할 수 있다. 또한, 본 발명에 의한 표시패널은 뱅크영역에 위치하는 정공주입층 또는 정공수송층의 두께를 얇게 하여 서로 인접하는 색상 발광층들의 경계를 따라서 흐르는 횡전류가 발생하는 것을 줄일 수 있고, 이에 따라서 인접하는 발광영역에 휘도 편차가 발생하는 것을 개선할 수 있다.

## 도면의 간단한 설명

- [0009] 도 1은 본 발명에 의한 유기발광다이오드 표시장치를 나타내는 도면.  
도 2는 실시 예에 의한 유기발광다이오드 표시장치를 나타내는 도면.  
도 3a 내지 도 3e는 실시 예에 의한 유기발광다이오드 표시장치의 제작과정을 나타내는 단면도.

## 발명을 실시하기 위한 구체적인 내용

- [0010] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시 예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.
- [0011] 도 1은 본 발명에 의한 유기발광다이오드 표시장치를 보여준다.
- [0012] 도 1을 참조하면, 본 발명에 의한 유기발광다이오드 표시장치는 화소들(P)이 매트릭스 형태로 배열되는 표시패널(10), 데이터 구동회로(12), 게이트 구동회로(13) 및 타이밍 콘트롤러(11)를 구비한다.
- [0013] 표시패널(10)은 복수 개의 화소(P)를 포함하고, 각각의 화소(P)들이 표시하는 계조를 기반으로 영상을 표시한다. 화소(P)들은 수평라인들 각각에 복수 개가 일정한 간격으로 배열됨으로써 표시패널(10) 내에서 매트릭스 형태로 배치된다. 각각의 화소(P)들은 서로 직교하는 데이터라인(DL)과 다수의 게이트라인(GL)이 교차하는 영역에 배치된다. 그리고 화소(P)들 각각은 유기발광다이오드, 구동트랜지스터 및 스위치 트랜지스터 및 스토리지 커패시터 등을 포함한다.
- [0014] 타이밍 콘트롤러(11)는 데이터 구동회로(12) 및 게이트 구동회로(13)의 구동 타이밍을 제어한다. 타이밍 콘트롤러(11)는 외부로부터 입력되는 디지털 비디오 데이터(RGB)를 표시패널(10)의 해상도에 맞게 재정렬하여 데이터 구동회로(12)에 공급한다. 또한, 타이밍 콘트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 발생한다.
- [0015] 데이터 구동회로(12)는 데이터라인(DL)을 구동한다. 이를 위해서 데이터 구동회로(12)는 데이터 제어신호(DDC)를 기반으로 타이밍 콘트롤러(11)로부터 입력되는 디지털 비디오 데이터(RGB)를 아날로그 데이터전압으로 변환하여 데이터라인(14)에 공급한다.
- [0016] 게이트 구동회로(13)는 게이트라인(GL)을 구동한다. 게이트 구동회로(13)는 스캔신호를 라인 순차 방식으로 스캔라인에 공급하여 수평라인 단위로 게이트라인(GL)을 스캔한다.
- [0017] 도 2는 도 1에 도시된 'I-II' 간의 절단면을 나타내는 단면도이다. 도 2를 참조하여, 본 발명에 의한 유기발광다이오드 표시소자를 살펴보면 다음과 같다.
- [0018] 본 발명에 의한 유기발광다이오드 표시소자는 트랜지스터 어레이 기판(TFT ARRAY) 및 컬러필터 기판(CF ARRAY)을 포함한다. 트랜지스터 어레이 기판(TFT ARRAY)은 제1 베이스기판(GLS1)에 형성된 트랜지스터(TFT) 및 유기발광다이오드 유기화합물층(EL)을 포함한다.
- [0019] 트랜지스터(TFT)는 제1 베이스기판(GLS1)에 순차적으로 형성된 게이트전극(G), 절연막(GI), 활성화층(ACT) 및

드레인/소스전극(D,S)을 포함한다. 베퍼층(BUF)과 드레인/소스전극(D,S) 상에는 패시베이션층(PAS)이 형성된다. 애노드전극(ANO)은 패시베이션층(PAS)을 관통하는 컨택홀을 이용하여 소스전극(S)과 접촉된다. 뱅크층(BANK)은 패시베이션층(PAS)과 애노드전극(ANO) 상에 형성되어서 유기화합물층을 구획한다. 즉, 뱅크층(BANK)은 인접하는 발광영역(PA)을 구분한다.

[0020] 뱅크층(BANK) 상에는 정공주입층(HIL) 및 정공수송층(HTL)이 순차적으로 형성된다. 정공주입층(HIL) 및 정공수송층(HTL) 중에서 적어도 어느 하나는 발광영역(PA)과 뱅크영역(BA) 상에서 서로 다른 두께로 형성된다. 도 2는 발광영역(PA) 상부에 위치한 정공주입층(HIL) 및 정공수송층(HTL)의 두께(h1)가 뱅크영역(BA) 상부에 위치한 정공주입층(HIL) 및 정공수송층(HTL)의 높이(h2)보다 두껍게 형성되는 실시 예를 도시하고 있다. 즉, 발광영역(PA)에 위치한 정공주입층(HIL)의 두께는 뱅크영역(BA)에 위치한 정공주입층(HIL)의 두께보다 두껍게 형성되고, 발광영역(PA)에 위치한 정공수송층(HTL)의 두께는 뱅크영역(BA)에 위치한 정공수송층(HTL)의 두께보다 두껍게 형성된다. 일례로 정공주입층(HIL) 또는 정공수송층(HTL)은 발광영역(PA) 상부에서의 두께가 뱅크영역(BA) 상부에서의 두께에 대비하여 120% 내지 150%의 범위 내에서 형성될 수 있다. 예컨대, 정공주입층(HIL) 또는 정공수송층(HTL)은 발광영역(PA) 상부에서의 두께가 75Å 내지 95Å 일 때에, 뱅크영역 상부에서의 두께가 50Å 내지 60Å가 되도록 형성될 수 있다.

[0021] 정공수송층(HTL) 상부에는 적색 발광층(EML\_R), 녹색 발광층(EML\_G) 및 청색 발광층(EML\_B)이 구분되어 형성된다. 각각의 발광층(EML\_R, EML\_G, EML\_B)은 적어도 발광영역(PA)의 크기보다 크게 형성된다. 전자수송층(ETL)은 적색 발광층(EML\_R), 녹색 발광층(EML\_G) 및 청색 발광층(EML\_B)의 전면을 덮도록 형성된다.

[0022] 컬러필터 기판(CF ARRAY)은 제2 베이스기판(GLS2)에 형성된 컬러필터층(CF)을 포함한다. 컬러필터층(CF)은 적색 컬러필터패턴(R), 녹색 컬러필터패턴(G), 청색 컬러필터패턴(B)을 포함한다.

[0023] 개별적으로 제작된 트랜지스터 어레이 기판 및 컬러필터 기판은 접착제(ADH)를 이용하여 합착된다.

[0024] 살펴본 바와 같이, 본 발명에 의한 정공주입층(HIL) 및 정공수송층(HTL)은 발광영역(PA)과 뱅크영역(BA)에서 서로 다른 두께로 형성된다.

[0025] 이와 같이 본 발명은 정공주입층(HIL) 및 정공수송층(HTL)의 두께는 발광영역(PA)의 상부와 뱅크영역(BA)의 상부에서 다르게 형성되어서, 인접하는 발광영역(PA) 간의 횡전류를 줄이면서 소비전력을 감소시킬 수 있다.

[0026] 정공주입층(HIL) 및 정공수송층(HTL) 각각이 하나의 동일한 유기물층으로 형성될 경우에, 정공주입층(HIL) 및 정공수송층(HTL)을 통해서 횡전류가 발생할 수 있다. 이러한 횡전류가 인접하는 발광영역(PA)에 흐를 경우에는 횡전류로 인해서 원치않는 휘도 특성이 나타날 수 있다.

[0027] 아래의 [표 1] 및 [표 2]는 발광영역(PA)과 뱅크영역(BA)에서의 정공주입층(HIL)의 두께에 따른 구동 전압 및 색좌표 특성을 나타내는 표이다. [표 1]은 15 그레이(gray) 레벨에서 제1 및 제2 비교 예와 본 발명의 실시 예의 청색 발광층(EML\_B)의 소자특성을 나타내는 표이고, [표 2]는 255 그레이(gray) 레벨에서 제1 및 제2 비교 예와 본 발명에 의한 실시 예의 청색 발광층(EML\_B)의 소자특성을 나타내는 표이다. [표 1] 및 [표 2]에서 '제1 비교 예'는 발광영역(PA) 및 뱅크영역(BA)에서의 정공주입층(HIL)의 두께가 90Å인 소자의 특성을 나타내고, '제2 비교 예'는 발광영역(PA) 및 뱅크영역(BA)에서의 정공주입층(HIL)의 두께가 90Å인 소자의 특성을 나타내고 있다. '실시 예'는 발광영역(PA)에서의 정공주입층(HIL)의 두께가 90Å이고, 뱅크영역(BA)에서의 정공주입층(HIL)의 두께가 60Å인 소자를 나타내고 있다.

표 1

	V	cd/A	CIE <sub>x</sub>	CIE <sub>y</sub>
제1 비교 예	4.0	5.8	0.140	0.055
제2 비교 예	4.2	5.9	0.140	0.055
실시 예	4.0	5.9	0.140	0.055

표 2

	V	cd/A	CIE <sub>x</sub>	CIE <sub>y</sub>
제1 비교 예	2.7	10.6	0.550	0.280
제2 비교 예	2.8	6.4	0.161	0.076
실시 예	2.7	6.3	0.161	0.078

- [0030] [표 1]을 참조하면, 최고 계조인 "255 그레이 레벨"을 표시할 때 제1 및 제2 비교 예와 실시 예의 색좌표는 (0.140, 0.055)이다. 즉, 최고 계조를 표시할 때에는 정공주입층(HIL)의 두께에 상관없이 색좌표는 모두 동일하다. 이에 반해서 [표 2]를 참조하면, "15 그레이 레벨"을 표시할 때에, 제2 비교 예 및 실시 예의 색좌표는 각각 (0.161, 0.076), (0.161, 0.078)로 최고 계조를 표시할 때의 이상적인 색좌표에 대비하여 편차가 발생하였지만 사람이 인지할 수 있는 색편차에 해당하지는 않는다. 이에 반해서, "15 그레이 레벨"을 표시할 때에, 제1 비교 예의 색좌표는 (0.550, 0.280)으로 이상적인 색좌표에 대비하여 큰 편차가 발생한 것을 알 수 있다.
- [0031] 즉, 정공주입층(HIL)의 두께가 두꺼울 경우에는 저계조를 표시하는 과정에서 색좌표의 오차가 크게 발생한 것을 알 수 있다. 이러한 현상은 정공주입층(HIL)의 두께가 두꺼울 경우에는 횡전류로 인해서 인접하는 발광영역(PA)에 휘도 편차가 크게 발생하기 때문이다.
- [0032] 저계조를 표시할 때에도 색좌표의 편차를 줄이기 위해서는 정공주입층(HIL)의 두께를 얇게 하여야 하는데, [표 1]을 참조하면 제2 비교 예는 구동전압이 제1 비교 예 및 실시 예에 대비하여 크게 소비되는 것을 알 수 있다. 즉, 정공주입층(HIL)의 두께가 얇아지면 저계조를 표시하는 과정에서 색좌표의 편차가 줄어들지만, [표 1]에서와 같이 고계조를 표시할 때에는 구동 전압이 증가한다. 정공주입층(HIL)이 얇을 경우에는 정공 주입을 효율적으로 할 수 없어서 구동 전압이 증가하고, 고계조를 표시할 때에는 정공 주입이 부족한 영향을 더욱 크게 받기 때문이다.
- [0033] 하지만, 실시 예는 [표 1]에서와 같이 저계조를 표시하는 과정에서 색좌표의 편차도 매우 작을 뿐만 아니라, [표 2]에서와 같이 고계조를 표시하는 과정에서 구동 전압이 증가하는 현상이 발생하지도 않는다. 다시 말해서, 본 발명에 의한 표시패널은 발광영역(PA)에 위치하는 정공주입층(HIL) 또는 정공수송층(HTL)의 두께를 두껍게 하여, 고계조를 표시하는 과정에서 구동전압이 증가하는 것을 개선할 수 있다. 또한, 본 발명에 의한 표시패널은 뱅크영역(BA)에 위치하는 정공주입층(HIL) 또는 정공수송층(HTL)의 두께를 얇게 하여, 서로 인접하는 색상 발광층들의 경계를 따라서 흐르는 횡전류가 발생하는 것을 줄일 수 있고, 이로 인해서 인접하는 발광영역(PA)에 휘도 편차가 발생하는 것을 개선할 수 있다.
- [0034] 도 3a 내지 도 3e는 본 발명에 의한 유기발광다이오드 표시장치의 표시패널을 제작하는 과정을 나타내는 순서도이다.
- [0035] 도 3a를 참조하면, 게이트전극(G)은 알루미늄(Al), 알루미늄 네오듐(AlNd), 몰리브덴(Mo) 중에서 어느 한 금속 또는 2 이상의 금속이나 합금을 스퍼터링(Sputtering) 공정으로 유리기판(GLS) 상에 증착한 후에 포토리소그래피(Photolithograph) 공정과 식각공정으로 패터닝하여 형성한다. 게이트전극(G)을 형성하는 공정은 게이트전극(G)에 연결된 게이트라인, 게이트라인의 끝단에 연결된 게이트 패드 등을 포함한 게이트 금속패턴을 형성하는 과정을 포함한다.
- [0036] 절연막(GI)은 화학기상증착방법(chemical vapor deposition; 이하, CVD)으로 산화 실리콘(SiO<sub>2</sub>) 또는 질화 실리콘(SiNx)을 증착하여 게이트 금속패턴을 덮도록 유리기판(GLS1) 상에 형성된다.
- [0037] 활성화층(ACT)은 CVD 공정으로 비정질 실리콘을 게이트 절연막(GI) 상에 증착한 후에 포토리소그래피 공정과 식각 공정으로 패터닝하여 형성된다.
- [0038] 베퍼층(BUF)은 액티브패턴(ACT)을 덮도록 CVD 공정으로 산화 실리콘(SiO<sub>2</sub>) 또는 질화 실리콘(SiNx)을 증착하여 게이트 절연막(GI)과 액티브패턴(ACT) 상에 형성된다. 그리고, 베퍼층(FUT)은 포토리소그래피 공정과 식각 공정을 통해 일부영역이 식각되어서 TFT의 소스전극(S)과 드레인전극(D) 위치에서 액티브패턴(ACT)을 노출시키는 콘택홀들이 형성된다.
- [0039] 드레인/소스전극(D,S)은 스퍼터링 공정으로 몰리브덴(Mo), 알루미늄 네오듐(AlNd), 크롬(Cr), 구리(Cu) 등에서 선택된 금속, 이들의 적층 또는 합금을 게이트 절연막(GI) 상에 증착한 후에 포토리소그래피 공정과 식각 공정으로 패터닝하여 액티브패턴(ACT)에 접속되도록 형성한다. 드레인/소스전극(D,S)을 형성하는 공정은 게이트라인(GL)들과 직교하는 데이터라인(DL)들, 데이터라인(DL)들 각각의 끝단에 연결된 데이터 패드(미도시) 등을 형성하는 공정을 포함한다.
- [0040] 도 3b를 참조하면, 패시베이션층(PAS)은 드레인/소스전극(D,S)을 덮도록 제1 베퍼층(BUF1) 상에 아크릴(acryl) 계 유기 화합물, BCB(benzo-cyclo-butene) 또는 PFCB(perfluorocyclobutane)와 같은 유기 절연재료를 전면 도

포하여 형성된다. 또는 패시베이션층(PAS)은 산화 실리콘( $SiO_2$ ) 또는 질화 실리콘( $SiNx$ )와 같은 무기 절연재료를 전면 증착하여 형성될 수 있다. 그리고 패시베이션층(PAS)에는 포토리소그래피 공정과 식각 공정을 거쳐 TFT의 소스전극(S)을 노출하는 콘택홀들이 형성된다.

[0041] 애노드전극(ANO)은 패시베이션층(PAS)을 관통하는 콘택홀을 통해서 트랜지스터(TFT)의 소스전극(S)에 접속한다. 애노드전극(ANO)은 스퍼터링 방법으로 알루미늄(Al), 은(Ag) 또는 그 합금을 패시베이션층(PAS) 상에 증착한 후에 포토리소그래피 공정과 식각 공정을 통해서 형성된다.

[0042] 뱅크층(BANK)은 패시베이션층(PAS)과 애노드전극(ANO) 상에 형성되어서, 유기화합물층을 구획한다. 뱅크층(BANK)은 CVD 공정으로 산화 실리콘( $SiO_2$ ), 질화 실리콘( $SiNx$ ) 등의 무기 절연재료 또는 전술한 유기 절연재료들을 제2 버퍼층(BUF2)과 투명 애노드전극(ANO) 상에 형성한 후에, 포토리소그래피 공정과 식각 공정을 통해 절연재료를 패터닝하여 형성된다.

[0043] 도 3c를 참조하면, 애노드전극(ANO) 또는 뱅크층(BANK)을 덮도록 정공주입층(HIL) 및 정공수송층(HTL)을 순차적으로 형성한다. 정공주입층(HIL) 및 정공수송층(HTL)은 뱅크층(BANK)을 형성한 이후에, 정공주입층 물질 및 정공수송층 물질을 패널 전면에 적층하고, 고온 챔버에서 가열 공정을 통해서 형성할 수 있다.

[0044] 가열 공정은 도 3d에서와 같이, 발광영역(PA)과 뱅크영역(BA)에서의 정공주입층(HIL) 및 정공수송층(HTL)의 두께를 다르게 하기 위한 공정이다. 도 3d를 참조하면, 뱅크영역(BA)을 덮는 정공주입층(HIL) 및 정공수송층(HTL)은 가열 공정을 통해서 점도가 낮아지면서 뱅크층(BANK)의 경사면을 따라서 발광영역(PA)인 캐소드 전극(CAT)의 상부로 흘러내린다. 이처럼 정공주입층(HIL) 및 정공수송층(HTL)은 가열 공정을 통해서 발광영역(PA) 상부에서의 두께(h1)가 뱅크영역(BA) 상부에서의 두께(h2)보다 두껍게 된다. 가열공정은 정공주입층(HIL) 및 정공수송층(HTL)이 형성된 제1 베이스기판(GLS1)을 150~200°C의 고온 챔버 내에서 30분 내지 60분 동안 대기시키는 과정을 포함할 수 있다.

[0045] 도 3e를 참조하면, 정공주입층(HIL) 및 정공수송층(HTL)을 형성한 이후에는 적색 발광층(EML\_R), 녹색 발광층(EML\_G) 및 청색 발광층(EML\_B)을 순차적으로 형성한다. 그리고, 발광층을 덮도록 알루미늄(Al), 은(Ag) 또는 그 합금을 스퍼터링 방법으로 증착함으로써 캐소드전극(CAT)을 형성할 수 있다.

[0046] 이어서, 컬러필터 기판(CF ARRAY)을 제작한 이후에, 트랜지스터 어레이 기판(TFT ARRAY)과 컬러필터 기판(CF ARRAY)을 접착제(ADH)로 합착하여 도 2와 같은 본 발명의 실시 예에 의한 유기발광다이오드 표시패널을 형성할 수 있다. 컬러필터 기판(CF ARRAY)을 제작하는 방법은 다음과 같다. 컬러필터 기판(CF ARRAY)은 제2 베이스기판(GLS2)에 형성된 컬러필터층(CF)을 포함한다. 컬러필터층(CF)은 적색 컬러필터패턴(R), 녹색 컬러필터패턴(G), 청색 컬러필터패턴(B)을 포함한다. 컬러필터층(CF)은 인쇄법(pringting method)을 이용하여 형성할 수 있다. 예컨대, 컬러필터층(CF)은 제2 베이스기판(GLS2)에 적색 컬러필터용 레이어를 형성하고 선택적으로 패터닝하여 적색 컬러필터패턴(R)을 형성한다. 이러한 방법으로 녹색 컬러필터패턴(G) 및 청색 컬러필터패턴(B)을 순차적으로 형성할 수 있다. 이 외에도 컬러필터층(CF)은 염색법(dyeing method), 안료분산법(pigment dispersion method), 전착법(electrodeposintion method) 등의 공정을 이용하여 형성할 수도 있다.

[0047] 본 발명의 실시 예는 발광영역(PA)에서의 정공주입층(HIL) 및 정공수송층(HTL)의 두께가 뱅크영역(BA)에서의 정공주입층(HIL) 및 정공수송층(HTL)의 두께와 다른 실시 예를 중심으로 설명되었다. 유기발광다이오드 표시패널은 경우에 따라서 정공주입층(HIL) 및 정공수송층(HTL)이 모두 이용되지 않고 어느 하나만이 선택적으로 이용될 수도 있다. 이처럼 발광층을 형성하기 이전에 어느 하나의 레이어를 형성할 때에도 본 발명의 기술적 사상이 적용될 수 있다. 예컨대, 정공수송층이 생략되고 정공주입층(HIL)만이 형성될 경우에, 발광영역(PA)에서의 정공주입층(HIL)의 두께가 뱅크영역(BA)에서의 정공주입층(HIL)의 두께보다 두껍도록 형성될 수 있다.

[0048] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

## 부호의 설명

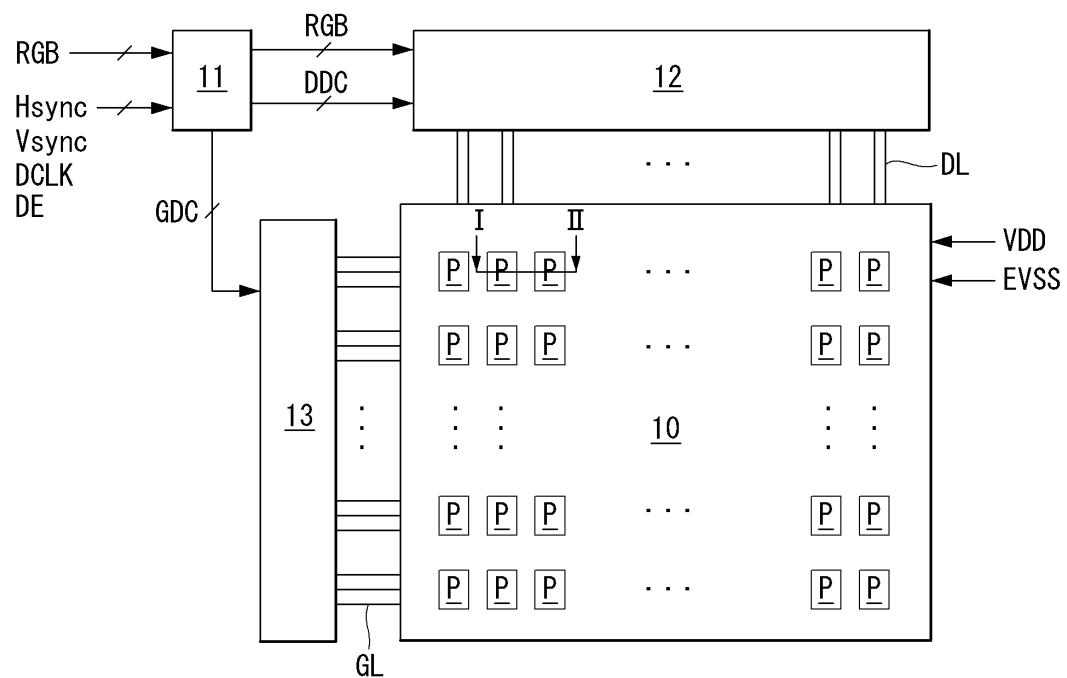
[0049] 10 : 표시패널 11 : 타이밍 콘트롤러

12 : 데이터 구동회로 13 : 게이트 구동회로

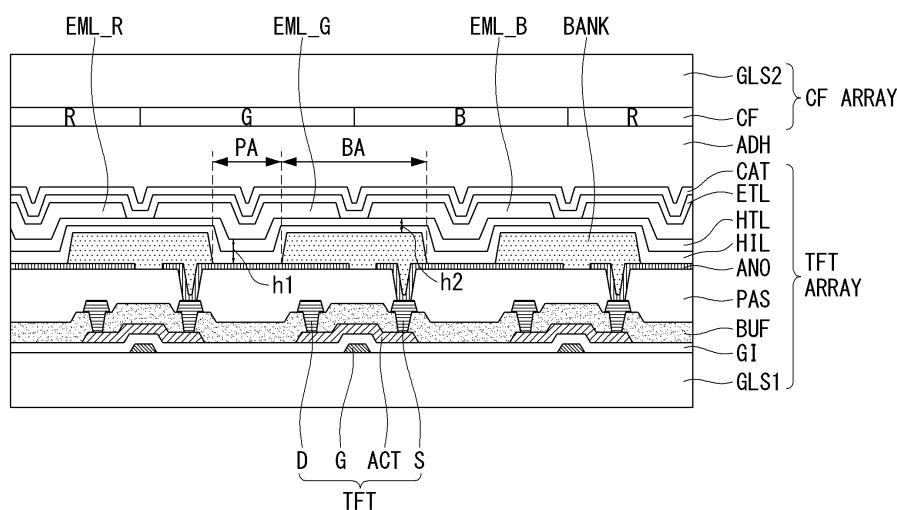
DL : 데이터라인부 GL : 게이트라인부

## 도면

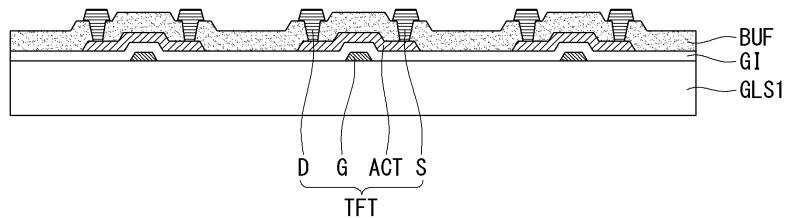
## 도면1



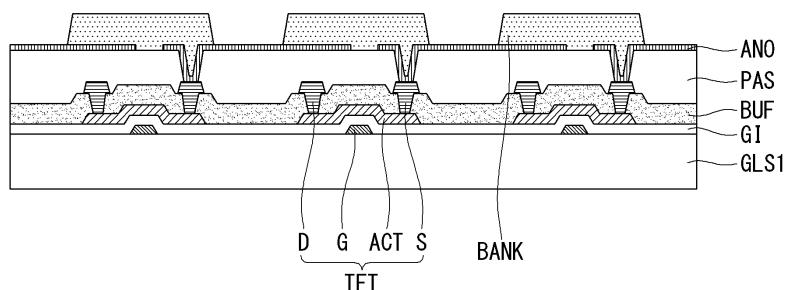
## 도면2



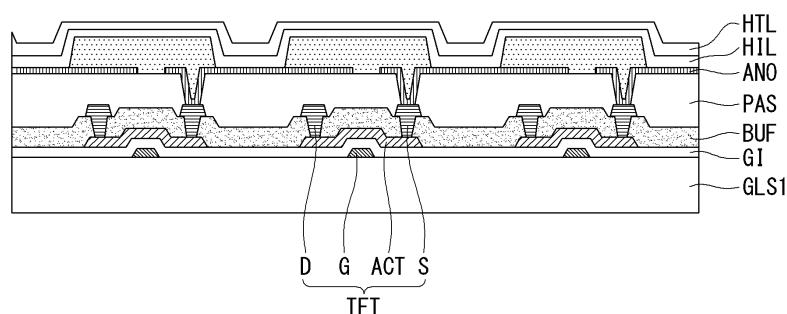
도면3a



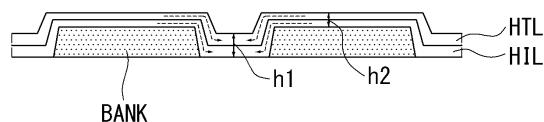
도면3b



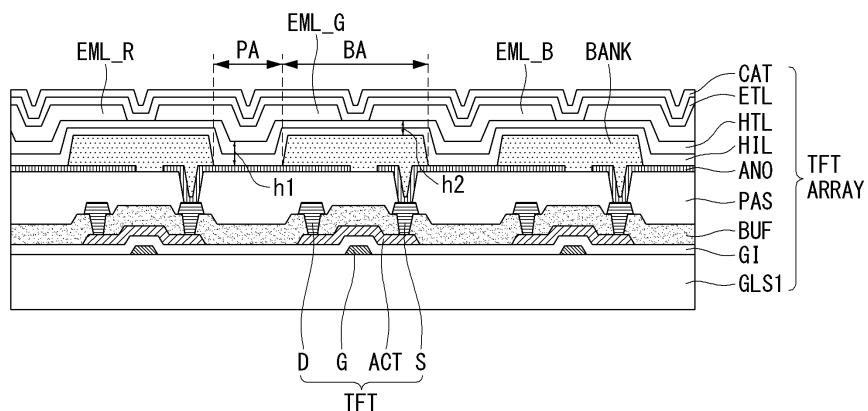
도면3c



도면3d



도면3e



专利名称(译)	标题 : OLED显示器及其制造方法		
公开(公告)号	<a href="#">KR1020160070296A</a>	公开(公告)日	2016-06-20
申请号	KR1020140176119	申请日	2014-12-09
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI SUNG HOON 최성훈		
发明人	최성훈		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/32 H01L51/56 H01L27/3202		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

根据本发明的有机发光二极管显示器包括阳极，堤层，有机化合物层和阴极。阳极电极位于基底基板上。堤层位于阳极上并区分发光区域。有机化合物层包括空穴注入层和空穴传输层中的至少一种。阴极位于有机化合物层上。空穴注入层和空穴传输层中的至少一个形成为比发光区域上方的堤区域的上部厚。

