



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0100980
(43) 공개일자 2015년09월03일

(51) 국제특허분류(Int. Cl.)

G09G 3/32 (2006.01)

(21) 출원번호 10-2014-0021188

(22) 출원일자 2014년02월24일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기 용인시 기흥구 삼성로1(농서동)

(72) 발명자

인해정

경기도 용인시 기흥구 삼성2로 95 (농서동)

정보용

경기도 용인시 기흥구 삼성2로 95 (농서동)

(74) 대리인

강신섭, 문용호, 이용우

전체 청구항 수 : 총 12 항

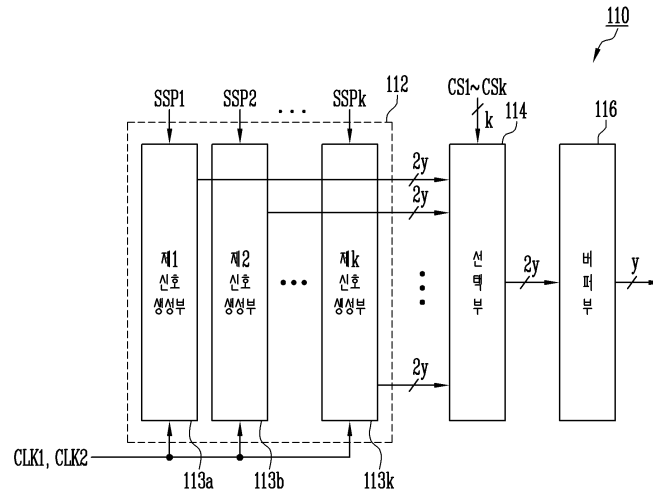
(54) 발명의 명칭 주사 구동부 및 이를 이용한 유기전계발광 표시장치

(57) 요약

본 발명은 비순차적으로 주사신호를 공급할 수 있도록 한 주사 구동부에 관한 것이다.

본 발명의 실시예에 의한 주사 구동부는 한 프레임이 k (k 는 2 이상의 자연수)개의 서브필드 포함하며, 1 수평기 간보다 넓은 폭을 가지는 복수의 제 1쉬프트신호 및 제 1쉬프트신호를 반전한 제 2쉬프트신호를 생성하는 k 개의 신호 생성부를 가지는 신호 생성 블록과; 상기 k 개의 신호 생성부로부터 공급되는 복수의 제 1쉬프트신호 및 제 2쉬프트신호를 이용하여 제 1선택신호 및 제 1선택신호를 반전한 제 2선택신호를 생성하기 위한 선택부와; 상기 제 1선택신호 및 제 2선택신호를 이용하여 주사신호를 생성하고, 생성된 주사신호를 주사선들로 공급하기 위한 버퍼부를 구비한다.

대표도 - 도3



특허청구의 범위

청구항 1

한 프레임이 k (k 는 2 이상의 자연수)개의 서브필드 포함하며, 1 수평기간보다 넓은 폭을 가지는 복수의 제 1쉬프트신호 및 제 1쉬프트신호를 반전한 제 2쉬프트신호를 생성하는 k 개의 신호 생성부를 가지는 신호 생성 블록과;

상기 k 개의 신호 생성부로부터 공급되는 복수의 제 1쉬프트신호 및 제 2쉬프트신호를 이용하여 제 1선택신호 및 제 1선택신호를 반전한 제 2선택신호를 생성하기 위한 선택부와;

상기 제 1선택신호 및 제 2선택신호를 이용하여 주사신호를 생성하고, 생성된 주사신호를 주사선들로 공급하기 위한 버퍼부를 구비하는 것을 특징으로 하는 주사 구동부.

청구항 2

제 1항에 있어서,

상기 신호 생성부 각각은 외부로부터 시작펄스가 공급된 후 상기 제 1쉬프트신호 및 제 2쉬프트신호를 순차적으로 출력하는 것을 특징으로 하는 주사 구동부.

청구항 3

제 2항에 있어서,

한 프레임 기간 중 제 j (j 는 1, 2, ..., k) 서브필드의 가중치를 가지는 데이터신호가 공급되기 전에 제 j 시작펄스가 공급되는 것을 특징으로 하는 주사 구동부.

청구항 4

제 2항에 있어서,

상기 신호 생성부 각각은 서로 다른 시점에 상기 시작펄스를 공급받는 것을 특징으로 하는 주사 구동부.

청구항 5

제 1항에 있어서,

상기 신호 생성부 각각은 적어도 하나의 클럭신호에 대응하여 상기 제 1쉬프트신호 및 제 2쉬프트신호를 생성하기 위한 복수의 쉬프트 레지스터를 구비하는 것을 특징으로 하는 주사 구동부.

청구항 6

제 2항에 있어서,

상기 선택부는

상기 k 개의 신호 생성부 각각의 채널에 대응되며, 자신에게 공급되는 복수의 제 1쉬프트신호 및 제 2쉬프트신호들 중 특정 신호 생성부로부터 공급되는 제 1쉬프트신호 및 제 2쉬프트신호를 이용하여 상기 제 1선택신호 및 제 2선택신호를 생성하는 복수의 선택기를 구비하는 것을 특징으로 하는 주사 구동부.

청구항 7

제 6항에 있어서,

상기 선택기 각각은 서로 중첩되지 않도록 순차적으로 공급되는 k 개의 제어신호에 대응하여 상기 제 1선택신호 및 제 2선택신호를 생성하는 것을 특징으로 하는 주사 구동부.

청구항 8

제 7항에 있어서,

상기 선택기 각각은 k개의 신호 생성부로부터 제 1쉬프트신호 및 제 2쉬프트신호를 공급받는 k개의 트랜지스터 쌍을 구비하며, 상기 k개의 트랜지스터 쌍은 상기 k개의 제어신호 중 각각 어느 하나의 제어신호에 대응하여 턴-온되는 것을 특징으로 하는 주사 구동부.

청구항 9

제 7항에 있어서,

상기 시작펄스는 상기 k개의 제어신호와 중첩되는 폭으로 설정되는 것을 특징으로 하는 주사 구동부.

청구항 10

제 1항에 있어서,

상기 버퍼부는 상기 주사선들 각각에 접속되며, 상기 선택부로부터 공급되는 제 1선택신호 및 제 2선택신호에 대응하여 상기 주사선들로 주사신호를 공급하기 위한 복수의 버퍼를 구비하는 것을 특징으로 하는 주사 구동부.

청구항 11

제 1항에 있어서,

상기 신호 생성 블록, 선택부 및 버퍼부는 동일 도전형(PMOS 또는 NMOS)의 트랜지스터로 형성되는 것을 특징으로 하는 주사 구동부.

청구항 12

주사선들 및 데이터선들의 교차부에 위치되는 화소들과,

상기 화소들의 발광 또는 비발광에 대응하는 데이터신호를 상기 데이터선들로 공급하기 위한 데이터 구동부와,

상기 주사선들로 주사신호를 공급하기 위하여 상기 제 1항 내지 제 11항 중 어느 한 항에 기재된 주사 구동부를 포함하는 유기전계발광 표시장치.

명세서

기술 분야

[0001]

본 발명의 실시예는 주사 구동부 및 이를 이용한 유기전계발광 표시장치에 관한 것으로, 특히 비순차적으로 주사신호를 공급할 수 있도록 한 주사 구동부 및 이를 이용한 유기전계발광 표시장치에 관한 것이다.

배경 기술

[0002]

정보화 기술이 발달함에 따라 사용자와 정보간의 연결매체인 표시장치의 중요성이 부각되고 있다. 이에 부응하여 액정 표시장치(Liquid Crystal Display Device : LCD), 유기전계발광 표시장치(Organic Light Emitting Display Device : OLED) 및 플라즈마 디스플레이 패널(Plasma Display Panel : PDP) 등과 같은 평판 표시장치(Flat Panel Display : FPD)의 사용이 증가하고 있다.

[0003]

평판 표시장치는 아날로그 방식 또는 디지털 방식으로 구동된다.

[0004]

아날로그 구동방식은 화소에 소정의 전압을 충전하고, 충전된 전압에 대응하여 휘도를 제어함으로써 계조를 구현한다.

[0005]

디지털 구동방식은 발광 또는 비발광에 대응하는 전압을 화소에 충전하고, 발광 또는 비발광 시간을 제어함으로써 계조를 구현한다. 일반적으로 디지털 구동방식은 한 프레임을 복수의 서브 프레임으로 분할한다. 그리고, 서브 프레임 기간은 화소들로 데이터신호를 공급하는 주사기간, 데이터신호에 대응하여 화소들이 발광하는 발광기간으로 나뉘어 구동된다. 여기서, 주사기간에는 모든 주사선들로 주사신호가 순차적으로 공급되면서 화소들이 수평라인 단위로 선택된다. 이와 같은 일반적 디지털 구동방식은 발광에 기여하지 않는 주사기간에 많은 시간이 할당되는 문제점이 있다.

[0006]

이와 같은 문제점을 극복하기 위하여 주사신호를 비순차적으로 공급하고, 비순차적으로 공급되는 주사신호에 대

응하여 서로 다른 가중치를 가지는 데이터신호를 공급하는 디지털 구동방식에 제안되었다. 이와 같은 디지털 구동방식은 대략 한 프레임 기간 동안 발광상태를 유지할 수 있고, 서로 다른 가중치의 데이터신호가 혼재되어 발광하기 때문에 의사 윤곽 노이즈 등을 최소화할 수 있다.

[0007] 한편, 주사신호를 비순차적으로 공급하기 위해서 일반적으로 디코더로 구성된 주사 구동부가 사용된다. 하지만, 주사 구동부가 디코더로 구성되는 경우 실장면적이 증가됨과 아울러 회로가 복잡해지는 문제점이 있다.

발명의 내용

해결하려는 과제

[0008] 따라서, 본 발명이 이루고자 하는 기술적 과제는 비순차적으로 주사신호를 공급할 수 있도록 한 주사 구동부 및 이를 이용한 유기전계발광 표시장치를 제공하는 것이다.

과제의 해결 수단

[0009] 본 발명의 실시예에 의한 주사 구동부는 한 프레임이 k (k 는 2 이상의 자연수)개의 서브필드 포함하며, 1 수평기 간보다 넓은 폭을 가지는 복수의 제 1쉬프트신호 및 제 1쉬프트신호를 반전한 제 2쉬프트신호를 생성하는 k 개의 신호 생성부를 가지는 신호 생성 블록과; 상기 k 개의 신호 생성부로부터 공급되는 복수의 제 1쉬프트신호 및 제 2쉬프트신호를 이용하여 제 1선택신호 및 제 1선택신호를 반전한 제 2선택신호를 생성하기 위한 선택부와; 상기 제 1선택신호 및 제 2선택신호를 이용하여 주사신호를 생성하고, 생성된 주사신호를 주사선들로 공급하기 위한 버퍼부를 구비한다.

[0010] 실시 예에 의한, 상기 신호 생성부 각각은 외부로부터 시작펄스가 공급된 후 상기 제 1쉬프트신호 및 제 2쉬프트신호를 순차적으로 출력한다.

[0011] 실시 예에 의한, 한 프레임 기간 중 제 j (j 는 1, 2, ..., k) 서브필드의 가중치를 가지는 데이터신호가 공급되기 전에 제 j 시작펄스가 공급된다.

[0012] 실시 예에 의한, 상기 신호 생성부 각각은 서로 다른 시점에 상기 시작펄스를 공급받는다.

[0013] 실시 예에 의한, 상기 신호 생성부 각각은 적어도 하나의 클럭신호에 대응하여 상기 제 1쉬프트신호 및 제 2쉬프트신호를 생성하기 위한 복수의 쉬프트 레지스터를 구비한다.

[0014] 실시 예에 의한, 상기 선택부는 상기 k 개의 신호 생성부 각각의 채널에 대응되며, 자신에게 공급되는 복수의 제 1쉬프트신호 및 제 2쉬프트신호들 중 특정 신호 생성부로부터 공급되는 제 1쉬프트신호 및 제 2쉬프트신호를 이용하여 상기 제 1선택신호 및 제 2선택신호를 생성하는 복수의 선택기를 구비한다.

[0015] 실시 예에 의한, 상기 선택기 각각은 서로 중첩되지 않도록 순차적으로 공급되는 k 개의 제어신호에 대응하여 상기 제 1선택신호 및 제 2선택신호를 생성한다.

[0016] 실시 예에 의한, 상기 선택기 각각은 k 개의 신호 생성부로부터 제 1쉬프트신호 및 제 2쉬프트신호를 공급받는 k 개의 트랜지스터 쌍을 구비하며, 상기 k 개의 트랜지스터 쌍은 상기 k 개의 제어신호 중 각각 어느 하나의 제어신호에 대응하여 턴-온된다.

[0017] 실시 예에 의한, 상기 시작펄스는 상기 k 개의 제어신호와 중첩되는 폭으로 설정된다.

[0018] 실시 예에 의한, 상기 버퍼부는 상기 주사선들 각각에 접속되며, 상기 선택부로부터 공급되는 제 1선택신호 및 제 2선택신호에 대응하여 상기 주사선들로 주사신호를 공급하기 위한 복수의 버퍼를 구비한다.

[0019] 실시 예에 의한, 상기 신호 생성 블록, 선택부 및 버퍼부는 동일 도전형(PMOS 또는 NMOS)의 트랜지스터로 형성된다.

[0020] 본 발명의 실시예에 의한 유기전계발광 표시장치는 주사선들 및 데이터선들의 교차부에 위치되는 화소들과, 상기 화소들의 발광 또는 비발광에 대응하는 데이터신호를 상기 데이터선들로 공급하기 위한 데이터 구동부와, 상기 주사선들로 주사신호를 공급하기 위하여 상기 제 1행 내지 제 11행 중 어느 한 행에 기재된 주사 구동부를

포함한다.

발명의 효과

[0021] 본 발명의 실시예에 의한 주사 구동부 및 이를 이용한 유기전계발광 표시장치에 의하면 주사 구동부가 특정 도전형(PMOS 또는 NMOS)의 트랜지스터로 구성되기 때문에 패널에 실장이 용이하다. 또한, 본원 발명의 주사 구동부는 쉬프트 레지스터를 이용하여 비순차적으로 주사신호를 공급할 수 있고, 이에 따라 회로가 간략해짐과 아울러 실장면적이 최소화된다.

도면의 간단한 설명

[0022] 도 1은 본 발명의 실시예에 의한 유기전계발광 표시장치를 나타내는 도면이다.
 도 2는 본 발명의 구동방법에 대응하여 주사선들로 공급되는 주사신호의 실시예를 나타내는 도면이다.
 도 3은 본 발명의 실시예에 의한 주사 구동부를 나타내는 도면이다.
 도 4는 도 3에 도시된 주사 구동부의 동작과정 실시예를 나타내는 파형도이다.
 도 5는 도 3에 도시된 신호 생성부의 실시예를 나타내는 도면이다.
 도 6은 도 5에 도시된 쉬프트 레지스터들로부터 생성되는 쉬프트신호들을 나타내는 도면이다.
 도 7은 도 5에 도시된 쉬프트 레지스터의 실시예를 나타내는 회로도이다.
 도 8은 도 7에 도시된 쉬프트 레지스터의 구동방법을 나타내는 파형도이다.
 도 9는 본 발명의 실시예에 의한 선택부를 나타내는 도면이다.
 도 10은 도 9에 도시된 선택기의 실시예를 나타내는 도면이다.
 도 11은 도 3에 도시된 버퍼부의 실시예를 나타내는 도면이다.
 도 12는 본 발명의 도 11에 도시된 버퍼의 실시예를 나타내는 도면이다.
 도 13은 도 3에 도시된 주사 구동부 동작과정의 다른 실시예를 나타내는 파형도이다.

발명을 실시하기 위한 구체적인 내용

[0023] 이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있는 바람직한 실시 예가 첨부된 도 1 내지 도 13을 참조하여 자세히 설명하면 다음과 같다.

[0024] 도 1은 본 발명의 실시예에 의한 유기전계발광 표시장치를 나타내는 도면이다.

[0025] 도 1을 참조하면, 본 발명의 실시예에 의한 유기전계발광 표시장치는 주사선들(S1 내지 Sn) 및 데이터선들(D1 내지 Dm)에 의하여 구획된 영역에 위치되는 화소들(140)을 포함하는 화소부(130)와, 주사선들(S1 내지 Sn)을 구동하기 위한 주사 구동부(110)와, 데이터선들(D1 내지 Dm)을 구동하기 위한 데이터 구동부(120)와, 주사 구동부(110) 및 데이터 구동부(120)를 제어하기 위한 타이밍 제어부(150)를 구비한다.

[0026] 타이밍 제어부(150)는 외부로부터 공급되는 동기신호들에 대응하여 주사 구동제어신호(SCS) 및 데이터 구동제어신호(DCS)를 생성한다. 타이밍 제어부(150)에서 생성된 주사 구동제어신호(SCS)는 주사 구동부(110)로 공급되고, 데이터 구동제어신호(DCS)는 데이터 구동부(120)로 공급된다. 또한, 타이밍 제어부(150)는 외부로부터 공급되는 데이터(DATA)를 데이터 구동부(120)로 공급한다.

[0027] 주사 구동부(110)는 주사 구동제어신호(SCS)에 대응하여 주사선들(S1 내지 Sn)로 주사신호를 공급한다. 여기서, 주사 구동부(110)는 구동방법에 대응하여 비순차적으로 주사신호를 주사선들(S1 내지 Sn)로 공급한다. 주사선들(S1 내지 Sn) 중 어느 하나의 주사선으로 주사신호가 공급되면, 해당 수평라인에 위치한 화소들(130)이 선택된다. 주사 구동부(110)의 상세한 구성은 후술하기로 한다.

- [0028] 데이터 구동부(120)는 데이터 구동제어신호(DCS)에 대응하여 데이터선들(D1 내지 Dm)로 데이터신호를 공급한다. 여기서, 데이터 구동부(120)는 화소(130)의 발광 또는 비발광에 대응하는 데이터신호를 공급한다. 일례로, 데이터 구동부(120)는 주사신호에 대응하여 해당 화소가 발광하는 경우 제 1데이터신호를 공급하고, 비발광하는 경우 제 2데이터신호를 공급한다.
- [0029] 화소부(130)는 외부로부터 제 1전원(ELVDD) 및 제 2전원(ELVSS)을 공급받아 각각의 화소들(140)로 공급한다. 화소들(140) 각각은 데이터신호에 대응하여 유기 발광 다이오드로 전류를 공급하거나(발광) 전류를 공급하지 않으면서(비발광) 소정의 계조를 구현한다. 즉, 본원 발명은 디지털 방식으로 구동되며, 화소들(140) 각각의 발광시간을 제어하면서 소정의 계조를 구현한다. 한편, 본원 발명에서 화소(140)는 디지털 구동 방식으로 구동되는 현재 공지된 다양한 형태의 회로 중 어느 하나로 구현될 수 있다.
- [0030] 도 2는 본 발명의 구동방법에 대응하여 주사선들로 공급되는 주사신호의 실시예를 나타내는 도면이다. 도 2에서는 설명의 편의성을 위하여 화소부(130)에 10개의 주사선(S1 내지 S10)이 형성되며, 한 프레임이 5개의 서브필드(subfield)를 포함한다고 가정하기로 한다.
- [0031] 도 2를 참조하면, 한 프레임 기간 동안 주사선들(S1 내지 S10) 각각으로는 서브필드(subfield)의 수에 대응하는 주사신호가 공급된다. 즉, 한 프레임이 5개의 서브필드를 포함하는 경우 주사선들(S1 내지 S10) 각각으로는 5개의 주사신호가 공급된다. 그리고, 각각의 주사선들(S1 내지 S10)로 공급되는 주사신호의 간격은 서브필드 기간에 대응하여 결정된다.
- [0032] 추가적으로, 주사선들(S1 내지 S10)로 공급되는 주사신호는 서로 중첩되지 않도록 공급된다. 이와 같은 조건을 만족하기 위하여 주사선들(S1 내지 S10)로는 비순차적으로 주사신호가 공급되며, 주사신호에 대응하여 소정 가중치에 대응하는 데이터신호가 공급된다. 일례로, 제 1주사선(S1)으로 첫 번째 주사신호가 공급되고, 이에 동기되도록 데이터선(D)으로 제 1서브필드의 가중치에 대응하는 데이터신호가 공급된다. 이후, 제 7주사선(S7)으로 주사신호가 공급되고, 이에 동기되도록 데이터선(D)으로 제 4서브필드의 가중치에 대응하는 데이터신호가 공급된다.
- [0033] 실제로, 본원 발명에서는 상술한 바와 같은 방법으로 주사선들(S1 내지 Sn)로 주사신호를 비순차적으로 공급한다. 한편, 제 1주사선(S1)으로 공급되는 5개의 주사신호, 제 2주사선(S2)에서 공급되는 5개의 주사신호는 소정 간격을 사이에 두고 동일한 패턴으로 공급된다. 마찬가지로, 제 3주사선(S3) 내지 제 10주사선(S10) 각각도 이전 주사선으로 공급되는 5개의 주사신호와 소정 간격을 사이에 두고 동일한 패턴으로 공급된다. 즉, 도 2에서 점선으로 표시된 바와 같이 주사선들(S1 내지 S10)로 공급되는 주사신호는 소정 간격을 사이에 두고 동일 패턴으로 공급된다.
- [0034] 도 3은 본 발명의 실시예에 의한 주사 구동부를 나타내는 도면이다. 도 3에서는 한 프레임에 k(k는 2이상의 자연수)개의 서브필드가 포함되며, 화소부(130)에 y(y는 자연수)개의 주사선이 포함되었다고 가정하기로 한다.
- [0035] 도 3을 참조하면, 본 발명의 실시예에 의한 주사 구동부(110)는 신호 생성블록(112), 선택부(114) 및 버퍼부(116)를 구비한다.
- [0036] 신호 생성블록(112)는 1 수평기간보다 넓은 폭으로 설정되는 복수의 제 1쉬프트신호 및 제 1쉬프트신호를 반전한 제 2쉬프트신호를 생성하고, 생성된 제 1쉬프트신호 및 제 2쉬프트신호를 선택부(114)로 공급한다. 이를 위하여, 신호 생성블록(112)은 k개의 신호 생성부(113a 내지 113k)를 구비한다.
- [0037] 신호 생성부(113a 내지 113k) 각각은 y개의 제 1쉬프트신호 및 y개의 제 2쉬프트신호를 생성하고, 생성된 제 1쉬프트신호 및 제 2쉬프트신호를 선택부(114)로 공급한다.
- [0038] 여기서, 신호 생성부(113a 내지 113k) 각각은 서로 다른 시점에 시작펄스(SSP1, SSP2, ..., SSPk)를 공급받고, 시작펄스가 공급받은 시점부터 제 1쉬프트신호 및 제 2쉬프트신호를 순차적으로 생성한다. 이를 위하여, 신호 생성부(113a 내지 113k) 각각은 적어도 하나의 클럭신호(CLK1, CLK2)를 공급받는다.
- [0039] 일례로, 제 1신호 생성부(113a)는 제 1시작펄스(SSP)에 대응하여 제 1서브필드에 대응하는 데이터신호와 동기되는 주사신호를 생성하기 위한 제 1쉬프트신호 및 제 2쉬프트신호를 생성하고, 제 2신호 생성부(113b)는 제 2시작펄스(SSP)에 대응하여 제 2서브필드에 대응하는 데이터신호와 동기되는 주사신호를 생성하기 위한 제 1쉬프트

신호 및 제 2쉬프트신호를 생성한다. 마찬가지로, 제 k신호 생성부(113k)는 제 k시작펄스(SSPk)에 대응하여 제 k서브필드에 대응하는 데이터신호와 동기되는 주사신호를 생성하기 위한 제 1쉬프트신호 및 제 2쉬프트신호를 생성한다.

[0040] 선택부(114)는 신호 생성블록(112)로부터 공급되는 제 1쉬프트신호 및 제 2쉬프트신호 및 k개의 제어신호(CS1 내지 CSk)에 대응하여 제 1선택신호 및 제 1선택신호를 반전한 제 2선택신호를 생성한다. 이와 같은 선택부(114)는 신호 생성블록(112)으로부터 $y \times k$ 개의 제 1쉬프트신호, $y \times k$ 개의 제 2쉬프트신호를 공급받는다.

[0041] 이 경우, 선택부(114) 각각의 채널(즉, y개)로는 k개의 제 1쉬프트신호, k개의 제 2쉬프트신호가 공급될 수 있다. 일례로, 선택부(114)의 제 1채널로는 제 1신호 생성부(113a) 내지 제 k신호 생성부(113k) 각각의 제 1채널에서 생성되는 제 1쉬프트신호 및 제 2쉬프트신호가 공급된다. 이후, 선택부(114)는 순차적으로 공급되는 k개의 제어신호에 대응하여 제 1쉬프트신호의 일부기간에 해당하는 제 1선택신호, 제 2쉬프트신호의 일부기간에 해당하는 제 2선택신호를 생성하여 버퍼부(116)로 공급한다.

[0042] 버퍼부(116)는 제 1선택신호 및 제 2선택신호에 대응하여 주사신호를 생성하고, 생성된 주사신호를 주사선들로 공급한다. 이를 위하여, 버퍼부(116)는 각각의 채널마다 형성되는 버퍼(미도시)를 구비한다. 일례로, 버퍼부(116)의 제 1채널에 위치되는 버퍼는 선택부(114)의 제 1채널로부터 공급되는 제 1선택신호 및 제 2선택신호에 대응하여 제 1주사선(S1)으로 주사신호를 공급한다.

[0043] 도 4는 도 3에 도시된 주사 구동부의 동작과정 실시예를 나타내는 파형도이다. 도 4에서는 설명의 편의성을 위하여 k를 5로 설정하기로 한다.

[0044] 도 4를 참조하면, 시작펄스(SSP1 내지 SSP5) 각각은 하나의 제 1제어신호(CS1) 내지 제 5제어신호(CS5)와 중첩되도록 폭이 설정된다. 제 1시작펄스(SSP1) 내지 제 5시작펄스(SSP5)는 해당 서브필드의 가중치를 가지는 데이터신호가 공급되기 전에 공급된다.

[0045] 일례로, 제 1시작펄스(SSP1)는 한 프레임 기간 중 제 1서브필드의 가중치를 가지는 데이터신호와 중첩되는 주사신호(즉, 제 1주사선(S1)으로 공급되는 첫 번째 주사신호)가 공급되기 전에 제 1신호 생성부(113a)로 공급된다. 그러면, 제 1신호 생성부(113a)는 제 1시작펄스(SSP1)가 공급된 시점에 대응하여 제 1쉬프트신호(Q1<1>, Q1<2>, ...) 및 제 1쉬프트신호(Q1<1>, Q1<2>, ...)를 반전한 제 2쉬프트신호(미도시)를 순차적으로 생성한다.

[0046] 제 2시작펄스(SSP2)는 한 프레임 기간 중 제 2서브필드의 가중치를 가지는 데이터신호와 중첩되는 주사신호(즉, 제 1주사선(S1)으로 공급되는 두 번째 주사신호)가 공급되기 전에 제 2신호 생성부(113b)로 공급된다. 그러면, 제 2신호 생성부(113b)는 제 2시작펄스(SSP2)가 공급된 시점에 대응하여 제 1쉬프트신호(Q2<1>, Q2<2>, ...) 및 제 1쉬프트신호(Q2<1>, Q2<2>, ...)를 반전한 제 2쉬프트신호(미도시)를 순차적으로 생성한다.

[0047] 그리고, 제 3시작펄스(SSP3)는 한 프레임 기간 중 제 3서브필드의 가중치를 가지는 데이터신호와 중첩되는 주사신호(즉, 제 1주사선(S1)으로 공급되는 세 번째 주사신호)가 공급되기 전에 제 3신호 생성부로 공급되고, 제 3신호 생성부는 제 3시작펄스(SSP3)에 대응하여 제 1쉬프트신호(Q3<1>, Q3<2>, ...) 및 제 1쉬프트신호(Q3<1>, Q3<2>, ...)를 반전한 제 2쉬프트신호(미도시)를 순차적으로 생성한다. 마찬가지로, 제 4시작펄스(SSP4) 및 제 5시작펄스(SSP5)도 해당 서브필드의 가중치를 가지는 데이터신호가 공급되기 전에 제 4신호 생성부 및 제 5신호 생성부가 각각 공급된다.

[0048] 제 1제어신호(CS1) 내지 제 5제어신호(CS5)는 서로 중첩되지 않도록 순차적으로 공급된다. 여기서, 제 1제어신호(CS1) 내지 제 5제어신호(CS5) 각각은 대략 1 수평기간(1H)의 폭을 갖도록 형성된다.

[0049] 선택부(114)는 제어신호들(CS1 내지 CS5)에 대응하여 제 j(j는 1, 2, ..., k(도 4에 k=5))신호 생성부(113j)로부터 공급되는 제 1쉬프트신호(Qj<1>, Qj<2>, ...) 및 제 2쉬프트신호를 이용하여 제 j서브필드의 가중치를 가지는 데이터신호와 동기되는 주사신호가 생성되도록 제 1 및 제 2선택신호를 생성한다.

[0050] 상세히 설명하면, 제 1기간(T1) 동안 선택부(114)는 제 1제어신호(CS1)에 대응하여 제 1주사선(S1)으로 공급되는 주사신호가 생성될 수 있도록 제 1선택신호 및 제 2선택신호를 생성한다. 여기서, 제 1선택신호는 주사신호(또는 제 1제어신호(CS1)와 동일한 형태의 파형으로 설정되며, 제 2선택신호는 제 1선택신호를 반전한 파형으로 설정된다.

[0051] 그리고, 제 2기간(T2) 동안 선택부(114)는 제 1제어신호(CS1)에 대응하여 제 2주사선(S2)으로 공급되는 주사신

호(제 1서브필드 가중치의 데이터신호와 중첩), 제 2제어신호(CS2)에 대응하여 제 1주사선(S1)으로 공급되는 주사신호(제 2서브필드 가중치의 데이터신호와 중첩)가 생성될 수 있도록 제 1선택신호 및 제 2선택신호를 생성한다.

[0052] 마찬가지로, 제 3기간(T3) 동안 선택부(114)는 제 1제어신호(CS1)에 대응하여 제 4주사선(S4)으로 공급되는 주사신호, 제 2제어신호(CS2)에 대응하여 제 3주사선(S3)으로 공급되는 주사신호, 제 3제어신호(CS3)에 대응하여 제 1주사선(S1)으로 공급되는 주사신호가 생성될 수 있도록 제 1선택신호 및 제 2선택신호를 생성한다. 이와 관련하여 상세한 설명은 선택부(114)의 상세한 구성과 함께 후술하기로 한다.

[0053] 도 5는 도 3에 도시된 신호 생성부의 실시예를 나타내는 도면이다. 도 5에서는 설명의 편의성을 위하여 제 k신호 생성부(113k)를 도시하기로 한다.

[0054] 도 5를 참조하면, 본 발명의 실시예에 의한 신호 생성부(113k)는 각각의 채널마다 쉬프트 레지스터(200)를 구비한다. 신호 생성부(113k)의 각각의 채널에 위치되는 쉬프트 레지스터들(200)은 클럭신호(CLK1, CLK2) 및 시작펄스(SSPk)에 대응하여 제 1쉬프트신호($Q_{k<1>}$, $Q_{k<2>}$, ..., $Q_{k<Y>}$) 및 제 2쉬프트신호($Q_{bk<1>}$, $Q_{bk<2>}$, ..., $Q_{bk<Y>}$)를 순차적으로 출력한다. 다시 말하여, 신호 생성부(113k)는 도 6에 도시된 바와 같이 시작펄스(SSPk)가 공급된 후 순차적으로 제 1쉬프트신호($Q_{k<1>}$, $Q_{k<2>}$, ..., $Q_{k<Y>}$) 및 제 2쉬프트신호($Q_{bk<1>}$, $Q_{bk<2>}$, ..., $Q_{bk<Y>}$)를 출력한다. 한편, 본 발명에서 쉬프트 레지스터(200)는 현재 공지된 다양한 형태의 회로로 구현될 수 있다.

[0055] 도 7은 도 5에 도시된 쉬프트 레지스터의 실시예를 나타내는 회로도이다. 그리고, 도 8은 도 7에 도시된 쉬프트 레지스터의 구동방법을 나타내는 파형도이다.

[0056] 도 7을 참조하면, 본 발명의 실시예에 의한 쉬프트 레지스터는 제 1트랜지스터(M1) 내지 제 7트랜지스터(M7)를 구비한다.

[0057] 도 8에서 입력신호(IN)는 시작펄스(SSP) 또는 이전단 스테이지로부터 공급되는 샘플링 신호(즉, 제 1쉬프트신호)로 설정된다. 동작과정을 설명하면, 먼저 제 1기간(T11) 동안 입력신호(IN) 및 로우의 제 1클럭신호(CLK1)가 공급된다. 제 1클럭신호(CLK1)가 공급되면 제 7트랜지스터(M7)가 턴-온된다. 제 7트랜지스터(M7)가 턴-온되면 입력신호(IN)가 제 3노드(N3)로 공급된다.

[0058] 제 3노드(N3)로 입력신호가 공급되면 제 2트랜지스터(M2) 및 제 6트랜지스터(M6)가 턴-온된다. 제 2트랜지스터(M2)가 턴-온되면 제 2노드(N2)로 하이의 제 2클럭신호(CLK2)가 공급된다. 제 6트랜지스터(M6)가 턴-온되면 제 1노드(N1)로 로우의 제 1클럭신호(CLK1)가 공급되고, 이에 따라 제 1트랜지스터(M1)가 턴-온된다. 제 1트랜지스터(M1)가 턴-온되면 제 1전원(VDD)(하이전압)의 전압이 제 2노드(N2)로 공급된다. 그리고, 제 1기간(T11) 동안 제 1커패시터(C1) 및 제 2커패시터(C2)는 로우전압을 충전한다.

[0059] 제 2기간(T12) 동안 로우의 제 2클럭신호(CLK2)가 공급된다. 로우의 제 2클럭신호(CLK2)가 공급되면 제 2노드(N2)로 로우전압이 출력된다. 그리고, 제 3노드(N3)가 로우전압으로 설정되기 때문에 제 6트랜지스터(M6)가 턴-온되고, 이에 따라 하이의 제 1클럭신호(CLK1)가 제 1노드(N1)로 공급된다. 여기서, 제 2기간(T12) 동안 제 1노드(N1)로 공급된 하이전압은 제 2쉬프트신호(Qb)로 출력되고, 제 2노드(N2)로 공급된 로우전압은 제 1쉬프트신호(Q)로 출력된다.

[0060] 제 3기간(T13) 동안 로우의 제 1클럭신호(CLK1)가 공급된다. 로우의 제 1클럭신호(CLK1)가 공급되면 제 7트랜지스터(M7)가 턴-온되고, 이에 따라 하이전압이 제 3노드(N3)로 공급된다. 제 3노드(N3)로 하이전압이 공급되면 제 2트랜지스터(M2)가 턴-오프된다. 그리고, 로우의 제 1클럭신호(CLK1)가 공급되면 다이오드 형태로 접속된 제 5트랜지스터(M5)에 의하여 제 1노드(N1)가 로우전압으로 설정된다. 제 1노드(N1)가 로우전압으로 설정되면 제 1트랜지스터(M1)가 턴-온되고, 이에 따라 제 2노드(N2)로 하이전압이 공급된다.

[0061] 이후 기간 동안 제 1노드(N1)는 로우전압을 유지하고, 이에 따라 제 1트랜지스터(M1) 및 제 3트랜지스터(M3)가 턴-온 상태로 설정된다. 따라서, 로우의 제 2클럭신호(CLK2)가 공급될 때 제 4트랜지스터(M4)가 턴-온되고, 이에 따라 제 3노드(N3)는 일정주기로 하이의 전압을 공급받는다. 이 경우, 제 2트랜지스터(M2)는 안정적으로 턴-오프 상태를 유지한다.

- [0062] 한편, 상술한 도 7의 쉬프트 레지스터(200)는 본 발명의 실시예로 본 발명이 이에 한정되지 않는다. 실제로, 본원 발명의 쉬프트 레지스터는 도 8과 같이 시작펄스에 대응하여 제 1쉬프트신호(Q) 및 제 2쉬프트신호(Qb)를 생성하는 다양한 형태의 쉬프트 레지스터로 구현될 수 있다.
- [0063] 도 9는 본 발명의 실시예에 의한 선택부를 나타내는 도면이다.
- [0064] 도 9를 참조하면, 본 발명의 실시예에 의한 선택부(114)는 각각의 채널마다 위치되는 선택기(3001 내지 300y)를 구비한다.
- [0065] 제 1(1은 자연수)채널에 위치되는 선택기(3001)는 신호 생성부들(113a 내지 113k) 각각의 제 1채널에 위치한 쉬프트 레지스터로부터 제 1쉬프트신호(Q<1:k> <1>) 및 제 2쉬프트신호(Qb<1:k> <1>)를 공급받는다. 제 1쉬프트신호(Q<1:k> <1>) 및 제 2쉬프트신호(Qb<1:k> <1>)를 공급받은 선택기(3001)는 제 1제어신호(CS1) 내지 제 k제어신호(CSk)에 대응하여 제 1선택신호(C<1>) 및 제 2선택신호(Cb<1>)를 생성하여 버퍼부(116)로 공급한다. 이때, 제 1선택신호(C<1>) 및 제 2선택신호(Cb<1>)는 제어신호(CS1 내지 제 k제어신호(CSk))의 폭에 대응하여 폭이 결정된다.
- [0066] 도 10은 도 9에 도시된 선택기의 실시예를 나타내는 도면이다. 도 10에서는 설명의 편의성을 위하여 제 1채널에 위치되는 선택기(3001)를 도시하기로 한다.
- [0067] 도 10을 참조하면, 본 발명의 실시예에 의한 선택기(3001)는 k개의 트랜지스터 쌍(400)을 구비한다. 트랜지스터 쌍(400) 각각은 서로 다른 신호 생성부(113a 내지 113k)로부터 제 1쉬프트신호 및 제 2쉬프트신호를 공급받는다.
- [0068] 상세히 설명하면, 첫 번째 트랜지스터 쌍(400) 중 제 1트랜지스터는 제 1신호 생성부(113a)로부터 제 1쉬프트신호(Q1<1>)를 공급받고, 제 2트랜지스터는 제 1신호 생성부(113a)로부터 제 2쉬프트신호(Qb1<1>)를 공급받는다. 여기서, 첫 번째 트랜지스터 쌍(400)은 제 1제어신호(CS1)가 공급될 때 턴-온된다.
- [0069] 두 번째 트랜지스터 쌍(400) 중 제 1트랜지스터는 제 2신호 생성부(113b)로부터 제 1쉬프트신호(Q2<1>)를 공급받고, 제 2트랜지스터는 제 2신호 생성부(113b)로부터 제 2쉬프트신호(Qb2<1>)를 공급받는다. 여기서, 두 번째 트랜지스터 쌍(400)은 제 2제어신호(CS2)가 공급될 때 턴-온된다.
- [0070] 마찬가지로, 선택기(3001) 각각에 포함되는 트랜지스터 쌍(400)은 서로 다른 신호 생성부(113a 내지 113k)의 제 1채널에 위치되는 쉬프트 레지스터로부터 제 1쉬프트신호 및 제 2쉬프트신호를 공급받고, 자신에게 제어신호(CS1 내지 CSk 중 어느 하나)가 공급될 때 턴-온된다.
- [0071] 도 4, 도 9 및 도 10을 결부하여 동작과정을 설명하면, 제 1기간(T1)에는 제 1신호 생성부(113a)로부터 제 1쉬프트신호(Q1<1>) 및 제 2쉬프트신호(Qb1<1> : 미도시)가 출력된다. 그러면, 제 1채널에 위치된 선택기(3001)는 제 1제어신호(CS1)에 대응하여 제 1제어신호(CS1)의 폭에 대응하는 기간 동안 제 1쉬프트신호(Q1<1>) 및 제 2쉬프트신호(Qb1<1>)를 출력한다. 여기서, 선택기(3001)에서 출력된 제 1쉬프트신호(Q1<1>)는 제 1선택신호(C<1>), 제 2쉬프트신호(Qb1<1>)는 제 2선택신호(Cb<1>)로써 버퍼부(116)로 공급된다.
- [0072] 제 2기간(T2)에는 제 1신호 생성부(113a)로부터 제 1쉬프트신호(Q1<2>) 및 제 2쉬프트신호(Qb1<2>), 제 2신호 생성부(113b)로부터 제 1쉬프트신호(Q2<1>) 및 제 2쉬프트신호(Qb2<1>)가 출력된다. 그러면, 제 2채널에 위치된 선택기(3002)는 제 1제어신호(CS1)의 폭에 대응하는 기간 동안 제 1신호 생성부(113a)로부터 공급되는 제 1쉬프트신호(Q1<2>) 및 제 2쉬프트신호(Qb1<2>)를 출력한다. 또한, 제 1채널에 위치된 선택기(3001)는 제 2제어신호(CS2)의 폭에 대응하는 기간 동안 제 2신호 생성부(113b)로부터 공급되는 제 1쉬프트신호(Q2<1>) 및 제 2쉬프트신호(Qb2<1>)를 출력한다.
- [0073] 실제로, 본원 발명의 선택부(114)는 상술한 과정을 반복하면서 도 4와 같이 비순차적으로 주사신호가 공급되도록 제 1선택신호(C<1>...Cb<y>) 및 제 2선택신호(Cb<1>, ..., Cb<y>)를 생성한다.
- [0074] 도 11은 도 3에 도시된 버퍼부의 실시예를 나타내는 도면이다.
- [0075] 도 11을 참조하면, 본 발명의 실시예에 의한 버퍼부(116)는 각각의 채널마다 위치되는 버퍼(4001 내지 400y)를

구비한다.

[0076] 제 1채널에 위치한 버퍼(4001)는 선택부(114)의 제 1채널로부터 제 1선택신호(C<1>) 및 제 2선택신호(Cb<1>)를 공급받는다. 제 1선택신호(C<1>) 및 제 2선택신호(Cb<1>)를 공급받은 버퍼(4001)는 제 1선택신호(C<1>) 및 제 2선택신호(Cb<1>)에 대응하여 주사선(S1)으로 주사신호를 공급한다. 이와 같은 본원 발명에서 버퍼(4001 내지 400y)는 현재 공지된 다양한 형태의 회로로 구현될 수 있다.

[0077] 도 12는 본 발명의 도 11에 도시된 버퍼의 실시예를 나타내는 도면이다. 도 12에서 설명의 편의성을 위하여 제 1채널에 위치되는 버퍼(4001)를 도시하기로 한다.

[0078] 도 12를 참조하면, 본 발명의 실시예에 의한 버퍼(4001)는 제 1트랜지스터(M11) 및 제 2트랜지스터(M12)를 구비한다. 제 1트랜지스터(M11)는 주사선(S1)과 제 1전원(VDD) 사이에 위치되며, 제 2선택신호(Cb)가 공급될 때 턴-오프되고, 그 외의 경우에 턴-온된다. 제 2트랜지스터(M12)는 주사선(S1)과 제 2전원(VSS) 사이에 위치되며, 제 1선택신호(C)가 공급될 때 턴-온된다. 여기서, 제 1트랜지스터(M11) 및 제 2트랜지스터(M12)는 피모스(PMOS) 트랜지스터로 형성된다.

[0079] 제 2트랜지스터(M12)는 제 1선택신호(C)가 공급될 때 턴-온되어 제 2전원(VSS)의 전압을 주사선(S1)으로 공급한다. 이때, 제 2선택신호(Cb)에 의하여 제 1트랜지스터(M11)는 턴-오프 상태로 설정된다. 주사선(S1)으로 공급된 제 2전원(VSS)은 주사신호로써 이용된다. 이후, 제 1선택신호(C) 및 제 2선택신호(Cb)의 공급이 중단되고, 이에 대응하여 제 1트랜지스터(M11)가 턴-온된다. 제 1트랜지스터(M11)가 턴-온되면 주사선(S1)으로 제 1전원(VDD)의 전압이 공급된다. 그러면, 주사선(S1)으로 주사신호의 공급이 중단된다. 여기서, 제 1전원(VDD)은 하이전압으로 설정되며, 제 2전원(VSS)은 제 1전원(VDD)보다 낮은 로우전압으로 설정된다.

[0080] 한편, 상술한 설명에서는 신호 생성 블록(112), 선택부(114) 및 버퍼부(116)에 포함된 트랜지스터들이 피모스(PMOS)인 경우로 가정하여 파형을 도시하였지만, 본원 발명이 이에 한정되지는 않는다. 실제로, 본원 발명에서 신호 생성 블록(112), 선택부(114) 및 버퍼부(116)에 포함되는 트랜지스터들은 실장을 위하여 동일한 트랜지스터로 형성된다. 일례로, 신호 생성 블록(112), 선택부(114) 및 버퍼부(116)에 포함되는 트랜지스터들은 피모스(PMOS) 또는 엔모스(NMOS)로 설정될 수 있다.

[0081] 도 13은 도 3에 도시된 주사 구동부 동작과정의 다른 실시예를 나타내는 파형도이다.

[0082] 도 13을 참조하면, 본원 발명의 다른 실시예는 신호 생성 블록(112), 선택부(114) 및 버퍼부(116)에 엔모스(NMOS) 트랜지스터들이 형성되는 경우의 구동파형을 나타낸다. 이와 같은 구동파형을 도 4와 비교해보면, 파형의 극성이 변경될 뿐 실질적인 동작과정은 동일하게 설정된다.

[0083] 일례로, 신호 생성 블록(112)에 포함된 신호 생성부들(113a 내지 113k) 각각의 채널에 포함되는 쉬프트 레지스터는 엔모스 트랜지스터로 형성되며, 순차적으로 제 1쉬프트신호 및 제 2쉬프트신호를 생성한다. 그리고, 선택부(114)에 포함되는 트랜지스터 쌍도 엔모스 트랜지스터로 형성되며, 버퍼부(116)에 포함된 트랜지스터도 엔모스 트랜지스터로 형성된다.

[0084] 실제로, 본원 발명의 다른 실시예는 트랜지스터의 도전형 변경에 대응하여 구동파형의 극성이 변경될 뿐 실질적 회로구성 및 동작과정은 상술한 바와 동일하다. 따라서, 상세한 설명은 생략하기로 한다.

[0085] 본 발명의 기술 사상은 상기 바람직한 실시예에 따라 구체적으로 기술되었으나, 상기한 실시예는 그 설명을 위한 것이며 그 제한을 위한 것이 아님을 주의하여야 한다. 또한, 본 발명의 기술 분야의 통상의 지식을 가진 자라면 본 발명의 기술 사상의 범위 내에서 다양한 변형예가 가능함을 이해할 수 있을 것이다.

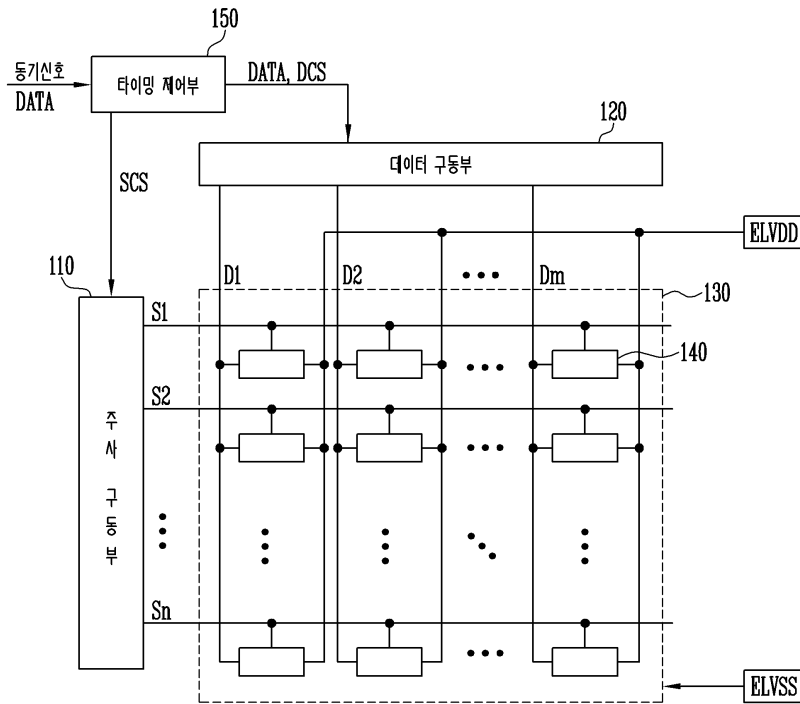
부호의 설명

[0086] 110 : 주사 구동부 112 : 신호 생성 블록
113a, 113b, 113k : 신호 생성부 114 : 선택부
116 : 버퍼부 120 : 데이터 구동부

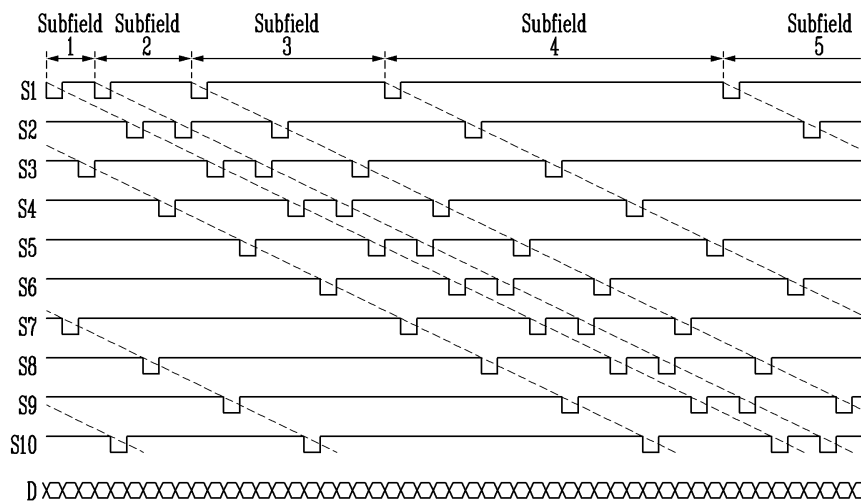
130 : 화소부 140 : 화소
 150 : 타이밍 제어부 200 : 쉬프트 레지스터
 400 : 트랜지스터 쌍 3001, 3002, 300y : 선택기

도면

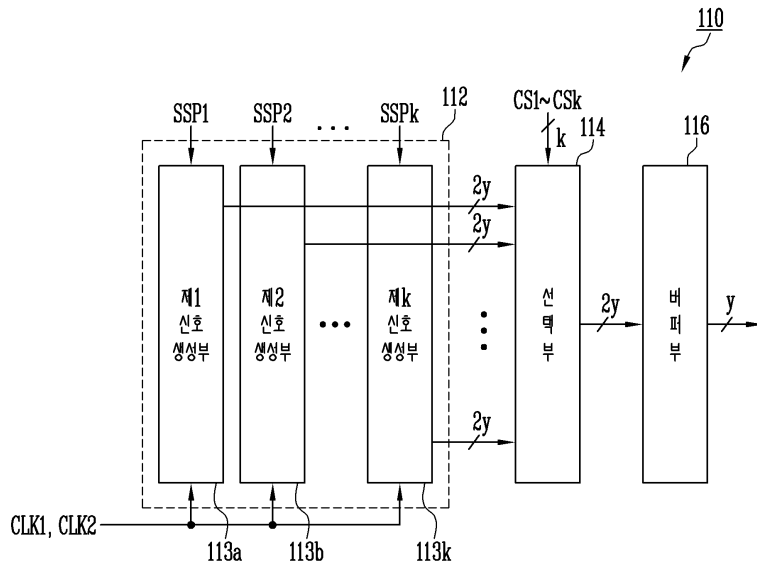
도면1



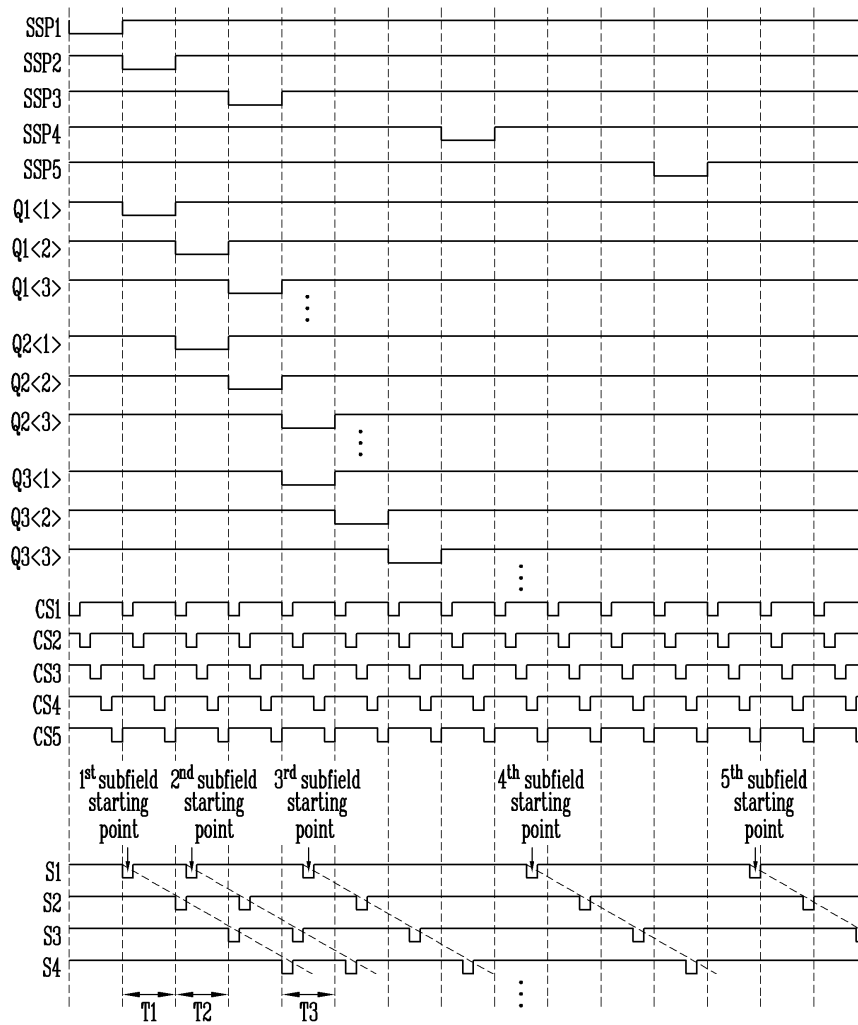
도면2



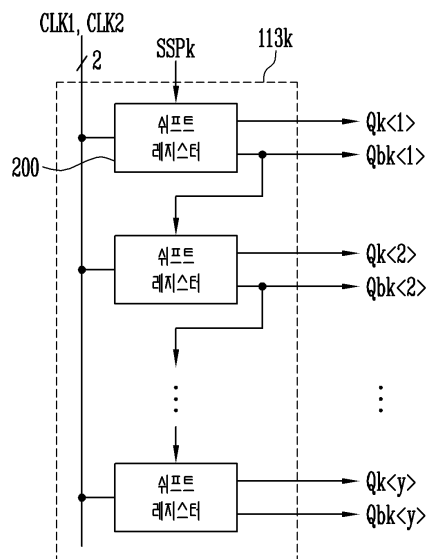
도면3



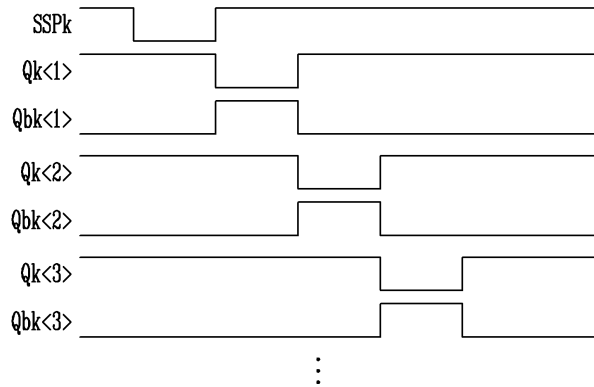
도면4



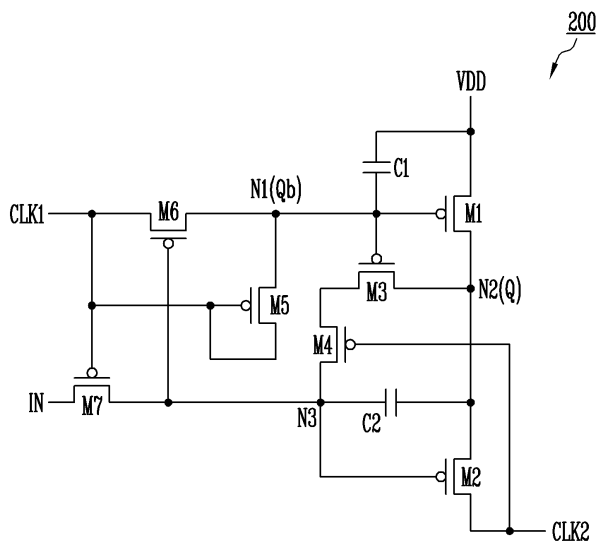
도면5



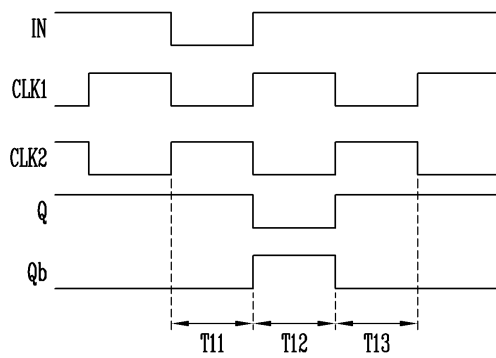
도면6



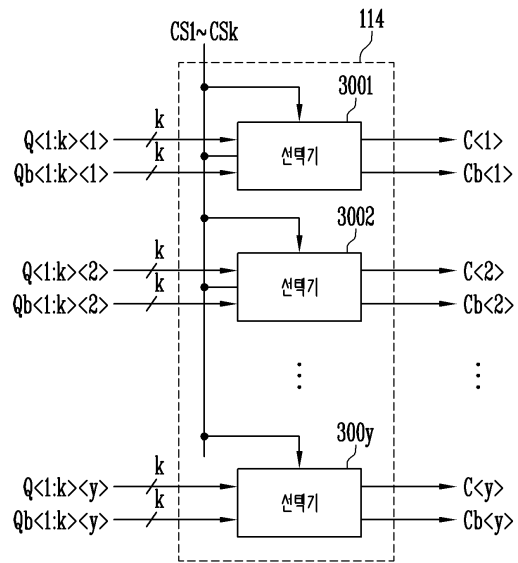
도면7



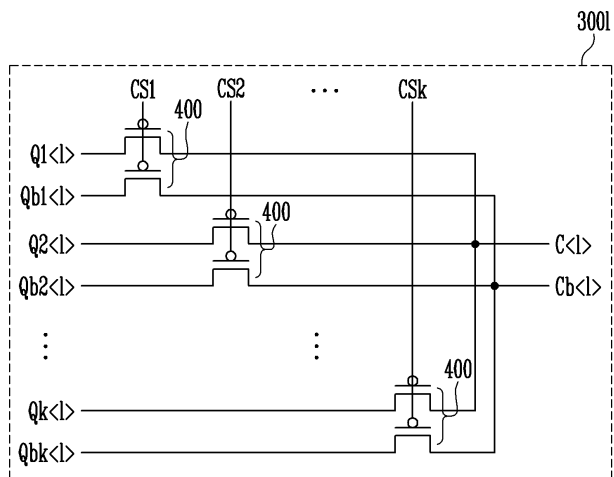
도면8



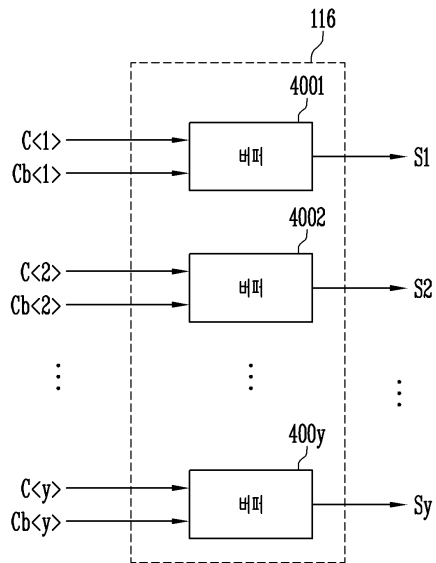
도면9



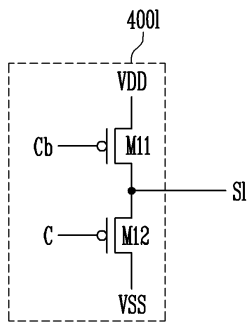
도면10



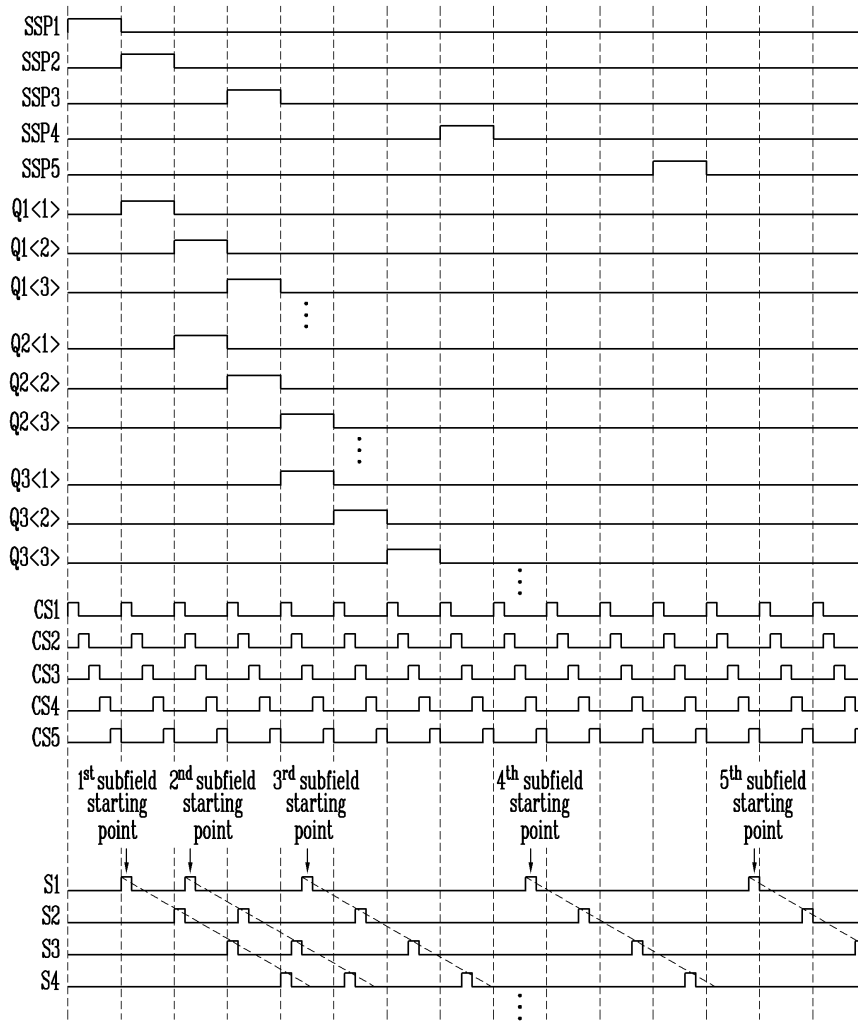
도면11



도면12



도면13



专利名称(译)	标题：使用其的扫描驱动器和有机发光显示器		
公开(公告)号	KR1020150100980A	公开(公告)日	2015-09-03
申请号	KR1020140021188	申请日	2014-02-24
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	HAIJUNG IN 인해정 BOYONG CHUNG 정보용		
发明人	인해정 정보용		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3266 G09G2310/0286		
代理人(译)	강신섭 Munyongho Yiyongwoo		
外部链接	Espacenet		

摘要(译)

扫描驱动单元技术领域本发明涉及一种能够以非顺序方式提供扫描信号的扫描驱动单元。根据本发明的实施例，扫描驱动单元包括：信号生成块，包括k (k是至少2的自然数)子场，多个第一移位信号，其宽度大于水平周期，以及k信号发生单元，用于产生反转第一移位信号的第二移位信号;选择单元，用于产生第一选择信号和第二选择信号，该第二选择信号通过使用从k个信号发生单元提供的第一移位信号和第二移位信号来反转第一选择信号;缓冲单元，用于通过使用第一选择信号和第二选择信号产生扫描信号，并将产生的扫描信号提供给扫描线。COPYRIGHT KIPO 2015

