



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2018년03월02일  
(11) 등록번호 10-1833922  
(24) 등록일자 2018년02월23일

(51) 국제특허분류(Int. Cl.)  
H01L 51/50 (2006.01) G09G 3/30 (2006.01)  
H01L 27/32 (2006.01)  
(21) 출원번호 10-2011-0088454  
(22) 출원일자 2011년09월01일  
심사청구일자 2016년08월19일  
(65) 공개번호 10-2012-0025980  
(43) 공개일자 2012년03월16일  
(30) 우선권주장  
JP-P-2010-200435 2010년09월08일 일본(JP)  
(56) 선행기술조사문헌  
KR1020100076894 A\*  
(뒷면에 계속)

(73) 특허권자  
가부시킴가이샤 한도오따이 에네루기 켄큐쇼  
일본국 가나가와켄 아쓰기시 하세 398  
(72) 발명자  
교야마 준  
일본국 243-0036 가나가와켄 아쓰기시 하세 398  
가부시킴가이샤 한도오따이 에네루기 켄큐쇼 내  
(74) 대리인  
황의만

전체 청구항 수 : 총 12 항

심사관 : 정명주

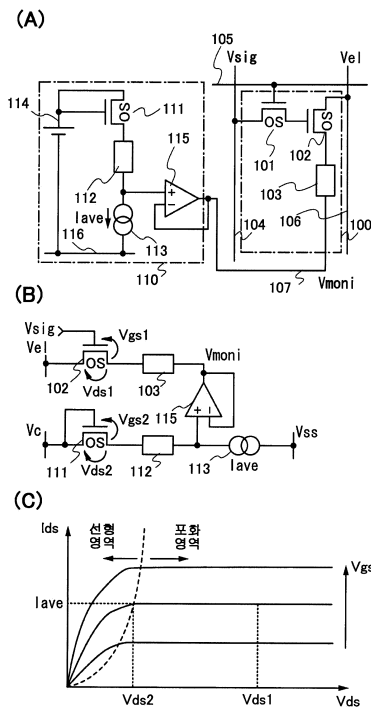
(54) 발명의 명칭 EL 표시 장치 및 이 EL 표시 장치를 구비한 전자기기

(57) 요약

본 발명은 환경 온도 변화에 기인한 발광 소자에 흐르는 전류값의 변동에 의한 휘도의 편차를 억제하는 것을 목적으로 한다.

EL 표시 장치의 각 화소에 형성된 산화물 반도체층을 가지는 트랜지스터 및 발광 소자의 환경 온도에 의한 특성 (뒷면에 계속)

대표도 - 도1



의 변화를 보정하기 위해, 화소부의 주변에 환경 온도에 의해 발광 소자의 음극의 전위를 보정하는 모니터 회로를 형성한다. 모니터 회로는 모니터용 전원선과, 제 1 단자 및 게이트가 모니터용 전원선에 접속된 산화물 반도체층을 가지는 모니터용 트랜지스터와, 모니터용 트랜지스터가 접속된 모니터 발광 소자와, 모니터 발광 소자에 접속된 전류원 회로와, 모니터 발광 소자 및 모니터용 트랜지스터에 인가되는 전압에 따라 발광 소자의 음극의 전위를 보정하는 증폭 회로를 가진다. 그리고 모니터용 전원선의 전위는, 화소의 전원선의 전위보다 작은 것으로 한다.

(56) 선행기술조사문헌

JP2007286150 A

JP2009224595 A

JP2002072964 A

JP2004252036 A

JP2010171404 A

JP2006011406 A\*

US20120056537 A1

KR1020100124256 A

\*는 심사관에 의하여 인용된 문헌

**명세서**

**청구범위**

**청구항 1**

EL 표시 장치로서,

모니터 회로와 화소를 포함하고,

상기 모니터 회로는,

    모니터용 전원선,

    상기 모니터용 전원선에 전기적으로 접속된 제 1 단자와 상기 모니터용 전원선에 전기적으로 접속된 게이트를 포함하는 모니터용 트랜지스터,

    상기 모니터용 트랜지스터의 제 2 단자에 전기적으로 접속된 제 1 전극을 포함하는 모니터용 발광 소자,

    상기 모니터용 발광 소자의 제 2 전극에 전기적으로 접속된 전류원 회로, 및

    상기 모니터용 발광 소자의 상기 제 2 전극에 전기적으로 접속된 입력 단자를 포함하는 증폭 회로를 포함하고,

상기 화소는,

    상기 증폭 회로의 출력 단자에 전기적으로 접속된 제 1 전극을 포함하는 발광 소자, 및

    상기 발광 소자의 제 2 전극에 전기적으로 접속된 제 1 단자, 전원선에 전기적으로 접속된 제 2 단자, 및 신호선에 전기적으로 접속된 게이트를 포함하는 구동 트랜지스터를 포함하고,

상기 구동 트랜지스터 및 상기 모니터용 트랜지스터 각각은 n 채널형 트랜지스터이고,

상기 모니터용 트랜지스터 및 상기 구동 트랜지스터 각각은 산화물 반도체를 포함하는 반도체층을 포함하고,

상기 모니터용 전원선의 전위는 상기 전원선의 전위보다 낮은, EL 표시 장치.

**청구항 2**

삭제

**청구항 3**

삭제

**청구항 4**

삭제

**청구항 5**

삭제

**청구항 6**

삭제

**청구항 7**

EL 표시 장치로서,

제 1 모니터 회로, 제 2 모니터 회로, 제 1 화소, 및 제 2 화소를 포함하고,

상기 제 1 모니터 회로는,

제 1 모니터용 전원선,

상기 제 1 모니터용 전원선에 전기적으로 접속된 제 1 단자와 상기 제 1 모니터용 전원선에 전기적으로 접속된 게이트를 포함하는 제 1 모니터용 트랜지스터,

상기 제 1 모니터용 트랜지스터의 제 2 단자에 전기적으로 접속된 제 1 전극을 포함하는 제 1 모니터용 발광 소자,

상기 제 1 모니터용 발광 소자의 제 2 전극에 전기적으로 접속된 제 1 전류원 회로, 및

상기 제 1 모니터용 발광 소자의 상기 제 2 전극에 전기적으로 접속된 입력 단자를 포함하는 제 1 증폭 회로를 포함하고,

상기 제 2 모니터 회로는,

제 2 모니터용 전원선,

상기 제 2 모니터용 전원선에 전기적으로 접속된 제 1 단자와 상기 제 2 모니터용 전원선에 전기적으로 접속된 게이트를 포함하는 제 2 모니터용 트랜지스터,

상기 제 2 모니터용 트랜지스터의 제 2 단자에 전기적으로 접속된 제 1 전극을 포함하는 제 2 모니터용 발광 소자,

상기 제 2 모니터용 발광 소자의 제 2 전극에 전기적으로 접속된 제 2 전류원 회로, 및

상기 제 2 모니터용 발광 소자의 상기 제 2 전극에 전기적으로 접속된 입력 단자를 포함하는 제 2 증폭 회로를 포함하고,

상기 제 1 화소는,

상기 제 1 증폭 회로의 출력 단자에 전기적으로 접속된 제 1 전극을 포함하는 제 1 발광 소자, 및

상기 제 1 발광 소자의 제 2 전극에 전기적으로 접속된 제 1 단자, 제 1 전원선에 전기적으로 접속된 제 2 단자, 및 제 1 신호선에 전기적으로 접속된 게이트를 포함하는 제 1 구동 트랜지스터를 포함하고,

상기 제 2 화소는,

상기 제 2 증폭 회로의 출력 단자에 전기적으로 접속된 제 1 전극을 포함하는 제 2 발광 소자, 및

상기 제 2 발광 소자의 제 2 전극에 전기적으로 접속된 제 1 단자, 제 2 전원선에 전기적으로 접속된 제 2 단자, 및 제 2 신호선에 전기적으로 접속된 게이트를 포함하는 제 2 구동 트랜지스터를 포함하고,

상기 제 1 모니터용 트랜지스터, 상기 제 2 모니터용 트랜지스터, 상기 제 1 구동 트랜지스터, 및 상기 제 2 구동 트랜지스터 각각은 산화물 반도체를 포함하는 반도체층을 포함하고,

상기 제 1 모니터용 전원선의 전위는 상기 제 1 전원선의 전위보다 낮고,

상기 제 2 모니터용 전원선의 전위는 상기 제 2 전원선의 전위보다 낮은, EL 표시 장치.

## 청구항 8

제 7 항에 있어서,

상기 제 1 발광 소자와 상기 제 1 모니터용 발광 소자 각각은 제 1 발광 재료를 포함하고,

상기 제 2 발광 소자와 상기 제 2 모니터용 발광 소자 각각은 제 2 발광 재료를 포함하고,

상기 제 1 전원선의 상기 전위와 상기 제 2 전원선의 상기 전위는 서로 상이한, EL 표시 장치.

**청구항 9**

제 8 항에 있어서,

상기 제 1 구동 트랜지스터, 상기 제 2 구동 트랜지스터, 상기 제 1 모니터용 트랜지스터, 및 상기 제 2 모니터용 트랜지스터 각각은 포화 영역에서 동작하는, EL 표시 장치.

**청구항 10**

제 8 항에 있어서,

상기 제 1 화소는, 상기 제 1 전원선에 전기적으로 접속된 제 1 전극 및 상기 제 1 구동 트랜지스터의 상기 게이트에 전기적으로 접속된 제 2 전극을 포함하는 제 1 용량 소자를 포함하고,

상기 제 2 화소는, 상기 제 2 전원선에 전기적으로 접속된 제 1 전극 및 상기 제 2 구동 트랜지스터의 상기 게이트에 전기적으로 접속된 제 2 전극을 포함하는 제 2 용량 소자를 포함하는, EL 표시 장치.

**청구항 11**

제 8 항에 있어서,

상기 제 1 구동 트랜지스터, 상기 제 2 구동 트랜지스터, 상기 제 1 모니터용 트랜지스터, 및 상기 제 2 모니터용 트랜지스터 각각은 n 채널형 트랜지스터인, EL 표시 장치.

**청구항 12**

제 8 항에 있어서,

상기 제 1 증폭 회로의 상기 출력 단자의 전위는, 상기 제 1 모니터용 전원선의 상기 전위 및 상기 제 1 전원선의 상기 전위보다 낮고,

상기 제 2 증폭 회로의 상기 출력 단자의 전위는, 상기 제 2 모니터용 전원선의 상기 전위 및 상기 제 2 전원선의 상기 전위보다 낮은, EL 표시 장치.

**청구항 13**

삭제

**청구항 14**

제 1 항에 있어서,

상기 모니터용 트랜지스터 및 상기 구동 트랜지스터 각각은 기판 위에 형성되는, EL 표시 장치.

**청구항 15**

제 1 항에 있어서,

상기 구동 트랜지스터 및 상기 모니터용 트랜지스터 각각은 포화 영역에서 동작하는, EL 표시 장치.

**청구항 16**

제 1 항에 있어서,

상기 화소는, 상기 전원선에 전기적으로 접속되어 있는 제 1 전극 및 상기 구동 트랜지스터의 상기 게이트에 전기적으로 접속되어 있는 제 2 전극을 포함하는 용량 소자를 포함하는, EL 표시 장치.

**청구항 17**

삭제

**청구항 18**

제 1 항에 있어서,

상기 증폭 회로의 상기 출력 단자의 전위는, 상기 모니터용 전원선의 상기 전위 및 상기 전원선의 상기 전위보다 낮은, EL 표시 장치.

**청구항 19**

제 1 항 또는 제 7 항에 기재된 EL 표시 장치를 포함하는, 전자기기.

**발명의 설명**

**기술 분야**

[0001] 본 발명의 기술 분야는, 일렉트로 루미네선스(Electro Luminescence) 소자를 가지는 표시 장치(이하, EL 표시 장치라 한다)에 관한 것이다.

**배경 기술**

[0002] 근년, 유기 EL 소자를 대표로 하는 발광 소자를 포함하는 EL 표시 장치의 개발이 진행되고 있다. EL 표시 장치는 자기 발광형의 고효율, 광시야각, 박형, 경량 등의 이점을 살려, 폭넓은 이용이 기대되고 있다. EL 표시 장치에서는 각 화소에 발광 소자 및 트랜지스터를 제공하고, 트랜지스터에 의해 발광 소자의 발광을 제어한다.

[0003] 발광 소자의 발광을 제어하기 위한 트랜지스터로서, 반도체 특성을 나타내는 금속 산화물(이하, 산화물 반도체라고 함)을 반도체층에 가지는 트랜지스터가 주목받고 있다(예를 들면, 특허문헌 1을 참조). 발광 소자는 그 휘도가 전류값에 비례하는 성질을 가진다. 따라서 EL 표시 장치의 구동 방법으로서, 트랜지스터에 인가하는 전압을 제어하여 발광 소자에 전류를 흘림으로써, 소망의 휘도를 얻는 구동 방법이 있다. 이때, 계조를 정확하게 표현하기 위해서는, 트랜지스터에 의한 전류 제어에 의해 발광 소자에 일정한 전류를 흘리는 것이 요구된다.

**선행기술문헌**

**특허문헌**

[0004] (특허문헌 0001) 일본국 특개 2006-186319호 공보

**발명의 내용**

**해결하려는 과제**

[0005] 산화물 반도체를 반도체층에 가지는 트랜지스터를 EL 표시 장치의 발광 소자에 접속되는 트랜지스터에 이용하는 경우에 대하여 설명한다. 여기서, 산화물 반도체를 반도체층에 가지는 트랜지스터는 n 채널형인 것으로 하여 설명을 한다.

[0006] 도 10(A)에 산화물 반도체를 반도체층에 가지는 트랜지스터 및 발광 소자를 구비한 화소의 회로 구성을 나타낸

다. 화소(3000)에는 제 1 트랜지스터(3001)(선택 트랜지스터라고도 함), 제 2 트랜지스터(3002)(구동 트랜지스터라고도 함), 발광 소자(3003)가 배치되어 있다. 화상 신호가 입력되는 신호선(3004)과 제 2 트랜지스터(3002)의 게이트 단자는, 제 1 트랜지스터(3001)를 통하여 접속되어 있다. 제 1 트랜지스터(3001)의 게이트 단자에는 게이트선(3005)이 접속되어 있다. 전원선(3006)(제 1 전원선이라고도 함)과 전원선(3007)(제 2 전원선이라고도 함)의 사이에는, 제 2 트랜지스터(3002)와 발광 소자(3003)가 접속하여 설치되어 있다. 그리고 전원선(3006)의 전위가  $V_{el}$ , 전원선(3007)의 전위가  $V_{ss}$ 일 때,  $V_{el} > V_{ss}$ 로 하면, 전원선(3006)으로부터 전원선(3007)쪽으로 전류가 흐른다. 발광 소자(3003)는 이 발광 소자(3003)를 흐르는 전류의 크기에 따라 발광한다.

[0007] 또한, 도 10(A)의 회로도에 있어서, 산화물 반도체를 반도체층에 가지는 트랜지스터와 명확하게 관별할 수 있도록, 산화물 반도체를 반도체층에 가지는 트랜지스터의 기호에는 「OS」라고 기재하고 있다. 예를 들면, 도 10(A)에서, 제 1 트랜지스터(3001) 및 제 2 트랜지스터(3002)는 산화물 반도체를 반도체층에 가지는 트랜지스터이다.

[0008] 다음에 도 10(A)에 나타난 화소(3000)의 동작에 대하여 설명한다. 게이트선을 H 레벨의 전위로 하여 제 1 트랜지스터(3001)를 온으로 하고, 신호선의 전위( $V_{sig}$ )가 제 1 트랜지스터(3001)를 통하여 제 2 트랜지스터(3002)의 게이트에 보유된다. 제 2 트랜지스터(3002)의 소스와 드레인의 사이, 및 발광 소자(3003)의 양극과 음극 사이에는, 제 2 트랜지스터(3002)의 게이트에 보유되는 전위에 따른 전류가 흐른다. 이때, 제 2 트랜지스터(3002)의 게이트 전위를  $V_{sig}$ , 전원선(3007)의 전위를  $V_{ss}$ , 제 2 트랜지스터(3002)의 게이트와 소스 사이의 전압을  $V_{gs}$ , 발광 소자(3003)의 양극과 음극 사이의 전압을  $V_{ac}$ 로 하면, 식 (1)의 관계가 있다.

[0009] [수학식 1]

[0010] 
$$V_{sig} - V_{ss} = V_{gs} + V_{ac} \quad (1)$$

[0011] 상기 식 (1)로부터 발광 소자(3003)의 전압 전류 특성을 고려하여, 제 2 트랜지스터(3002)의 게이트 전위 및 전원선(3007)의 전위를 설정한다. 그리고, 제 2 트랜지스터(3002)의 게이트와 소스 사이의 전압인  $V_{gs}$  및 발광 소자(3003)의 양극과 음극 사이의 전압인  $V_{ac}$ 가 정해지고, 발광 소자(3003)에 일정한 전류가 흘러 소망의 휘도를 얻을 수 있다.

[0012] 발광 소자(3003)는 주위의 온도(이하 환경 온도라고 표기)에 따라, 그 저항값(내부 저항값)이 변화하는 성질을 가진다. 구체적으로는, 실온을 통상의 온도로 했을 때, 온도가 통상보다 높아지면 저항값이 저하하고, 온도가 통상보다 낮아지면 저항값이 상승한다. 따라서 전압 전류 특성이 환경 온도에 따라 변화한다. 구체적으로는, 온도가 높아지면 전류값이 증가하여 소망의 휘도보다 높은 휘도가 되고, 온도가 낮아지면 같은 전압을 인가한 경우, 전류값이 저하되어 발광 소자(3003)가 소망의 휘도보다 낮은 휘도가 된다. 발광 소자의 성질은 복수의 온도(50℃, 25℃, 0℃)에서의 발광 소자의 전압 전류 특성에 의한 곡선(도 10(B) 참조)으로 나타낸 바와 같다.

[0013] 또한 산화물 반도체를 반도체층에 가지는 제 2 트랜지스터(3002)는 환경 온도에 따라 스레시홀드 전압( $V_{th}$ )이 변화하는 성질을 가진다. 구체적으로는, 실온을 통상의 온도로 했을 때, 온도가 통상보다 높아지면 스레시홀드 전압이 저하되고, 온도가 통상보다 낮아지면 스레시홀드 전압이 상승한다. 따라서, 온도가 높아지면 제 2 트랜지스터(3002)의 게이트에 같은 전압을 인가한 경우, 제 2 트랜지스터(3002)를 흐르는 전류값이 증가하여 발광 소자(3003)가 소망의 휘도보다 높은 휘도가 된다. 또한, 온도가 낮아지면 제 2 트랜지스터(3002)의 게이트에 같은 전압을 인가한 경우, 제 2 트랜지스터(3002)를 흐르는 전류값이 저하되어 발광 소자가 소망의 휘도보다 낮은 휘도가 된다. 이와 같은 산화물 반도체를 반도체층에 가지는 트랜지스터의 성질은, 산화물 반도체를 반도체층에 가지는 제 2 트랜지스터(3002)의 스레시홀드 전압  $V_{th}(V)$ 와 온도(℃)와의 관계의 그래프(도 10(C) 참조)에 나타낸 바와 같다.

[0014] 따라서 상술한 바와 같은 발광 소자 및 산화물 반도체를 반도체층에 가지는 제 2 트랜지스터(3002)가 가지는 환경 온도에 대한 성질에 의해, 상술한 식 (1)에서는 제 2 트랜지스터(3002)의 게이트와 소스 사이의 전압인  $V_{gs}$ , 및 발광 소자(3003)의 양극과 음극 사이의 전압인  $V_{ac}$ 가 변동하게 된다. 그 결과, 환경 온도가 변동하면 발광 소자(3003)의 휘도에 편차가 생겨, 환경 온도의 변동에 따라 제 2 트랜지스터(3002)의 게이트 전위인  $V_{sig}$  및/또는 전원선(3007)의 전위인  $V_{ss}$ 를 보정할 필요가 있다.

[0015] 따라서 본 발명의 일 양태는, 환경 온도의 변화에 기인한 발광 소자를 흐르는 전류값의 변동에 의한 휘도의 편차를 억제하는 것을 과제의 하나로 한다.

**과제의 해결 수단**

- [0016] 본 발명의 일 양태는, EL 표시 장치의 각 화소에 설치된 산화물 반도체를 반도체층에 가지는 트랜지스터 및 발광 소자의 환경 온도에 의한 특성의 변화를 보정하기 위해, 화소부의 주변에 환경 온도에 의해 발광 소자의 음극의 전위를 보정하는 모니터 회로를 형성한다. 모니터 회로는 모니터용 전원선과, 제 1 단자 및 게이트가 모니터용 전원선에 접속된 산화물 반도체를 반도체층에 가지는 모니터용 트랜지스터와, 모니터용 트랜지스터가 접속된 모니터 발광 소자와, 모니터 발광 소자에 접속된 전류원 회로와, 모니터 발광 소자 및 모니터용 트랜지스터에 인가되는 전압에 따라 발광 소자의 음극의 전위를 보정하는 증폭 회로를 가진다. 그리고 모니터용 전원선의 전위는 화소의 전원선의 전위보다 작은 것으로 한다.
- [0017] 본 발명의 일 양태는, 모니터용 전원선과, 제 1 단자 및 게이트가 모니터용 전원선에 전기적으로 접속된 모니터용 트랜지스터와, 제 1 전극이 모니터용 트랜지스터의 제 2 단자에 전기적으로 접속된 모니터 발광 소자와, 모니터 발광 소자의 제 2 전극에 전기적으로 접속된 전류원 회로와, 입력 단자가 모니터 발광 소자의 제 2 전극에 전기적으로 접속된 전압 폴로워 회로(voltage follower circuit)를 포함하는 모니터 회로와, 제 1 전극이 전압 폴로워 회로의 출력 단자에 전기적으로 접속된 발광 소자와, 제 1 단자가 발광 소자의 제 2 전극에 전기적으로 접속되고, 제 2 단자가 전원선에 전기적으로 접속되고, 게이트가 선택 트랜지스터를 통하여 신호선에 전기적으로 접속된 구동 트랜지스터를 포함하는 화소를 가지고, 모니터용 트랜지스터 및 구동 트랜지스터는 산화물 반도체를 반도체층에 가지는 트랜지스터이며, 모니터용 전원선의 전위는 전원선의 전위보다 작은 EL 표시 장치이다.
- [0018] 본 발명의 일 양태에서, 전원선의 전위는 발광 소자의 발광 재료마다 다른 EL 표시 장치이어도 좋다.
- [0019] 본 발명의 일 양태에서, 구동 트랜지스터 및 모니터용 트랜지스터는 포화 영역에서 동작하는 EL 표시 장치이어도 좋다.
- [0020] 본 발명의 일 양태에서, 화소는 용량 소자를 가지고, 용량 소자의 제 1 전극은 전원선에 전기적으로 접속되고, 용량 소자의 제 2 전극은 구동 트랜지스터의 게이트에 전기적으로 접속되는 EL 표시 장치이어도 좋다.
- [0021] 본 발명의 일 양태에서, 구동 트랜지스터 및 모니터용 트랜지스터는 n 채널형인 EL 표시 장치이어도 좋다.
- [0022] 본 발명의 일 양태에서, 전압 폴로워 회로의 출력 단자의 전위는 모니터용 전원선의 전위 및 전원선의 전위보다 작은 EL 표시 장치이어도 좋다.

**발명의 효과**

- [0023] 본 발명의 일 양태에 의해, 환경 온도의 변화에 기인한 발광 소자를 흐르는 전류값의 변동에 의한 휘도의 편차를 억제할 수 있다.

**도면의 간단한 설명**

- [0024] 도 1은 본 발명의 일 양태를 설명하기 위한 도면.
- 도 2는 본 발명의 일 양태를 설명하기 위한 도면.
- 도 3은 본 발명의 일 양태를 설명하기 위한 블럭도.
- 도 4는 본 발명의 일 양태를 설명하기 위한 회로도.
- 도 5는 본 발명의 일 양태를 설명하기 위한 단면도.
- 도 6은 본 발명의 일 양태를 설명하기 위한 단면도.
- 도 7은 본 발명의 일 양태를 설명하기 위한 단면도.
- 도 8은 본 발명의 일 양태를 설명하기 위한 단면도.
- 도 9는 본 발명의 일 양태를 설명하기 위한 도면.
- 도 10은 본 발명의 과제를 설명하기 위한 도면.

**발명을 실시하기 위한 구체적인 내용**

- [0025] 이하, 본 발명의 실시형태에 대하여 도면을 참조하면서 설명한다. 단, 본 발명은 많은 다른 양태로 실시하는 것이 가능하고, 본 발명의 취지 및 그 범위로부터 벗어나지 않고 그 형태 및 상세한 사항을 다양하게 변경할 수 있다는 것은 당업자라면 용이하게 이해할 수 있을 것이다. 따라서 본 발명은 본 실시형태의 기재 내용에 한정하여 해석되는 것은 아니다. 또한, 이하에 설명하는 본 발명의 구성에 있어서, 같은 것을 가리키는 부호는 다른 도면간에서 공통으로 한다.
- [0026] 또한, 각 실시형태의 도면 등에서 나타내는 각 구성의 크기, 층의 두께, 또는 신호 파형은 명료화를 위해 과장하여 표기하는 경우가 있다. 따라서, 반드시 그 스케일에 한정되는 것은 아니다.
- [0027] 또한 본 명세서에서 이용하는 제 1, 제 2, 제 3, 내지 제 N(N은 자연수)이라는 용어는, 구성 요소의 혼동을 피하기 위해 붙인 것으로서, 수적으로 한정하는 것이 아니라는 것을 부기한다.
- [0028] (실시형태 1)
- [0029] 본 실시형태에서는 본 발명의 일 양태인 EL 표시 장치의 일례에 대하여, 도 1 내지 도 4를 참조하여 설명한다.
- [0030] 도 1(A)에 산화물 반도체를 반도체층에 가지는 트랜지스터 및 발광 소자를 구비한 화소, 및 환경 온도의 변화에 기인한 발광 소자를 흐르는 전류값의 변동을 보정하기 위한 모니터 회로의 회로 구성을 나타낸다.
- [0031] 화소(100)에는, 제 1 트랜지스터(101)(선택 트랜지스터라고도 함), 제 2 트랜지스터(102)(구동 트랜지스터라고도 함), 발광 소자(103)가 배치되어 있다. 화상 신호가 입력되는 신호선(104)과 제 2 트랜지스터(102)의 게이트 단자는 제 1 트랜지스터(101)를 통하여 접속되어 있다. 제 1 트랜지스터(101)의 게이트 단자에는 게이트선(105)이 접속되어 있다. 전원선(106)(제 1 전원선이라고도 함)과, 발광 소자(103)의 음극에 접속되는 전원선(107)(제 2 전원선이라고도 함) 사이에는, 제 2 트랜지스터(102)와 발광 소자(103)가 접속하여 형성되어 있다. 그리고 전원선(106)의 전위가  $V_{el}$ , 전원선(107)의 전위가  $V_{moni}$ 로서  $V_{el} > V_{moni}$ 로 하면, 전원선(106)으로부터 전원선(107)쪽으로 전류가 흐른다. 발광 소자(103)는 이 발광 소자(103)를 흐르는 전류의 크기에 따라 발광한다.
- [0032] 또한, 본 명세서에서의 회로도에서, 산화물 반도체를 반도체층에 가지는 트랜지스터와 명확하게 판별할 수 있도록, 산화물 반도체를 반도체층에 가지는 트랜지스터의 기호에는 「OS」라고 기재하고 있다.
- [0033] 또한, 「A와 B가 접속되어 있다」고 명시적으로 기재하는 경우는, A와 B가 전기적으로 접속되어 있는 경우와, A와 B가 기능적으로 접속되어 있는 경우와, A와 B가 직접 접속되어 있는 경우를 포함하는 것으로 한다.
- [0034] 화소(100)의 구성의 경우, 전원선(106)과 전원선(107)의 전위가 고정되어 있으면, 발광 소자(103) 및 제 2 트랜지스터(102)는 상술한 바와 같이 환경 온도에 따라 특성이 바뀌게 된다.
- [0035] 구체적으로는 환경 온도가 낮아지면 발광 소자(103)의 저항값이 커지고, 같은 전압을 가하여도 흐르는 전류값이 작아지게 된다. 또한, 환경 온도가 높아지면 발광 소자(103)의 저항값이 작아져, 같은 전압을 가하여도 흐르는 전류값이 커지게 된다.
- [0036] 마찬가지로 환경 온도가 낮아지면 제 2 트랜지스터(102)의 스레시홀드 전압( $V_{th}$ )이 커지고, 같은 게이트 전압을 가하여도 흐르는 전류값이 작아지게 된다. 또한, 환경 온도가 높아지면 제 2 트랜지스터(102)의 스레시홀드 전압( $V_{th}$ )이 작아지고, 같은 게이트 전압을 가하여도 흐르는 전류값이 커지게 된다.
- [0037] 따라서, 모니터 회로를 이용하여, 상술한 바와 같은 환경 온도에 의한 특성의 변동의 영향을 보정한다. 본 실시형태에서는 모니터 회로에 의해, 전원선(107)의 전위인  $V_{moni}$ 를 환경 온도에 따라 조정한다. 그리고 발광 소자(103) 및 제 2 트랜지스터(102)의 환경 온도에 의한 전류값의 변동을 보정한다.
- [0038] 또한 제 2 트랜지스터(102)의 게이트에 인가하는 전위( $V_{sig}$ )는 화소에 공급되는 화상 신호의 계조수가 커짐에 따라 커지는 신호이다. 따라서  $V_{sig}$ 는 화상 신호에 따라 변동하고  $V_{sig}$ 의 전위가 커지면 발광 소자(103)를 흐르는 전류량이 증가하도록 제 2 트랜지스터(102)의 각 단자의 전위를 설정한다.
- [0039] 제 2 트랜지스터(102)에 접속되는 전원선(106)의 전위( $V_{el}$ )는 제 2 트랜지스터(102)의 게이트에  $V_{sig}$ 를 인가할 때의 제 2 트랜지스터(102)의 게이트와 소스 사이의 전압인  $V_{gs}$ 보다, 제 2 트랜지스터(102)의 드레인과 소스 사이의 전압인  $V_{ds}$ 가 커지도록 설정한다. 즉, 제 2 트랜지스터(102)가 포화 영역에서 동작하도록 각 단자의 전위

를 설정해 둔다. 여기서 상술한 제 2 트랜지스터(102)의 게이트에 인가하는  $V_{sig}$ 는 화상 신호의 계조수에 따라 커지는 신호이다. 따라서  $V_{el}$ 은, 화상 신호의 계조수가 최대가 될 때의 제 2 트랜지스터(102)의 게이트에 인가하는 전위( $V_{sig}$ )보다 크게 설정해 둔다.

[0040] 다음에 모니터 회로(110)의 회로 구성에 대하여 설명한다. 모니터 회로(110)에는 제 3 트랜지스터(111)(모니터용 트랜지스터라고도 함), 모니터용 발광 소자(112), 전류원 회로(113), 모니터용 전원선(114)(제 3 전원선이라고도 함), 전압 폴로워 회로(115), 및 저전원 전위선(116)(제 4 전원선이라고도 함)이 배치되어 있다. 제 3 트랜지스터(111)의 게이트 단자 및 드레인 단자는 모니터용 전원선(114)에 접속되어 있다. 모니터용 전원선(114)과, 전류원 회로(113)의 저전위측에 접속되는 저전원 전위선(116)의 사이에는 제 3 트랜지스터(111), 모니터용 발광 소자(112) 및 전류원 회로(113)가 접속하여 설치되어 있다. 모니터용 발광 소자(112)와 전류원 회로(113)가 접속하는 노드에는 전압 폴로워 회로(115)의 입력 단자가 접속되어 있다. 전압 폴로워 회로(115)의 출력 단자는 전원선(107)에 접속되어 있다. 따라서 전원선(107)의 전위( $V_{moni}$ )는 전압 폴로워 회로(115)의 출력 전위에 의해 제어된다.

[0041] 다음에, 모니터 회로(110)의 동작에 대하여 설명한다. 여기서, 도 1(A)에 나타난 회로도에 더하여, 도 1(B)에 나타난 회로도들을 참조하여 설명한다. 또한, 도 1(B)에 나타난 회로도는 도 1(A)에 나타난 회로도와 등가의 것이며, 도 1(B) 중에서는 제 2 트랜지스터(102)의 게이트와 소스 사이의 전압을  $V_{gs1}$ , 제 2 트랜지스터(102)의 드레인과 소스 사이의 전압을  $V_{ds1}$ , 제 3 트랜지스터(111)의 게이트와 소스 사이의 전압을  $V_{gs2}$ , 제 3 트랜지스터(111)의 드레인과 소스 사이의 전압을  $V_{ds2}$ 로 하여 도시한다.

[0042] 먼저, 전류원 회로(113)에서는 EL 표시 장치에서 빈도가 큰 계조수, 예를 들면 최대 계조수의 30% 정도의 계조수로 발광 소자(103)를 발광시키는 경우에 발광 소자(103)에 흘리고자 하는 크기의 전류를 흘린다. 이때의 전류값을  $I_{ave}$ 라고 한다. 그리고 제 3 트랜지스터(111)의 게이트 단자에는 전류( $I_{ave}$ )를 흘리기 위해 필요한 크기의 전위( $V_c$ )를 가한다. 또한  $V_c > V_{ss}$ 로 하여 모니터용 전원선(114)으로부터 저전원 전위선(116)쪽으로 전류( $I_{ave}$ )가 흐른다. 전류원 회로(113)가 흘리는 전류를 최대 계조수로 흘리는 전류의 30%로 저감해 줌으로써, 모니터 회로(110)의 저소비 전력화를 도모할 수 있다.

[0043] 전류( $I_{ave}$ )는 발광 소자를 최대 계조수의 30% 정도로 발광시키기 위한 전류값으로서 설명하였지만 이것에 한정되지 않는다. 예를 들면, 도 2(A)에 나타난 바와 같이, 횡축에 계조값, 종축에 계조값의 빈도를 취했을 때의 계조값의 막대그래프를 생성하고, 출현하는 계조값의 평균을  $G_{ave}$ 로 했을 때, 이 계조값  $G_{ave}$ 를 얻기 위해 발광 소자에 흘리는 전류값을  $I_{ave}$ 로 해도 좋다. 이 경우,  $I_{ave}$ 는 정기적으로 화상 신호에 있어서의 계조값의 평균  $G_{ave}$ 를 검출하도록 하면 좋다.

[0044] 또한, 가장 밝은 계조수의 것에 맞추어 전류원 회로에서 흘리는 전류를 설정하면, 보정이 강하게 걸린 전위를 출력하게 되지만, 그에 따라, 화소에서의 번인(burn-in)(화소마다의 열화 정도의 변동에 의한 휘도 편차)이 눈에 띄지 않게 된다는 이점도 있기 때문에, 적절히 설정을 변경해도 좋다.

[0045] 전류원 회로(113)를 흐르는 전류값이  $I_{ave}$ 로 고정됨으로써 모니터용 전원선(114)으로부터 저전원 전위선(116)쪽으로 전류( $I_{ave}$ )가 흐른다. 따라서 제 3 트랜지스터(111) 및 모니터용 발광 소자(112)에 같은 전류( $I_{ave}$ )가 흐른다. 여기서 도 2(B)에 발광 소자의 전압 전류 특성의 도면을 나타낸다. 전류원 회로(113)를 전류( $I_{ave}$ )가 흐를 때, 환경 온도의 변화에 따라 모니터용 발광 소자(112)의 특성이 바뀌어도 모니터용 발광 소자(112)에 전류( $I_{ave}$ )를 흘릴 수 있다. 따라서 환경 온도가 변화해도 발광 소자로 같은 휘도를 얻을 수 있고, 환경 온도가 변화했을 때의 모니터용 발광 소자(112)의 양단에 인가되는  $V_{ac}$ 의 변화( $V_1$  내지  $V_3$ )를 모니터링할 수 있다. 마찬가지로, 제 3 트랜지스터(111)에서도 전류( $I_{ave}$ )를 흘리게 되고, 환경 온도가 변화하여 스톱시홀드 전압이 변동해도 제 3 트랜지스터(111)에는 같은 전류( $I_{ave}$ )가 흐르도록 각 단자간의 전압이 설정되게 된다.

[0046] 전류( $I_{ave}$ )가 모니터용 전원선(114)으로부터 저전원 전위선(116)쪽으로 흐름으로써 제 3 트랜지스터(111)의  $V_{gs2}$  및 모니터용 발광 소자(112)의 양단의 전압( $V_{ac}$ )은,  $I_{ave}$ 의 크기의 전류를 흘리는데 필요한 크기의 전압이 된다. 여기서 환경 온도의 변화에 의해 제 3 트랜지스터(111)의 스톱시홀드 전압( $V_{th}$ ) 및 모니터용 발광 소자(112)의 양단의 전압( $V_{ac}$ )이 바뀌었다고 하더라도, 제 3 트랜지스터(111)의 소스의 전위 및 모니터용 발광 소자(112)의 음극의 전위도 똑같이 변화하여,  $I_{ave}$ 의 크기의 전류를 흘리는 최적의 크기의 모니터용 발광 소자(112)의 음극의 전위를 모니터링할 수 있다.

[0047] 모니터링 전위는, 전압 폴로워 회로(115)의 입력 단자인 비반전 입력 단자에 입력된다. 전압 폴로워 회로(115)의 출력 단자, 즉 전원선(107)의 전위( $V_{moni}$ )는 화소(100)에서의 환경 온도에 의한 특성의 변동의 영향을 모

니터 회로(110)에 의해 보정할 수 있고, 발광 소자(103) 및 제 2 트랜지스터(102)의 환경 온도에 의한 전압 전류 특성 및 스토크스 전압의 변동이 보정된다.

- [0048] 또한, 전압 폴로워 회로는 증폭 회로의 일종이다. 입력 전류에 따른 전압을 출력하는 회로라면 무엇이든 좋고, 예를 들면 오퍼레이션 앰프, 바이폴러 트랜지스터, MOS 트랜지스터 중 어느 하나 혹은 복수를 조합하여, 회로를 구성하면 좋다.
- [0049] 또한 상술한 전류(Iave)가 제 3 트랜지스터(111)를 흐르는 경우, 제 3 트랜지스터(111)의 게이트와 드레인이 접속되어 있기 때문에, Vgs2는 Vds2와 같다. 또한 제 3 트랜지스터(111)는 게이트와 드레인이 접속되어 있기 때문에 포화 영역에서 동작하게 된다. 도 1(C)에 드레인과 소스 사이의 전압(Vds)과 드레인과 소스 사이를 흐르는 전류(Ids)의 그래프를 나타낸다. 도 1(C)로부터도 알 수 있는 바와 같이, 포화 영역에서 트랜지스터를 동작시키는 경우, 드레인과 소스 사이를 흐르는 전류(Ids)가 일정하면 드레인과 소스 사이의 전압(Vds)은 일정할 필요는 없다.
- [0050] 한편으로 상술한 바와 같이 화소(100)에 설치된 제 2 트랜지스터(102)에서도, Ve1의 전위를 Vsig의 전위보다 높게 설정함으로써 포화 영역에서 동작시킨다. 따라서, 제 2 트랜지스터(102)의 Vds1은 상술한 제 3 트랜지스터(111)의 Vds2보다 크게 설정되게 된다. 포화 영역에서 동작하는 트랜지스터에서는 Vds가 변화해도 흐르는 전류의 크기는 거의 변화하지 않는다. 그 때문에, 모니터 회로(110)에서의 모니터용 전원선(114)의 전위를 화소(100)에서의 전원선(106)의 전위보다 작게 하더라도 Iave의 크기의 전류를 흘리는 최적의 크기의 모니터용 발광 소자(112)의 음극의 전위를 모니터하여, 발광 소자의 음극의 전위인 Vmoni의 보정을 행할 수 있다. 따라서 모니터 회로(110)에서의 저소비 전력화를 도모할 수 있다. 또한 이때, 전원선(107)의 전위(Vmoni)는, 모니터용 전원선(114)의 전위 및 전원선(106)의 전위보다 작은 것이 되어, 화소 및 모니터 회로의 쌍방에서, 소정의 방향으로 전류가 흐르게 된다.
- [0051] 또한, 화소(100)에서의 발광 소자(103)의 휘도를 높이기 위해서는, 제 2 트랜지스터(102)를 포화 영역에서 구동시키는 경우, Vgs1가 커지도록 화상 신호의 전위(Vsig)를 크게 하면 좋다. 본 실시형태에서는, 발광 소자(103)의 음극에 접속된 전원선(107)의 전위를 보정한다. 따라서, 발광 소자의 휘도를 높이기 위한 화상 신호의 전위(Vsig)에 대하여, 보정할 필요는 없다.
- [0052] 또한, 모니터용 발광 소자(112) 및 제 3 트랜지스터(111)는 발광 소자(103)나 제 2 트랜지스터(102)와 동시에, 같은 제조 방법으로, 같은 기판 위에 작성되는 것이 바람직하다. 왜냐하면, 모니터 회로(110)에 배치되어 있는 모니터용 발광 소자(112)와 제 3 트랜지스터(111)와, 화소(100)에 배치되어 있는 발광 소자(103)와 제 2 트랜지스터(102)에서, 특성이 다르면 보정이 어긋나 버리기 때문이다.
- [0053] 제 1 트랜지스터(101), 제 2 트랜지스터(102) 및 제 3 트랜지스터(111)는 산화물 반도체를 반도체층에 가지는 트랜지스터이다. 구체적으로는, Zn-O를 포함하는 산화물 반도체를 이용하여 반도체층을 형성하면 좋다. 이 경우, 트랜지스터는 n 채널형이 된다. 산화물 반도체를 반도체층에 가지는 트랜지스터는 오프 상태(비도통 상태라고도 함)의 트랜지스터에서 흐르는 전류인 오프 전류를 매우 작게 한 트랜지스터로 할 수 있다. 따라서 제 2 트랜지스터(102)의 게이트에 용량 소자를 배치하지 않는 것도 가능하다.
- [0054] 또한, 제 2 트랜지스터(102)의 게이트에 입력되는 화상 신호(Vsig)를 보유하기 위해, 용량 소자가 배치되어 있어도 좋다. 구체적으로는 제 2 트랜지스터(102)의 게이트와 제 2 트랜지스터(102)의 드레인 사이에 용량 소자를 배치해도 좋다. 혹은, 제 2 트랜지스터(102)의 게이트와 제 2 트랜지스터(102)의 소스 사이에 용량 소자를 배치해도 좋다. 혹은, 제 2 트랜지스터(102)의 게이트 단자와 다른 배선 사이에 용량 소자를 배치해도 좋다. 또한 다른 배선이란, 용량 소자를 형성하기 위한 배선, 또는 전단의 화소에 접속되는 게이트선을 말한다.
- [0055] 또한, 도 1(A)에 나타낸 화소(100)는 도 3에 나타낸 기판(700) 위의 복수의 화소(701)와 같이, 매트릭스 형상으로 배치되는 것이다. 도 3에서는, 기판(700) 위에는 화소부(702), 게이트선 구동 회로(703), 및 신호선 구동 회로(704)를 가지는 구성에 대하여 나타낸다. 화소(701)는 게이트선 구동 회로(703)에 접속된 게이트선(705)에 의해 공급되는 선택 신호에 의해, 각 행마다 선택 상태인지, 비선택 상태인지가 결정된다. 또한 선택 신호에 의해 선택된 화소(701)는 신호선 구동 회로(704)에 접속된 신호선(706)에 의해, 비디오 전압(화상 신호, 비디오 신호, 비디오 데이터라고도 함)이 공급된다. 또한, 화소(701)는 기판(700)의 외부에 설치된 전원 회로(707)로부터 연재(延在)하여 설치되는 전원선(708)에 접속된다.
- [0056] 또한 도 3에서는 게이트선(705)의 각 배선을  $G_1 \sim G_n$ (n은 자연수)으로 하고, 신호선(706)의 각 배선을  $S_1 \sim S_m$ (m은

자연수)으로 하고, 전원선(708)의 갯수를  $V_1 \sim V_m$ ( $m$ 은 자연수)으로 하고 있다. 또한, 각 화소에 전원을 공급하는 전원선( $V_1 \sim V_m$ )은, 발광 소자의 구동 전압이 색요소마다 다른 경우, 도 3에도 나타낸 바와 같이 전원 회로(707)로부터 복수의 전원선(708)을 연재시킴으로써, 색마다 다른 전원 전압이 공급되게 된다.

[0057] 도 3에서는, 게이트선 구동 회로(703), 신호선 구동 회로(704)가 기관(700) 위에 설치되는 구성에 대하여 나타냈지만, 게이트선 구동 회로(703) 또는 신호선 구동 회로(704) 중 어느 하나가 기관(700) 위에 설치되는 구성으로 해도 좋다. 또한 화소부(702)만을 기관(700) 위에 형성하는 구성으로 해도 좋다. 또한 도 3에서는, 전원 회로(707)가 기관(700)의 외부에 설치되는 구성에 대하여 나타냈지만 기관(700) 위에 설치되는 구성이어도 좋다.

[0058] 도 3에서 화소부(702)에는, 복수의 화소(701)를 매트릭스 형상으로 배치(스트라이프 배치)하는 예에 대하여 나타내고 있다. 또한, 화소(701)는 반드시 매트릭스 형상으로 배치되어 있을 필요는 없고, 예를 들면, 화소(701)를 델타 배치, 또는 바이어 배치(Bayer arrangement)로 해도 좋다. 또한, 컬러 표시할 때에 화소에서 제어하는 색요소로서는, RGB(R은 적, G는 녹, B는 청)의 삼색에 한정되지 않고, 그 이상이어도 좋고, 예를 들면, RGBW(W는 흰색), 또는 RGB에, 옐로우, 시안, 마젠타 등을 1색 이상 추가한 것 등이 있다. 또한, 색요소의 도트마다 그 표시 영역의 크기가 상이하어도 좋다.

[0059] 도 3에 있어서, 게이트선(705), 신호선(706), 및 전원선(708)은 화소의 행방향 및 열방향의 수에 따라 나타낸다. 또한, 게이트선(705), 신호선(706), 및 전원선(708)은 화소를 구성하는 서브 화소(부화소, 서브 픽셀이라고도 함)의 수, 또는 화소 내의 트랜지스터의 수에 따라, 갯수를 늘리는 구성으로 해도 좋다. 또한 화소간에 게이트선(705), 신호선(706), 및 전원선(708)을 공유하여 화소(701)를 구동하는 구성으로 해도 좋다.

[0060] 도 3에 나타낸 바와 같이 EL 표시 장치에서는, 컬러 표시를 행하기 위해 RGB의 3원색의 발광 소자를 병치하여 표시를 행할 수도 있다. 따라서 발광 소자마다 환경 온도에 대한 특성이 다르게 되기 때문에, 발광 소자의 재료마다 모니터 회로를 형성하는 구성으로 하는 것이 바람직하다. 구체적인 회로 구성에 대하여 도 4에 나타낸다. 도 4에서는 화소부(702)에 형성된 적색(R)의 광을 나타내는 발광 소자(103R)를 구비한 화소(100R), 녹색(G)의 광을 나타내는 발광 소자(103G)를 구비한 화소(100G), 및 청색(B)의 광을 나타내는 발광 소자(103B)를 구비한 화소(100B)를 나타낸다. 또한 도 4에 나타낸 화소부(702)의 근방에는, 적색(R)의 광을 나타내는 발광 소자(103R)의 환경 온도에 대한 변화를 모니터링하는 모니터 회로(110R), 녹색(G)의 광을 나타내는 발광 소자(103G)의 환경 온도에 대한 변화를 모니터링하는 모니터 회로(110G), 청색(B)의 광을 나타내는 발광 소자(103B)의 환경 온도에 대한 변화를 모니터링하는 모니터 회로(110B)가 설치되어 있다.

[0061] 또한 도 4에 나타낸 구성에서는 발광 소자의 특성이 색마다 다르기 때문에, 화소(100R, 100G, 100B)에서는 도 3에 설명한 바와 같이 다른 전원선(106R, 106G, 106B)이 설치된다. 또한 전원선(107R)을 통하여 발광 소자(103R)의 음극측에 접속되는 모니터 회로(110R)에서는, 적색의 모니터용 발광 소자(112R) 및 전류원 회로(113R)를 구비한 구성으로 한다. 또한 전원선(107G)을 통하여 발광 소자(103G)의 음극측에 접속되는 모니터 회로(110G)에서는, 녹색의 모니터용 발광 소자(112G) 및 전류원 회로(113G)를 구비한 구성으로 한다. 또한 전원선(107B)을 통하여 발광 소자(103B)의 음극측에 접속되는 모니터 회로(110B)에서는, 청색의 모니터용 발광 소자(112B) 및 전류원 회로(113B)를 구비한 구성으로 한다. 또한 각 모니터 소자 및 화소의 동작에 대해서는, 도 1에서의 설명과 마찬가지로 된다.

[0062] 이상 설명한 바와 같이 본 발명의 일 형태에 의하면, 환경 온도의 변화에 기인한 발광 소자를 흐르는 전류값의 변동에 의한 휘도의 편차를 억제할 수 있다. 따라서, 환경 온도가 변화하더라도, 표시 품질이 양호한 EL 표시 장치를 제공할 수 있다.

[0063] 본 실시형태는, 다른 실시형태에 기재한 구성과 적절히 조합하여 실시하는 것이 가능하다.

[0064] (실시형태 2)

[0065] 본 실시형태에서는, 상기 실시형태에 설명한 EL 표시 장치의 각 화소가 구비한 발광 소자의 구성에 대하여 설명한다.

[0066] 도 5는 트랜지스터에 접속된 발광 소자의 단면 구조의 일 형태에 대하여 나타낸 것이다. 발광 소자는 제 1 전극(511), 발광층을 가지는 EL층(513), 제 2 전극(514)이 순차로 적층하여 형성되어 있다. 제 1 전극(511) 또는 제 2 전극(514)의 한쪽은 양극으로서 기능하고, 다른 한쪽은 음극으로서 기능한다. 발광 소자는 양극으로부터

주입되는 정공 및 음극으로부터 주입되는 전자가 EL층에 포함되는 발광층에서 재결합하여 발광한다. 발광 소자의 제 1 전극(511)은 기판(503) 위에 형성된 트랜지스터(501)에 접속한다. 또한, 트랜지스터(501)의 소스 또는 드레인이 되는 전극 및 제 1 전극(511)을 덮도록 격벽(502)이 형성된다. 또한, 제 1 전극(511) 위의 격벽(502)의 개구부에 EL층(513)이 형성되고, EL층(513)이나 격벽(502)을 덮도록 제 2 전극(514)이 형성된다.

- [0067] 제 1 전극(511) 또는 제 2 전극(514)은 금속, 합금, 또는 전기 전도성 화합물을 이용하여 형성한다.
- [0068] 예를 들면, 제 1 전극(511) 또는 제 2 전극(514)은 일 함수가 큰(일 함수가 4.0 eV 이상) 금속, 합금, 전기 전도성 화합물 등을 이용할 수 있다. 대표적으로는, 산화인듐-산화주석(ITO: Indium Tin Oxide), 규소 혹은 산화 규소를 함유한 산화인듐-산화주석, 산화인듐-산화아연(IZO: Indium Zinc Oxide), 산화징스텐 및 산화아연을 함유한 산화인듐(IWZO) 등의 투광성을 가지는 도전성 금속 산화물층이 있다.
- [0069] 또한, 제 1 전극(511) 또는 제 2 전극(514)은 일 함수가 작은(대표적으로는, 일 함수가 3.8 eV 이하) 금속, 합금, 전기 전도성 화합물 등을 이용할 수 있다. 대표적으로는, 원소 주기표의 제 1 족 또는 제 2 족에 속하는 원소, 즉 리튬이나 세슘 등의 알칼리 금속, 및 마그네슘, 칼슘, 스트론튬 등의 알칼리토류 금속, 및 이것들을 포함하는 합금(알루미늄, 마그네슘과 은의 합금, 알루미늄과 리튬의 합금), 유로퓸, 이테르븀 등의 희토류 금속 및 이것들을 포함하는 합금 등이 있다.
- [0070] 알칼리 금속, 알칼리토류 금속, 및 이것들을 포함하는 합금은 진공 증착법, 스퍼터링법 등을 이용하여 형성한다. 또한, 은페이스트 등을 잉크젯법에 의해 토출하고 소성하여 형성하는 것도 가능하다. 또한, 제 1 전극(511) 및 제 2 전극(514)은 단층에 한정하지 않고, 적층하여 형성할 수도 있다.
- [0071] 또한, EL층(513)에서 발광하는 광을 외부로 추출하기 위해, 제 1 전극(511) 또는 제 2 전극(514)의 어느 한쪽 혹은 양쪽 모두를, EL층(513)으로부터의 발광을 투과하도록 형성한다. 제 1 전극(511)만이 투광성을 가지는 전극인 경우, 광은 화살표 방향(500)으로 나타낸 바와 같이 제 1 전극(511)을 통하여, 신호선으로부터 입력되는 비디오 신호에 따른 휘도로 기판(503)측으로부터 추출된다. 또한, 제 2 전극(514)만이 투광성을 가지는 전극인 경우, 광은 제 2 전극(514)을 통하여 신호선으로부터 입력되는 비디오 신호에 따른 휘도로 봉지 기판(516)측으로부터 추출된다. 제 1 전극(511) 및 제 2 전극(514)이 모두 투광성을 가지는 전극인 경우, 광은 제 1 전극(511) 및 제 2 전극(514)을 통하여, 신호선으로부터 입력되는 비디오 신호에 따른 휘도로 기판(503)측 및 봉지 기판(516)측의 양쪽 모두로부터 추출된다.
- [0072] 투광성을 가지는 전극은 예를 들면, 투광성을 가지는 도전성 금속 산화물을 이용하여 형성하거나, 혹은, 은, 알루미늄 등을 수 nm 내지 수십 nm의 두께가 되도록 형성한다. 또한, 막두께를 얇게 한 은, 알루미늄 등의 금속 층과 투광성을 가지는 도전성 금속 산화물층과의 적층 구조로 할 수도 있다.
- [0073] 양극으로서 기능하는 제 1 전극(511) 또는 제 2 전극(514)의 한쪽은, 일 함수가 큰(일 함수 4.0 eV 이상) 금속, 합금, 전기 전도성 화합물 등을 이용하는 것이 바람직하다. 또한, 음극으로서 기능하는 제 1 전극(511) 또는 제 2 전극(514)의 다른 한쪽은 일 함수가 작은(일 함수 3.8 eV 이하) 금속, 합금, 전기 전도성 화합물 등을 이용하는 것이 바람직하다. 대표적으로는, 알칼리 금속, 알칼리토류 금속, 및 이것들을 포함하는 합금이나 화합물, 및 희토류 금속을 포함하는 천이 금속을 이용하여 형성할 수 있다.
- [0074] EL층(513)은 발광층을 가진다. 또한, EL층(513)은 발광층 외에, 정공 주입층, 정공 수송층, 전자 수송층 및 전자 주입층을 가져도 좋다. 정공 수송층은 양극과 발광층 사이에 형성된다. 또한, 정공 주입층은 양극과 발광층 사이, 혹은 양극과 정공 수송층 사이에 형성된다. 한편, 전자 수송층은 음극과 발광층 사이에 형성된다. 전자 주입층은 음극과 발광층 사이, 혹은 음극과 전자 수송층 사이에 형성된다. 또한, 정공 주입층, 정공 수송층, 전자 수송층 및 전자 주입층은 모든 층을 형성할 필요는 없고, 적절히 요구하는 기능 등에 따라 선택하여 형성하면 좋다.
- [0075] 발광층은 발광성의 물질을 포함한다. 발광성의 물질로서는, 예를 들면, 형광을 발광하는 형광성 화합물이나 인광을 발광하는 인광성 화합물을 이용할 수 있다.
- [0076] 또한, 발광층은 발광성의 물질을 호스트 재료에 분산하여 형성할 수 있다. 발광성의 물질을 호스트 재료에 분산하여 발광층을 형성하면, 발광 물질들끼리 소광 반응을 일으키는 농도 소광 현상이나, 결정화 현상을 억제할 수 있다.
- [0077] 발광성의 물질이 형광성 화합물인 경우에는, 호스트 재료에 형광성 화합물보다 일중항 여기 에너지(기저 상태와 일중항 여기 상태와의 에너지차)가 큰 물질을 이용하는 것이 바람직하다. 또한, 인광성 화합물의 경우에는 호

스트 재료에 인광성 화합물보다 삼중항 여기 에너지(기저 상태와 삼중항 여기 상태의 에너지차)가 큰 물질을 이용하는 것이 바람직하다.

- [0078] 또한, 호스트 재료에 분산하는 발광성의 물질로서는, 상술한 인광성 화합물이나 형광성 화합물을 이용할 수 있다.
- [0079] 또한, 발광층으로서 2 종류 이상의 호스트 재료와 발광성의 물질을 이용해도 좋고, 2 종류 이상의 발광성의 물질과 호스트 재료를 이용해도 좋다. 또한, 2 종류 이상의 호스트 재료 및 2 종류 이상의 발광성 물질을 이용해도 좋다.
- [0080] 또한, 정공 주입층으로서 정공 수송성이 높은 물질과 전자 수용성을 나타내는 물질을 포함하는 층을 이용할 수 있다. 정공 수송성이 높은 물질과 전자 수용성을 나타내는 물질을 포함하는 층은 캐리어 밀도가 높고, 정공 주입성이 뛰어나다. 또한, 정공 수송성이 높은 물질과 전자 수용성을 나타내는 물질을 포함하는 층을 양극으로서 기능하는 전극에 접하는 정공 주입층으로서 이용함으로써, 양극으로서 기능하는 전극 재료의 일 함수의 대소에 상관없이, 다양한 금속, 합금, 전기 전도성 화합물, 및 이들의 혼합물 등을 이용할 수 있다.
- [0081] 발광층, 정공 주입층, 정공 수송층, 전자 수송층 및 전자 주입층은 증착법, 도포법 등에 의해 형성할 수 있다.
- [0082] 또한, 제 2 전극(514) 및 격벽(502) 위에 패시베이션층(515)을 스퍼터링법이나 CVD법에 의해 형성해도 좋다. 패시베이션층(515)을 형성함으로써, 외부로부터 발광 소자로의 수분이나 산소의 침입에 의한 발광 소자의 열화를 저감할 수 있다. 또한, 패시베이션층(515) 및 봉지 기관(516)의 공간에 질소를 봉입하고, 건조제를 더 배치해도 좋다. 또는, 투광성을 가지고, 흡수성이 높은 유기 수지로 패시베이션층(515) 및 봉지 기관(516)의 사이를 충전해도 좋다.
- [0083] 발광 소자가 백색의 발광을 나타내는 경우, 컬러 필터, 또는 색변환층 등을, 기관(503) 또는 봉지 기관(516)에 형성함으로써 풀 컬러 표시를 행할 수 있다.
- [0084] 또한 콘트라스트를 높이기 위해, 기관(503) 또는 봉지 기관(516)에 편광판 또는 원 편광판을 설치해도 좋다.
- [0085] 본 실시형태는, 다른 실시형태에 기재한 구성과 적절히 조합하여 실시하는 것이 가능하다.
- [0086] (실시형태 3)
- [0087] 본 실시형태에서는, 상기 실시형태에 설명한 EL 표시 장치에서의 트랜지스터의 구성에 대하여 설명한다.
- [0088] 트랜지스터의 구조의 일례로서, 산화물 반도체로 이루어진 반도체층(산화물 반도체층)을 가지는 트랜지스터의 구조에 대하여, 도 6 및 도 7을 참조하여 설명한다. 도 6 및 도 7은, 트랜지스터의 단면 모식도이다.
- [0089] 도 6(A)에 나타낸 트랜지스터는 보텀 게이트 구조를 가지는 트랜지스터의 하나로서, 역스태거형 트랜지스터라고도 한다.
- [0090] 도 6(A)에 나타낸 트랜지스터는, 기관(710) 위에 형성된 도전층(711)과, 도전층(711) 위에 형성된 절연층(712)과, 절연층(712)을 끼우고 도전층(711) 위에 형성된 산화물 반도체층(713)과, 산화물 반도체층(713)의 일부의 위에 각각 형성된 도전층(715) 및 도전층(716)을 가지고 있다.
- [0091] 또한, 도 6(A)에, 트랜지스터의 산화물 반도체층(713) 외의 일부(도전층(715) 및 도전층(716)이 형성되지 않은 부분)에 접하는 산화물 절연층(717)과, 산화물 절연층(717)의 위에 형성된 보호 절연층(719)을 나타낸다.
- [0092] 도 6(B)에 나타낸 트랜지스터는, 보텀 게이트 구조를 가지는 트랜지스터의 하나인 채널 보호형(채널 스톱형이라고도 함) 트랜지스터로서, 역스태거형 트랜지스터라고도 한다.
- [0093] 도 6(B)에 나타낸 트랜지스터는 기관(720) 위에 형성된 도전층(721)과, 도전층(721) 위에 형성된 절연층(722)과, 절연층(722)을 끼우고 도전층(721) 위에 형성된 산화물 반도체층(723)과, 절연층(722) 및 산화물 반도체층(723)을 끼우고 도전층(721) 위에 형성된 절연층(727)과, 산화물 반도체층(723)의 일부 위 및 절연층(727)의 일부의 위에 각각 형성된 도전층(725) 및 도전층(726)을 가지고 있다.
- [0094] 여기서, 산화물 반도체층(723)의 일부 또는 모두와 도전층(721)이 중첩되는 구조로 하면, 산화물 반도체층(723)으로의 광의 입사를 억제할 수 있다.
- [0095] 또한, 도 6(B)에, 트랜지스터 위에 형성된 보호 절연층(729)을 나타낸다.

- [0096] 도 6(C)에 나타낸 트랜지스터는 보텀 게이트 구조를 가지는 트랜지스터의 하나이다.
- [0097] 도 6(C)에 나타낸 트랜지스터는, 기판(730)의 위에 형성된 도전층(731)과, 도전층(731) 위에 형성된 절연층(732)과, 절연층(732)의 일부의 위에 각각 형성된 도전층(735) 및 도전층(736)과, 절연층(732), 도전층(735), 및, 도전층(736)을 끼우고 도전층(731) 위에 형성된 산화물 반도체층(733)을 가지고 있다.
- [0098] 여기서, 산화물 반도체층(733)의 일부 또는 모두와 도전층(731)이 중첩되는 구조로 하면, 산화물 반도체층(733)으로의 광의 입사를 억제할 수 있다.
- [0099] 또한, 도 6(C)에, 산화물 반도체층(733)의 상면 및 측면과 접하는 산화물 절연층(737)과, 산화물 절연층(737) 위에 형성된 보호 절연층(739)을 나타낸다.
- [0100] 도 6(D)에 나타낸 트랜지스터는 탑 게이트 구조를 가지는 트랜지스터의 하나이다.
- [0101] 도 6(D)에 나타낸 트랜지스터는 절연층(747)을 끼우고 기판(740) 위에 형성된 산화물 반도체층(743)과, 산화물 반도체층(743)의 일부의 위에 각각 형성된 도전층(745) 및 도전층(746)과, 산화물 반도체층(743), 도전층(745), 및 도전층(746) 위에 형성된 절연층(742)과, 절연층(742)을 끼우고 산화물 반도체층(743) 위에 형성된 도전층(741)을 가지고 있다.
- [0102] 기판(710), 기판(720), 기판(730), 기판(740)의 각각은, 일례로서 유리 기판(바륨 붕규산 유리 기판이나 알루미늄 붕규산 유리 기판 등), 절연체로 이루어지는 기판(세라믹 기판, 석영 기판, 사파이어 기판 등), 결정화 유리 기판, 플라스틱 기판, 또는, 반도체 기판(실리콘 기판 등)을 이용한다.
- [0103] 도 6(D)에 나타낸 트랜지스터에서, 절연층(747)은 기판(740)으로부터의 불순물 원소의 확산을 방지하는 하지층으로서의 기능을 가진다. 절연층(747)에는, 일례로서 질화실리콘층, 산화실리콘층, 질화산화실리콘층, 산화질화실리콘층, 산화알루미늄층, 및 산화질화알루미늄층을, 단층으로 또는 적층시켜 이용한다. 또는, 절연층(747)에는 상술한 층과 차광성을 가지는 재료의 층을 적층시켜 이용한다. 또는, 절연층(747)에는, 차광성을 가지는 재료의 층을 이용한다. 또한, 절연층(747)으로서 차광성을 가지는 재료의 층을 이용하면, 산화물 반도체층(743)으로의 광의 입사를 억제할 수 있다.
- [0104] 또한, 도 6(D)에 나타낸 트랜지스터와 마찬가지로, 도 6(A)~도 6(C)에 나타낸 트랜지스터에서, 기판(710)과 도전층(711) 사이, 기판(720)과 도전층(721) 사이, 기판(730)과 도전층(731) 사이에, 각각 절연층(747)을 형성해도 좋다.
- [0105] 도전층(도전층(711), 도전층(721), 도전층(731), 도전층(741))은, 트랜지스터의 게이트로서의 기능을 가진다. 이들 도전층에는, 일례로서 몰리브덴, 티탄, 크롬, 탄탈, 텅스텐, 알루미늄, 구리, 네오디뮴, 및 스칸듐 등의 금속 재료의 층, 또는, 이 금속 재료를 주성분으로 하는 합금 재료의 층을 이용한다.
- [0106] 절연층(절연층(712), 절연층(722), 절연층(732), 절연층(742))은 트랜지스터의 게이트 절연층으로서의 기능을 가진다.
- [0107] 절연층(절연층(712), 절연층(722), 절연층(732), 절연층(742))에는, 일례로서 산화실리콘층, 질화실리콘층, 산화질화실리콘층, 질화산화실리콘층, 산화알루미늄층, 질화알루미늄층, 산화질화알루미늄층, 산화알루미늄층, 또는, 산화알루미늄 갈륨층을 이용한다.
- [0108] 산화물 반도체층(산화물 반도체층(713), 산화물 반도체층(723), 산화물 반도체층(733), 산화물 반도체층(743))과 접하는 게이트 절연층으로서의 기능을 가지는 절연층(절연층(712), 절연층(722), 절연층(732), 절연층(742))에는, 산소를 포함하는 절연층을 이용하는 것이 바람직하고, 이 산소를 포함하는 절연층이, 화학양론적 조성비보다 산소가 많은 영역(산소 과잉 영역이라고도 표기함)을 포함하는 것이 보다 바람직하다.
- [0109] 상기 게이트 절연층으로서의 기능을 가지는 절연층이 산소 과잉 영역을 가짐으로써, 산화물 반도체층으로부터 게이트 절연층으로서의 기능을 가지는 절연층으로의 산소의 이동을 막을 수 있다. 또한, 게이트 절연층으로서의 기능을 가지는 절연층으로부터 산화물 반도체층으로의 산소의 공급을 행할 수도 있다. 따라서, 게이트 절연층으로서의 기능을 가지는 절연층과 접하는 산화물 반도체층을, 충분한 양의 산소를 함유하는 층으로 할 수 있다.
- [0110] 또한, 게이트 절연층으로서의 기능을 가지는 절연층(절연층(712), 절연층(722), 절연층(732), 절연층(742))은, 수소나 물 등의 불순물을 혼입시키지 않는 방법을 이용하여 성막하는 것이 바람직하다. 게이트 절연층으로서의 기능을 가지는 절연층에 수소나 물 등의 불순물이 포함되면, 산화물 반도체층(산화물 반도체층(713), 산화물 반

도체층(723), 산화물 반도체층(733), 산화물 반도체층(743))으로의 수소나 물 등의 불순물의 침입이나, 수소나 물 등의 불순물에 의한 산화물 반도체층 중의 산소의 인발(引拔) 등에 의해, 산화물 반도체층이 저저항화(n형화)하게 되어, 기생 채널이 형성될 우려가 있기 때문이다. 예를 들면, 게이트 절연층으로서의 기능을 가지는 절연층은 스퍼터링법에 의해 성막하고, 스퍼터링 가스로서는 수소나 물 등의 불순물이 제거된 고순도 가스를 이용하는 것이 바람직하다.

[0111] 또한, 게이트 절연층으로서의 기능을 가지는 절연층에는, 산소를 공급하는 처리를 행하는 것이 바람직하다. 산소를 공급하는 처리로서는, 산소 분위기에서의 열처리나, 산소 도핑 처리 등이 있다. 또는, 전계에서 가속한 산소 이온을 조사하고, 산소를 첨가해도 좋다. 또한, 본 명세서 등에서, 산소 도핑 처리란, 산소를 벌크로 첨가하는 것을 말하고, 이 벌크라는 용어는, 산소를 막표면뿐만 아니라 막 내부에 첨가하는 것을 명확하게 하는 취지로 사용한다. 또한, 산소 도핑에는 플라즈마화한 산소를 벌크로 첨가하는 산소 플라즈마 도핑이 포함된다.

[0112] 게이트 절연층으로서의 기능을 가지는 절연층에 대하여, 산소 도핑 처리 등의 산소를 공급하는 처리를 행하는 것에 의해, 게이트 절연층으로서의 기능을 가지는 절연층에는, 화학양론적 조성비보다 산소가 많은 영역이 형성된다. 이러한 영역을 구비함으로써, 산화물 반도체층에 산소를 공급하고, 산화물 반도체층 중 또는 절연층과의 계면의 산소 부족 결함을 저감할 수 있다.

[0113] 예를 들면, 게이트 절연층으로서의 기능을 가지는 절연층으로서 산화알루미늄갈륨층을 이용한 경우, 산소 도핑 처리 등의 산소를 공급하는 처리를 행함으로써,  $Ga_xAl_{2-x}O_{3+a}$  ( $0 < x < 2$ ,  $0 < a < 1$ )로 할 수 있다.

[0114] 또는, 스퍼터링법을 이용하여 게이트 절연층으로서의 기능을 가지는 절연층을 성막할 때에, 산소 가스, 또는, 불활성 기체(예를 들면, 아르곤 등의 희가스, 또는, 질소)와 산소의 혼합 가스를 도입함으로써, 게이트 절연층으로서의 기능을 가지는 절연층에 산소 과잉 영역을 형성해도 좋다. 또한, 스퍼터링법에 의한 성막 후, 열처리를 행하여도 좋다.

[0115] 산화물 반도체층(산화물 반도체층(713), 산화물 반도체층(723), 산화물 반도체층(733), 산화물 반도체층(743))은 트랜지스터의 채널 형성층으로서의 기능을 가진다. 이들 산화물 반도체층에 이용할 수 있는 산화물 반도체로서는, 4원계 금속 산화물(In-Sn-Ga-Zn-0계 금속 산화물 등), 3원계 금속 산화물(In-Ga-Zn-0계 금속 산화물, In-Sn-Zn-0계 금속 산화물, In-Al-Zn-0계 금속 산화물, Sn-Ga-Zn-0계 금속 산화물, Al-Ga-Zn-0계 금속 산화물, Sn-Al-Zn-0계 금속 산화물, In-Hf-Zn-0계 금속 산화물, In-La-Zn-0계 금속 산화물, In-Ce-Zn-0계 금속 산화물, In-Pr-Zn-0계 금속 산화물, In-Nd-Zn-0계 금속 산화물, In-Pm-Zn-0계 금속 산화물, In-Sm-Zn-0계 금속 산화물, In-Eu-Zn-0계 금속 산화물, In-Gd-Zn-0계 금속 산화물, In-Tb-Zn-0계 금속 산화물, In-Dy-Zn-0계 금속 산화물, In-Ho-Zn-0계 금속 산화물, In-Er-Zn-0계 금속 산화물, In-Tm-Zn-0계 금속 산화물, In-Yb-Zn-0계 금속 산화물, In-Lu-Zn-0계 금속 산화물 등), 및 2원계 금속 산화물 등(In-Zn-0계 금속 산화물, Sn-Zn-0계 금속 산화물, Al-Zn-0계 금속 산화물, Zn-Mg-0계 금속 산화물, Sn-Mg-0계 금속 산화물, In-Mg-0계 금속 산화물, In-Ga-0계 금속 산화물, In-Sn-0계 금속 산화물 등)을 들 수 있다. 또한, 산화물 반도체층에 이용할 수 있는 산화물 반도체로서, In-0계 금속 산화물, Sn-0계 금속 산화물, Zn-0계 금속 산화물 등을 이용할 수도 있다. 또한, 산화물 반도체층에 이용할 수 있는 산화물 반도체로서, 상기 금속 산화물에  $SiO_2$ 를 포함시킨 산화물 반도체를 이용할 수도 있다.

[0116] 또한, 산화물 반도체층에 이용할 수 있는 산화물 반도체로서,  $InMO_3(ZnO)_m$  ( $m > 0$ )으로 표기되는 재료를 이용할 수 있다. 여기서, m은, Ga, Al, Mn, 및 Co로부터 선택된 하나 또는 복수의 금속 원소를 나타낸다. 예를 들면, M 으로서는, Ga, Ga 및 Al, Ga 및 Mn, Ga 및 Co 등을 들 수 있다.

[0117] 도전층(도전층(715) 및 도전층(716), 도전층(725) 및 도전층(726), 도전층(735) 및 도전층(736), 및, 도전층(745) 및 도전층(746))은 트랜지스터의 소스 또는 드레인으로서의 기능을 가진다. 이들 도전층에는, 일례로서, 알루미늄, 크롬, 구리, 탄탈, 티탄, 몰리브덴, 흑은, 텅스텐 등의 금속 재료, 또는, 이들 금속 재료를 주성분으로 하는 합금 재료의 층을 이용한다.

[0118] 예를 들면, 트랜지스터의 소스 또는 드레인으로서의 기능을 가지는 도전층으로서, 알루미늄 및 구리 등의 금속 재료의 층과, 티탄, 몰리브덴, 및 텅스텐 등의 고용점 금속 재료층을 적층시켜 이용한다. 또는, 복수의 고용점 금속 재료의 층의 사이에 알루미늄 및 구리 등의 금속 재료의 층을 형성하여 이용한다. 또한, 상기의 도전층으로서, 힐록이나 위스커의 발생을 방지하는 원소(실리콘, 네오디뮴, 스칸듐 등)가 첨가된 알루미늄층을 이용하면, 트랜지스터의 내열성을 향상시킬 수 있다.

- [0119] 또한, 상기 도전층의 재료로서, 산화인듐( $\text{In}_2\text{O}_3$ ), 산화주석( $\text{SnO}_2$ ), 산화아연( $\text{ZnO}$ ), 산화인듐 산화주석 합금( $\text{In}_2\text{O}_3\text{-SnO}_2$ , ITO라고 약기함), 혹은, 산화인듐 산화아연 합금( $\text{In}_2\text{O}_3\text{-ZnO}$ ), 또는, 이들 금속 산화물에 산화실리콘을 포함시킨 금속 산화물을 이용한다.
- [0120] 절연층(727)은, 트랜지스터의 채널 형성층을 보호하는 층(채널 보호층이라고도 함)으로서의 기능을 가진다.
- [0121] 산화물 절연층(717) 및 산화물 절연층(737)에는, 일례로서 산화실리콘층 등의 산화물 절연층을 이용한다.
- [0122] 보호 절연층(719), 보호 절연층(729), 및 보호 절연층(739)에는, 일례로서 질화실리콘층, 질화알루미늄층, 질화산화실리콘층, 및 질화산화알루미늄층 등의 무기 절연층을 이용한다.
- [0123] 또한, 산화물 반도체층(743)과 도전층(745) 사이, 및 산화물 반도체층(743)과 도전층(746) 사이에, 소스 영역 및 드레인 영역으로서 기능하는 산화물 도전층을 버퍼층으로서 형성해도 좋다. 도 6(D)의 트랜지스터에 산화물 도전층을 형성한 트랜지스터를 도 7(A)에 나타낸다.
- [0124] 도 7(A)의 트랜지스터는, 산화물 반도체층(743)과 소스 및 드레인으로서 기능하는 도전층(745) 및 도전층(746) 사이에, 소스 영역 및 드레인 영역으로서 기능하는 산화물 도전층(792) 및 산화물 도전층(794)이 형성되어 있다. 도 7(A)의 트랜지스터는 제작 공정에 의해 산화물 도전층(792) 및 산화물 도전층(794)의 형상이 다른 예이다.
- [0125] 도 7(A)의 트랜지스터에서는, 산화물 반도체막과 산화물 도전막의 적층을 형성하고, 산화물 반도체막과 산화물 도전막과의 적층을 같은 포토리소그래피 공정에 의해 형상을 가공하여 섬 형상의 산화물 반도체층(743)과 섬 형상의 산화물 도전막을 형성한다. 산화물 반도체층(743) 및 산화물 도전막 위에 소스 및 드레인으로서 기능하는 도전층(745) 및 도전층(746)을 형성한 후, 도전층(745) 및 도전층(746)을 마스크로 하여, 섬 형상의 산화물 도전막을 에칭하고, 소스 영역 및 드레인 영역으로서 기능하는 산화물 도전층(792) 및 산화물 도전층(794)을 형성한다.
- [0126] 도 7(B)의 트랜지스터에서는, 산화물 반도체층(743) 위에 산화물 도전막을 형성하고, 그 위에 금속 도전막을 형성하고, 산화물 도전막 및 금속 도전막을 같은 포토리소그래피 공정에 의해 가공하고, 소스 영역 및 드레인 영역으로서 기능하는 산화물 도전층(792) 및 산화물 도전층(794), 소스 및 드레인으로서 기능하는 도전층(745) 및 도전층(746)을 형성한다.
- [0127] 또한, 산화물 도전층의 형상을 가공하기 위한 에칭 처리 시, 산화물 반도체층이 과잉으로 에칭되지 않도록, 에칭 조건(에칭제의 종류, 농도, 에칭 시간 등)을 적절히 조정한다.
- [0128] 산화물 도전층(792) 및 산화물 도전층(794)의 성막 방법은, 스퍼터링법이나 진공 증착법(전자빔 증착법 등)이나, 아크 방전 이온 플레이팅법이나, 스프레이법을 이용한다. 산화물 도전층의 재료로서는, 산화아연, 산화아연알루미늄, 산화아연알루미늄, 산화아연갈륨, 산화규소를 포함하는 인듐 주석 산화물(ITSO) 등을 적용할 수 있다. 또한, 상기 재료에 산화규소를 포함시켜도 좋다.
- [0129] 소스 영역 및 드레인 영역으로서, 산화물 도전층을 산화물 반도체층(743)과 소스 및 드레인으로서 기능하는 도전층(745) 및 도전층(746) 사이에 형성함으로써, 소스 영역 및 드레인 영역의 저저항화를 도모할 수 있어, 트랜지스터가 고속 동작을 할 수 있다.
- [0130] 또한, 산화물 반도체층(743), 드레인 영역으로서 기능하는 산화물 도전층(산화물 도전층(792) 또는 산화물 도전층(794)), 드레인으로서 기능하는 도전층(도전층(745) 또는 도전층(746))의 구성으로 함으로써, 트랜지스터의 내압을 향상시킬 수 있다.
- [0131] 본 실시형태는, 다른 실시형태에 기재한 구성과 적절히 조합하여 실시하는 것이 가능하다.
- [0132] (실시형태 4)
- [0133] 본 실시형태에서는, 상기 실시형태에 설명한 트랜지스터의 반도체층에 이용할 수 있는 산화물 반도체의 일례에 대하여, 도 8(A) 내지 도 8(C)를 이용하여 설명한다.
- [0134] 본 실시형태의 산화물 반도체층은 제 1 결정성 산화물 반도체층 위에 제 1 결정성 산화물 반도체층보다 두꺼운 제 2 결정성 산화물 반도체층을 가지는 적층 구조이다.

- [0135] 절연층(1600) 위에 절연층(1602)을 형성한다. 본 실시형태에서는 절연층(1602)으로서, PECVD법 또는 스퍼터링법을 이용하고, 50 nm 이상 600 nm 이하의 막두께의 산화물 절연층을 형성한다. 예를 들면, 산화실리콘막, 산화갈륨막, 산화알루미늄막, 산화질화실리콘막, 산화질화알루미늄막, 또는 질화산화실리콘막으로부터 선택된 1층 또는 이들의 적층을 이용할 수 있다.
- [0136] 다음에, 절연층(1602) 위에 막두께 1 nm 이상 10 nm 이하의 제 1 산화물 반도체막을 형성한다. 제 1 산화물 반도체막의 형성은 스퍼터링법을 이용하고, 그 스퍼터링법에 의한 성막시의 기판 온도는 200℃ 이상 400℃ 이하로 한다.
- [0137] 본 실시형태에서는, 산화물 반도체용 타겟(In-Ga-Zn-O계 산화물 반도체용 타겟( $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 2$ [mol 수비]))을 이용하여, 기판과 타겟 사이의 거리를 160 mm, 기판 온도 250℃, 압력 0.4 Pa, 직류(DC) 전원 0.5 kW, 산소만, 아르곤만, 또는 아르곤 및 산소 분위기하에서 막두께 5 nm의 제 1 산화물 반도체막을 성막한다.
- [0138] 다음에, 기판을 배치하는 체임버 분위기를 질소, 또는 건조 공기로 하여, 제 1 가열 처리를 행한다. 제 1 가열 처리의 온도는, 400℃ 이상 750℃ 이하로 한다. 제 1 가열 처리에 의해 제 1 결정성 산화물 반도체층(1604)을 형성한다(도 8(A) 참조).
- [0139] 성막시의 기판 온도나 제 1 가열 처리의 온도에도 의하지만, 성막이나 제 1 가열 처리에 의해, 막표면으로부터 결정화가 일어나, 막의 표면에서 내부를 향하여 결정 성장하고, C축 배향한 결정이 얻어진다. 제 1 가열 처리에 의해, 아연과 산소가 막표면에 많이 모이고, 상평면이 육각형을 이루는 아연과 산소로 이루어진 그래핀 타입의 이차원 결정이 최표면에 1층 또는 복수층 형성되고, 이것이 막두께 방향으로 성장하고 중첩되어 적층이 된다. 가열 처리의 온도를 높이면 표면으로부터 내부, 그리고 내부로부터 바닥부와 결정 성장이 진행된다.
- [0140] 제 1 가열 처리에 의해, 산화물 절연층인 절연층(1602) 중의 산소를 제 1 결정성 산화물 반도체층(1604)과의 계면 또는 그 근방(계면으로부터 플러스 마이너스 5 nm)에 확산시켜, 제 1 결정성 산화물 반도체층(1604)의 산소 결손을 저감한다. 따라서, 하지 절연층으로서 이용되는 절연층(1602)은 막중(벌크중), 제 1 결정성 산화물 반도체층(1604)과 절연층(1602)과의 계면의 어느 하나에는 적어도 화학양론비를 넘는 양의 산소가 존재하는 것이 바람직하다.
- [0141] 다음에, 제 1 결정성 산화물 반도체층(1604) 위에 10 nm보다 두꺼운 제 2 산화물 반도체막을 형성한다. 제 2 산화물 반도체막의 형성은 스퍼터링법을 이용하고, 그 성막시의 기판 온도는 200℃ 이상 400℃ 이하로 한다. 성막시의 기판 온도를 200℃ 이상 400℃ 이하로 함으로써, 제 1 결정성 산화물 반도체층(1604)의 표면 위에 접하여 성막하는 산화물 반도체층에 프리커서의 정렬이 일어나, 소위, 질서성을 갖게 할 수 있다.
- [0142] 본 실시형태에서는, 산화물 반도체용 타겟(In-Ga-Zn-O계 산화물 반도체용 타겟( $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 2$ [mol 수비]))을 이용하여, 기판과 타겟 사이의 거리를 170 mm, 기판 온도 400℃, 압력 0.4 Pa, 직류(DC) 전원 0.5 kW, 산소만, 아르곤만, 또는 아르곤 및 산소 분위기하에서 막두께 25 nm의 제 2 산화물 반도체막을 성막한다.
- [0143] 다음에, 기판을 배치하는 체임버 분위기를 질소, 또는 건조 공기로 하여, 제 2 가열 처리를 행한다. 제 2 가열 처리의 온도는 400℃ 이상 750℃ 이하로 한다. 제 2 가열 처리에 의해 제 2 결정성 산화물 반도체층(1606)을 형성한다(도 8(B) 참조). 제 2 가열 처리를 질소 분위기하, 산소 분위기하, 또는 질소와 산소의 혼합 분위기하에서 행함으로써, 제 2 결정성 산화물 반도체층의 고밀도화 및 결함수의 감소를 도모한다. 제 2 가열 처리에 의해, 제 1 결정성 산화물 반도체층(1604)을 핵으로 하여 막두께 방향, 즉 바닥부로부터 내부로 결정 성장이 진행되어 제 2 결정성 산화물 반도체층(1606)이 형성된다.
- [0144] 또한, 절연층(1602)의 형성으로부터 제 2 가열 처리까지의 공정을 대기에 노출되는 일 없이 연속적으로 행하는 것이 바람직하다. 절연층(1602)의 형성으로부터 제 2 가열 처리까지의 공정은, 수소 및 수분을 거의 포함하지 않는 분위기(불활성 분위기, 감압 분위기, 건조 공기 분위기 등) 하로 제어하는 것이 바람직하고, 예를 들면, 수분에 대해서는 이슬점 -40℃ 이하, 바람직하게는 이슬점 -50℃ 이하의 건조 질소 분위기로 한다.
- [0145] 다음에, 제 1 결정성 산화물 반도체층(1604) 및 제 2 결정성 산화물 반도체층(1606)으로 이루어지는 산화물 반도체 적층을 가공하여 섬 형상의 산화물 반도체 적층으로 이루어지는 산화물 반도체층(1608)을 형성한다(도 8(C) 참조). 도면에서는, 제 1 결정성 산화물 반도체층(1604)과 제 2 결정성 산화물 반도체층(1606)의 계면을 점선으로 나타내고, 산화물 반도체 적층이라고 설명하였지만, 명확한 계면이 존재하고 있는 것이 아니라, 어디까지나 알기 쉽게 설명하기 위해 도시한 것이다.

- [0146] 산화물 반도체 적층의 가공은, 소망의 형상의 마스크를 산화물 반도체 적층 위에 형성한 후, 이 산화물 반도체 적층을 에칭하는 것에 의해 행할 수 있다. 상술한 마스크는, 포토리소그래피 등의 방법을 이용하여 형성할 수 있다. 또는, 잉크젯법 등의 방법을 이용하여 마스크를 형성해도 좋다.
- [0147] 또한, 산화물 반도체 적층의 에칭은 드라이 에칭이어도 웨트 에칭이어도 좋다. 물론, 이것들을 조합하여 이용해도 좋다.
- [0148] 또한, 상기 제작 방법에 의해, 얻어지는 제 1 결정성 산화물 반도체층 및 제 2 결정성 산화물 반도체층은 C축 배향을 가지고 있는 것을 특징의 하나로 하고 있다. 단, 제 1 결정성 산화물 반도체층 및 제 2 결정성 산화물 반도체층은 단결정 구조가 아니고, 비정질 구조도 아닌 구조이며, C축 배향을 가진 결정(C Axis Aligned Crystal : CAAC라고도 부름)을 포함하는 산화물을 가진다. 또한, 제 1 결정성 산화물 반도체층 및 제 2 결정성 산화물 반도체층은 일부에 결정립계를 가지고 있다.
- [0149] 어쨌든, CAAC를 얻으려면 산화물 반도체막의 퇴적 초기 단계에서 육방정의 결정이 형성되도록 하는 것과, 이 결정을 종으로서 결정이 성장되도록 하는 것이 중요하다. 그것을 위해서는, 기판 가열 온도를 100℃~500℃, 적합하게는 200℃~400℃, 더욱 적합하게는 250℃~300℃로 하면 바람직하다. 또한, 이것에 더하여, 성막시의 기판 가열 온도보다 높은 온도로, 퇴적된 산화물 반도체막을 열처리함으로써 막중에 포함되는 마이크로 결함이나, 적층 계면의 결함을 수복할 수 있다.
- [0150] 또한, 제 1 결정성 산화물 반도체층 및 제 2 결정성 산화물 반도체층은, 적어도 Zn을 가지는 산화물 재료이며, 4원계 금속 산화물인 In-Al-Ga-Zn-O계의 재료나, In-Sn-Ga-Zn-O계의 재료나, 3원계 금속 산화물인 In-Ga-Zn-O계의 재료, In-Al-Zn-O계의 재료, In-Sn-Zn-O계의 재료, Sn-Ga-Zn-O계의 재료, Al-Ga-Zn-O계의 재료, Sn-Al-Zn-O계의 재료나, 2원계 금속 산화물인 In-Zn-O계의 재료, Sn-Zn-O계의 재료, Al-Zn-O계의 재료, Zn-Mg-O계의 재료나, Zn-O계의 재료 등이 있다. 또한, In-Si-Ga-Zn-O계의 재료나, In-Ga-B-Zn-O계의 재료나, In-B-Zn-O계의 재료를 이용해도 좋다. 또한, 상기의 재료에 SiO<sub>2</sub>를 포함시켜도 좋다. 여기서, 예를 들면, In-Ga-Zn-O계의 재료란, 인듐(In), 갈륨(Ga), 아연(Zn)을 포함하는 산화물이라는 의미이며, 그 조성비는 특별히 묻지 않는다. 또한, In과 Ga와 Zn 이외의 원소를 포함하고 있어도 좋다.
- [0151] 또한, 산화물 반도체는 불순물에 대해서 둔감하고, 막중에는 상당한 금속 불순물이 포함되어 있어도 문제가 없고, 나트륨과 같은 알칼리 금속이 다량으로 포함되는 염가의 소다 석회 유리도 사용할 수 있다고 지적하고 있다(카미야, 노무라, 호소노, 「아몰퍼스 산화물 반도체의 물성과 디바이스 개발의 현상」, 개체 물리, 2009년 9월호, Vol. 44, p. 621-633). 그러나, 이러한 지적은 적절하지 않다. 알칼리 금속은 산화물 반도체를 구성하는 원소가 아니기 때문에, 불순물이다. 알칼리토류 금속도 산화물 반도체를 구성하는 원소가 아닌 경우에, 불순물이 된다. 특히, 알칼리 금속 중 Na는, 산화물 반도체막에 접하는 절연막이 산화물인 경우, 이 절연막중으로 확산하여 Na<sup>+</sup>가 된다. 또한, Na는 산화물 반도체막내에서, 산화물 반도체를 구성하는 금속과 산소의 결합을 분단하거나, 혹은, 그 결합 중에 끼어든다. 그 결과, 예를 들면, 스텔시홀드 전압이 마이너스 방향으로 시프트하는 것에 의한 노멀리 온(normally-on)화, 이동도의 저하 등의 트랜지스터의 특성의 열화가 일어나고, 또한, 특성의 편차도 생긴다. 이 불순물에 의해 초래되는 트랜지스터의 특성의 열화와 특성의 편차는, 산화물 반도체막 중의 수소의 농도가 충분히 낮은 경우에 현저하게 나타난다. 따라서, 산화물 반도체막 중의 수소의 농도가 5×10<sup>19</sup>/cm<sup>3</sup> 이하, 특히 5×10<sup>18</sup>/cm<sup>3</sup> 이하인 경우에는, 상기 불순물의 농도를 저감하는 것이 바람직하다. 구체적으로, 2차 이온 질량분석법에 의한 Na 농도의 측정값은 5×10<sup>16</sup>/cm<sup>3</sup> 이하, 바람직하게는 1×10<sup>16</sup>/cm<sup>3</sup> 이하, 더욱 바람직하게는 1×10<sup>15</sup>/cm<sup>3</sup> 이하로 한다. 마찬가지로, Li 농도의 측정값은 5×10<sup>15</sup>/cm<sup>3</sup> 이하, 바람직하게는 1×10<sup>15</sup>/cm<sup>3</sup> 이하로 한다. 마찬가지로, K 농도의 측정값은 5×10<sup>15</sup>/cm<sup>3</sup> 이하, 바람직하게는 1×10<sup>15</sup>/cm<sup>3</sup> 이하로 한다.
- [0152] 또한, 제 1 결정성 산화물 반도체층 위에 제 2 결정성 산화물 반도체층을 형성하는 2층 구조에 한정되지 않고, 제 2 결정성 산화물 반도체층의 형성 후에 제 3 결정성 산화물 반도체층을 형성하기 위한 성막 처리와 가열 처리의 프로세스를 반복하여 행하여, 3층 이상의 적층 구조로 해도 좋다.
- [0153] 상기 제작 방법으로 형성된 산화물 반도체 적층으로 이루어지는 산화물 반도체층(1608)을, 본 명세서에 개시하는 EL 표시 장치에 적용할 수 있는 트랜지스터(예를 들면, 실시형태 2 및 실시형태 3에 설명한 트랜지스터)에, 적절히 이용할 수 있다.

- [0154] 또한, 본 실시형태의 제 1 결정성 산화물 반도체층과 제 2 결정성 산화물 반도체층의 적층을 산화물 반도체층으로서 이용한, 실시형태 3의 도 6(D)의 트랜지스터에서는, 산화물 반도체층의 한쪽의 면으로부터 다른 한쪽의 면에 전계가 인가되는 일은 없다. 또한, 전류가 산화물 반도체 적층의 두께 방향(한쪽 면으로부터 다른 한쪽 면으로 흐르는 방향, 구체적으로 도 6(D)에서는 상하 방향)으로 흐르는 구조는 아니다. 전류는, 주로, 산화물 반도체 적층의 계면을 흐르는 트랜지스터 구조이기 때문에, 트랜지스터에 광조사를 하거나 또는 BT 스트레스가 주어져도, 트랜지스터 특성의 열화는 억제되거나, 또는 저감된다.
- [0155] 산화물 반도체층(1608)과 같은 제 1 결정성 산화물 반도체층과 제 2 결정성 산화물 반도체층의 적층을 트랜지스터에 이용함으로써, 안정된 전기적 특성을 가지고, 또한, 신뢰성이 높은 트랜지스터를 실현할 수 있다.
- [0156] 다결정 실리콘을 이용한 트랜지스터는, 레이저광을 조사하여 결정화하는 공정이 필요하기 때문에 트랜지스터 특성에 불균형이 생기고, 그것이 EL 표시 장치의 표시에 악영향을 주는 것이 문제가 되어왔다. 그러나, 본 실시형태에 나타난 산화물 반도체를 이용한 트랜지스터는 레이저 결정화의 공정이 불필요하기 때문에, 트랜지스터 특성의 불균형을 발생시키는 문제의 하나를 배제할 수 있어, EL 표시 장치의 화질 향상을 도모할 수 있다.
- [0157] 본 실시형태는, 다른 실시형태에 기재한 구성과 적절히 조합하여 실시하는 것이 가능하다.
- [0158] (실시형태 5)
- [0159] 본 명세서에 개시하는 EL 표시 장치는, 다양한 전자기기(유기기도 포함함)에 적용할 수 있다. 전자기기로서는, 예를 들면, 텔레비전 장치(텔레비전, 또는 텔레비전 수신기라고도 함), 컴퓨터용 등의 모니터, 디지털 카메라, 디지털 비디오 카메라 등의 카메라, 디지털 포토 프레임, 휴대전화기(휴대전화, 휴대전화 장치라고도 함), 휴대형 게임기, 휴대 정보 단말, 음향 재생 장치, 파칭코기 등의 대형 게임기 등을 들 수 있다. 상기 실시형태에 설명한 모니터 회로를 가지는 EL 표시 장치를 구비한 전자기기의 예에 대하여 설명한다.
- [0160] 도 9(A)는, 전자 서적의 일례를 나타내고 있다. 도 9(A)에 나타난 전자 서적은, 케이스(1700) 및 케이스(1701)의 2개의 케이스로 구성되어 있다. 케이스(1700) 및 케이스(1701)는 경첩(1704)에 의해 일체로 되어 있어, 개폐 동작을 행할 수 있다. 이러한 구성에 의해, 서적과 같은 동작을 행하는 것이 가능하게 된다.
- [0161] 케이스(1700)에는 표시부(1702)가 짜넣어지고, 케이스(1701)에는 표시부(1703)가 짜넣어져 있다. 표시부(1702) 및 표시부(1703)는, 이어지는 화면을 표시하는 구성으로 해도 좋고, 다른 화면을 표시하는 구성으로 해도 좋다. 다른 화면을 표시하는 구성으로 함으로써, 예를 들면 우측의 표시부(도 9(A)에서는 표시부(1702))에 문장을 표시하고, 좌측의 표시부(도 9(A)에서는 표시부(1703))에 화상을 표시할 수 있다.
- [0162] 또한, 도 9(A)에서는, 케이스(1700)에 조작부 등을 구비한 예를 나타내고 있다. 예를 들면, 케이스(1700)는 전원 입력 단자(1705), 조작 키(1706), 스피커(1707) 등을 구비하고 있다. 조작 키(1706)에 의해 페이지를 보낼 수 있다. 또한, 케이스의 표시부와 동일면에 키보드나 포인팅 디바이스 등을 구비한 구성으로 해도 좋다. 또한, 케이스의 이면이나 측면에, 외부 접속용 단자(이어폰 단자, USB 단자, 및 USB 케이블 등의 각종 케이블과 접속 가능한 단자 등), 기록 매체 삽입부 등을 구비한 구성으로 해도 좋다. 또한 도 9(A)에 나타난 전자 서적은 전자 사전으로서의 기능을 갖게 한 구성으로 해도 좋다.
- [0163] 도 9(B)는, 본 명세서에 개시하는 EL 표시 장치를 이용한 디지털 포토 프레임의 일례를 나타내고 있다. 예를 들면, 도 9(B)에 나타난 디지털 포토 프레임은 케이스(1711)에 표시부(1712)가 짜넣어져 있다. 표시부(1712)는 각종 화상을 표시하는 것이 가능하고, 예를 들면, 디지털 카메라 등으로 촬영한 화상을 표시시킴으로써, 통상의 포토 프레임과 마찬가지로 기능시킬 수 있다.
- [0164] 또한, 도 9(B)에 나타난 디지털 포토 프레임은 조작부, 외부 접속용 단자(USB 단자, USB 케이블 등의 각종 케이블과 접속 가능한 단자 등), 기록 매체 삽입부 등을 구비한 구성으로 한다. 이들 구성은, 표시부와 동일면에 짜넣어져 있어도 좋지만, 측면이나 이면에 구비하면 디자인성이 향상되기 때문에 바람직하다. 예를 들면, 디지털 포토 프레임의 기록 매체 삽입부에, 디지털 카메라로 촬영한 화상을 기억한 메모리를 삽입하여 화상을 전송하고, 전송된 화상을 표시부(1712)에 표시시킬 수 있다.
- [0165] 도 9(C)는, EL 표시 장치를 이용한 텔레비전 장치의 일례를 나타내고 있다. 도 9(C)에 나타난 텔레비전 장치는, 케이스(1721)에 표시부(1722)가 짜넣어져 있다. 표시부(1722)에 의해, 영상을 표시하는 것이 가능하다. 또한, 여기에서는, 스탠드(1723)에 의해 케이스(1721)를 지지한 구성을 나타내고 있다. 표시부

(1722)는 상기 실시형태에 나타낸 EL 표시 장치를 적용할 수 있다.

- [0166] 도 9(C)에 나타낸 텔레비전 장치의 조작은, 케이스(1721)가 구비한 조작 스위치나, 별체의 리모콘 조작기에 의해 행할 수 있다. 리모콘 조작기가 구비한 조작 키에 의해, 채널이나 음량의 조작을 행할 수 있고, 표시부(1722)에 표시되는 영상을 조작할 수 있다. 또한, 리모콘 조작기에, 이 리모콘 조작기로부터 출력하는 정보를 표시하는 표시부를 형성하는 구성으로 해도 좋다.
- [0167] 도 9(D)는 본 명세서에 개시하는 EL 표시 장치를 이용한 휴대전화기의 일례를 나타낸다. 도 9(D)에 나타낸 휴대전화기는 케이스(1731)에 짜넣어진 표시부(1732) 외에, 조작 버튼(1733), 조작 버튼(1737), 외부 접속 포트(1734), 스피커(1735), 및 마이크(1736) 등을 구비하고 있다.
- [0168] 도 9(D)에 나타낸 휴대전화기는 표시부(1732)가 터치 패널로 되어 있어, 손가락 등의 터치에 의해 표시부(1732)의 표시 내용을 조작할 수 있다. 또한, 전화의 발신, 혹은 문자의 작성 등은 표시부(1732)를 손가락 등으로 터치함으로써 행할 수 있다.
- [0169] 본 실시형태는, 다른 실시형태에 기재한 구성과 적절히 조합하여 실시하는 것이 가능하다.

**부호의 설명**

- [0170] 100 : 화소
- 101 : 제 1 트랜지스터
- 102 : 제 2 트랜지스터
- 103 : 발광 소자
- 104 : 신호선
- 105 : 게이트선
- 106 : 전원선
- 107 : 전원선
- 110 : 모니터 회로
- 111 : 제 3 트랜지스터
- 112 : 모니터용 발광 소자
- 113 : 전류원 회로
- 114 : 모니터용 전원선
- 115 : 전압 폴로워 회로
- 116 : 저전원 전위선
- 500 : 화살표 방향
- 501 : 트랜지스터
- 502 : 격벽
- 503 : 기관
- 511 : 전극
- 513 : EL층
- 514 : 전극
- 515 : 패시베이션층
- 516 : 봉지 기관
- 700 : 기관
- 701 : 화소
- 702 : 화소부
- 703 : 게이트선 구동 회로
- 704 : 신호선 구동 회로
- 705 : 게이트선
- 706 : 신호선
- 707 : 전원 회로
- 708 : 전원선
- 710 : 기관
- 711 : 도전층
- 712 : 절연층
- 713 : 산화물 반도체층
- 715 : 도전층
- 716 : 도전층
- 717 : 산화물 절연층
- 719 : 보호 절연층
- 720 : 기관
- 721 : 도전층
- 722 : 절연층
- 723 : 산화물 반도체층
- 725 : 도전층

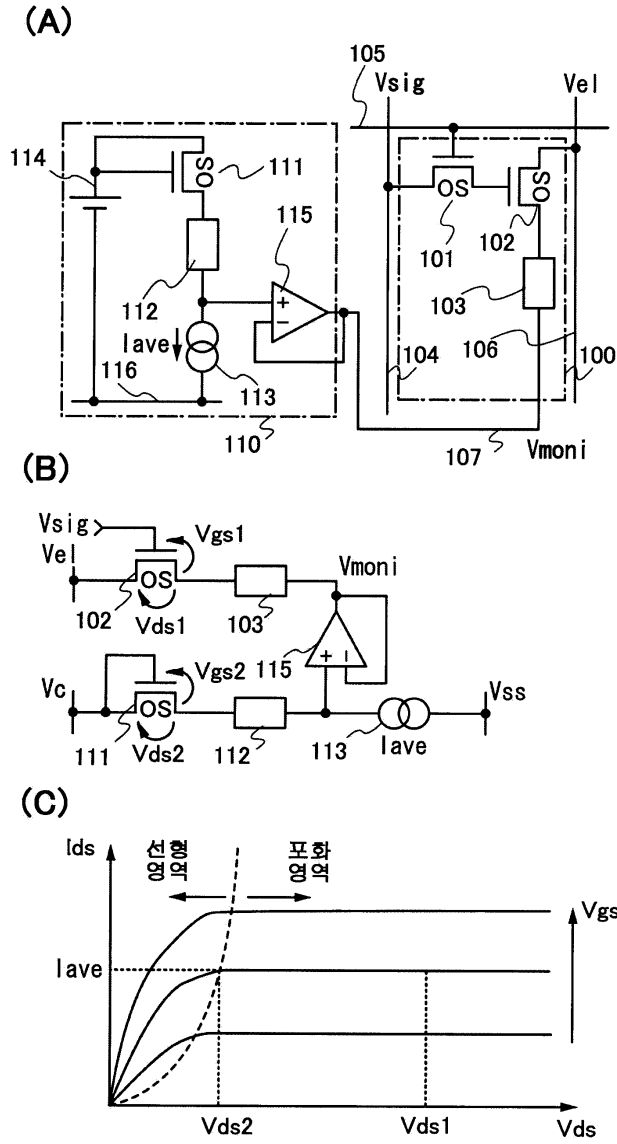
726 : 도전층	727 : 절연층
729 : 보호 절연층	730 : 기관
731 : 도전층	732 : 절연층
733 : 산화물 반도체층	735 : 도전층
736 : 도전층	737 : 산화물 절연층
739 : 보호 절연층	740 : 기관
741 : 도전층	742 : 절연층
743 : 산화물 반도체층	745 : 도전층
746 : 도전층	747 : 절연층
792 : 산화물 도전층	794 : 산화물 도전층
100B : 화소	100G : 화소
100R : 화소	103B : 발광 소자
103G : 발광 소자	103R : 발광 소자
106B : 전원선	106G : 전원선
106R : 전원선	107B : 전원선
107G : 전원선	107R : 전원선
110B : 모니터 회로	110G : 모니터 회로
110R : 모니터 회로	112B : 모니터용 발광 소자
112G : 모니터용 발광 소자	112R : 모니터용 발광 소자
113B : 전류원 회로	113G : 전류원 회로
113R : 전류원 회로	1600 : 절연층
1602 : 절연층	1604 : 결정성 산화물 반도체층
1606 : 결정성 산화물 반도체층	1608 : 산화물 반도체층
1700 : 케이스	1701 : 케이스
1702 : 표시부	1703 : 표시부
1704 : 경첩	1705 : 전원 입력 단자
1706 : 조작 키	1707 : 스피커
1711 : 케이스	1712 : 표시부
1721 : 케이스	1722 : 표시부
1723 : 스탠드	1731 : 케이스
1732 : 표시부	1733 : 조작 버튼
1734 : 외부 접속 포트	1735 : 스피커
1736 : 마이크	1737 : 조작 버튼
3000 : 화소	3001 : 제 1 트랜지스터
3002 : 제 2 트랜지스터	3003 : 발광 소자
3004 : 신호선	3005 : 게이트선

3006 : 전원선

3007 : 전원선

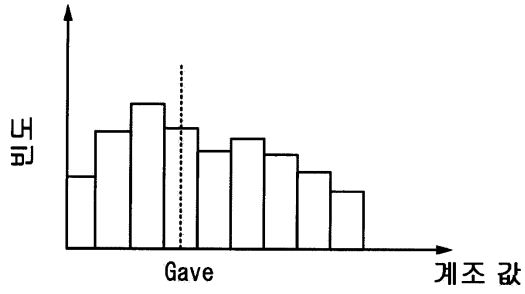
도면

도면1

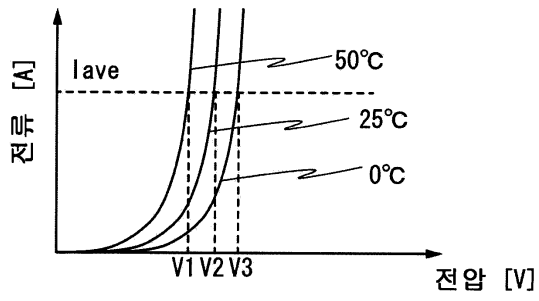


도면2

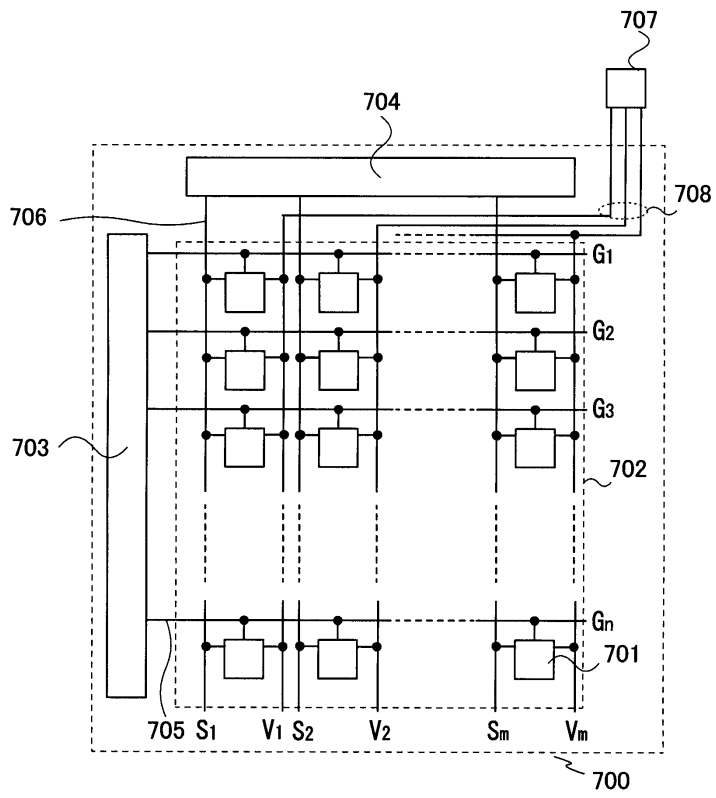
(A)



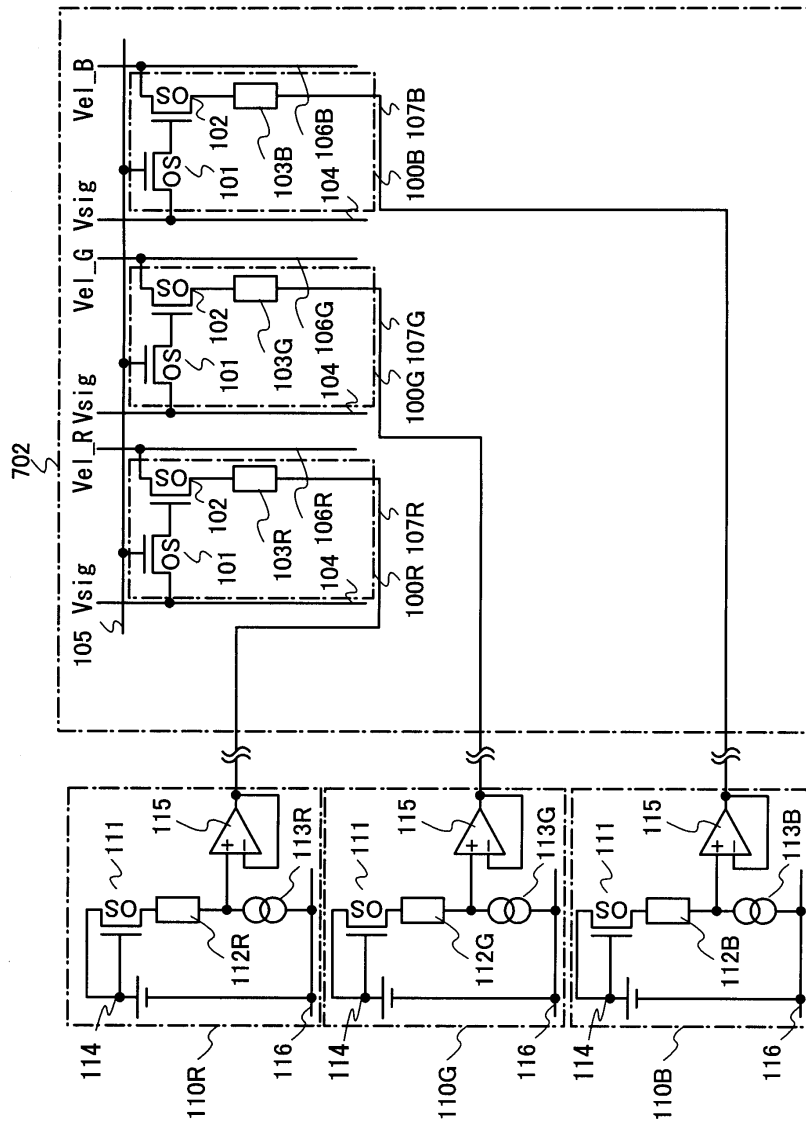
(B)



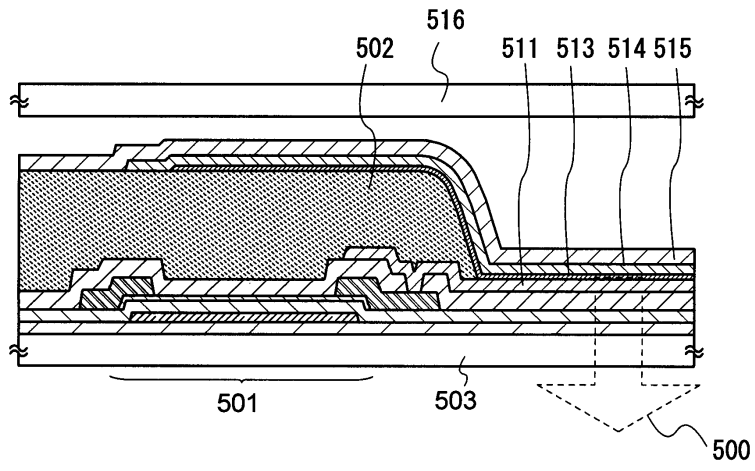
도면3



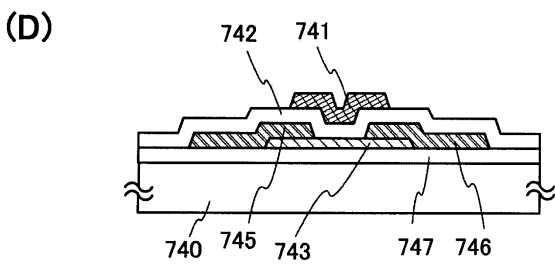
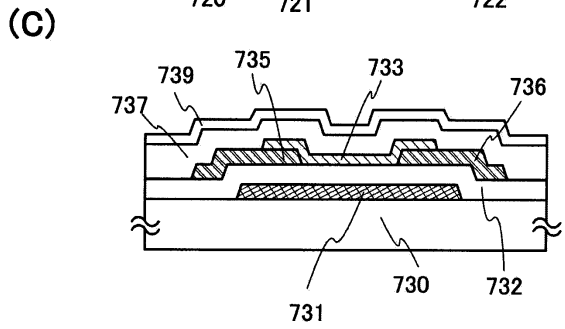
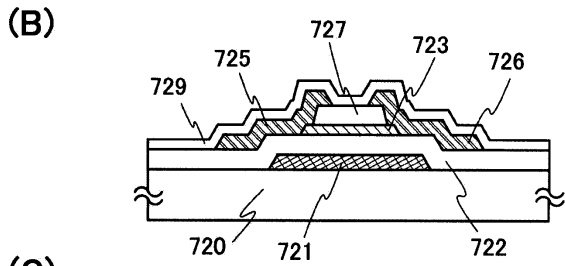
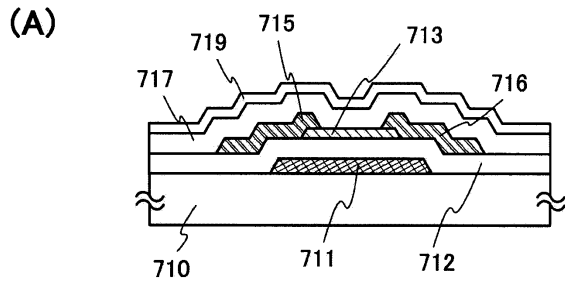
도면4



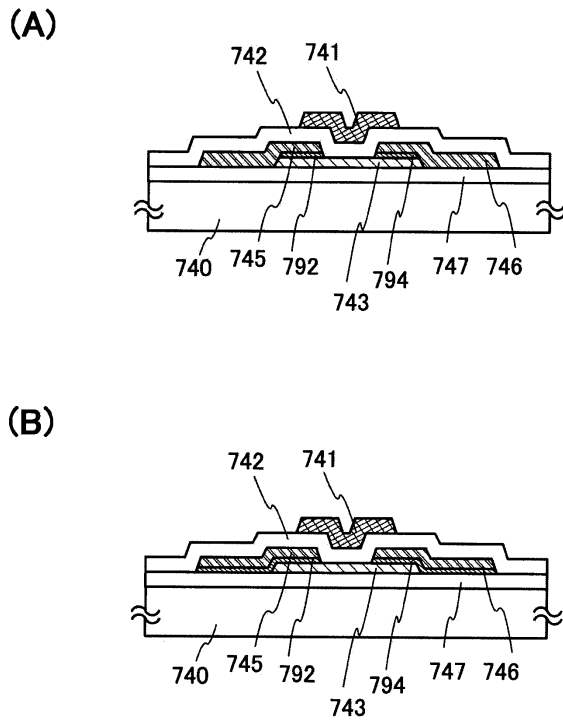
도면5



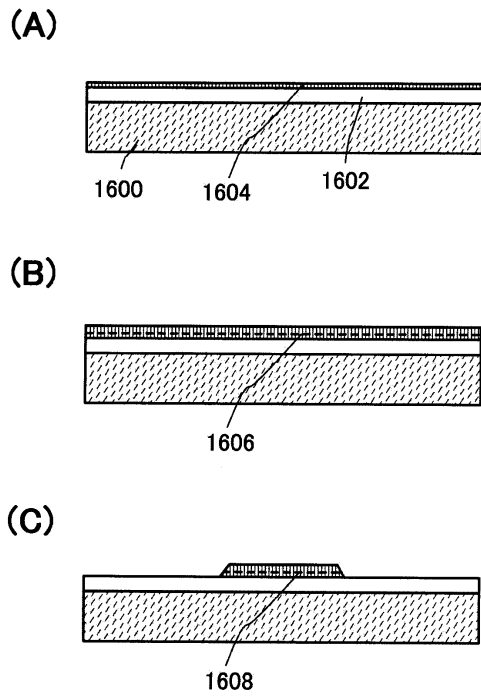
도면6



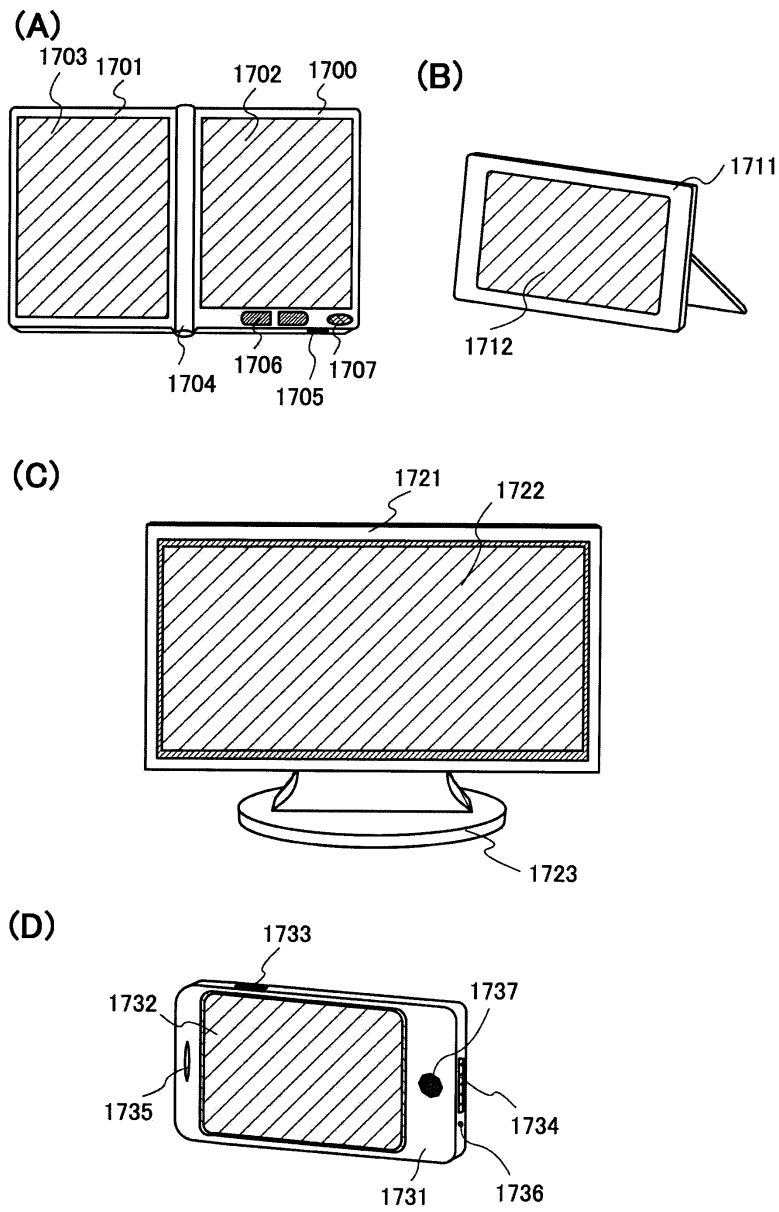
도면7



도면8

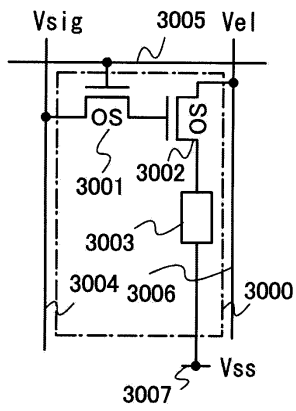


도면9

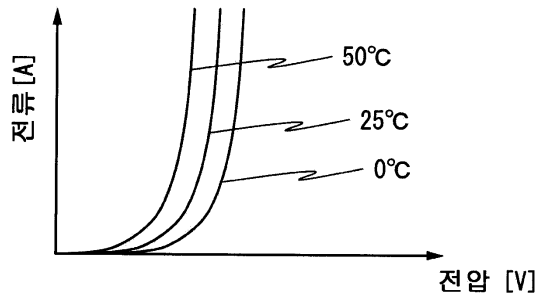


도면10

(A)



(B)



(C)

