



공개특허 10-2020-0022246



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0022246
(43) 공개일자 2020년03월03일

(51) 국제특허분류(Int. Cl.)
G09G 3/3266 (2016.01)
(52) CPC특허분류
G09G 3/3266 (2013.01)
G09G 2320/0223 (2013.01)
(21) 출원번호 10-2018-0098135
(22) 출원일자 2018년08월22일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
최영준
경기도 파주시 월롱면 엘지로 245
(74) 대리인
이승찬

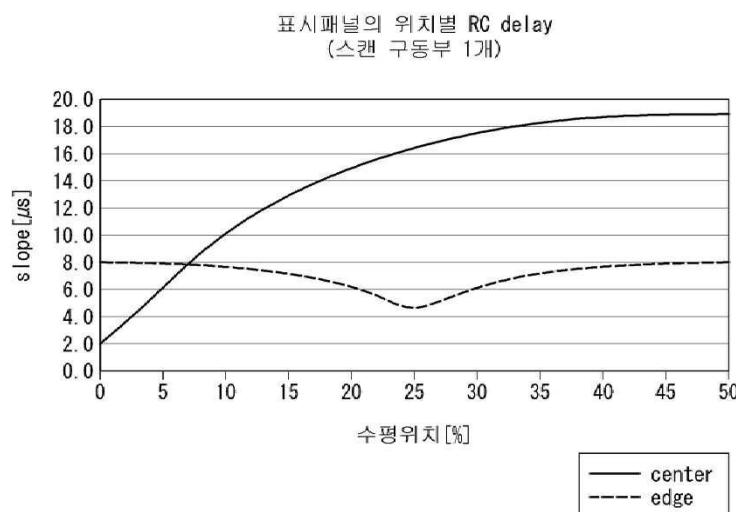
전체 청구항 수 : 총 3 항

(54) 발명의 명칭 표시장치

(57) 요 약

본 발명은 기판, 구동 소자, 유기발광 다이오드, 관통 훌, 연결 단자, 스캔 구동부를 포함하는 전계발광표시장치를 제공한다. 스캔 구동부는 개수가 N 개인 경우 상기 기판의 끝으로부터 $2n-1/2N$ ($1 \leq n \leq N$, n은 자연수)의 위치에 각각 배치된다.

대 표 도 - 도6



(52) CPC특허분류
G09G 2320/0233 (2013.01)

명세서

청구범위

청구항 1

기판;

상기 기판의 제1 표면에 배치된 구동 소자;

상기 기판의 제2 표면에 배치된 유기발광 다이오드;

상기 기판을 관통하는 관통 홀;

상기 관통 홀을 통해 상기 구동 소자와 상기 유기발광 다이오드를 연결하는 연결 단자; 그리고

상기 제 2 표면에 배치되면서 상기 연결 단자와 연결되는 스캔 구동부를 포함하는 전계발광표시장치.

청구항 2

기판;

상기 기판의 제1 표면에 배치된 구동 소자;

상기 구동 소자 상부에 배치된 유기발광 다이오드;

상기 기판을 관통하는 관통 홀;

상기 기판의 제2 표면에 배치되는 스캔 구동부; 그리고

상기 관통 홀을 통해 상기 구동 소자와 상기 스캔 구동부를 연결하는 연결 단자를 포함하는 전계발광표시장치.

청구항 3

제1 내지 2항에 있어서,

상기 구동부는 개수가 N 개인 경우 상기 기판의 끝으로부터 $2n-1/2N$ ($1 \leq n \leq N$, n은 자연수)의 위치에 각각 배치되는 전계발광표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 표시장치에 관한 것이다.

배경 기술

[0002] 정보화 기술이 발달함에 따라 사용자와 정보 간의 연결 매체인 표시장치의 시장이 커지고 있다. 이에 따라, 액정 표시소자(Liquid Crystal Display, LCD), 전계방출 표시소자(Field Emission Display : FED), 전계발광 표시소자(Light Emitting Display, LED), 전기영동 표시소자(Electrophoresis, EPD) 등의 표시소자를 기반으로한 표시장치의 사용이 증가하고 있다.

[0003] 표시장치에는 복수의 서브 픽셀을 포함하는 표시 패널과 표시 패널을 구동하는 구동부가 포함된다. 구동부에는 표시 패널에 스캔신호(또는 게이트신호)를 공급하는 스캔구동부 및 표시 패널에 데이터신호를 공급하는 데이터구동부 등이 포함된다.

[0004] 표시장치는 서브 픽셀들에 스캔신호 및 데이터신호 등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있게 된다. 그런데 스캔 구동부의 배치 위치에 따라, 패널 내 위치 별 RC delay의 편차가 커질 수 있고, 그에 따라 표시 패널의 휘도 편차가 커질 수 있다.

발명의 내용

해결하려는 과제

[0005]

상술한 배경기술의 문제점을 해결하기 위한 본 발명은 표시 패널 내 위치 별 RC delay가 최소화 되는 지점에 스캔 구동부를 배치함으로써, 휘도 편차를 줄여서 표시 품질의 저하를 개선 및 방지 한다.

과제의 해결 수단

[0006]

상술한 과제 해결 수단으로 본 발명은 기판, 구동 소자, 유기발광 다이오드, 제1 표면과 상기 제2 표면을 관통하는 관통 훌, 관통 훌을 메우며 구동 소자와 상기 유기발광 다이오드를 연결하는 연결 단자를 통해 구동부를 패널 내부에 배치할 수 있다.

[0007]

또한, 구동부의 개수가 N 개인 경우 상기 기판의 끝으로부터 $2n-1/2N (1 \leq n \leq N)$ 의 위치에 각각 배치함으로써, 표시 패널 내 위치 별 RC delay차이가 가장 최소화된 위치에 스캔 구동부를 배치할 수 있다.

발명의 효과

[0008]

본 발명은 표시 패널내 위치 별 RC delay 차이가 가장 최소화되는 위치에 스캔 구동부를 배치함으로써, 휘도 편차를 줄여서 표시품질의 저하를 개선 및 방지할 수 있는 효과가 있다.

도면의 간단한 설명

[0009]

도 1은 유기전계발광표시장치의 개략적인 블록도.

도 2는 서브 픽셀의 개략적인 회로 구성도.

도 3은 도 2의 일부를 구체화한 회로 구성 예시도.

도 4는 스캔 구동부가 2개일 때의 표시 패널의 평면 예시도.

도 5는 스캔 구동부가 2개일 때의 표시 패널의 위치 별 RC delay 측정 data.

도 6은 스캔 구동부가 1개일 때의 표시 패널의 위치 별 RC delay 측정 data.

도 7은 스캔 구동부가 3개일 때의 표시 패널의 위치 별 RC delay 측정 data.

도 8은 본 발명의 실시예에 따른 표시 패널의 단면 예시도.

도 9는 본 발명의 또 다른 실시예에 따른 표시 패널의 단면 예시도.

발명을 실시하기 위한 구체적인 내용

[0010]

이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.

[0011]

도 1은 유기전계발광표시장치의 개략적인 블록도이고, 도 2는 서브 픽셀의 개략적인 회로 구성도이고, 도 3은 도 2의 일부를 구체화한 회로 구성 예시도이다.

[0012]

도 1에 도시된 바와 같이, 유기전계발광표시장치는 타이밍 제어부(151), 데이터 구동부(155), 스캔 구동부(157), 표시 패널(110) 및 전원 공급부(153)를 포함한다.

[0013]

타이밍 제어부(151)는 영상 처리부(미도시)로부터 데이터신호(DATA)와 더불어 데이터 인에이블 신호, 수직 동기 신호, 수평 동기신호 및 클럭신호 등을 포함하는 구동신호 등을 공급받는다. 타이밍 제어부(151)는 구동신호에 기초하여 스캔 구동부(157)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 데이터 구동부(155)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)를 출력한다. 타이밍 제어부(151)는 IC(Integrated Circuit) 형태로 형성될 수 있다.

[0014]

데이터 구동부(155)는 타이밍 제어부(151)로부터 공급된 데이터 타이밍 제어신호(DDC)에 응답하여 타이밍 제어부(151)로부터 공급되는 데이터신호(DATA)를 샘플링하고 래치하여 감마 기준전압으로 디지털 데이터신호를 아날로그 데이터신호(또는 데이터전압)로 변환하여 출력한다. 데이터 구동부(155)는 데이터라인들(DL1 ~ DLn)을 통해 데이터신호(DATA)를 출력한다. 데이터 구동부(155)는 IC 형태로 형성될 수 있다.

[0015]

스캔 구동부(157)는 타이밍 제어부(151)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 스캔신호를 출력한다. 스캔 구동부(157)는 스캔라인들(GL1 ~ GLm)을 통해 스캔신호를 출력한다. 스캔 구동부(157)는 IC 형태

로 형성되거나 표시 패널(110)에 게이트인패널(Gate In Panel; GIP) 방식(박막 공정으로 트랜지스터를 형성하는 방식)으로 형성된다.

[0016] 전원 공급부(153)는 고전위전압과 저전위전압 등을 출력한다. 전원 공급부(153)로부터 출력된 고전위전압과 저전위전압 등은 표시 패널(110)에 공급된다. 고전위전압은 제1전원라인(EVDD)을 통해 표시 패널(110)에 공급되고 저전위전압은 제2전원라인(EVSS)을 통해 표시 패널(110)에 공급된다. 전원 공급부(153)는 IC 형태로 형성될 수 있다.

[0017] 표시 패널(110)은 데이터 구동부(155)로부터 공급된 데이터신호(DATA), 스캔 구동부(157)로부터 공급된 스캔신호 그리고 전원 공급부(153)로부터 공급된 전원을 기반으로 영상을 표시한다. 표시 패널(110)은 영상을 표시할 수 있도록 동작하며 빛을 발광하는 서브 픽셀들(SP)을 포함한다.

[0018] 서브 픽셀들(SP)은 적색 서브 픽셀, 녹색 서브 픽셀 및 청색 서브 픽셀을 포함하거나 백색 서브 픽셀, 적색 서브 픽셀, 녹색 서브 픽셀 및 청색 서브 픽셀을 포함한다. 서브 픽셀들(SP)은 발광 특성에 따라 하나 이상 다른 발광 면적을 가질 수 있다.

[0019] 도 2와 도 3에 도시된 바와 같이, 하나의 서브 픽셀은 데이터라인(DL1), 스캔라인(GL1)의 교차영역에 위치하며, 구동 트랜지스터(DR)의 게이트-소스간 전압을 셋팅하기 위한 프로그래밍부(SC)와 유기 발광다이오드(OLED)를 포함한다.

[0020] 유기발광 다이오드(OLED)는 애노드(ANO), 캐소드(CAT), 및 애노드(ANO)와 캐소드(CAT) 사이에 개재된 유기 발광층을 포함한다. 애노드(ANO)는 구동 트랜지스터(DR)와 접속된다.

[0021] 프로그래밍부(SC)는 적어도 하나 이상의 스위칭 트랜지스터와, 적어도 하나 이상의 커패시터를 포함하는 트랜지스터부(트랜지스터 어레이)로 구현될 수 있다. 트랜지스터부는 CMOS 반도체, PMOS 반도체 또는 NMOS 반도체를 기반으로 구현된다. 트랜지스터부에 포함된 트랜지스터들은 p 타입 또는 n 타입 등으로 구현될 수 있다. 또한, 서브 픽셀의 트랜지스터부에 포함된 트랜지스터들의 반도체층은, 아몰포스 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함할 수 있다.

[0022] 스위칭 트랜지스터는 스캔라인(GL1)으로부터의 스캔신호에 응답하여 턴 온 됨으로써, 데이터라인(DL1)으로부터의 데이터전압을 커패시터의 일측 전극에 인가한다. 구동 트랜지스터(DR)는 커패시터에 충전된 전압의 크기에 따라 전류량을 제어하여 유기 발광다이오드(OLED)의 발광량을 조절한다. 유기 발광다이오드(OLED)의 발광량은 구동 트랜지스터(DR)로부터 공급되는 전류량에 비례한다. 또한, 서브 픽셀은 제1전원라인(EVDD)과 제2전원라인(EVSS)에 연결되며, 이들로부터 고전위전압과 저전위전압을 공급받는다.

[0023] 도 3에 도시된 바와 같이, 서브 픽셀은 앞서 설명한 스위칭 트랜지스터(SW), 구동 트랜지스터(DR), 커패시터 및 유기 발광다이오드(OLED) 등뿐만 아니라 발광제어 트랜지스터(ET)와 보상회로(CC)를 포함할 수 있다.

[0024] 스위칭 트랜지스터(SW)는 제1A스캔라인(GL1a)을 통해 공급된 스위칭용 스캔신호에 응답하여, 데이터라인(DL1)을 통해 공급되는 데이터전압을 제1노드(N1)에 공급하는 역할을 한다. 그리고 발광제어 트랜지스터(ET)는 제1B스캔라인(GL1b)을 통해 공급된 발광제어용 스캔신호에 응답하여, 유기 발광다이오드(OLED)의 발광시간을 제어하는 역할을 한다. 발광제어 트랜지스터(ET)의 위치는 하나의 예시일 뿐, 이는 제1전원라인(EVDD)과 구동 트랜지스터(DR) 사이에 위치할 수도 있다.

[0025] 도 3의에 도시된 바와 같이, 서브 픽셀은 스위칭 트랜지스터(SW1), 구동 트랜지스터(DR), 센싱 트랜지스터(SW2), 커패시터(Cst) 및 유기 발광다이오드(OLED)를 포함할 수 있다. 센싱 트랜지스터(SW2)는 보상회로에 포함될 수 있는 트랜지스터로서, 서브 픽셀의 보상 구동을 위해 센싱 동작을 수행한다.

[0026] 스위칭 트랜지스터(SW1)는 제1A스캔라인(GL1a)을 통해 공급된 스위칭용 스캔신호에 응답하여, 데이터라인(DL1)을 통해 공급되는 데이터전압을 제1노드(N1)에 공급하는 역할을 한다. 그리고 센싱 트랜지스터(SW2)는 제1B스캔라인(GL1b)을 통해 공급된 센싱용 스캔신호에 응답하여, 구동 트랜지스터(DR)와 유기 발광다이오드(OLED) 사이에 위치하는 제2노드(N2)를 초기화하거나 센싱하는 역할을 한다. 보상회로는 하나의 예시일 뿐 이에 한정되지 않는다.

[0027] 앞서 설명하였듯이, 스캔 구동부(157)는 표시 패널(110)에 게이트인패널(Gate In Panel; GIP) 방식(박막 공정으로 트랜지스터를 형성하는 방식)으로 형성될 수 있는데, 스캔 구동부를 표시 패널(110)의 적절한 위치에 배치하지 않는 경우, 표시 패널(110) 내 위치 별 RC delay의 차이가 커져서 표시 패널의 휘도 편차가 커지기 때문에

표시품질의 저하가 유발될 수 있으므로 다음과 같이 개선한다.

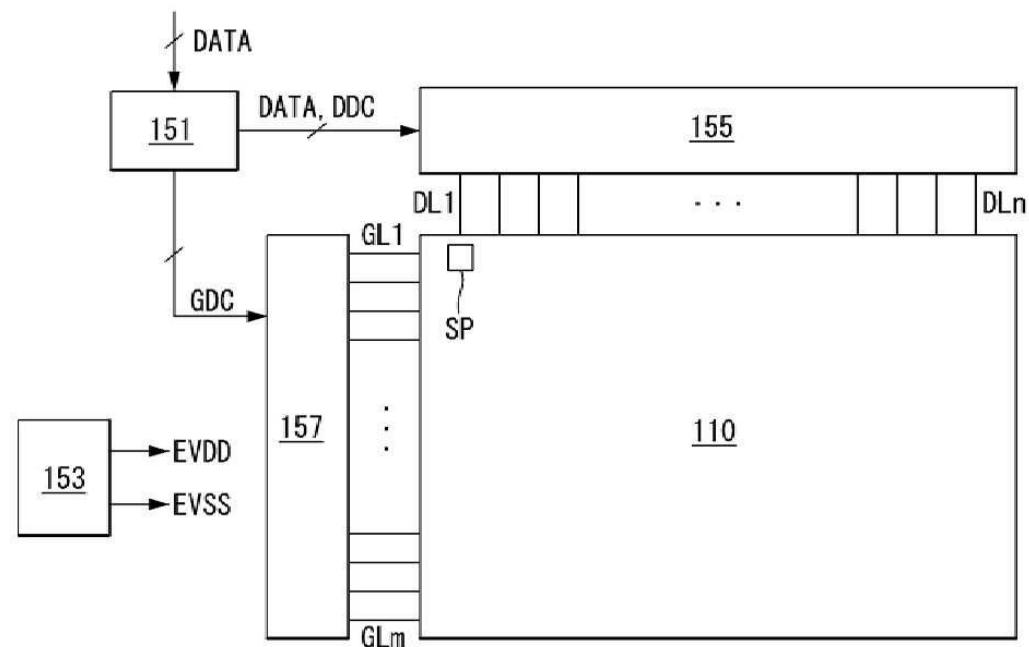
- [0028] 도 4에 도시된 바와 같이, 본 발명의 실시예에 따른 표시 패널(110)은 게이트인패널(GIP) 방식으로 형성된 스캔 구동부(157)를 포함한다. 예를 들어, 표시 패널(110)에 총 2개의 스캔 구동부(157)가 배치되는 경우, 좌측 끝을 기준으로 1/4(25%), 3/4(75%) 지점에 배치될 수 있으며, 이는 뒤에서 설명하겠지만, 표시 패널(110) 내 위치 별 RC delay의 차이가 가장 최소화되는 지점이다.
- [0029] 도 5 내지 7은 좌측 끝을 기준으로 IC의 위치에 따라, 0(0%)에서 1/2(50%)까지의 RC delay를 측정한 그래프이며, 1/2(50%)에서 1(100%)까지는 0(0%)에서 1/2(50%)까지의 RC delay를 측정한 값이 정확하게 좌우 대칭되기 때문에 생략하였다.
- [0030] 도 5에 도시된 바와 같이, 스캔 구동부(157)가 2개인 경우 좌측 끝을 기준으로 1/4(25%), 3/4(75%)에 배치될 때 표시 패널(110) 내 위치 별RC delay의 차이가 가장 최소화 됨을 알 수 있으며, 그렇게 배치하였을 때, 표시 패널의 휘도 편차로 인한 표시품질의 저하를 개선 및 방지할 수 있다.
- [0031] 도 6과 7은 스캔 구동부(157)가 1개인 경우와 3개인 경우의 패널 내의 위치 별 RC delay를 측정한 데이터이다. 스캔 구동부(157)가 1개인 경우에는 좌측 끝을 기준으로 1/2(50%)의 위치에 배치될 때 표시 패널(110) 내 위치 별 RC delay가 가장 최소화 됨을 알 수 있으며, 스캔 구동부(157)가 3개인 경우에는 좌측 끝을 기준으로 1/6(17%), 3/6(50%), 5/6(83%)의 위치에 배치될 때 표시 패널(110) 내 위치 별 RC delay가 가장 최소화 됨을 알 수 있으며, 그렇게 배치하였을 때, 표시 패널의 휘도 편차로 인한 표시품질의 저하를 개선 및 방지 할 수 있다. 나아가, 스캔 구동부(157)가 1, 2, 3개인 경우의 패널 내의 위치 별 RC delay를 측정한 데이터를 통해 스캔 구동부(157)의 개수가 N 개인 경우에 패널의 좌측 끝을 기준으로 $2n-1/2N$ ($1 \leq n \leq N$, n은 자연수)의 위치에 배치될 때, 표시 패널 (110) 내 위치 별RC delay가 가장 최소화 됨을 알 수 있으며, 그렇게 배치하였을 때, 표시 패널의 휘도 편차로 인한 표시품질의 저하를 개선 및 방지할 수 있다.
- [0032] 앞서 설명하였듯이, 본 발명은 스캔 구동부가 패널 내에 배치되어야 하기 때문에 스캔 구동부를 패널 내부에 배치하기 위한 방안이 필요하며, 도 8은 Via hole 및 연결 단자(Via)를 활용하여 스캔 구동부(DIC)를 기판의 배면에 배치하는 방안을 보여주는 실시 예이다. 스캔 구동부(DIC) 및 표시 소자를 기판의 배면에 배치하고, TFT 구성을 기판의 전면에 배치하여, Via hole을 통해 연결 단자(Via)로 스캔 구동부(DIC)와 소스 드레인 전극(SD)를 연결하여 스캔 구동부(DIC)를 패널 내부에 배치 할 수 있다.
- [0033] 도 9는 스캔 구동부(157)를 패널 내부에 배치하기 위한 방안 중에서 Via hole 및 연결 단자(Via)를 활용하여 스캔 구동부(DIC)를 기판의 배면에 배치하는 방안을 보여주는 또 다른 실시 예이다. 표시 소자 및 TFT 구성을 기판의 전면에 배치하고, 스캔 구동부(DIC)를 기판의 배면에 배치하여, Via hole을 통해 연결 단자(Via)로 스캔 구동부(DIC)와 소스 드레인 전극(SD)를 연결하여 스캔 구동부(DIC)를 패널 내부에 배치 할 수 있다.
- [0034] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

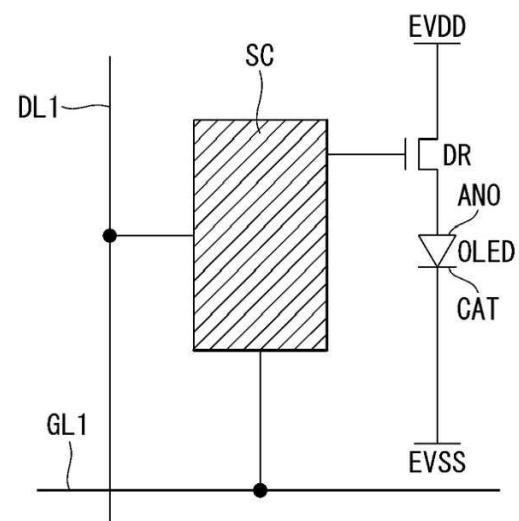
- [0035] 151: 타이밍 제어부 155: 데이터 구동부
 110: 표시 패널 157, DIC: 스캔 구동부
 Via: 연결 단자 OLED: 유기 발광다이오드

도면

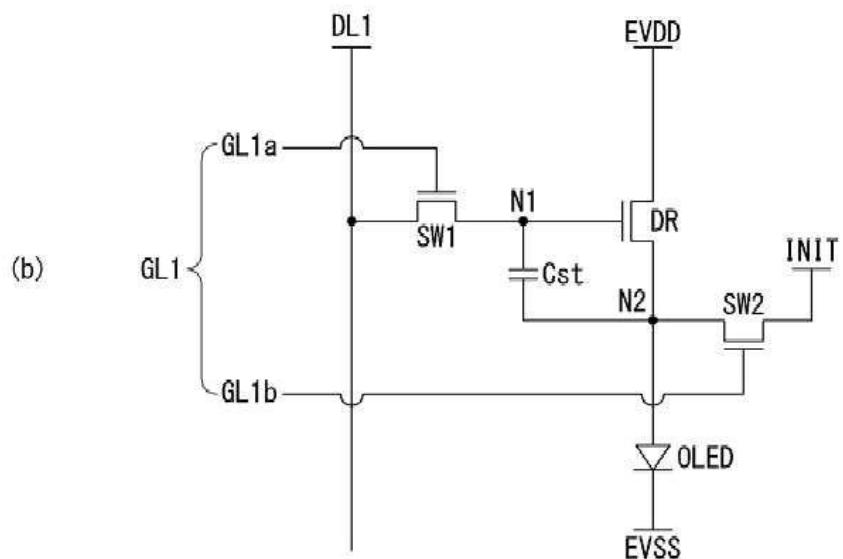
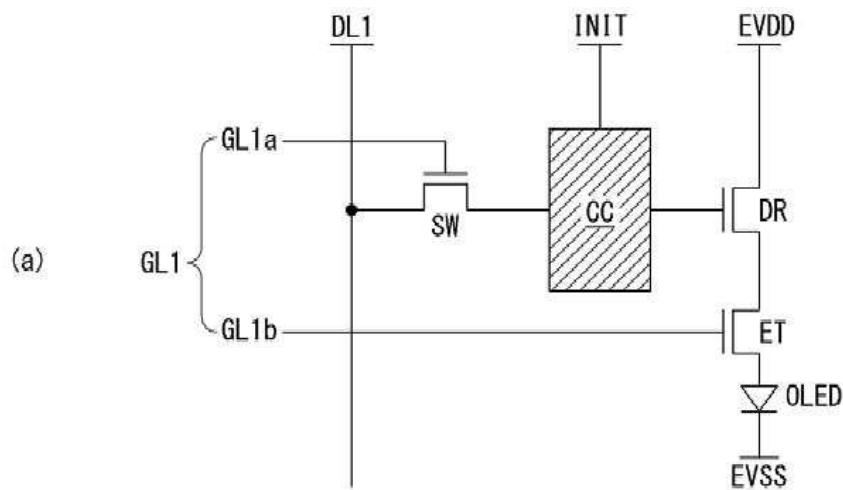
도면1



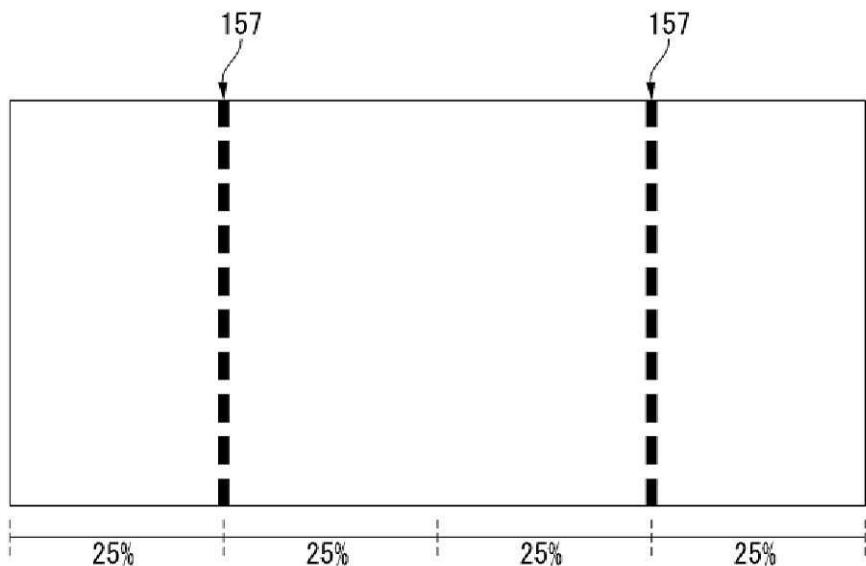
도면2



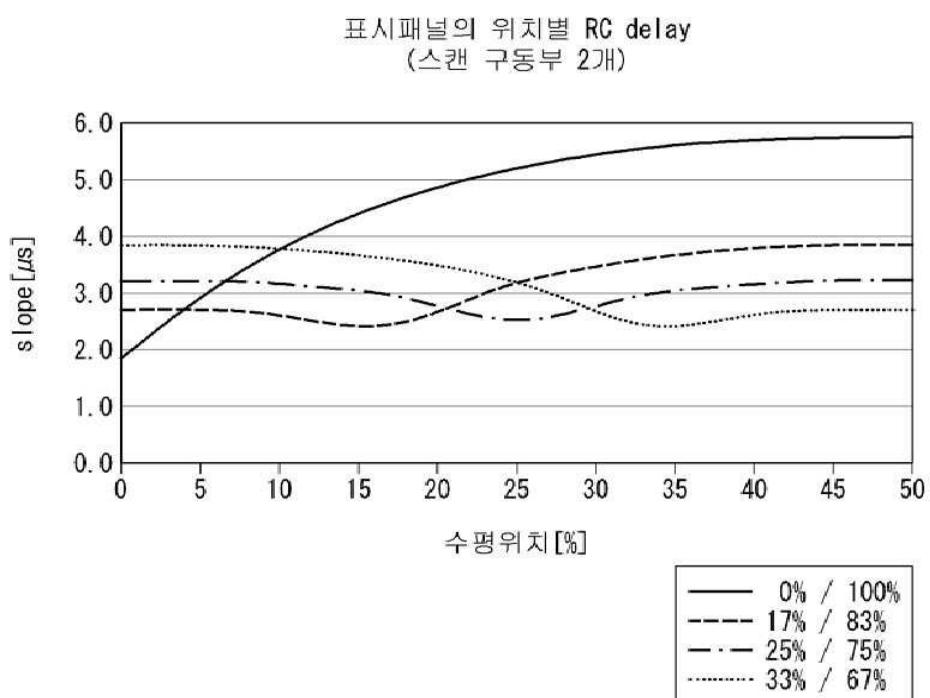
도면3



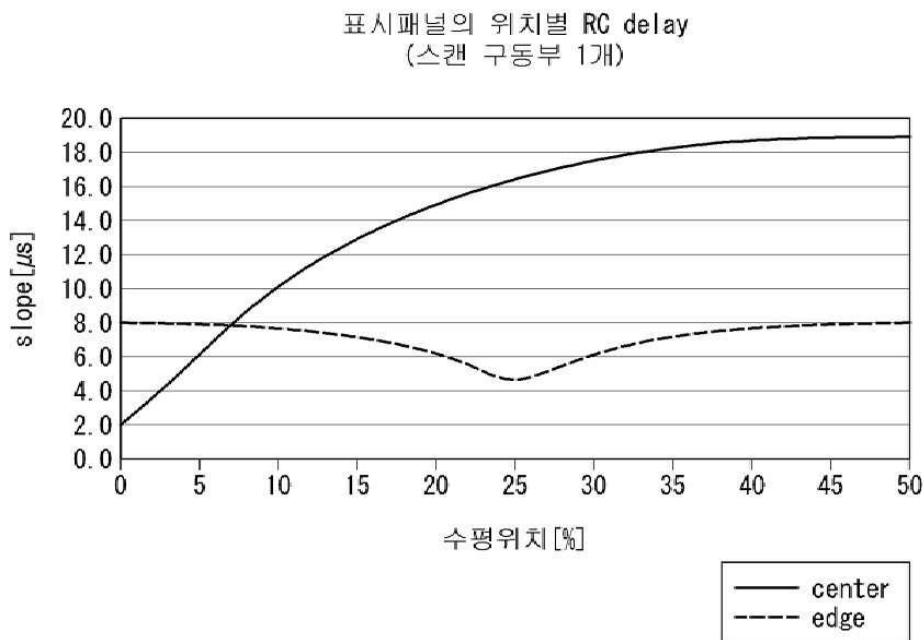
도면4



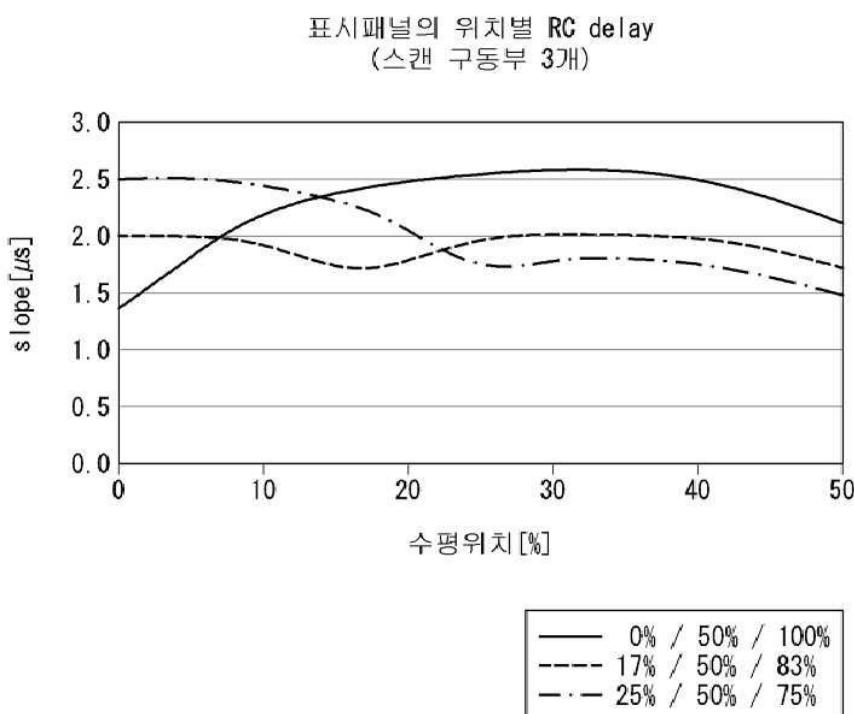
도면5



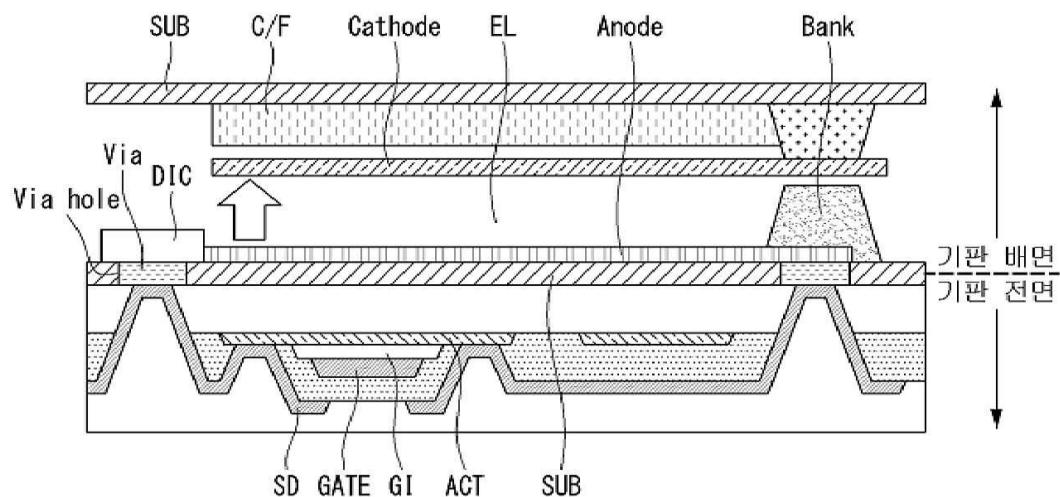
도면6



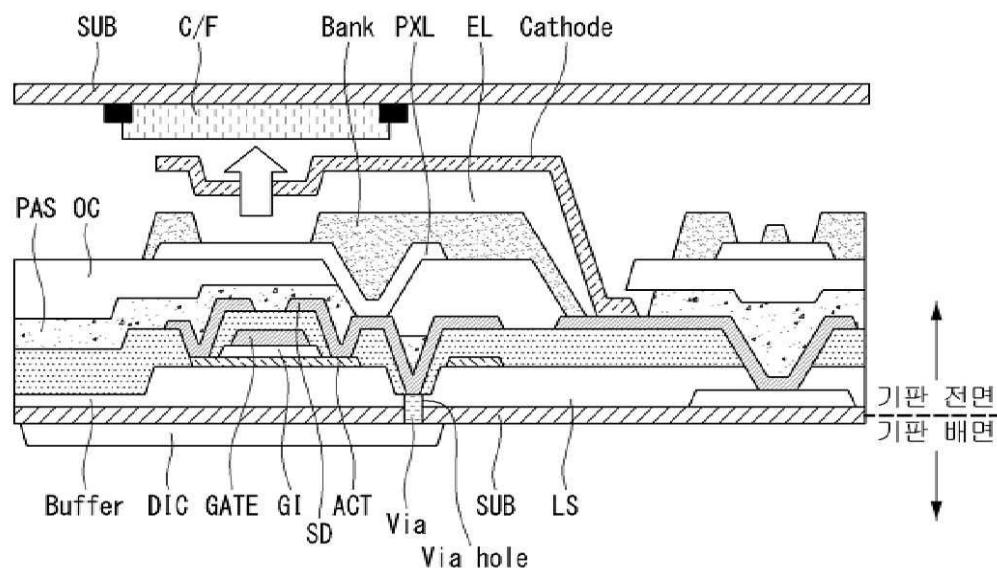
도면7



도면8



도면9



专利名称(译)	发光显示装置		
公开(公告)号	KR1020200022246A	公开(公告)日	2020-03-03
申请号	KR1020180098135	申请日	2018-08-22
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	최영준		
发明人	최영준		
IPC分类号	G09G3/3266		
CPC分类号	G09G3/3266 G09G2320/0223 G09G2320/0233		
代理人(译)	이승찬		
外部链接	Espacenet		

摘要(译)

本发明提供了一种电致发光显示装置,包括基板,驱动元件,有机发光二极管,通孔,连接端子和扫描驱动单元。当扫描驱动单元的数量为N时,扫描驱动单元分别设置在从基板的端部开始的 $2n-1 / 2N$ ($1 \leq n \leq N$,其中n为自然数)的位置处。可以改善和防止显示质量的下降。

표시패널의 위치별 RC delay
(스캔 구동부 1개)

