



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0038599
(43) 공개일자 2017년04월07일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) *H01L 51/52* (2006.01)

H01L 51/56 (2006.01)

(52) CPC특허분류
H01L 27/3246 (2013.01)
H01L 27/3248 (2013.01)

(21) 출원번호 10-2015-0138236

(22) 출원일자 2015년09월30일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자
임종혁
부산광역시 연제구 고분로 260, 1동 711호 (연산
동, 경남아파트)
김은아
충청남도 아산시 아산로117번길 17, 105동 1001
호(실육동, 대우푸르지오아파트)

(74) 대리인
특허법인천문

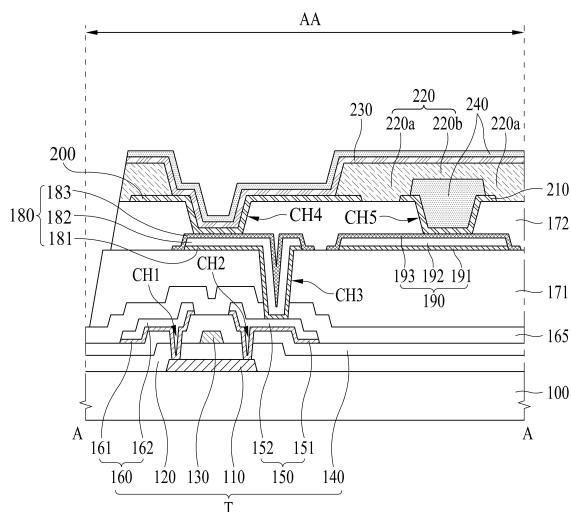
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 유기 발광 표시 장치 및 그 제조 방법

(57) 요 약

본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기판에 애노드 전극, 유기 발광층, 캐소드 전극, 보조 전극 및 뱅크가 구비되어 있고, 뱅크는 보조 전극의 일측 및 타측에 구비된 제1뱅크와 보조 전극의 상면으로부터 이격 되도록 제1뱅크와 연결된 제2뱅크를 포함하여 이루어지고, 캐소드 전극은 제2뱅크와 보조 전극의 상면 사이의 이격된 공간을 통해서 보조 전극과 연결된다.

대 표 도 - 도6



(52) CPC특허분류

H01L 27/326 (2013.01)

H01L 51/5228 (2013.01)

H01L 51/56 (2013.01)

H01L 2227/32 (2013.01)

H01L 2251/56 (2013.01)

명세서

청구범위

청구항 1

기판에 구비된 애노드 전극;
 상기 애노드 전극 상에 구비된 유기 발광층;
 상기 유기 발광층 상에 구비된 캐소드 전극;
 상기 캐소드 전극과 연결되는 보조 전극; 및
 상기 보조 전극 상에 구비된 뱅크를 포함하고,
 상기 뱅크는 상기 보조 전극의 일측 및 타측에 구비된 제1뱅크와, 상기 보조 전극의 상면으로부터 이격되도록
 상기 제1뱅크와 연결된 제2뱅크를 포함하여 이루어지고,
 상기 캐소드 전극은 상기 제2뱅크와 상기 보조 전극의 상면 사이의 이격된 공간을 통해서 상기 보조 전극과 연
 결된, 유기 발광 표시 장치.

청구항 2

제1항에 있어서,
 상기 제1뱅크와 상기 제2뱅크는 상기 보조 전극이 형성된 길이 방향의 일측 및 타측에서 서로 연결되고, 상기
 보조 전극이 형성된 폭 방향의 일측 및 타측에서 서로 이격되어 구비된, 유기 발광 표시 장치.

청구항 3

제1항에 있어서,
 상기 애노드 전극은 제1애노드 전극, 및 콘택홀을 통해서 상기 제1애노드 전극과 연결되는 제2애노드 전극을 포
 함하여 이루어지고,
 상기 보조 전극은 제1보조 전극, 및 콘택홀을 통해서 상기 제1보조 전극과 연결되는 제2보조 전극을 포함하여
 이루어지고,
 상기 제1보조 전극의 폭은 상기 제1애노드 전극의 폭보다 큰 유기 발광 표시 장치.

청구항 4

제3항에 있어서,
 상기 제1보조 전극은 상기 제2애노드 전극과 오버랩되도록 구비된 유기 발광 표시 장치.

청구항 5

제3항에 있어서,
 상기 제1애노드 전극과 상기 제1보조 전극은 동일한 층에 구비되고,
 상기 제1애노드 전극은 제1하부 애노드 전극, 제1상부 애노드 전극 및 제1커버 애노드 전극을 포함하고,
 상기 제1보조 전극은 제1하부 보조 전극, 제1상부 보조 전극 및 제1커버 보조 전극을 포함하는, 유기 발광 표시
 장치.

청구항 6

제5항에 있어서,
 상기 제1하부 애노드 전극과 상기 제1커버 애노드 전극의 산화도는 상기 제1상부 애노드 전극의 산화도보다 작

고, 상기 제1상부 애노드 전극의 저항은 상기 제1하부 애노드 전극과 상기 제1커버 애노드 전극의 산화도보다 낮고,

상기 제1하부 보조 전극과 상기 제1커버 보조 전극의 산화도는 상기 제1상부 보조 전극의 산화도보다 작고, 상기 제1상부 보조 전극의 저항은 상기 제1하부 보조 전극과 상기 제1커버 보조 전극의 산화도보다 낮은, 유기 발광 표시 장치.

청구항 7

기판 상에 제1애노드 전극, 및 상기 제1애노드 전극과 이격되는 제1보조 전극을 형성하는 공정;

상기 제1애노드 전극과 상기 제1보조 전극 상에 평탄화층을 형성하고, 상기 평탄화층의 소정 영역을 제거하여 상기 제1애노드 전극과 상기 제1보조 전극을 외부로 노출시키는 콘택홀을 각각 형성하는 공정;

상기 평탄화층 상에 상기 제1애노드 전극과 연결되는 제2애노드 전극 및 상기 제1보조 전극과 연결되는 제2보조 전극을 형성하는 공정; 및

상기 제2보조 전극의 일측 및 타측에 제1뱅크를 형성하고, 상기 제2보조 전극의 상면으로부터 이격되도록 상기 제1뱅크와 연결되는 제2뱅크를 형성하는 공정을 포함하는, 유기 발광 표시 장치의 제조 방법.

청구항 8

제7항에 있어서,

상기 제1뱅크 및 상기 제2뱅크를 형성하는 공정은,

상기 제2애노드 전극과 상기 제2보조 전극 상에 네가티브 타입의 감광성 물질로 이루어진 뱅크층을 형성하는 공정;

상기 뱅크층 상에 포토 레지스트 패턴을 형성하는 공정;

상기 포토 레지스트 패턴을 마스크로 하여 상기 뱅크층에 대한 노광 및 현상을 수행한 후 잔존하는 상기 뱅크층에 의해서 상기 제1뱅크와 상기 제2뱅크를 형성하는 공정; 및

상기 포토 레지스트 패턴을 제거하는 공정을 포함하여 이루어진, 유기 발광 표시 장치의 제조 방법.

청구항 9

제8항에 있어서,

상기 제1뱅크 및 상기 제2뱅크는 하프톤 마스크를 이용하여 동시에 형성되는, 유기 발광 표시 장치의 제조 방법.

청구항 10

제7항에 있어서,

상기 제2애노드 전극 상에 유기 발광층을 형성하는 공정; 및

상기 유기 발광층 상에 상기 제2보조 전극과 연결되는 캐소드 전극을 형성하는 공정을 추가로 포함하고,

상기 유기 발광층은 상기 제2뱅크와 상기 제2보조 전극 사이의 이격된 공간으로 증착되도록 하는, 유기 발광 표시 장치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것으로서, 보다 구체적으로는 상부 발광 방식 유기 발광 표시 장치 및 그의 제조방법에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치(OLED)는 자발광 소자로서, 소비전력이 낮고, 고속의 응답 속도, 높은 발광 효율, 높은 휘

도 및 광시야각을 가지고 있다.

[0003] 유기 발광 표시 장치(OLED)는 유기 발광 소자를 통해 발광된 광의 투과 방향에 따라 상부 발광 방식(top emission type)과 하부 발광 방식(bottom emission type)으로 나뉜다. 상기 하부 발광 방식은 발광층과 화상 표시면 사이에 회로 소자가 위치하기 때문에 상기 회로 소자로 인해서 개구율이 저하되는 단점이 있는 반면에, 상기 상부 발광 방식은 발광층과 화상 표시면 사이에 회로 소자가 위치하지 않기 때문에 개구율이 향상되는 장점이 있다.

[0004] 도 1은 종래의 상부 발광 방식 유기 발광 표시 장치의 개략적인 단면도이다.

[0005] 도 1에서 알 수 있듯이, 기판(10) 상에는 액티브층(11), 게이트 절연막(12), 게이트 전극(13), 충간 절연막(14), 소스 전극(15) 및 드레인 전극(16)을 포함하는 박막 트랜지스터층(T)이 형성되어 있고, 상기 박막 트랜지스터층(T) 상에 패시베이션층(20), 평탄화층(30), 애노드 전극(40)과 보조 전극(50), 뱅크(60), 격벽(70), 유기 발광층(80) 및 캐소드 전극(80)이 차례로 형성되어 있다.

[0006] 상기 애노드 전극(40)과 보조 전극(50)은 상기 평탄화층(30) 상에 형성되어 있다. 상기 보조 전극(50)은 캐소드(Cathode) 전극(80)의 저항을 줄이는 역할을 한다.

[0007] 상기 뱅크(60)는 상기 애노드 전극(40)과 보조 전극(50) 상에 형성되어 화소 영역을 정의한다. 상기 뱅크(60)는 상기 애노드 전극(40)과 보조 전극(50)의 상면을 노출시키면서 상기 애노드 전극(40)과 보조 전극(50)의 일측 및 타측 상에 형성된다.

[0008] 상기 격벽(70)은 상기 보조 전극(50) 상에 형성되어 있다. 상기 격벽(70)은 상기 뱅크(60)와 소정 거리를 두고 이격되어 있으며, 상기 격벽(70)과 뱅크(60) 사이의 이격된 공간을 통해서 상기 보조 전극(50)과 상기 캐소드 전극(80)이 연결되어 상기 캐소드 전극의 저항을 줄인다.

[0009] 상기 격벽(70)의 상면의 폭은 하면의 폭보다 크게 형성되어 상기 격벽(70)의 상면이 상기 격벽(70)과 상기 뱅크(60) 사이의 이격된 공간을 가리도록 구성됨으로써 상기 유기 발광층(80)이 상기 격벽(70)과 상기 뱅크(60) 사이의 이격된 공간으로 침투하지 않게 된다.

[0010] 상기 유기 발광층(80)은 상기 뱅크(60)에 의해 정의된 화소 영역 내에 형성되어 있고, 상기 캐소드 전극(90)은 상기 유기 발광층(80) 상에 형성되어 있다.

[0011] 이와 같은 종래의 상부 발광 방식 유기 발광 표시 장치는 다음과 같은 문제가 있다.

[0012] 도 2는 도 1의 격벽을 구체적으로 나타내는 단면도이다.

[0013] 도 3a 및 도 3b는 종래의 상부 발광 방식 유기 발광 표시 장치에서 발생하는 격벽의 필링(Peeling)을 나타내는 도면이다.

[0014] 도 2에 도시된 바와 같이, 상기 격벽(70)을 역 테이퍼(Taper) 형상으로 형성할 경우, 상기 격벽(70)의 상면의 폭(X)을 크게 해야 상기 격벽(70)과 상기 뱅크(60) 사이의 이격된 공간으로 상기 유기 발광층(80)이 침투하지 못한다.

[0015] 그러나, 상기 격벽(70)의 상면의 폭(X)을 크게 할 경우에는 상기 기판(10) 내에서의 에너지 불균형으로 인해 도 3a에 도시된 바와 같이 상기 격벽(70)의 모양이 불균일하게 되거나 상기 격벽(70)과 상기 보조 전극(50) 사이에 필링(Peeling)이 발생하게 된다. 그리고 도 3b에 도시된 바와 같이 격벽(70)과 보조 전극(50) 사이의 필링으로 인해 표시 패널에 불량 지점(P)이 발생하게 된다.

[0016] 따라서, 종래에는 상기 격벽(70)과 보조 전극(50) 사이의 필링을 방지하기 위해서 상기 격벽(70)의 하면의 폭(Y)과 상면의 폭(X)의 비율(Y/X)이 0.5 이하가 되도록 설계하고 있었다.

[0017] 그러나, 유기 발광 표시 장치가 대면적화됨에 따라 상기 기판(10)에 상기 유기 발광층(80)을 증착하는 장비가 변화하고 있는데, 이러한 장비에서는 상기 격벽(70)과 상기 뱅크(60) 사이로 상기 유기 발광층(80)이 침투함으로써 상기 캐소드 전극(90)이 보조 전극(50)에 연결되지 못하는 문제가 발생하고 있었다.

[0018] 도 4a 및 도 4b는 종래의 상부 발광 방식 유기 발광 표시 장치에서 유기 발광층을 증착하는 구성을 개략적으로 나타내는 도면이다.

[0019] 도 4a에 도시된 바와 같이, 종래에는 챔버의 코너에 상기 유기 발광층(80)이 증발되어 토출되는 소스(S)를 고

정시키고, 상기 기판(10)을 회전시키면서 상기 기판(10) 상에 상기 유기 발광층(80)을 증착하였다.

[0020] 최근 들어, 유기 발광 표시 장치가 대면적화됨에 따라 고정된 소스(S)를 통해서는 상기 유기 발광층(80)을 콜고루 증착하기 어려운 문제가 있어서, 도 4b에 도시된 바와 같이 상기 기판(10)을 고정시킨 상태에서 라인 형태로 형성된 소스(S)를 이동시키면서 상기 기판(10) 상에 상기 유기 발광층(80)을 증착하였다.

[0021] 이 경우 상기 격벽(70)과 상기 뱅크(60) 사이로 상기 유기 발광층(80)이 침투하고 그로 인해서 상기 캐소드 전극(90)이 상기 보조 전극(50)에 정상적으로 연결되지 못하는 문제가 발생하고 있었다.

[0022] 즉, 상기 격벽(70)과 보조 전극(50)의 필링을 방지하기 위해서는 상기 격벽(70)의 상면의 폭을 어느 정도 제한해야 하는데, 유기 발광 표시 장치가 대면적화 됨에 따라 상기 격벽(70)과 뱅크(60) 사이로 상기 유기 발광층(80)이 침투하여 상기 캐소드 전극(90)이 상기 보조 전극(50)과 연결되지 못하는 문제가 발생하고 있었다.

발명의 내용

해결하려는 과제

[0023] 본 발명은 전술한 종래의 문제점을 해결하기 위해 고안된 것으로서, 본 발명은 유기 발광층의 침투로 인한 영향 없이 캐소드 전극과 보조 전극을 정상적으로 연결할 수 있는 상부 발광 방식의 유기 발광 표시 장치 및 그 제조 방법을 제공하는 것을 목적으로 한다.

[0024] 또한, 본 발명은 격벽을 형성하지 않고 뱅크를 통해 캐소드 전극과 보조 전극이 연결되는 영역으로 유기 발광층이 침투하는 것을 막을 수 있는 상부 발광 방식의 유기 발광 표시 장치 및 그 제조 방법을 제공하는 것을 목적으로 한다

과제의 해결 수단

[0025] 상기 목적을 달성하기 위해서, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기판에 애노드 전극, 유기 발광층, 캐소드 전극, 보조 전극 및 뱅크가 구비되어 있고, 뱅크는 보조 전극의 일측 및 타측에 구비된 제1뱅크와 보조 전극의 상면으로부터 이격되도록 제1뱅크와 연결된 제2뱅크를 포함하여 이루어지고, 캐소드 전극은 제2뱅크와 보조 전극의 상면 사이의 이격된 공간을 통해서 보조 전극과 연결된다.

[0026] 또한, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기판 상에 제1애노드 전극 및 제1보조 전극을 형성하고, 제1애노드 전극과 제1보조 전극 상에 평탄화층을 형성하고, 평탄화층의 소정 영역을 제거하여 제1애노드 전극과 제1보조 전극을 외부로 노출시키는 콘택홀을 형성하고, 평탄화층 상에 제1애노드 전극과 연결되는 제2애노드 전극 및 제1보조 전극과 연결되는 제2보조 전극을 형성하고, 제2보조 전극의 일측 및 타측에 제1뱅크를 형성하고, 제2보조 전극의 상면으로부터 이격되도록 제1뱅크와 연결되는 제2뱅크를 형성하는 공정을 통해 제조된다.

발명의 효과

[0027] 이상과 같은 본 발명에 따르면 다음과 같은 효과가 있다.

[0028] 본 발명의 일 실시예에 따르면, 보조 전극의 상면에 뱅크를 패턴 형성함으로써, 유기 발광층이 보조 전극의 상면에 형성되는 것을 방지하여 캐소드 전극과 보조 전극을 전기적으로 연결시킬 수 있다.

[0029] 본 발명의 일 실시예에 따르면, 격벽을 형성하는 공정을 제거함으로써, 공정에 소요되는 시간 및 비용을 줄일 수 있다.

도면의 간단한 설명

[0030] 도 1은 종래의 상부 발광 방식 유기 발광 표시 장치의 개략적인 단면도이다.

도 2는 도 1의 격벽을 구체적으로 나타내는 단면도이다.

도 3a 및 도 3b는 종래의 상부 발광 방식 유기 발광 표시 장치에서 발생하는 격벽의 필링(Peeling)을 나타내는 도면이다.

도 4a 및 도 4b는 종래의 상부 발광 방식 유기 발광 표시 장치에서 유기 발광층을 증착하는 구성을 개략적으로 나타내는 도면이다.

도 5는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 평면도이다.

도 6은 도 5에 도시된 “A-A” 라인을 따라 절취한 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 단면도이다.

도 7은 도 5에 도시된 “B-B” 라인을 따라 절취한 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 단면도이다.

도 8a 내지 도 8h는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조방법을 보여주는 공정 단면도이다.

도 9a 내지 도 9d는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 뱅크를 형성하는 제조방법을 보여주는 공정 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0031]

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시 예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0032]

본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐리 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

[0033]

구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.

[0034]

위치 관계에 대한 설명일 경우, 예를 들어, ‘~상에’, ‘~상부에’, ‘~하부에’, ‘~옆에’ 등으로 두 부분의 위치 관계가 설명되는 경우, ‘바로’ 또는 ‘직접’이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치 할 수도 있다.

[0035]

시간 관계에 대한 설명일 경우, 예를 들어, ‘~후에’, ‘~에 이어서’, ‘~다음에’, ‘~전에’ 등으로 시간적 선후 관계가 설명되는 경우, ‘바로’ 또는 ‘직접’이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.

[0036]

제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이를 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.

[0037]

본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.

[0038]

이하, 도면을 참조로 본 발명의 바람직한 실시예에 대해서 상세히 설명하기로 한다.

[0039]

도 5는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 평면도이다.

[0040]

도 5에서는 하나의 서브 화소와 보조 전극만을 나타내었지만, 각 화소는 네 개의 서브 화소로 구비된 발광 영역(Emissive Area; EA) 및 투과 영역(Transmissive Area; TA)을 포함하여 이루어질 수 있다.

[0041]

또한, 네 개의 서브 화소는 각각 적색(R), 백색(W), 청색(B), 및 녹색(G)을 발광하는 화소로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 이하 각각의 구성에 대해서 상세히 설명하기로 한다.

[0042]

상기 화소의 액티브 영역에는 박막 트랜지스터(T), 제1애노드 전극(180), 제1보조 전극(190), 제2애노드 전극(200), 제2보조 전극(210) 및 캐소드 전극(240)이 형성되어 있다.

[0043]

상기 박막 트랜지스터(T)는 게이트 라인(미도시)으로부터의 게이트 신호에 응답하여 데이터 라인(미도시)으로부터의 데이터 신호를 상기 제1애노드 전극(180)에 공급한다.

- [0044] 상기 제1애노드 전극(180)은 액티브 영역의 발광 영역 내에 형성된다. 상기 제1애노드 전극(180)은 콘택홀을 통해 상기 박막 트랜지스터(T)의 소스 전극(미도시)과 연결되어, 상기 박막 트랜지스터(T)로부터 테이터 신호를 공급받는다.
- [0045] 상기 제1보조 전극(190)은 상기 제1애노드 전극(180)과 이격되도록 형성된다. 상기 제1보조 전극(190)은 후술하는 제2보조 전극(210)과 함께 캐소드 전극(240)에 연결되어 상기 캐소드 전극(240)의 저항을 낮춘다. 상기 제1보조 전극(190)은 상기 제1애노드 전극(180)과 동일한 충에 동일한 물질 및 동일한 두께로 형성될 수 있으며, 이 경우 상기 제1보조 전극(190)과 제1애노드 전극(180)을 동일한 공정을 통해 동시에 형성할 수 있는 장점이 있다.
- [0046] 상기 제2애노드 전극(200)은 각 서브 화소의 발광 영역 내에 형성된다. 상기 제2애노드 전극(200)은 콘택홀을 통해 상기 제1애노드 전극(180)과 연결되어, 상기 제1애노드 전극(180)으로부터 테이터 신호를 공급받는다.
- [0047] 상기 제2보조 전극(210)은 상기 제2애노드 전극(200)과 이격되도록 상기 제1보조 전극(190) 상에 형성된다. 상기 제2보조 전극(210)은 콘택홀을 통해서 상기 제1보조 전극(190)에 연결되고, 상기 제1보조 전극(190)과 함께 상기 캐소드 전극(240)에 연결되어 상기 캐소드 전극(240)의 저항을 낮춘다. 상기 제2보조 전극(210)은 상기 제2애노드 전극(200)과 동일한 충에 동일한 물질 및 동일한 두께로 형성될 수 있으며, 이 경우 상기 제2보조 전극(210)을 상기 제2애노드 전극(200)과 동일한 공정을 통해 동시에 형성할 수 있는 장점이 있다.
- [0048] 전술한 바와 같이 투명 유기 발광 표시는 발광 영역과 투과 영역을 포함하는데, 투과 영역의 개구율에 영향을 미치지 않도록 상기 제2보조 전극(210)은 게이트 라인(미도시)과 센싱 라인(미도시)과 같은 배선의 상부에 위치할 수 있다. 즉, 본 발명의 실시예에서 상기 제2보조 전극(210)은 화소 영역들 사이에 형성될 수 있으나 본 발명은 이에 한정되는 것은 아니므로 개구율에 영향을 미치지 않는 영역이라면 어디든지 형성될 수 있다.
- [0049] 상기 캐소드 전극(240)은 발광 영역 및 투과 영역을 포함하는 화소 영역 및 화소 영역들 사이를 포함하는 전 영역에 형성된다. 상기 캐소드 전극(240)은 구동 전원 공급부(미도시)에 접속되어 구동 전원을 공급받는다.
- [0050] 도 6은 도 5에 도시된 “A-A” 라인을 따라 절취한 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 단면도이다. 구체적으로 도 6은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 제2보조 전극(210)이 형성된 길이 방향에 평행하게 절취한 단면을 포함한다. 이 때, 길이 방향이란 제2보조 전극(210)의 장축 방향을 의미한다.
- [0051] 도 6에 도시된 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기판(100) 상에 구비된 액티브 영역(Active Area, AA) 및 패드 영역(미도시)을 포함하여 이루어진다.
- [0052] 상기 기판(100) 상의 액티브 영역(AA)에는 박막 트랜지스터층(T), 패시베이션층(165), 제1평탄화층(171), 제1애노드 전극(180)과 제1보조 전극(190), 제2평탄화층(172), 제2애노드 전극(200)과 제2보조 전극(210), 뱅크(220), 유기 발광층(230), 및 캐소드 전극(240)이 형성되어 있다.
- [0053] 상기 박막 트랜지스터층(T)은 액티브층(110), 게이트 절연막(120), 게이트 전극(130), 충간 절연막(140), 소스 전극(150) 및 드레인 전극(160)을 포함하여 이루어진다.
- [0054] 상기 액티브층(110)은 상기 게이트 전극(130)과 중첩되도록 상기 기판(100) 상에 형성된다. 상기 액티브층(110)은 실리콘계 반도체 물질로 이루어질 수도 있고 산화물계 반도체 물질로 이루어질 수도 있다. 도시하지는 않았지만, 상기 기판(100)과 상기 액티브층(110) 사이에 차광막이 추가로 형성될 수 있으며, 이 경우 상기 기판(100)의 하면을 통해서 입사되는 외부광이 상기 차광막에 의해서 차단됨으로써 상기 액티브층(110)이 외부광에 의해서 손상되는 문제가 방지될 수 있다.
- [0055] 상기 게이트 절연막(120)은 상기 액티브층(110) 상에 형성된다. 상기 게이트 절연막(120)은 상기 액티브층(110)과 게이트 전극(130)을 절연시키는 기능을 수행한다. 상기 게이트 절연막(120)은 무기 절연 물질 예를 들어, 실리콘 산화막(SiOX), 실리콘 질화막(SiNX), 또는 이들의 다중막으로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다. 상기 게이트 절연막(120)은 투과 영역을 포함하는 화소 영역 전체까지 연장될 수 있다.
- [0056] 상기 게이트 전극(130)은 상기 게이트 절연막(120) 상에 형성된다. 상기 게이트 전극(130)은 상기 게이트 절연막(120)을 사이에 두고 상기 액티브층(110)과 중첩되도록 형성된다. 상기 게이트 전극(130)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층일 수 있으나, 반드시 그에 한정되는 것은 아니다.
- [0057] 상기 충간 절연막(140)은 상기 게이트 전극(130) 상에 형성된다. 상기 충간 절연막(140)은 상기 게이트 절연막

(120)과 동일한 무기 절연 물질 예를 들어, 실리콘 산화막(SiOX), 실리콘 질화막(SiNX), 또는 이들의 다중막으로 형성될 수 있지만, 반드시 그에 한정되는 것은 아니다. 상기 층간 절연막(140)은 상기 투과 영역을 포함하는 화소 영역 전체까지 연장될 수 있다.

[0058] 상기 소스 전극(150) 및 드레인 전극(160)은 상기 층간 절연막(140) 상에서 서로 마주하도록 형성된다. 전술한 게이트 절연막(120)과 층간 절연막(140)에는 상기 액티브층(110)의 일단 영역을 노출시키는 제1콘택홀(CH1) 및 상기 액티브층(110)의 타단 영역을 노출시키는 제2콘택홀(CH2)이 구비되어 있고, 상기 소스 전극(150)은 상기 제2콘택홀(CH2)을 통해서 상기 액티브층(110)의 타단 영역과 연결되고, 상기 드레인 전극(160)은 상기 제1콘택홀(CH1)을 통해서 상기 액티브층(110)의 일단 영역과 연결된다.

[0059] 상기 소스 전극(150)은 하부 소스 전극(151) 및 상부 소스 전극(152)을 포함하여 이루어질 수 있다.

[0060] 상기 하부 소스 전극(151)은 상기 층간 절연막(140)과 상기 상부 소스 전극(152) 사이에 형성되어 상기 층간 절연막(140)과 상기 상부 소스 전극(152) 사이의 접착력을 증진시키는 역할을 할 수 있다. 또한, 상기 하부 소스 전극(151)은 상기 상부 소스 전극(152)의 하면을 보호함으로써 상기 상부 소스 전극(152)의 하면이 부식되는 것을 방지할 수 있다. 따라서, 상기 하부 소스 전극(151)의 산화도는 상기 상부 소스 전극(152)의 산화도보다 작을 수 있다. 즉, 상기 하부 소스 전극(151)을 이루는 물질이 상기 상부 소스 전극(152)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같이, 상기 하부 소스 전극(151)은 접착력 증진층 또는 부식 방지층의 역할을 수행하는 것으로서, 몰리브덴과 티타늄의 합금(MoTi)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.

[0061] 상기 상부 소스 전극(152)은 상기 하부 소스 전극(151)의 상면에 형성된다. 상기 상부 소스 전극(152)은 저항이 낮은 금속인 구리(Cu)로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상기 상부 소스 전극(152)은 상기 하부 소스 전극(151)에 비하여 상대적으로 저항이 낮은 금속으로 이루어질 수 있다. 상기 소스 전극(150)의 전체 저항을 줄이기 위해서 상기 상부 소스 전극(152)의 두께는 상기 하부 소스 전극(151)의 두께보다 두껍게 형성되는 것이 바람직할 수 있다.

[0062] 상기 드레인 전극(160)은 전술한 소스 전극(150)과 유사하게 하부 드레인 전극(161) 및 상부 드레인 전극(162)을 포함하여 이루어질 수 있다.

[0063] 상기 하부 드레인 전극(161)은 상기 층간 절연막(140)과 상기 상부 드레인 전극(162) 사이에 형성되어 상기 층간 절연막(140)과 상기 상부 드레인 전극(162) 사이의 접착력을 증진시키는 역할을 수행하며 또한 상기 상부 드레인 전극(162)의 하면이 부식되는 것을 방지할 수 있다. 따라서, 상기 하부 드레인 전극(161)의 산화도는 상기 상부 드레인 전극(162)의 산화도보다 작을 수 있다. 즉, 상기 하부 드레인 전극(161)을 이루는 물질이 상기 상부 드레인 전극(162)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같이, 상기 하부 드레인 전극(161)은 전술한 하부 소스 전극(151)과 동일한 몰리브덴과 티타늄의 합금(MoTi)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.

[0064] 상기 상부 드레인 전극(162)은 상기 하부 드레인 전극(161)의 상면에 형성되며, 전술한 상부 소스 전극(152)과 동일한 구리(Cu)로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상기 상부 드레인 전극(162)의 두께는 상기 하부 드레인 전극(161)의 두께보다 두껍게 형성되는 것이 상기 드레인 전극(160)의 전체 저항을 줄이는데 바람직할 수 있다.

[0065] 상기 상부 드레인 전극(162)은 상기 상부 소스 전극(152)과 동일한 물질 및 동일한 두께로 형성될 수 있고, 상기 하부 드레인 전극(161)은 상기 하부 소스 전극(151)과 동일한 물질 및 동일한 두께로 형성될 수 있으며, 이 경우 드레인 전극(160)과 소스 전극(150)을 동일한 공정을 통해 동시에 형성할 수 있는 장점이 있다.

[0066] 이상과 같은 박막 트랜지스터층(T)의 구성은 도시된 구조로 한정되지 않고, 당업자에게 공지된 구성으로 다양하게 변형 가능하다. 예로서, 도면에는 게이트 전극(130)이 액티브층(110)의 위에 형성되는 탑 게이트 구조(Top Gate) 구조를 도시하였지만, 게이트 전극(130)이 액티브층(110)의 아래에 형성되는 바텀 게이트 구조(Bottom Gate) 구조로 이루어질 수도 있다.

[0067] 상기 패시베이션층(165)은 상기 박막 트랜지스터층(T) 상에, 보다 구체적으로는, 상기 소스 전극(150) 및 드레인 전극(160)의 상면 상에 형성되어 있다. 상기 패시베이션층(165)은 상기 박막 트랜지스터층(T)을 보호하는 기능을 하며, 이와 같은 패시베이션층(165)은 무기 절연 물질 예를 들어, 실리콘 산화막(SiOX) 또는 실리콘 질화막(SiNX)으로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다. 상기 패시베이션층(165)은 투과 영역을

포함하는 화소 영역 전체까지 연장될 수 있다.

[0068] 상기 제1평탄화층(171)은 상기 패시베이션층(165) 상에 형성된다. 상기 제1평탄화층(171)은 상기 박막 트랜지스터(T)가 구비되어 있는 상기 기판(100) 상부를 평탄하게 해주는 기능을 수행한다. 상기 제1평탄화층(171)은 아크릴 수지(acrylic resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin), 폴리이미드 수지(polyimide resin) 등의 유기 절연물로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다. 상기 제1평탄화층(171)은 상기 투과 영역을 포함하는 화소 영역 전체까지 연장될 수 있다.

[0069] 상기 제1애노드 전극(180)과 상기 제1보조 전극(190)은 상기 제1평탄화층(171) 상에 형성되어 있다. 즉, 상기 제1애노드 전극(180)과 상기 제1보조 전극(190)은 동일한 층에 형성된다. 전술한 패시베이션층(165)과 제1평탄화층(171)에는 상기 소스 전극(150)을 노출시키는 제3콘택홀(CH3)이 구비되어 있으며, 상기 제3콘택홀(CH3)을 통하여 상기 소스 전극(150)과 상기 제1애노드 전극(180)이 연결된다.

[0070] 상기 제1애노드 전극(180)은 제1하부 애노드 전극(181), 제1상부 애노드 전극(182), 및 제1커버 애노드 전극(183)을 포함하여 이루어질 수 있다.

[0071] 상기 제1하부 애노드 전극(181)은 상기 제1평탄화층(171)과 상기 제1상부 애노드 전극(182) 사이에 형성되어 상기 제1평탄화층(171)과 상기 제1상부 애노드 전극(182) 사이의 접착력을 증진시키는 역할을 할 수 있다. 또한, 상기 제1하부 애노드 전극(181)은 상기 제1상부 애노드 전극(182)의 하면을 보호함으로써 상기 제1상부 애노드 전극(182)의 하면이 부식되는 것을 방지할 수 있다. 따라서, 상기 제1하부 애노드 전극(181)의 산화도는 상기 제1상부 애노드 전극(182)의 산화도보다 작을 수 있다. 즉, 상기 제1하부 애노드 전극(181)을 이루는 물질이 상기 제1상부 애노드 전극(182)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다.

[0072] 또한, 상기 제1하부 애노드 전극(181)은 상기 소스 전극(150)의 상면을 보호함으로써 상기 소스 전극(150)의 상면이 부식되는 것을 방지할 수 있다. 따라서, 상기 제1하부 애노드 전극(181)의 산화도는 상기 소스 전극(150)의 산화도보다 작을 수 있다. 즉, 상기 제1하부 애노드 전극(181)을 이루는 물질이 상기 소스 전극(150)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같이, 상기 제1하부 애노드 전극(181)이 상기 소스 전극(150)의 상면 부식을 방지할 수 있기 때문에, 상기 소스 전극(150)을 2층 구조로 형성하는 것이 가능하다. 상기 제1하부 애노드 전극(181)은 접착력 증진층 또는 부식 방지층의 역할을 수행하는 것으로서, 몰리브덴과 티타늄의 합금(MoTi)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.

[0073] 상기 제1상부 애노드 전극(182)은 상기 제1하부 애노드 전극(181)과 상기 제1커버 애노드 전극(183) 사이에 형성된다. 상기 제1상부 애노드 전극(182)은 저항이 낮은 금속인 구리(Cu)로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상기 제1상부 애노드 전극(182)은 상기 제1하부 애노드 전극(181) 및 상기 제1커버 애노드 전극(183)에 비하여 상대적으로 저항이 낮은 금속으로 이루어질 수 있다. 상기 제1애노드 전극(180)의 전체 저항을 줄이기 위해서 상기 제1상부 애노드 전극(182)의 두께는 상기 제1하부 애노드 전극(181) 및 상기 제1커버 애노드 전극(183) 각각의 두께보다 두껍게 형성되는 것이 바람직할 수 있다.

[0074] 상기 제1커버 애노드 전극(183)은 상기 제1상부 애노드 전극(182) 상에 형성되어 있다. 상기 제1커버 애노드 전극(183)은 상기 제1상부 애노드 전극(182)의 상면 및 측면을 덮도록 형성됨으로써 상기 제1상부 애노드 전극(182)이 부식되는 것을 방지한다. 따라서, 상기 제1커버 애노드 전극(183)의 산화도는 상기 제1상부 애노드 전극(182)의 산화도보다 작을 수 있다. 즉, 상기 제1커버 애노드 전극(183)을 이루는 물질이 상기 제1상부 애노드 전극(182)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다.

[0075] 또한, 상기 제1커버 애노드 전극(183)은 상기 제1하부 애노드 전극(181)의 측면까지 덮도록 형성될 수 있다. 이 때, 상기 제1커버 애노드 전극(183)의 산화도는 상기 제1하부 애노드 전극(181)의 산화도보다 작을 수 있다. 즉, 상기 제1커버 애노드 전극(183)을 이루는 물질이 상기 제1하부 애노드 전극(181)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같은 제1커버 애노드 전극(183)은 ITO와 같은 투명 도전물로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.

[0076] 상기 제1보조 전극(190)은 전술한 제1애노드 전극(180)과 유사하게 제1하부 보조 전극(191), 제1상부 보조 전극(192), 및 제1커버 보조 전극(193)을 포함하여 이루어질 수 있다.

[0077] 상기 제1하부 보조 전극(191)은 상기 제1평탄화층(171)과 상기 제1상부 보조 전극(192) 사이에 형성되어 상기 제1평탄화층(171)과 상기 제1상부 보조 전극(192) 사이의 접착력을 증진시키는 역할을 수행하며 또한 상기 제1상부 보조 전극(192)의 하면이 부식되는 것을 방지할 수 있다. 따라서, 상기 제1하부 보조 전극(191)의 산화도는 상기 제1상부 보조 전극(192)의 산화도보다 작을 수 있다. 즉, 상기 제1하부 보조 전극(191)을 이루는 물질

이 상기 제1상부 보조 전극(192)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같이, 상기 제1하부 보조 전극(191)은 전술한 제1하부 애노드 전극(181)과 동일한 몰리브덴과 티타늄의 합금(MoTi)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.

[0078] 상기 제1상부 보조 전극(192)은 상기 제1하부 보조 전극(191)과 제1커버 보조 전극(193) 사이에 형성되며, 전술한 제1상부 애노드 전극(182)과 동일한 구리(Cu)로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상대적으로 저항이 낮은 제1상부 보조 전극(192)의 두께는 상대적으로 저항이 높은 제1하부 보조 전극(191) 및 제1커버 보조 전극(193) 각각의 두께보다 두껍게 형성되는 것이 제1보조 전극(190)의 전체 저항을 줄일 수 있어 바람직하다.

[0079] 상기 제1커버 보조 전극(193)은 상기 제1상부 보조 전극(192) 상에 형성되어 있다. 상기 제1커버 보조 전극(193)은 상기 제1상부 보조 전극(192)의 상면 및 측면을 덮도록 형성됨으로써 상기 제1상부 보조 전극(192)이 부식되는 것을 방지한다. 따라서, 상기 제1커버 보조 전극(193)의 산화도는 상기 제1상부 보조 전극(192)의 산화도보다 작을 수 있다. 즉, 상기 제1커버 보조 전극(193)을 이루는 물질이 상기 제1상부 보조 전극(192)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다.

[0080] 또한, 상기 제1커버 보조 전극(193)은 상기 제1하부 보조 전극(191)의 측면까지 덮도록 형성될 수 있다. 이때, 상기 제1커버 보조 전극(193)의 산화도는 상기 제1하부 보조 전극(191)의 산화도보다 작을 수 있다. 즉, 상기 제1커버 보조 전극(193)을 이루는 물질이 상기 제1하부 보조 전극(191)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같은 제1커버 보조 전극(193)은 IT0와 같은 투명 도전물로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.

[0081] 상기 제1커버 보조 전극(193)은 상기 제1커버 애노드 전극(183)과 동일한 물질 및 동일한 두께로 형성될 수 있고, 상기 제1상부 보조 전극(192)은 상기 제1상부 애노드 전극(182)과 동일한 물질 및 동일한 두께로 형성될 수 있고, 상기 제1하부 보조 전극(191)은 상기 제1하부 애노드 전극(181)과 동일한 물질 및 동일한 두께로 형성될 수 있으며, 이 경우 제1보조 전극(190)과 제1애노드 전극(180)을 동일한 공정을 통해 동시에 형성할 수 있는 장점이 있다.

[0082] 상기 제2평탄화층(172)은 상기 제1애노드 전극(180)과 제1보조 전극(190) 상에 형성된다. 상기 제2평탄화층(172)은 전술한 제1평탄화층(171)과 함께 기판(100) 상부를 평탄하게 해주는 기능을 수행한다. 상기 제2평탄화층(172)은 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin), 폴리아이미드 수지(polyimide resin) 등의 유기 절연물로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다. 상기 제2평탄화층(172)은 상기 투과 영역을 포함하는 화소 영역 전체까지 연장될 수 있다.

[0083] 상기 제2평탄화층(172)에는 제4콘택홀(CH4)과 제5 콘택홀(CH5)이 구비되어 있다. 상기 제4콘택홀(CH4)에 의해서 상기 제1애노드 전극(180)이 노출되고, 상기 제5 콘택홀(CH5)에 의해서 제1보조 전극(190)이 노출된다.

[0084] 상기 제2애노드 전극(200)은 상기 제2평탄화층(172) 상에 형성된다. 상기 제2애노드 전극(200)은 상기 제4콘택홀(CH4)을 통해서 상기 제1애노드 전극(180)과 연결된다. 상기 제2애노드 전극(200)은 상기 유기 발광층(230)에서 발광된 광을 상부 방향으로 반사시키는 역할을 하며, 따라서, 반사도가 우수한 물질을 포함하여 이루어진다.

[0085] 본 발명의 일 실시예에서는 상기 제2애노드 전극(200)을 단일층으로 도시하였으나, 본 발명은 이에 한정되는 것은 아니므로 상기 제2애노드 전극(200)은 상부 전극 및 하부 전극을 포함하는 이중층 또는 상부 전극, 중앙 전극 및 하부 전극을 포함하는 삼중층으로 형성될 수도 있을 것이다.

[0086] 상기 제2보조 전극(210)은 상기 제2애노드 전극(200)과 동일하게 상기 제2평탄화층(172) 상에 형성된다. 상기 제2보조 전극(210)은 상기 제5콘택홀(CH5)을 통해서 상기 제1보조 전극(190)과 연결된다. 상기 제2보조 전극(210)은 상기 제1보조 전극(190)과 함께 상기 캐소드 전극(240)의 저항을 낮추는 역할을 한다.

[0087] 본 발명의 일 실시예에서는 상기 제2보조 전극(210)을 단일층으로 도시하였으나, 본 발명은 이에 한정되는 것은 아니므로 상기 제2보조 전극(210)은 상부 전극 및 하부 전극을 포함하는 이중층 또는 상부 전극, 중앙 전극 및 하부 전극을 포함하는 삼중층으로 형성될 수도 있을 것이다.

[0088] 상기 제2애노드 전극(200)과 제2보조 전극(210)은 동일한 물질 및 동일한 두께로 형성될 수 있으며, 이 경우 상기 제2애노드 전극(200)과 제2보조 전극(210)을 동일한 공정을 통해 동시에 형성할 수 있는 장점이 있다.

[0089] 본 발명의 일 실시예에 따르면 상기 캐소드 전극(240)의 저항을 낮추기 위해서 서로 연결되는 제1보조 전극

(190)과 제2보조 전극(210)의 2개의 보조 전극을 형성함으로써, 요구되는 보조 전극의 저항 특성을 보다 용이하게 조절할 수 있다.

[0090] 보다 구체적으로 설명하면, 상기 제2보조 전극(210)은 상기 제2애노드 전극(200)과 동일한 층에 형성되기 때문에 제2보조 전극(210)의 폭을 증가시키면 상기 제2애노드 전극(200)의 폭을 줄여야 하고 그 경우 표시장치의 화소 영역이 줄어드는 단점이 있기 때문에, 상기 제2보조 전극(210)의 폭을 증가시키는 데는 한계가 있다. 이에, 본 발명의 일 실시예에 따르면, 상기 제2보조 전극(210) 아래에 상기 제2보조 전극(210)과 연결되는 제1보조 전극(190)을 추가로 형성함으로써 화소 영역이 줄어들지 않으면서도 상기 캐소드 전극(240)의 저항을 효과적으로 낮출 수 있다.

[0091] 상기 제1보조 전극(190)은 제1애노드 전극(180)과 동일한 층에 형성되는데, 상기 제1애노드 전극(180)은 상기 소스 전극(150) 및 상기 제2애노드 전극(200) 사이를 연결하는 역할을 하는 것이기 때문에, 상기 제1애노드 전극(180)의 폭을 줄일 수 있고, 그에 따라, 상기 제1보조 전극(190)의 폭을 증가시킬 수 있다. 즉, 상기 제1보조 전극(190)의 폭을 상기 제1애노드 전극(180)의 폭보다 크게 형성할 수 있고, 더 나아가 상기 제1보조 전극(190)이 상기 제2애노드 전극(200)과 오버랩되도록 상기 제1보조 전극(190)의 폭을 증가시킬 수 있으며, 그에 따라 상기 캐소드 전극(240)의 저항을 보다 효과적으로 낮출 수 있다.

[0092] 상기 뱅크(220)는 상기 제2애노드 전극(200) 및 상기 제2보조 전극(210) 상에 형성된다.

[0093] 상기 뱅크(220)는 상기 제2애노드 전극(200)의 상면을 노출시키면서 상기 제2애노드 전극(200)의 일측 및 타측 상에 형성된다. 상기 뱅크(220)가 상기 제2애노드 전극(200)의 상면을 노출시키도록 형성됨으로써 화상이 디스플레이되는 영역을 확보할 수 있다. 또한, 상기 뱅크(220)가 상기 제2애노드 전극(200)의 일측 및 타측 상에 형성됨으로써, 부식에 취약한 상기 제2애노드 전극(200)의 측면이 외부로 노출되는 것이 방지되어 상기 제2애노드 전극(200)의 측면이 부식되는 것을 방지할 수 있다.

[0094] 또한, 상기 뱅크(220)는 상기 제2애노드 전극(200)과 상기 제2보조 전극(210) 사이에 형성되어 상기 제2애노드 전극(200)과 상기 제2보조 전극(210)을 서로 절연시킨다.

[0095] 특히, 본 발명의 실시예에 따른 뱅크(220)는 상기 제2보조 전극(210)의 일측 및 타측에 구비된 제1뱅크(220a)와, 상기 제2보조 전극(210)의 상면으로부터 이격되도록 상기 제1뱅크(220b)와 연결된 제2뱅크(220b)를 포함하여 이루어진다. 구체적으로, 상기 제1뱅크(220a)와 상기 제2뱅크(220b)는 상기 제2보조 전극(210)이 형성된 길이 방향의 일측 및 타측에서 서로 연결되고, 상기 제2보조 전극(210)이 형성된 폭 방향의 일측 및 타측에서 서로 이격되어 연결되지 않은 채로 구비된다. 따라서, 상기 제2보조 전극(210)이 형성된 길이 방향에 평행하게 절취한 경우에는 도 6에 도시된 바와 같이 상기 제2뱅크(220b)가 상기 제2보조 전극(210)의 일측 및 타측에서 각각 상기 제1뱅크(220a)와 연결되어 있음을 확인할 수 있다.

[0096] 이 때, 상기 제2보조 전극(210)이 형성된 폭 방향의 일측 및 타측에서 상기 제1뱅크(220a)와 제2뱅크(220b)를 연결한다면, 상기 캐소드 전극(240)은 상기 제2보조 전극(210)의 길이 방향의 일측 및 타측의 좁은 영역을 통해서만 상기 제2보조 전극(210)에 충착될 수 있기 때문에 상기 캐소드 전극(240)과 상기 제2보조 전극(210)이 정상적으로 연결되지 않을 수 있다.

[0097] 따라서, 본 발명의 실시예에서는 상기 제2보조 전극(210)이 형성된 길이 방향의 일측 및 타측에서 상기 제1뱅크(220a)와 제2뱅크(220b)를 연결하고, 상기 제2보조 전극(210)이 형성된 폭 방향의 일측 및 타측에서 상기 제1뱅크(220a)와 제2뱅크(220b)를 연결하지 않음으로써, 상기 제2보조 전극(210)이 형성된 길이 방향의 넓은 측면을 통해서 상기 캐소드 전극(240)이 상기 제2보조 전극(210)과 연결될 수 있도록 한다. 즉, 상기 캐소드 전극(240)이 상기 제2보조 전극(210)과 연결될 수 있는 영역을 상대적으로 넓게 형성함으로써 상기 캐소드 전극(240)과 상기 제2보조 전극(210)의 정상적인 연결을 구현할 수 있다.

[0098] 그리고, 상기 제2보조 전극(210)의 상면과 상기 제2뱅크(220b) 사이의 이격된 공간을 통해서 상기 제2보조 전극(210)과 상기 캐소드 전극(240)이 서로 전기적으로 연결된다. 이와 같이, 본 발명의 실시예에서는 상기 제2뱅크(220b)가 상기 제2보조 전극(210)으로부터 이격되어 처마(eaves)와 같은 역할을 하도록 형성함으로써, 별도의 격벽을 형성할 필요가 없고 해당 공간을 통해 상기 캐소드 전극(240)이 상기 제2보조 전극(210)과 연결되기 때문에 상기 캐소드 전극(240)의 저항을 낮출 수 있다. 상기 뱅크(220)를 형성하는 구체적인 공정에 대해서는 후술하기로 한다.

[0099] 상기 유기 발광층(230)은 상기 제2애노드 전극(200) 상에 형성된다. 상기 유기 발광층(230)은 정공 주입층(Hole Injecting Layer), 정공 수송층(Hole Transporting Layer), 발광층(Emitting Layer), 전자 수송층(Electron

Transporting Layer), 및 전자 주입층(Electron Injecting Layer)을 포함하여 이루어질 수 있다. 상기 유기 발광층(230)의 구조는 당업계에 공지된 다양한 형태로 변경될 수 있다.

[0100] 상기 유기 발광층(230)은 상기 뱅크(220)의 상면까지 연장될 수 있다. 다만, 상기 유기 발광층(230)은 상기 제2보조 전극(210)의 상면을 가리면서 상기 제2보조 전극(210)의 상면까지 연장되지는 않는다. 상기 유기 발광층(230)이 상기 제2보조 전극(210)의 상면을 가리게 되면 상기 제2보조 전극(210)과 상기 캐소드 전극(240) 사이의 전기적 연결이 어려워지기 때문이다. 전술한 바와 같이, 상기 제2뱅크(220b)가 처마와 같은 역할을 하도록 형성되므로 상기 유기 발광층(230)은 상기 제2보조 전극(210)의 상면을 가리는 마스크 없이 증착 공정을 통해 형성할 수 있다.

[0101] 상기 캐소드 전극(240)은 상기 유기 발광층(230) 상에 형성되어 있다. 상기 캐소드 전극(240)은 광이 방출되는 면에 형성되기 때문에 투명한 도전물질로 이루어진다. 상기 캐소드 전극(240)은 투명한 도전물질로 이루어지기 때문에 저항이 높게 되고, 따라서 상기 캐소드 전극(240)의 저항을 줄이기 위해서 상기 캐소드 전극(240)은 상기 제2보조 전극(210)과 연결된다. 즉, 상기 캐소드 전극(240)은 상기 제2보조 전극(210)과 상기 제2뱅크(220b) 사이의 이격된 공간을 통해서 상기 제2보조 전극(210)과 연결되어 있다. 상기 캐소드 전극(240)은 스퍼터링(Sputtering)과 같은 증착 물질의 직진성이 좋지 않은 증착 공정을 통해 형성할 수 있기 때문에, 상기 캐소드 전극(240)의 증착 공정시 상기 제2보조 전극(210)과 상기 제2뱅크(220b) 사이의 이격된 공간으로 상기 캐소드 전극(240)이 증착될 수 있다.

[0102] 도면에 도시되지는 않았으나, 상기 캐소드 전극(240) 상에는 밀봉층(encapsulation layer)이 추가로 형성되어 수분의 침투를 방지할 수 있다. 상기 밀봉층은 당업계에 공지된 다양한 재료가 이용될 수 있다. 또한, 도시하지는 않았지만, 상기 캐소드 전극(240) 상에 각 화소별로 컬러 필터가 추가로 형성될 수도 있으며, 이 경우에는 상기 유기 발광층(230)에서 화이트(white) 광이 발광될 수 있다.

[0103] 도 7은 도 5에 도시된 “B-B” 라인을 따라 절취한 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 단면도이다. 구체적으로 도 7은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 제2보조 전극(210)이 형성된 길이 방향에 수직하게 절취한 단면을 포함한다. 이 때, 길이 방향에 수직한 방향은 제2보조 전극(210)의 단축 방향을 의미한다.

[0104] 도 7에 도시된 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 기판(100) 상에는 게이트 절연막(120), 충간 절연막(140), 패시베이션층(165), 제1평탄화층(171), 제1보조 전극(190), 제2평탄화층(172), 제2보조 전극(210), 뱅크(220), 유기 발광층(230), 및 캐소드 전극(240)이 형성되어 있다. 도면에 도시되지는 않았지만, 상기 제1보조 전극(210) 및 제2보조 전극(210)의 하면 상에는 게이트 라인(미도시) 및 센싱 라인(미도시)과 같은 배선이 구비될 수 있으며, 따라서 상기 제1보조 전극(210) 및 제2보조 전극(210)은 투과 영역의 개구율에 영향을 미치지 않는다.

[0105] 상기 게이트 절연막(120), 충간 절연막(140), 패시베이션층(165), 제1평탄화층(171), 제1보조 전극(190), 제2평탄화층(172), 제2보조 전극(210)은 도 6에 따른 유기 발광 표시 장치와 동일하게 적층된 것이므로, 동일한 구성에 대해서는 동일한 도면부호를 부여하였고 이하에서는 상이한 구조로 적층된 구성에 대해서만 설명하기로 한다.

[0106] 상기 뱅크(220)는 상기 제2보조 전극(210)의 일측 및 타측에 구비된 제1뱅크(220a)와, 상기 제2보조 전극(210)의 상면으로부터 이격되도록 상기 제1뱅크(220a)와 연결된 제2뱅크(220b)를 포함하여 이루어진다.

[0107] 특히, 전술한 바와 같이, 상기 제1뱅크(220a)와 상기 제2뱅크(220b)는 상기 제2보조 전극(210)이 형성된 길이 방향의 일측 및 타측에서 서로 연결되고, 상기 제2보조 전극(210)이 형성된 폭 방향의 일측 및 타측에서 서로 연결되지 않도록 구비되기 때문에, 상기 제2보조 전극(210)이 형성된 길이 방향에 수직하게 절취한 경우에는 도 7에 도시된 바와 같이 상기 제2뱅크(220b)가 상기 제1뱅크(220a)와 연결되지 않고 떨어져서 나타남을 확인할 수 있다.

[0108] 또한, 상기 제2뱅크(220b)는 처마와 같은 역할을 함으로써 처마 아래 영역에는 상기 유기 발광층(230)이 증착되지 않을 수 있는 폭으로 형성된다. 상기 유기 발광층(230)의 증착을 방지할 수 있는 상기 제2뱅크(220b)의 폭은 제2보조 전극(210)이 형성된 폭에 따른 실험치로 결정될 수 있으나, 이에 한정되는 것은 아니다. 일례로, 상기 제2보조 전극(210)이 콘택홀을 통해 제1보조 전극(190)과 연결됨을 감안하여, 상기 제2뱅크(220b)이 콘택홀의 폭보다 더 넓은 폭을 갖도록 형성함으로써 상기 유기 발광층(230)이 콘택홀 영역으로 침투하는 것을 방지할 수 있을 것이다.

- [0109] 이와 같이, 본 발명의 실시예에서는 별도의 격벽을 형성하지 않고, 뱅크(220)를 패턴 형성하는 공정에서 쳐마 역할을 하는 제2뱅크(220b)를 형성함으로써 상기 유기 발광층(230)이 상기 제2보조 전극(210)의 상면에 중착되는 것을 방지할 수 있다.
- [0110] 특히, 격벽을 통해 유기 발광층(230)이 중착되지 못하도록 할 경우에는 격벽의 필링(Peeling)을 방지해야 하므로 격벽의 상면의 폭을 자유롭게 조절할 수 없었으나, 본 발명의 실시예에서는 제2뱅크(220b)가 쳐마 역할을 하므로 상기 유기 발광층(230)이 침투하는 거리에 따라 상기 제2뱅크(220b)의 폭을 자유롭게 조절할 수 있으므로, 보다 효과적으로 상기 유기 발광층(230)의 침투를 방지할 수 있다.
- [0111] 상기 유기 발광층(230)은 상기 제2애노드 전극(200) 상에서 상기 제1뱅크(220a) 및 제2뱅크(220b)의 상면까지 연장되어 형성된다. 다만, 본 발명의 실시예에서는 상기 제2뱅크(220b)가 상기 제2보조 전극(210)의 상면으로부터 이격되도록 형성되어 있기 때문에, 상기 유기 발광층(230)은 상기 제2보조 전극(210)의 상면을 가리면서 상기 제2보조 전극(210)의 상면까지 연장되지는 않는다.
- [0112] 상기 캐소드 전극(240)은 상기 유기 발광층(230) 상에 형성되어 있다. 상기 캐소드 전극(240)은 투명한 도전물질로 이루어지기 때문에 저항이 높게 되고, 따라서 상기 캐소드 전극(240)의 저항을 줄이기 위해서 상기 캐소드 전극(240)은 상기 제2보조 전극(210)과 연결된다. 특히, 본 발명의 실시예에 따른 상기 캐소드 전극(240)은 상기 제2보조 전극(210)과 상기 제2뱅크(220b) 사이의 이격된 공간을 통해서 상기 제2보조 전극(210)과 연결되어 있다.
- [0113] 도 8a 내지 도 8h는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조방법을 보여주는 공정 단면도로서, 이는 전술한 도 6에 따른 유기 발광 표시 장치의 제조방법에 관한 것이다.
- [0114] 우선, 도 8a에서 알 수 있듯이, 기판(100) 상에 액티브층(110), 게이트 절연막(120), 게이트 전극(130), 충간 절연막(140), 소스 전극(150) 및 드레인 전극(160)을 차례로 형성한다.
- [0115] 보다 구체적으로 설명하면, 상기 기판(100) 상에 상기 액티브층(110)을 형성하고, 상기 액티브층(110) 상에 상기 게이트 절연막(120)을 형성하고, 상기 게이트 절연막(120) 상에 상기 게이트 전극(130)을 형성하고, 상기 게이트 전극(130) 상에 상기 충간 절연막(140)을 형성하고, 상기 게이트 절연막(120) 및 상기 충간 절연막(140)에 제1콘택홀(CH1)과 제2콘택홀(CH2)을 형성하고, 그 후 상기 제1콘택홀(CH1)을 통해서 상기 액티브층(110)의 일단 영역과 연결되는 상기 드레인 전극(160), 상기 제2콘택홀(CH2)을 통해 상기 액티브층(110)의 타단 영역과 연결되는 상기 소스 전극(150)을 형성한다.
- [0116] 상기 소스 전극(150)은 하부 소스 전극(151)과 상부 소스 전극(152)으로 이루어지고, 상기 드레인 전극(160)은 하부 드레인 전극(161)과 상부 드레인 전극(162)으로 이루어진다. 이와 같은 소스 전극(150) 및 드레인 전극(160)은 동일한 물질로 동일한 패터닝 공정에 의해서 동시에 형성할 수 있다.
- [0117] 다음, 도 8b에서 알 수 있듯이, 상기 소스 전극(150) 및 상기 드레인 전극(160) 상에 패시베이션층(165)을 형성하고, 상기 패시베이션층(165) 상에 제1평탄화층(171)을 형성한다.
- [0118] 상기 패시베이션층(165)과 상기 제1평탄화층(171)은 제3콘택홀(CH3)을 구비하도록 형성되어, 상기 제3콘택홀(CH3)을 통해서 상기 소스 전극(150)이 외부로 노출된다.
- [0119] 다음, 도 8c에서 알 수 있듯이, 상기 제1평탄화층(171) 상에 서로 이격되도록 제1애노드 전극(180)과 제1보조 전극(190)을 형성한다.
- [0120] 상기 제1애노드 전극(180)은 상기 제3콘택홀(CH3)을 통해서 상기 소스 전극(150)과 연결되도록 형성한다.
- [0121] 상기 제1애노드 전극(180)은 제1하부 애노드 전극(181), 제1상부 애노드 전극(182), 및 제1커버 애노드 전극(183)으로 이루어지고, 상기 제1보조 전극(190)은 제1하부 보조 전극(191), 제1상부 보조 전극(192), 및 제1커버 보조 전극(193)으로 이루어진다.
- [0122] 상기 제1애노드 전극(180) 및 상기 제1보조 전극(190)은 서로 동일한 물질을 동일한 패터닝 공정을 통해서 동시에 형성할 수 있다.
- [0123] 다음, 도 8d에서 알 수 있듯이, 상기 제1애노드 전극(180)과 제1보조 전극(190) 상에 제2 평탄화층(172)을 형성한다.
- [0124] 상기 제2평탄화층(173)은 제4콘택홀(CH4) 및 제5 콘택홀(CH5)을 구비하도록 형성되어, 상기 제4콘택홀(CH4)을

통해 상기 제1애노드 전극(180)이 외부로 노출되고, 상기 제5 콘택홀(CH5)을 통해 상기 제1보조 전극(190)이 외부로 노출된다.

[0125] 다음, 도 8e에서 알 수 있듯이, 상기 제2평탄화층(172) 상에 서로 이격되도록 제2애노드 전극(200) 및 제2보조 전극(210)을 형성한다. 상기 제2애노드 전극(200)은 상기 제4콘택홀(CH4)을 통해 상기 제1애노드 전극(180)에 연결되고, 상기 제2보조 전극(210)은 상기 제5콘택홀(CH5)을 통해 상기 제1보조 전극(190)에 연결된다. 상기 제2애노드 전극(200)과 제2보조 전극(210)은 서로 동일한 물질을 동일한 패터닝 공정을 통해서 동시에 형성할 수 있다.

[0126] 다음, 도 8f에서 알 수 있듯이, 상기 제2애노드 전극(200)과 제2보조 전극(210) 상에 뱅크(220)를 형성한다. 구체적으로 상기 제2애노드 전극(200)의 상면을 노출시키면서 상기 제2애노드 전극(200)의 일측 및 타측 상에 제1뱅크(220a)를 형성함과 더불어 제2보조 전극(210)의 상면을 노출시키면서 상기 제2보조 전극(210)의 일측 및 타측 상에 제1뱅크(220a)를 형성하고, 상기 제2보조 전극(210)의 상면으로부터 이격되도록 상기 제1뱅크(220a)와 연결된 제2뱅크(220b)를 형성한다. 따라서, 본 발명의 실시예에서는 별도의 격벽을 형성할 필요가 없고 상기 제2보조 전극(210)과 제2뱅크(220b) 사이의 이격된 공간을 통해 상기 캐소드 전극(240)이 상기 제2보조 전극(210)과 연결되기 때문에 상기 캐소드 전극(240)의 저항을 낮출 수 있다.

[0127] 상기 제1뱅크(220a)와 제2뱅크(220b)는 하프톤 마스크를 이용하여 동시에 형성될 수 있다. 이하에서, 하프톤 마스크를 이용하여 상기 제1뱅크(220a)와 제2뱅크(220b)를 동시에 형성하는 과정을 구체적으로 살펴보기로 한다.

[0128] 도 9a 내지 도 9d는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 뱅크를 형성하는 제조방법을 보여주는 공정 단면도이다.

[0129] 우선, 도 9a에서 알 수 있듯이, 상기 제2애노드 전극(200) 및 제2보조 전극(210) 상에 뱅크층(220)을 형성한다. 보다 구체적으로 상기 제2애노드 전극(200) 및 제2보조 전극(210)을 포함하는 액티브 영역 전면에 상기 뱅크층(220)을 형성한다. 특히, 본 발명의 실시예에 따른 상기 뱅크층(220)은 네거티브 타입의 감광성 물질로 이루어질 수 있다.

[0130] 즉, 상기 뱅크층(220)은 네거티브 타입의 감광성 물질로 이루어지기 때문에, 노광 시 광이 조사된 영역은 현상 공정 후 남아 있게 되고, 노광 시 광이 차단된 영역은 현상 공정 후 제거되는 특성을 갖는다.

[0131] 다음, 도 9b에서 알 수 있듯이, 상기 뱅크층(220) 상에 포토 레지스트 패턴(M)을 형성하여 정렬시킨다. 특히 상기 포토 레지스트 패턴(M)은 하프톤 마스크 형태로 구성될 수 있고, 구체적으로 상기 포토 레지스트 패턴(M)은 노광 시 광을 모두 차단하는 차광 패턴(M1), 노광 시 광이 절반만 투과되는 반투과 패턴(M2) 및 노광 시 광이 모두 투과되는 투과 패턴(M3)을 포함할 수 있다.

[0132] 다음, 도 9c에서 알 수 있듯이, 상기 포토 레지스트 패턴(M)을 마스크로 하여 상기 뱅크층(220)에 대해 노광 및 현상 공정을 수행한다.

[0133] 도 9b에서 살펴본 바와 같이, 상기 포토 레지스트 패턴(M)은 상기 차광 패턴(M1), 반투과 패턴(M2) 및 투과 패턴(M3)을 포함하기 때문에, 상기 차광 패턴(M1)에 대응되는 상기 뱅크층(220)으로는 광이 조사되지 않고, 상기 반투과 패턴(M2)에 대응되는 상기 뱅크층(220)으로는 광이 절반만 조사되고, 상기 투과 패턴(M3)에 대응되는 상기 뱅크층(220)으로는 광이 모두 조사된다.

[0134] 다음, 도 9d에서 알 수 있듯이, 상기 포토 레지스트 패턴(M)을 스트립(strip) 공정을 통해 제거하여 상기 제1뱅크(220a)와 제2뱅크(220b)가 외부로 노출된 기판(100)을 획득한다. 보다 구체적으로 상기 제2애노드 전극(200)의 일측 및 타측과, 상기 제2보조 전극(210)의 일측 및 타측에 제1뱅크(220a)가 형성되고, 상기 제2보조 전극(210)의 상면으로부터 이격되도록 상기 제1뱅크(220a)와 연결된 제2뱅크(220b)가 형성된다.

[0135] 즉, 전술한 바와 같이, 상기 뱅크층(220)이 네거티브 타입의 감광성 물질로 이루어지므로, 상기 차광 패턴(M1)에 대응되어 광이 조사되지 않은 상기 뱅크층(220)은 모두 제거되고, 상기 반투과 패턴(M2)에 대응되어 광이 절반만 조사된 상기 뱅크층(220)은 상부로만 광이 조사되었으므로 하부가 제거되어 제2뱅크(220b)를 형성하고, 상기 투과 패턴(M3)에 대응되어 광이 모두 조사된 상기 뱅크층(220)은 모두 남아 있게 되어 제1뱅크(220a)를 형성한다. 이와 같이 서로 다른 두께로 서로 다른 위치에 형성되는 제1뱅크(220a)와 제2뱅크(220b)를 하나의 하프톤 마스크를 통해서 형성할 수 있다.

[0136] 전술한 도 9a 내지 도 9d와 같이, 본 발명의 실시예에서 상기 제1뱅크(220a)와 제2뱅크(220b)는 서로 동일한 물

질의 동일한 패터닝 공정을 통해 동시에 형성된다.

[0137] 다음, 도 8g에서 알 수 있듯이, 상기 제2애노드 전극(200) 상에 유기 발광층(230)을 형성한다. 상기 유기 발광층(230)은 증발법(Evaporation)과 같은 증착 물질의 직진성이 우수한 증착 공정을 통해 형성하며, 그에 따라, 상기 유기 발광층(230)은 상기 뱅크(220)의 상면에는 증착될 수 있지만 상기 제2뱅크(220b)와 상기 제2보조 전극(210) 사이의 이격된 공간에는 증착되지 않게 된다. 즉, 상기 유기 발광층(230)의 증착시 상기 제2뱅크(220b)가 처마(eaves)와 같은 역할을 하기 때문에, 상기 제2보조 전극(210)의 상면을 가리는 마스크 패턴 없이 상기 유기 발광층(230)을 증착하여도 상기 제2뱅크(220b)와 상기 제2보조 전극(210) 사이의 이격된 공간으로 상기 유기 발광층(230)이 증착되는 것이 방지될 수 있다.

[0138] 다음, 도 8h에서 알 수 있듯이, 상기 유기 발광층(230) 상에 캐소드 전극(240)을 형성한다.

[0139] 상기 캐소드 전극(240)은 상기 제2뱅크(220b)와 상기 제2보조 전극(210) 사이의 이격된 공간을 통해서 상기 제2보조 전극(210)과 연결되도록 형성한다. 상기 캐소드 전극(240)은 스퍼터링(Sputtering)과 같은 증착 물질의 직진성이 좋지 않은 증착 공정을 통해 형성할 수 있으며, 그에 따라 상기 캐소드 전극(240)의 증착 공정시 상기 제2뱅크(220b)와 상기 제2보조 전극(210) 사이의 이격된 공간으로 상기 캐소드 전극(240)이 증착될 수 있다.

[0140] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 보호 범위는 청구 범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리 범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

[0141] 100: 기판 T: 박막 트랜지스터층

165: 패시베이션층 171, 172: 제1, 제2 평탄화층

180: 제1애노드 전극 190: 제1보조 전극

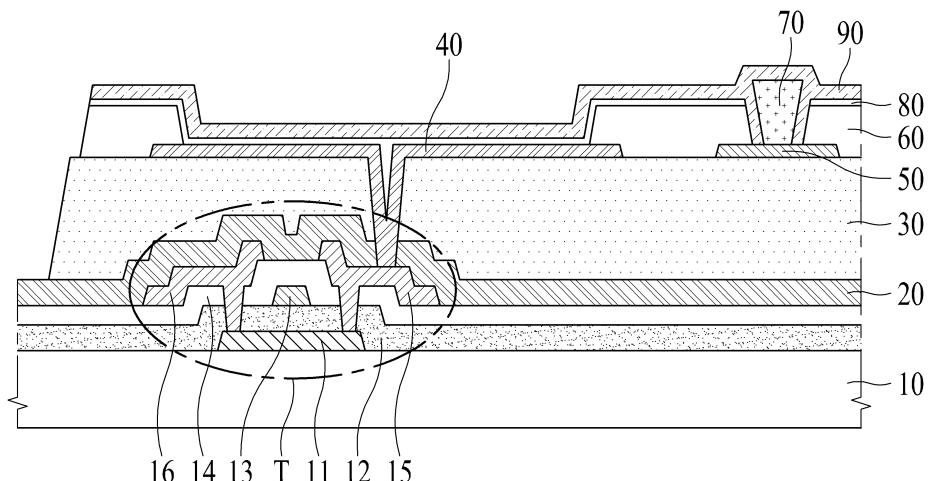
200: 제2애노드 전극 210: 제2보조 전극

220: 뱅크 230: 유기 발광층

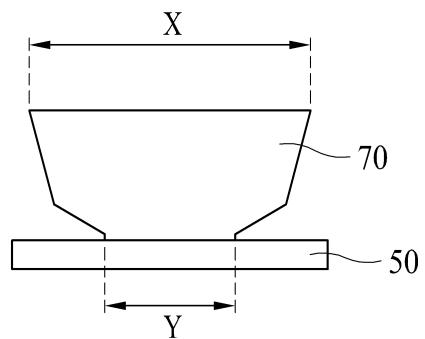
240: 캐소드 전극

도면

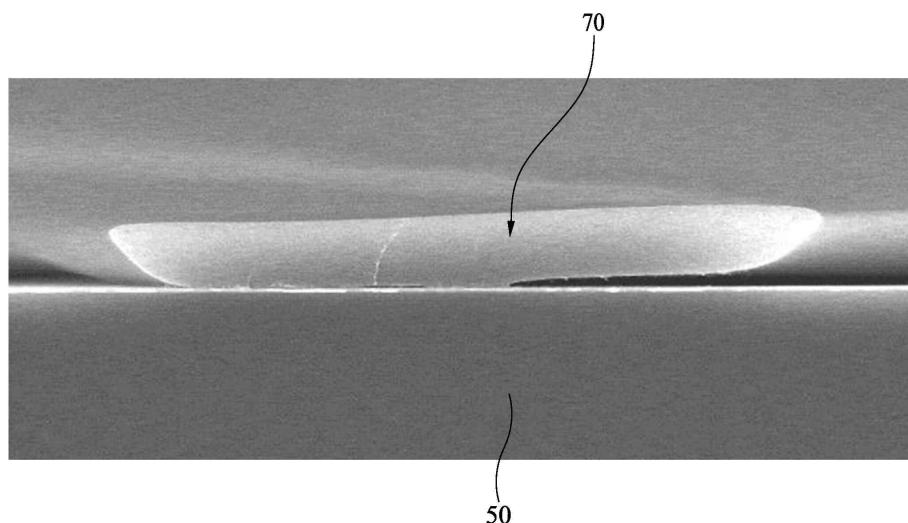
도면1



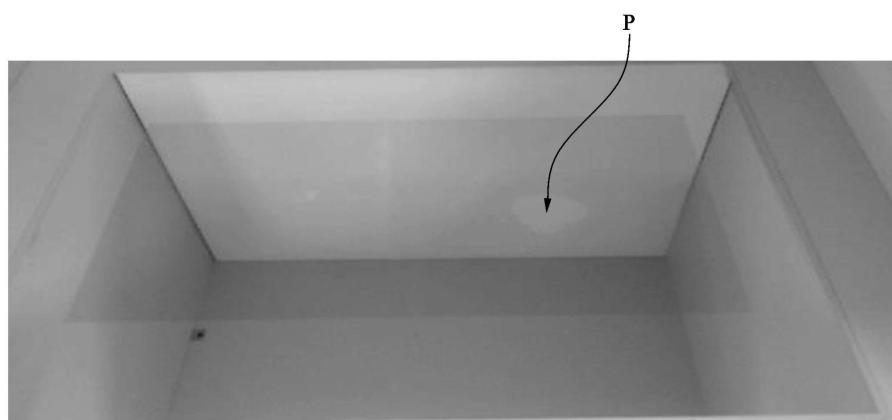
도면2



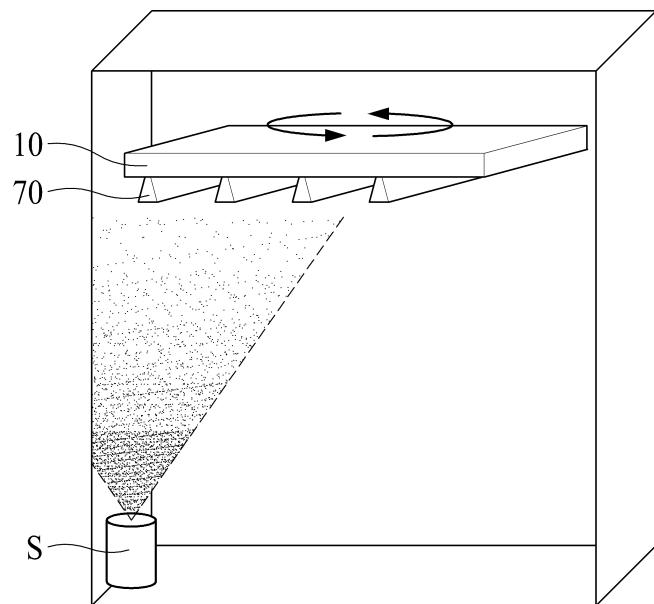
도면3a



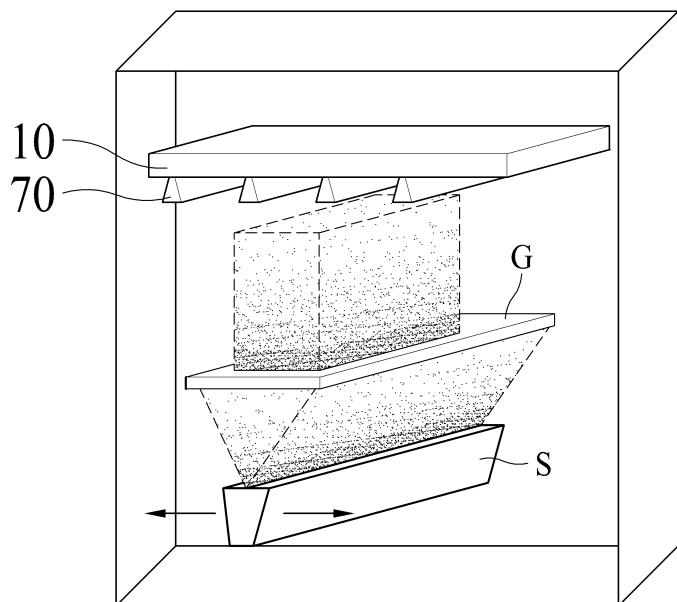
도면3b



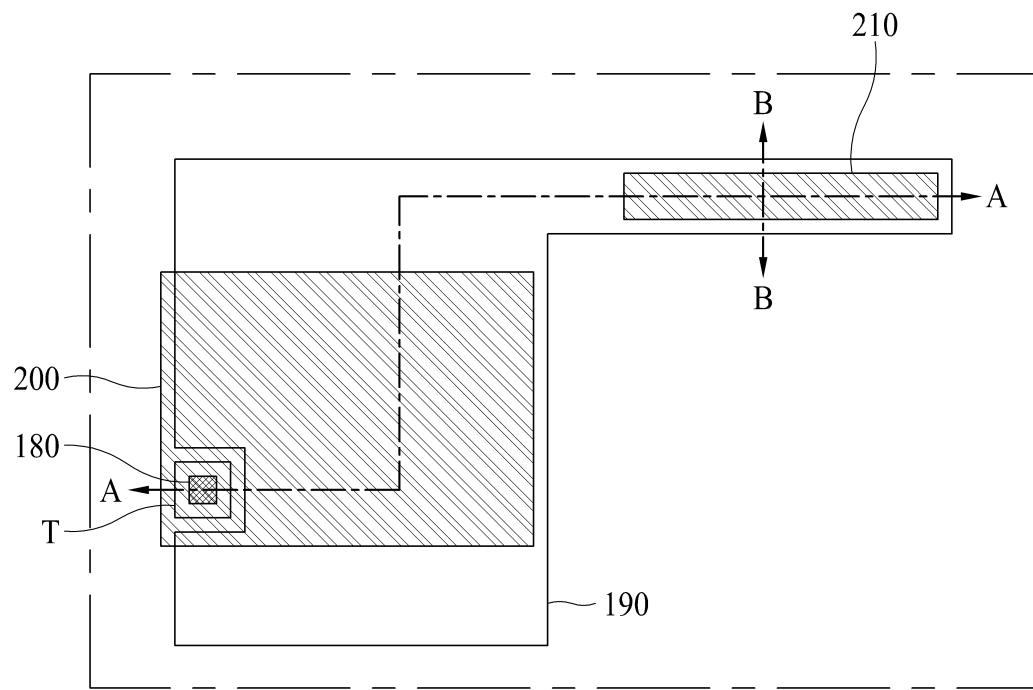
도면4a



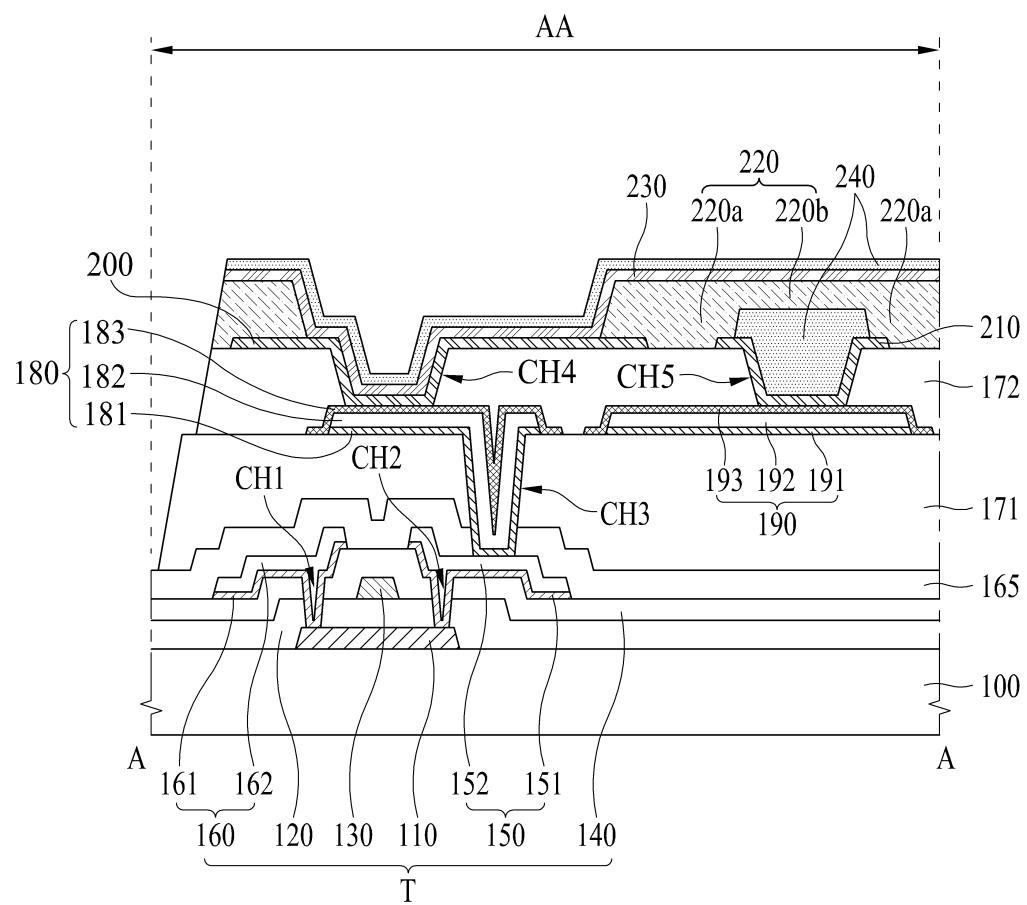
도면4b



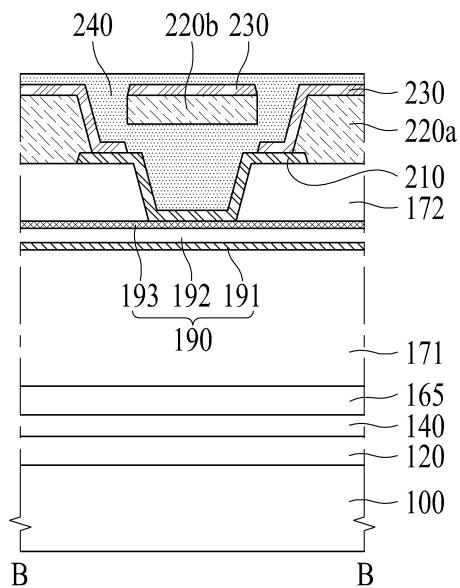
도면5



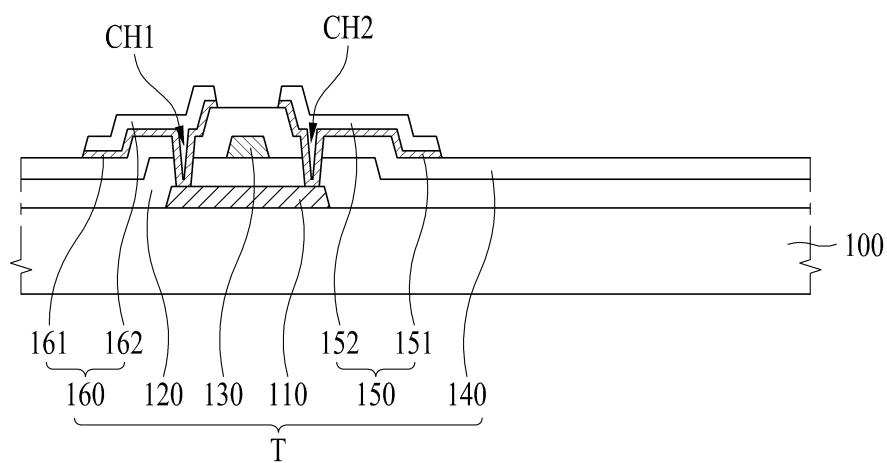
도면6



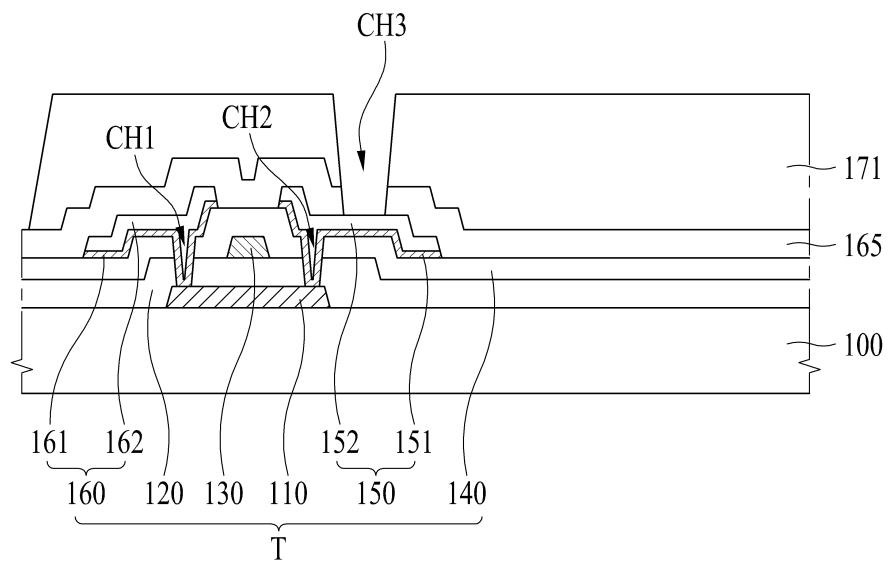
도면7



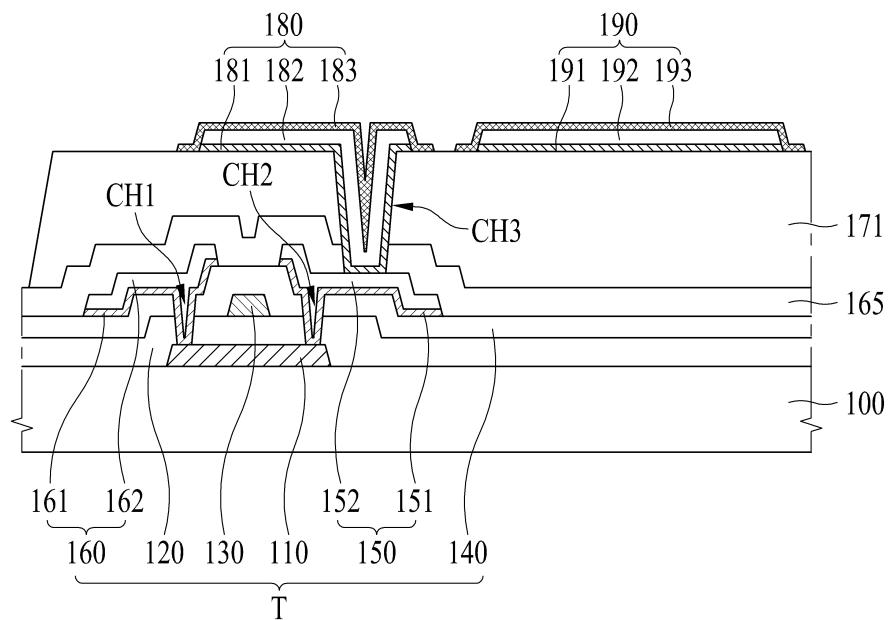
도면8a



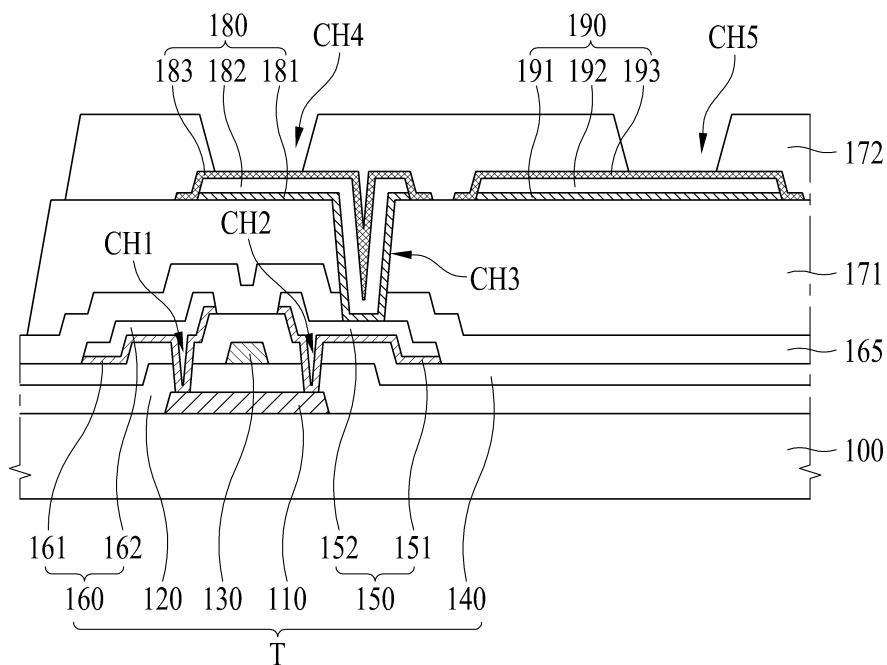
도면8b



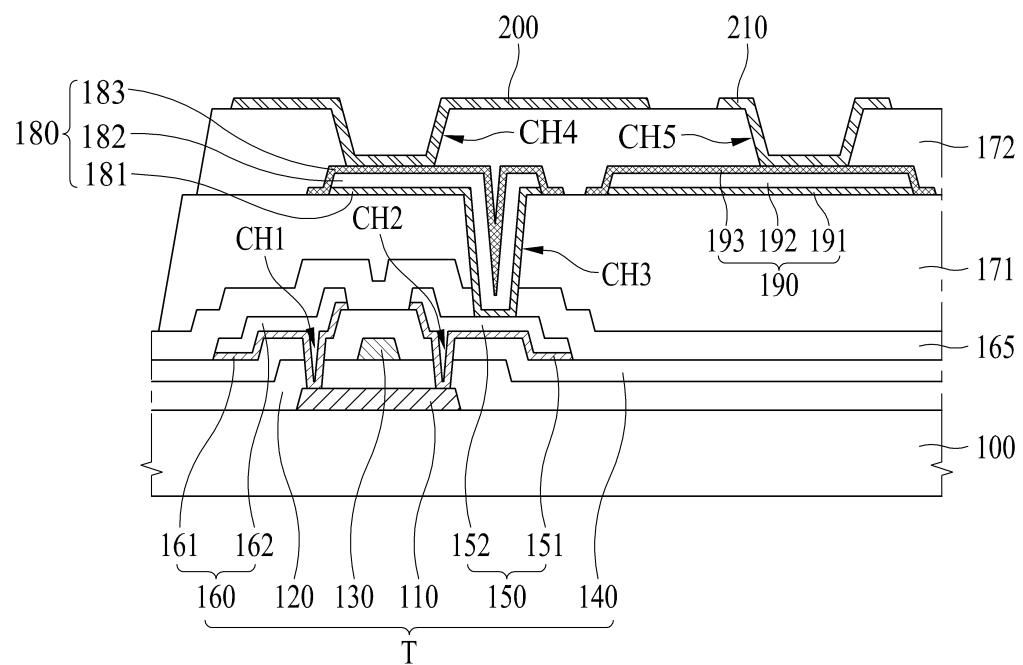
도면8c



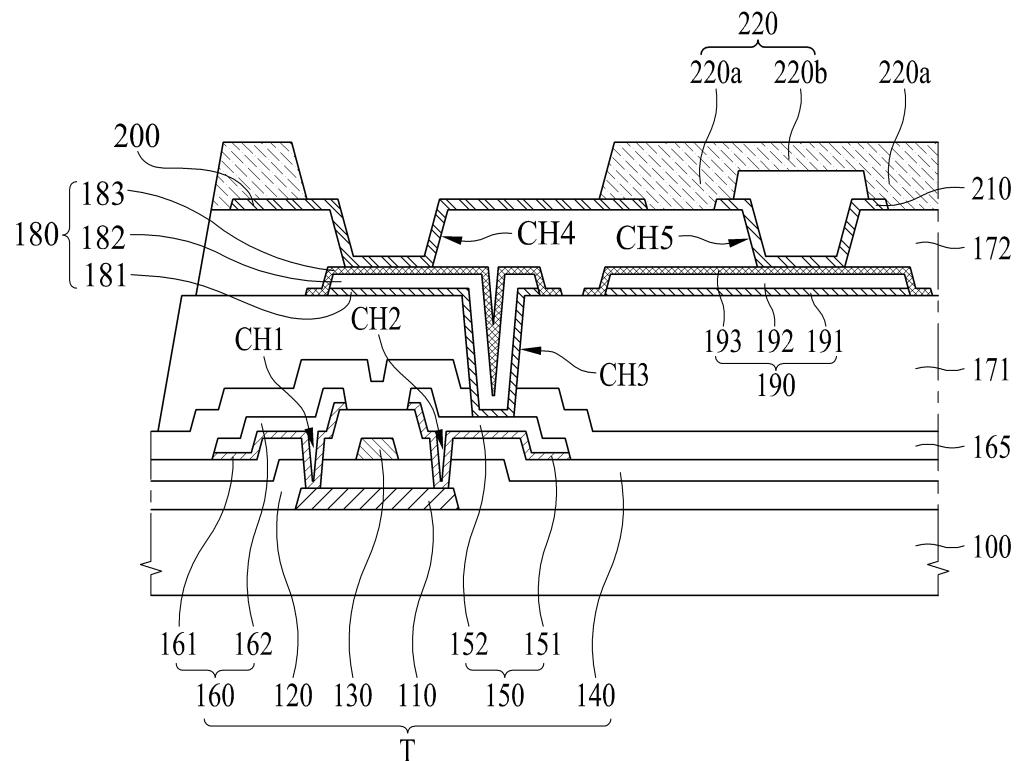
도면8d



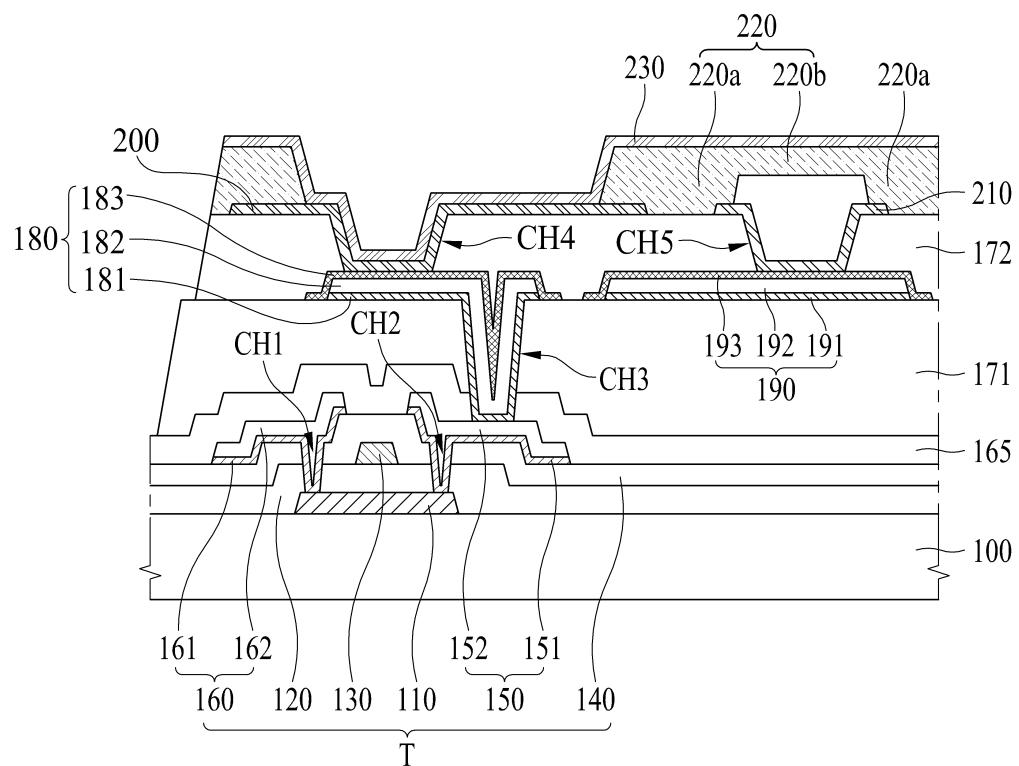
도면8e



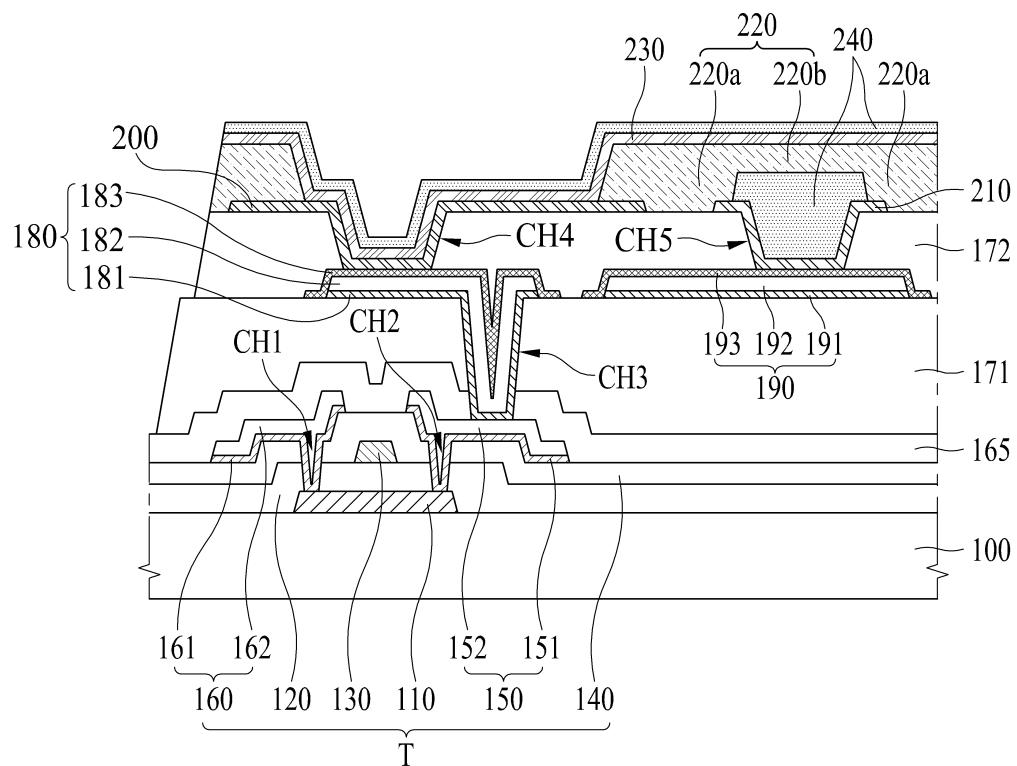
도면8f



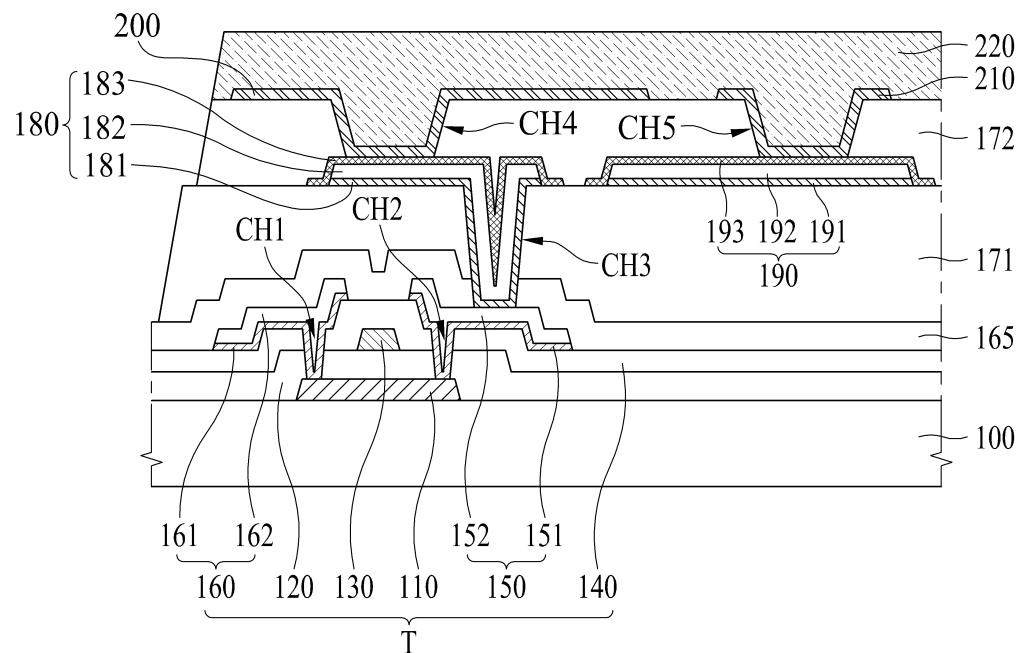
도면8g



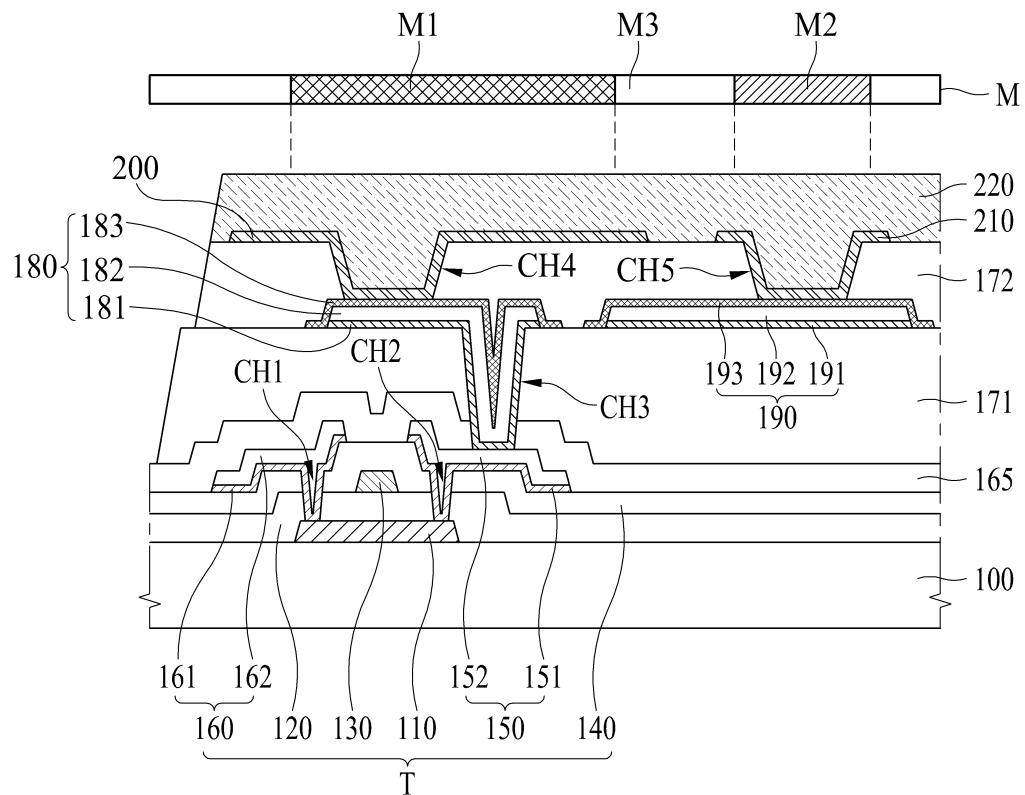
도면8h



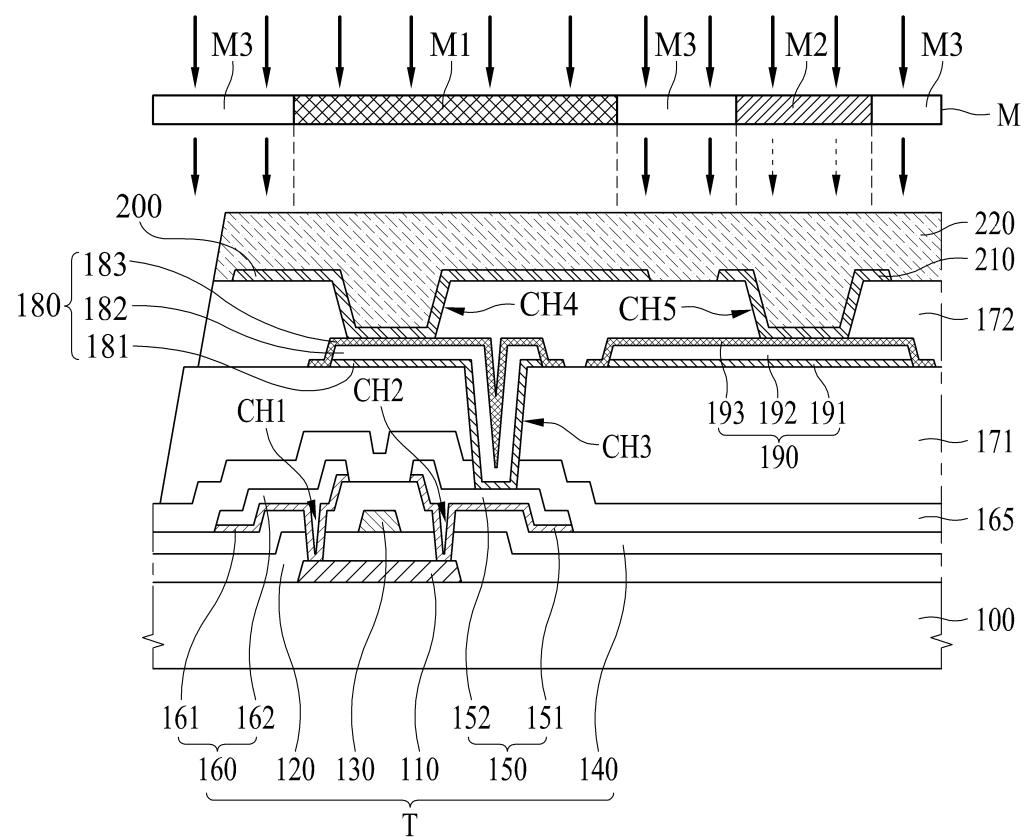
도면9a



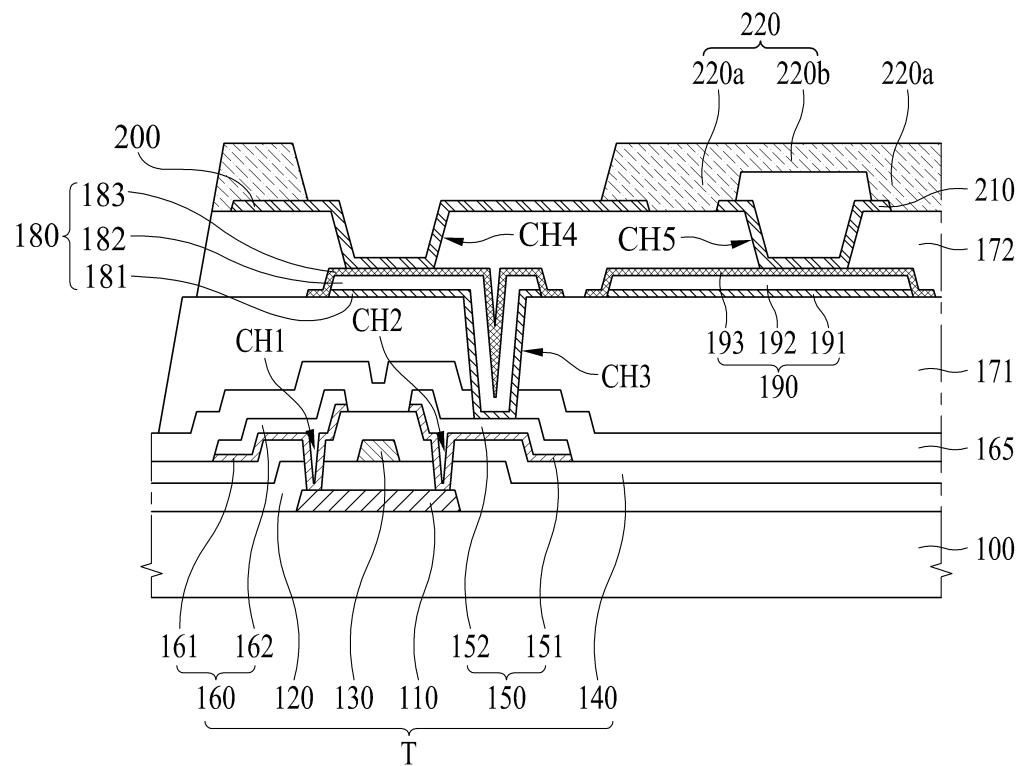
도면9b



도면9c



도면9d



专利名称(译)	标题 : OLED显示器及其制造方法		
公开(公告)号	KR1020170038599A	公开(公告)日	2017-04-07
申请号	KR1020150138236	申请日	2015-09-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JONGHYEOK IM 임종혁 EUNAH KIM 김은아		
发明人	임종혁 김은아		
IPC分类号	H01L27/32 H01L51/52 H01L51/56		
CPC分类号	H01L27/3246 H01L27/326 H01L27/3248 H01L51/5228 H01L51/56 H01L2227/32 H01L2251/56		
外部链接	Espacenet		

摘要(译)

根据本发明实施方案的有机发光二极管显示器包括在基板上的阳极，有机发光层，阴极，辅助电极和堤岸。堤岸包括设置在辅助电极的一侧和另一侧的第一堤岸，并且阴极通过第二隔堤和辅助电极的上表面之间的间隔空间连接到辅助电极。

