



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0061282  
(43) 공개일자 2020년06월02일

(51) 국제특허분류(Int. Cl.)  
H01L 51/50 (2006.01) G02B 27/01 (2006.01)  
H01L 27/32 (2006.01) H01L 51/52 (2006.01)  
(52) CPC특허분류  
H01L 51/504 (2013.01)  
G02B 27/01 (2013.01)  
(21) 출원번호 10-2019-0083109  
(22) 출원일자 2019년07월10일  
심사청구일자 없음  
(30) 우선권주장  
1020180146641 2018년11월23일 대한민국(KR)

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
손영훈  
경기도 파주시 월롱면 엘지로 245  
허준영  
경기도 파주시 월롱면 엘지로 245  
(뒷면에 계속)  
(74) 대리인  
특허법인천문

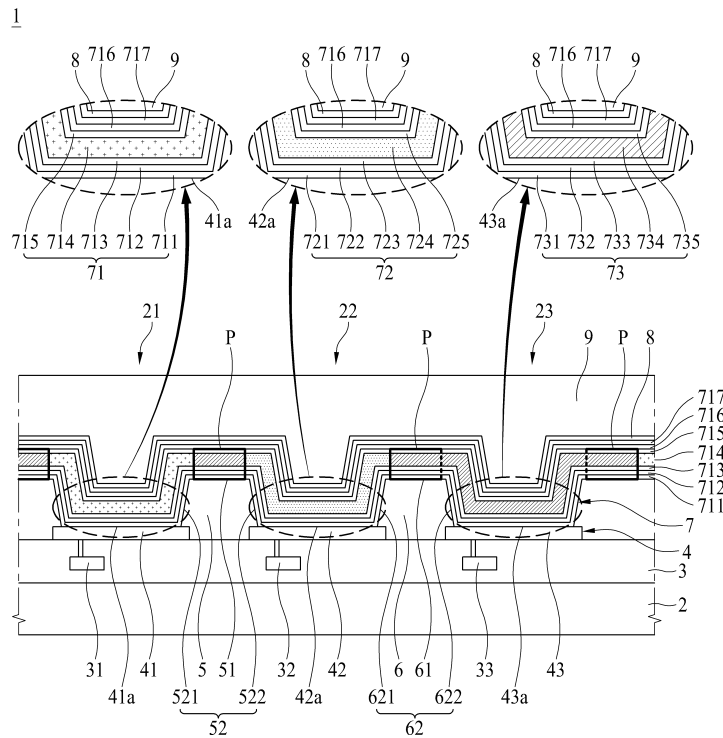
전체 청구항 수 : 총 19 항

(54) 발명의 명칭 표시장치

(57) 요약

본 출원의 예에 따른 표시장치는, 제1 서브 화소, 제2 서브 화소, 및 제3 서브 화소를 구비한 기관, 기관 상에 구비되며 제1 서브 화소에 구비된 제1 서브 전극, 제2 서브 화소에 구비된 제2 서브 전극 및 제3 서브 화소에 구비된 제3 서브 전극을 포함하는 제1 전극, 제1 서브 전극 상에 배치된 제1 유기발광층, 제2 서브 전극 상에 배치 (뒷면에 계속)

대표도 - 도1



된 제2 유기발광층 및 제3 서브 전극 상에 배치된 제3 유기발광층을 포함하는 유기발광층, 유기발광층 상에 배치된 제2 전극, 제1 서브 전극 및 제2 서브 전극 사이에 구비되어 제1 서브 화소 및 제2 서브 화소를 구분하는 제1 बैं크, 및 제2 서브 전극과 제3 서브 전극 사이에 구비되어 제2 서브 화소 및 제3 서브 화소를 구분하는 제2 बैं크를 포함하고, 제3 유기발광층의 일부는 제1 서브 화소, 제2 서브 화소, 및 제3 서브 화소 각각의 사이에 배치되도록 구비됨으로써, 유기발광층을 형성하기 위한 포토 공정 수를 줄일 수 있으므로 코팅 공정, 노광 공정, 및 식각 공정에 의해 유기발광층이 손상되는 것을 최소화할 수 있다.

(52) CPC특허분류

*H01L 27/3213* (2013.01)

*H01L 27/3246* (2013.01)

*H01L 51/52* (2013.01)

(72) 발명자

**김대회**

경기도 파주시 월롱면 엘지로 245

**박현민**

경기도 파주시 월롱면 엘지로 245

## 명세서

### 청구범위

#### 청구항 1

제1 서브 화소, 제2 서브 화소, 및 제3 서브 화소를 구비한 기관;

상기 기관 상에 구비되며, 상기 제1 서브 화소에 구비된 제1 서브 전극, 상기 제2 서브 화소에 구비된 제2 서브 전극, 및 상기 제3 서브 화소에 구비된 제3 서브 전극을 포함하는 제1 전극;

상기 제1 서브 전극 상에 배치된 제1 유기발광층, 상기 제2 서브 전극 상에 배치된 제2 유기발광층, 및 상기 제3 서브 전극 상에 배치된 제3 유기발광층을 포함하는 유기발광층;

상기 유기발광층 상에 배치된 제2 전극;

상기 제1 서브 전극 및 상기 제2 서브 전극 사이에 구비되어 상기 제1 서브 화소 및 상기 제2 서브 화소를 구분하는 제1 बैं크; 및

상기 제2 서브 전극 및 상기 제3 서브 전극 사이에 구비되어 상기 제2 서브 화소 및 상기 제3 서브 화소를 구분하는 제2 बैं크를 포함하고,

상기 제3 유기발광층의 일부는 상기 제1 서브 화소, 상기 제2 서브 화소, 및 상기 제3 서브 화소 각각의 사이에 배치된 표시장치.

#### 청구항 2

제 1 항에 있어서,

상기 제3 유기발광층의 일부는 상기 제1 बैं크의 일부에 중첩되도록 배치된 표시장치.

#### 청구항 3

제 2 항에 있어서,

상기 제1 बैं크는 상면, 및 상기 상면으로부터 상기 제1 전극으로 연장된 경사면을 포함하고,

상기 제3 유기발광층의 일부는 상기 제1 बैं크의 상면 중 적어도 일부에 배치된 표시장치.

#### 청구항 4

제 1 항에 있어서,

상기 제3 유기발광층의 일부는 상기 제2 बैं크의 일부에 중첩되도록 배치된 표시장치.

#### 청구항 5

제 4 항에 있어서,

상기 제2 बैं크의 일부에 중첩된 제3 유기발광층의 일부는 상기 제3 유기발광층과 서로 연결된 표시장치.

#### 청구항 6

제 1 항에 있어서,

상기 제3 유기발광층의 폭은 상기 제1 유기발광층의 폭보다 크고,

상기 제1 유기발광층의 폭은 상기 제2 유기발광층의 폭과 동일한 표시장치.

#### 청구항 7

제 1 항에 있어서,

상기 제3 유기발광층의 일부는 정공주입층, 정공수송층, 전자차단층, 발광층, 및 정공차단층인 표시장치.

#### 청구항 8

제 1 항에 있어서,

상기 제1 유기발광층, 상기 제2 유기발광층, 및 상기 제3 유기발광층 각각은 정공주입층, 정공수송층, 전자차단층, 발광층, 정공차단층, 전자수송층, 및 전자주입층을 포함하고,

상기 전자수송층 및 상기 전자주입층은 상기 제1 서브 화소, 상기 제2 서브 화소, 및 상기 제3 서브 화소에 걸쳐서 공통층으로 배치된 표시장치.

#### 청구항 9

제 8 항에 있어서,

상기 제3 유기발광층의 일부의 상면은 상기 전자수송층과 접촉하는 표시장치.

#### 청구항 10

제 8 항에 있어서,

상기 제2 유기발광층의 정공주입층, 정공수송층, 전자차단층, 발광층, 정공차단층은 상기 제1 유기발광층의 정공주입층, 정공수송층, 전자차단층, 발광층, 정공차단층 각각과 서로 이격되고,

상기 제3 유기발광층의 정공주입층, 정공수송층, 전자차단층, 발광층, 정공차단층은 상기 제2 유기발광층의 정공주입층, 정공수송층, 전자차단층, 발광층, 정공차단층 각각과 서로 인접하는 표시장치.

#### 청구항 11

제 8 항에 있어서,

상기 제1 유기발광층 및 상기 제2 유기발광층 각각의 정공주입층, 정공수송층, 전자차단층, 발광층, 정공차단층의 양 끝단은 서로 일치하는 표시장치.

#### 청구항 12

제 1 항에 있어서,

상기 기관은 상기 제3 서브 화소에 인접하는 제1 인접 서브 화소를 포함하고,

상기 제1 전극은 상기 제3 서브 전극의 일측에 배치된 제1 인접 서브 전극을 포함하고,

상기 유기발광층은 상기 제1 인접 서브 전극 상에 배치된 제1 인접 유기발광층을 포함하고,

상기 제3 서브 전극 및 상기 제1 인접 서브 전극 사이에 구비되어 상기 제3 서브 화소 및 상기 제1 인접 서브 화소를 구분하는 제3 बैं크를 포함하고,

상기 제1 बैं크, 상기 제2 बैं크, 및 상기 제3 बैं크 각각은 홈을 가지며,

상기 제3 유기발광층의 일부는 상기 홈의 적어도 일부에 배치된 표시장치.

#### 청구항 13

제 12 항에 있어서,

상기 제1 बैं크, 상기 제2 बैं크, 및 상기 제3 बैं크는 유기 बैं크인 표시장치.

#### 청구항 14

제 12 항에 있어서,

상기 홈은 상기 제1 बैं크에 형성된 제1 홈, 상기 제2 बैं크에 형성된 제2 홈, 및 상기 제3 बैं크에 형성된 제3 홈을 포함하고,

상기 제1 홈은 상기 제1 은행에서 우측에 배치되고,  
상기 제3 홈은 상기 제3 은행에서 좌측에 배치된 표시장치.

**청구항 15**

제 14 항에 있어서,  
상기 제2 홈은 서로 인접하게 배치된 제1 서브홈과 제2 서브홈을 포함하고,  
상기 제2홈의 제1 서브홈은 상기 제2 홈의 제2 서브홈에 대해 좌측에 배치되며,  
상기 제2 홈의 제2 서브홈의 깊이는 상기 제2 홈의 제1 서브홈의 깊이보다 깊고, 상기 제3 홈의 깊이와 동일한 표시장치.

**청구항 16**

제 14 항에 있어서,  
상기 제1 홈은 상기 제1 은행에서 우측에 배치된 제1 서브홈, 및 상기 제1 서브홈의 우측에 배치된 제2 서브홈을 포함하고,  
상기 제1 홈의 제1 서브홈의 깊이는 상기 제1 홈의 제2 서브홈의 깊이보다 깊고, 상기 제3홈의 깊이와 동일한 표시장치.

**청구항 17**

제1 서브 화소, 제2 서브 화소, 제3 서브 화소, 및 제1 인접 서브 화소를 구비한 기관;  
상기 기관 상에 구비되며, 상기 제1 서브 화소에 구비된 제1 서브 전극, 상기 제2 서브 화소에 구비된 제2 서브 전극, 상기 제3 서브 화소에 구비된 제3 서브 전극, 및 상기 제1 인접 서브 화소에 구비된 제1 인접 서브 전극을 포함하는 제1 전극;  
상기 제1 서브 전극 상에 배치된 제1 유기발광층, 상기 제2 서브 전극 상에 배치된 제2 유기발광층, 상기 제3 서브 전극 상에 배치된 제3 유기발광층, 및 상기 제1 인접 서브 전극 상에 배치된 제1 인접 유기발광층을 포함하는 유기발광층;  
상기 유기발광층 상에 배치된 제2 전극;  
상기 제1 서브 전극 및 상기 제2 서브 전극 사이에 구비되어 상기 제1 서브 화소 및 상기 제2 서브 화소를 구분하는 제1 बैं크;  
상기 제2 서브 전극 및 상기 제3 서브 전극 사이에 구비되어 상기 제2 서브 화소 및 상기 제3 서브 화소를 구분하는 제2 बैं크; 및  
상기 제3 서브 전극 및 상기 제1 인접 서브 전극 사이에 구비되어 상기 제3 서브 화소 및 상기 제1 인접 서브 화소를 구분하는 제3 बैं크를 포함하고,  
상기 제1 बैं크의 상면과 상기 제2 बैं크의 상면과 상기 제3 बैं크의 상면에는 상기 제3 유기발광층의 일부가 배치된 표시장치.

**청구항 18**

제 18 항에 있어서,  
상기 제3 유기발광층의 일부는 상기 제1 बैं크의 상면과 상기 제2 बैं크의 상면과 상기 제3 बैं크의 상면에 동시에 형성된 표시장치.

**청구항 19**

제 1 항 내지 제 18 항 중 어느 한 항에 있어서,  
상기 기관과 이격되는 렌즈 어레이, 및 상기 기관과 상기 렌즈 어레이를 수납하는 수납 케이스를 추가로 포함하

는 표시장치.

### 발명의 설명

#### 기술 분야

[0001] 본 출원은 영상을 표시하는 표시장치에 관한 것이다.

#### 배경 기술

[0002] 정보화 사회가 발전함에 따라 영상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있다. 이에 따라, 최근에는 액정표시장치, 발광 표시장치, 유기 발광 표시장치, 마이크로 발광 표시장치, 양자점 발광 표시장치 등과 같은 여러 가지 표시장치가 활용되고 있다.

[0003] 유기 발광 표시장치는 유기발광층의 적색, 녹색, 청색 화소 형성 시, FMM 기술을 이용할 경우 증착 마스크의 처짐에 대한 문제로 마스크 웨도우에 의해 중소형 패널 제작이 가능하나, 대면적 적용은 어렵다. 반면, 포토 레지스트를 이용한 포토 공정은 유기발광층의 적색, 녹색, 청색 미세 패턴 형성이 가능하며, FMM 대비 대면적 패널 제작이 가능한 기술이다. 그러나, 포토 공정이 갖는 다수의 코팅 공정, 노광 공정, 및 식각 공정에 의해 발광소자의 소자 특성이 저하되는 문제가 있다. 이러한 문제는 헤드 장착형 디스플레이와 같이 초고해상도를 요구하는 표시장치일 경우 더 심화된다.

#### 발명의 내용

##### 해결하려는 과제

[0004] 본 출원은 유기발광층의 소자 특성이 저하되는 것을 방지할 수 있는 표시장치를 제공하는 것을 기술적 과제로 한다.

##### 과제의 해결 수단

[0005] 본 출원의 일 실시예에 따른 표시장치는 제1 서브 화소, 제2 서브 화소, 및 제3 서브 화소를 구비한 기관, 기관 상에 구비되며 제1 서브 화소에 구비된 제1 서브 전극, 제2 서브 화소에 구비된 제2 서브 전극 및 제3 서브 화소에 구비된 제3 서브 전극을 포함하는 제1 전극, 제1 서브 전극 상에 배치된 제1 유기발광층, 제2 서브 전극 상에 배치된 제2 유기발광층 및 제3 서브 전극 상에 배치된 제3 유기발광층을 포함하는 유기발광층, 유기발광층 상에 배치된 제2 전극, 제1 서브 전극 및 제2 서브 전극 사이에 구비되어 제1 서브 화소 및 제2 서브 화소를 구분하는 제1 बैं크, 및 제2 서브 전극과 제3 서브 전극 사이에 구비되어 제2 서브 화소 및 제3 서브 화소를 구분하는 제2 बैं크를 포함하고, 제3 유기발광층의 일부는 제1 서브 화소, 제2 서브 화소, 및 제3 서브 화소 각각의 사이에 배치되도록 구비될 수 있다.

##### 발명의 효과

[0006] 본 출원에 따른 표시장치는 제1 서브 화소의 제1 유기발광층, 제2 서브 화소의 제2 유기발광층, 및 제3 서브 화소의 제3 유기발광층을 갖는 하나의 픽셀에서 각 서브 화소 사이에 제3 유기발광층의 일부가 배치되도록 구비됨으로써, 유기발광층을 형성하기 위한 포토 공정 수를 줄일 수 있으므로 코팅 공정, 노광 공정, 및 식각 공정에 의해 유기발광층이 손상되는 것을 최소화할 수 있다.

[0007] 위에서 언급된 본 출원의 효과 외에도, 본 출원의 다른 특징 및 이점들이 이하에서 기술되거나, 그러한 기술 및 설명으로부터 본 출원이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

##### 도면의 간단한 설명

[0008] 도 1은 본 출원의 일 실시예에 따른 표시장치의 개략적인 단면도이다.

도 2a 내지 도 2v는 본 출원의 일 실시예에 따른 표시장치의 개략적인 제조 공정 단면도이다.

도 3은 본 출원의 일 실시예에 따른 표시장치의 유기발광층의 수명 측정 그래프이다.

도 4는 본 출원의 다른 실시예에 따른 표시장치의 개략적인 단면도이다.

도 5는 도 4에서 बैं크만을 개략적으로 나타낸 도면이다.

도 6a 내지 도 6v는 본 출원의 다른 실시예에 따른 표시장치의 개략적인 제조 공정 단면도이다.

도 7a 내지 도 7c는 본 출원의 다른 실시예에 따른 표시장치에 관한 것으로서, 이는 헤드 장착형 표시(HMD) 장치에 관한 것이다.

**발명을 실시하기 위한 구체적인 내용**

- [0009] 본 출원의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 예들을 참조하면 명확해질 것이다. 그러나 본 출원은 이하에서 개시되는 예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 예들은 본 출원의 개시가 완전하도록 하며, 본 출원이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 출원은 청구항의 범주에 의해 정의될 뿐이다.
- [0010] 본 출원의 예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 출원이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 출원을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 출원의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 출원 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0011] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0012] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0013] 제 1, 제 2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제 1 구성요소는 본 출원의 기술적 사상 내에서 제 2 구성요소일 수도 있다.
- [0014] 본 출원의 구성 요소를 설명하는 데 있어서, 제 1, 제 2 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.
- [0015] 본 출원의 여러 예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0016] 이하에서는 본 출원에 따른 표시장치의 예를 첨부된 도면을 참조하여 상세히 설명한다. 각 도면의 구성요소들에 참조부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다.
- [0017] 도 1은 본 출원의 일 실시예에 따른 표시장치의 개략적인 단면도이고, 도 2a 내지 도 2v는 본 출원의 일 실시예에 따른 표시장치의 개략적인 제조 공정 단면도이다.
- [0018] 도 1 내지 도 2v를 참조하면, 본 출원의 일 실시예에 따른 표시장치(1)는 기관(2), 회로 소자층(3), 제1 전극(4), 제1 बैं크(5), 제2 बैं크(6), 유기발광층(7), 제2 전극(8), 봉지층(9)을 포함한다.
- [0019] 상기 기관(2)은 플라스틱 필름(plastic film), 유리 기관(glass substrate), 또는 실리콘과 같은 반도체 기관일 수 있다. 상기 기관(2)은 투명한 재료로 이루어질 수도 있고 불투명한 재료로 이루어질 수도 있다.
- [0020] 상기 기관(2) 상에는 제1 서브 화소(21), 제2 서브 화소(22), 및 제3 서브 화소(23)가 구비되어 있다. 일 예에 따른 제2 서브 화소(22)는 제1 서브 화소(21)의 일측에 인접하게 배치될 수 있다. 일 예에 따른 제3 서브 화소

(23)는 상기 제2 서브 화소(22)의 일측에 인접하게 배치될 수 있다. 이에 따라, 상기 제1 서브 화소(21), 제2 서브 화소(22), 및 제3 서브 화소(23)는 상기 기판(2) 상에 순차적으로 배치될 수 있다.

- [0021] 상기 제1 서브 화소(21)는 적색(R) 광을 방출하고, 상기 제2 서브 화소(22)는 녹색(G) 광을 방출하고, 상기 제3 서브 화소(23)는 청색(B) 광을 방출하도록 구비될 수 있지만, 반드시 이에 한정되는 것은 아니고 화이트를 포함한 다양한 색의 광을 발광할 수도 있다. 또한, 각각의 서브 화소들(21, 22, 23)의 배열 순서는 다양하게 변경될 수 있다.
- [0022] 상기 제1 서브 화소(21), 상기 제2 서브 화소(22), 및 제3 서브 화소(23) 각각은 제1 전극(4), 유기발광층(7), 및 제2 전극(8)을 포함하도록 구비될 수 있다.
- [0023] 본 출원의 일 실시예에 따른 표시장치(1)는 발광된 광이 상부 쪽으로 방출되는 소위 상부 발광(Top emission) 방식으로 이루어지고, 따라서, 상기 기판(2)의 재료로는 투명한 재료뿐만 아니라 불투명한 재료가 이용될 수 있다.
- [0024] 상기 회로 소자층(3)은 기판(2)의 일면 상에 마련된다.
- [0025] 상기 회로 소자층(3)에는 복수개의 박막 트랜지스터(31, 32, 33), 각종 신호 배선들, 및 커패시터 등을 포함하는 회로 소자가 서브 화소(21, 22, 23) 별로 구비되어 있다. 상기 신호 배선들은 게이트 라인, 데이터 라인, 전원 라인, 및 기준 라인을 포함하여 이루어질 수 있고, 상기 박막 트랜지스터(31, 32, 33)는 스위칭 박막 트랜지스터, 구동 박막 트랜지스터 및 센싱 박막 트랜지스터를 포함하여 이루어질 수 있다. 서브 화소들(21, 22, 23)은 게이트 라인들과 데이터 라인들의 교차 구조에 의해 정의된다.
- [0026] 상기 스위칭 박막 트랜지스터는 상기 게이트 라인에 공급되는 게이트 신호에 따라 스위칭되어 상기 데이터 라인으로부터 공급되는 데이터 전압을 상기 구동 박막 트랜지스터에 공급하는 역할을 한다.
- [0027] 상기 구동 박막 트랜지스터는 상기 스위칭 박막 트랜지스터로부터 공급되는 데이터 전압에 따라 스위칭되어 상기 전원 라인에서 공급되는 전원으로부터 데이터 전류를 생성하여 상기 제1 전극(4)에 공급하는 역할을 한다.
- [0028] 상기 센싱 박막 트랜지스터는 화질 저하의 원인이 되는 상기 구동 박막 트랜지스터의 문턱 전압 편차를 센싱하는 역할을 하는 것으로서, 상기 게이트 라인 또는 별도의 센싱 라인에서 공급되는 센싱 제어 신호에 응답하여 상기 구동 박막 트랜지스터의 전류를 상기 기준 라인으로 공급한다.
- [0029] 상기 커패시터는 상기 구동 박막 트랜지스터에 공급되는 데이터 전압을 한 프레임 동안 유지시키는 역할을 하는 것으로서, 상기 구동 박막 트랜지스터의 게이트 단자 및 소스 단자에 각각 연결된다.
- [0030] 제1 트랜지스터(31), 제2 트랜지스터(32), 및 제3 트랜지스터(33)는 회로 소자층(3) 내에 개별 서브 화소(21, 22, 23) 별로 배치된다. 일 예에 따른 제1 트랜지스터(31)는 제1 서브 화소(21) 상에 배치되는 제1 서브 전극(41)에 연결되어서 제1 서브 화소(21)에 해당하는 색의 광을 발광시키기 위한 구동 전압을 인가할 수 있다.
- [0031] 일 예에 따른 제2 트랜지스터(32)는 제2 서브 화소(22) 상에 배치되는 제2 서브 전극(42)에 연결되어서 제2 서브 화소(22)에 해당하는 색의 광을 발광시키기 위한 구동 전압을 인가할 수 있다.
- [0032] 일 예에 따른 제3 트랜지스터(33)는 제3 서브 화소(23) 상에 배치되는 제3 서브 전극(43)에 연결되어서 제3 서브 화소(23)에 해당하는 색의 광을 발광시키기 위한 구동 전압을 인가할 수 있다.
- [0033] 일 예에 따른 제1 서브 화소(21), 제2 서브 화소(22), 및 제3 서브 화소(23) 각각은 각각의 트랜지스터(31, 32, 33)를 이용하여 게이트 라인으로부터 게이트 신호가 입력되는 경우 데이터 라인의 데이터 전압에 따라 유기발광층에 소정의 전류를 공급한다. 이로 인해, 상기 제1 서브 화소(21), 상기 제2 서브 화소(22), 및 제3 서브 화소(23) 각각의 유기발광층은 소정의 전류에 따라 소정의 밝기로 발광할 수 있다.
- [0034] 제1 전극(4)은 상기 회로 소자층(3) 상에 형성되어 있다. 일 예에 따른 제1 전극(4)은 알루미늄과 티타늄의 적층 구조(Ti/Al/Ti), 알루미늄과 ITO의 적층 구조(ITO/Al/ITO), APC 합금, 및 APC 합금과 ITO의 적층 구조(ITO/APC/ITO)와 같은 반사율이 높은 금속물질을 포함하여 형성될 수 있다. APC 합금은 은(Ag), 팔라듐(Pb), 및 구리(Cu)의 합금이다. 상기 제1 전극(4)은 애노드(anode)일 수 있다. 상기 제1 전극(4)은 제1 서브 전극(41), 제2 서브 전극(42), 및 제3 서브 전극(43)을 포함할 수 있다.
- [0035] 제1 서브 전극(41)은 제1 서브 화소(21)에 구비될 수 있다. 제1 서브 전극(41)은 회로 소자층(3) 상에 형성될 수 있다. 제1 서브 전극(41)은 회로 소자층(3)을 관통하는 콘택홀을 통해 제1 트랜지스터(31)의 소스 전극에 접

속된다.

- [0036] 제2 서브 전극(42)은 제2 서브 화소(22)에 구비될 수 있다. 제2 서브 전극(42)은 회로 소자층(3) 상에 형성될 수 있다. 제2 서브 전극(42)은 회로 소자층(3)을 관통하는 콘택홀을 통해 제2 트랜지스터(32)의 소스 전극에 접속된다.
- [0037] 제3 서브 전극(43)은 제3 서브 화소(23)에 구비될 수 있다. 제3 서브 전극(43)은 회로 소자층(3) 상에 형성될 수 있다. 제3 서브 전극(43)은 회로 소자층(3)을 관통하는 콘택홀을 통해 제3 트랜지스터(33)의 소스 전극에 접속된다.
- [0038] 여기서, 상기 제1 내지 제3 트랜지스터(31, 32, 33)는 N-type의 TFT일 수 있다.
- [0039] 만약, 상기 제1 내지 제3 트랜지스터(31, 32, 33)가 P-type의 TFT로 구비되는 경우, 상기 제1 내지 제3 서브 전극(41, 42, 43) 각각은 상기 제1 내지 제3 트랜지스터(31, 32, 33) 각각의 드레인 전극에 연결될 수 있다.
- [0040] 즉, 상기 제1 내지 제3 서브 전극(41, 42, 43) 각각은 상기 제1 내지 제3 트랜지스터(31, 32, 33)의 타입에 따라 소스 전극이나 드레인 전극에 연결될 수 있다.
- [0041] 본 출원의 일 실시예에 따른 표시 장치(1)는 상부 발광 방식으로 이루어지며, 따라서, 상기 제1 내지 제3 서브 전극(41, 42, 43)은 상기 유기발광층(7)에서 발광된 광을 상부쪽으로 반사시키기 위한 반사물질층을 포함하여 이루어질 수 있다. 이 경우, 상기 제1 내지 제3 서브 전극(41, 42, 43)은 투명한 도전물질로 형성되는 투명 전극과 상기 반사물질로 형성되는 반사 전극의 적층구조로 이루어질 수 있다. 도시하지는 않았지만, 상기 반사 전극의 아래에 별도의 투명 전극이 추가로 구비됨으로써, 상기 제1 내지 제3 서브 전극(41, 42, 43) 각각이 별도의 투명 전극, 반사 전극, 및 투명 전극이 차례로 적층된 3층 구조로 이루어질 수도 있다.
- [0042] 이 때, 상기 제1 서브 화소(21)에 구비된 반사 전극, 상기 제2 서브 화소(22)에 구비된 반사 전극, 및 상기 제3 서브 화소(23)에 구비된 반사 전극은 모두 동일한 물질로 동일한 두께를 가지도록 형성될 수 있다.
- [0043] 마찬가지로, 상기 제1 서브 화소(21)에 구비된 투명 전극, 상기 제2 서브 화소(22)에 구비된 투명 전극, 및 상기 제3 서브 화소(23)에 구비된 투명 전극은 모두 동일한 물질로 동일한 두께를 가지도록 형성될 수 있다. 그러나 반드시 이에 한정되지 않으며 상기 제2 전극(8)에 대한 각 서브 전극들(41, 42, 43)의 이격 거리를 조절하기 위해 각 서브 화소(21, 22, 23)에 구비된 투명 전극들의 두께는 서로 상이할 수도 있다. 예컨대, 표시장치가 마이크로 캐버티(microcavity) 특성을 이용하여 구현될 경우, 상기 투명 전극들의 두께는 서로 상이할 수 있다. 상기 마이크로 캐버티 특성은 상기 제1 전극(4)의 반사 전극과 상기 제2 전극(8) 사이의 거리가 각 서브 화소(21, 22, 23)에서 방출되는 광의 반파장( $\lambda/2$ )의 정수배가 되면 보강간섭이 일어나 광이 증폭되며, 상기와 같은 반사 및 재반사 과정이 반복되면 광이 증폭되는 정도가 지속적으로 커져서 광의 외부 추출 효율이 향상되는 특성을 말한다. 표시장치가 마이크로 캐버티 특성을 갖도록 구현될 경우, 상기 제2 전극(8)은 반투명 전극을 포함할 수 있다.
- [0044] 다시 도 1을 참조하면, 상기 제1 बैं크(5)는 제1 서브 전극(41)과 제2 서브 전극(42) 사이에 구비된다. 일 예에 따른 제1 बैं크(5)는 제1 서브 화소(21)과 제2 서브 화소(22)를 구분하기 위한 것이다. 상기 제1 बैं크(5)는 제1 서브 전극(41)과 제2 서브 전극(42) 각각의 가장자리를 덮도록 구비됨으로써, 상기 제1 서브 화소(21)과 제2 서브 화소(22)를 구분할 수 있다. 상기 제1 बैं크(5)는 서브 화소 즉, 발광부를 정의하는 역할을 한다. 또한, 제1 बैं크(5)가 형성된 영역은 광을 발광하지 않으므로 비발광부로 정의될 수 있다. 제1 बैं크(5)는 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin), 폴리이미드 수지(polyimide resin) 등의 유기막으로 형성될 수 있다. 제1 전극(4)과 제1 बैं크(5) 상에는 유기발광층(7)이 형성된다.
- [0045] 도 1을 참조하면, 제1 बैं크(5)는 상면(51) 및 경사면(52)을 포함할 수 있다. 상기 경사면(52)은 제1 경사면(521), 및 제2 경사면(522)을 포함할 수 있다.
- [0046] 제1 बैं크(5)의 상면(51)은 제1 बैं크(5)에서 상측에 위치한 면이다.
- [0047] 제1 बैं크(5)의 제1 경사면(521)은 상기 상면(51)에서부터 제1 서브 전극(41)의 상면(41a)으로 연장되는 면이다. 이에 따라, 상기 제1 경사면(521)과 상기 제1 서브 전극(41)의 상면(41a)은 소정 각도를 이룰 수 있다. 상기 소정 각도는 표시장치가 고해상도로 구현됨에 따라 बैं크의 폭이 좁아져서 50° 이상 90° 미만일 수 있다. 상기 बैं크의 폭은 서브 화소 간의 간격이 좁아짐에 따라 좁아질 수 있다.

- [0048] 제1 बैं크(5)의 제2 경사면(522)은 상기 상면(51)에서부터 제2 서브 전극(42)의 상면(42a)으로 연장되는 면이다. 이에 따라, 상기 제2 경사면(522)과 상기 제2 서브 전극(42)의 상면(42a)은 소정 각도를 이룰 수 있다. 상기 제2 경사면(522)과 상기 제2 서브 전극(42)의 상면(42a)이 이루는 각도는 상기 제1 경사면(521)과 상기 제1 서브 전극(41)의 상면(41a)이 이루는 각도와 동일할 수 있다.
- [0049] 도 1을 참조하면, 상기 제2 बैं크(6)는 제2 서브 전극(42)과 제3 서브 전극(43) 사이에 구비된다. 일 예에 따르면 제2 बैं크(6)는 제2 서브 전극(42)과 제3 서브 전극(43) 각각의 가장자리를 덮도록 구비됨으로써, 제2 서브 화소(22)과 제3 서브 화소(23)를 구분할 수 있다. 상기 제2 बैं크(6)는 서브 화소 즉, 발광부를 정의하는 역할을 한다. 또한, 제2 बैं크(6)가 형성된 영역은 광을 발광하지 않으므로 비발광부로 정의될 수 있다. 제2 बैं크(6)는 상기 제1 बैं크(5)와 동일한 재질로 형성될 수 있다. 제1 전극(4)과 제2 बैं크(6) 상에는 유기발광층(7)이 형성된다.
- [0050] 상기 제2 बैं크(6)는 상면(61) 및 경사면(62)을 포함할 수 있다. 상기 경사면(62)은 제1 경사면(621), 및 제2 경사면(622)을 포함할 수 있다.
- [0051] 제2 बैं크(6)의 상면(61)은 제2 बैं크(6)에서 상측에 위치한 면이다.
- [0052] 제2 बैं크(6)의 제1 경사면(621)은 상기 상면(61)에서부터 제2 서브 전극(42)의 상면(42a)으로 연장되는 면이다. 이에 따라, 상기 제1 경사면(621)과 상기 제2 서브 전극(42)의 상면(42a)은 소정 각도를 이룰 수 있다. 상기 소정 각도는 표시장치가 고해상도로 구현됨에 따라 बैं크의 폭이 좁아져서 50° 이상 90° 미만일 수 있다.
- [0053] 제2 बैं크(6)의 제2 경사면(622)은 상기 상면(61)에서부터 제3 서브 전극(43)의 상면(43a)으로 연장되는 면이다. 이에 따라, 상기 제2 경사면(622)과 상기 제3 서브 전극(43)의 상면(43a)은 소정 각도를 이룰 수 있다. 상기 제2 경사면(622)과 상기 제3 서브 전극(43)의 상면(43a)이 이루는 각도는 상기 제1 경사면(621)과 상기 제2 서브 전극(42)의 상면(42a)이 이루는 각도와 동일할 수 있다.
- [0054] 유기발광층(7)은 제1 전극(4) 상에 배치된다. 일 예에 따르면 유기발광층(7)은 정공수송층(hole transporting layer, HTL), 발광층(light emitting layer, EML), 정공차단층(hole blocking layer, HBL), 및 전자수송층(electron transporting layer, ETL)을 포함할 수 있다. 상기 유기발광층(7)은 정공주입층(hole injecting layer, HIL), 전자차단층(electron blocking layer, EBL) 및 전자주입층(electron injecting layer, EIL)을 더 포함할 수도 있다.
- [0055] 상기 유기발광층(7)의 정공주입층(HIL), 정공수송층(HTL), 전자수송층(ETL) 및 전자주입층(EIL)은 발광층(EML)의 발광 효율을 향상하기 위한 것으로서, 정공수송층(HTL)과 전자수송층(ETL)은 전자와 정공의 균형을 맞추기 위한 것이고, 정공주입층(HIL)과 전자주입층(EIL)은 전자와 정공의 주입을 강화하기 위한 것이다.
- [0056] 보다 구체적으로, 정공주입층(HIL)은 양극 재료로부터 주입되는 정공의 주입에너지 장벽을 낮추어 정공주입을 용이하게 할 수 있다. 정공수송층(HTL)은 양극으로부터 주입된 정공이 손실되지 않고 발광층으로 수송시키는 역할을 수행한다.
- [0057] 발광층(EML)은 양극으로부터 주입된 정공과 음극으로부터 주입된 전자의 재결합을 통해 빛을 방출하는 층으로, 발광층 내의 결합에너지에 따라 적색, 청색, 녹색의 빛을 방출할 수 있으며, 복수개의 발광층을 구성하여 백색 발광층을 형성할 수도 있다. 정공차단층(HBL)은 발광층(EML)과 전자수송층(ETL) 사이에 구비되어서 발광층(EML)에서 전자와 결합하지 못한 정공의 이동을 억제하는 역할을 수행한다. 전자차단층(EBL)은 발광층(EML)과 정공수송층(HTL) 사이에 구비되어서 전자가 발광층(EML)에서 정공수송층(HTL) 쪽으로 이동하지 못하도록 전자를 발광층(EML)에 가둬두는 역할을 수행한다.
- [0058] 전자수송층(ETL)은 음극으로부터 주입된 전자를 발광층으로 수송하는 역할을 수행한다. 전자주입층(EIL)은 전자 주입 시 전위 장벽을 낮추어 음극으로부터 전자의 주입을 용이하게 하는 역할을 수행한다.
- [0059] 제1 전극(4)에 고전위 전압이 인가되고 제2 전극(8)에 저전위 전압이 인가되면 정공과 전자가 각각 정공수송층과 전자수송층을 통해 발광층으로 이동되며, 발광층에서 서로 결합하여 발광하게 된다.
- [0060] 상기 유기발광층(7)은 제1 유기발광층(71), 제2 유기발광층(72), 및 제3 유기발광층(73)을 포함할 수 있다. 상기 제1 유기발광층(71), 상기 제2 유기발광층(72), 및 상기 제3 유기발광층(73)은 하나의 픽셀에 구비될 수 있다. 여기서 하나의 픽셀은 적색 광, 녹색 광, 청색 광이 조합되어 백색 광을 구현할 수 있는 픽셀을 의미할 수 있으나, 반드시 이에 한정되지 않는다.

- [0061] 상기 제1 내지 제3 유기발광층(71, 72, 73) 각각은 전술한 바와 같이 정공주입층, 정공수송층, 전자차단층, 발광층, 정공차단층, 전자수송층, 및 전자주입층을 포함할 수 있다.
- [0062] 상기 제1 유기발광층(71)은 제1 서브 전극(41) 상에 배치될 수 있다. 상기 제1 유기발광층(71)은 제1 전극(4), 제1 बैं크(5), 및 제2 बैं크(6)가 형성된 후에 상기 제1 서브 전극(41) 상에 형성될 수 있다.
- [0063] 상기 제1 유기발광층(71)은 도 1에 도시된 바와 같이, 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714), 정공차단층(715), 전자수송층(716), 및 전자주입층(717)을 포함하여 구비될 수 있다. 상기 정공주입층(711), 상기 정공수송층(712), 상기 전자차단층(713), 상기 발광층(714), 상기 정공차단층(715), 상기 전자수송층(716), 및 상기 전자주입층(717)은 제1 서브 화소(21)에서 순차적으로 형성될 수 있다.
- [0064] 한편, 상기 제1 유기발광층(71)의 전자수송층(716), 및 전자주입층(717)은 제1 서브 화소(21)뿐만 아니라 제2 서브 화소(22) 및 제3 서브 화소(23)에 걸쳐서 전면 증착될 수 있다. 즉, 상기 제1 유기발광층(71)의 전자수송층(716), 및 전자주입층(717)은 제2 유기발광층(72)의 전자수송층, 및 전자주입층 각각과 서로 연결되고, 제2 유기발광층(72)의 전자수송층, 및 전자주입층은 제3 유기발광층(73)의 전자수송층, 및 전자주입층 각각과 서로 연결될 수 있다.
- [0065] 따라서, 제1 유기발광층(71)의 전자수송층(716)과 전자주입층(717)은 도 1에 도시된 바와 같이 제2 유기발광층(72)의 전자수송층과 전자주입층이 될 수 있고, 제3 유기발광층(73)의 전자수송층과 전자주입층이 될 수 있다. 결과적으로, 제1 유기발광층(71)의 전자수송층(716)과 전자주입층(717)은 본 출원의 일 실시예에 따른 표시장치(1)에서 공통층으로 배치될 수 있다.
- [0066] 상기 제1 유기발광층(71)의 전자수송층(716)과 전자주입층(717)은 상기 제2 서브 화소(22)에 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724), 및 정공차단층(725)이 패터닝되어 형성되고, 상기 제3 서브 화소(23)에 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734), 및 정공차단층(735)이 패터닝되어 형성된 후에 공통층으로 증착될 수 있다.
- [0067] 상기 제1 유기발광층(71)의 전자수송층(716)과 전자주입층(717)은 공통층으로 배치됨에 따라 제1 서브 화소(21)와 제2 서브 화소(22) 사이에 배치된 제1 बैं크(5)의 상면(51)과 경사면(52)을 덮을 수 있을 뿐만 아니라, 제2 서브 화소(22)와 제3 서브 화소(23) 사이에 배치된 제2 बैं크(6)의 상면(61)과 경사면(62)을 덮을 수 있다.
- [0068] 따라서, 본 출원의 일 실시예에 따른 표시장치(1)는 제1 유기발광층(71)의 전자수송층(716)과 전자주입층(717)을 구비함으로써, 각 서브 화소(21, 22, 23) 별로 전자수송층과 전자주입층을 형성하는 경우에 비해 제조 공정 수를 줄일 수 있어서 제조공정을 단순화시킬 수 있다.
- [0069] 상기에서는 제1 유기발광층(71)의 전자수송층(716)과 전자주입층(717)이 공통층으로 배치된 것으로 설명하였으나, 반드시 이에 한정되지 않으며 제2 유기발광층(72)의 전자수송층과 전자주입층이 공통층으로 배치되거나 제3 유기발광층(73)의 전자수송층과 전자주입층이 공통층으로 배치될 수도 있다.
- [0070] 다만, 이 경우에도 상기 제2 유기발광층(72)의 전자수송층과 전자주입층, 또는 상기 제3 유기발광층(73)의 전자수송층과 전자주입층은 제1 서브 화소(21)에 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714), 및 정공차단층(715)이 패터닝되어 형성되고, 제2 서브 화소(22)에 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724), 및 정공차단층(725)이 패터닝되어 형성되며, 제3 서브 화소(23)에 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734), 및 정공차단층(735)이 증착된 후에 공통층으로 증착될 수 있다.
- [0071] 여기서, 제3 서브 화소(23)에 배치되는 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734), 및 정공차단층(735)은 제1 및 제2 유기발광층(71, 72)의 정공주입층(711, 721), 정공수송층(712, 722), 전자차단층(713, 723), 발광층(714, 724), 및 정공차단층(715, 725)과 달리 제3 서브 화소(23)에만 배치되지 않고, 제1 서브 화소(21)와 제2 서브 화소(22) 사이, 및 제2 서브 화소(22)와 제3 서브 화소(23) 사이에도 배치될 수 있다. 전술한 바와 같이, 상기 제1 서브 화소(21)와 제2 서브 화소(22) 사이, 및 제2 서브 화소(22)와 제3 서브 화소(23) 사이에 배치되는 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734), 및 정공차단층(735)은 제3 유기발광층(73)을 구성하는 전체층 중에서 일부이므로, 제3 유기발광층(73)의 일부일 수 있다. 여기서, 상기 제3 유기발광층(73)의 전체층은 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734), 정공차단층(735), 전자수송층, 및 전자주입층일 수 있다. 이에 대한 구체적인 설명은 하기의 도 2a 내지 도 2x의 제조 공정을 설명하면서 다시 설명하기로 한다.

- [0072] 다시 도 1을 참조하면, 상기 제2 유기발광층(72)은 제2 서브 전극(42) 상에 배치될 수 있다. 상기 제2 유기발광층(72)은 상기 제1 유기발광층(71)과 마찬가지로 제1 전극(4), 제1 बैं크(5), 및 제2 बैं크(6)가 형성된 후에 상기 제2 서브 전극(42) 상에 형성될 수 있다.
- [0073] 상기 제2 유기발광층(72)은 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724), 정공차단층(725), 전자수송층, 및 전자주입층을 포함하여 구비될 수 있다. 상기 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724), 정공차단층(725), 전자수송층, 및 전자주입층은 제2 서브 화소(22)에서 순차적으로 형성될 수 있다. 여기서, 상기 제2 유기발광층(72)의 전자수송층, 및 전자주입층은 전술한 바와 같이 제1 유기발광층(71)의 전자수송층(716)과 전자주입층(717) 각각과 연결되어서 공통층으로 배치될 수 있다. 따라서, 도 1에 도시된 바와 같이, 제2 서브 화소(22)에는 제1 유기발광층(71)의 전자수송층(716)과 전자주입층(717)이 배치되어서 제2 유기발광층(72)의 전자수송층과 전자주입층의 기능을 수행할 수 있다.
- [0074] 제3 유기발광층(73)은 제3 서브 전극(43) 상에 배치될 수 있다. 상기 제3 유기발광층(73)은 상기 제1 유기발광층(71) 및 제2 유기발광층(72)과 마찬가지로 제1 전극(4), 제1 बैं크(5), 및 제2 बैं크(6)가 형성된 후에 상기 제3 서브 전극(43) 상에 형성될 수 있다.
- [0075] 상기 제3 유기발광층(73)은 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734), 정공차단층(735), 전자수송층, 및 전자주입층을 포함하여 구비될 수 있다. 상기 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734), 정공차단층(735), 전자수송층, 및 전자주입층은 제3 서브 화소(23)에서 순차적으로 형성될 수 있다. 여기서, 상기 제3 유기발광층(73)의 전자수송층, 및 전자주입층은 전술한 바와 같이 제2 유기발광층(72)의 전자수송층과 전자주입층 각각과 연결되어서 공통층으로 배치될 수 있다. 따라서, 도 1에 도시된 바와 같이, 제3 서브 화소(23)에는 제1 유기발광층(71)의 전자수송층(716)과 전자주입층(717)이 배치되어서 제3 유기발광층(73)의 전자수송층과 전자주입층의 기능을 수행할 수 있다.
- [0076] 결과적으로, 본 출원의 일 실시예에 따른 표시장치(1)는 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714), 정공차단층(715)이 제1 서브 화소(21)에서 패터닝되어 배치되고, 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724), 정공차단층(725)이 제2 서브 화소(22)에 패터닝되어 배치되며, 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734), 정공차단층(735)이 제3 서브 화소(23)뿐만 아니라 제1 서브 화소(21)와 제2 서브 화소(22) 사이, 및 제2 서브 화소(22)와 제3 서브 화소(23) 사이에 배치된 후 제1 유기발광층(71)의 전자수송층(716)과 전자주입층(717)이 공통층으로 순차적으로 증착되어서 구비될 수 있다.
- [0077] 따라서, 본 출원의 일 실시예에 따른 표시장치(1)는 도 1에 도시된 바와 같이, 제1 서브 화소(21)에 패터닝되어 배치된 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714), 정공차단층(715)이 제2 서브 화소(22)에 패터닝되어 배치된 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724), 정공차단층(725) 각각과 서로 이격되도록 배치됨으로써, 전자수송층과 전자주입층이 공통층으로 구비되더라도 제1 및 제2 서브 화소(21, 22) 별로 서로 다른 색의 광을 발광할 수 있다.
- [0078] 한편, 본 출원의 일 실시예에 따른 표시장치(1)는 도 1에 도시된 바와 같이, 제2 서브 화소(22)에 패터닝되어 배치된 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724), 정공차단층(725)이 제3 서브 화소(23)에 배치된 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734), 정공차단층(735) 각각과 서로 인접하도록 배치될 수 있다. 상기와 같이 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724), 정공차단층(725)과 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734), 정공차단층(735)이 서로 인접하기는 하지만 별도의 공정을 통해 배치되므로 서로 연결되는 구조는 아니기 때문에 누설 전류와 같은 문제는 발생하지 않을 수 있다.
- [0079] 상기와 같은 상태에서 전자수송층과 전자주입층이 공통층으로 구비되므로, 제2 및 제3 서브 화소(22, 23) 별로 서로 다른 색의 광을 발광할 수 있다. 결국, 제1 서브 화소(21), 제2 서브 화소(22), 및 제3 서브 화소(23)는 서로 다른 색의 광을 발광할 수 있다. 예컨대, 제1 서브 화소(21)는 적색(R)의 광을 발광하고, 제2 서브 화소(22)는 녹색(G)의 광을 발광하며, 제3 서브 화소(23)는 청색(B)의 광을 발광하도록 구비될 수 있다. 그러나, 반드시 이에 한정되지 않으며 다양한 색의 광을 발광하도록 구비될 수도 있다.
- [0080] 상기 제1 유기발광층(71), 상기 제2 유기발광층(72), 및 상기 제3 유기발광층(73) 각각이 적색(R) 광, 녹색(G) 광, 및 청색(B) 광을 발광하도록 구비될 경우, 상기 제1 서브 전극들(41, 42, 43)에 대한 상기 제1 내지 제3 유

기발광층들(71, 72, 73)의 배치 순서를 다양하게 조합할 수 있다. 상기 제1 유기발광층(71), 상기 제2 유기발광층(72), 및 상기 제3 유기발광층(73) 각각이 적색(R) 광, 녹색(G) 광, 및 청색(B) 광을 발광함에 따라 본 출원의 일 실시예에 따른 표시장치(1)는 컬러 필터를 사용하지 않을 수 있으므로, 제조 비용을 절감할 수 있는 효과를 기대할 수 있다.

[0081] 전술한 바와 같이, 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714), 정공차단층(715)과 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724), 정공차단층(725)은 해당하는 서브 화소 별로 패터닝되어 형성되는 반면, 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734), 정공차단층(735) 즉, 제3 유기발광층(73)의 일부는 예칭 공정에 의해 패터닝되지 않고 제3 서브 화소(23)뿐만 아니라 제1 서브 화소(21)와 제2 서브 화소(22) 사이, 및 제2 서브 화소(22)와 제3 서브 화소(23) 사이에도 배치될 수 있다.

[0082] 즉, 본 출원의 일 실시예에 따른 표시장치(1)는 제3 유기발광층(73) 형성 시 제3 유기발광층(73)의 패터닝 공정을 생략할 수 있으므로, 전체적인 제조 공정 수를 줄일 수 있을 뿐만 아니라. 이전에 형성된 제1 유기발광층(71)과 제2 유기발광층(72)이 제3 유기발광층(73)의 패터닝 공정에 의해 손상되는 것을 방지할 수 있으므로 제3 유기발광층의 패터닝 공정이 이루어지는 경우에 비해 제1 내지 제3 유기발광층(71, 72, 73)이 손상되는 것을 방지할 수 있다.

[0083] 다시 도 1을 참조하면, 상기 제2 전극(8)은 유기발광층(7) 상에 배치된다. 일 실시예에 따른 제2 전극(8)은 제1 서브 화소(21), 제2 서브 화소(22), 및 제3 서브 화소(23)에 공통적으로 형성되는 공통층이다. 제2 전극(8)은 광을 투과시킬 수 있는 ITO, IZO와 같은 투명한 금속물질(TCO, Transparent Conductive Material), 또는 마그네슘(Mg), 은(Ag), 또는 마그네슘(Mg)과 은(ag)의 합금과 같은 반투과 금속물질(Semi-transmissive Conductive Material)로 형성될 수 있다.

[0084] 제2 전극(8) 상에는 봉지층(9)이 형성될 수 있다. 봉지층(9)은 유기발광층(7), 및 제2 전극(8)에 산소 또는 수분이 침투되는 것을 방지하는 역할을 한다. 이를 위해, 봉지층(9)은 적어도 하나의 무기막과 적어도 하나의 유기막을 포함할 수 있다.

[0085] 예를 들어, 봉지층(9)은 제1 무기막, 유기막, 및 제2 무기막을 포함할 수 있다. 이 경우, 제1 무기막은 제2 전극(8)을 덮도록 형성된다. 유기막은 제1 무기막을 덮도록 형성된다. 유기막은 이물질(particles)이 제1 무기막을 뚫고 유기발광층(7), 및 제2 전극(8)에 투입되는 것을 방지하기 위해 충분한 길이로 형성되는 것이 바람직하다. 제2 무기막은 유기막을 덮도록 형성된다.

[0086] 도 1에서는 설명의 편의를 위해 제2 전극(8) 상에 배치된 봉지층(9)까지만 도시하였다. 유기발광층이 적색(R), 녹색(G) 및 청색(B) 광을 발광하는 적색, 녹색 및 청색 발광층들을 포함하는 경우, 상기 적색, 상기 녹색 및 상기 청색 컬러필터들이 상기 봉지층(9) 상에 배치되지 않을 수 있다.

[0087] 도 2a 내지 도 2x는 본 출원의 일 실시예에 따른 표시장치의 개략적인 제조 공정 단면도이다. 본 출원의 일 실시예에 따른 표시장치(1)는 아래와 같은 제조 공정을 통해 제3 유기발광층(73)의 일부를 제1 서브 화소(21), 제2 서브 화소(22), 및 제3 서브 화소(23) 각각의 사이에 배치시킬 수 있다. 이때, 상기 제3 유기발광층(73)의 일부는 제3 서브 화소(23)에도 동시에 배치될 수 있다.

[0088] 즉, 본 출원의 일 실시예에 따른 표시장치의 제조 공정을 이용하면, 제3 유기발광층(73)의 패터닝 공정을 생략할 수 있으므로 제조 공정 수를 줄일 수 있고, 이와 같이 공정 수가 감소된 제조 공정을 통해 제3 유기발광층(73)의 일부가 제1 서브 화소(21), 제2 서브 화소(22), 및 제3 서브 화소(23) 각각의 사이에 배치된 본 출원의 일 실시예에 따른 표시장치(1)가 제조될 수 있다.

[0089] 도 2a 및 도 2b를 참조하면, 상기 기판(2)과 상기 회로 소자층(3) 상에 제1 전극(4), 제1 बैं크(5), 및 제2 बैं크(6)가 형성된 상태에서, 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)를 제1 내지 제3 서브 화소(21, 22, 23)에 걸쳐서 순차적으로 전면 증착한다.

[0090] 다음, 도 2c를 참조하면, 상기 제1 유기발광층(71)의 정공차단층(715)의 상면에 쉘드층(SL)을 전면 코팅한다. 이러한 공정은 쉘드층(SL)이 액상물질이기 때문에 습식(Wet)공정일 수 있다.

[0091] 다음, 도 2d를 참조하면, 상기 정공차단층(715)의 상면에 코팅된 쉘드층(SL)을 건조시키는 제1 베이킹 공정이 수행된다. 이러한 공정은 기판(2)의 하부 또는 상부에 가열장치를 배치시킨 후 가열장치를 이용하여 약 70℃ - 100℃의 온도범위에서 약 2 - 5분 정도 쉘드층(SL)을 건조시킴으로서 이루어질 수 있다.

- [0092] 다음, 도 2e를 참조하면, 건조된 쉘드층(SL)의 상면에 PR층을 전면 코팅한다. 이러한 공정은 PR층이 액상물질이기 때문에 습식(Wet)공정일 수 있다.
- [0093] 다음, 도 2f를 참조하면, PR층을 건조시키는 제2 베이킹 공정이 수행된다. 이러한 공정은 상기 가열장치를 이용하여 약 70℃ - 100℃의 온도범위에서 약 2 - 5분 정도 PR층을 건조시킴으로서 이루어질 수 있다.
- [0094] 다음, 도 2g를 참조하면, 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)이 제1 서브 화소(21)에만 배치되도록 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)을 패터닝할 곳에 개구가 위치되도록 마스크(M)를 위치시킨 후 상기 개구를 통해 패터닝할 부분을 자외선(UV) 등과 같은 광에 노출시킨다. 이에 따라, 상기 PR층에서 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)을 패터닝할 영역은 현상액에도 식각되지 않도록 특성이 변화될 수 있다.
- [0095] 다음, 도 2h를 참조하면, 상기 현상액을 이용하여 PR층을 제거하는 1차 제거공정을 수행하면, 제1 서브 화소(21) 상에만 PR층이 식각되지 않고 남게된다. 상기 PR층은 포토레지스트층일 수 있다.
- [0096] 다음, 도 2i를 참조하면, PR층 및 쉘드층(SL) 상에 남아있는 현상액을 건조시키는 제3 베이킹 공정이 수행된다. 이러한 공정은 상기 가열장치를 이용하여 약 70℃ - 100℃의 온도범위에서 약 2 - 5분 정도 현상액을 건조시킴으로서 이루어질 수 있다.
- [0097] 다음, 2j를 참조하면, 상기 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)을 패터닝하기 위해 제1 서브 화소(21)를 포함한 나머지 서브 화소(22, 23)에 배치된 쉘드층(SL), 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)의 일부를 에칭 가스를 이용하여 식각하는 2차 제거공정을 수행한다. 상기 2차 제거공정에서는 상기 1차 제거공정에 비해 에칭 가스에 노출되는 시간을 더 늘림으로써, 쉘드층(SL)을 포함한 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)의 일부를 제거할 수 있다. 이때, 에칭가스에 노출되는 시간은 상기 제1 유기발광층(71)의 정공차단층(715)의 상면에 쉘드층(SL)이 일부 남아있는 범위에서 조절될 수 있다. 따라서, 도 2j에 도시된 바와 같이, 제1 내지 제3 서브 화소(21, 22, 23)에 걸쳐서 전면 증착되었던 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)은 제1 서브 화소(21) 상에만 남도록 패터닝될 수 있으며, 일부 쉘드층(SL)이 상기 정공차단층(715)의 상면을 덮도록 배치될 수 있다.
- [0098] 한편, 도 2j에 도시된 바와 같이, 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)은 에칭 가스에 의해 동시에 패터닝되므로, 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)의 양 끝단은 서로 일치할 수 있다. 상기 정공차단층(715)의 상면에 배치된 쉘드층(SL) 역시 상기 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)과 함께 패터닝되므로, 상기 쉘드층(SL)의 양 끝단은 상기 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)의 양 끝단과 서로 일치할 수 있다. 따라서, 도 2j에 도시된 바와 같이, 상기 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714), 정공차단층(715), 및 쉘드층(SL)은 양 끝단이 거의 수직에 가깝게 배치될 수 있다.
- [0099] 상기 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714), 정공차단층(715), 및 쉘드층(SL)은 양 끝단이 거의 수직에 가깝게 배치되기 때문에 후속 공정(도 2t)에서 제3 유기발광층(73)이 상기 정공차단층(715)의 상면에 배치된 쉘드층(SL)의 상면에만 증착되고 측면에는 증착되지 않을 수 있다. 이에 대한 설명은 도 2t를 설명할 때 다시 한번 설명하기로 한다.
- [0100] 다음, 도 2k를 참조하면, 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)을 제1 내지 제3 서브 화소(21, 22, 23)에 걸쳐서 순차적으로 전면 증착한다.
- [0101] 다음, 도 2l을 참조하면, 상기 제2 유기발광층(72)의 정공차단층(725)의 상면에 쉘드층(SL)을 전면 코팅한다. 이러한 공정은 쉘드층(SL)이 액상물질이기 때문에 습식(Wet)공정일 수 있다.
- [0102] 다음, 도 2m을 참조하면, 상기 정공차단층(725)의 상면에 코팅된 쉘드층(SL)을 건조시키는 제4 베이킹 공정이 수행된다. 이러한 공정은 상기 가열장치를 이용하여 약 70℃ - 100℃의 온도범위에서 약 2 - 5분 정도 쉘드층(SL)을 건조시킴으로서 이루어질 수 있다.

- [0103] 다음, 도 2n을 참조하면, 건조된 셸드층(SL)의 상면에 PR층을 전면 코팅한다. 이러한 공정은 PR층이 액상물질이기 때문에 습식(Wet)공정일 수 있다.
- [0104] 다음, 도 2o를 참조하면, PR층을 건조시키는 제5 베이킹 공정이 수행된다. 이러한 공정은 상기 가열장치를 이용하여 약 70℃ - 100℃의 온도범위에서 약 2 - 5분 정도 PR층을 건조시킴으로서 이루어질 수 있다.
- [0105] 다음, 도 2p를 참조하면, 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)이 제2 서브 화소(22)에만 배치되도록 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)을 패터닝할 곳에 개구가 위치되도록 마스크(M)를 위치시킨 후 상기 개구를 통해 패터닝할 부분을 자외선(UV) 등과 같은 광에 노출시킨다. 이에 따라, 상기 PR층에서 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)을 패터닝할 영역은 현상액에도 식각되지 않도록 특성이 변화될 수 있다.
- [0106] 다음, 도 2q를 참조하면, 상기 현상액을 이용하여 PR층을 제거하는 3차 제거공정을 수행하면, 제2 서브 화소(22) 상에만 PR층이 식각되지 않고 남게된다. 상기 PR층은 포토레지스트층일 수 있다.
- [0107] 다음, 도 2r을 참조하면, PR층 및 셸드층(SL) 상에 남아있는 현상액을 건조시키는 제6 베이킹 공정이 수행된다. 이러한 공정은 상기 가열장치를 이용하여 약 70℃ - 100℃의 온도범위에서 약 2 - 5분 정도 현상액을 건조시킴으로서 이루어질 수 있다.
- [0108] 다음, 2s를 참조하면, 상기 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)을 패터닝하기 위해 제2 서브 화소(22)를 포함한 나머지 서브 화소(21, 23)에 배치된 셸드층(SL), 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)의 일부를 에칭 가스를 이용하여 식각하는 4차 제거공정을 수행한다. 상기 4차 제거공정에서는 상기 3차 제거공정에 비해 에칭 가스에 노출되는 시간을 더 늘림으로써, 셸드층(SL)을 포함한 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)의 일부를 제거할 수 있다. 이때, 에칭가스에 노출되는 시간은 상기 제2 유기발광층(72)의 정공차단층(725)의 상면에 셸드층(SL)이 일부 남으면서 상기 제1 유기발광층(71)의 정공차단층(715)의 상면에도 셸드층(SL)이 일부 남아있는 범위에서 조절될 수 있다.
- [0109] 따라서, 도 2s에 도시된 바와 같이, 제1 내지 제3 서브 화소(21, 22, 23)에 걸쳐서 전면 증착되었던 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)은 제2 서브 화소(22) 상에만 남도록 패터닝될 수 있으며, 일부 셸드층(SL)이 상기 정공차단층(725)의 상면을 덮도록 배치될 수 있다.
- [0110] 한편, 도 2s에 도시된 바와 같이, 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)은 에칭 가스에 의해 동시에 패터닝되므로, 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)의 양 끝단은 서로 일치할 수 있다. 상기 정공차단층(725)의 상면에 배치된 셸드층(SL) 역시 상기 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)과 함께 패터닝되므로, 상기 셸드층(SL)의 양 끝단은 상기 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)의 양 끝단과 서로 일치할 수 있다. 따라서, 도 2s에 도시된 바와 같이, 상기 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724), 정공차단층(725), 및 셸드층(SL)은 양 끝단이 거의 수직에 가깝게 배치될 수 있다.
- [0111] 상기 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724), 정공차단층(725), 및 셸드층(SL)은 양 끝단이 거의 수직에 가깝게 배치되기 때문에 후속 공정(도 2t)에서 제3 유기발광층(73)이 상기 정공차단층(725)의 상면에 배치된 셸드층(SL)의 상면에만 증착되고 측면에는 증착되지 않을 수 있다.
- [0112] 결과적으로, 도 2s에 도시된 바와 같이, 제1 서브 화소(21)에는 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714), 정공차단층(715), 및 셸드층(SL)의 양 끝단이 일치하도록 패터닝되어 배치되고, 패터닝된 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714), 정공차단층(715), 및 셸드층(SL)과 이격되도록 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724), 정공차단층(725), 및 셸드층(SL)이 제2 서브 화소(22)에 배치될 수 있다.

- [0113] 다음, 도 2t를 참조하면, 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734) 및 정공차단층(735)를 제1 내지 제3 서브 화소(21, 22, 23)에 걸쳐서 순차적으로 전면 증착한다. 상기 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734) 및 정공차단층(735) 각각은 도 2t를 기준으로 상측에서 하측 방향을 향해 전면 증착되므로, 수직의 프로파일을 갖는 면에는 증착되지 않을 수 있다. 따라서, 도 2t에 도시된 바와 같이, 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734) 및 정공차단층(735)은 제1 서브 화소(21)와 제2 서브 화소(22)의 사이, 제2 서브 화소(22)와 제3 서브 화소(23)의 사이, 제1 유기발광층(71)의 쉘드층(SL)의 상면, 제2 유기발광층(72)의 쉘드층(SL)의 상면, 및 제3 서브 화소(23)에만 증착될 수 있다.
- [0114] 결과적으로, 도 2t에 도시된 바와 같이, 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734) 및 정공차단층(735)은 제1 내지 제3 서브 화소(21, 22, 23)에 걸쳐서 서로 연결되지 않고 단절된 배치구조를 갖게 된다.
- [0115] 상기와 같은 단절된 배치구조를 가짐에 따라 후속 공정에서 사용되는 스트리퍼 용액이 제1 서브 화소(21)에 배치된 쉘드층(SL), 및 제2 서브 화소(22)에 배치된 쉘드층(SL) 각각의 노출 부분으로 침투되도록 할 수 있다. 상기 쉘드층(SL)의 노출 부분은 도 2t를 기준으로 제3 유기발광층(73)에 의해 덮이지 않은 쉘드층(SL)의 양 끝단을 의미할 수 있다.
- [0116] 다음, 도 2u를 참조하면, 스트리퍼 용액을 이용하여 제1 및 제2 서브 화소(21, 22)의 쉘드층(SL)과 그 위에 증착된 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734) 및 정공차단층(735)을 제거하는 스트립 공정을 수행한다. 상기 스트리퍼 용액은 전술한 바와 같이 제1 서브 화소(21)에 배치된 쉘드층(SL)의 노출 부분으로 침투됨으로써, 상기 제1 유기발광층(71)의 정공차단층(715)의 상면이 노출되도록 제1 서브 화소(21)의 쉘드층(SL)을 제거할 수 있다. 마찬가지로, 상기 스트리퍼 용액은 제2 서브 화소(22)에 배치된 쉘드층(SL)의 노출 부분으로 침투됨으로써, 상기 제2 유기발광층(72)의 정공차단층(725)의 상면이 노출되도록 제2 서브 화소(22)의 쉘드층(SL)을 제거할 수 있다.
- [0117] 한편, 도 2u에 도시된 공정에서 도 2t의 구조를 갖는 표시장치 전체를 스트리퍼 용액에 담겼다가 빼므로, 스트리퍼 용액은 제1 서브 화소(21)와 제2 서브 화소(22) 사이에 배치된 제3 유기발광층(73)의 정공차단층(735)의 상면, 제2 서브 화소(22)와 제3 서브 화소(23) 사이에 배치된 제3 유기발광층(73)의 정공차단층(735)의 상면, 및 제3 서브 화소(23)에 배치된 제3 유기발광층(73)의 정공차단층(735)의 상면에도 접촉될 수 있다.
- [0118] 그러나, 제3 유기발광층(73)의 정공차단층(735)은 스트리퍼 용액에 저항성이 강한 유기보호층이기 때문에, 스트리퍼 용액에 의해 손상되지 않을 수 있다. 또한, 상기 제3 유기발광층(73)의 정공차단층(735)은 하측에 배치되는 발광층(734), 전자차단층(733), 정공수송층(732), 및 정공주입층(731) 쪽으로 스트리퍼 용액이 침투하는 것을 방지할 수 있으므로, 스트리퍼 용액에 의해 상기 발광층(734), 전자차단층(733), 정공수송층(732), 및 정공주입층(731)이 손상되는 것을 방지할 수 있다. 즉, 상기 제3 유기발광층(73)의 정공차단층(735)은 스트리퍼 용액의 침투를 방지하는 보호층으로 기능할 수 있다. 이러한 정공차단층(735)의 기능은 제1 서브 화소(21)에 배치된 제1 유기발광층(71)의 정공차단층(715), 및 제2 서브 화소(22)에 배치된 제2 유기발광층(72)의 정공차단층(725)도 동일하게 적용될 수 있다.
- [0119] 따라서, 도 2u에 도시된 바와 같이, 제1 내지 제3 서브 화소(21, 22, 23), 제1 बैं크(5)의 상면(51)과 경사면(52), 및 제2 बैं크(6)의 상면(61)과 경사면(62)의 가장 상측에는 제1 유기발광층(71)의 정공차단층(715), 제2 유기발광층(72)의 정공차단층(725), 및 제3 유기발광층(73)의 정공차단층(735)이 배치될 수 있으며, 상기 정공차단층들(715, 725, 735)은 거의 단차 없는 프로파일을 가질 수 있다.
- [0120] 다음, 도 2v를 참조하면, 본 출원의 일 실시예에 따른 표시장치(1)의 제조방법은 상기와 같이 거의 단차 없는 프로파일을 갖는 정공차단층들(715, 725, 735)의 상면을 덮도록 제1 유기발광층(71)의 전자수송층(716), 전자주입층(717), 제2 전극(8), 및 봉지층(9)을 순차적으로 전면 증착함으로써, 제조 공정을 일부 완료할 수 있다. 따라서, 제3 유기발광층(73)의 일부의 상면 즉, 정공차단층(715)은 전자수송층과 접촉할 수 있다.
- [0121] 여기서, 상기 제1 유기발광층(71)의 전자수송층(716)과 전자주입층(717)은 제2 유기발광층(72)의 전자수송층과 전자주입층, 또는 제3 유기발광층(73)의 전자수송층과 전자주입층으로 대체될 수 있음은 전술한 바와 같다.
- [0122] 본 출원의 일 실시예에 따른 표시장치(1)의 제조방법은 스트리퍼 용액에 저항성이 강한 정공차단층들(715, 725, 735)을 가장 상측에 배치시킨 후 도 2u와 같은 스트립 공정을 진행함으로써, 제3 유기발광층(73) 형성 시에는 제1 유기발광층(71), 및 제2 유기발광층(72)을 형성할 때와 달리 제조 공정 수를 줄일 수 있다.

- [0123] 보다 구체적으로, 제3 유기발광층(73) 형성 시에는 도 2c 내지 도 2j에 도시된 제1 유기발광층(71) 또는 제2 유기발광층(72) 형성 시의 제조 공정을 생략할 수 있다. 제1 유기발광층(71) 형성을 예로 들면, 도 2c는 쉘드층(SL) 코팅공정, 도 2d는 쉘드층(SL)을 건조시키기 위한 제1 베이킹 공정, 도 2e는 PR층 코팅공정, 도 2f는 PR층을 건조시키기 위한 제2 베이킹 공정, 도 2g는 마스크를 이용한 노광 공정, 도 2h는 현상액을 이용한 PR층 제거 공정, 도 2i는 현상액 건조 공정, 및 도 2j는 에칭 가스를 이용한 패터닝 공정이다.
- [0124] 본 출원의 일 실시예에 따른 표시장치의 제조 방법은 제3 유기발광층(73) 형성 시 전술한 8개의 공정을 생략할 수 있으므로, 제3 유기발광층(73) 형성 시 상기와 같은 8개 공정을 진행하는 경우에 비해 제3 유기발광층(73)의 형성 전에 이미 형성된 제1 유기발광층(71) 및 제2 유기발광층(72)이 전술한 8개의 공정에 사용되는 UV 광, 열, 현상액, 에칭액 등에 의해 손상되는 것을 줄일 수 있다.
- [0125] 결과적으로, 본 출원의 일 실시예에 따른 표시장치의 제조 방법을 이용하면 제조 공정 수를 줄여서 단순화시킬 수 있으므로 완성된 표시장치를 제조하기까지의 턱트 타임을 줄일 수 있을 뿐만 아니라, 전술한 8개의 공정에 의해 유기발광층이 손상되는 것을 줄일 수 있으므로 소자 특성이 저하되는 것을 방지할 수 있다.
- [0126] 한편, 본 출원의 일 실시예에 따른 표시장치의 제조 방법을 통해 도 2v에 도시된 본 출원의 일 실시예에 따른 표시장치(1)가 제조될 수 있다.
- [0127] 도 2v를 참조하면, 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714), 및 정공차단층(715)은 제1 서브 전극(41)의 상면(41a), 및 제1 서브 전극(41)의 양쪽에 배치된 बैं크의 경사면과 상면 일부를 덮도록 배치될 수 있다. 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714), 및 정공차단층(715)은 제1 서브 화소(21)에서 제1 폭(W1)을 갖도록 배치될 수 있다.
- [0128] 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724), 및 정공차단층(725)은 제2 서브 전극(42)의 상면(42a), 및 제2 서브 전극(42)의 양쪽에 배치된 बैं크의 경사면과 상면 일부를 덮도록 배치될 수 있다. 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724), 및 정공차단층(725)은 제2 서브 화소(22)에서 제2 폭(W2)을 갖도록 배치될 수 있다. 상기 제2 폭(W2)은 상기 제1 폭(W1)과 동일하게 구비될 수 있다.
- [0129] 다시 도 2v를 참조하면, 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734), 및 정공차단층(735)은 제3 서브 전극(43)의 상면(43a), 및 제3 서브 전극(43)의 양쪽에 배치된 बैं크의 경사면과 상면 일부를 덮도록 배치될 수 있다. 또한, 상기 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734), 및 정공차단층(735)은 제1 서브 화소(21)와 제2 서브 화소(22) 사이, 및 제2 서브 화소(22)와 제3 서브 화소(23) 사이도 추가로 덮도록 배치될 수 있다. 여기서, 제1 내지 제3 서브 화소(21, 22, 23) 사이에 배치된 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734), 및 정공차단층(735)을 제3 유기발광층(73)의 일부(P)라 하면, 상기 제3 유기발광층(73)의 일부(P)는 도 2v에 도시된 바와 같이 상기 제1 बैं크(5)의 상면(51) 중 적어도 일부에 배치될 수 있고, 상기 제2 बैं크(6)의 일부에 중첩되도록 배치될 수 있다. 예컨대, 상기 제2 बैं크(6)의 일부는 제2 बैं크(6)의 상면(61)일 수 있다.
- [0130] 상기 제1 बैं크(5)의 상면(51)에 배치된 제3 유기발광층(73)의 일부(P)와 제2 बैं크(6)의 상면(61)에 배치된 제3 유기발광층(73)의 일부(P)는 도 2t에 도시된 바와 같이 동시에 형성될 수 있다.
- [0131] 상기 제1 बैं크(5)의 상면(51)에 중첩되도록 배치된 제3 유기발광층(73)의 일부(P)는 제1 중첩폭(PW1)을 갖도록 구비되고, 상기 제2 बैं크(6)의 상면(61)에 중첩되도록 배치된 제3 유기발광층(73)의 일부(P)는 제2 중첩폭(PW2)을 갖도록 구비될 수 있다. 상기 제1 중첩폭(PW1)과 상기 제2 중첩폭(PW2)은 동일할 수 있다.
- [0132] 상기 제1 중첩폭(PW1)은 제1 बैं크(5)의 상면(51)의 폭(BW1)보다 작게 구비될 수 있다. 상기 제1 बैं크(5)의 양측에 배치된 제1 유기발광층(71)과 제2 유기발광층(72) 각각이 상기 제1 बैं크(5)의 상면(51) 일부까지 덮도록 배치되기 때문이다.
- [0133] 마찬가지로, 상기 제2 중첩폭(PW2)은 제2 बैं크(6)의 양측에 배치된 제2 유기발광층(72)과 제3 유기발광층(73) 각각이 상기 제2 बैं크(6)의 상면(61) 일부까지 덮도록 배치되기 때문에 제2 बैं크(6)의 상면(61)의 폭(BW2)보다 작게 구비될 수 있다.
- [0134] 따라서, 제1 बैं크(5)의 양측에 배치된 제1 유기발광층(71)과 제2 유기발광층(72) 각각이 상기 제1 बैं크(5)의 상면(51)을 덮지 않도록 배치되면 상기 제1 중첩폭(PW1)은 제1 बैं크(5)의 상면(51)의 폭(BW1)과 동일하거나 제1

뱅크(5)의 상면(51)의 폭(BW1)보다 더 클 수 있고, 제2 뱅크(6)의 양측에 배치된 제2 유기발광층(72)과 제3 유기발광층(73) 각각이 상기 제2 뱅크(6)의 상면(61)을 덮지 않도록 배치되면 상기 제2 중첩폭(PW2)은 제2 뱅크(6)의 상면(61)의 폭(BW2)과 동일하거나 제2 뱅크(6)의 상면(61)의 폭(BW2)보다 더 클 수 있다.

- [0135] 다시 도 2v를 참조하면, 상기 제2 뱅크(6)의 일부에 중첩된 제3 유기발광층(73)의 일부(P)는 제3 유기발광층(73)과 서로 연결될 수 있다. 상기 제2 뱅크(6)의 일부에 중첩된 제3 유기발광층(73)의 일부(P)는 전술한 도 2t에 도시된 제조방법과 같이, 제3 서브 화소(73)에 형성되는 제3 유기발광층(73)과 동시에 형성되기 때문이다.
- [0136] 따라서, 제3 서브 화소(23)에 형성되는 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734), 및 정공차단층(735)은 도 2v에 도시된 바와 같이, 제1 폭(W1) 또는 제2 폭(W2)에 제2 중첩폭(PW2)과 제3 중첩폭(PW3)이 가산된 제3 폭(W3)을 갖도록 형성될 수 있다. 그러므로, 상기 제3 폭(W3)이 제1 폭(W1) 또는 제2 폭(W2)보다 더 큰 것은 당연하다. 여기서, 제3 중첩폭(PW3)은 제2 뱅크(6)의 일측에 구비된 뱅크의 상면에 배치된 제3 유기발광층(73)의 일부(P)의 폭으로, 제1 중첩폭(PW3) 또는 제2 중첩폭(PW2)과 동일한 폭을 가질 수 있다.
- [0137] 본 출원의 일 실시예에 따른 표시장치(1)에서 제3 유기발광층(73)은 청색 광을 발광하도록 구비될 수 있으나, 반드시 이에 한정되지 않으며 유기발광층이 스트리퍼 용액에 저항성이 강한 정공차단층을 포함하고 있으면, 적색 광이나 녹색 광을 발광하도록 구비될 수도 있다.
- [0138] 도 3은 본 출원의 일 실시예에 따른 표시장치의 유기발광층의 수명 측정 그래프이다. 보다 구체적으로, 도 3은 전술한 본 출원의 일 실시예에 따른 표시장치의 제조방법으로 제조된 표시장치 즉, 스트립 공정을 거쳐 제조된 유기발광층의 수명 측정 그래프와 진공상태에서 스트립 공정 없이 제조된 유기발광층의 수명 측정 그래프를 비교한 것이다.
- [0139] 도 3을 참조하면, L1은 진공 상태의 챔버에서 정공주입층, 정공수송층, 전자차단층, 발광층, 정공차단층, 전자수송층, 및 전자주입층을 순차적으로 스트립 공정 없이 적층한 상태에서 소자 수명을 측정한 그래프이고, L2는 정공차단층의 상측에서 스트립 공정을 거쳐 제조된 본 출원의 표시장치의 소자 수명을 측정한 그래프이다. 여기서, 가로 축은 시간을 나타내고, 세로 축은 휘도를 나타낸다.
- [0140] 도 3에 도시된 바와 같이, L1과 L2는 거의 동일한 그래프 형태를 나타내고 있다. 이는 진공상태에서 스트립 공정 없이 제조된 소자의 수명과 정공차단층의 상측에서 스트립 공정을 거쳐 제조된 본 출원의 표시장치의 소자 수명이 거의 차이가 없음을 의미한다.
- [0141] 결과적으로, 본 출원의 일 실시예에 따른 표시장치의 제조방법을 이용하면 소자 수명을 감소시키지 않으면서 제조 공정 수를 줄일 수 있으므로 완성된 표시장치를 제조하기까지의 택트 타임을 줄일 수 있을 뿐만 아니라, 전술한 8개의 공정에 사용되는 전력, 에칭 가스 등을 줄일 수 있으므로 제조 비용까지 줄일 수 있다.
- [0142] 도 4는 본 출원의 다른 실시예에 따른 표시장치의 개략적인 단면도이고, 도 5는 도 4에서 뱅크만을 개략적으로 나타낸 도면이며, 도 6a 내지 도 6v는 본 출원의 다른 실시예에 따른 표시장치의 개략적인 제조 공정 단면도이다.
- [0143] 도 4 내지 도 6v를 참조하면, 본 출원의 다른 실시예에 따른 표시장치(1)는 제3 서브 화소(23)에 인접하는 제1 인접 서브 화소(21'), 제3 서브 전극(43)의 일측에 배치된 제1 인접 서브 전극(41'), 상기 제1 인접 서브 전극(41') 상에 배치된 제1 인접 유기발광층(71'), 및 제3 서브 전극(23)과 상기 제1 인접 서브 전극(41') 사이에 구비되어 제3 서브 화소(23)와 제1 인접 서브 화소(21')를 구분하는 제3 뱅크(B)를 포함하고, 상기 제1 뱅크(5), 상기 제2 뱅크(6), 및 상기 제3 뱅크(B) 각각이 홈(G)을 가지며, 상기 홈(G)에는 제3 유기발광층(73)의 일부(P)가 배치된 것을 제외하고, 전술한 도 1에 따른 표시장치(1)와 동일하다. 따라서, 동일한 구성에 대해서 동일한 도면부호를 부여하였고, 이하에서는 상이한 구성에 대해서만 설명하기로 한다.
- [0144] 전술한 도 1에 따른 표시장치의 경우, 제1 뱅크(5)와 제2 뱅크(6)를 포함하는 뱅크들이 무기 뱅크로 구비됨으로써, 도 2a 내지 도 2v의 제조 공정에 포함되는 패터닝 공정에도 뱅크가 손상되지 않고 최초 형태를 그대로 유지할 수 있다. 따라서, 도 1에 따른 표시장치는 뱅크 위에 단차가 없는 프로파일을 가질 수 있다. 여기서, 무기 뱅크는 SiNx, SiO<sub>2</sub> 등과 같은 무기물로 구비된 뱅크를 의미하며, 상기 무기물은 패터닝 공정에 사용되는 식각 물질에 강하기 때문에 패터닝 공정에서도 식각되지 않고 형태를 유지할 수 있다.
- [0145] 그에 반하여, 도 4의 다른 실시예에 따른 표시장치의 경우에는, 제1 뱅크(5), 제2 뱅크(6), 및 제3 뱅크(B)가 유기 뱅크로 구비됨으로써, 도 6a 내지 도 6v의 제조 공정에 포함되는 패터닝 공정에서 뱅크가 일부 식각되어

홈(G)이 형성될 수 있다. 여기서, 유기 बैं크는 PI 등과 같은 유기물로 구비된 बैं크를 의미하며, 상기 유기물은 패터닝 공정에서 사용되는 식각 물질에 약하기 때문에 패터닝 공정 시 일부가 식각될 수 있다. 따라서, 도 4의 다른 실시예에 따른 표시장치는 제1 बैं크(5), 제2 बैं크(6), 및 제3 बैं크(B) 각각이 홈(G)을 가질 수 있다.

- [0146] 그런데, 상기 유기 बैं크가 식각되는 정도가 크면, 상기 홈의 깊이가 커지므로 패터닝 공정 후에 공통층으로 증착되는 캐소드 전극이 애노드 전극과 가까워져서 전류가 단락되는 소위, 쇼트 커런트(Short Current)가 발생할 수 있다. 쇼트 커런트가 발생하면 캐소드 전극과 애노드 전극을 통해 서브 화소에 전압이 원활하게 공급되지 못하므로 애노드 전극과 캐소드 전극 간에 전계가 형성되지 못하여 발광이 이루어지지 못하는 문제가 발생한다.
- [0147] 따라서, 본 출원의 다른 실시예에 따른 표시장치(1)는 제3 유기발광층(73)의 일부(P)를 상기 홈(G)의 적어도 일부에 배치시킴으로써, 캐소드 전극과 애노드 전극, 즉, 제2 전극(8)과 제1 전극(4)의 거리가 가까워지는 것을 방지하여서 쇼트 커런트가 발생하는 것을 방지하도록 구비될 수 있다.
- [0148] 보다 구체적으로, 도 4 및 도 5를 참조하면, 상기 홈(G)은 제1 बैं크(5)에 형성된 제1 홈(G1), 제2 बैं크(6)에 형성된 제2 홈(G2), 및 제3 बैं크(B)에 형성된 제3 홈(G3)을 포함할 수 있다.
- [0149] 상기 제1 홈(G1)은 제1 बैं크(5)에서 우측에 배치될 수 있다. 여기서, 상기 제1 बैं크(5)에서 우측이란 도 5의 제1 बैं크(5)에서 패터닝 공정에 의해 식각되지 않은 제1 बैं크(5)의 상면을 기준으로 우측을 의미한다. 따라서, 도 5의 제1 बैं크(5)는 식각되지 않은 상면이 제1 बैं크(5)에서 좌측에 배치되어 있으므로 식각된 부분 즉, 제1 홈(G1)이 형성된 부분은 제1 बैं크(5)의 우측이 될 수 있다.
- [0150] 반면, 제3 홈(G3)은 제3 बैं크(B)의 좌측에 배치될 수 있다. 도 5의 제3 बैं크(B)에서 식각되지 않은 상면이 제3 बैं크(B)에서 우측에 배치되어 있기 때문이다.
- [0151] 한편, 제2 홈(G2)은 도 5에 도시된 바와 같이, 제2 बैं크(6)의 상면 전체가 적어도 한 번은 식각되기 때문에 식각되지 않은 부분이 없다. 따라서, 제1 बैं크(5), 제2 बैं크(6), 및 제3 बैं크(B)는 도 5와 같이 서로 다른 형태의 홈(G)을 가지게 된다.
- [0152] 상기 제1 홈(G1)은 제1 बैं크(5)에서 우측에 배치된 제1 서브홈(G11), 및 상기 제1 서브홈(G11)의 우측에 배치된 제2 서브홈(G12)을 포함할 수 있다. 상기 제1 서브홈(G11)의 깊이는 상기 제2 서브홈(G12)의 깊이보다 깊고, 제1 서브홈(G11)의 깊이는 상기 제3 홈(G3)의 깊이와 동일하게 구비될 수 있다. 상기 제1 서브홈(G11)의 깊이와 상기 제2 서브홈(G12)의 깊이가 서로 다른 이유는, 본 표시장치(1)의 제조 공정에서 2번의 드라이에칭 공정이 사용되기 때문이다.
- [0153] 보다 구체적으로, 상기 제1 서브홈(G11)과 상기 제2 서브홈(G12)은 첫번째 드라이에칭 공정에 사용되는 식각 물질에 한 번 노출되고, 상기 제1 서브홈(G11)은 두번째 드라이에칭 공정에 사용되는 식각 물질에 한 번 더 노출되기 때문이다. 따라서, 도 4 및 도 5에 도시된 바와 같이, 제1 홈(G1)은 서로 다른 깊이를 갖는 제1 서브홈(G11)과 제2 서브홈(G12)을 가질 수 있다.
- [0154] 상기 제1 서브홈(G11)과 제2 서브홈(G12)은 첫번째 드라이에칭 공정에서 제1 깊이(D1)만큼 식각되어 제거되고, 상기 제1 서브홈(G11)은 두번째 드라이에칭 공정에서 제2 깊이(D2)만큼 식각되어 제거될 수 있다. 따라서, 상기 제1 서브홈(G11)의 깊이는 제1 깊이(D1)와 제2 깊이(D2)를 합산한 깊이가 될 수 있고, 상기 제2 서브홈(G12)의 깊이는 제1 깊이(D1)가 될 수 있다. 결과적으로, 도 5에 도시된 바와 같이, 도 1의 식각되지 않은 제1 बैं크의 높이를 H라 할 때, 도 5의 제1 बैं크(5)에서 좌측 부분은 H 높이를 갖고, 가장 우측 부분은 H에서 제1 깊이(D1)를 감산한 높이를 가지며, 중간 부분은 H에서 제1 깊이(D1)와 제2 깊이(D2)를 감산한 높이를 가지게 된다.
- [0155] 상기 제3 홈(G3)은 제3 बैं크(B)에서 좌측에 배치될 수 있다. 상기 제3 홈(G3)은 상기 첫번째 및 두번째 드라이에칭 공정에 사용되는 식각 물질에 두번 노출되므로, 도 4 및 도 5에 도시된 바와 같이, 제3 홈(G3)은 하나의 깊이를 가질 수 있다. 상기 제3 홈(G3)의 깊이는 제1 깊이(D1)와 제2 깊이(D2)를 합산한 깊이가 될 수 있다. 즉, 상기 제3 बैं크(B)는 우측 부분이 H 높이를 갖고, 좌측 부분은 H에서 제1 깊이(D1)와 제2 깊이(D2)를 감산한 높이를 가지게 된다.
- [0156] 한편, 제2 홈(G2)은 서로 인접하게 배치된 제1 서브홈(G21)과 제2 서브홈(G22)을 포함하고, 상기 제1 서브홈(G21)은 상기 제2 서브홈(G22)에 대해 좌측에 배치되며, 상기 제2 서브홈(G21)의 깊이는 상기 제1 서브홈(G21)의 깊이보다 깊을 수 있다. 제2 बैं크(6)는 상면 전체가 첫번째 드라이에칭 공정에서 제1 깊이(D1)만큼 식각되어 제거되기 때문에, 제2 बैं크(6)에서 H 높이를 갖는 부분은 없다.
- [0157] 상기 제1 서브홈(G21)과 제2 서브홈(G22)은 첫번째 드라이에칭 공정에서 제1 깊이(D1)만큼 식각되어 제거되고,

상기 제2 서브홈(G22)은 두번째 드라이에칭 공정에서 제2 깊이(D2)만큼 식각되어 제거될 수 있다. 따라서, 상기 제2 서브홈(G22)의 깊이는 제1 깊이(D1)와 제2 깊이(D2)를 합산한 깊이가 될 수 있고, 상기 제1 서브홈(G21)의 깊이는 제1 깊이(D1)가 될 수 있다. 결과적으로, 도 5의 제2 बैं크(6)에서 좌측 부분은 H에서 제1 깊이(D1)를 감산한 높이를 가지며, 우측 부분은 H에서 제1 깊이(D1)와 제2 깊이(D2)를 감산한 높이를 가지게 된다.

[0158] 도 5를 참조하여 종합해 보면, 제1 홈(G1)의 제1 서브홈(G11), 제2 홈(G2)의 제2 서브홈(G22), 및 제3 홈(G3) 각각의 깊이는 제1 깊이(D1)와 제2 깊이(D2)를 합산한 깊이로 모두 동일할 수 있고, 제1 홈(G1)의 제2 서브홈(G12)과 제2 홈(G2)의 제1 서브홈(21) 각각의 깊이는 제1 깊이(D1)로 동일하며, 제1 बैं크(5)에서 제1 서브홈(G11)과 제2 서브홈(G12)을 제외한 나머지 부분과 제3 बैं크(B)에서 제3 홈(G3)을 제외한 나머지 부분은 H 높이로 동일할 수 있다.

[0159] 결과적으로, 서브 화소 별로 유기발광층을 형성하기 위한 드라이에칭 공정이 수행되면 식각 물질에 의해 유기 बैं크의 일부가 제거되므로, 도 5와 같이 बैं크의 상측에는 단차가 형성될 수 있다. 본 출원의 다른 실시예에 따른 표시장치(1)는 단차 형성의 원인인 상기 제1 홈(G1), 상기 제2 홈(G2), 및 상기 제3 홈(G3) 각각의 적어도 일부에 제3 유기발광층(73)의 일부(P)를 배치하여 상기 단차를 보상함으로써, 후속 공정에서 공통층으로 배치되는 제2 전극(8)을 좀 더 평탄하게 배치시킬 수 있을 뿐만 아니라 제2 전극(8)이 제1 전극(4)과 가까워지는 것을 방지해서 쇼트 커런트의 발생을 방지할 수 있다.

[0160] 도 4를 참조하면, 상기 제3 유기발광층(73)의 일부(P)는 제1 홈(G1)의 제1 서브홈(G11), 제2 홈(G2)의 제2 서브홈(G22), 및 제3 홈(G3) 각각에 배치될 수 있다. 제3 유기발광층(73)의 일부(P)가 상기와 같이 배치되는 이유는, 본 출원의 다른 실시예에 따른 표시장치(1)의 제조 공정에서 2 번의 드라이에칭 공정 후에 제3 유기발광층(73)을 전면 증착하기 때문이다. 이에 대한 구체적인 설명은, 도 6a 내지 도 6v의 제조 공정을 설명하면서 함께 설명하기로 한다.

[0161] 한편, 상기 제1 홈(G1)의 제2 서브홈(G12)과 상기 제2 홈(G2)의 제1 서브홈(G21)에는 제2 유기발광층(72)이 배치될 수 있다.

[0162] 도 6a 내지 도 6v는 본 출원의 다른 실시예에 따른 표시장치의 개략적인 제조 공정 단면도이다.

[0163] 본 출원의 다른 실시예에 따른 표시장치(1)는 아래와 같은 제조 공정을 통해 제3 유기발광층(73)의 일부를 제1 बैं크(5), 제2 बैं크(6), 및 제3 बैं크(B) 각각의 상면에 형성된 홈(G)에 배치시킬 수 있다. 즉, 본 출원의 다른 실시예에 따른 표시장치의 제조 공정을 이용하면, 제3 유기발광층(73)의 패터닝 공정을 생략할 수 있으므로 제조 공정 수를 줄일 수 있고, 이와 같이 공정 수가 감소된 제조 공정을 통해 제3 유기발광층(73)의 일부가 제1 홈(G1), 제2 홈(G2), 및 제3 홈(G3) 각각의 적어도 일부에 배치된 본 출원의 다른 실시예에 따른 표시장치(1)가 제조될 수 있다.

[0164] 도 6a 및 도 6b를 참조하면, 상기 기판(2)과 상기 회로 소자층(3) 상에 제1 전극(4), 제1 बैं크(5), 제2 बैं크(6), 및 제3 बैं크(B)가 형성된 상태에서, 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)를 제1 내지 제3 서브 화소(21, 22, 23), 및 제1 인접 서브 화소(21')에 걸쳐서 순차적으로 전면 증착한다.

[0165] 다음, 도 6c를 참조하면, 상기 제1 유기발광층(71)의 정공차단층(715)의 상면에 쉘드층(SL)을 전면 코팅한다. 이러한 공정은 쉘드층(SL)이 액상물질이기 때문에 습식(Wet)공정일 수 있다.

[0166] 다음, 도 6d를 참조하면, 상기 정공차단층(715)의 상면에 코팅된 쉘드층(SL)을 건조시키는 제1 베이킹 공정이 수행된다. 이러한 공정은 기판(2)의 하부 또는 상부에 가열장치를 배치시킨 후 가열장치를 이용하여 약 70℃ - 100℃의 온도범위에서 약 2 - 5분 정도 쉘드층(SL)을 건조시킴으로서 이루어질 수 있다.

[0167] 다음, 도 6e를 참조하면, 건조된 쉘드층(SL)의 상면에 PR층을 전면 코팅한다. 이러한 공정은 PR층이 액상물질이기 때문에 습식(Wet)공정일 수 있다.

[0168] 다음, 도 6f를 참조하면, PR층을 건조시키는 제2 베이킹 공정이 수행된다. 이러한 공정은 상기 가열장치를 이용하여 약 70℃ - 100℃의 온도범위에서 약 2 - 5분 정도 PR층을 건조시킴으로서 이루어질 수 있다.

[0169] 다음, 도 6g를 참조하면, 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)이 제1 서브 화소(21), 및 제1 인접 서브 화소(21')에만 배치되도록 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)을 패터닝할 곳에 개구가 위치되도록 마스크(M)를 위치시킨 후 상기 개구를 통해 패터닝할 부분을 자외선(UV) 등과 같은 광에 노

출시킨다. 이에 따라, 상기 PR층에서 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)을 패터닝할 영역은 현상액에도 식각되지 않도록 특성이 변화될 수 있다.

[0170] 다음, 도 6h를 참조하면, 상기 현상액을 이용하여 PR층을 제거하는 1차 제거공정을 수행하면, 제1 서브 화소(21) 및 제1 인접 서브 화소(21') 상에만 PR층이 식각되지 않고 남게된다. 상기 PR층은 포토레지스트층일 수 있다.

[0171] 다음, 도 6i를 참조하면, PR층 및 쉘드층(SL) 상에 남아있는 현상액을 건조시키는 제3 베이킹 공정이 수행된다. 이러한 공정은 상기 가열장치를 이용하여 약 70℃ - 100℃의 온도범위에서 약 2 - 5분 정도 현상액을 건조시킴으로서 이루어질 수 있다.

[0172] 다음, 6j를 참조하면, 상기 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)을 패터닝하기 위해 제1 서브 화소(21) 및 제1 인접 서브 화소(21')를 포함한 나머지 서브 화소(22, 23)에 배치된 쉘드층(SL), 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)의 일부를 드라이에칭 가스를 이용하여 식각하는 2차 제거공정을 수행한다. 상기 2차 제거공정에서는 상기 1차 제거공정에 비해 에칭 가스에 노출되는 시간을 더 늘림으로써, 쉘드층(SL)을 포함한 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)의 일부를 제거할 수 있다. 이때, 에칭가스에 노출되는 시간은 상기 제1 유기발광층(71)의 정공차단층(715)의 상면에 쉘드층(SL)이 일부 남아있는 범위에서 조절될 수 있다. 따라서, 도 6j에 도시된 바와 같이, 제1 내지 제3 서브 화소(21, 22, 23)에 걸쳐서 전면 증착되었던 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)은 제1 서브 화소(21) 및 제1 인접 서브 화소(21') 상에만 남도록 패터닝될 수 있으며, 일부 쉘드층(SL)이 상기 제1 서브 화소(21) 및 제1 인접 서브 화소(21')에 배치된 정공차단층(715)의 상면을 덮도록 배치될 수 있다.

[0173] 한편, 도 6j에 도시된 바와 같이, 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)은 에칭 가스에 의해 동시에 패터닝되므로, 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)의 양 끝단은 서로 일치할 수 있다. 상기 정공차단층(715)의 상면에 배치된 쉘드층(SL) 역시 상기 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)과 함께 패터닝되므로, 상기 쉘드층(SL)의 양 끝단은 상기 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714) 및 정공차단층(715)의 양 끝단과 서로 일치할 수 있다. 따라서, 도 6j에 도시된 바와 같이, 상기 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714), 정공차단층(715), 및 쉘드층(SL)은 양 끝단이 거의 수직에 가깝게 배치될 수 있다.

[0174] 마찬가지로, 제1 인접 유기 발광층(71')의 정공주입층(711'), 정공수송층(712'), 전자차단층(713'), 발광층(714'), 정공차단층(715'), 및 쉘드층(SL)은 양 끝단이 거의 수직에 가깝게 배치될 수 있다.

[0175] 상기 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714), 정공차단층(715), 쉘드층(SL), 및 상기 제1 인접 유기 발광층(71')의 정공주입층(711'), 정공수송층(712'), 전자차단층(713'), 발광층(714'), 정공차단층(715'), 및 쉘드층(SL)은 양 끝단이 거의 수직에 가깝게 배치되기 때문에 후속 공정(도 6t)에서 제3 유기발광층(73)이 상기 정공차단층(715)의 상면에 배치된 쉘드층(SL)의 상면에만 증착되고 측면에는 증착되지 않을 수 있다.

[0176] 다시 도 6j를 참조하면, 제1 유기발광층(71)과 제1 인접 유기발광층(71')에 덮이지 않은 부분은 드라이에칭 가스에 의해 식각되어 제거될 수 있다. 보다 구체적으로, 1차 드라이에칭 공정에 의해 제1 뱅크(5)의 상면에서 우측 부분, 제2 뱅크(6)의 상면 전체, 제3 뱅크(B)의 상면 좌측 부분은 제1 깊이(D1)로 식각되어 제거될 수 있다. 따라서, 제1 뱅크(5), 제2 뱅크(6), 및 제3 뱅크(B) 각각의 적어도 일부는 드라이에칭 공정에 의해 제거된다. 여기서, 드라이에칭 공정에 의해 제거된 제1 뱅크(5)의 우측 부분은 제1 서브홈(G11)의 일부와 제2 서브홈(G12)이고, 드라이에칭 공정에 의해 제거된 제2 뱅크(6)의 상면 전체는 제1 서브홈(G21)과 제2 서브홈(G22)의 일부이며, 드라이에칭 공정에 의해 제거된 제3 뱅크(B)의 좌측 부분은 제3 홈(G3)일 수 있다.

[0177] 다음, 도 6k를 참조하면, 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)를 제1 내지 제3 서브 화소(21, 22, 23) 및 제1 인접 서브 화소(21')에 걸쳐서 순차적으로 전면 증착한다.

- [0178] 다음, 도 6l을 참조하면, 상기 제2 유기발광층(72)의 정공차단층(725)의 상면에 쉘드층(SL)을 전면 코팅한다. 이러한 공정은 쉘드층(SL)이 액상물질이기 때문에 습식(Wet)공정일 수 있다.
- [0179] 다음, 도 6m을 참조하면, 상기 정공차단층(725)의 상면에 코팅된 쉘드층(SL)을 건조시키는 제4 베이킹 공정이 수행된다. 이러한 공정은 상기 가열장치를 이용하여 약 70℃ - 100℃의 온도범위에서 약 2 - 5분 정도 쉘드층(SL)을 건조시킴으로서 이루어질 수 있다.
- [0180] 다음, 도 6n을 참조하면, 건조된 쉘드층(SL)의 상면에 PR층을 전면 코팅한다. 이러한 공정은 PR층이 액상물질이기 때문에 습식(Wet)공정일 수 있다.
- [0181] 다음, 도 6o를 참조하면, PR층을 건조시키는 제5 베이킹 공정이 수행된다. 이러한 공정은 상기 가열장치를 이용하여 약 70℃ - 100℃의 온도범위에서 약 2 - 5분 정도 PR층을 건조시킴으로서 이루어질 수 있다.
- [0182] 다음, 도 6p를 참조하면, 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)이 제2 서브 화소(22)에만 배치되도록 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)을 패터닝할 곳에 개구가 위치되도록 마스크(M)를 위치시킨 후 상기 개구를 통해 패터닝할 부분을 자외선(UV) 등과 같은 광에 노출시킨다. 이에 따라, 상기 PR층에서 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)을 패터닝할 영역은 현상액에도 식각되지 않도록 특성이 변화될 수 있다.
- [0183] 다음, 도 6q를 참조하면, 상기 현상액을 이용하여 PR층을 제거하는 3차 제거공정을 수행하면, 제2 서브 화소(22) 상에만 PR층이 식각되지 않고 남게된다. 상기 PR층은 포토레지스트층일 수 있다.
- [0184] 다음, 도 6r을 참조하면, PR층 및 쉘드층(SL) 상에 남아있는 현상액을 건조시키는 제6 베이킹 공정이 수행된다. 이러한 공정은 상기 가열장치를 이용하여 약 70℃ - 100℃의 온도범위에서 약 2 - 5분 정도 현상액을 건조시킴으로서 이루어질 수 있다.
- [0185] 다음, 6s를 참조하면, 상기 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)을 패터닝하기 위해 제2 서브 화소(22)를 포함한 나머지 서브 화소(21, 23)에 배치된 쉘드층(SL), 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)의 일부를 드라이에칭 가스를 이용하여 식각하는 4차 제거공정을 수행한다. 상기 4차 제거공정에서는 상기 3차 제거공정에 비해 에칭 가스에 노출되는 시간을 더 늘림으로써, 쉘드층(SL)을 포함한 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)의 일부를 제거할 수 있다. 이때, 드라이에칭 가스에 노출되는 시간은 상기 제2 유기발광층(72)의 정공차단층(725)의 상면에 쉘드층(SL)이 일부 남으면서 상기 제1 유기발광층(71)의 정공차단층(715)의 상면에도 쉘드층(SL)이 일부 남아있는 범위에서 조절될 수 있다.
- [0186] 따라서, 도 6s에 도시된 바와 같이, 제1 내지 제3 서브 화소(21, 22, 23) 및 제1 인접 서브 화소(21')에 걸쳐서 전면 증착되었던 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)은 제2 서브 화소(22) 상에만 남도록 패터닝될 수 있으며, 일부 쉘드층(SL)이 상기 정공차단층(725)의 상면을 덮도록 배치될 수 있다.
- [0187] 한편, 도 6s에 도시된 바와 같이, 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)은 에칭 가스에 의해 동시에 패터닝되므로, 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)의 양 끝단은 서로 일치할 수 있다. 상기 정공차단층(725)의 상면에 배치된 쉘드층(SL) 역시 상기 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)과 함께 패터닝되므로, 상기 쉘드층(SL)의 양 끝단은 상기 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724) 및 정공차단층(725)의 양 끝단과 서로 일치할 수 있다. 따라서, 도 6s에 도시된 바와 같이, 상기 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724), 정공차단층(725), 및 쉘드층(SL)은 양 끝단이 거의 수직에 가깝게 배치될 수 있다.
- [0188] 상기 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724), 정공차단층(725), 및 쉘드층(SL)은 양 끝단이 거의 수직에 가깝게 배치되기 때문에 후속 공정(도 6t)에서 제3 유기발광층(73)이 상기 정공차단층(725)의 상면에 배치된 쉘드층(SL)의 상면에만 증착되고 측면에는 증착되지 않을 수 있다.
- [0189] 결과적으로, 도 6s에 도시된 바와 같이, 제1 서브 화소(21)에는 제1 유기발광층(71)의 정공주입층(711), 정공수

송층(712), 전자차단층(713), 발광층(714), 정공차단층(715), 및 셸드층(SL)의 양 끝단이 일치하도록 패터닝되어 배치되고, 패터닝된 제1 유기발광층(71)의 정공주입층(711), 정공수송층(712), 전자차단층(713), 발광층(714), 정공차단층(715), 및 셸드층(SL)과 이격되도록 제2 유기발광층(72)의 정공주입층(721), 정공수송층(722), 전자차단층(723), 발광층(724), 정공차단층(725), 및 셸드층(SL)이 제2 서브 화소(22)에 배치될 수 있다.

[0190] 다시 도 6s를 참조하면, 4차 제거공정, 즉, 2차 드라이에칭 공정에서 제2 유기발광층(72)에 덮이지 않은 제1 홈(G1)의 제1 서브홈(G11)과 제2 홈(G2)의 제2 서브홈(G22), 및 제3 홈(G3)은 2차 드라이에칭 가스에 의해 제2 깊이(D2)만큼 더 식각될 수 있다. 따라서, 상기 제1 홈(G1)의 제1 서브홈(G11)과 제2 홈(G2)의 제2 서브홈(G22), 및 제3 홈(G3)은 동일한 깊이를 가질 수 있으며, 그 깊이는 제1 깊이(D1)와 제2 깊이(D2)를 합산한 깊이일 수 있다. 그리고, 상기 제1 홈(G1)의 제1 서브홈(G11)과 제2 홈(G2)의 제2 서브홈(G22), 및 제3 홈(G3) 각각의 깊이는 상기 제1 홈(G1)의 제2 서브홈(G12)과 제2 홈(G2)의 제1 서브홈(G21)의 깊이보다 깊을 수 있다. 한편, 상기 제1 홈(G1)의 제2 서브홈(G12)과 제2 홈(G2)의 제1 서브홈(G21)은 제2 유기발광층(72)과 셸드층(SL)에 의해 덮이므로 2차 드라이에칭 가스에 의해 식각되지 않고 남아있을 수 있다.

[0191] 다음, 도 6t를 참조하면, 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734) 및 정공차단층(735)을 제1 내지 제3 서브 화소(21, 22, 23) 및 제1 인접 서브 화소(21')에 걸쳐서 순차적으로 전면 증착한다. 상기 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734) 및 정공차단층(735) 각각은 도 6t를 기준으로 상측에서 하측 방향을 향해 전면 증착되므로, 수직의 프로파일을 갖는 면에는 증착되지 않을 수 있다. 따라서, 도 6t에 도시된 바와 같이, 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734) 및 정공차단층(735)은 제1 서브 화소(21)와 제2 서브 화소(22)의 사이, 제2 서브 화소(22)와 제3 서브 화소(23)의 사이, 제1 유기발광층(71)의 셸드층(SL)의 상면, 제2 유기발광층(72)의 셸드층(SL)의 상면, 제1 인접 유기발광층(71')의 셸드층(SL)의 상면, 및 제3 서브 화소(23)에만 동시에 증착될 수 있다.

[0192] 결과적으로, 도 6t에 도시된 바와 같이, 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734) 및 정공차단층(735)은 제1 내지 제3 서브 화소(21, 22, 23), 및 제1 인접 서브 화소(21')에 걸쳐서 서로 연결되지 않고 단절된 배치구조를 갖게 된다.

[0193] 상기와 같은 단절된 배치구조를 가짐에 따라 후속 공정에서 사용되는 스트리퍼 용액이 제1 서브 화소(21)에 배치된 셸드층(SL), 제2 서브 화소(22)에 배치된 셸드층(SL), 및 제1 인접 서브 화소(21')에 배치된 셸드층(SL) 각각의 노출 부분으로 침투되도록 할 수 있다. 상기 셸드층(SL)의 노출 부분은 도 6t를 기준으로 제3 유기발광층(73)에 의해 덮이지 않은 셸드층(SL)의 양 끝단을 의미할 수 있다.

[0194] 다음, 도 6u를 참조하면, 스트리퍼 용액을 이용하여 제1 서브 화소(21)의 셸드층(SL), 제2 서브 화소(22)의 셸드층(SL), 제1 인접 서브 화소(21')의 셸드층(SL), 및 그 위에 증착된 제3 유기발광층(73)의 정공주입층(731), 정공수송층(732), 전자차단층(733), 발광층(734) 및 정공차단층(735)을 제거하는 스트립 공정을 수행한다. 상기 스트리퍼 용액은 전술한 바와 같이 제1 서브 화소(21)에 배치된 셸드층(SL)의 노출 부분으로 침투됨으로써, 상기 제1 유기발광층(71)의 정공차단층(715)의 상면이 노출되도록 제1 서브 화소(21)의 셸드층(SL)을 제거할 수 있다. 마찬가지로, 상기 스트리퍼 용액은 제2 서브 화소(22)에 배치된 셸드층(SL)의 노출 부분으로 침투됨으로써, 상기 제2 유기발광층(72)의 정공차단층(725)의 상면이 노출되도록 제2 서브 화소(22)의 셸드층(SL)을 제거할 수 있다. 또한, 상기 스트리퍼 용액은 제1 인접 서브 화소(21')에 배치된 셸드층(SL)의 노출 부분으로 침투됨으로써, 상기 제1 인접 유기발광층(71')의 정공차단층(715')의 상면이 노출되도록 제2 서브 화소(22)의 셸드층(SL)을 제거할 수 있다.

[0195] 한편, 도 6u에 도시된 공정에서 도 6t의 구조를 갖는 표시장치 전체를 스트리퍼 용액에 담겼다가 빼므로, 스트리퍼 용액은 제1 서브 화소(21)와 제2 서브 화소(22) 사이 즉, 제1 बैं크(5) 상에 배치된 제3 유기발광층(73)의 정공차단층(735)의 상면, 제2 서브 화소(22)와 제3 서브 화소(23) 사이 즉, 제2 बैं크(6) 상에 배치된 제3 유기발광층(73)의 정공차단층(735)의 상면, 제3 बैं크(B) 상에 배치된 제3 유기발광층(73)의 정공차단층(735)의 상면, 및 제3 서브 화소(23)에 배치된 제3 유기발광층(73)의 정공차단층(735)의 상면에도 접촉될 수 있다.

[0196] 그러나, 제3 유기발광층(73)의 정공차단층(735)은 스트리퍼 용액에 저항성이 강한 유기보호층이기 때문에, 스트리퍼 용액에 의해 손상되지 않을 수 있다. 또한, 상기 제3 유기발광층(73)의 정공차단층(735)은 하측에 배치되는 발광층(734), 전자차단층(733), 정공수송층(732), 및 정공주입층(731) 쪽으로 스트리퍼 용액이 침투하는 것을 방지할 수 있으므로, 스트리퍼 용액에 의해 상기 발광층(734), 전자차단층(733), 정공수송층(732), 및 정공

주입층(731)이 손상되는 것을 방지할 수 있다. 즉, 상기 제3 유기발광층(73)의 정공차단층(735)은 스트리퍼 용액의 침투를 방지하는 보호층으로 기능할 수 있다. 이러한 정공차단층(735)의 기능은 제1 서브 화소(21)에 배치된 제1 유기발광층(71)의 정공차단층(715), 제2 서브 화소(22)에 배치된 제2 유기발광층(72)의 정공차단층(725), 및 제1 인접 서브 화소(21')에 배치된 제1 인접 유기발광층(71')의 정공차단층(715')에도 동일하게 적용될 수 있다.

[0197] 따라서, 도 6u에 도시된 바와 같이, 제1 내지 제3 서브 화소(21, 22, 23), 제1 인접 서브 화소(21'), 제1 बैं크(5)의 상면(51)과 경사면(52), 제2 बैं크(6)의 상면(61)과 경사면(62), 및 제3 बैं크(B)의 상면과 경사면의 가장 상측에는 제1 유기발광층(71)의 정공차단층(715), 제2 유기발광층(72)의 정공차단층(725), 제3 유기발광층(73)의 정공차단층(735), 및 제1 인접 유기발광층(71')의 정공차단층(715')이 배치될 수 있으며, 상기 정공차단층들(715, 725, 735, 715')은 소정의 단차를 갖는 프로파일을 가질 수 있다.

[0198] 다음, 도 6v를 참조하면, 본 출원의 다른 실시예에 따른 표시장치(1)의 제조방법은 상기와 같이 소정의 단차를 갖는 정공차단층들(715, 725, 735, 715')의 상면을 덮도록 제1 유기발광층(71)의 전자수송층(716), 전자주입층(717), 제2 전극(8), 및 봉지층(9)을 순차적으로 전면 증착함으로써, 제조 공정을 일부 완료할 수 있다. 따라서, 제3 유기발광층(73)의 일부의 상면 즉, 정공차단층(715)은 전자수송층과 접촉할 수 있다.

[0199] 여기서, 상기 제1 유기발광층(71)의 전자수송층(716)과 전자주입층(717)은 제2 유기발광층(72)의 전자수송층과 전자주입층, 제3 유기발광층(73)의 전자수송층과 전자주입층, 또는 제1 인접 유기발광층(71')의 전자수송층과 전자주입층으로 대체될 수 있음은 일 실시예에서 언급한 바와 같다.

[0200] 본 출원의 다른 실시예에 따른 표시장치(1)의 제조방법은 스트리퍼 용액에 저항성이 강한 정공차단층들(715, 725, 735, 715')을 가장 상측에 배치시킨 후 도 6u와 같은 스트립 공정을 진행함으로써, 제3 유기발광층(73) 형성 시에는 제1 유기발광층(71), 및 제2 유기발광층(72)을 형성할 때와 달리 제조 공정 수를 줄일 수 있다.

[0201] 상기 줄일 수 있는 제조 공정은 본 출원의 일 실시예에서 언급한 바와 동일하며, 수 개의 공정을 생략할 수 있으므로, 제3 유기발광층(73)의 형성 전에 이미 형성된 제1 유기발광층(71) 및 제2 유기발광층(72)이 상기 수 개의 공정에 사용되는 UV 광, 열, 현상액, 에칭액 등에 의해 손상되는 것을 줄일 수 있다.

[0202] 결과적으로, 본 출원의 다른 실시예에 따른 표시장치의 제조 방법을 이용하면 제조 공정 수를 줄여서 단순화시킬 수 있으므로 완성된 표시장치를 제조하기까지의 택트 타임을 줄일 수 있을 뿐만 아니라, 생략된 수 개의 공정에 의해 유기발광층이 손상되는 것을 줄일 수 있으므로 소자 특성이 저하되는 것을 방지할 수 있다.

[0203] 또한, 본 출원의 다른 실시예에 따른 표시장치의 제조 방법을 이용하면 제1 내지 제3 बैं크(5, 6, B)가 유기 बैं크이더라도, 제1 내지 제3 बैं크(5, 6, B) 각각에 서로 다른 형태로 형성된 홈(G)의 적어도 일부에 제3 유기발광층(73)의 일부(P)를 배치시킬 수 있다. 따라서, 본 출원의 다른 실시예에 따른 표시장치(1)는 유기 बैं크인 제1 내지 제3 बैं크(5, 6, B)에 대한 드라이에칭 공정이 수행되더라도 제2 전극(8)과 제1 전극(4)의 거리가 가까워지는 것을 방지할 수 있기 때문에 쇼트 커런트가 발생하는 것을 방지할 수 있다. 본 출원의 다른 실시예에 따른 표시장치(1)는 상기 제1 내지 제3 बैं크(5, 6, B)가 무기 बैं크일 수도 있다. 왜냐하면, 드라이에칭에 사용되는 식각 물질의 식각 정도가 강하면 무기 बैं크이더라도 전술한 바와 같은 홈(G)이 형성될 수 있기 때문이다. 결과적으로, 본 출원에 따른 표시장치(1)는 제1 내지 제3 बैं크(5, 6, B)가 무기 बैं크로 형성되든 유기 बैं크로 형성되든 드라이에칭 공정에 의해 बैं크에 홈(G)이 형성되면 상기 홈(G)에 제3 유기발광층의 일부를 배치시킬 수 있으므로, 제1 전극(4)과 제2 전극(8) 간의 쇼트 커런트를 방지할 수 있다.

[0204] 또한, 본 출원의 다른 실시예에 따른 표시장치(1)는 상기 제1 홈(G1)이 서로 다른 깊이를 갖는 제1 서브홈(G11)과 제2 서브홈(G12)을 갖고, 상기 제2 홈(G2)이 서로 다른 깊이를 갖는 제1 서브홈(G21)과 제2 서브홈(G22)을 갖는 것으로 설명하였지만, 반드시 이에 한정되지 않으며 상기 제1 홈(G1)과 제2 홈(G2)은 상기 제3 홈(G)과 같이 하나의 깊이를 갖는 형태로 형성될 수도 있고, 반대로 상기 제3 홈(G)이 제1 홈(G1)과 제2 홈(G2)과 같이 서로 다른 깊이를 갖는 2개의 서브홈을 갖도록 구비될 수도 있다.

[0205] 도 7a 내지 도 7c는 본 출원의 다른 실시예에 따른 표시장치에 관한 것으로서, 이는 헤드 장착형 표시(HMD) 장치에 관한 것이다. 도 7a는 개략적인 사시도이고, 도 7b는 VR(Virtual Reality) 구조의 개략적인 평면도이고, 도 7c는 AR(Augmented Reality) 구조의 개략적인 단면도이다.

[0206] 도 7a에서 알 수 있듯이, 본 출원에 따른 헤드 장착형 표시 장치는 수납 케이스(10), 및 헤드 장착 밴드(12)를

포함하여 이루어진다.

- [0207] 상기 수납 케이스(10)는 그 내부에 표시 장치, 렌즈 어레이, 및 접안 렌즈 등의 구성을 수납하고 있다.
- [0208] 상기 헤드 장착 밴드(12)는 상기 수납 케이스(10)에 고정된다. 상기 헤드 장착 밴드(12)는 사용자의 머리 상면과 양 측면들을 둘러쌀 수 있도록 형성된 것을 예시하였으나, 이에 한정되지 않는다. 상기 헤드 장착 밴드(12)는 사용자의 머리에 헤드 장착형 디스플레이를 고정하기 위한 것으로, 안경테 형태 또는 헬멧 형태의 구조물로 대체될 수 있다.
- [0209] 도 7b에서 알 수 있듯이, 본 출원에 따른 VR(Virtual Reality) 구조의 헤드 장착형 표시장치(1)는 좌안용 표시장치(2a)와 우안용 표시 장치(2b), 렌즈 어레이(11), 및 좌안 접안 렌즈(20a)와 우안 접안 렌즈(20b)를 포함할 수 있다.
- [0210] 상기 좌안용 표시 장치(2a)와 우안용 표시 장치(2b), 상기 렌즈 어레이(11), 및 상기 좌안 접안 렌즈(20a)와 우안 접안 렌즈(20b)는 전술한 수납 케이스(10)에 수납된다.
- [0211] 좌안용 표시 장치(2a)와 우안용 표시 장치(2b)는 동일한 영상을 표시할 수 있으며, 이 경우 사용자는 2D 영상을 시청할 수 있다. 또는, 좌안용 표시 장치(2a)는 좌안 영상을 표시하고 우안용 표시 장치(2b)는 우안 영상을 표시할 수 있으며, 이 경우 사용자는 입체 영상을 시청할 수 있다. 상기 좌안용 표시 장치(2a)와 상기 우안용 표시 장치(2b) 각각은 전술한 도 1 내지 도 4에 따른 표시 장치로 이루어질 수 있다. 예컨대, 좌안용 표시 장치(2a)와 우안용 표시 장치(2b) 각각은 유기발광 표시장치(Organic Light Emitting Display)일 수 있다.
- [0212] 상기 좌안용 표시 장치(2a) 및 우안용 표시 장치(2b) 각각은 복수의 서브 화소, 회로 소자층(3), 제1 전극(4), 제1 बैं크(5), 제2 बैं크(6), 제3 बैं크(B), 유기발광층(7), 제2 전극(8), 및 봉지층(9)을 포함할 수 있으며, 각 서브 화소에서 발광하는 광의 색을 다양한 방식으로 조합하여서 다양한 영상들을 표시할 수 있다.
- [0213] 상기 렌즈 어레이(11)는 상기 좌안 접안 렌즈(20a)와 상기 좌안용 표시 장치(2a) 각각과 이격되면서 상기 좌안 접안 렌즈(20a)와 상기 좌안용 표시 장치(2a) 사이에 구비될 수 있다. 즉, 상기 렌즈 어레이(11)는 상기 좌안 접안 렌즈(20a)의 전방 및 상기 좌안용 표시 장치(2a)의 후방에 위치할 수 있다. 또한, 상기 렌즈 어레이(11)는 상기 우안 접안 렌즈(20b)와 상기 우안용 표시 장치(2b) 각각과 이격되면서 상기 우안 접안 렌즈(20b)와 상기 우안용 표시 장치(2b) 사이에 구비될 수 있다. 즉, 상기 렌즈 어레이(11)는 상기 우안 접안 렌즈(20b)의 전방 및 상기 우안용 표시 장치(2b)의 후방에 위치할 수 있다.
- [0214] 상기 렌즈 어레이(11)는 마이크로 렌즈 어레이(Micro Lens Array)일 수 있다. 렌즈 어레이(11)는 핀홀 어레이(Pin Hole Array)로 대체될 수 있다. 렌즈 어레이(11)로 인해 좌안용 표시 장치(2a) 또는 우안용 표시 장치(2b)에 표시되는 영상은 사용자에게 확대되어 보일 수 있다.
- [0215] 좌안 접안 렌즈(20a)에는 사용자의 좌안(LE)이 위치하고, 우안 접안 렌즈(20b)에는 사용자의 우안(RE)이 위치할 수 있다.
- [0216] 도 7c에서 알 수 있듯이, 본 발명에 따른 AR(Augmented Reality) 구조의 헤드 장착형 표시 장치는 좌안용 표시 장치(2a), 렌즈 어레이(11), 좌안 접안 렌즈(20a), 투과 반사부(13), 및 투과창(14)을 포함하여 이루어진다. 도 7c에는 편의상 좌안쪽 구성만을 도시하였으며, 우안쪽 구성도 좌안쪽 구성과 동일하다.
- [0217] 상기 좌안용 표시 장치(2a), 렌즈 어레이(11), 좌안 접안 렌즈(20a), 투과 반사부(13), 및 투과창(14)은 전술한 수납 케이스(10)에 수납된다.
- [0218] 상기 좌안용 표시 장치(2a)는 상기 투과창(14)을 가리지 않으면서 상기 투과 반사부(13)의 일측, 예로서 상측에 배치될 수 있다. 이에 따라서, 상기 좌안용 표시 장치(2a)가 상기 투과창(14)을 통해 보이는 외부 배경을 가리지 않으면서 상기 투과 반사부(13)에 영상을 제공할 수 있다.
- [0219] 상기 좌안용 표시 장치(2a)는 전술한 도 1 내지 도 4에 따른 전계 발광 표시 장치로 이루어질 수 있다. 이때, 도 1 내지 도 4에서 화상이 표시되는 면에 해당하는 상측 부분, 예로서 봉지층(9) 또는 컬러 필터층(미도시)이 상기 투과 반사부(13)와 마주하게 된다.
- [0220] 상기 렌즈 어레이(11)는 상기 좌안 접안 렌즈(20a)와 상기 투과 반사부(13) 사이에 구비될 수 있다.
- [0221] 상기 좌안 접안 렌즈(20a)에는 사용자의 좌안이 위치한다.
- [0222] 상기 투과 반사부(13)는 상기 렌즈 어레이(11)와 상기 투과창(14) 사이에 배치된다. 상기 투과 반사부(13)는 광

의 일부를 투과시키고, 광의 다른 일부를 반사시키는 반사면(13a)을 포함할 수 있다. 상기 반사면(13a)은 상기 좌안용 표시 장치(2a)에 표시된 영상이 상기 렌즈 어레이(11)로 진행하도록 형성된다. 따라서, 사용자는 상기 투과창(14)을 통해서 외부의 배경과 상기 좌안용 표시 장치(2a)에 의해 표시되는 영상을 모두 볼 수 있다. 즉, 사용자는 현실의 배경과 가상의 영상을 겹쳐 하나의 영상으로 볼 수 있으므로, 증강현실(Augmented Reality, AR)이 구현될 수 있다.

[0223] 상기 투과창(14)은 상기 투과 반사부(13)의 전방에 배치되어 있다.

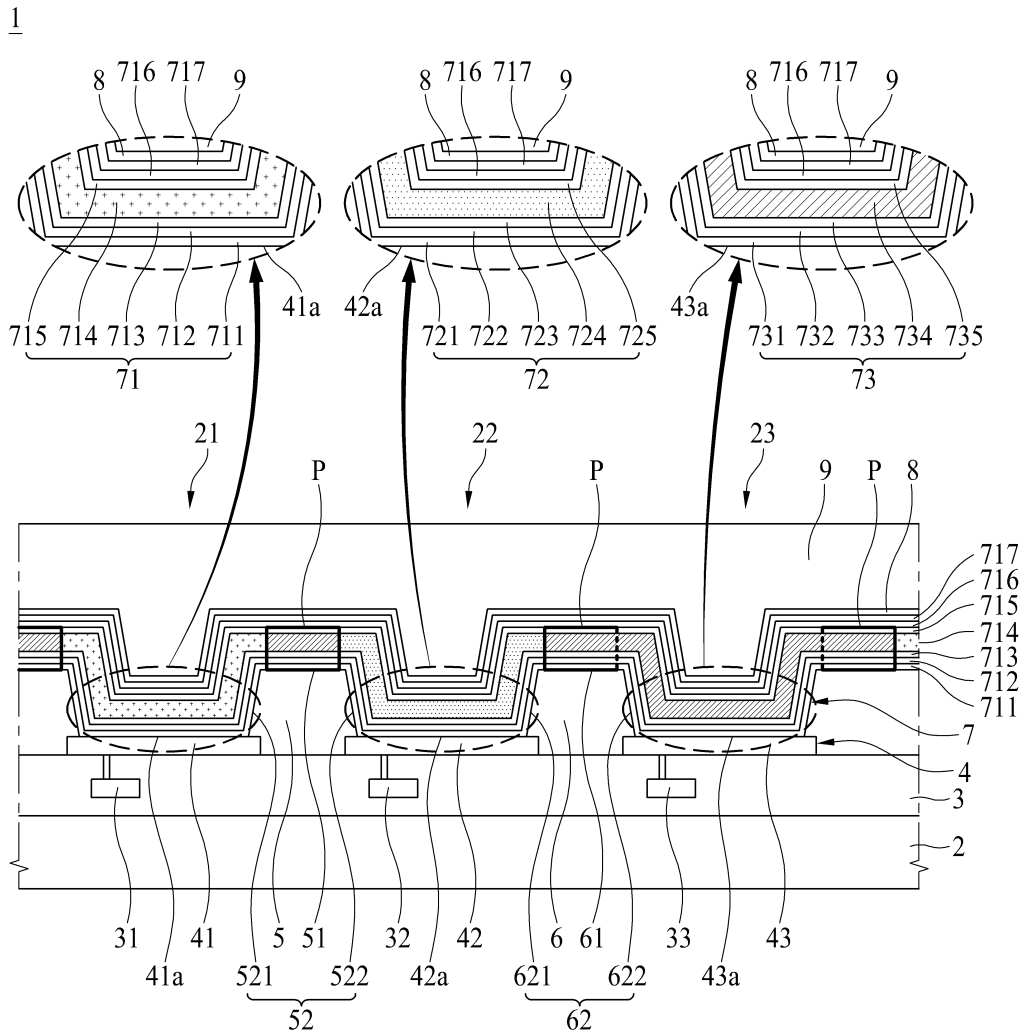
[0224] 이상에서 설명한 본 출원은 전술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 출원의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 출원이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다. 그러므로, 본 출원의 범위는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등과 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 출원의 범위에 포함되는 것으로 해석되어야 한다.

**부호의 설명**

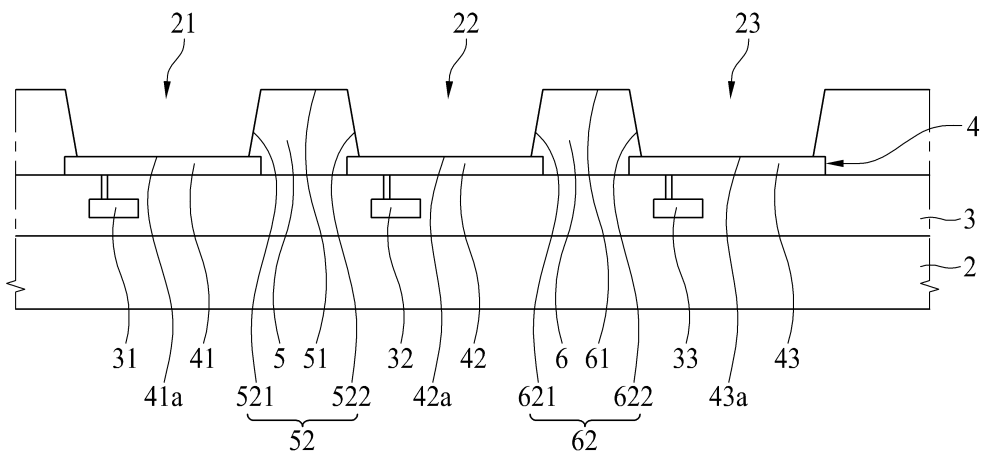
- [0225]
- 1 : 표시장치
  - 2 : 기관    3 : 회로 소자층
  - 4 : 제1 전극    5 : बैं크
  - 6 : 제2 बैं크    7 : 유기발광층
  - 8 : 제2 전극    9 : 봉지층
  - 10 : 수납 케이스    11 : 렌즈 어레이
  - 12 : 헤드 장착 밴드    B : 제3 बैं크

도면

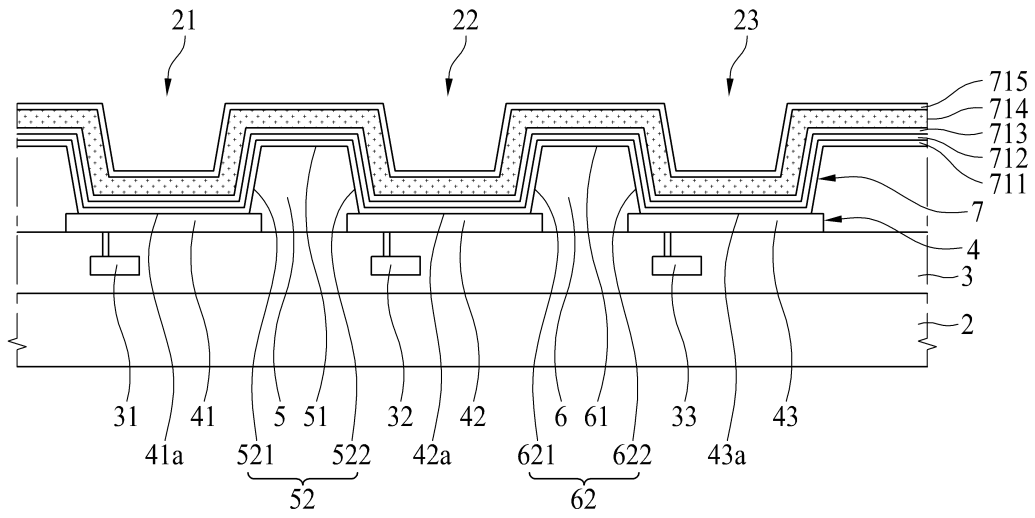
도면1



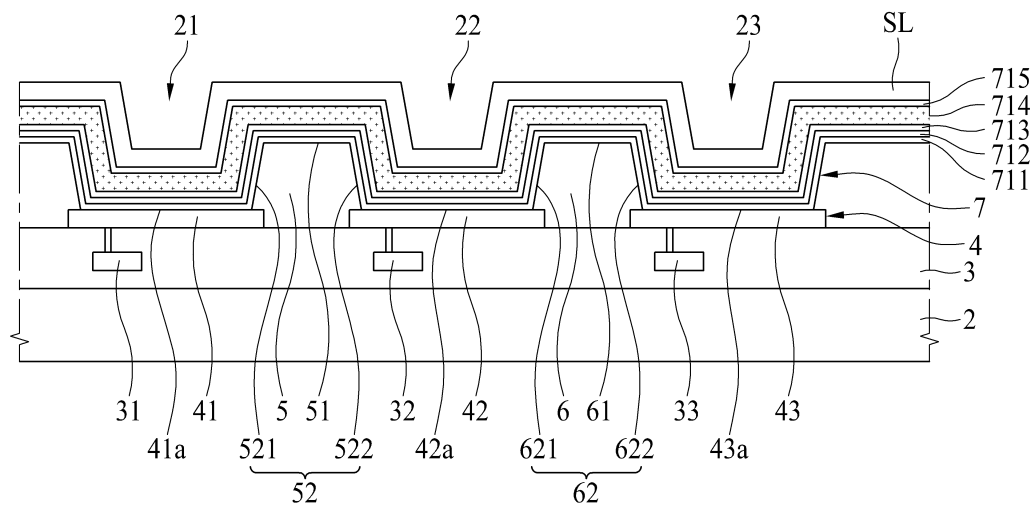
도면2a



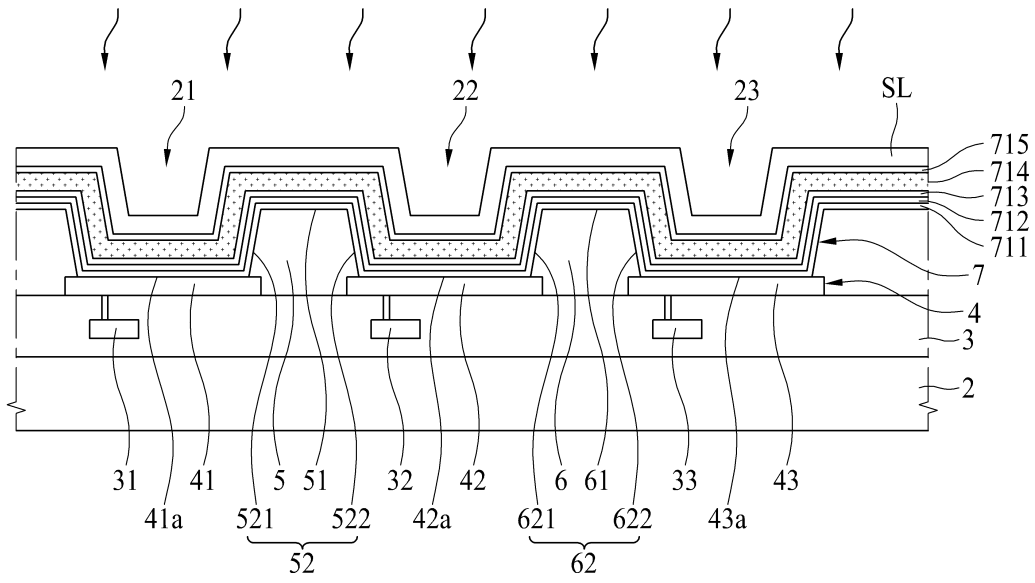
도면2b



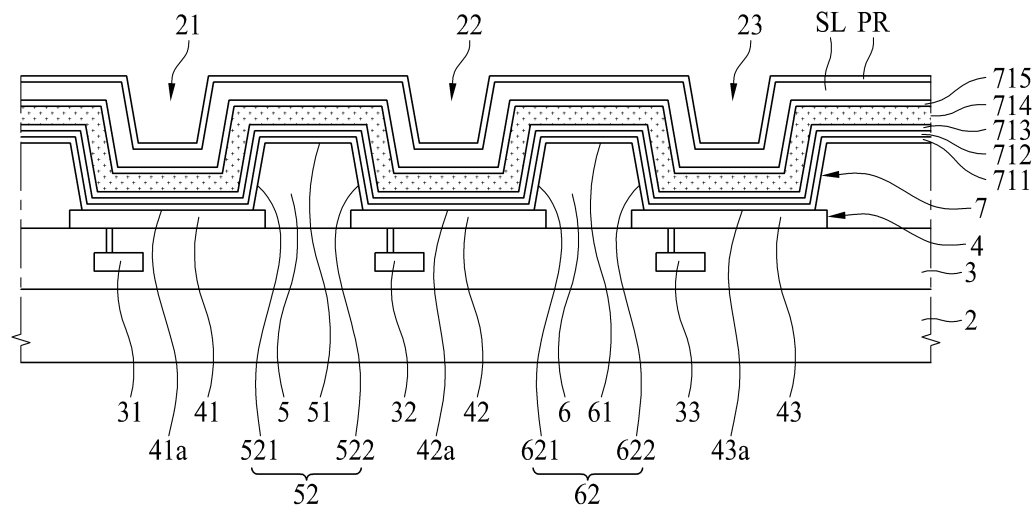
도면2c



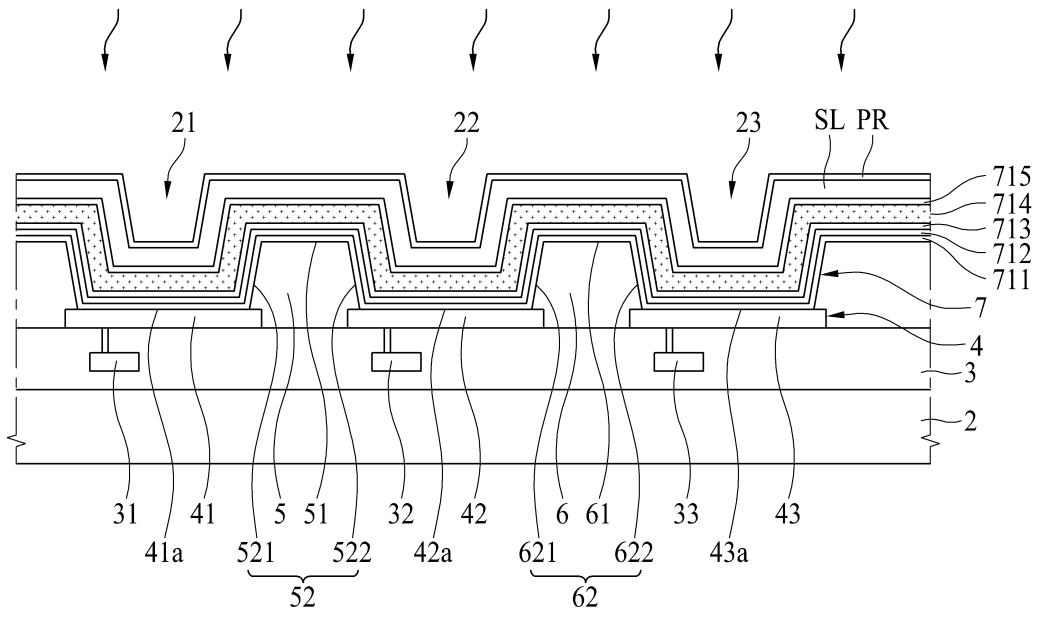
도면2d



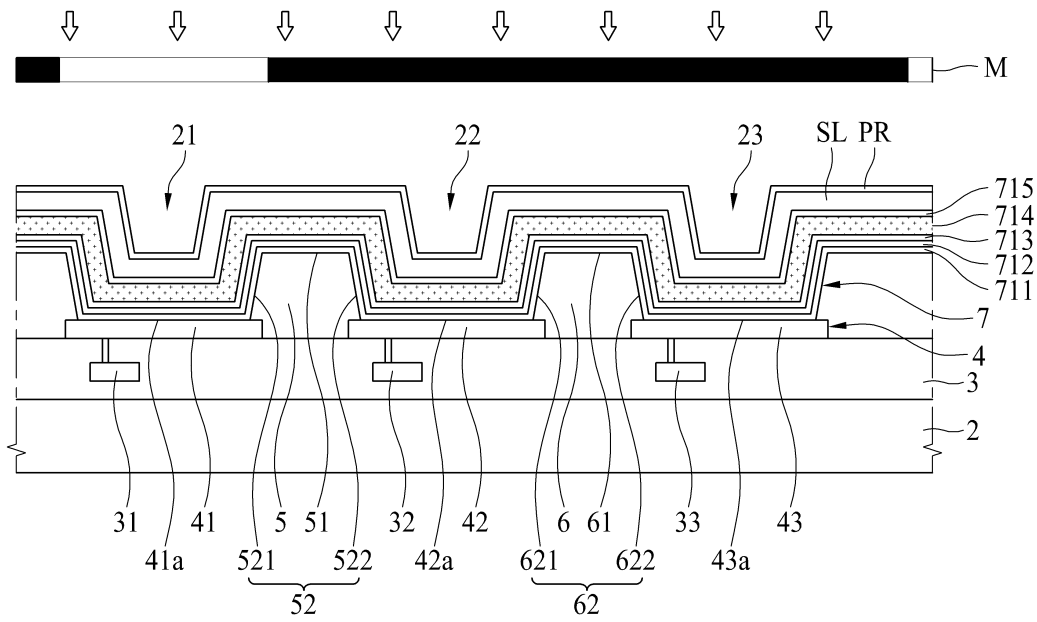
도면2e



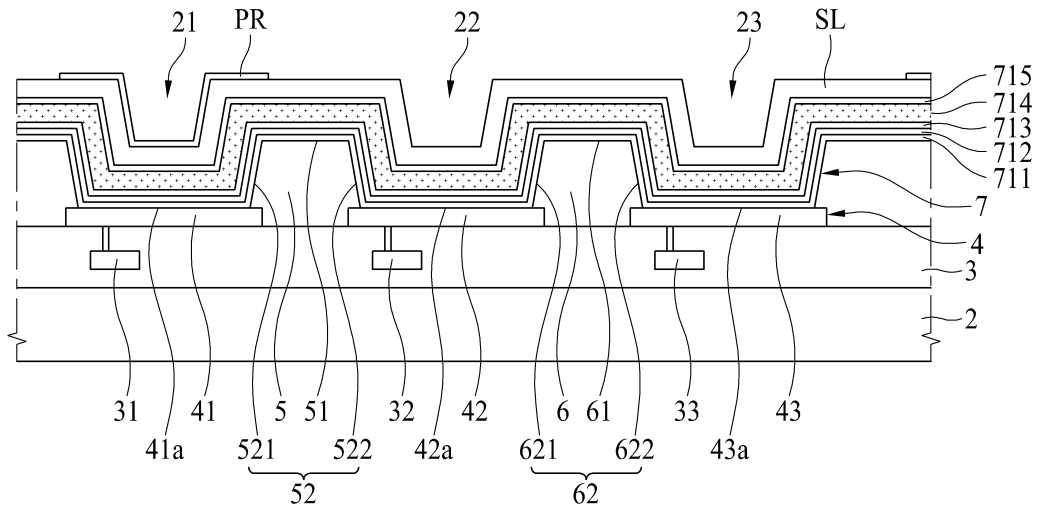
도면2f



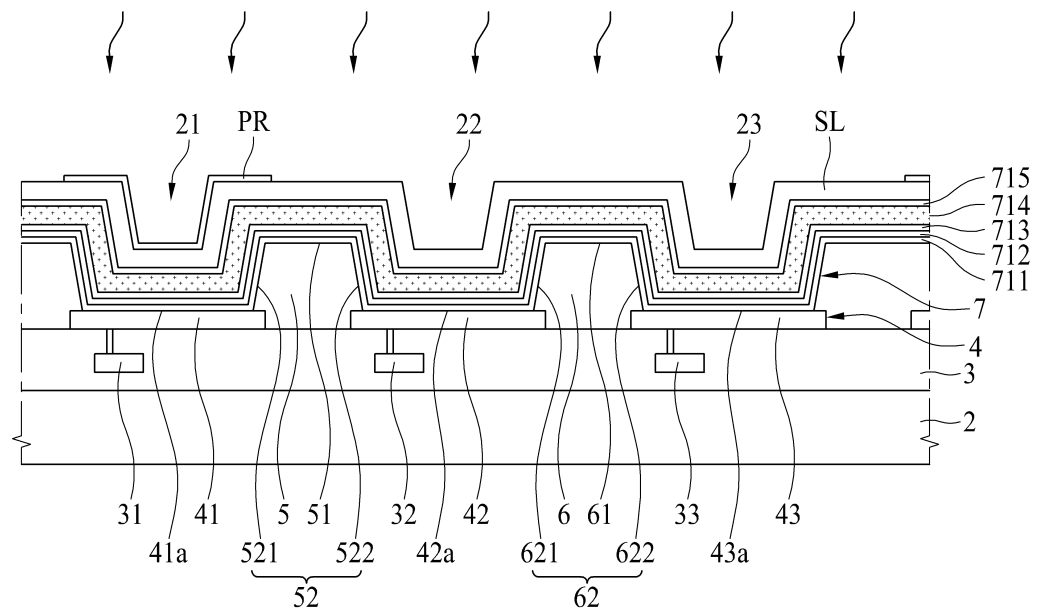
도면2g



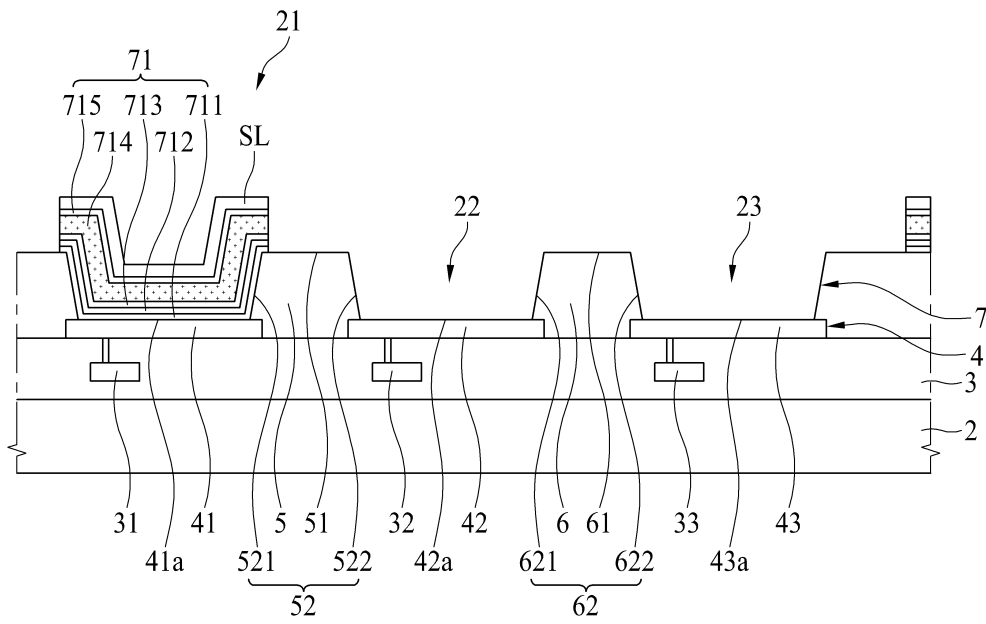
도면2h



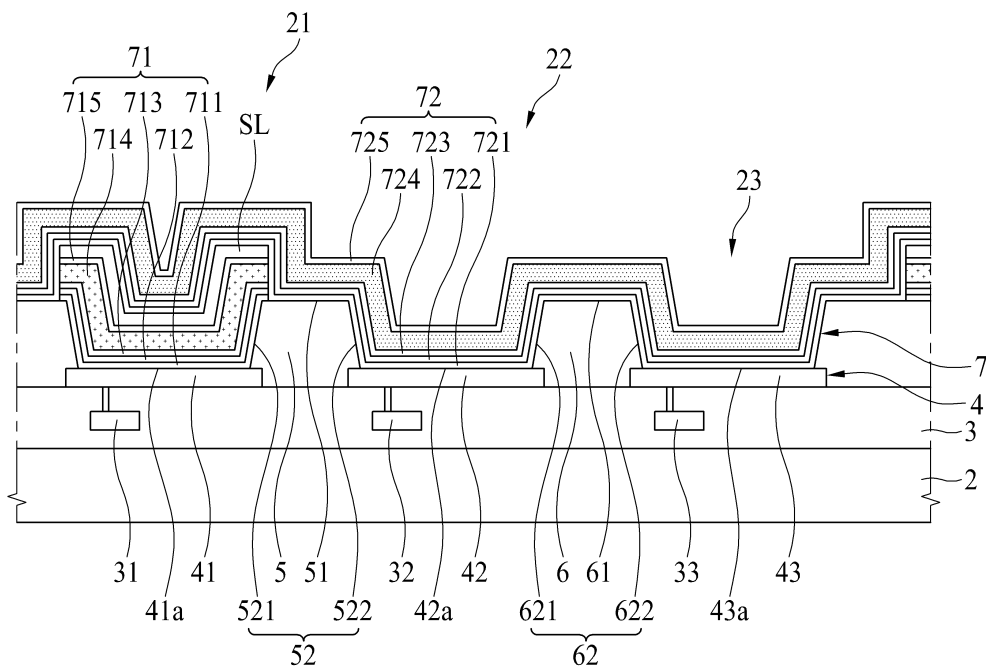
도면2i



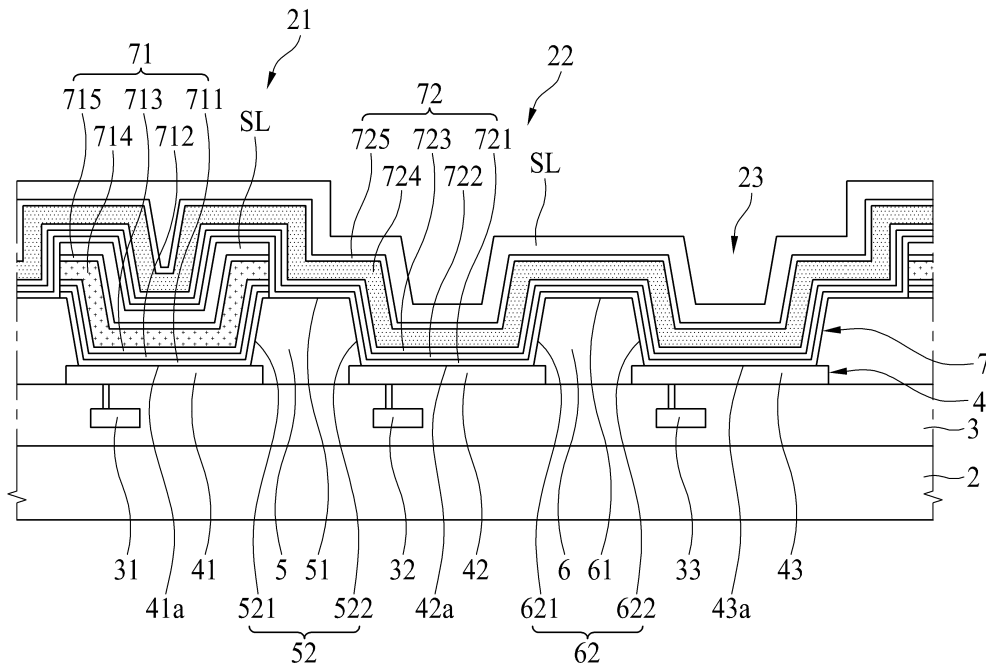
도면2j



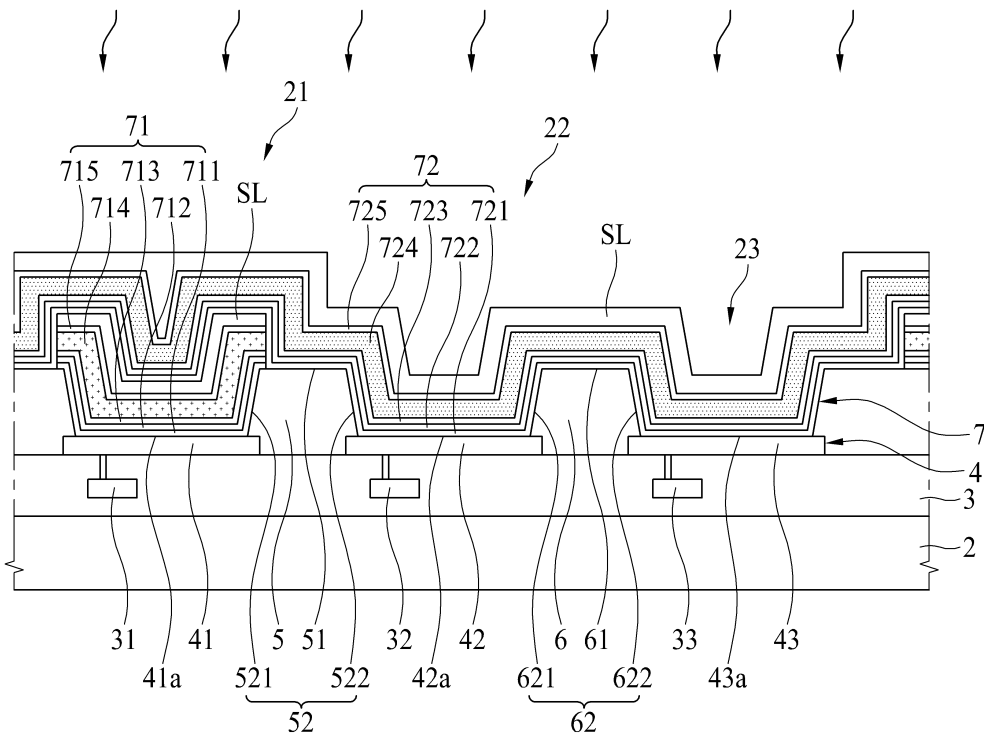
도면2k



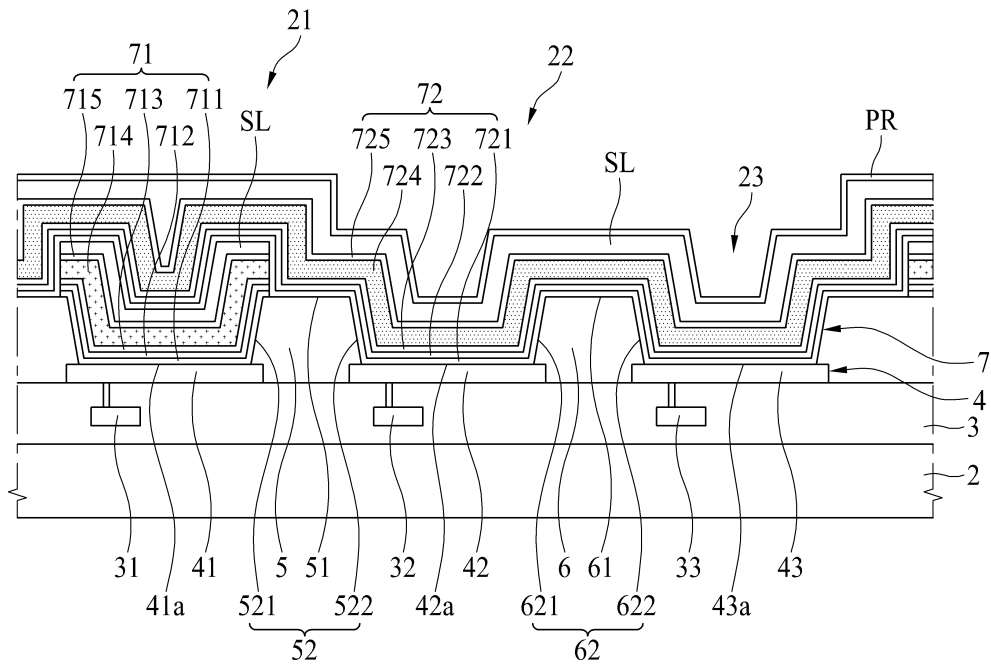
도면21



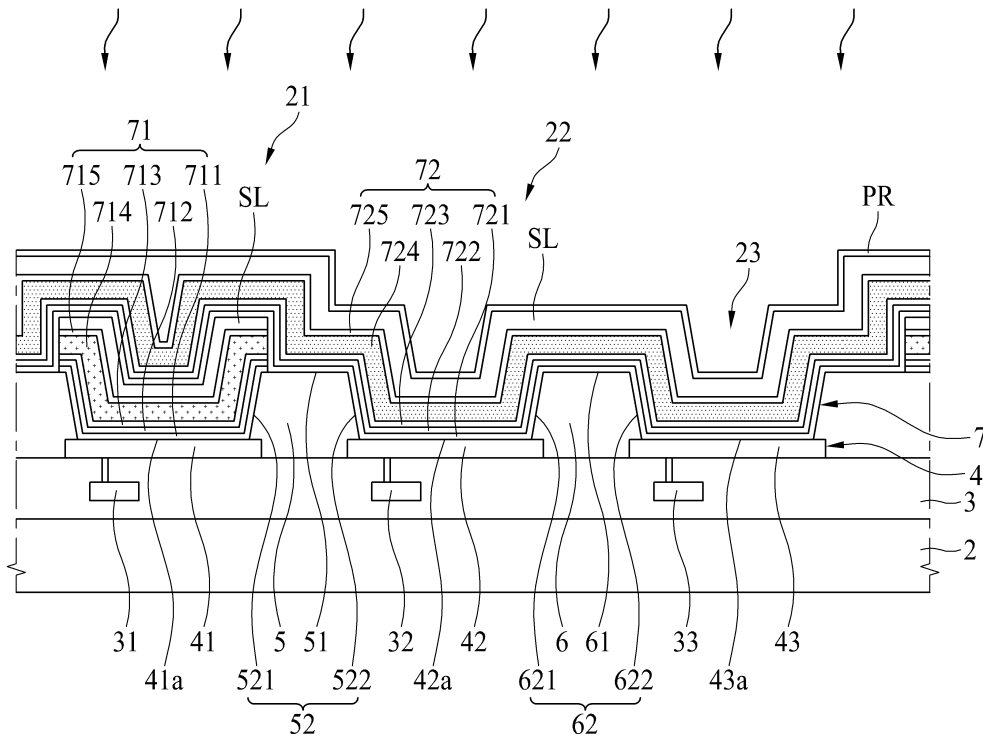
도면2m



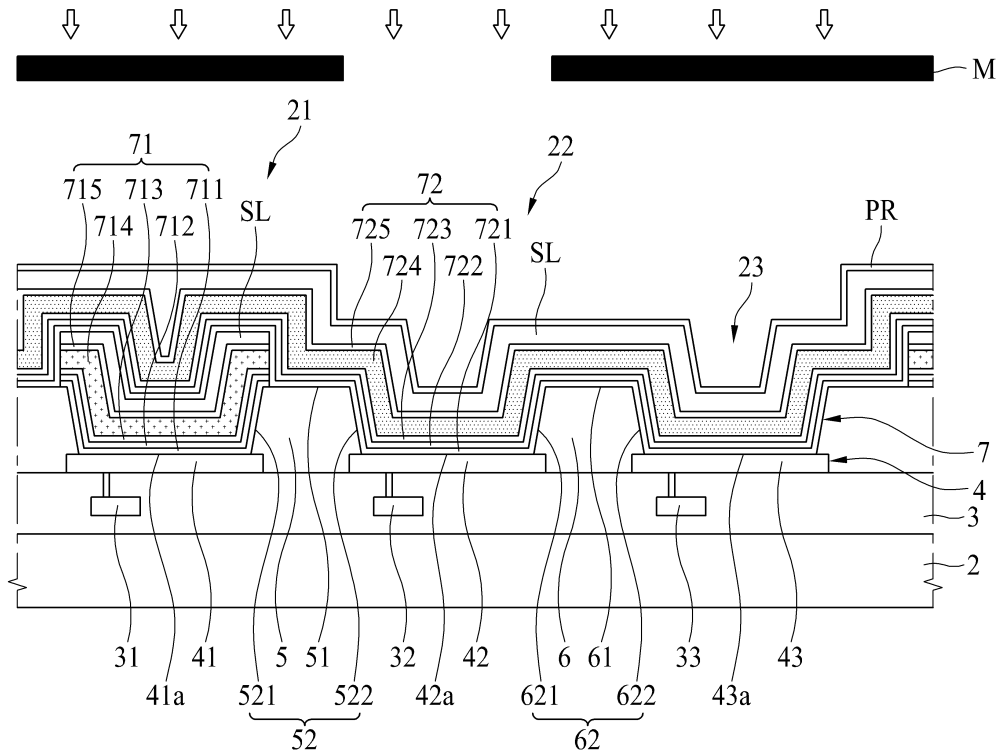
도면2n



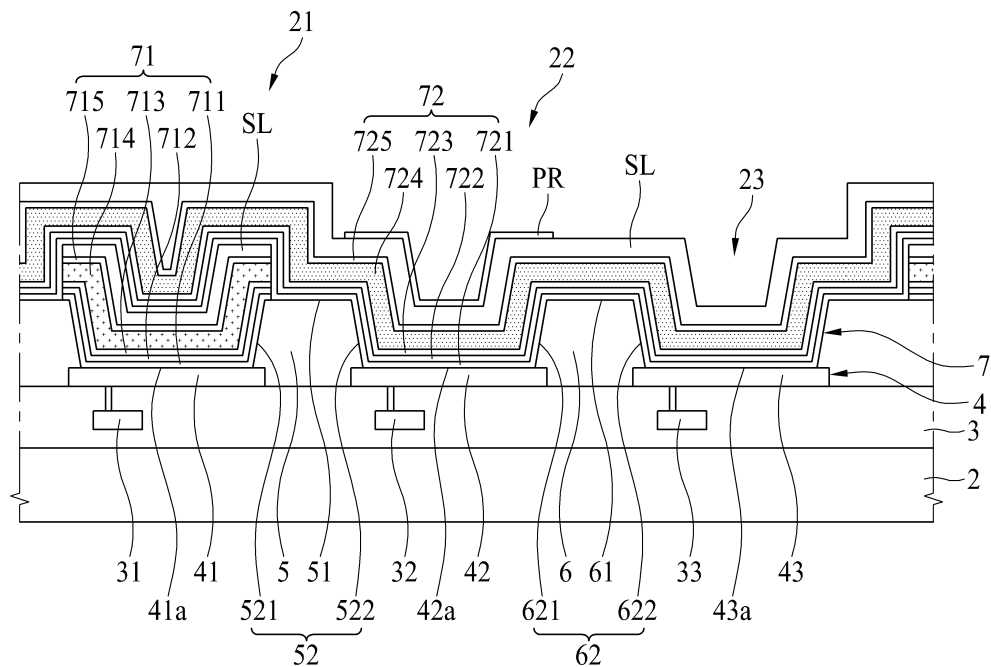
도면2o



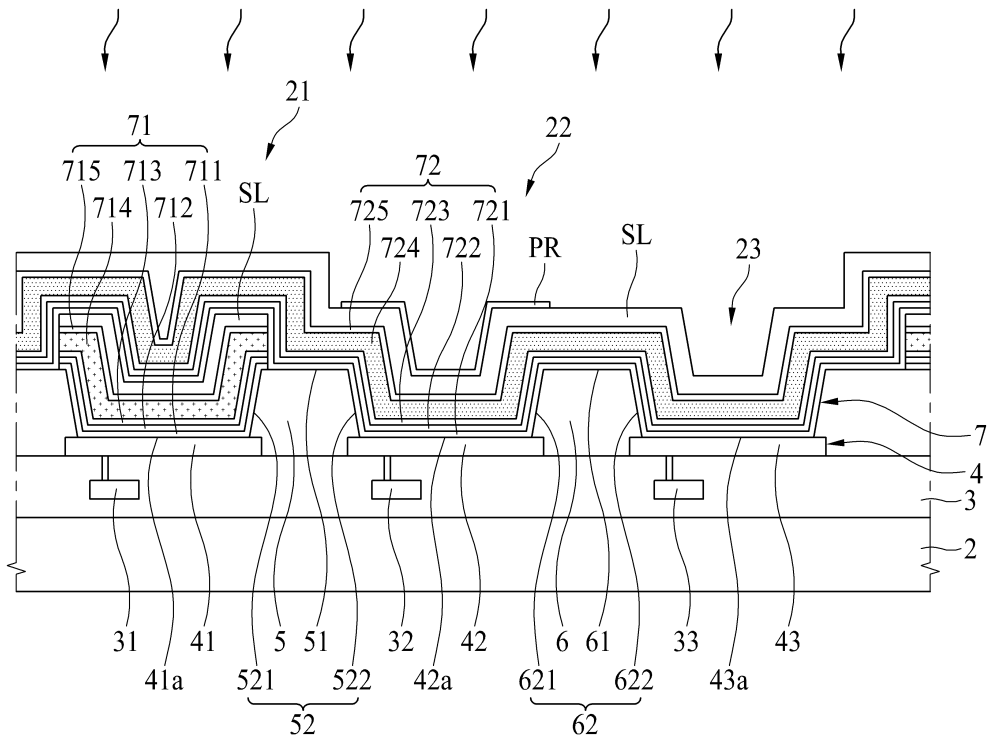
도면2p



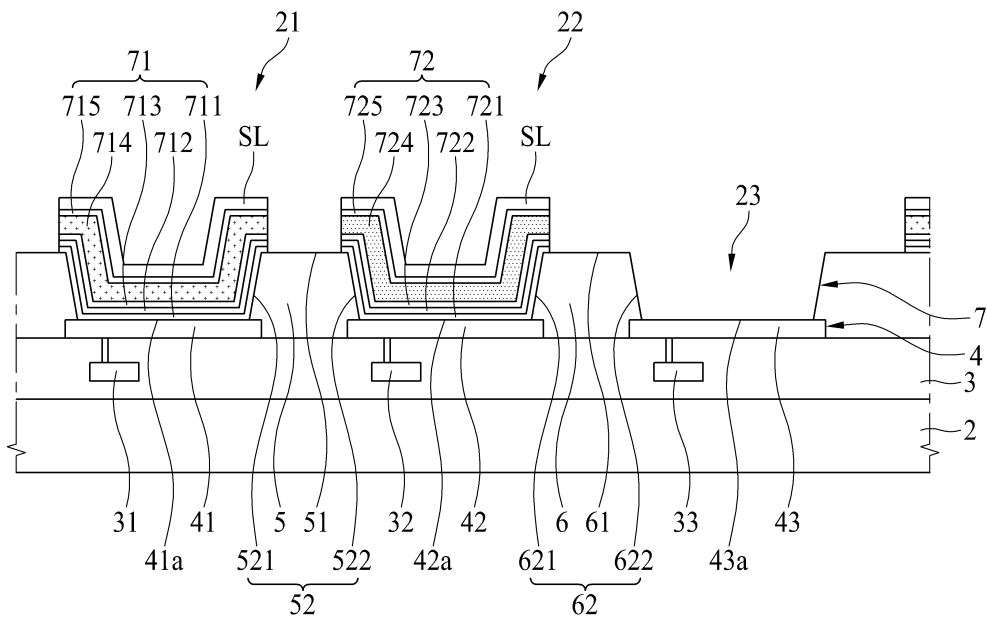
도면2q



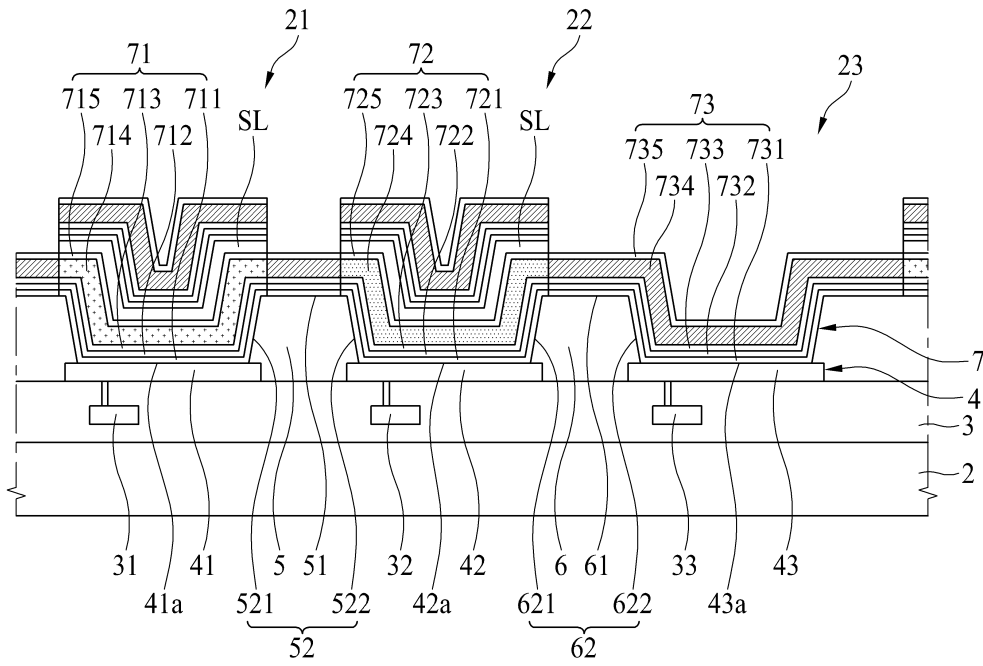
도면2r



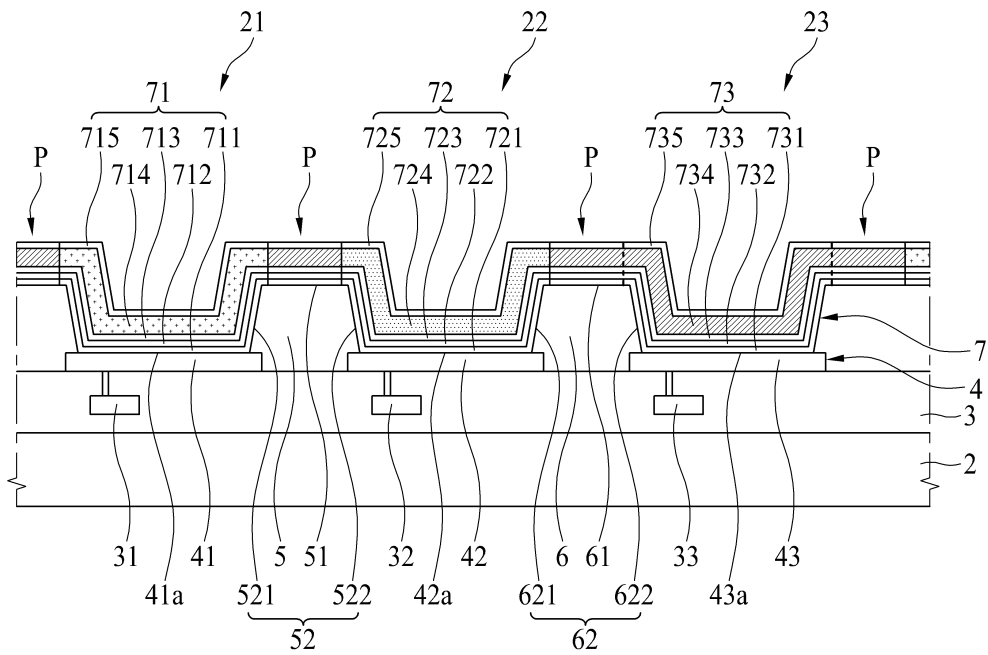
도면2s



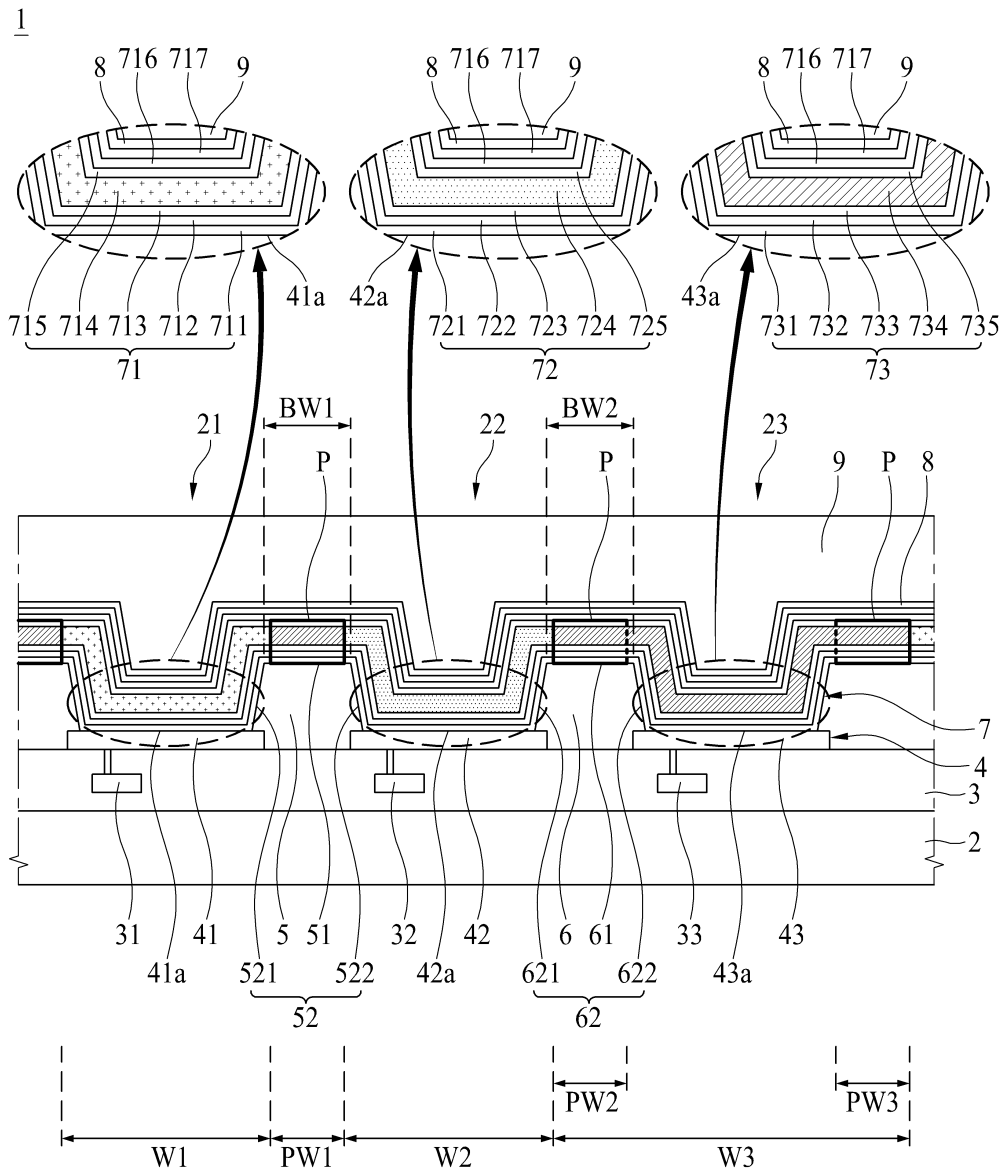
도면2t



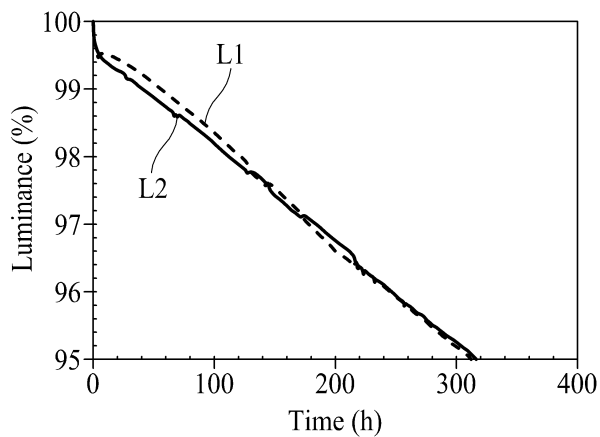
도면2u



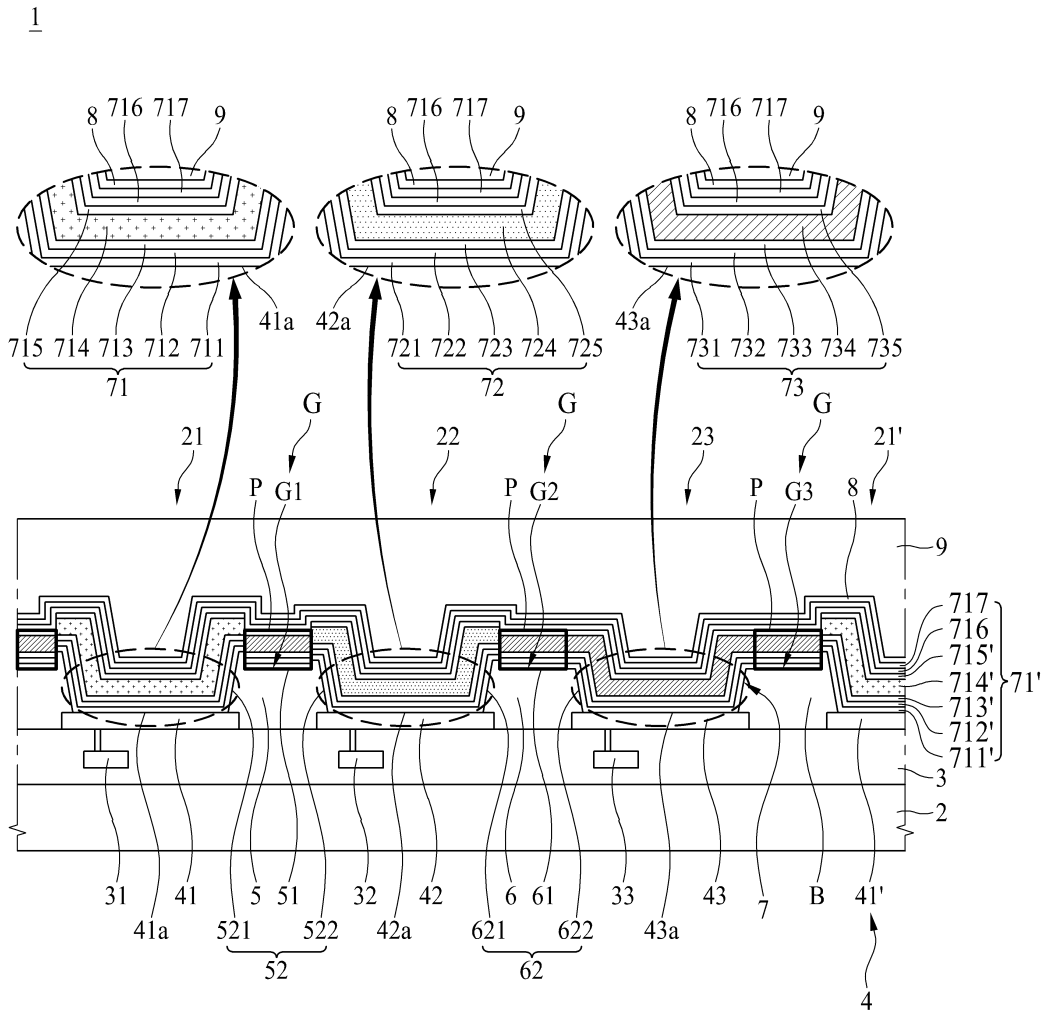
도면2v



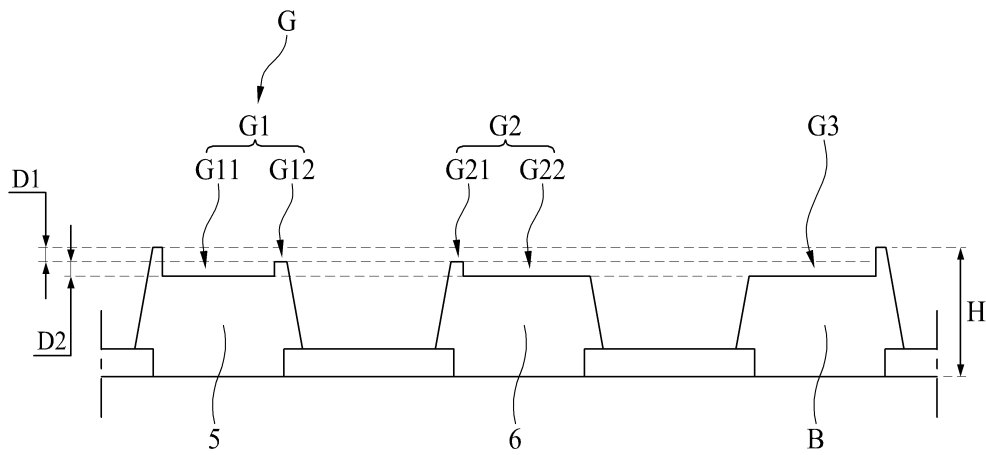
도면3



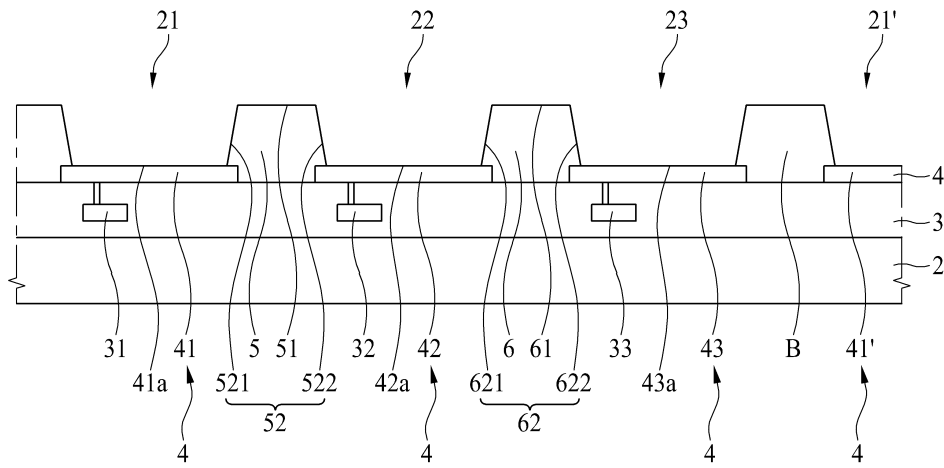
도면4



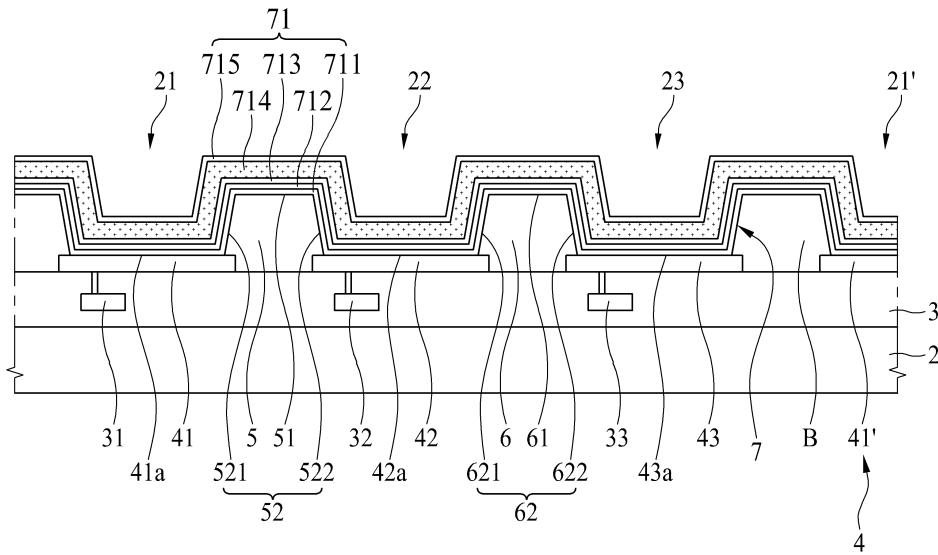
도면5



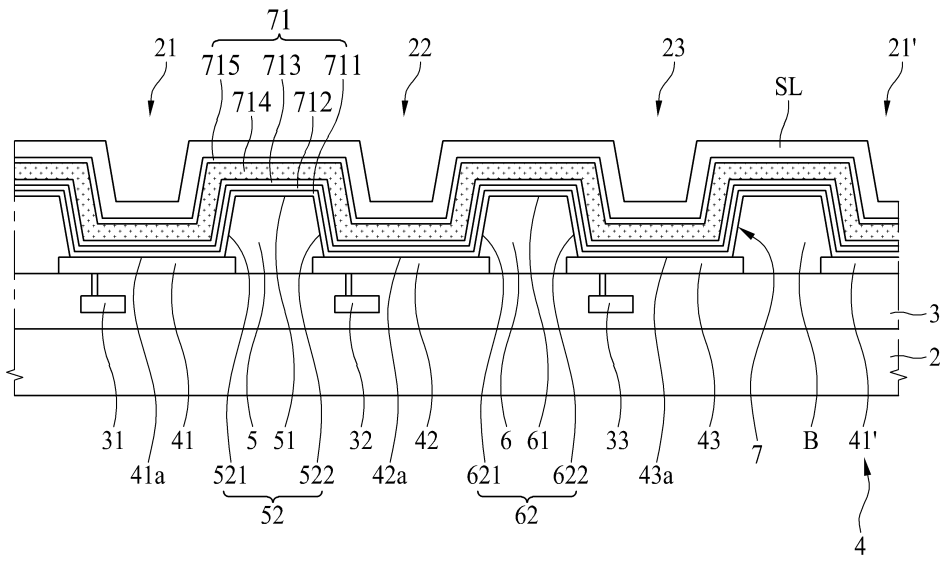
도면6a



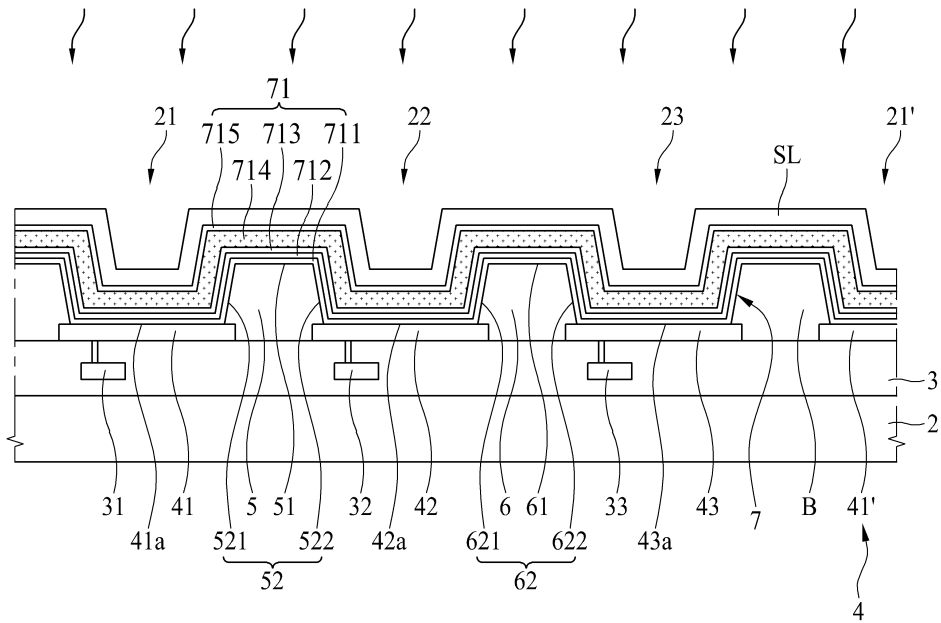
도면6b



도면6c



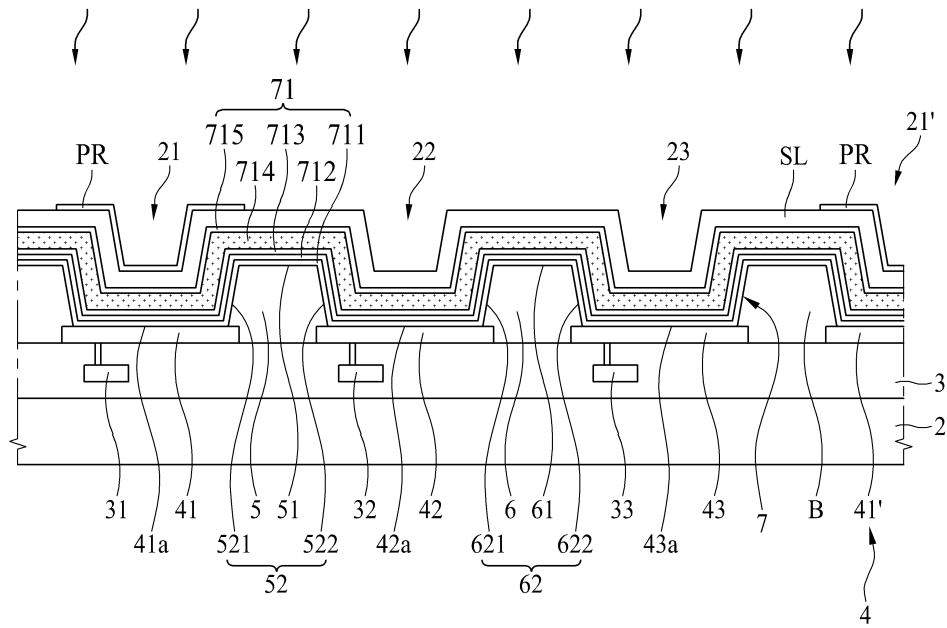
도면6d



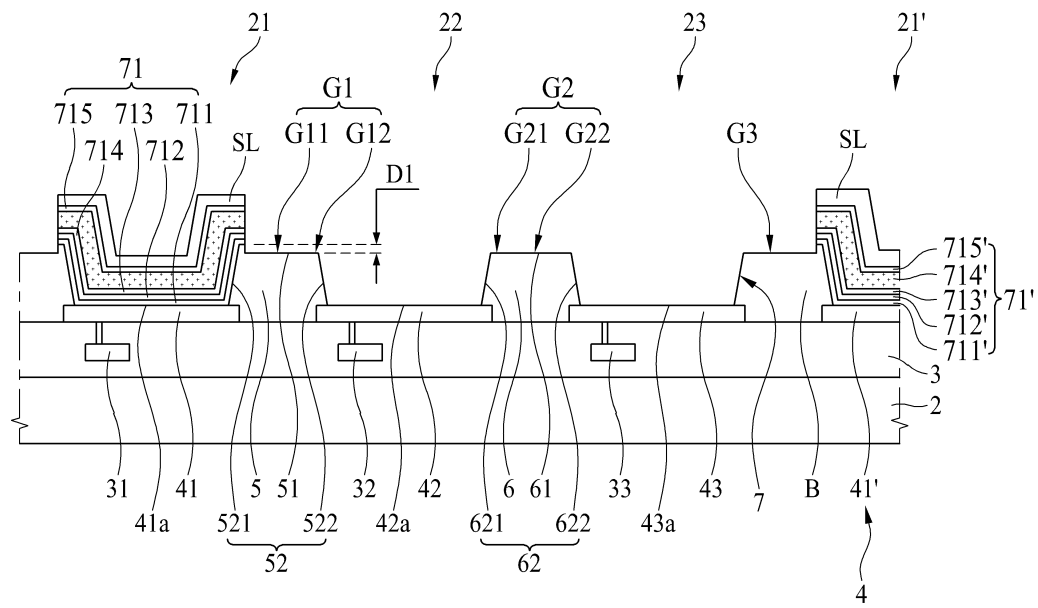




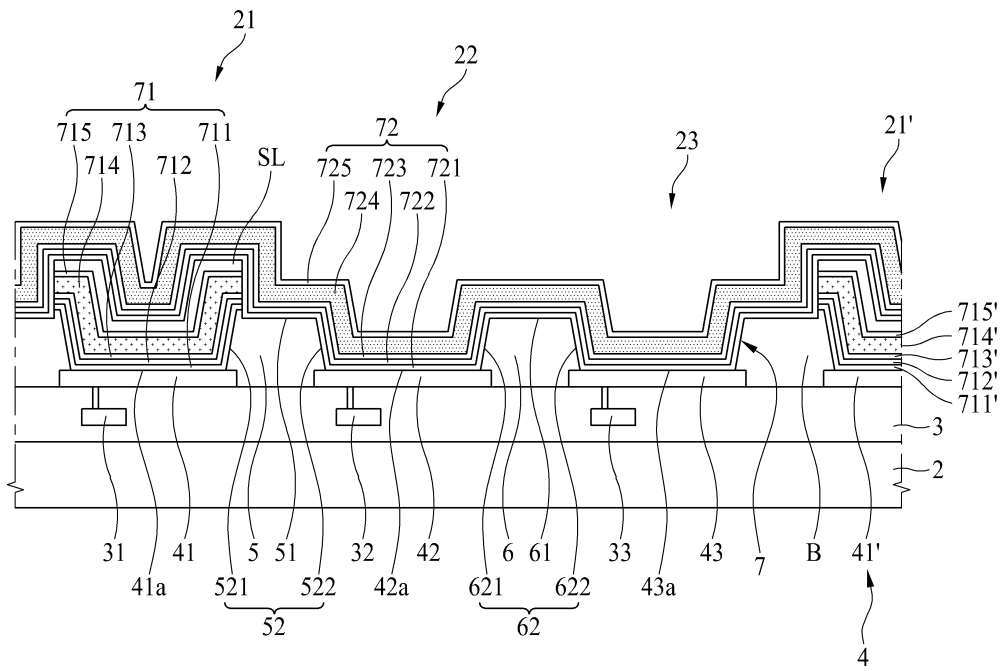
도면6i



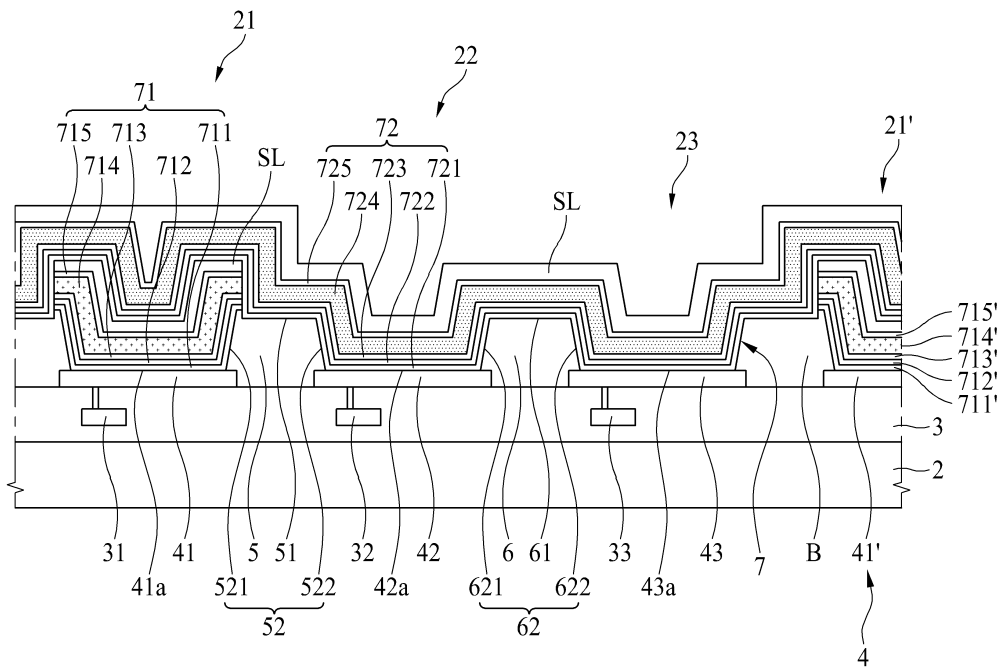
도면6j



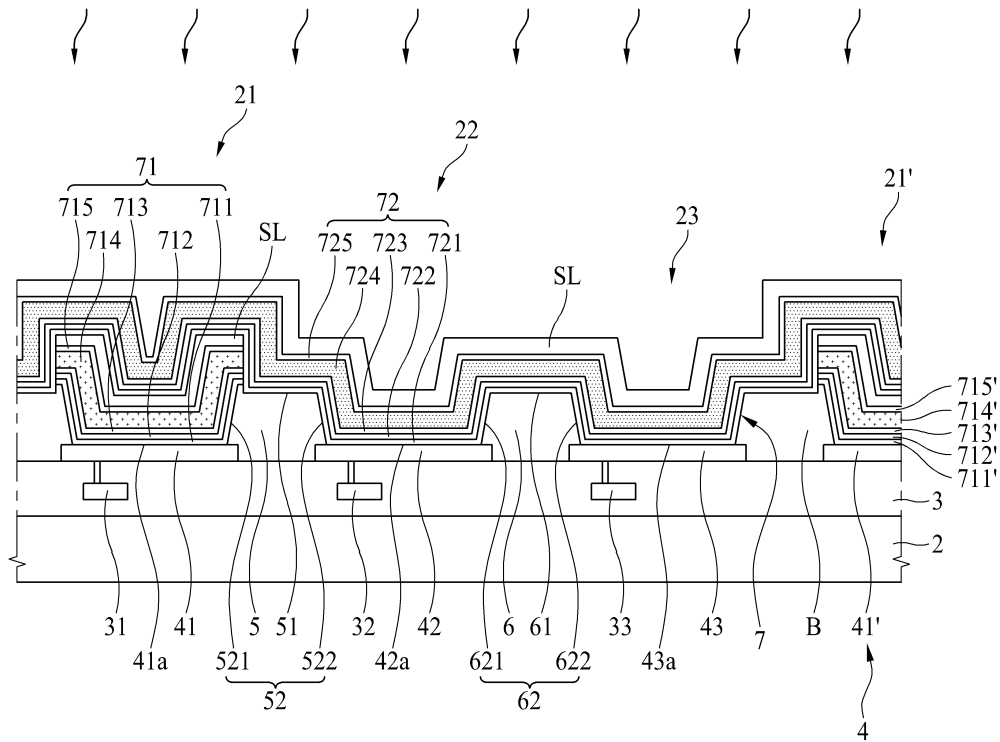
도면6k



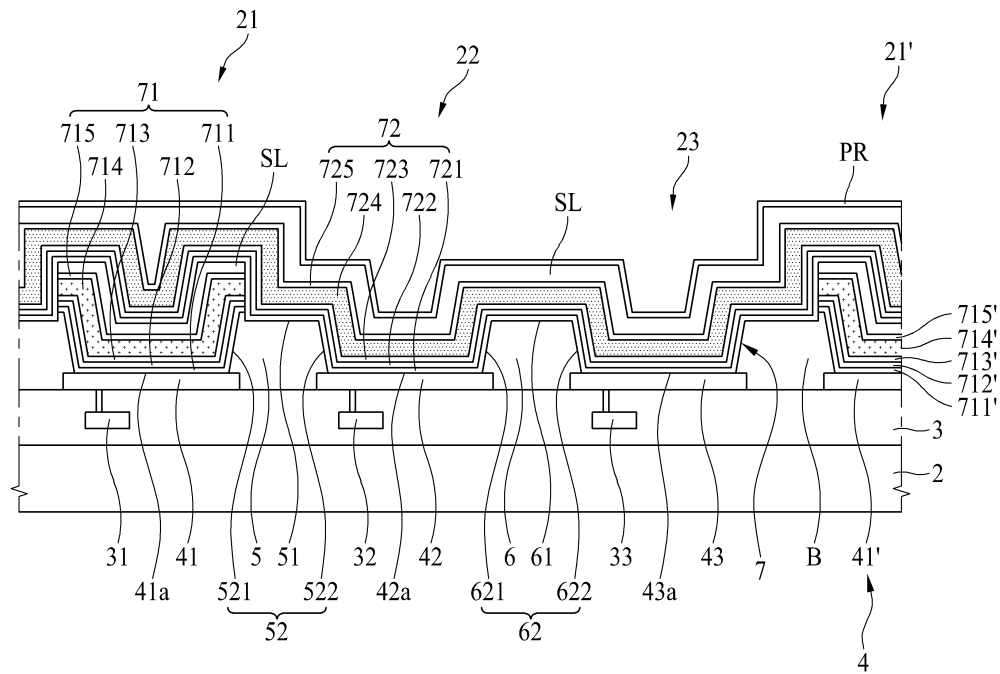
도면6l



도면6m

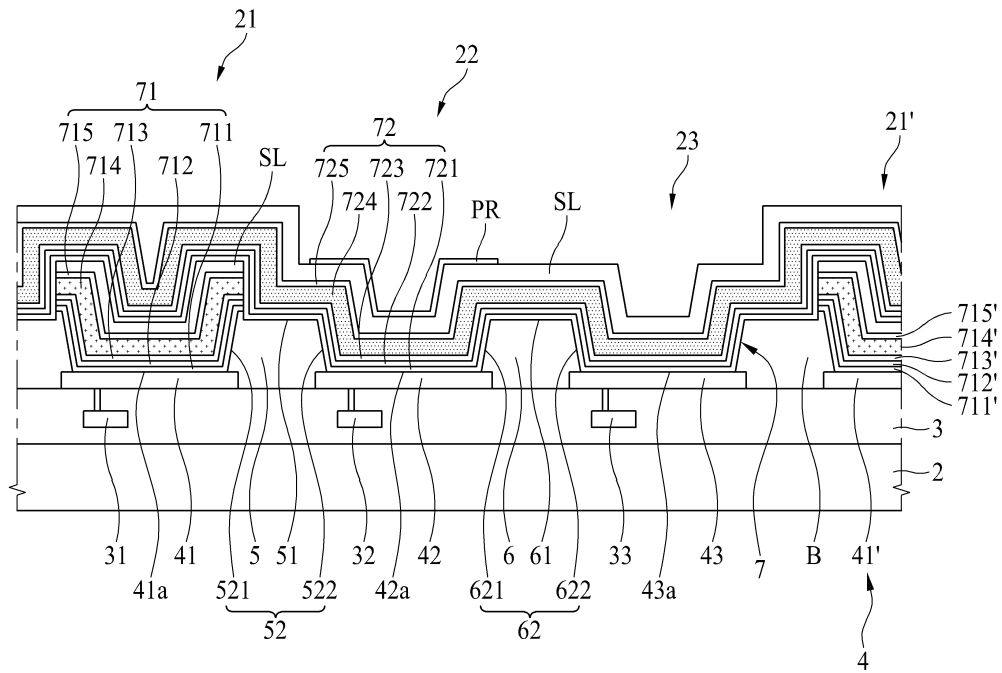


도면6n

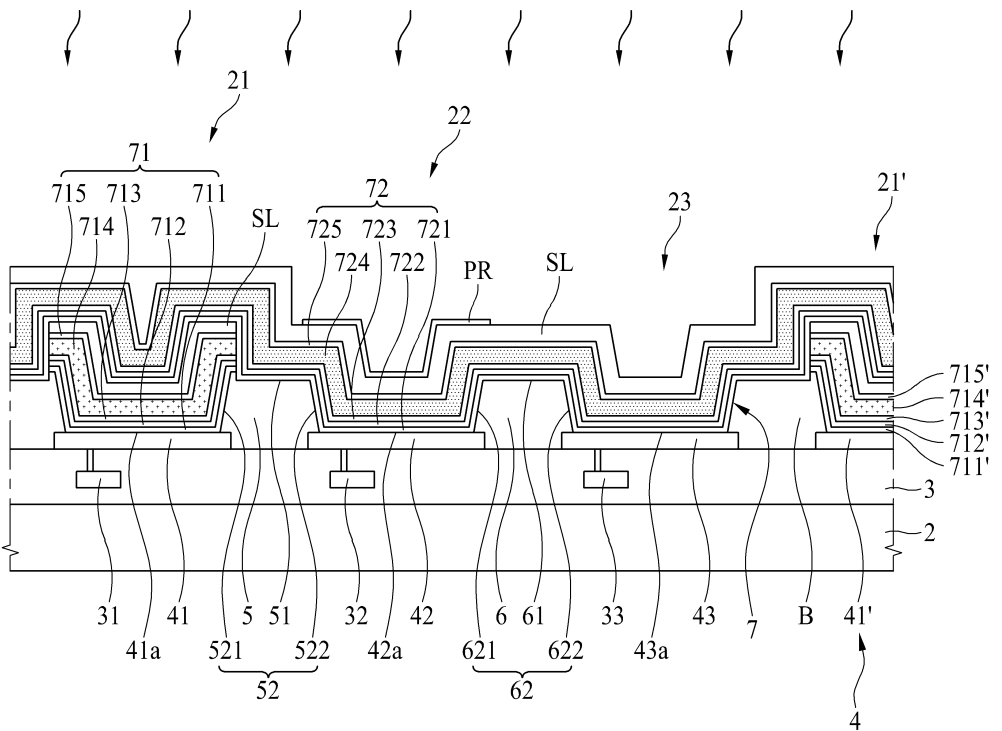




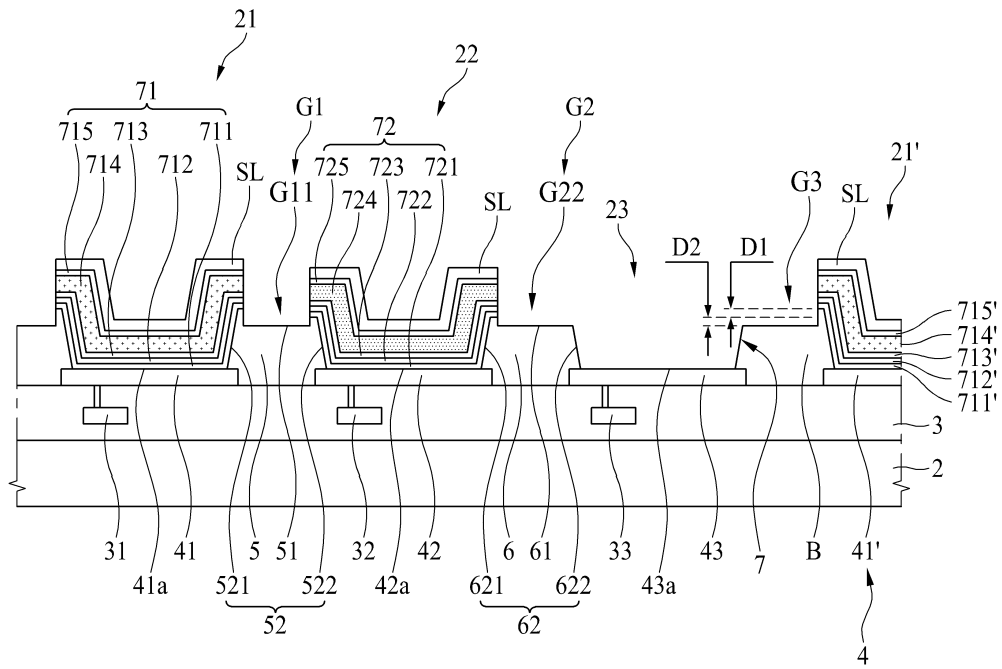
도면6q



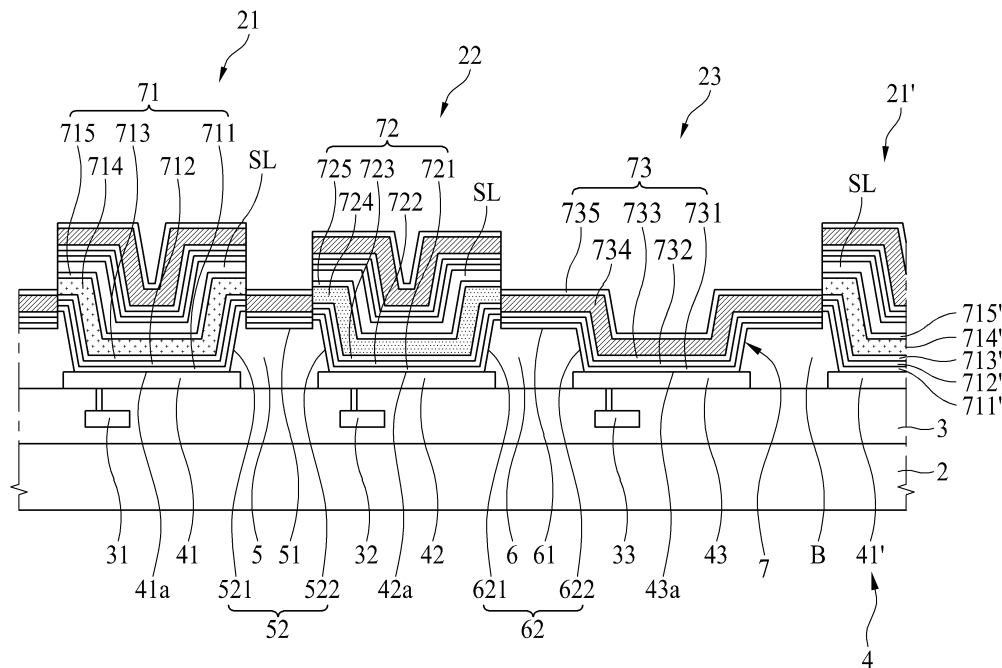
도면6r



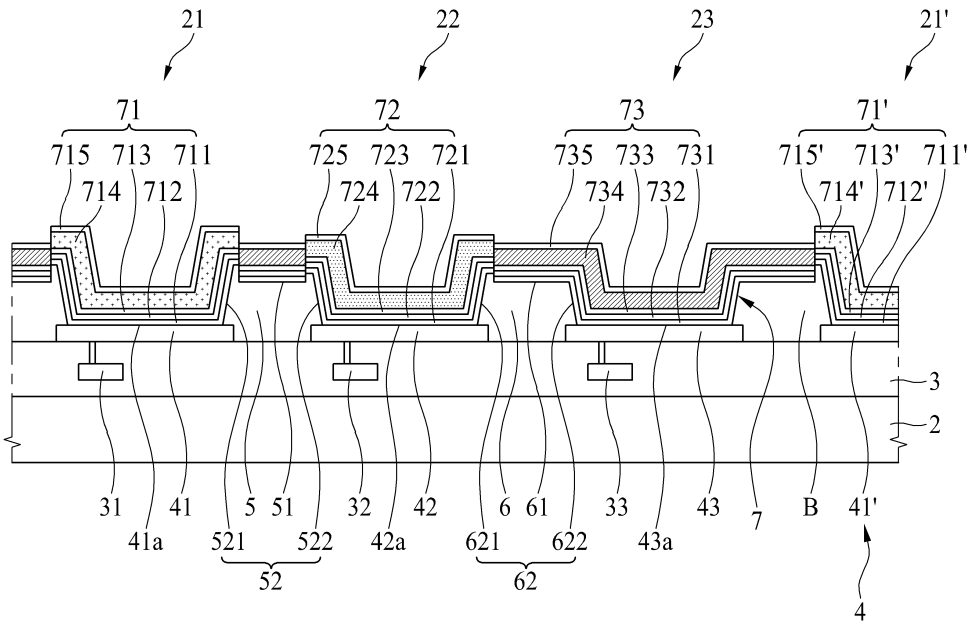
도면6s



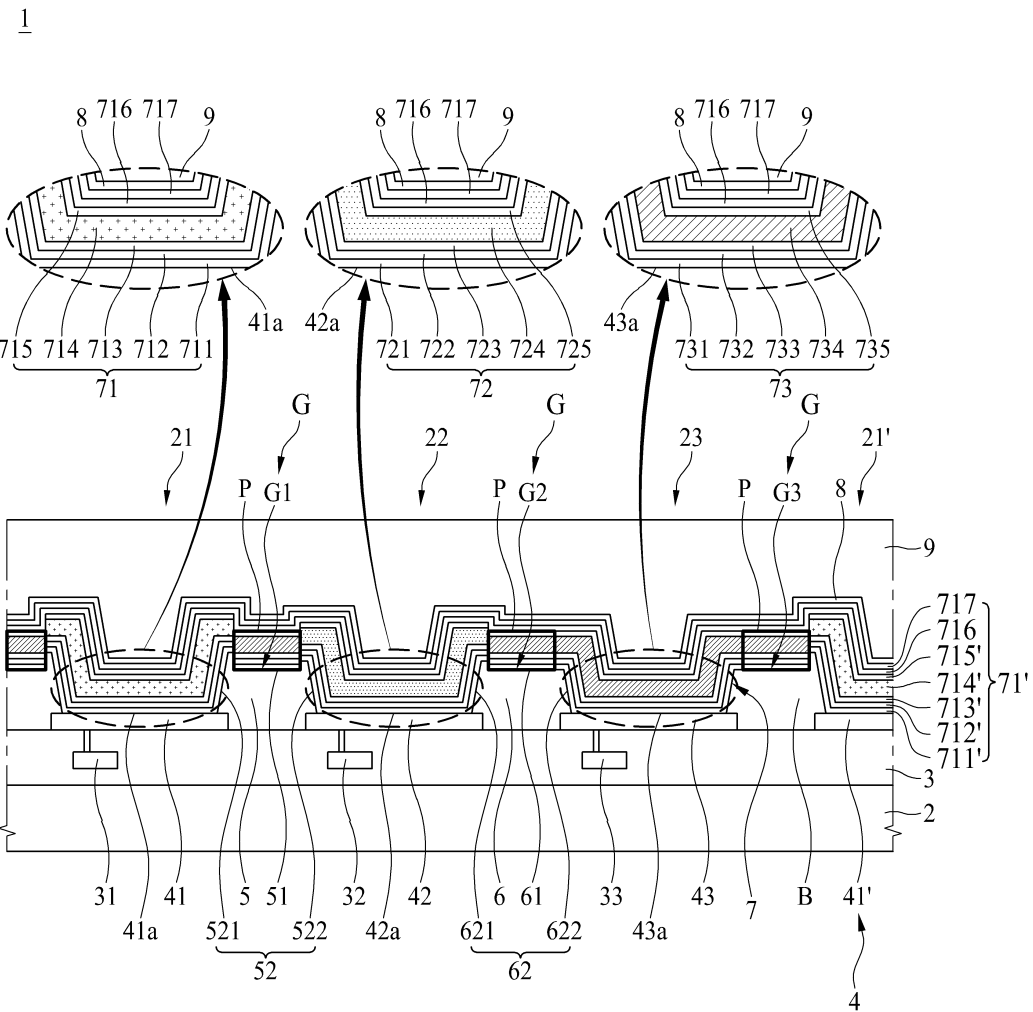
도면6t



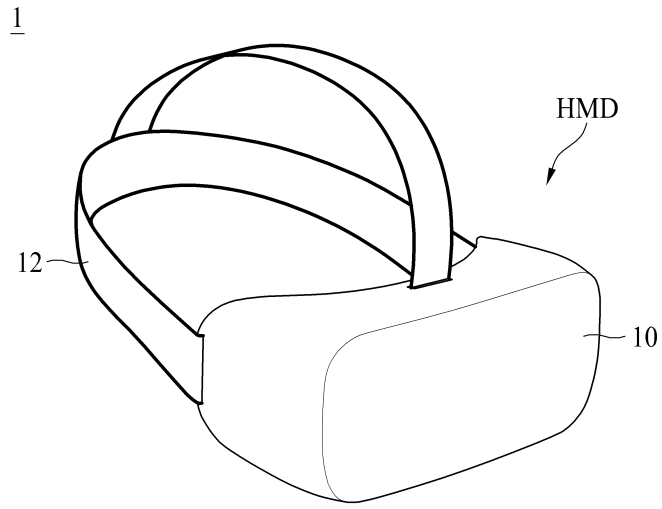
도면6u



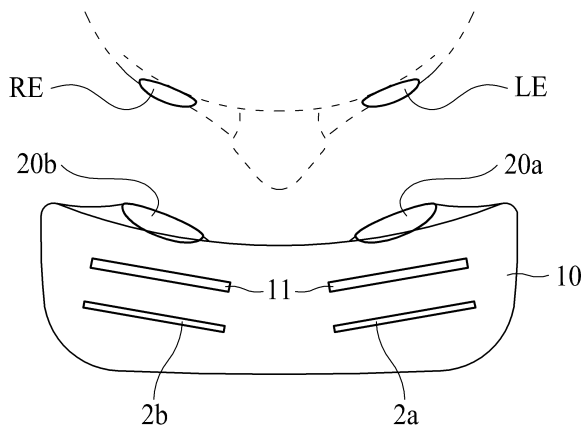
도면6v



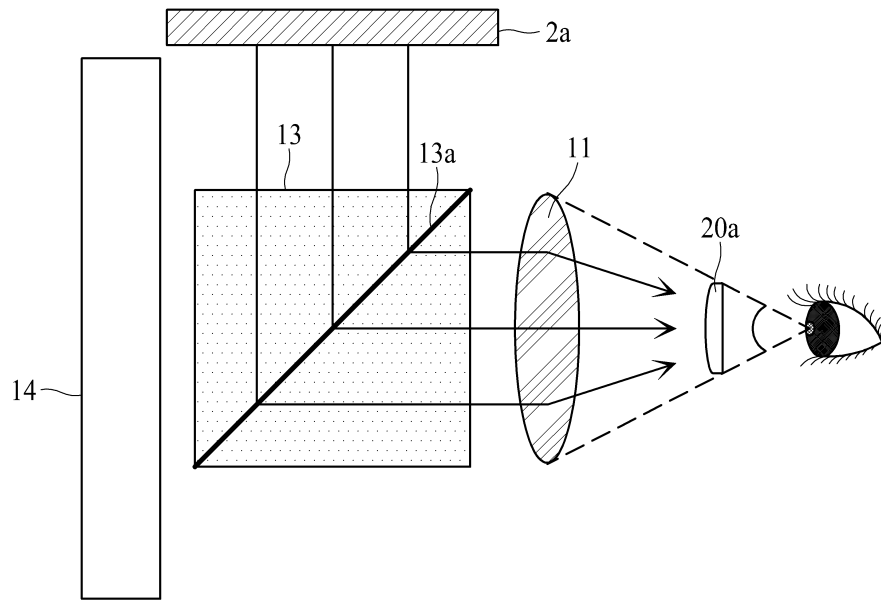
도면7a



도면7b



도면7c



专利名称(译)	显示		
公开(公告)号	<a href="#">KR1020200061282A</a>	公开(公告)日	2020-06-02
申请号	KR1020190083109	申请日	2019-07-10
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	손영훈 허준영 김대희 박현민		
发明人	손영훈 허준영 김대희 박현민		
IPC分类号	H01L51/50 G02B27/01 H01L27/32 H01L51/52		
CPC分类号	H01L51/504 G02B27/01 H01L27/3213 H01L27/3246 H01L51/52		
优先权	1020180146641 2018-11-23 KR		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

根据本申请的示例的显示装置包括：具有第一子像素，第二子像素和第三子像素的基板；设置在该基板上的第一子电极；以及设置在第一子像素中的第二子电极。第一电极包括设置在像素中的第二子电极和设置在第三子像素中的第三子电极，设置在第一子电极上的第一有机发射层以及设置在第二子电极上的第二有机发射层 有机发射层，其包括设置在第三子电极上的有机发射层和第三有机发射层，设置在有机发射层上的第二电极，第一子电极和设置在第一子像素和第一子像素之间的第二子电极 以及分离第二子像素的第二堤岸，以及设置在第二子电极和第三子电极之间以将第二子像素和第三子像素分开的第二堤坝，以及第三有机发射层的一部分 由于被设置为设置在第一子像素，第二子像素和第三子像素的每一个之间，因此可以减少用于形成有机发光层的光工艺的数量，因此可以通过涂覆工艺，曝光工艺和蚀刻工艺来减少有机发光层。可以将这种损害最小化。

