

(52) CPC특허분류

H01L 51/50 (2013.01)

H01L 51/56 (2013.01)

명세서

청구범위

청구항 1

유기발광소자와, 상기 유기발광소자에 전기적으로 연결된 구동트랜지스터 및 커패시터를 구비한 디스플레이부; 상기 디스플레이부에 연결된 패드부;를 포함하며,

상기 커패시터는,

기판 상에 마련된 제1도전층과,

상기 제1도전층의 일면과 대면하도록 상기 기판과 상기 제1도전층 사이에 배치된 제2도전층 및,

상기 제1도전층의 타면과 대면하도록 배치되며 상기 제2도전층과 연결된 제3도전층을 구비하는 유기 발광 표시 장치.

청구항 2

제1항에 있어서,

상기 구동트랜지스터는 상기 기판 상에 마련된 활성층과, 상기 활성층 위에 배치된 게이트전극과, 상기 게이트전극 위에 배치되어 상기 활성층과 연결된 소스드레인전극을 포함하는 유기 발광 표시 장치.

청구항 3

제2항에 있어서,

상기 제2도전층은 상기 구동트랜지스터의 상기 활성층 하방에도 배치된 유기 발광 표시 장치.

청구항 4

제2항에 있어서,

상기 제1도전층은 상기 게이트전극과 동일층에 배치되는 유기 발광 표시 장치.

청구항 5

제2항에 있어서,

상기 제3도전층은 상기 소스드레인전극과 동일층에 배치되는 유기 발광 표시 장치.

청구항 6

제1항에 있어서,

상기 제2도전층은 상기 기판을 통한 광의 출입을 차단하는 차광기능을 겸하는 유기 발광 표시 장치.

청구항 7

제6항에 있어서,

상기 제2도전층은 상기 제1도전층의 영역을 모두 가려주는 유기 발광 표시 장치.

청구항 8

제1항에 있어서,

상기 제1도전층과 반대편에서 상기 제3도전층과 대면하도록 배치된 제4도전층을 더 구비하는 유기 발광 표시 장치.

청구항 9

제8항에 있어서,

상기 패드부는 상기 소스드레인전극과 동일층에 마련되는 금속층과, 상기 금속층 위에 마련되는 ITO층을 포함하며,

상기 제4도전층은 상기 ITO층과 동일 재질로 동일층에 배치되는 유기 발광 표시 장치.

청구항 10

제8항에 있어서,

상기 제4도전층은 상기 제1도전층과 연결된 유기 발광 표시 장치.

청구항 11

기판 상에 유기발광소자와 구동트랜지스터 및 커패시터를 구비한 디스플레이부를 형성하는 단계; 및 상기 디스플레이부에 연결된 패드부를 형성하는 단계;를 포함하며,

상기 커패시터를 형성하는 단계는,

상기 기판 상에 제1도전층을 형성하는 단계와,

상기 기판과 상기 제1도전층 사이에 상기 제1도전층의 일면과 대면하는 제2도전층을 형성하는 단계 및,

상기 제1도전층의 타면과 대면하며 상기 제2도전층과 연결된 제3도전층을 형성하는 단계를 포함하는 유기 발광 표시 장치의 제조방법.

청구항 12

제11항에 있어서,

상기 구동트랜지스터를 형성하는 단계는,

상기 기판 상에 활성층을 형성하는 단계와, 상기 활성층 위에 게이트전극을 형성하는 단계 및, 상기 게이트전극 위에 상기 활성층과 연결되는 소스드레인전극을 형성하는 단계를 포함하는 유기 발광 표시 장치의 제조방법.

청구항 13

제12항에 있어서,

상기 제2도전층을 상기 구동트랜지스터의 상기 활성층 하방에도 배치하는 유기 발광 표시 장치의 제조방법.

청구항 14

제12항에 있어서,
상기 제1도전층을 상기 게이트전극과 동일층에 형성하는 유기 발광 표시 장치의 제조방법.

청구항 15

제12항에 있어서,
상기 제3도전층을 상기 소스드레인전극과 동일층에 형성하는 유기 발광 표시 장치의 제조방법.

청구항 16

제11항에 있어서,
상기 제2도전층은 상기 기관을 통한 광의 출입을 차단하는 차광기능을 겸하는 유기 발광 표시 장치의 제조방법.

청구항 17

제16항에 있어서,
상기 제2도전층은 상기 제1도전층의 영역을 모두 가려주는 유기 발광 표시 장치의 제조방법.

청구항 18

제11항에 있어서,
상기 제1도전층과 반대편에서 상기 제3도전층과 대면하는 제4도전층을 형성하는 단계를 더 포함하는 유기 발광 표시 장치의 제조방법.

청구항 19

제18항에 있어서,
상기 패드부를 형성하는 단계는, 상기 소스드레인전극과 동일층에 금속층을 형성하는 단계와, 상기 금속층 위에 ITO층을 형성하는 단계를 포함하며,
상기 제4도전층을 상기 ITO층과 동일 재질로 동일층에 형성하는 유기 발광 표시 장치의 제조방법.

청구항 20

제18항에 있어서,
상기 제4도전층을 상기 제1도전층과 연결시키는 유기 발광 표시 장치의 제조방법.

발명의 설명

기술 분야

본 발명의 실시예들은 유기 발광 표시 장치 및 그 제조방법에 관한 것으로, 특히 커패시터의 구조가 개선된 유기 발광 표시 장치 및 그 제조방법에 관한 것이다.

[0001]

배경 기술

[0002] 일반적으로 유기 발광 표시 장치는 각 픽셀마다 박막트랜지스터와 커패시터 및 이들에 연결된 유기발광소자를 구비하고 있으며, 상기 유기발광소자가 상기 박막트랜지스터와 커패시터로부터 적절한 구동 신호를 인가 받아서 발광하며 원하는 화상을 구현한다.

발명의 내용

해결하려는 과제

[0003] 그런데, 유기 발광 표시 장치의 화상을 보다 안정적으로 구현하기 위해서는 상기 커패시터의 용량이 충분할 필요가 있다. 즉, 커패시터는 유기발광소자가 발광하는 동안 박막트랜지스터의 전압이 변동되지 않고 안정적으로 유지되게 해주는 것으로, 충전 용량이 충분해야 보다 자연스러운 화상이 구현될 수 있다.

[0004] 그러나, 충전 용량을 충분히 확보하기 위해서는 커패시터의 크기를 크게 만들어야 하는데, 최근 유기 발광 표시 장치가 고해상도화되어 감에 따라 각 화소에 할당되는 평면 상의 공간이 점차 좁아지고 있기 때문에 커패시터를 배치할 수 있는 면적에도 한계가 있다.

[0005] 따라서, 본 발명의 실시예들은 평면 상에서 커패시터가 차지하는 면적을 증가시키지 않으면서도 충전 용량을 늘릴 수 있도록 개선된 유기 발광 표시 장치 및 그 제조방법을 제공한다.

과제의 해결 수단

[0006] 본 발명의 실시예는 유기발광소자와, 상기 유기발광소자에 전기적으로 연결된 구동트랜지스터 및 커패시터를 구비한 디스플레이부; 상기 디스플레이부에 연결된 패드부;를 포함하며, 상기 커패시터는, 기판 상에 마련된 제1도전층과, 상기 제1도전층의 일면과 대면하도록 상기 기판과 상기 제1도전층 사이에 배치된 제2도전층 및, 상기 제1도전층의 타면과 대면하도록 배치되며 상기 제2도전층과 연결된 제3도전층을 구비하는 유기 발광 표시 장치를 제공한다.

[0007] 상기 구동트랜지스터는 상기 기판 상에 마련된 활성층과, 상기 활성층 위에 배치된 게이트전극과, 상기 게이트전극 위에 배치되어 상기 활성층과 연결된 소스드레인전극을 포함할 수 있다.

[0008] 상기 제2도전층은 상기 구동트랜지스터의 상기 활성층 하방에도 배치될 수 있다.

[0009] 상기 제1도전층은 상기 게이트전극과 동일층에 배치될 수 있다.

[0010] 상기 제3도전층은 상기 소스드레인전극과 동일층에 배치될 수 있다.

[0011] 상기 제2도전층은 상기 기판을 통한 광의 출입을 차단하는 차광기능을 겸할 수 있다.

[0012] 상기 제2도전층은 상기 제1도전층의 영역을 모두 가려줄 수 있다.

[0013] 상기 제1도전층과 반대편에서 상기 제3도전층과 대면하도록 배치된 제4도전층을 더 구비할 수 있다.

[0014] 상기 패드부는 상기 소스드레인전극과 동일층에 마련되는 금속층과, 상기 금속층 위에 마련되는 ITO층을 포함하며, 상기 제4도전층은 상기 ITO층과 동일 재질로 동일층에 배치될 수 있다.

[0015] 상기 제4도전층은 상기 제1도전층과 연결될 수 있다.

[0016] 또한, 본 발명의 실시예는 기판 상에 유기발광소자와 구동트랜지스터 및 커패시터를 구비한 디스플레이부를 형성하는 단계; 및 상기 디스플레이부에 연결된 패드부를 형성하는 단계;를 포함하며, 상기 커패시터를 형성하는 단계는, 상기 기판 상에 제1도전층을 형성하는 단계와, 상기 기판과 상기 제1도전층 사이에 상기 제1도전층의 일면과 대면하는 제2도전층을 형성하는 단계 및, 상기 제1도전층의 타면과 대면하며 상기 제2도전층과 연결된 제3도전층을 형성하는 단계를 포함하는 유기 발광 표시 장치의 제조방법을 제공한다.

[0017] 상기 구동트랜지스터를 형성하는 단계는, 상기 기판 상에 활성층을 형성하는 단계와, 상기 활성층 위에 게이트전극을 형성하는 단계 및, 상기 게이트전극 위에 상기 활성층과 연결되는 소스드레인전극을 형성하는 단계를 포함할 수 있다.

[0018] 상기 제2도전층을 상기 구동트랜지스터의 상기 활성층 하방에도 배치할 수 있다.

- [0019] 상기 제1도전층을 상기 게이트전극과 동일층에 형성할 수 있다.
- [0020] 상기 제3도전층을 상기 소스드레인전극과 동일층에 형성할 수 있다.
- [0021] 상기 제2도전층은 상기 기판을 통한 광의 출입을 차단하는 차광기능을 겸할 수 있다.
- [0022] 상기 제2도전층은 상기 제1도전층의 영역을 모두 가려줄 수 있다.
- [0023] 상기 제1도전층과 반대편에서 상기 제3도전층과 대면하는 제4도전층을 형성하는 단계를 더 포함할 수 있다.
- [0024] 상기 패드부를 형성하는 단계는, 상기 소스드레인전극과 동일층에 금속층을 형성하는 단계와, 상기 금속층 위에 ITO층을 형성하는 단계를 포함하며, 상기 제4도전층을 상기 ITO층과 동일 재질로 동일층에 형성할 수 있다.
- [0025] 상기 제4도전층을 상기 제1도전층과 연결시킬 수 있다.
- [0026] 전술한 것 외의 다른 측면, 특징, 이점이 이하의 도면, 특허청구범위 및 발명의 상세한 설명으로부터 명확해질 것이다.

발명의 효과

- [0027] 본 발명의 실시예들에 따른 유기 발광 표시 장치 및 그 제조방법에 의하면 평면 상에서 커패시터가 차지하는 면적을 증가시키지 않으면서도 충전 용량을 충분히 늘일 수 있게 되며, 따라서 이를 채용하면 고해상도의 유기 발광 표시 장치를 원활하게 구현할 수 있다.

도면의 간단한 설명

- [0028] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 평면도이다.
- 도 2는 도 1에 도시된 픽셀을 확대한 평면도이다.
- 도 3은 도 2의 III-III선을 절단한 단면도이다.
- 도 4는 도 3에 도시된 유기발광소자와 트랜지스터 및 커패시터의 회로도이다.
- 도 5는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 단면도이다.
- 도 6은 도 5에 도시된 유기발광소자와 트랜지스터 및 커패시터의 회로도이다.

발명을 실시하기 위한 구체적인 내용

- [0029] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.
- [0030] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.
- [0031] 이하의 실시예에서, 제1, 제2 등의 용어는 한정적인 의미가 아니라 하나의 구성 요소를 다른 구성 요소와 구별하는 목적으로 사용되었다.
- [0032] 이하의 실시예에서, 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.
- [0033] 이하의 실시예에서, 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다.
- [0034] 도면에서는 설명의 편의를 위하여 구성 요소들이 그 크기가 과장 또는 축소될 수 있다. 예컨대, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.
- [0035] 어떤 실시예가 달리 구현 가능한 경우에 특정한 공정 순서는 설명되는 순서와 다르게 수행될 수도 있다. 예를 들어, 연속하여 설명되는 두 공정이 실질적으로 동시에 수행될 수도 있고, 설명되는 순서와 반대의 순서로 진행될 수 있다.

- [0036] 이하의 실시예에서, 막, 영역, 구성 요소 등이 연결되었다고 할 때, 막, 영역, 구성 요소들이 직접적으로 연결된 경우뿐만 아니라 막, 영역, 구성요소들 중간에 다른 막, 영역, 구성 요소들이 개재되어 간접적으로 연결된 경우도 포함한다. 예컨대, 본 명세서에서 막, 영역, 구성 요소 등이 전기적으로 연결되었다고 할 때, 막, 영역, 구성 요소 등이 직접 전기적으로 연결된 경우뿐만 아니라, 그 중간에 다른 막, 영역, 구성 요소 등이 개재되어 간접적으로 전기적 연결된 경우도 포함한다.
- [0037] 도 1에 도시된 바와 같이 본 실시예의 유기 발광 표시 장치는 화상이 구현되는 디스플레이부(100)와, 그 디스플레이부(100)에 연결되며 연성회로기판(미도시)이 접속되는 패드부(102) 등을 기판(101) 상에 구비하고 있다.
- [0038] 상기 디스플레이부(100)에는 다수의 픽셀(PX)이 배치되어 있는데, 이를 확대해 보면 대략적으로 도 2에 도시된 바와 같은 평면 구조를 갖고 있다.
- [0039] 도 2를 참조하면, 먼저 기판(101) 상에 제1기저금속층(131)과 제2기저금속층(132)이 형성되어 있다. 상기 제1기저금속층(131)은 커패시터(130) 영역에 배치되고, 상기 제2기저금속층(132)은 구동트랜지스터(110) 영역에 배치되어 각각 기판(101)을 통해 빛이 출입하지 못하도록 막아주는 차광 기능을 수행한다. 그리고, 아래에 설명될 제1도전층(133) 및 제3도전층(134)과 연계하여 전기적 특성도 제공하게 되는데, 이하에는 제1기저금속층(131)과 제2기저금속층(132)을 합쳐서 제2도전층(131)(132)으로 칭하기로 한다.
- [0040] 참조부호 110과 120은 각각 상기 제2도전층(131)(132) 위에 형성된 구동트랜지스터와 스위칭트랜지스터를 나타낸다. 그리고, 참조부호 140은 구동트랜지스터(110)와 커패시터(130) 위에 형성되어 실제 발광을 일으키는 유기발광소자를 나타낸 것으로, 그 중에서 특히 화소전극(141)의 영역을 표시한 것이다.
- [0041] 이제 도 3을 참조하여 이 픽셀(PX)의 단면 구조를 설명하기로 한다. 도 3은 도 2의 III-III선을 절단한 단면도이다.
- [0042] 도시된 바와 같이, 기판(101) 상에 구동트랜지스터(110)와 스위칭트랜지스터(120) 및 커패시터(130)가 마련되어 있고, 그 위에는 구동트랜지스터(110)와 연결된 유기발광소자(140)가 마련되어 있다.
- [0043] 구동트랜지스터(110)와 스위칭트랜지스터(120)를 먼저 살펴보면, 버퍼층(101a) 위에 활성층(111)(121)이 형성되어 있고, 게이트절연층(101b)을 사이에 두고 게이트전극(112)(122)이 활성층(111)(121)과 대면하고 있으며, 층간절연층(101c)을 사이에 두고 게이트전극(112)(122) 위에 형성된 소스전극(113)(123) 및 드레인전극(114)(124)은 N형 또는 P형 불순물이 도핑된 활성층(111)(121)의 양단과 연결되어 있다. 이하 소스전극(113)(123)과 드레인전극(114)(124)을 합쳐서 소스드레인전극(113)(114)(123)(124)으로 칭하기로 한다. 상기 활성층(111)(121)은 산화물 반도체로 형성할 수 있으며, 예컨대 아연(Zn), 인듐(In), 갈륨(Ga), 주석(Sn) 카드뮴(Cd), 게르마늄(Ge)과 같은 12, 13, 14족 금속 원소 및 이들의 조합에서 선택된 물질의 산화물을 포함할 수 있다. 예를 들면 산화물 반도체 활성층(111)(121)은 $G-I-Z-O[(In_2O_3)_a(Ga_2O_3)_b(ZnO)_c]$ (a, b, c는 각각 $a \geq 0$, $b \geq 0$, $c > 0$ 의 조건을 만족시키는 실수)을 포함할 수 있다.
- [0044] 구동트랜지스터(110)와 스위칭트랜지스터(120)는 거의 같은 적층 구조로 이루어져 있으며, 다만 유기발광소자(140)와 근접한 구동트랜지스터(110) 하방에는 상기한 제2도전층(131)(132)의 제2기저금속층(132)이 더 구비되어 있다. 이 제2기저금속층(132)은 전술한 대로 기판(101)을 통한 광을 출입을 막아주는 차광 기능을 수행하여 외광이 혼입되지 않게 해주며, 동시에 상기 소스전극(113)에 연결되어 소스드레인전극(113)(114)의 세채레이션(saturation) 특성을 안정화시켜주는 역할을 한다.
- [0045] 유기발광소자(140)는 ITO(Indium Tin Oxide)층(115)을 개재하여 상기 구동트랜지스터(110)의 소스드레인전극(113)(114)과 연결된 화소전극(141)과, 그 화소전극(141)에 대항하는 대항전극(143) 및 두 전극(141)(143) 사이에 개재된 발광층(142)을 구비하고 있다. 따라서, 구동트랜지스터(110)로부터 화소전극(141)에 전압이 인가되어 상기 대항전극(143)과의 사이에 적절한 전압 조건이 형성되면 발광층(142)에서 발광이 일어나게 된다. 상기 발광층(142)은 정공 주입수송층, 유기발광층, 전자 주입수송층 등이 모두 또는 선택적으로 적층되어 구비될 수 있다.
- [0046] 도면으로 도시하지는 않았지만 상기 대항전극(143) 위로는 보호층이 더 형성될 수 있다.
- [0047] 참조부호 101d, 101e, 101f는 절연층들이며, 각각 패시베이션층, 비아층, 화소정의층을 나타낸다.
- [0048] 그리고, 디스플레이 영역(100) 외곽의 상기 패드부(102)는 소스드레인전극(113)(114)(123)(124)과 동일층에 동일 재료로 형성된 금속층(102a)과, 그 위에 형성된 ITO층(102b)을 포함하고 있으며, 이렇게 외부로 노출된 ITO

층(102b)에 연성회로기관(미도시)이 접속된다.

- [0049] 다음으로 본 실시예의 커패시터(130) 구조를 설명한다.
- [0050] 커패시터(130)는 절연층을 사이에 두고 대면하는 제1도전층(133)과 제2도전층(131)(132) 및 제3도전층(134)을 구비하고 있다.
- [0051] 상기 제1도전층(133)은 게이트전극(112)(122)과 동일층에 동일 재료로 형성된다.
- [0052] 상기 제2도전층(131)(132)은 버퍼층(101a)과 게이트절연층(101b)을 사이에 두고 상기 제1도전층(133)과 대면하며, 상기 제1기저금속층(131)과 제2기저금속층(132) 중 제1기저금속층(131)이 커패시터(130) 영역 안의 제2도전층(131)에 해당된다.
- [0053] 상기 제3도전층(134)은 층간절연층(101c)을 사이에 두고 제1도전층(133)과 대면하며, 소스드레인전극(113)(114)(123)(124)과 동일층에 동일 재료로 형성된다.
- [0054] 이러한 구조에 의하면, 상기 제1도전층(133)과 제2도전층(131)의 제1기저금속층(131) 사이에 제1커패시터(C1)이 형성되고, 제1도전층(133)과 제3도전층(134) 사이에 제2커패시터(C2)가 형성된다. 즉, 평면 상의 동일 공간 안에 두 개의 커패시터(C1)(C2)가 형성되는 것이다.
- [0055] 이를 회로도도 표현하면, 도 4에 도시된 바와 같이 병렬로 연결된 두 개의 커패시터(C1)(C1)가 구동트랜지스터(110)에 안정된 전압을 제공해주는 구조가 된다. 즉, 평면 상의 공간 점유율을 늘이지 않고도 두 개의 커패시터(C1)(C2)를 복층으로 형성하여 커패시터(130) 용량을 대형화 한 것이다. 따라서, 이 구조를 채용하면 평면 상에서 커패시터가 차지하는 면적을 증가시키지 않으면서도 충전 용량을 늘인 유기 발광 표시 장치가 구현된다.
- [0056] 이와 같은 구성의 유기 발광 표시 장치는 다음과 같이 제조될 수 있다.
- [0057] 먼저, 기관(101) 상에 제2도전층이 될 제1기저금속층(131)과 제2기저금속층(132)을 형성한다.
- [0058] 그리고, 그 위에 버퍼층(101a)을 형성한 다음, 구동트랜지스터(110)와 스위칭트랜지스터(120)의 활성층(111)(121)을 형성한다. 기관(101) 쪽에서 볼 때, 구동트랜지스터(110)의 활성층(111)은 그 하방에 마련된 제2기저금속층(132)에 의해 다 가려진다.
- [0059] 이어서, 게이트절연층(101b)을 형성하고 그 위에 게이트전극(112)(122)을 형성하며, 이때 커패시터(130) 영역에는 같은 재질로 제1도전층(133)을 함께 형성한다. 제1도전층(133)은 기관(101) 쪽에서 볼 때 제1기저금속층(131)에 의해 다 가려진다.
- [0060] 다음으로, 층간절연층(101c)을 형성하고 그 위에 구동트랜지스터(110)와 스위칭트랜지스터(120)의 소스드레인전극(113)(114)(123)(124), 커패시터(130)의 제3도전층(134) 및 패드부(102)의 금속층(102a)을 같은 재질로 형성한다. 이때 층간절연층(101c)과 버퍼층(101a)에 컨택홀을 뚫고 소스드레인전극(113)(114)(123)(124)과 활성층(111)(121)의 연결, 소스전극(113)과 제2기저금속층(132)의 연결 및 제2도전층(131)(132)과 제3도전층(134)의 연결 구조를 완성한다.
- [0061] 이후, 패시베이션층(101d)을 형성하고 ITO층(115)(102b)과 비아층(101e)을 형성한 다음, 유기발광소자(140)의 화소전극(141), 화소정의층(101f), 발광층(142) 및 대향전극(143)을 차례로 형성한다.
- [0062] 이렇게 하면, 도 3에 도시된 바와 같이 평면 상의 좁은 면적 안에서 고용량의 커패시터(130)를 구현할 수 있게 되며, 이를 채용하면 우수한 차광 효과를 가지면서 고해상도에도 유리한 유기 발광 표시 장치를 구현할 수 있다.
- [0063] 다음으로, 도 5는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치를 도시한 단면도이다.
- [0064] 구동트랜지스터(110)와 스위칭트랜지스터(120), 유기발광소자(140)와 패드부(102)는 전술한 도 3의 실시예와 동일하다.
- [0065] 대신 커패시터(130)가 3개(C1)(C2)(C3)로 하나 더 증가되어 있음을 알 수 있다. 즉, 상기 패드부(102)의 ITO층(102b)과 동일층에 동일 재료로 제4전극층(135)을 더 형성하여 제3도전층(134)과 대면하도록 한 것이다.
- [0066] 이렇게 되면, 상기 제1도전층(133)과 제2도전층(131)의 제1기저금속층(131) 사이에 제1커패시터(C1)이 형성되고, 제1도전층(133)과 제3도전층(134) 사이에 제2커패시터(C2)가 형성되며, 제3도전층(134)과 제4도전층(135) 사이에 제3커패시터(C3)가 형성된다. 즉, 평면 상의 동일 공간 안에 세 개의 커패시터(C1)(C2)(C3)가 형

성되는 것이다.

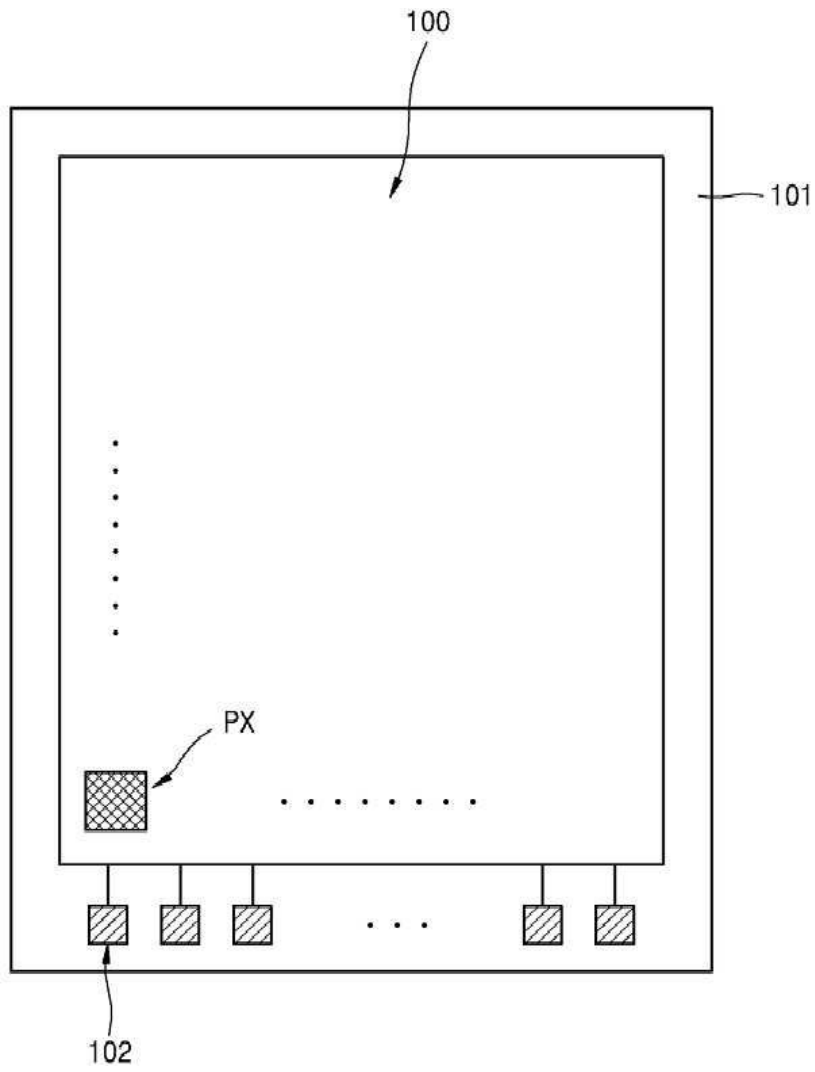
- [0067] 이를 회로도도 표현하면, 도 6에 도시된 바와 같이 병렬로 연결된 세 개의 커패시터(C1)(C1)(C3)가 구동트랜지스터(110)에 안정된 전압을 제공해주는 구조가 된다. 즉, 평면 상의 공간 점유율을 늘이지 않고도 세 개의 커패시터(C1)(C2)(C3)를 복층으로 형성하여 커패시터(130) 용량을 대형화 한 것이다. 따라서, 이 구조를 채용하면 평면 상에서 커패시터가 차지하는 면적을 증가시키지 않으면서도 충전 용량을 충분히 확보한 유기 발광 표시 장치가 구현된다.
- [0068] 제조 과정 역시 전술한 도 3의 실시예와 같으며, 다만 패드부(102) 금속층(102a) 위와 화소전극(141) 아래의 ITO층(102b)(115)을 형성할 때 상기 제4도전층(135)도 같이 형성하여 제1도전층(133)과 연결시키면 된다.
- [0069] 그러므로, 이상에서와 설명한 바와 같이 본 실시예의 유기 발광 표시 장치에 따르면 평면 상에서 커패시터가 차지하는 면적을 증가시키지 않으면서도 충전 용량을 충분히 늘일 수 있게 되며, 따라서 이를 채용하면 우수한 차광 효과를 가지면서도 고해상도에 유리한 유기 발광 표시 장치를 원활하게 구현할 수 있다.
- [0070] 본 발명은 도면에 도시된 실시예를 참고로 하여 설명하였으나 이는 예시적인 것에 불과하며 당해 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 실시예의 변형이 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

부호의 설명

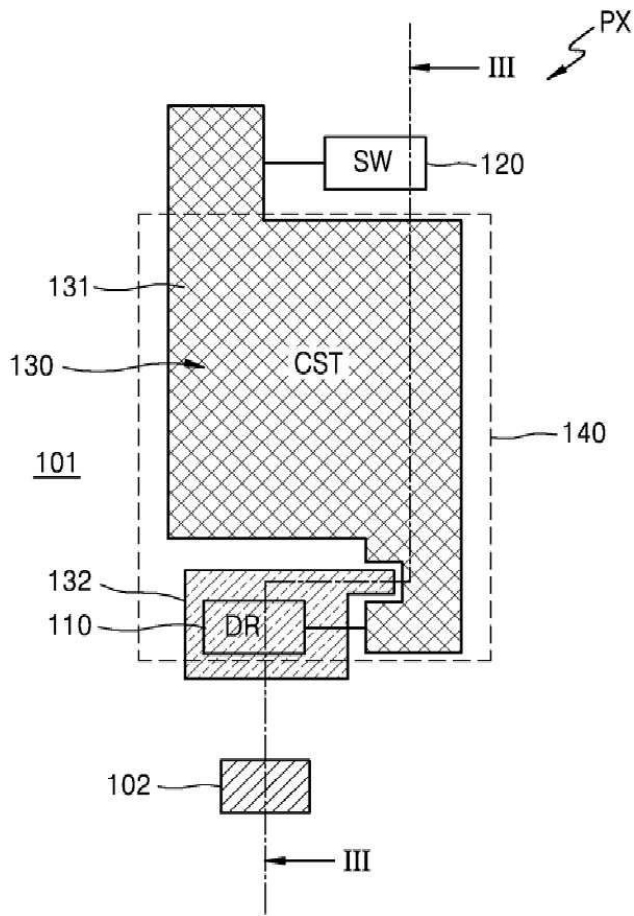
- [0071] 101: 기관 110: 구동트랜지스터
- 120: 스위칭트랜지스터 130: 커패시터
- 131, 132: 제2도전층 133: 제1도전층
- 134: 제3도전층 135: 제4도전층
- 140: 유기발광소자 PX: 픽셀

도면

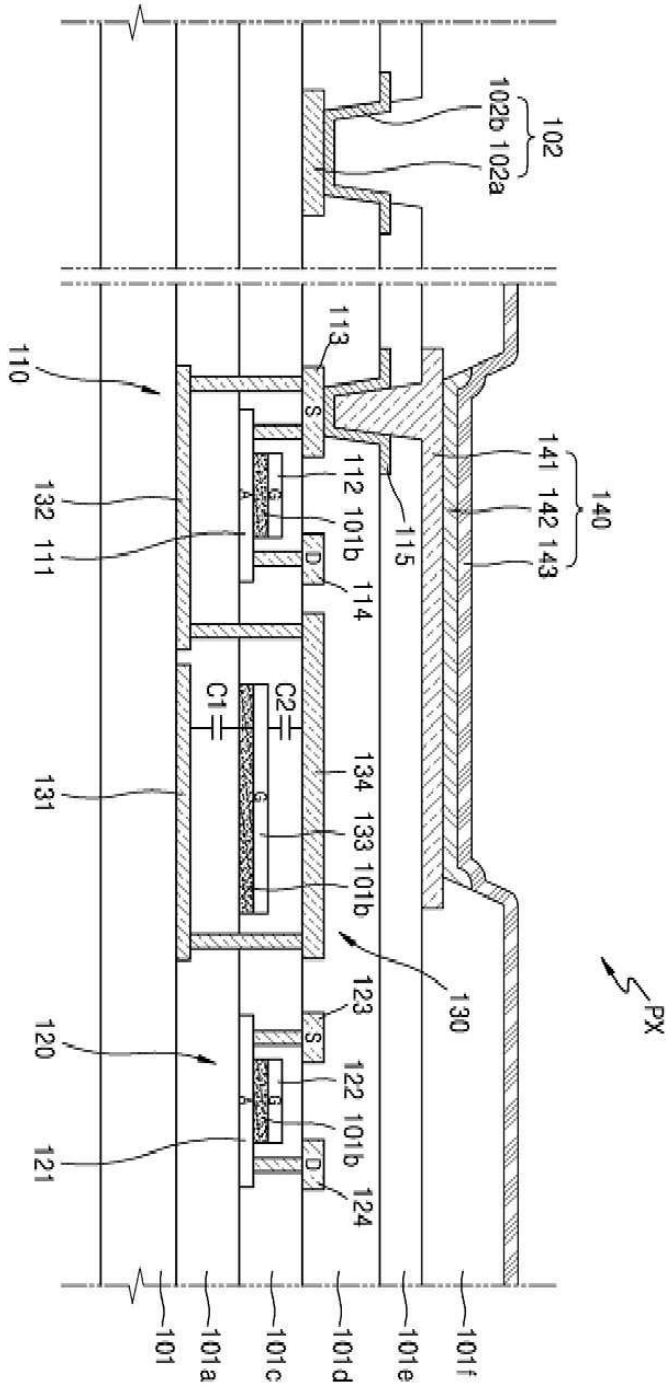
도면1



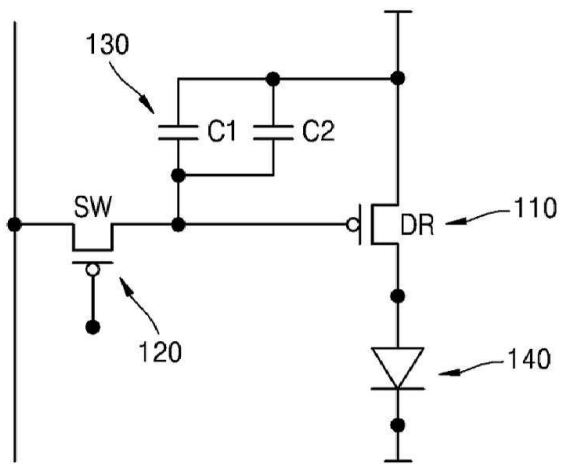
도면2



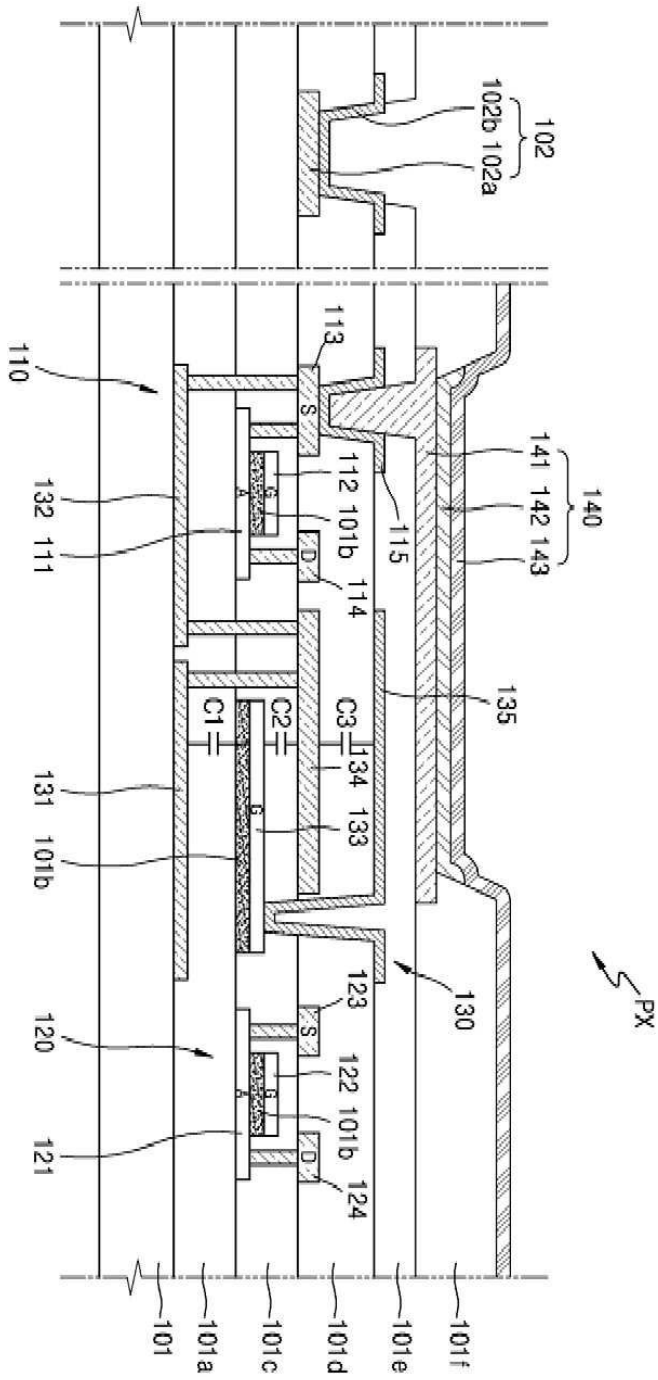
도면3



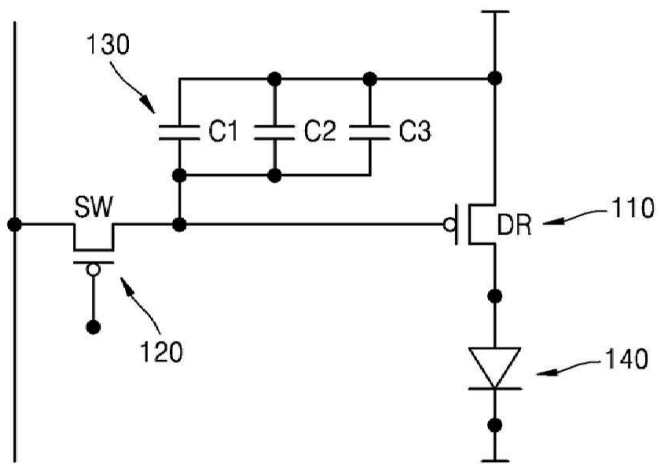
도면4



도면5



도면6



| | | | |
|----------------|---|---------|------------|
| 专利名称(译) | 有机发光显示装置及其制造方法 | | |
| 公开(公告)号 | KR1020200019309A | 公开(公告)日 | 2020-02-24 |
| 申请号 | KR1020180094621 | 申请日 | 2018-08-13 |
| [标]申请(专利权)人(译) | 三星显示有限公司 | | |
| 申请(专利权)人(译) | 三星显示器有限公司 | | |
| [标]发明人 | 김슬기 손승석 | | |
| 发明人 | 김슬기 손승석 조정경 | | |
| IPC分类号 | H01L27/32 H01L51/50 H01L51/56 | | |
| CPC分类号 | H01L27/3265 H01L27/3213 H01L51/50 H01L51/56 H01L27/3244 H01L28/60 H01L2227/323 H01L27/1225 H01L27/1255 H01L27/1259 H01L27/3262 H01L27/3272 H01L27/3276 H01L29/41733 H01L29/78633 H01L29/7869 H01L27/124 | | |
| 外部链接 | Espacenet | | |

摘要(译)

在本发明的一个实施方式中，公开了一种有机发光显示装置，包括：第一导电层，设置在基板上作为电容器的元件；以及第一导电层，其设置在基板上。第二导电层，设置在基板和第一导电层之间以面对第一导电层的一个表面；第三导电层，其面对第一导电层的另一个表面并连接到第二导电层。根据本发明，可以充分增加有机发光显示器的充电容量。

