



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0017112  
(43) 공개일자 2020년02월18일

(51) 국제특허분류(Int. Cl.)  
G09G 3/30 (2006.01)

(52) CPC특허분류  
G09G 3/30 (2013.01)  
G09G 2320/0233 (2013.01)

(21) 출원번호 10-2018-0092327  
(22) 출원일자 2018년08월08일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자  
조창훈  
경기도 파주시 월롱면 엘지로 245

(74) 대리인  
이승찬

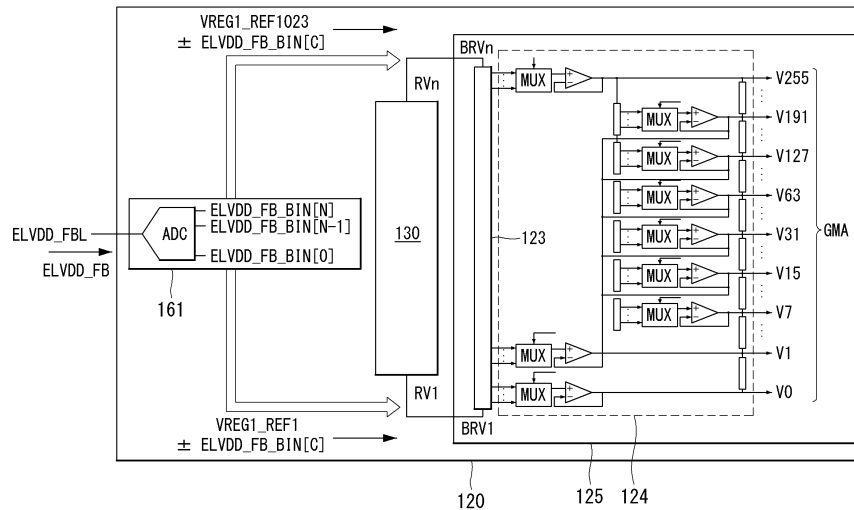
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 전계발광표시장치

(57) 요약

본 발명은 표시 패널, 데이터 구동부, 전원 공급부 및 보상회로를 포함하는 전계발광표시장치를 제공한다. 데이터 구동부는 표시 패널을 구동한다. 전원 공급부는 표시 패널에 고전위전압과 저전위전압을 공급한다. 보상회로는 표시 패널에 공급된 고전위전압을 피드백 받고 피드백된 고전위전압을 기반으로 감마전압을 제어한다.

대표도 - 도11



(52) CPC특허분류

G09G 2320/0252 (2013.01)

G09G 2320/0276 (2013.01)

G09G 2320/0673 (2013.01)

G09G 2330/028 (2013.01)

G09G 2340/06 (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

표시 패널;

상기 표시 패널을 구동하는 데이터 구동부;

상기 표시 패널에 고전위전압과 저전위전압을 공급하는 전원 공급부; 및

상기 표시 패널에 공급된 고전위전압을 피드백 받고 피드백된 고전위전압을 기반으로 감마전압을 제어하는 보상 회로부를 포함하는 전계발광표시장치.

#### 청구항 2

제1항에 있어서,

상기 보상회로부는

상기 피드백된 고전위전압을 감마 기준전압에 가감하거나 상기 피드백된 고전위전압으로 감마 기준전압을 생성하는 전계발광표시장치.

#### 청구항 3

제1항에 있어서,

상기 데이터 구동부는

상기 감마전압을 제공하는 감마전압 생성부를 포함하고,

상기 보상회로부는 상기 피드백된 고전위전압을 기반으로 상기 로우 감마 기준전압과 상기 하이 감마 기준전압에 가감할 보상 전압을 출력하는 전계발광표시장치.

#### 청구항 4

제3항에 있어서,

상기 보상회로부는

상기 피드백된 고전위전압이 이전 대비 증가하면 상기 감마 기준전압에 보상 전압을 더하는 가산 보상을 수행하고,

상기 피드백된 고전위전압이 이전 대비 감소하면 상기 감마 기준전압에 보상 전압을 빼는 감산 보상을 수행하는 전계발광표시장치.

#### 청구항 5

제1항에 있어서,

상기 데이터 구동부는

상기 감마전압 생성부에 감마 기준전압을 공급하는 기준전압 생성부를 포함하고,

상기 기준전압 생성부는 상기 보상회로부로부터 공급된 상기 피드백된 고전위전압으로 상기 감마 기준전압을 생성하는 전계발광표시장치.

#### 청구항 6

제2항에 있어서,

상기 데이터 구동부는 상기 보상회로부를 포함하고,

상기 보상회로부는 외부로부터 공급된 선택신호에 대응하여 상기 피드백된 고전위전압을 상기 감마 기준전압에 가감하거나 상기 피드백된 고전위전압으로 상기 감마 기준전압을 생성하는 전계발광표시장치.

**청구항 7**

제1항에 있어서,  
 상기 전원 공급부가 위치하는 제1회로기판과,  
 상기 제1회로기판에 연결된 제2회로기판과,  
 상기 데이터 구동부가 위치하는 제3회로기판을 포함하고,  
 상기 피드백된 고전위전압은 제1전원 피드백라인을 통해 상기 보상회로부에 인가되고,  
 상기 제1전원 피드백라인은 상기 표시 패널과 상기 제3회로기판 상에 위치하거나 상기 표시 패널, 상기 제2회로기판 및 상기 제3회로기판 상에 위치하는 전계발광표시장치.

**청구항 8**

표시 패널;  
 상기 표시 패널을 구동하는 데이터 구동부;  
 상기 표시 패널에 고전위전압과 저전위전압을 공급하는 전원 공급부; 및  
 상기 표시 패널에 공급된 고전위전압을 피드백 받고 피드백된 고전위전압을 기반으로 상기 표시 패널에 공급할 고전위전압을 제어하는 보상회로부를 포함하는 전계발광표시장치.

**청구항 9**

제8항에 있어서,  
 상기 보상회로부는  
 상기 전원 공급부의 출력단에 연결된 일측 제1전원라인에 비반전단자가 연결되고 상기 표시 패널에 연결된 타측 제1전원라인에 출력단자가 연결된 비교기와,  
 상기 표시 패널에 연결된 상기 타측 제1전원라인에 일단이 연결된 보상 커패시터와,  
 상기 보상 커패시터의 타단에 일단이 연결되고 상기 비교기의 반전단자에 타단이 연결된 제1보상 저항기와,  
 상기 비교기의 반전단자에 일단이 연결되고 상기 비교기의 출력단자에 타단이 연결된 제2보상 저항기를 포함하는 전계발광표시장치.

**청구항 10**

제9항에 있어서,  
 상기 비교기는 상기 전원 공급부의 내부에 내장되고,  
 상기 보상 커패시터, 상기 제1보상 저항기 및 상기 제2보상 저항기는 상기 전원 공급부의 외부에 배치된 전계발광표시장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 전계발광표시장치에 관한 것이다.

**배경 기술**

[0002] 정보화 기술이 발달함에 따라 사용자와 정보간의 연결 매체인 표시장치의 시장이 커지고 있다. 이에 따라, 전계발광표시장치(Electroluminescent Display), 액정표시장치(Liquid Crystal Display: LCD) 및 플라즈마표시장치

(Plasma Display Panel: PDP) 등과 같은 표시장치의 사용이 증가하고 있다.

[0003] 앞서 설명한 표시장치 중 일부인 전계발광표시장치는 매트릭스 형태 등으로 배치된 복수의 서브 픽셀을 포함하는 표시 패널과 표시 패널을 구동하는 구동부가 포함된다. 구동부에는 표시 패널에 스캔신호(또는 게이트신호)를 공급하는 스캔 구동부 및 표시 패널에 데이터신호를 공급하는 데이터 구동부 등이 포함된다.

[0004] 전계발광표시장치는 매트릭스 형태로 배치된 서브 픽셀들에 스캔신호 및 데이터신호 등이 공급되면, 선택된 서브 픽셀로부터 빛이 출사 됨으로써 영상을 표시할 수 있다. 전계발광표시장치는 현재 다양한 표시장치 분야에 활용되고 있으나 대화면 및 고해상도에서도 높은 표시품질을 유지할 수 있는 보상방식이 필요하다.

### 발명의 내용

#### 해결하려는 과제

[0005] 상술한 배경기술의 문제점을 해결하기 위한 본 발명은 고전위전압의 변동에 따른 표시 패널 상의 휘도 차이를 해소하여 표시품질을 향상하는 것이다.

#### 과제의 해결 수단

[0006] 상술한 과제 해결 수단으로 본 발명은 표시 패널, 데이터 구동부, 전원 공급부 및 보상회로를 포함하는 전계발광표시장치를 제공한다. 데이터 구동부는 표시 패널을 구동한다. 전원 공급부는 표시 패널에 고전위전압과 저전위전압을 공급한다. 보상회로는 표시 패널에 공급된 고전위전압을 피드백 받고 피드백된 고전위전압을 기반으로 감마전압을 제어한다.

[0007] 보상회로는 피드백된 고전위전압을 감마 기준전압에 가감하거나 피드백된 고전위전압으로 감마 기준전압을 생성할 수 있다.

[0008] 데이터 구동부는 감마전압을 제공하는 감마전압 생성부를 포함하고, 보상회로는 피드백된 고전위전압을 기반으로 로우 감마 기준전압과 하이 감마 기준전압에 가감할 보상 전압을 출력할 수 있다.

[0009] 보상회로는 피드백된 고전위전압이 이전 대비 증가하면 감마 기준전압에 보상 전압을 더하는 가산 보상을 수행하고, 피드백된 고전위전압이 이전 대비 감소하면 감마 기준전압에 보상 전압을 빼는 감산 보상을 수행할 수 있다.

[0010] 데이터 구동부는 감마전압 생성부에 감마 기준전압을 공급하는 기준전압 생성부를 포함하고, 기준전압 생성부는 보상회로로부터 공급된 피드백된 고전위전압으로 감마 기준전압을 생성할 수 있다.

[0011] 데이터 구동부는 보상회로를 포함하고, 보상회로는 외부로부터 공급된 선택신호에 대응하여 피드백된 고전위전압을 감마 기준전압에 가감하거나 피드백된 고전위전압으로 감마 기준전압을 생성할 수 있다.

[0012] 전원 공급부가 위치하는 제1회로기판과, 제1회로기판에 연결된 제2회로기판과, 데이터 구동부가 위치하는 제3회로기판을 포함하고, 피드백된 고전위전압은 제1전원 피드백라인을 통해 보상회로부에 인가되고, 제1전원 피드백라인은 표시 패널과 제3회로기판 상에 위치하거나 표시 패널, 제2회로기판 및 제3회로기판 상에 위치할 수 있다.

[0013] 다른 측면에서 본 발명은 표시 패널, 데이터 구동부, 전원 공급부 및 보상회로를 포함하는 전계발광표시장치를 제공한다. 데이터 구동부는 표시 패널을 구동한다. 전원 공급부는 표시 패널에 고전위전압과 저전위전압을 공급한다. 보상회로는 표시 패널에 공급된 고전위전압을 피드백 받고 피드백된 고전위전압을 기반으로 표시 패널에 공급할 고전위전압을 제어한다.

[0014] 보상회로는 전원 공급부의 출력단에 연결된 일측 제1전원라인에 비반전단자가 연결되고 표시 패널에 연결된 타측 제1전원라인에 출력단자가 연결된 비교기와, 표시 패널에 연결된 타측 제1전원라인에 일단이 연결된 보상 커패시터와, 보상 커패시터의 타단에 일단이 연결되고 비교기의 반전단자에 타단이 연결된 제1보상 저항기와, 비교기의 반전단자에 일단이 연결되고 비교기의 출력단자에 타단이 연결된 제2보상 저항기를 포함할 수 있다.

[0015] 비교기는 전원 공급부의 내부에 내장되고, 보상 커패시터, 제1보상 저항기 및 제2보상 저항기는 전원 공급부의 외부에 배치될 수 있다.

### 발명의 효과

[0016] 본 발명은 고전위전압의 변동분을 실시간 보상할 수 있음은 물론이고 표시 패널 상의 상하 휘도 차이 문제 또한 해소하여 표시품질을 향상할 수 있는 효과가 있다. 또한, 본 발명은 응답 시간(Response Time) 실적치 저하 현상 개선은 물론이고 보상 시 색좌표가 틀어지는(색좌표 이동) 문제 또한 해소할 수 있는 효과가 있다.

**도면의 간단한 설명**

- [0017] 도 1은 본 발명의 제1실시예에 따른 유기전계발광표시장치의 개략적인 블록도.
- 도 2는 도 1에 도시된 서브 픽셀의 개략적인 구성도.
- 도 3은 비교예에 따른 유기전계발광표시장치의 구성 예시도.
- 도 4 및 도 5는 비교예에서 발생하는 전압 강하와 관련된 설명 위한 참고 도면들.
- 도 6 및 도 7은 본 발명의 제1실시예에 따른 고전위전압 피드백을 위한 제1전원라인의 배치예를 나타낸 도면들.
- 도 8 및 도 9는 본 발명의 제1실시예를 적용할 수 있는 주요 장치의 예시도들.
- 도 10은 도 9에 도시된 데이터 구동부의 내부 구성을 나타낸 예시도.
- 도 11 내지 도 13은 본 발명의 제1실시예에 따라 데이터 구동부의 내부 구성을 나타낸 예시도들.
- 도 14는 본 발명의 제2실시예에 따른 고전위전압 피드백을 기반으로 하는 전압 보상회로부의 구성 예시도.
- 도 15 및 도 16은 본 발명의 제2실시예에 따라 전압 보상회로부의 배치예를 나타낸 도면들.
- 도 17은 전압 보상회로부의 동작 설명을 위한 도면.
- 도 18은 전압 보상에 따른 효과를 설명하기 위한 도면.

**발명을 실시하기 위한 구체적인 내용**

- [0018] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.
- [0019] 이하에서 설명되는 전계발광표시장치는 유기 발광다이오드를 기반으로 구현된 유기전계발광표시장치는 물론이고, 무기 발광다이오드를 기반으로 구현된 무기전계발광표시장치에도 적용 가능하다. 그러나 이하에서는 유기전계발광표시장치를 일례로 설명한다.
- [0020] <제1실시예>
- [0021] 도 1은 본 발명의 제1실시예에 따른 유기전계발광표시장치의 개략적인 블록도이고, 도 2는 도 1에 도시된 서브 픽셀의 개략적인 구성도이다.
- [0022] 도 1에 도시된 바와 같이, 본 발명의 제1실시예에 따른 유기전계발광표시장치는 표시 패널(150), 타이밍 제어부(110), 데이터 구동부(120), 스캔 구동부(140), 및 전원 공급부(180)를 포함한다.
- [0023] 타이밍 제어부(110)는 외부로부터 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 클럭신호(CLK), 디지털 형태의 데이터신호(DDATA) 등을 공급받을 수 있다. 타이밍 제어부(110)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 클럭신호(CLK) 등의 신호를 이용하여 데이터 구동부(120)와 스캔 구동부(140)의 동작 타이밍을 제어할 수 있다.
- [0024] 타이밍 제어부(110)는 1 수평기간의 데이터 인에이블 신호(DE)를 카운트하여 프레임기간을 판단할 수 있으므로 외부로부터 공급되는 수직 동기신호(Vsync)와 수평 동기신호(Hsync)는 생략될 수 있다. 타이밍 제어부(110)에서 생성되는 제어신호들에는 스캔 구동부(140)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 데이터 구동부(120)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC) 등이 포함된다. 타이밍 제어부(110)는 IC(Integrated Circuit) 형태로 제어기판 상에 실장된다.
- [0025] 데이터 구동부(120)는 타이밍 제어부(110)로부터 공급된 데이터 타이밍 제어신호(DDC)에 응답하여 타이밍 제어부(110)로부터 공급되는 디지털 형태의 데이터신호(DDATA)를 아날로그 형태의 데이터전압(ADATA)으로 변환한다. 데이터 구동부(120)는 표시 패널(150)의 데이터라인들(DL1 ~ DLn)을 통해 변환된 데이터전압(ADATA)을 출력한다. 데이터 구동부(120)는 IC 형태로 회로기판 상에 실장되거나 표시 패널(150)의 비표시영역 상에 실장된다.

- [0026] 스캔 구동부(140)는 타이밍 제어부(110)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 표시 패널(150)에 포함된 서브 픽셀들(SP)의 트랜지스터들이 동작 가능한 스캔신호(또는 게이트신호)를 순차적으로 생성한다. 스캔 구동부(140)는 표시 패널(150)의 스캔라인들(SL1 ~ SLm)을 통해 스캔신호를 출력한다. 스캔 구동부(140)는 IC 형태로 회로기판 상에 실장되거나 게이트인패널(Gate In Panel) 형태로 표시 패널(150)의 비표시영역 상에 형성된다.
- [0027] 전원 공급부(180)는 고전위전압(ELVDD)과 저전위전압(ELVSS) 등을 출력한다. 전원 공급부(180)로부터 출력된 고전위전압(ELVDD)과 저전위전압(ELVSS) 등은 표시 패널(150)에 공급된다. 고전위전압(ELVDD)은 표시 패널(150)의 제1전원라인을 통해 공급되고 저전위전압(ELVSS)은 표시 패널(150)의 제2전원라인을 통해 공급된다. 전원 공급부(180)는 IC 형태로 회로기판 상에 실장되거나 제어기판 상에 실장된다.
- [0028] 표시 패널(150)은 스캔 구동부(140)로부터 출력된 스캔신호와 데이터 구동부(120)로부터 출력된 데이터전압(ADATA)에 대응하여 영상을 표시한다. 표시 패널(150)은 서브 픽셀들(SP)의 구조에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 또는 양면발광(Dual-Emission) 방식 등으로 구현된다. 표시 패널(150)은 하부기판과 상부기판 사이에 위치하며 스캔신호와 데이터전압(ADATA)에 응답하여 빛을 발광하는 서브 픽셀들(SP)을 포함한다.
- [0029] 서브 픽셀들(SP)은 적색 서브 픽셀, 녹색 서브 픽셀 및 청색 서브 픽셀을 포함하거나 백색 서브 픽셀, 적색 서브 픽셀, 녹색 서브 픽셀 및 청색 서브 픽셀을 포함한다. 서브 픽셀들(SP)은 발광 특성에 따라 하나 이상 다른 발광 면적을 가질 수 있다. 서브 픽셀들(SP)은 컬러필터층을 기반으로 유기 발광다이오드로부터 생성된 백색의 빛을 적색, 녹색 및 청색 등의 빛으로 변환할 수 있으나 이에 한정되지 않는다.
- [0030] 도 2에 도시된 바와 같이, 하나의 서브 픽셀에는 스캔라인(SL1)과 데이터라인(DL1)에 연결된 스위칭 트랜지스터(TFT)와 스위칭 트랜지스터(TFT)를 통해 공급된 데이터전압(ADATA)에 대응하여 동작하는 픽셀회로(PC)가 포함된다. 픽셀회로(PC)는 구동 트랜지스터, 커패시터 및 유기발광다이오드 등을 포함한다. 픽셀회로(PC)는 구동 트랜지스터 및 유기발광다이오드 중 하나 이상의 열화를 보상하기 위한 보상회로를 포함할 수 있다. 보상회로는 다양한 형태로 제안되고 있는바 구체적인 설명은 생략한다.
- [0031] 도 3은 비교예에 따른 유기전계발광표시장치의 구성 예시도이고, 도 4 및 도 5는 비교예에서 발생하는 전압 강하와 관련된 설명 위한 참고 도면들이다.
- [0032] 도 3에 도시된 바와 같이, 비교예에 따른 유기전계발광표시장치는 모듈측(Module side)과 어플리케이션측(AP side)으로 구분될 수 있다. 어플리케이션측(AP side)에는 전원 공급부(180)와 제1회로기판(111)이 포함된다. 전원 공급부(180)는 제1회로기판(111) 상에 실장된다. 모듈측(Module side)에는 표시 패널(150), 데이터 구동부(120), 제2회로기판(112) 및 제3회로기판(113)이 포함된다. 데이터 구동부(120)는 제3회로기판(113) 상에 실장된다.
- [0033] 제1회로기판(111), 제2회로기판(112), 제3회로기판(113) 및 표시 패널(150)은 전기적으로 연결된다. 제1회로기판(111), 제2회로기판(112), 제3회로기판(113) 및 표시 패널(150) 상에는 제1전원라인(ELVDDL) 위치한다. 한편, 제1회로기판(111), 제2회로기판(112), 제3회로기판(113) 및 표시 패널(150) 상에는 제2전원라인도 위치하지만 도시하지 않고 생략한 것이다. 제1전원라인(ELVDDL)은 제2회로기판(112) 및 제3회로기판(113) 상에서 2개의 라인으로 분기되는 것을 일례로 도시하였으나 이에 한정되지 않는다.
- [0034] 도 3 내지 도 5에 도시된 바와 같이, 고전위전압은 어플리케이션측(AP side)에 배치된 전원 공급부(180)로부터 출력되고 제1전원라인(ELVDDL)을 통해 모듈측(Module side)으로 전달된다. 즉, 제1전원라인(ELVDDL)은 제1회로기판(111), 제2회로기판(112), 제3회로기판(113) 및 표시 패널(150)까지 긴 경로(도선의 길이가 길다)를 갖게 된다.
- [0035] 이 때문에, 서브 픽셀(SP) 내에서 고전위전압을 공급받고 구동전류를 생성해야 하는 구동 트랜지스터(DT) 측에서는 도선의 길이에 따른 저항(Rdrop) 등의 증가로 인한 전압 강하(IR Drop) 등의 영향을 받게 된다. 고전위전압은 데이터 구동부(120)가 배치된 측에서부터 인가되므로, 표시 패널(150) 상에서 데이터 구동부(120)와 가까운 곳은 휘도가 높게 나타나지만 먼 곳은 휘도가 낮게 나타난다.
- [0036] 한편, 종래에는 비교예와 같은 구조에서 발생하는 전압 강하 등과 같은 변동분을 해소하기 위해 알고리즘을 기반으로 보상하는 방식이 다수 제안된 바 있다. 그러나 종래에 제안된 알고리즘 기반의 보상 방식은 전류 계산이나 개인 적용에 따른 시간 지연으로 인하여 실시간 보상이 어렵고 또한 색좌표가 틀어지는(색좌표 이동) 등의

문제가 야기되는 것으로 보고된 바 있다. 본 발명은 이러한 문제를 해소하기 위해 다음과 같은 방식을 제안한다.

- [0037] 도 6 및 도 7은 본 발명의 제1실시예에 따른 고전위전압 피드백을 위한 제1전원라인의 배치예를 나타낸 도면들이다.
- [0038] 도 6 및 도 7에 도시된 바와 같이, 본 발명의 제1실시예에 따른 유기전계발광표시장치는 모듈측(Module side)과 어플리케이션측(AP side)으로 구분될 수 있다. 어플리케이션측(AP side)에는 전원 공급부(180)와 제1회로기관(111)이 포함된다. 전원 공급부(180)는 제1회로기관(111) 상에 실장된다. 모듈측(Module side)에는 표시 패널(150), 데이터 구동부(120), 제2회로기관(112) 및 제3회로기관(113)이 포함된다. 데이터 구동부(120)는 제3회로기관(113) 상에 실장된다.
- [0039] 제1회로기관(111), 제2회로기관(112), 제3회로기관(113) 및 표시 패널(150)은 전기적으로 연결된다. 제1회로기관(111), 제2회로기관(112), 제3회로기관(113) 및 표시 패널(150) 상에는 제1전원라인(ELVDDL) 위치한다. 한편, 제1회로기관(111), 제2회로기관(112), 제3회로기관(113) 및 표시 패널(150) 상에는 제2전원라인도 위치하지만 도시하지 않고 생략한 것이다. 제1전원라인(ELVDDL)은 제2회로기관(112) 및 제3회로기관(113) 상에서 2개의 라인으로 분기되는 것을 일례로 도시하였으나 이에 한정되지 않는다.
- [0040] 도 6 및 도 7에 도시된 바와 같이, 본 발명의 제1실시예 또한 비교예와 마찬가지로 고전위전압이 어플리케이션측(AP side)에 배치된 전원 공급부(180)로부터 출력되고 제1전원라인(ELVDDL)을 통해 모듈측(Module side)으로 전달된다. 즉, 본 발명의 제1실시예 또한 비교예와 마찬가지로 제1전원라인(ELVDDL)이 제1회로기관(111), 제2회로기관(112), 제3회로기관(113) 및 표시 패널(150)까지 긴 경로를 갖는 것을 일례로 한다. 그러나 이는 하나의 예시일 뿐, 본 발명은 모듈측(Module side)에 전원 공급부(180)가 실장된 경우에도 적용 가능한데, 이는 이하의 설명으로 밝혀질 것이다.
- [0041] 본 발명의 제1실시예는 표시 패널(150)에 인가된 고전위전압을 데이터 구동부(120)에 피드백(되먹임)할 수 있는 제1전원 피드백라인(ELVDDL\_FBL)을 포함한다. 제1전원 피드백라인(ELVDDL\_FBL)은 도 6과 같이 제3회로기관(113) 및 표시 패널(150) 상에 배치되거나 도 7과 같이 제2회로기관(112), 제3회로기관(113) 및 표시 패널(150) 상에 배치될 수 있다.
- [0042] 도 6에서는 제1전원 피드백라인(ELVDDL\_FBL)이 데이터 구동부(120)를 기준으로 일측과 타측으로 분기된 후 데이터 구동부(120)에 접속되는 형태로 배치된 것을 일례로 하였으나 이에 한정되지 않는다. 또한, 도 7에서는 제1전원 피드백라인(ELVDDL\_FBL)이 도 6과 같이 분기되지만 제2회로기관(112) 상의 제1전원라인(ELVDDL)의 분기 지점과 인접하게 길이가 연장된 후 데이터 구동부(120)에 접속되는 형태로 배치된 것을 일례로 하였으나 이에 한정되지 않는다.
- [0043] 본 발명의 제1실시예에 따른 유기전계발광표시장치는 표시 패널에 인가된 고전위전압을 데이터 구동부(120)에 피드백시키고, 피드백된 고전위전압을 기반으로 표시 패널 측의 전압 변동분을 보상한다. 그러므로 제1실시예를 적용할 수 있는 데이터 구동부 그리고 이와 관련된 장치를 설명하면 다음과 같다. 그러나 제1실시예를 적용할 수 있는 데이터 구동부 그리고 이와 관련된 장치는 이하의 설명에 한정되지 않는다.
- [0044] 도 8 및 도 9는 본 발명의 제1실시예를 적용할 수 있는 주요 장치의 예시도들이고, 도 10은 도 9에 도시된 데이터 구동부의 내부 구성을 나타낸 예시도이며, 도 11 내지 도 13은 본 발명의 제1실시예에 따라 데이터 구동부의 내부 구성을 나타낸 예시도들이다.
- [0045] 도 8 및 도 9에 도시된 바와 같이, 데이터 구동부(120)는 기준전압 생성부(130)의 제1기준전압단자(RV1)와 제n 기준전압단자(RVn)로부터 출력된 기준전압을 기반으로 감마전압을 생성하는 감마전압 생성부(125)를 포함한다. 데이터 구동부(120)는 감마전압을 기반으로 타이밍 제어부(110)로부터 공급된 디지털 형태의 데이터신호(DDATA)를 아날로그 형태의 데이터전압(ADATA)으로 변경하여 출력한다.
- [0046] 기준전압 생성부(130)는 외부로부터 공급된 전압에 기초하여 기준전압을 생성하고 출력한다. 기준전압 생성부(130)는 도 8과 같이 데이터 구동부(120)의 내부에 포함되거나 도 9와 같이 데이터 구동부(120)의 외부에 포함될 수 있다.
- [0047] 도 9 및 도 10에 도시된 바와 같이, 데이터 구동부(120)는 쉬프트 레지스터부(121), 래치부(123), 감마전압 생성부(125), DA변환부(127) 및 출력버퍼부(129) 등을 포함한다.
- [0048] 타이밍 제어부(110)로부터 출력된 데이터 타이밍 제어신호(DDC)에는 소스 스타트 펄스(Source, Start Pulse,



SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 소스 출력 인에이블신호(Source Output Enable, SOE) 등이 포함된다. 소스 스타트 펄스(SSP)는 데이터 구동부(120)의 데이터 샘플링 시작 시점을 제어한다. 소스 샘플링 클럭(SSC)은 라이징 또는 폴링 에지에 기준하여 데이터 구동부(120) 내에서 데이터의 샘플링 동작을 제어하는 클럭신호이다. 소스 출력 인에이블신호(SOE)는 데이터 구동부(120)의 출력을 제어한다.

- [0049] 쉬프트 레지스터부(121)는 타이밍 제어부(110)로부터 출력된 소스 스타트 펄스(SSP)와 소스 샘플링 클럭(SSC)에 응답하여 샘플링신호(SAM; Sampling Signal)를 출력한다. 래치부(123)는 쉬프트 레지스터부(121)로부터 출력된 샘플링신호(SAM; Sampling Signal)에 응답하여 디지털 데이터신호(DDATA)를 순차적으로 샘플링하고 소스 출력 인에이블신호(SOE)에 대응하여 샘플링된 1 라인 분의 디지털 데이터신호(DDATA)를 동시에 출력한다. 래치부(123)는 적어도 2개로 구성될 수 있으나 설명의 편의상 하나만 도시 및 설명하였다.
- [0050] DA변환부(127)는 감마전압 생성부(125)로부터 출력된 제1 내지 제n감마계조전압(GMA1 ~ GMA<sub>n</sub>)에 대응하여 1 라인 분의 디지털 데이터신호(DDATA)를 아날로그 데이터신호(ADATA)로 변환한다. 출력버퍼부(129)는 DA변환부(127)로부터 출력된 아날로그 데이터신호(ADATA)를 증폭(또는 증폭 및 보상)하여 각 데이터라인에 출력한다.
- [0051] 도 10과 더불어 도 11 내지 도 13을 참고하면, 데이터 구동부(120)는 제1전원 피드백라인(ELVDDL\_FBL)을 통해 표시 패널 상에 인가된 고전위전압을 피드백 받는다. 데이터 구동부(120)는 피드백 받은 고전위전압(ELVDD\_FB)을 기반으로 전압 보상을 수행할 수 있는 구성(161, 163)을 포함한다. 본 발명의 제1실시예는 데이터 구동부(120)의 내부에서 전압 변동분에 대한 전압 보상이 이루어지는 구조이다.
- [0052] 도 11 내지 도 13은 본 발명의 제1실시예를 달성하기 위한 3가지 방식의 장치 구성 예시로서 이들을 구체적으로 설명하면 다음과 같다. 단, 감마전압 생성부(125)의 내부에 포함되고 기준전압을 기반으로 전압을 분압하는 저항 스트링부(120)와 분압된 전압들을 기반으로 감마전압(GMA; V0~V255)을 생성하는 감마전압 생성부(124)는 데이터 구동부(120)의 내부에 포함된 일반적인 구성이므로 이들을 제외한 주요 특징부에 대해서만 구체적으로 설명한다.
- [0053] 도 11에 도시된 제1예시는 고전위전압의 변동분을 감마 기준전압(GMA Ref.)에 반영하는 보상방식이다. 이를 위해, 데이터 구동부(120)는 제1전원 피드백라인(ELVDDL\_FBL)을 통해 피드백된 고전위전압을 기반으로 감마 기준전압(GMA Ref.)에 가감할 보상 전압을 출력하는 전압 가감 보상회로부(161)를 포함한다.
- [0054] 제1예시를 따르면, 기준전압 생성부(130)의 제1기준전압단자(RV1)는 감마전압 생성부(125)의 로우감마(Low Gamma) 전압단자(BRV1)(또는 저계조 감마전압 단자)에 연결되고, 제n기준전압단자(RV<sub>n</sub>)는 감마전압 생성부(125)의 하이감마(High Gamma) 전압단자(BRV<sub>n</sub>)(또는 고계조 감마전압 단자)에 연결된다. 전압 가감 보상회로부(161)는 별도의 블록으로 위치하는 것을 일례로 하였다. 그러나 전압 가감 보상회로부(161)는 기준전압 생성부(130)의 제1기준전압단자(RV1)와 제n기준전압단자(RV<sub>n</sub>)로부터 출력되는 기준전압에 대한 간접적인 전압 가감이 이루어지도록 별도의 회로로 구성될 수 있음은 물론이고 기준전압 생성부(130) 내에 포함될 수도 있다.
- [0055] 예컨대, 피드백된 고전위전압이 이전 대비 증가한 경우, 전압 가감 보상회로부(161)는 감마 기준전압(GMA Ref.)에 보상 전압을 더하는 보상(가산 보상)을 수행한다. 이와 달리, 피드백된 고전위전압이 이전 대비 감소한 경우, 전압 가감 보상회로부(161)는 감마 기준전압(GMA Ref.)에 보상 전압을 빼는 보상(감산 보상)을 수행한다.
- [0056] 전압 가감 보상회로부(161)가 추가됨에 따라, 감마전압 생성부(125)의 로우감마 전압단자(BRV1)와 하이감마 전압단자(BRV<sub>n</sub>)는 기준전압 생성부(130)로부터 출력된 기준전압을 그대로 공급받지 않고 가산 보상 또는 감산 보상이 이루어진 기준전압을 공급받게 된다. 즉, 기준전압 생성부(130)는 통상의 방식대로 기준전압을 출력한다. 하지만, 기준전압 생성부(130)로부터 출력된 기준전압은 전압 가감 보상회로부(161)에 의해 간접 변경된다.
- [0057] 예컨대, 로우감마 전압단자(BRV1)에는 제1기준전압(VREG1\_REF1) ± 피드백된 고전위전압으로 이루어진 보상 전압(ELVDD\_FB\_BIN[c], c는 도 11에 도시된 0~N의 보상 전압값들 중 특정 보상 전압값을 의미함)이 공급되고, 하이감마 전압단자(BRV<sub>n</sub>)에는 제n기준전압(VREG1\_REF1023) ± 피드백된 고전위전압으로 이루어진 보상 전압(ELVDD\_FB\_BIN[c], c는 도 11에 도시된 0~N의 보상 전압값들 중 특정 보상 전압값을 의미함)이 공급된다. 이를 위해, 전압 가감 보상회로부(161)는 제1전원 피드백라인(ELVDDL\_FBL)을 통해 공급된 아날로그 형태의 고전위전압(ELVDD\_FB)을 디지털 형태의 고전위전압으로 변경한 후 출력할 수 있으나 이에 한정되지 않는다.
- [0058] 도 12에 도시된 제2예시는 고전위전압의 변동분을 반영하여 감마 기준전압(GMA Ref.)을 생성하는 보상방식이다. 이를 위해, 데이터 구동부(120)는 제1전원 피드백라인(ELVDDL\_FBL)을 통해 피드백된 고전위전압을 기반으로 기준전압 생성부(130)의 감마 기준전압(GMA Ref.)의 생성을 제어하는 전압 제어 보상회로부(163)를 포함한다.

- [0059] 제2예시를 따르면, 기준전압 생성부(130)의 제1기준전압단자(RV1)는 감마전압 생성부(125)의 로우감마 전압단자(BRV1)(또는 저계조 전압 단자)에 연결되고, 제n기준전압단자(RVn)는 감마전압 생성부(125)의 하이감마 전압단자(BRVn)(또는 고계조 전압 단자)에 연결된다. 전압 제어 보상회로부(163)는 별도의 블록으로 위치하는 것을 일례로 하였다. 그러나 전압 제어 보상회로부(163)는 기준전압 생성부(130)의 제1기준전압단자(RV1)와 제n기준전압단자(RVn)로부터 출력될 기준전압에 대한 직접적인 전압 가감이 이루어지도록 별도의 회로로 구성될 수 있음은 물론이고 기준전압 생성부(130) 내에 포함될 수도 있다.
- [0060] 전압 제어 보상회로부(163)가 추가됨에 따라, 감마전압 생성부(125)는 기준전압 생성부(130)로부터 고전위전압의 변동분이 직접 반영된 결과값으로 생성된 기준전압을 공급받게 된다. 즉, 기준전압 생성부(130)로부터 출력되는 기준전압은 외부로부터 인가된 전압을 기반으로 마련되지 않고 피드백된 고전위전압을 기반(피드백된 고전위전압이 전압 소스가 됨)으로 마련된다.
- [0061] 예컨대, 로우감마 전압단자(BRV1)에는 기준전압 생성부(130)으로부터 출력된 제1기준전압(VREG1\_REF1 = ELVDD\_FB +  $\alpha$ )이 공급되고, 하이감마 전압단자(BRVn)는 기준전압 생성부(130)로부터 출력된 제n기준전압(VREG1023\_REF1023 = ELVDD\_FB +  $\beta$ )이 공급된다. 하지만, 제1기준전압과 제n기준전압은 피드백된 고전위전압의 제1변동분(ELVDD\_FB  $\pm$   $\alpha$ )과 제2변동분(ELVDD\_FB  $\pm$   $\beta$ )을 기반으로 생성된 것이므로 표시 패널의 전압 변동분이 이미 보상 또는 상쇄된 기준전압에 해당한다.
- [0062] 도 13에 도시된 제3예시는 앞서 설명된 제1예시를 수행하기 위한 전압 가감 보상회로부(161)와 제2예시를 수행하기 위한 전압 제어 보상회로부(163)를 모두 포함하는 구조이다.
- [0063] 제3예시를 따르면, 전압 가감 보상회로부(161)를 기반으로 기준전압을 변경하여 고전위전압의 변동분을 반영하거나 전압 제어 보상회로부(163)를 기반으로 기준전압을 외부 전압이 아닌 피드백된 고전위전압을 기반으로 생성하여 고전위전압의 변동분을 보상 또는 상쇄할 수 있다.
- [0064] 전압 가감 보상회로부(161)와 전압 제어 보상회로부(163)는 타이밍 제어부로부터 공급된 선택신호(CN\_110)에 대응하여 선택적인 동작을 취할 수 있다. 예컨대, 선택신호(CN\_110)가 로직하이로 인가된 경우, 전압 제어 보상회로부(163)는 동작하지 않고 전압 가감 보상회로부(161)만 동작할 수 있다. 이와 반대로, 선택신호(CN\_110)가 로직로우로 인가된 경우, 전압 가감 보상회로부(161)는 동작하지 않고 전압 제어 보상회로부(163)만 동작할 수 있다.
- [0065] 그러나 이는 하나의 예시일 뿐, 장치의 특성에 따라 동작 조건을 액티브하게 달리할 필요가 없는 경우, 선택신호(CN\_110)를 전달하는 선택신호라인을 특정 전압원에 연결하는 방식으로 고정할 수도 있다.
- [0066] 이상 본 발명의 제1실시예는 고전위전압의 변동분을 기준전압에 가감하는 형태로 간접 반영(제1예시)하거나 고전위전압의 변동분을 직접 반영하기 위해 피드백된 고전위전압을 기반으로 기준전압을 생성(제2예시)하거나 앞서 설명한 양자(제1예시와 제2예시) 중 하나를 선택 반영(제3예시)할 수 있도록 데이터 구동부를 구현한다.
- [0067] 이상 본 발명의 제1실시예는 알고리즘이 아닌 피드백라인과 회로를 기반으로 고전위전압의 전압 강하 등과 같은 전압 변동분을 보상하기 위해 다양한 방식으로 감마전압을 변경한다. 그 결과, 본 발명의 제1실시예는 알고리즘 방식에서 발생하는 시간 지연(전류 계산이나 계인 적용 등의 과정이 없기 때문) 없이 실시간 보상을 할 수 있다. 또한, 본 발명의 제1실시예는 알고리즘 방식 대비 빠른 보상이 가능하여 응답 시간(Response Time) 실적치 저하 현상 개선은 물론이고 보상 시 색좌표가 틀어지는(색좌표 이동) 문제 또한 해소할 수 있다. 또한, 본 발명의 제1실시예는 고전위전압의 변동분을 실시간 보상할 수 있음은 물론이고 표시 패널 상의 상하 휘도 차이 문제 또한 해소할 수 있어 표시품질을 향상할 수 있다.
- [0068] <제2실시예>
- [0069] 도 14는 본 발명의 제2실시예에 따른 고전위전압 피드백을 기반으로 하는 전압 보상회로부의 구성 예시도이고, 도 15 및 도 16은 본 발명의 제2실시예에 따라 전압 보상회로부의 배치예를 나타낸 도면들이며, 도 17은 전압 보상회로부의 동작 설명을 위한 도면이고, 도 18은 전압 보상에 따른 효과를 설명하기 위한 도면이다.
- [0070] 도 14에 도시된 바와 같이, 본 발명의 제2실시예(도 14 (b))는 비교예(도 14 (a)) 대비 서브 픽셀(SP)의 제1전원라인(ELVDD)을 통해 인가되는 고전위전압의 전압 변동분 등의 영향을 개선하기 위한 전압 보상회로부(160)를 포함한다. 도 14에서, "OLED"는 유기 발광다이오드이고, "DT"는 구동 트랜지스터이고, "Vdata"는 구동 트랜지스터를 동작시키기 위한 데이터전압이다.
- [0071] 본 발명의 제2실시예에 따른 유기전계발광표시장치는 표시 패널에 인가된 고전위전압을 전압 보상회로부(160)에

피드백시키고, 피드백된 고전위전압(ELVDD\_FB)을 기반으로 표시 패널 측의 변동분(전압 강하 등으로서 저항성분인 Rdrop으로 인한 ELVDD drop을 예로 들 수 있음)을 보상할 수 있다.

[0072] 이를 위해, 전압 보상회로부(160)는 비교기(CP), 제1보상 저항기(R1), 제2보상 저항기(R2) 및 보상 커패시터(Cc)를 포함한다. 그러므로 제2실시예를 적용하기 위한 제1전원 피드백라인과 전압 보상회로부를 설명하면 다음과 같다. 그러나 제2실시예를 적용하기 위한 라인과 회로의 배치 방식은 이하의 설명에 한정되지 않는다.

[0073] 도 15에 도시된 제1예시는 제2회로기관(112) 상에 전압 보상회로부(160)에 포함된 모든 구성을 배치한 것이다. 전원 공급부(180)의 출력단에 연결된 제1전원라인(ELVDDL1)은 비교기(CP)의 비반전단자(+)에 연결되고, 제2회로기관(112), 제3회로기관(113) 및 표시 패널(150)에 연결된 제1전원라인(ELVDDL1)은 비교기(CP)의 출력단자에 연결된다. 즉, "ELVDDL1"은 보상 전의 고전위전압이 전달되는 전원라인이고, "ELVDD2"는 보상 후의 고전위전압이 전달되는 전원라인이다.

[0074] 제1전원 피드백라인(ELVDDL\_FBL)은 표시 패널(150)의 제1전원라인(ELVDDL)에 일단이 연결되고 보상 커패시터(Cc)의 일단에 타단이 연결된다. 제1보상 저항기(R1)는 보상 커패시터(Cc)의 타단에 일단이 연결되고 비교기(CP)의 반전단자(-)에 타단이 연결된다. 제2보상 저항기(R2)는 비교기(CP)의 반전단자(-)에 일단이 연결되고 비교기(CP)의 출력단자에 타단이 연결된다.

[0075] 도 16에 도시된 제2예시는 제1예시와 동일한 구성과 동일한 방식으로 표시 패널에 인가된 고전위전압을 전압 보상회로부(160)에 피드백시키고, 피드백된 고전위전압(ELVDD\_FB)을 기반으로 표시 패널 측의 전압 변동분을 보상한다. 그러나 제2예시는 제2회로기관(112) 상에 전압 보상회로부(160)의 수동 소자(R1, R2, Cc)를 배치하고, 전원 공급부(180)의 내부에 비교기(CP)를 내장한 점에서 제1예시 대비 차이가 있다. 즉, 전압 보상회로부(160)는 전원 공급부(180)의 내부에 내장된 제1전압 보상회로부(160a)와 전원 공급부(180)의 외부에 배치된 제2전압 보상회로부(160b)로 구분된다. "ELVDDS"는 고전위전압을 생성하는 전압 소스를 의미한다.

[0076] 전압 보상회로부(160)는 도 15 및 도 16과 같은 구성을 가짐에 따라, 피드백된 고전위전압(ELVDD\_FB)을 기반으로 표시 패널 측의 변동분(예: 전압 강하 등)을 보상할 수 있다. 전압 보상회로부(160)는 비교기(CP)의 비반전단자(+)에 인가된 보상 전의 고전위전압과 비교기(CP)의 반전단자(-)에 인가된 피드백된 고전위전압을 비교하여 출력단자를 통해 고전위전압이 일정하고 균일한 레벨을 유지하며 출력되도록 제어한다.

[0077] 도 17에 도시된 바와 같이, 본 발명의 제2실시예는 표시 패널에 표시된 영상(Black, White, Gray)에 따라 피드백된 고전위전압(ELVDD\_FB)의 전압 강하분(Vdrop)이 다른 양상으로 나타나더라도 이를 상쇄할 수 있도록 전압 보상된 고전위전압(ELVDD')

[0078] 
$$ELVDD' = ELVDD - R2/R1 \cdot ELVDD\_FB$$

[0079] ELVDD'는 표시 패널에 인가되는 보상된 고전위전압이고, ELVDD는 전압 소스에서 출력된 보상 전의 고전위전압이고, R1은 제1보상 저항기의 저항값이고, R2는 제2보상 저항기의 저항값이고, ELVDD\_FB은 표시 패널로부터 피드백된 고전위전압이다.

[0080] 도 18(b)와 같이 본 발명의 제2실시예에 따른 전압 보상회로부를 적용하면 도 18(a)와 같이 적용 전의 표시 패널(150) 상에 상하 휘도 차이가 나타나는 문제 또한 해소할 수 있다. 그러므로 본 발명의 제2실시예는 고전위전압의 변동분을 실시간 보상할 수 있음은 물론이고 표시 패널 상의 상하 휘도 차이 문제 또한 해소할 수 있어 표시 품질을 향상할 수 있다.

[0081] 이상 본 발명은 고전위전압의 변동분을 실시간 보상할 수 있음은 물론이고 표시 패널 상의 상하 휘도 차이 문제 또한 해소하여 표시 품질을 향상할 수 있는 효과가 있다. 또한, 본 발명은 응답 시간(Response Time) 실력치 저하 현상 개선은 물론이고 보상 시 색좌표가 틀어지는(색좌표 이동) 문제 또한 해소할 수 있는 효과가 있다.

[0082] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

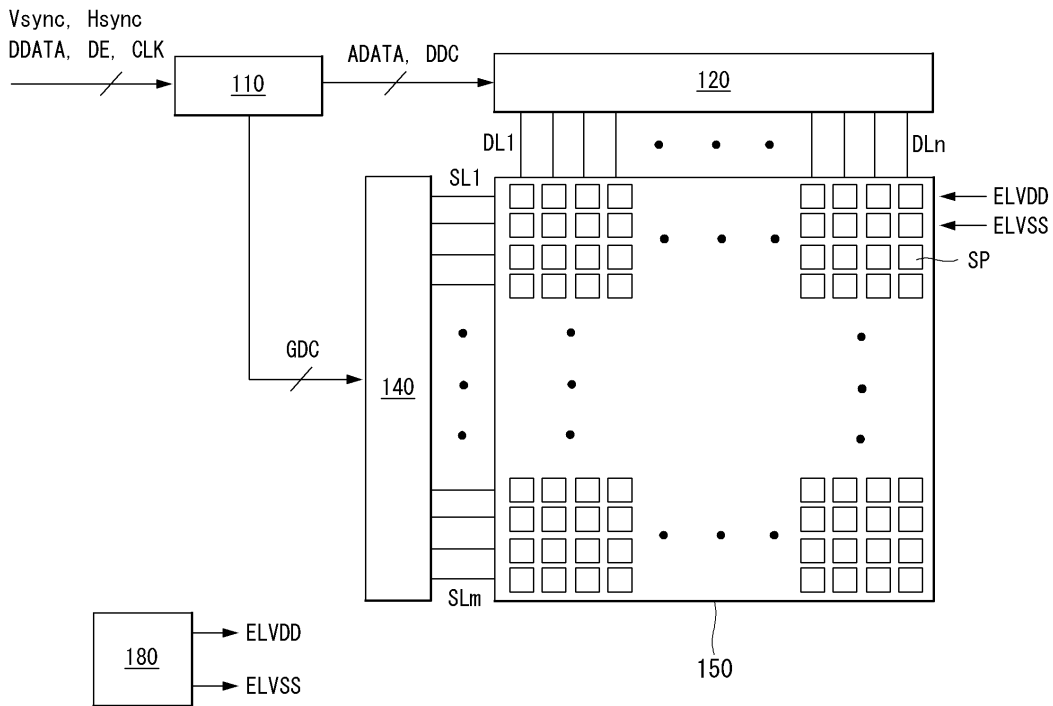
**부호의 설명**

[0083]

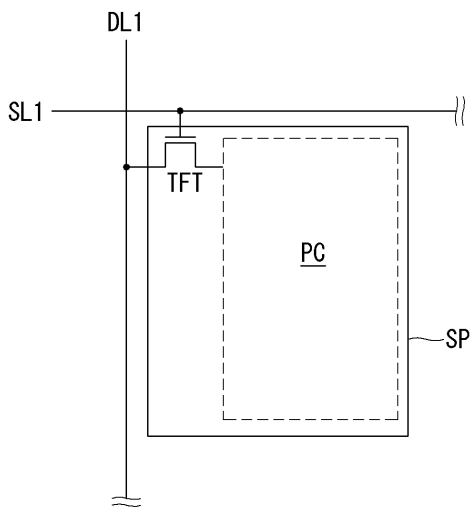
- 150: 표시 패널 120: 데이터 구동부
- 161: 전압 가감 보상회로부 163: 전압 제어 보상회로부
- 160: 전압 보상회로부 ELVDDL: 제1전원라인
- ELVDDL\_FBL: 제1전원 피드백라인

**도면**

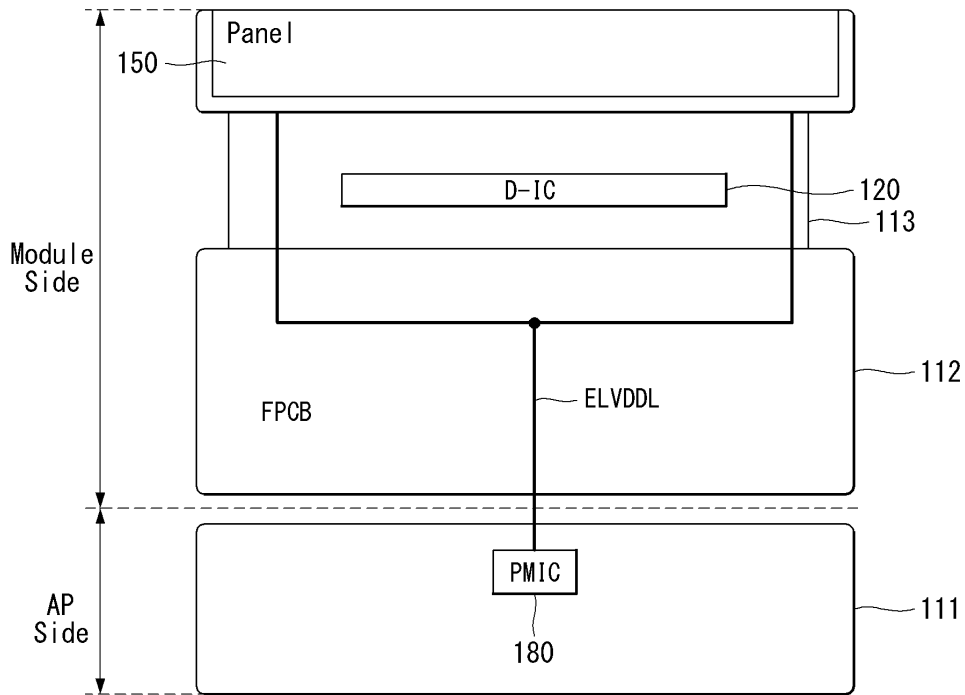
**도면1**



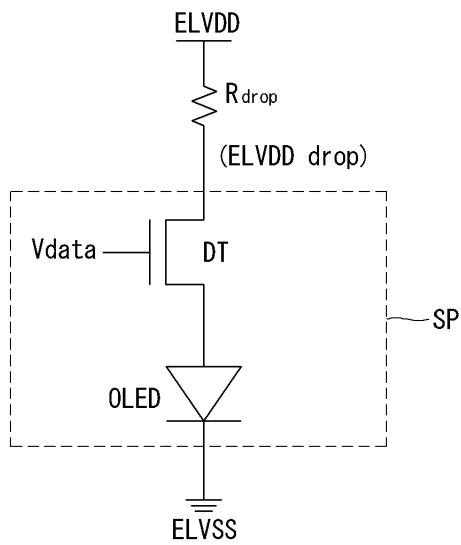
**도면2**



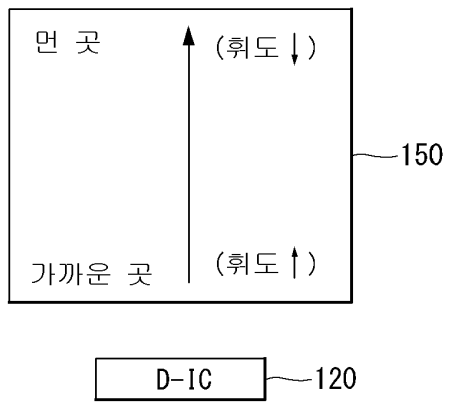
도면3



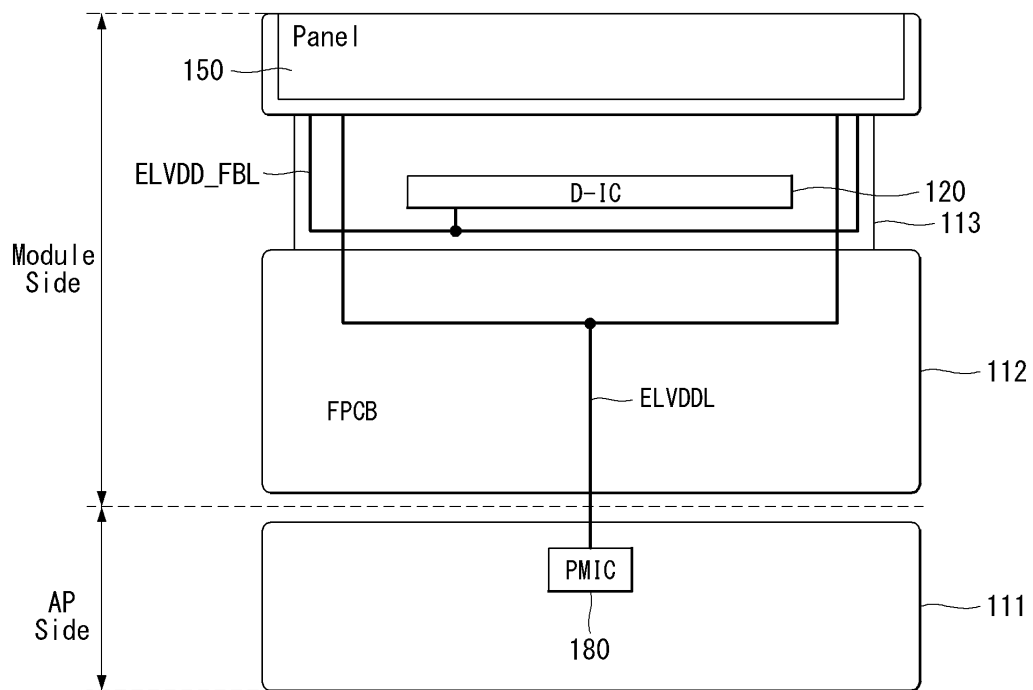
도면4



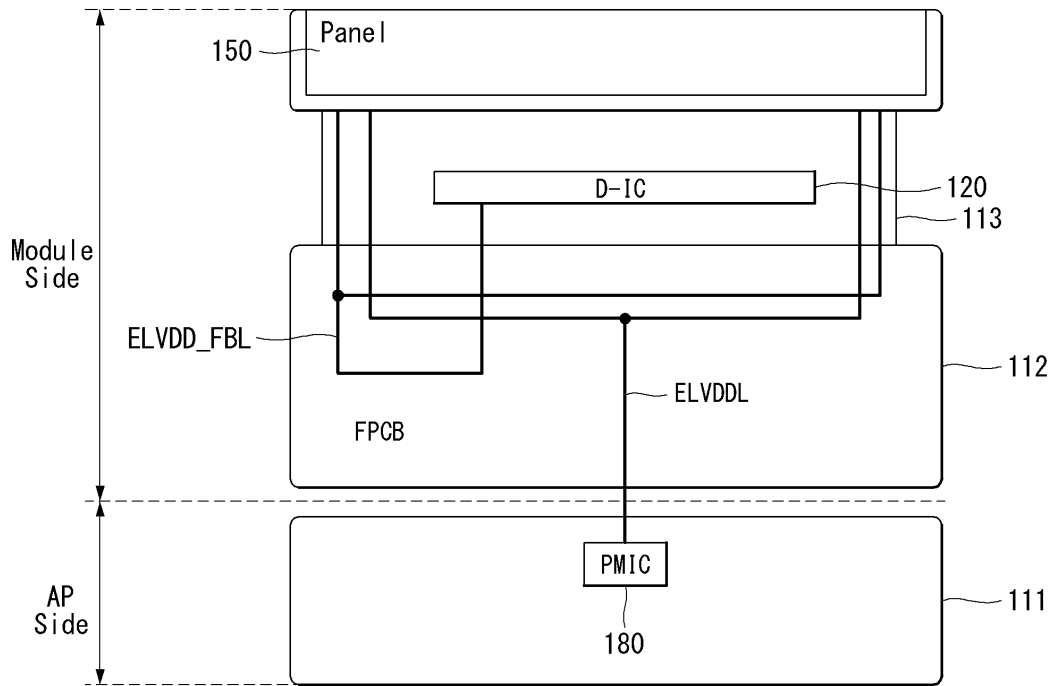
도면5



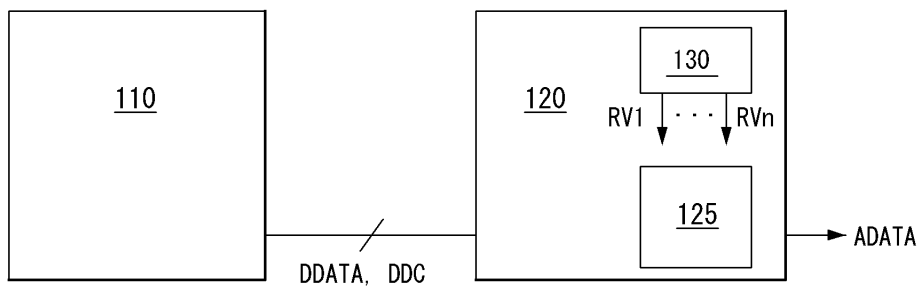
도면6



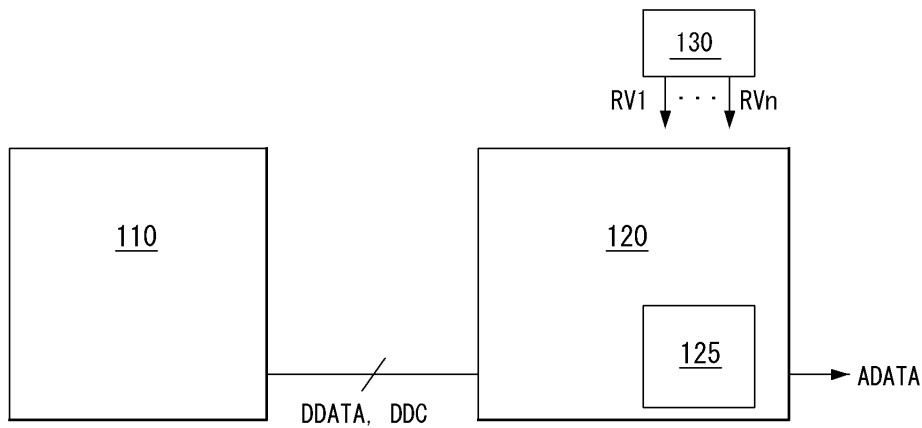
도면7



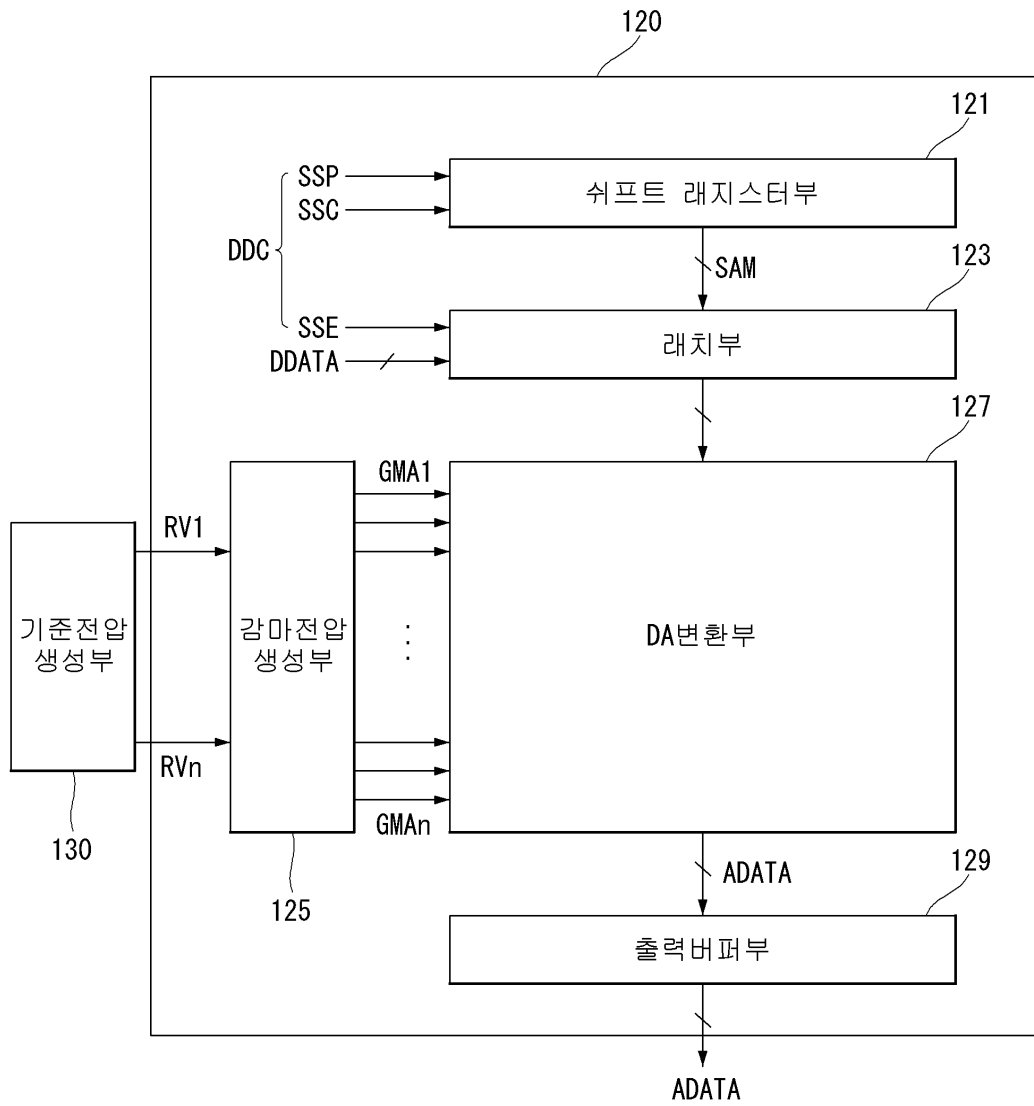
도면8



도면9

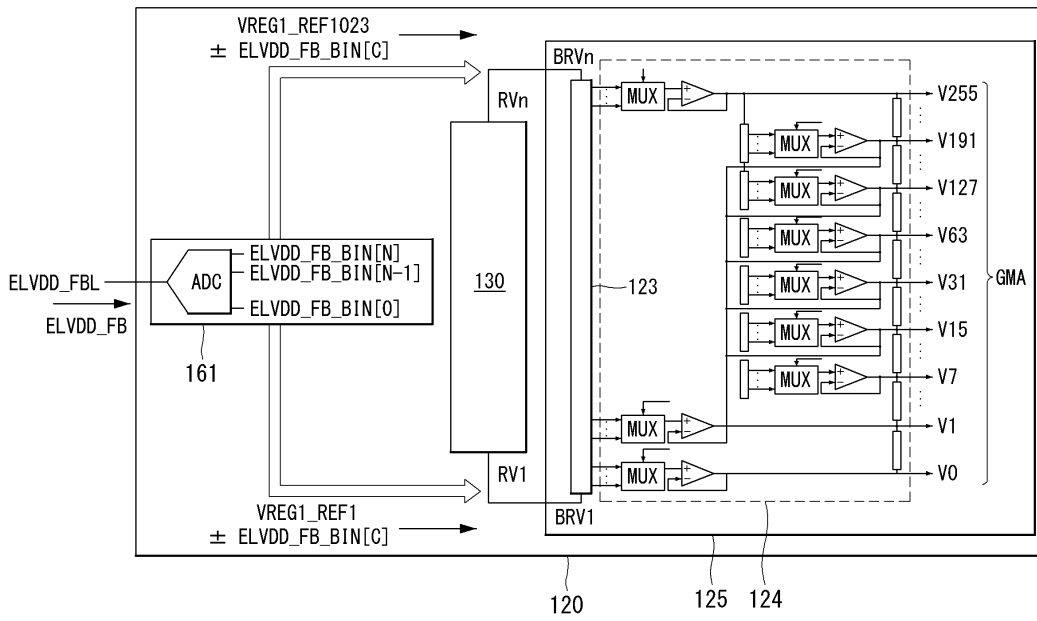


도면10

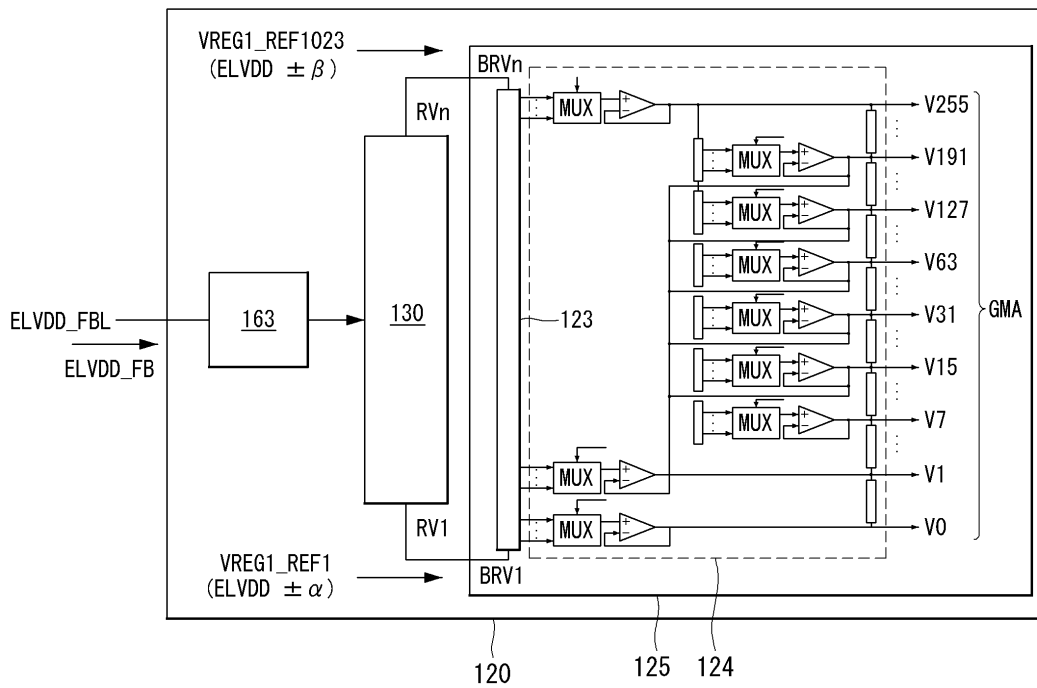




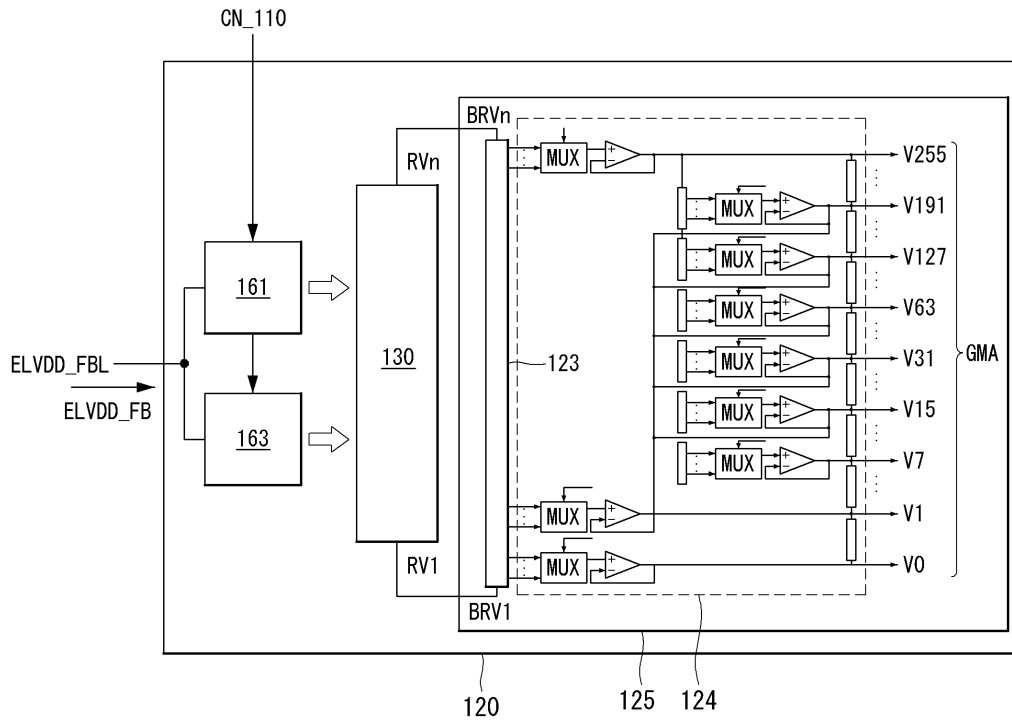
도면11



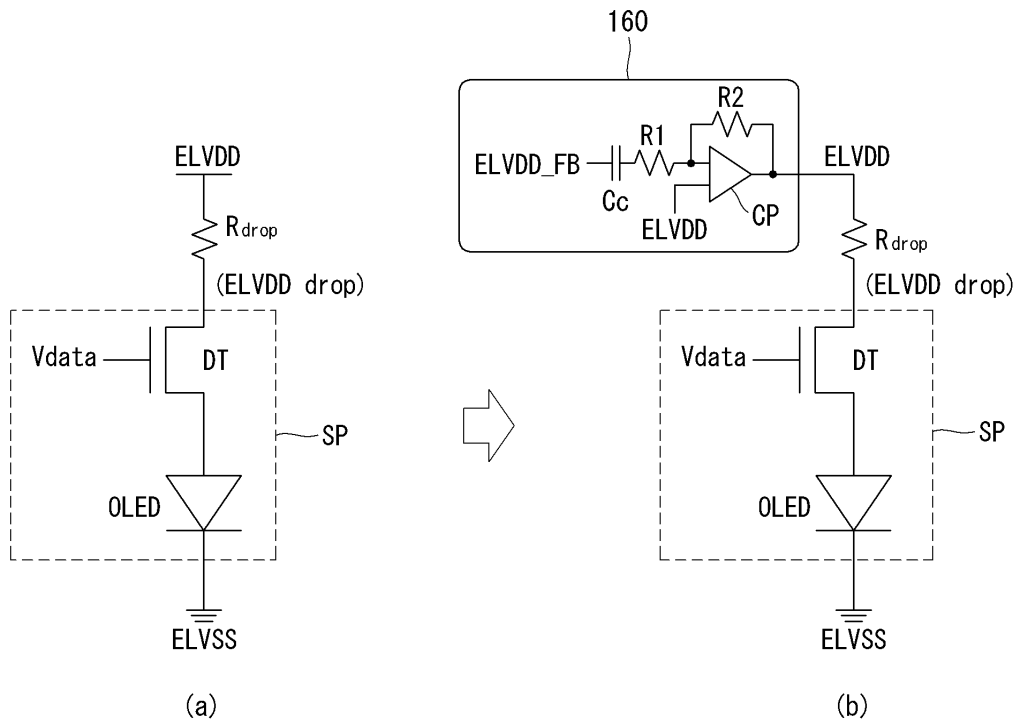
도면12



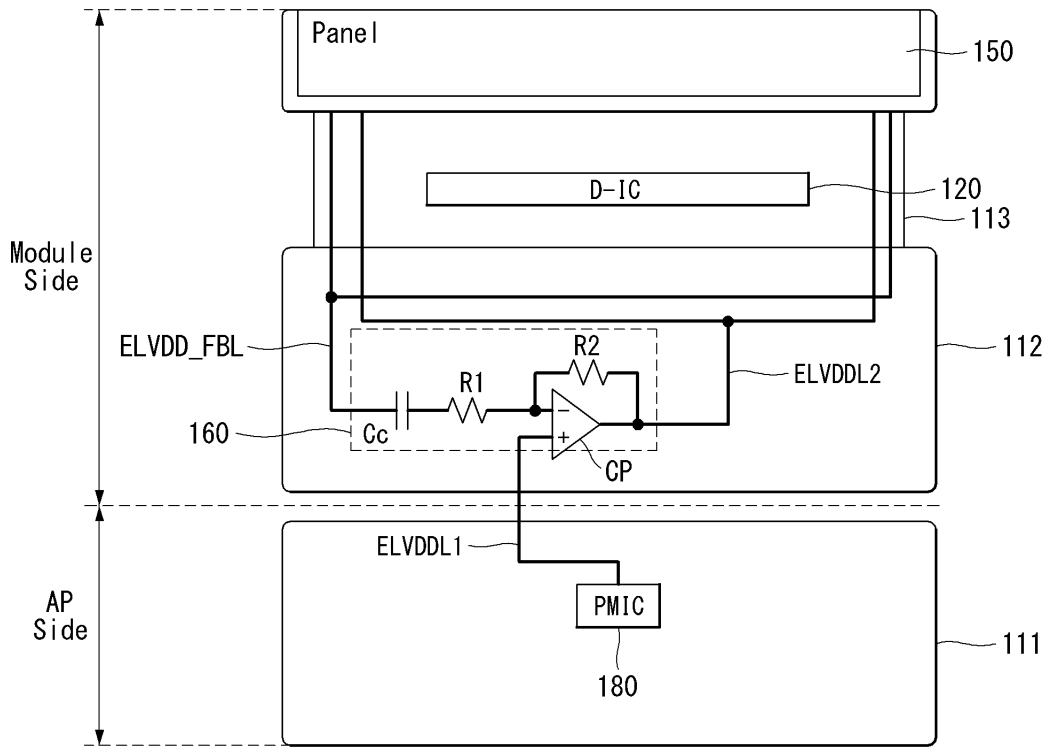
도면13



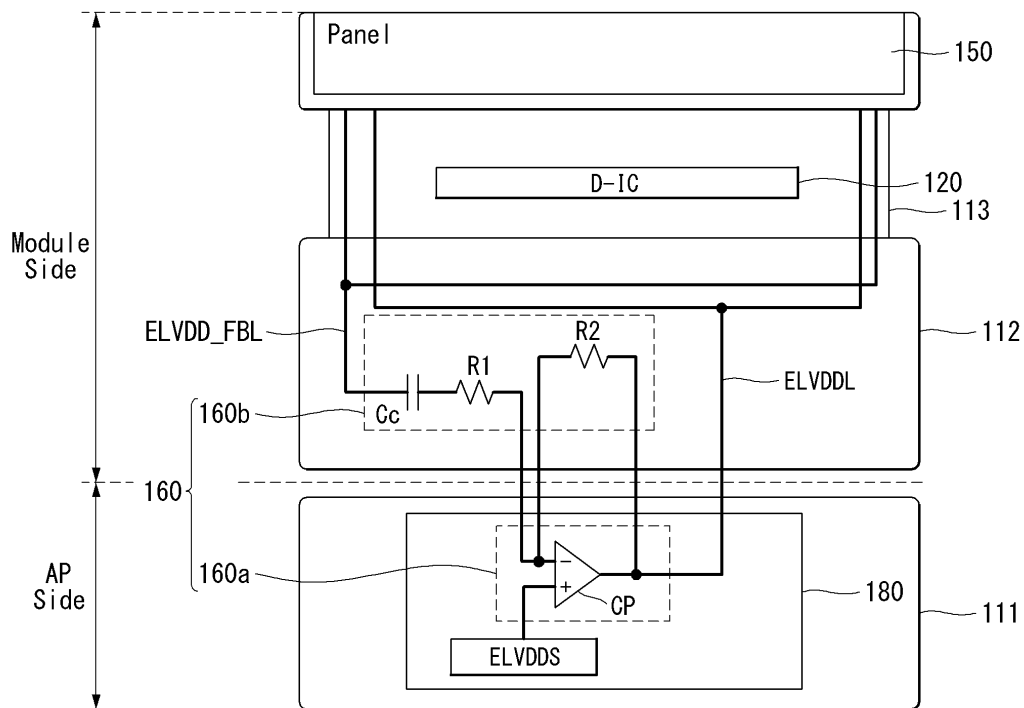
도면14



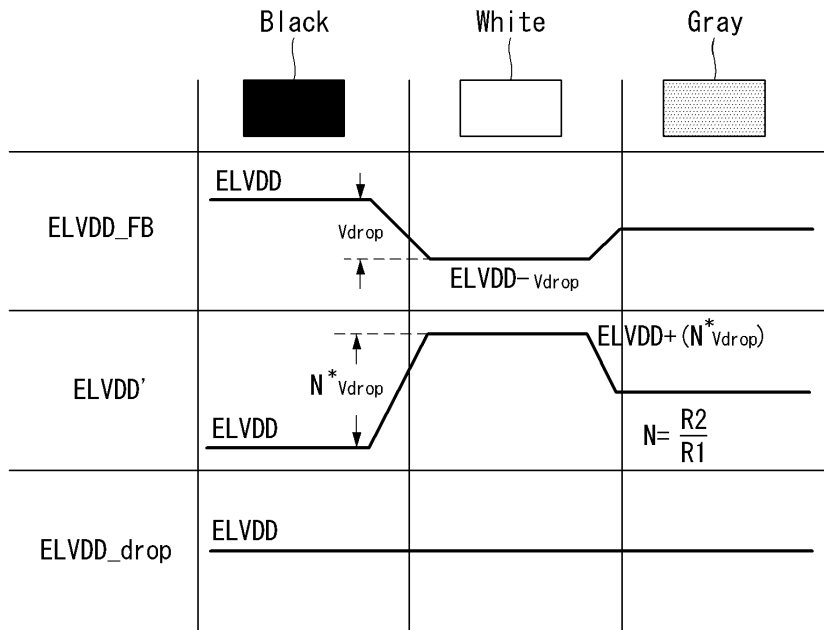
도면15



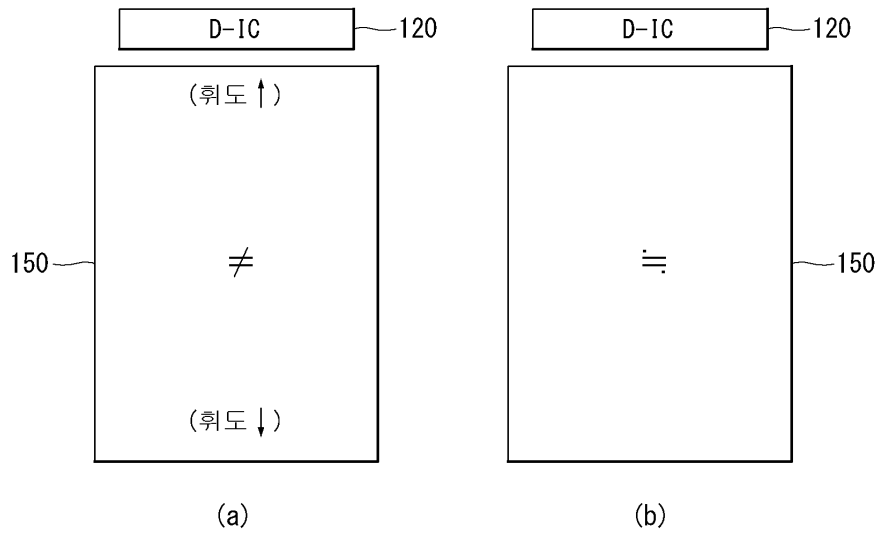
도면16



도면17



도면18



专利名称(译)	电致发光显示器		
公开(公告)号	<a href="#">KR1020200017112A</a>	公开(公告)日	2020-02-18
申请号	KR1020180092327	申请日	2018-08-08
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	조창훈		
发明人	조창훈		
IPC分类号	G09G3/30		
CPC分类号	G09G3/30 G09G2320/0233 G09G2320/0252 G09G2320/0276 G09G2320/0673 G09G2330/028 G09G2340/06		
代理人(译)	이승찬		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明提供了一种电致发光显示装置，包括显示面板，数据驱动单元，电源单元和补偿电路单元。数据驱动单元驱动显示面板。电源单元向显示面板提供高电势电压和低电势电压。补偿电路单元获得关于提供给显示面板的高电位电压的反馈，并且基于反馈的高电位电压来控制伽马电压。电致发光显示装置可以改善显示质量。

