

(52) CPC특허분류

G09G 2300/0828 (2013.01)

G09G 2300/0842 (2013.01)

G09G 2310/061 (2013.01)

G09G 2320/0233 (2013.01)

명세서

청구범위

청구항 1

다수의 표시 라인들이 구비되며, 각 표시 라인에 다수의 픽셀들이 포함된 표시패널;

상기 픽셀들에 화상 데이터가 기입되지 않는 수직 블랭크 기간들에서 표시 라인 단위로 상기 픽셀들의 전기적 특성을 센싱하는 센싱부; 및

제 n 수직 블랭크 기간(n 은 자연수)에 이은 제 $n+1$ 수직 액티브 기간 동안, 상기 제 n 수직 블랭크 기간에서 센싱이 이뤄진 특정 표시 라인에 우선적으로 상기 화상 데이터를 기입하는 패널 구동회로를 포함하는 전계 발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 패널 구동회로는,

상기 제 n 수직 블랭크 기간 동안, 센싱용 게이트 신호와, 상기 센싱용 게이트 신호에 동기되는 센싱용 데이터전압을 상기 특정 표시 라인에 공급하며,

상기 특정 표시 라인의 픽셀들은 상기 제 n 수직 블랭크 기간 동안 비 발광되는 전계 발광 표시장치.

청구항 3

제 1 항에 있어서,

상기 패널 구동회로는,

상기 제 $n+1$ 수직 액티브 기간 동안, 화상용 게이트 신호와, 상기 화상용 게이트 신호에 동기되는 화상용 데이터전압을 상기 특정 표시 라인에 우선적으로 공급하며,

상기 특정 표시 라인의 픽셀들은 상기 제 $n+1$ 수직 액티브 기간에서 다른 표시 라인들의 픽셀들보다 더 빨리 발광이 재개되는 전계 발광 표시장치.

청구항 4

제 1 항에 있어서,

상기 특정 표시 라인은 상기 수직 블랭크 기간들에서 라인 비 순차 방식으로 선택되는 전계 발광 표시장치.

청구항 5

제 1 항에 있어서,

상기 패널 구동회로는,

상기 제 $n+1$ 수직 액티브 기간 동안, 상기 특정 표시 라인을 제외한 나머지 표시 라인들에 라인 순차 방식으로 화상 데이터를 기입하는 전계 발광 표시장치.

청구항 6

제 5 항에 있어서,

상기 패널 구동회로는,

상기 제 $n+1$ 수직 액티브 기간 동안, 화상용 게이트 신호와, 상기 화상용 게이트 신호에 동기되는 화상용 데이터전압을 상기 나머지 표시 라인들에 순차적으로 공급하고,

상기 나머지 표시 라인들의 픽셀들은 상기 제 $n+1$ 수직 액티브 기간에서 라인 순차 방식으로 발광이 재개되는 전계 발광 표시장치.

청구항 7

제 1 항에 있어서,

상기 제 $n+1$ 수직 액티브 기간에서 상기 특정 표시 라인의 우선적인 화상 데이터 기입에 따른 휘도 편차를 줄이기 위한 보정 계인을 저장하는 룩업 테이블; 및

상기 특정 표시 라인에 대한 센싱 데이터를 기반으로 상기 특정 표시 라인에 배치된 픽셀들의 전기적 특성을 보상하기 위한 보상값을 계산하고, 상기 보정 계인으로 상기 보상값을 보정한 후, 상기 보정된 보상값으로 상기 특정 표시 라인에 우선적으로 기입될 화상 데이터를 보상하는 보상부를 더 포함하는 전계 발광 표시장치.

청구항 8

제 7 항에 있어서,

상기 특정 표시 라인의 우선적인 화상 데이터 기입에 따른 휘도 편차는 상기 표시패널 내에서 상기 특정 표시 라인의 위치에 따라 달라지는 전계 발광 표시장치.

청구항 9

제 1 항에 있어서,

상기 표시 라인들에 상기 화상 데이터가 기입되는 순서는 이웃한 수직 액티브 기간들에서 서로 다른 전계 발광 표시장치.

청구항 10

다수의 표시 라인들이 구비되며, 각 표시 라인에 다수의 픽셀들이 포함된 표시패널을 갖는 전계 발광 표시장치의 구동 방법에 있어서,

상기 픽셀들에 화상 데이터가 기입되지 않는 수직 블랭크 기간들에서 표시 라인 단위로 상기 픽셀들의 전기적 특성을 센싱하는 단계; 및

제 n 수직 블랭크 기간(n 은 자연수)에 이은 제 $n+1$ 수직 액티브 기간 동안, 상기 제 n 수직 블랭크 기간에서 센싱이 이뤄진 특정 표시 라인에 우선적으로 상기 화상 데이터를 기입하는 단계를 포함하는 전계 발광 표시장치의 구동 방법.

청구항 11

제 10 항에 있어서,

상기 수직 블랭크 기간들에서 표시 라인 단위로 상기 픽셀들의 전기적 특성을 센싱하는 단계는,

상기 제 n 수직 블랭크 기간 동안, 센싱용 게이트 신호와, 상기 센싱용 게이트 신호에 동기되는 센싱용 데이터전압을 상기 특정 표시 라인에 공급하는 단계를 포함하고,

상기 특정 표시 라인의 픽셀들은 상기 제 n 수직 블랭크 기간 동안 비 발광되는 전계 발광 표시장치의 구동 방법.

청구항 12

제 10 항에 있어서,

상기 특정 표시 라인에 우선적으로 상기 화상 데이터를 기입하는 단계는,

상기 제 $n+1$ 수직 액티브 기간 동안, 화상용 게이트 신호와, 상기 화상용 게이트 신호에 동기되는 화상용 데이터전압을 상기 특정 표시 라인에 우선적으로 공급하는 단계를 포함하며,

상기 특정 표시 라인의 픽셀들은 상기 제 $n+1$ 수직 액티브 기간에서 다른 표시 라인들의 픽셀들보다 더 빨리 발광이 재개되는 전계 발광 표시장치의 구동 방법.

청구항 13

제 10 항에 있어서,

상기 특정 표시 라인은 상기 수직 블랭크 기간들에서 라인 비 순차 방식으로 선택되는 전계 발광 표시장치의 구동 방법.

청구항 14

제 10 항에 있어서,

상기 제 $n+1$ 수직 액티브 기간 동안, 상기 특정 표시 라인을 제외한 나머지 표시 라인들에 라인 순차 방식으로 화상 데이터를 기입하는 단계를 더 포함하는 전계 발광 표시장치의 구동 방법.

청구항 15

제 14 항에 있어서,

상기 나머지 표시 라인들에 라인 순차 방식으로 화상 데이터를 기입하는 단계는,

상기 제 $n+1$ 수직 액티브 기간 동안, 화상용 게이트 신호와, 상기 화상용 게이트 신호에 동기되는 화상용 데이터 전압을 상기 나머지 표시 라인들에 순차적으로 공급하는 단계를 포함하고,

상기 나머지 표시 라인들의 픽셀들은 상기 제 $n+1$ 수직 액티브 기간에서 라인 순차 방식으로 발광이 재개되는 전계 발광 표시장치의 구동 방법.

청구항 16

제 10 항에 있어서,

상기 제 $n+1$ 수직 액티브 기간에서 상기 특정 표시 라인의 우선적인 화상 데이터 기입에 따른 휘도 편차를 줄이기 위한 보정 계인을 룩업 테이블에 미리 저장하는 단계; 및

상기 특정 표시 라인에 대한 센싱 데이터를 기반으로 상기 특정 표시 라인에 배치된 픽셀들의 전기적 특성을 보상하기 위한 보상값을 계산하는 단계;

상기 보정 계인으로 상기 보상값을 보정하는 단계; 및

상기 보정된 보상값으로 상기 특정 표시 라인에 우선적으로 기입될 화상 데이터를 보상하는 단계를 더 포함하는 전계 발광 표시장치의 구동 방법.

청구항 17

제 16 항에 있어서,

상기 특정 표시 라인의 우선적인 화상 데이터 기입에 따른 휘도 편차는 상기 표시패널 내에서 상기 특정 표시 라인의 위치에 따라 달라지는 전계 발광 표시장치의 구동 방법.

청구항 18

제 10 항에 있어서,

상기 표시 라인들에 상기 화상 데이터가 기입되는 순서는 이웃한 수직 액티브 기간들에서 서로 다른 전계 발광 표시장치의 구동 방법.

발명의 설명

기술 분야

본 발명은 전계 발광 표시장치 및 그 구동 방법에 관한 것이다.

배경 기술

[0001]

- [0002] 전계 발광 표시장치는 발광층의 재료에 따라 무기발광 표시장치와 유기발광 표시장치로 대별된다. 이 중에서, 액티브 매트릭스 타입(active matrix type)의 유기발광 표시장치는 스스로 발광하는, 대표적인 전계 발광 다이오드인, 유기 발광 다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.
- [0003] 자발광 소자인 OLED는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층을 포함한다. 유기발광 표시장치는 OLED와 구동 TFT(Thin Film Transistor)를 각각 포함한 픽셀들을 매트릭스 형태로 배열하고 화상 데이터의 계조에 따라 픽셀들에서 구현되는 화상의 휘도를 조절한다. 구동 TFT는 자신의 게이트전극과 소스전극 사이에 걸리는 전압(이하, "게이트-소스 간 전압"이라 함)에 따라 OLED에 흐르는 구동 전류를 제어한다. 구동 전류에 따라 OLED의 발광량과 휘도가 결정된다.
- [0004] 일반적으로 구동 TFT가 포화 영역에서 동작할 때, 구동 TFT의 드레인-소스 사이에 흐르는 구동 전류(I_{ds})는 아래와 같이 표현된다.
- [0005]
$$I_{ds} = 1/2 * (u * C * W / L) * (V_{gs} - V_{th})^2$$
- [0006] 여기서, u 는 전자 이동도를, C 는 게이트 절연막의 정전 용량을, W 는 구동 TFT의 채널 폭을, 그리고 L 은 구동 TFT의 채널 길이를 각각 나타낸다. 그리고, V_{gs} 는 구동 TFT의 게이트-소스 간 전압을 나타내고, V_{th} 는 구동 TFT의 문턱전압(또는 임계전압)을 나타낸다. 픽셀 구조에 따라서, 구동 TFT의 게이트-소스 간 전압(V_{gs})이 데이터 전압과 기준전압 간의 차 전압이 될 수 있다. 데이터전압은 화상 데이터의 계조에 대응되는 아날로그 전압이고 기준전압은 고정된 전압이므로, 데이터전압에 따라 구동 TFT의 게이트-소스 간 전압(V_{gs})이 프로그래밍(또는 설정)된다. 프로그래밍된 게이트-소스 간 전압(V_{gs})에 따라 구동 전류(I_{ds})가 결정된다.
- [0007] 구동 TFT의 문턱 전압(V_{th}), 구동 TFT의 전자 이동도(u) 등과 같은 픽셀의 전기적 특성은 구동 전류(I_{ds})를 결정하는 팩터(factor)가 되므로 모든 픽셀들에서 동일해야 한다. 하지만, 공정 편차, 경시 변화 등 다양한 원인에 의해 픽셀들 간에 전기적 특성이 달라질 수 있다. 이러한 픽셀의 전기적 특성 편차는 화질 저하와 수명 단축을 초래한다.
- [0008] 픽셀의 전기적 특성 편차를 보상하기 위해 외부 보상 기술이 사용되고 있다. 외부 보상 기술은 구동 TFT의 전기적 특성에 따라 변하는 구동 전류(I_{ds})를 센싱하고, 센싱된 결과를 바탕으로 외부 회로에서 입력 화상의 데이터를 변조함으로써 픽셀들 간 전기적 특성 편차를 보상한다.
- [0009] 구동 TFT의 전기적 특성은 패널 온도 등에 따라 빠르게 변하므로, 최근의 외부 보상 기술에서는 구동 중에 실시간으로 센싱을 수행하고 있다. 실시간 센싱 동작은 화상 데이터가 기입되지 않는 수직 블랭크 기간에서 표시 라인 단위로 이뤄진다. 이때, 센싱이 이뤄지는 표시 라인의 픽셀들에서, 구동 TFT에 흐르는 구동 전류(I_{ds})는 OLED로 유입되지 않고 센싱부로 유입됨에 따라 OLED는 비 발광된다. 센싱 중에 OLED를 비 발광시키는 이유는 센싱의 정확도를 높이기 위함이다.
- [0010] 센싱이 이뤄지는 표시 라인의 경우, 수직 블랭크 기간 내의 센싱시점부터 다음 프레임의 수직 액티브 기간에서 새로운 화상 데이터가 기입될 때까지 발광을 멈추기 때문에, 센싱이 이뤄지지 않는 표시 라인들에 비해 어둡게 보이게 된다. 실시간 구동 중에 센싱이 이뤄지는 표시 라인이 라인 뎀(line dim)으로 시인되면, 화상 품질이 떨어진다.

발명의 내용

해결하려는 과제

- [0011] 따라서, 본 발명의 목적은 픽셀들의 전기적 특성에 대한 센싱 성능과 보상 성능을 높이고, 화상 품질을 향상시킬 수 있도록 한 전계 발광 표시장치 및 그 구동 방법을 제공하는 데 있다.

과제의 해결 수단

- [0012] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 전계 발광 표시장치는 다수의 표시 라인들이 구비되며, 각 표시 라인에 다수의 픽셀들이 포함된 표시패널; 상기 픽셀들에 화상 데이터가 기입되지 않는 수직 블랭크 기간들에서 표시 라인 단위로 상기 픽셀들의 전기적 특성을 센싱하는 센싱부; 및 제 n 수직 블랭크 기간(n 은 자연수)에 이은 제 $n+1$ 수직 액티브 기간 동안, 상기 제 n 수직 블랭크 기간에서 센싱이 이뤄진 특정 표시 라인에 우

선적으로 상기 화상 데이터를 기입하는 패널 구동회로를 포함한다.

[0013] 또한, 본 발명의 실시예에 따른 전계 발광 표시장치의 구동 방법은 다수의 표시 라인들이 구비되며, 각 표시 라인에 다수의 픽셀들이 포함된 표시패널을 갖는 전계 발광 표시장치의 구동 방법으로서, 상기 픽셀들에 화상 데이터가 기입되지 않는 수직 블랭크 기간들에서 표시 라인 단위로 상기 픽셀들의 전기적 특성을 센싱하는 단계; 및 제 n 수직 블랭크 기간(n 은 자연수)에 이은 제 $n+1$ 수직 액티브 기간 동안, 상기 제 n 수직 블랭크 기간에서 센싱이 이뤄진 특정 표시 라인에 우선적으로 상기 화상 데이터를 기입하는 단계를 포함한다.

발명의 효과

[0014] 본 발명은 수직 블랭크 기간을 활용하여 실시간 구동 중에 1 표시 라인씩 비 발광 상태에서 센싱한다. 본 발명은 비 발광 상태에서의 센싱으로 인한 표시 라인들 간의 휘도 편차를 줄이기 위해, 수직 블랭크 기간의 남은 시간을 활용하여 센싱이 완료된 특정 표시라인에 휘도 원복 데이터를 기입하는 대신에, 수직 블랭크 기간에 이은 수직 액티브 기간에서 해당 특정 표시라인에 화상 데이터를 우선적으로 기입한다. 본 발명은 해당 특정 표시라인에 화상 데이터를 우선적으로 기입함으로써 해당 특정 표시라인이 비 발광 상태로 유지되는 시간을 최소화하여 표시라인들 간의 휘도 편차를 줄여 화상 품질을 향상시킬 수 있다.

[0015] 본 발명은 수직 블랭크 기간 내에서 휘도 원복 구간을 삭제함으로써, 블랭크 구간의 마진을 확보하여 센싱 시간을 더 늘릴 수 있으므로 센싱의 정확도를 높일 수 있다. 또한, 본 발명은 블랭크 구간의 마진을 활용하여 보상과 관련된 추가 알고리즘을 실행할 수 있어 보상 성능을 향상시킬 수 있다.

[0016] 본 발명은 해당 특정 표시라인에 대한 보정 계인을 미리 설정하고, 이 보정 계인으로 픽셀들의 전기적 특성 편차를 보상하기 위한 보상값을 보정함으로써, 해당 특정 표시라인에서의 우선적인 화상 데이터 기입에 따른 표시라인별 발광 기간 편차를 줄여, 보상 성능을 더욱 높일 수 있다.

도면의 간단한 설명

[0017] 도 1은 본 발명의 일 실시예에 따른 전계 발광 표시장치를 나타내는 블록도이다.
 도 2 및 도 3은 센싱부와 픽셀 간의 연결을 보여주는 도면들이다.
 도 4는 표시패널에 구비된 픽셀 어레이의 일 예를 보여주는 도면이다.
 도 5는 본 발명에 따른 픽셀의 일 예시 구성을 보여주는 도면이다.
 도 6은 본 발명에 따른 실시간 센싱 방법을 개략적으로 보여주는 흐름도이다.
 도 7 내지 도 9는 본 발명의 제1 실시예에 따른 구동 방법으로서, 센싱이 완료된 표시 라인에 휘도 원복 데이터를 기입하는 기술을 보여주는 도면들이다.
 도 10은 본 발명의 제2 실시예에 따른 구동 방법으로서, 센싱이 완료된 표시 라인에 휘도 원복 데이터를 기입하지 않는 기술을 보여주는 도면이다.
 도 11은 본 발명의 제2 실시예에 따른 구동 방법에서 센싱이 완료된 특정 표시 라인에 화상 데이터를 우선적으로 기입하는 것을 구체적으로 보여주는 흐름도이다.
 도 12는 본 발명의 제2 실시예에 따른 구동 방법에서 라인 순차 방식으로 센싱이 완료된 특정 표시 라인들에 화상 데이터를 우선적으로 기입하는 기술을 보여주는 모식도이다.
 도 13은 도 12의 기술에서 우선적으로 기입되는 화상 데이터에 의해 특정 표시 라인의 발광 기간이 상대적으로 길어지는 것을 보여주는 도면이다.
 도 14는 본 발명의 제2 실시예에 따른 구동 방법에서 라인 비 순차 방식으로 센싱이 완료된 특정 표시 라인들에 화상 데이터를 우선적으로 기입하는 기술을 보여주는 모식도이다.
 도 15는 도 14의 기술에서 우선적으로 기입되는 화상 데이터에 의해 특정 표시 라인의 발광 기간이 상대적으로 길어지는 것을 보여주는 도면이다.
 도 16 및 도 17은 본 발명의 제2 실시예에 따른 구동 방법에서 특정 표시 라인의 우선적인 화상 데이터 기입에 따른 휘도 편차를 보완하는 것을 보여주는 도면들이다.

발명을 실시하기 위한 구체적인 내용

- [0018] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0019] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~ 만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0020] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0021] 위치 관계에 대한 설명일 경우, 예를 들어, '~ 상에', '~ 상부에', '~ 하부에', '~ 옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0022] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용될 수 있으나, 이 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0023] 명세서 전체에 걸쳐 동일 참조 부호는 실질적으로 동일 구성 요소를 지칭한다.
- [0024] 본 발명의 여러 실시예들의 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하며, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시 가능할 수 있다.
- [0025] 본 발명에서 표시패널의 기판 상에 형성되는 픽셀 회로와 게이트 구동부는 n 타입 또는 p 타입 MOSFET(Metal Oxide Semiconductor Field Effect Transistor) 구조의 TFT로 구현될 수 있다. TFT는 게이트(gate), 소스(source) 및 드레인(drain)을 포함한 3 전극 소자이다. 소스는 캐리어(carrier)를 트랜지스터에 공급하는 전극이다. TFT 내에서 캐리어는 소스로부터 흐르기 시작한다. 드레인은 TFT에서 캐리어가 외부로 나가는 전극이다. 즉, MOSFET에서의 캐리어의 흐름은 소스로부터 드레인으로 흐른다. n 타입 TFT(NMOS)의 경우, 캐리어가 전자(electron)이기 때문에 소스에서 드레인으로 전자가 흐를 수 있도록 소스 전압이 드레인 전압보다 낮은 전압을 가진다. n 타입 TFT에서 전자가 소스로부터 드레인 쪽으로 흐르기 때문에 전류의 방향은 드레인으로부터 소스 쪽으로 흐른다. p 타입 TFT(PMOS)의 경우, 캐리어가 정공(hole)이기 때문에 소스로부터 드레인으로 정공이 흐를 수 있도록 소스 전압이 드레인 전압보다 높다. p 타입 TFT에서 정공이 소스로부터 드레인 쪽으로 흐르기 때문에 전류가 소스로부터 드레인 쪽으로 흐른다. MOSFET의 소스와 드레인은 고정된 것이 아니라는 것에 주의하여야 한다. 예컨대, MOSFET의 소스와 드레인은 인가 전압에 따라 변경될 수 있다.
- [0026] 이하에서, 게이트 온 전압(Gate On Voltage)은 TFT가 턴-온(turn-on)될 수 있는 게이트 신호의 전압이다. 게이트 오프 전압(Gate Off Voltage)은 TFT가 턴-오프(turn-off)될 수 있는 전압이다. NMOS에서 게이트 온 전압은 게이트 하이 전압 이고, 게이트 오프 전압은 게이트 로우 전압이다. PMOS에서 게이트 온 전압은 게이트 로우 전압이고, 게이트 오프 전압은 게이트 하이 전압이다.
- [0027] 이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다. 이하의 실시예들에서, 전계 발광 표시장치는 유기발광 물질을 포함한 유기발광 표시장치를 중심으로 설명한다. 하지만, 본 발명의 기술적 사상은 유기발광 표시장치에 국한되지 않고, 무기발광 물질을 포함한 무기발광 표시장치에 적용될 수 있음에 주의하여야 한다.
- [0028] 도 1은 본 발명의 일 실시예에 따른 전계 발광 표시장치를 나타내는 블록도이다. 도 2 및 도 3은 센싱부와 픽셀 간의 연결을 보여주는 도면들이다. 도 4는 표시패널에 구비된 픽셀 어레이의 일 예를 보여주는 도면이다. 도 5는 본 발명에 따른 픽셀의 일 예시 구성을 보여주는 도면이다. 그리고, 도 6은 본 발명에 따른 실시간 센싱 방

법을 개략적으로 보여주는 흐름도이다.

- [0029] 도 1 내지 도 6을 참조하면, 본 발명의 전계 발광 표시장치는 표시패널(10), 드라이브 IC(Integrated Circuit)(20), 보상 IC(30), 호스트 시스템(40), 메모리(50), 및 타이밍 제어부(60) 등을 구비한다.
- [0030] 표시패널(10)에서 입력 화상을 재현하는 화면은 신호 배선들에 연결된 복수의 픽셀들(P)을 포함한다. 픽셀들(P) 각각은 컬러 구현을 위하여, 적색(R) 픽셀, 녹색(G) 픽셀, 청색(B) 픽셀, 백색(W) 픽셀 중 어느 하나일 수 있다. 픽셀들(P) 각각은 도 6과 같은 픽셀 회로로 구현될 수 있으나, 이에 한정되지 않는다.
- [0031] 신호 배선들은 픽셀들(P)에 아날로그 데이터전압(Vdata)을 공급하는 데이터라인들(140) 및 픽셀들(P)에 게이트 신호를 공급하는 게이트라인들(160)을 포함할 수 있다. 신호 배선들은 픽셀들(P)의 전기적 특성을 센싱하는 데 이용되는 센싱 라인들(150)을 더 포함할 수 있다.
- [0032] 표시패널(10)의 픽셀들(P)은 매트릭스 형태로 배치되어 픽셀 어레이(Pixel array)를 구성한다. 각 픽셀(P)은 데이터라인들(140) 중 어느 하나에, 센싱 라인들(150) 중 어느 하나에, 그리고 복수의 게이트라인들(160A, 160B)에 연결될 수 있다. 각 픽셀(P)은 전원생성부로부터 고전위 전원 전압(VDD)과 저전위 전원 전압(VSS)을 공급받도록 구성된다.
- [0033] 픽셀 어레이는 도 4와 같이 다수의 표시 라인들(L1~L4)을 포함한다. 각 표시라인(L1, L2, L3, L4)에서, 수평으로 이웃한 픽셀들(P)은 제1 게이트라인(160A)과 제2 게이트라인(160B)에 접속될 수 있다. 다시 말해, 각 표시라인(L1, L2, L3, L4)마다 2개의 게이트라인들(160A, 160B)이 할당될 수 있다. 각 표시라인(L1, L2, L3, L4)에서, 수평으로 이웃한 픽셀들(P)은 각각 서로 다른 데이터라인(140)에 접속됨과 아울러, M(M은 2 이상의 양의 정수)개씩 단위로 서로 다른 센싱라인(150)에 접속됨으로써, 표시패널(10)의 개구율을 높일 수 있다.
- [0034] 픽셀 어레이를 구성하는 픽셀들(P) 각각은, 도 5와 같이 OLED, 구동 TFT(DT), 스토리지 커패시터(Cst), 제1 스위치 TFT(ST1), 및 제2 스위치 TFT(ST2)를 구비할 수 있다. 도 5의 픽셀 구성은 일 예시에 불과하며, 본 발명의 기술적 사상은 픽셀 구조에 제한되지 않는다.
- [0035] 도 5의 제1 게이트신호(SCAN1)는 화상용 제1 게이트신호(SCAN1) 또는, 센싱용 제1 게이트신호(SCAN1) 일 수 있다. 그리고, 제2 게이트신호(SCAN2)는 화상용 제2 게이트신호(SCAN2) 또는, 센싱용 제2 게이트신호(SCAN2) 일 수 있다. 그리고, 데이터전압(Vdata)은 화상용 데이터전압 또는, 센싱용 데이터전압일 수 있다.
- [0036] OLED는 구동 TFT(DT)로부터 입력되는 소스-드레인 전류(Ids)에 따라 발광하는 발광 소자이다. OLED는 애노드전극, 캐소드전극, 및 애노드전극과 캐소드전극 사이에 위치하는 유기화합물층을 포함한다. 애노드전극은 구동 TFT(DT)의 게이트 전극인 제1 노드(N1)에 접속된다. 캐소드전극은 저전위 구동전압(VSS)의 입력단에 접속된다. OLED의 발광량에 따라 해당 픽셀(P)에 표시되는 화상의 밝기가 결정된다.
- [0037] 구동 TFT(DT)는 게이트-소스 간 전압(Vgs)에 따라 OLED에 입력되는 구동 전류를 제어하는 구동 소자이다. 구동 TFT(DT)는 제1 노드(N1)에 접속된 게이트전극, 고전위 구동전압(VDD)의 입력단에 접속된 드레인전극, 및 제2 노드(N2)에 접속된 소스전극을 구비한다.
- [0038] 스토리지 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속된다. 스토리지 커패시터(Cst)는 구동 TFT(DT)의 게이트-소스 간 전압(Vgs)을 정해진 시간 동안 유지한다.
- [0039] 제1 스위치 TFT(ST1)는 제1 게이트신호(SCAN1)에 응답하여 데이터라인(140) 상의 데이터전압(Vdata)을 제1 노드(N1)에 인가한다. 제1 스위치 TFT(ST1)는 제1 게이트라인(160A)에 접속된 게이트전극, 데이터라인(140)에 접속된 드레인전극, 및 제1 노드(N1)에 접속된 소스전극을 구비한다.
- [0040] 제2 스위치 TFT(ST2)는 제2 게이트신호(SCAN2)에 응답하여 제2 노드(N2)와 센싱 라인(150) 간의 전류 흐름을 온/오프한다. 제2 스위치 TFT(ST2)는 제2 게이트라인(160B)에 접속된 게이트전극, 센싱 라인(150)에 접속된 드레인전극, 및 제2 노드(N2)에 접속된 소스전극을 구비한다. 제2 스위치 TFT(ST2)가 턴 온 되면 제2 노드(N2)와 센싱부(22)가 전기적으로 접속된다.
- [0041] 화상 데이터 기입 및 픽셀 센싱 동작 등은 표시 라인 단위로 이루어진다. 픽셀 어레이는 게이트라인들(160)을 통해 게이트 구동부(15)에 연결되고, 데이터라인들(140)을 통해 데이터 구동부(23)에 연결되며, 센싱 라인들(150)을 통해 센싱부(22)에 연결된다.
- [0042] 게이트 구동부(15)와 데이터 구동부(23)는 패널 구동회로를 구성한다. 패널 구동회로는 게이트라인들(160)을 통해 픽셀 어레이에 게이트신호를 공급하고, 데이터라인들(140)을 통해 픽셀 어레이에 데이터전압(Vdata)을 공급

하여, 픽셀들(P)을 구동시킨다.

- [0043] 게이트 구동부(15)는 게이트신호를 생성하여 게이트라인들(160)에 공급한다. 게이트 구동부(15)는 화상 데이터(V-DATA)를 기입할 때와 픽셀(P)의 전기적 특성을 센싱할 때에 게이트신호를 다르게 생성할 수 있다. 게이트 구동부(15)는 GIP(Gate driver In Panel) 방식에 따라 표시패널(10)에 내장될 수 있다.
- [0044] 데이터 구동부(23)는 드라이브 IC(20)에 내장될 수 있다. 데이터 구동부(23)는 디지털-아날로그 컨버터(DAC)를 포함하여 데이터전압(Vdata)을 생성하고, 그 데이터전압(Vdata)을 데이터라인들(140)에 공급한다. 데이터전압(Vdata)은 화상용 데이터전압과 센싱용 데이터전압을 포함할 수 있다. 화상용 데이터전압은 화상 데이터(V-DATA)에 대응되며 픽셀(P)의 구동 TFT를 턴 온 시킬 수 있는 전압이다. 화상용 데이터전압은 화상 데이터(V-DATA)의 계조값에 따라 그 전압 레벨이 달라진다. 화상용 데이터전압은 1 프레임 기간 중의 수직 액티브 기간 내에서 데이터라인들(140)을 통해 표시 라인들(L1~L4)에 기입된다. 센싱용 데이터전압은 픽셀들(P)의 전기적 특성을 센싱하기 위한 것으로 픽셀(P)의 구동 TFT를 턴 온 시킬 수 있는 특정 전압이다. 센싱용 데이터전압은 화상 표시와는 상관없는 전압으로서, 특정 레벨로 미리 설정된다. 센싱용 데이터전압은 수직 블랭크 기간 내에서 데이터라인들(140)을 통해 미리 설정된 특정 표시 라인에 기입된다. 수직 블랭크 기간 동안에는 픽셀들(P)에 화상 데이터(V-DATA)가 기입되지 않는다.
- [0045] 드라이브 IC(20)는 센싱부(22)를 더 포함한다. 센싱부(22)는 수직 블랭크 기간 내에서 센싱 라인들(150)을 통해 특정 표시 라인의 픽셀들(P)에 초기화 전압(Vpre)을 공급한 후에 픽셀들(P)의 전기적 특성을 센싱한다. 초기화 전압(Vpre)은 픽셀들(P)에 포함된 OLED의 애노드 전극에 인가되는 것으로, 센싱 동작시 픽셀들(P)에 흐르는 구동 전류에 의해 OLED가 턴 온 되지 않도록 OLED의 문턱 전압보다 충분히 낮은 전압으로 인가된다. 센싱부(22)는 특정 표시 라인의 픽셀들(P)이 비 발광된 상태로 유지되는 동안 상기 픽셀들(P)의 전기적 특성을 센싱함으로써, 센싱의 정확도를 높인다.
- [0046] 센싱부(22)는 전압 센싱형 센싱 유닛, 또는 전류 센싱형 센싱 유닛으로 구현될 수도 있다.
- [0047] 전압 센싱형 센싱 유닛은 도 2와 같이 샘플 앤 홀드 회로(SH)와 제1 및 제2 스위치(SW1, SW2)와 아날로그-디지털 컨버터(ADC)를 포함하여, 픽셀(P)에 포함된 구동 TFT의 소스-드레인 전류(Ids)에 따른 픽셀 노드 전압을 센싱할 수 있다. 제1 스위치(SW1)가 턴 온 되면 OLED의 애노드전극에 접속되는 구동 TFT의 소스전극에 초기화 전압(Vpre)이 인가된다. 제2 스위치(SW2)가 턴 온 되면 센싱 라인(150)에 충전된 구동 TFT의 소스-드레인 전류(Ids), 즉 구동 TFT의 소스 전압이 샘플 앤 홀드 회로(SH)에 인가된다. 아날로그-디지털 컨버터(ADC)는 샘플 앤 홀드 회로(SH)에서 샘플링된 센싱 전압을 디지털 신호로 변환하여 센싱 데이터(S-DATA)를 출력한다.
- [0048] 전류 센싱형 센싱 유닛은 도 3과 같이 샘플 앤 홀드 회로(SH)의 앞단에 전류 적분기를 더 포함하여 센싱 라인(150)에 흐르는 구동 TFT의 소스-드레인 전류(Ids)를 직접 센싱한다. 전류 적분기는 센싱 라인(150)을 통해 유입되는 구동 TFT의 소스-드레인 전류(Ids)를 적분하여 센싱 전압을 생성한다. 전류 적분기는 센싱 라인(150)으로부터 구동 TFT의 픽셀 전류를 입력받는 반전 입력단자(-), 초기화 전압(Vpre)을 입력받는 비 반전 입력단자(+), 및 출력 단자를 포함한 앰프(AMP)와, 앰프(AMP)의 반전 입력단자(-)와 출력 단자 사이에 접속된 적분 커패시터(Cfb)와, 적분 커패시터(Cfb)의 양단에 접속된 제1 스위치(SW1)를 포함한다. 전류 적분기는 샘플 앤 홀드 회로(SH)를 통해 아날로그-디지털 컨버터(ADC)에 연결된다. 샘플 앤 홀드 회로(SH)는 앰프(AMP)로부터 출력되는 센싱 전압을 샘플링하여 아날로그-디지털 컨버터(ADC)에 공급한다. 아날로그-디지털 컨버터(ADC)는 샘플 앤 홀드 회로(SH)에서 샘플링된 센싱 전압을 디지털 신호로 변환하여 센싱 데이터(S-DATA)를 출력한다.
- [0049] 보상 IC(30)는 보상부(31)를 포함한다. 보상부(31)는 센싱부(22)로부터 특정 표시 라인에 대한 센싱 데이터(S-DATA)를 입력받는다. 보상부(31)는 상기 센싱 데이터(S-DATA)를 기반으로 상기 특정 표시 라인에 배치된 픽셀들(P)의 전기적 특성을 보상하기 위한 보상값을 계산하고, 상기 보상값으로 상기 특정 표시 라인에 기입될 화상 데이터(V-DATA)를 보정한다. 보상부(31)는 상기 보상값을 메모리(50)에 저장한다.
- [0050] 본 발명은 도 6과 같이 실시간 구동 중의 수직 블랭크 기간 내에서 픽셀들(P)의 전기적 특성을 센싱하여, 구동 시간 경과에 따른 픽셀들(P) 각각의 전기적 특성 변화를 측정 및 보상한다(S1~S6). 한편, 본 발명은 제품 출하 전의 에이징 공정에서 미리 설정된 계조-휘도 측정 시스템을 이용하여 픽셀들(P) 각각의 전기적 특성을 센싱하고 그 센싱 결과를 바탕으로 픽셀들 간의 전기적 특성 편차를 보상하는 보상값을 산출하고, 이 보상값을 메모리(50)에 저장할 수 있다. 이러한 에이징 공정에서는 공정 편차에 따른 픽셀들(P)의 전기적 특성 편차가 측정 및 보상된다. 메모리(50)는 플래시 메모리(flash memory)일 수 있으나 이에 한정되지 않는다. 계조-휘도 측정 시스템은 메모리(50)와 전기적으로 연결될 수 있다. 메모리(50)의 보상값 정보는 실시간 구동 중에 센싱 과정을 통

해 갱신된다. 다시 말해, 보상부(31)는 구동 중에 산출된 새로운 보상값으로 메모리(50)의 보상값 정보를 실시간으로 업데이트(update)할 수 있다.

- [0051] 타이밍 제어부(60)는 호스트 시스템(40)으로부터 입력되는 타이밍 신호들, 예컨대 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등을 바탕으로 게이트 구동부(15)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와, 데이터 구동부(23)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)를 생성할 수 있다.
- [0052] 데이터 타이밍 제어신호(DDC)는 소스 스타트 펄스(Source Start Pulse), 소스 샘플링 클럭(Source Sampling Clock), 및 소스 출력 인에이블신호(Source Output Enable) 등을 포함할 수 있으나 이에 한정되지 않는다. 소스 스타트 펄스는 데이터 구동부(23)의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭은 라이징 또는 폴링 에지에 기준하여 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 소스 출력 인에이블신호는 데이터 구동부(23)의 출력 타이밍을 제어한다.
- [0053] 게이트 타이밍 제어신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse), 게이트 시프트 클럭(Gate Shift Clock) 등을 포함할 수 있으나, 이에 한정되지 않는다. 게이트 스타트 펄스는 첫 번째 출력을 생성하는 스테이지에 인가되어 그 스테이지의 동작을 활성화한다. 게이트 시프트 클럭은 스테이지들에 공통으로 입력되는 클럭 신호로써 게이트 스타트 펄스를 시프트시키기 위한 클럭신호이다.
- [0054] 타이밍 제어부(60)는 수직 블랭크 기간마다 1 표시 라인씩 픽셀들의 전기적 특성이 센싱되도록, 게이트 구동부(15), 센싱부(22), 데이터 구동부(25), 보상 IC(30)의 동작을 제어할 수 있다.
- [0055] 호스트 시스템(40)은 텔레비전(Television) 시스템, 셋톱박스, 네비게이션 시스템, 개인용 컴퓨터(PC), 홈 시어터 시스템, 모바일 시스템, 웨어러블 시스템, 가상 현실 시스템(virtual reality system, VR) 중 어느 하나일 수 있다. 호스트 시스템(40)은 모바일 시스템, 웨어러블 시스템, 가상 현실 시스템 등에서 어플리케이션 프로세서(Application Processor)로 구현될 수 있다.
- [0056] 도 7 내지 도 9는 본 발명의 제1 실시예에 따른 구동 방법으로서, 센싱이 완료된 표시 라인에 휘도 원복 데이터를 기입하는 기술을 보여주는 도면들이다.
- [0057] 도 6과 함께 도 7 내지 도 9를 참조하면, 본 발명의 제1 실시예에 따른 구동 방법은 시스템 전원이 켜지고 화상 데이터가 표시패널에 디스플레이 되는 실시간 구동 중에 픽셀들의 전기적 특성을 센싱한다. 본 발명은 실시간 구동 중의 수직 블랭크 기간들(VB1~VBn)을 활용하여 표시 라인들(L1~Ln)을 센싱하되, 1 수직 블랭크 기간에 1 표시 라인씩 픽셀들의 전기적 특성을 센싱한다. 이러한 센싱 동작은 디스플레이 및 시스템 전원이 꺼질때까지 계속된다.
- [0058] 본 발명의 제1 실시예에 따른 구동 방법은 도 7과 같이 화상 데이터를 수직 액티브 기간들(VA1~Van)에서 표시 라인들(L1~Ln)에 기입한다. 센싱이 이뤄지지 않는 표시 라인들의 픽셀들은 화상 데이터의 기입 시점부터 대략 1 프레임 기간 동안 발광함으로써, 다수의 프레임들(F1~Fn)을 통해 표시패널에 입력 화상을 디스플레이 한다.
- [0059] 본 발명의 제1 실시예에 따른 구동 방법은 도 7과 같이 수직 블랭크 기간들(VB1~VBn)에서 센싱이 끝난 특정 표시 라인들 각각에 휘도 원복용 데이터를 기입한다. 수직 블랭크 기간에서 특정 표시 라인의 픽셀들은 센싱 중에 발광을 멈추는데, 휘도 원복용 데이터는 상기 특정 표시 라인에 센싱 직전의 화상이 다시 표시되도록 함으로써, 센싱으로 인한 상기 특정 표시 라인의 휘도 저하를 최소화한다.
- [0060] 예를 들어, 본 발명의 제1 실시예에 따른 구동 방법은 도 8과 같이 제n-1 프레임(Fn-1)의 수직 블랭크 기간 VB(n-1)에서 표시 라인 Ln-1을 센싱한 후에 휘도 원복용 데이터를 표시 라인 Ln-1에 기입한다. 표시 라인 Ln-1의 픽셀들은 제n-1 프레임(Fn-1)의 수직 액티브 기간 VA(n-1)에서 기입된 화상 데이터(V-DATA(n-1))에 의해 발광된 후에, 센싱 중에 발광을 멈추고, 이어서 수직 블랭크 기간 VB(n-1)에서 기입된 휘도 원복 데이터에 의해 발광이 재개된다. 휘도 원복 데이터에 의한 발광은 제n 프레임(Fn)의 수직 액티브 기간 VA(n)에서 새로운 화상 데이터(V-DATA(n))가 기입될때까지 유지된다.
- [0061] 도 2, 도 5 및 도 9를 결부하여 본 발명의 제1 실시예에 따른 구동 방법을 부연 설명하면 다음과 같다.
- [0062] 본 발명의 제1 실시예에 따른 구동 방법은 수직 블랭크 기간(VB)에서 특정 표시라인에 위치하는 일 픽셀을 센싱하기 위해 프로그래밍 기간(A), 전압 변화 기간(B), 샘플링 기간(C), 및 휘도원복 기간(D)을 포함할 수 있다.
- [0063] 프로그래밍 기간(A)에서, DAC(23)는 센싱용 데이터전압(Vdata-SEN)을 데이터라인(140)에 공급한다. 프로그래밍

기간(A)에서, 제1 스위치(SW1)는 턴 온 되어 초기화 전압(Vpre)이 센싱 라인(150)에 공급된다. 프로그래밍 기간(A)에서, 제1 스위치 TFT(ST1)는 제1 게이트신호(SCAN)에 따라 턴 온 되어 데이터라인(140)에 충전된 센싱용 데이터전압(Vdata-SEN)을 제1 노드(N1) 즉, 구동 TFT(DT)의 게이트전극에 인가한다. 프로그래밍 기간(A)에서, 제2 스위치 TFT(ST2)는 제2 게이트신호(SEN)에 따라 턴 온 되어 센싱 라인(150)에 충전된 초기화 전압(Vpre)을 제2 노드(N2) 즉, 구동 TFT(DT)의 소스전극에 인가한다. 따라서, 프로그래밍 기간(A)에서, 구동 TFT(DT)의 게이트-소스 간 전압(Vgs)은 구동 TFT를 턴 온 시킬 수 있는 조건, 즉 Vgs가 문턱전압보다 크게 프로그래밍 된다.

[0064] 전압 변화 기간(B)에서, 제1 스위치 TFT(ST1)와 제1 스위치(SW1)는 턴 오프 되고, 제2 스위치 TFT(ST2)는 턴 온 상태를 유지한다. 전압 변화 기간(B)에서, 구동 TFT(DT)에는 턴 온 조건으로 프로그래밍 된 게이트-소스 간 전압(Vgs)에 따라 소스-드레인 전류(Ids)가 흐른다. 소스-드레인 전류(Ids)에 의해 제2 노드(N2)와 센싱 라인(150)의 전위는 초기화 전압(Vpre)으로부터 서서히 상승한다. 이때, 전위 변화 기울기는 구동 TFT(DT)의 전기적 특성에 따라 달라진다. 예를 들어, 전위 변화 기울기는 구동 TFT(DT)의 전자 이동도에 비례할 수 있다.

[0065] 샘플링 기간(C)에서, 제2 스위치 TFT(ST2)와 제2 스위치(SW2)는 턴 온 되어, 센싱 라인(150)을 센싱부(22)에 연결한다. 센싱부(22)는 센싱 라인(150)을 통해 제2 노드(N2)의 전압(Vsen1)을 샘플링하여 센싱 데이터(S-DATA)로 변환한다. 도 9에서, Vsen_R은 기준이 되는 센싱 전압을 지시한다. 센싱된 픽셀의 전기적 특성 변화량은 Vsen1과 Vsen-R의 전압 차이(ΔV)에 대응된다. 한편, 제2 노드(N2)의 전압(Vsen1)은 OLED의 문턱전압보다 낮기 때문에 샘플링 기간(C)에서 OLED는 발광되지 않는다.

[0066] 이어서, 휘도원복 기간(D)에서, 제1 및 제2 스위치 TFT(ST1,ST2)와 제1 스위치(SW1)가 턴 온 되어, 휘도 원복용 데이터전압(Vdata-REC)이 구동 TFT(DT)의 게이트전극에 인가되고, 초기화 전압(Vpre)이 구동 TFT(DT)의 소스전극에 인가된다. 따라서, 휘도원복 기간(D)에서, 구동 TFT(DT)의 게이트-소스 간 전압(Vgs)은 구동 TFT를 턴 온 시킬 수 있는 조건, 즉 Vgs가 문턱전압보다 크게 프로그래밍 된다. 구동 TFT(DT)의 소스-드레인 전류에 의해 구동 TFT(DT)의 소스전극에 연결된 제2 노드(N2)의 전압은 초기화 전압(Vpre)으로부터 점차 상승되고, 제2 노드(N2)의 전압이 OLED의 문턱전압보다 높아지는 순간 OLED는 발광을 재개한다.

[0067] 이처럼, 본 발명의 제1 실시예에 따른 구동 방법은 수직 블랭크 기간(VB)마다 1 표시라인씩 실시간 센싱을 진행한다. 실시간 센싱시, 센싱된 표시라인과 나머지 표시라인들 간의 휘도 편차를 제거하기 위해 수직 블랭크 기간(VB)을 활용하여 휘도 원복 데이터를 기입한다. 그런데, 수직 블랭크 기간(VB)은 수직 액티브 기간(AP)에 비해 훨씬 짧으며, 대면적 및 고해상도 모델일 경우 그 차이는 더 커진다. 따라서, 대면적 및 고해상도 모델의 경우, 시간 마진을 고려할 때 수직 블랭크 기간(VB) 내에서 휘도 원복 데이터를 기입하기 어렵다.

[0068] 도 10은 본 발명의 제2 실시예에 따른 구동 방법으로서, 센싱이 완료된 표시 라인에 휘도 원복 데이터를 기입하지 않는 기술을 보여주는 도면이다. 그리고, 도 11은 본 발명의 제2 실시예에 따른 구동 방법에서 센싱이 완료된 특정 표시 라인에 화상 데이터를 우선적으로 기입하는 것을 구체적으로 보여주는 흐름도이다.

[0069] 도 10을 참조하면, 본 발명의 제2 실시예에 따른 구동 방법은 수직 블랭크 기간(VB)을 활용하여 특정 표시라인을 비 발광 시킨 상태에서 센싱하되, 상기 수직 블랭크 기간(VB) 내에서 센싱이 완료된 상기 특정 표시라인에 휘도 원복 데이터를 기입하지 않는다. 센싱 프로세서를 나타내는 도 10의 프로그래밍 기간(A), 전압 변화 기간(B), 및 샘플링 기간(C) 각각에 대한 제반 회로들의 동작은 도 9에서 설명한 것과 실질적으로 동일하다.

[0070] 본 발명의 제2 실시예에 따른 구동 방법은 수직 블랭크 기간(VB) 내에서 센싱이 완료된 상기 특정 표시라인에 휘도 원복 데이터를 기입하지 않음으로써, 대면적 및 고해상도 모델에 유연하게 대응할 수 있다. 다시 말해, 본 발명은 수직 블랭크 기간(VB) 내에서 휘도 원복 구간을 삭제함으로써, 블랭크 구간의 마진을 확보하여 센싱 시간을 더 늘릴 수 있으므로 센싱의 정확도를 높일 수 있다. 또한 블랭크 구간의 마진을 활용하여 보상과 관련된 추가 알고리즘을 실행할 수 있어 보상 성능을 향상시킬 수 있다.

[0071] 본 발명의 제2 실시예에 따른 구동 방법은 센싱된 상기 특정 표시라인과 나머지 표시라인들 간의 휘도 편차를 제거하기 위해, 수직 블랭크 기간에 연속된 수직 액티브 기간에서 상기 특정 표시라인에 화상 데이터를 우선적으로 기입한다. 이렇게 함으로써 본 발명은 상기 특정 표시라인이 비 발광 상태로 유지되는 시간을 최소화하여 표시라인들 간의 휘도 편차를 줄일 수 있다.

[0072] 다시 말해, 본 발명은 도 11과 같이 제n 수직 블랭크 기간(n은 자연수)에서 미리 설정된 특정 표시라인을 센싱한다(S31,S32). 이를 위해, 본 발명의 패널 구동회로는 제n 수직 블랭크 기간 동안, 센싱용 게이트 신호와, 상기 센싱용 게이트 신호에 동기되는 센싱용 데이터전압을 상기 특정 표시 라인에 공급한다. 이때, 상기 특정 표시 라인의 픽셀들은 상기 제n 수직 블랭크 기간 동안 비 발광된다.

- [0073] 본 발명은 제 n 수직 블랭크 기간에 이은 제 $n+1$ 수직 액티브 기간 동안, 제 n 수직 블랭크 기간에서 센싱이 이뤄진 특정 표시 라인에 우선적으로 화상 데이터를 기입한다(S33, S34, S35). 이를 위해, 본 발명의 패널 구동회로는 상기 제 $n+1$ 수직 액티브 기간 동안, 화상용 게이트 신호와, 상기 화상용 게이트 신호에 동기되는 화상용 데이터 전압을 상기 특정 표시 라인에 우선적으로 공급한다. 이때, 상기 특정 표시 라인의 픽셀들은 상기 제 $n+1$ 수직 액티브 기간에서 다른 표시 라인들의 픽셀들보다 더 빨리 발광이 재개된다.
- [0074] 상기 특정 표시 라인은 수직 블랭크 기간들에서 라인 순차 방식으로 선택될 수도 있고, 라인 비 순차 방식으로 선택될 수도 있다. 다만, 센싱 도중에 특정 표시 라인이 비 발광되는 점을 고려할 때, 라인 비 순차 방식이 화상 품질을 높이는 데 좀 더 유리하다. 라인 비 순차 방식은 센싱이 수행되는 특정 표시 라인의 위치를 램덤하게 분산시킴으로서 특정 표시 라인이 눈에 잘 띄지 않게 할 수 있다.
- [0075] 한편, 본 발명의 패널 구동회로는 상기 제 $n+1$ 수직 액티브 기간 동안, 상기 특정 표시 라인을 제외한 나머지 표시 라인들에 라인 순차 방식으로 화상 데이터를 기입한다. 이를 위해, 본 발명의 패널 구동회로는 상기 제 $n+1$ 수직 액티브 기간 동안, 화상용 게이트 신호와, 상기 화상용 게이트 신호에 동기되는 화상용 데이터 전압을 상기 나머지 표시 라인들에 순차적으로 공급한다. 이때, 상기 나머지 표시 라인들의 픽셀들은 상기 제 $n+1$ 수직 액티브 기간에서 라인 순차 방식으로 발광이 재개된다.
- [0076] 도 12는 본 발명의 제2 실시예에 따른 구동 방법에서 라인 순차 방식으로 센싱이 완료된 특정 표시 라인들에 화상 데이터를 우선적으로 기입하는 기술을 보여주는 모식도이다. 그리고, 도 13은 도 12의 기술에서 우선적으로 기입되는 화상 데이터에 의해 특정 표시 라인의 발광 기간이 상대적으로 길어지는 것을 보여주는 도면이다.
- [0077] 도 12를 참조하면, 본 발명은 제1 프레임(F1)의 수직 블랭크 기간 VB1에서 표시 라인 L1을 비 발광 시킨 상태에서 표시 라인 L1을 센싱한다. 본 발명은 제2 프레임(F2)의 수직 액티브 기간 VA2에서 표시 라인 L1에 우선적으로 화상 데이터를 기입하여 표시 라인 L1을 가장 빨리 리프레시(refresh) 시킨다. 제2 프레임(F2)의 수직 액티브 기간 VA2에서 표시 라인 L1의 픽셀들은 다른 표시 라인들 L2~Ln의 픽셀들보다 더 빨리 발광이 재개된다. 이어서, 본 발명은 제2 프레임(F2)의 수직 액티브 기간 VA2에서 나머지 표시 라인들 L2~Ln에 순차적으로 화상 데이터를 기입하여 표시 라인들 L2~Ln을 순차적으로 리프레시 시킨다. 제2 프레임(F2)의 수직 액티브 기간 VA2에서 나머지 표시 라인들 L2~Ln의 픽셀들은 라인 순차 방식으로 발광이 재개된다.
- [0078] 이어서, 본 발명은 제2 프레임(F2)의 수직 블랭크 기간 VB2에서 표시 라인 L2를 비 발광 시킨 상태에서 표시 라인 L2를 센싱한다. 본 발명은 제3 프레임(F3)의 수직 액티브 기간 VA3에서 표시 라인 L2에 우선적으로 화상 데이터를 기입하여 표시 라인 L2를 가장 빨리 리프레시 시킨다. 제3 프레임(F3)의 수직 액티브 기간 VA3에서 표시 라인 L2의 픽셀들은 다른 표시 라인들 L1, L3~Ln의 픽셀들보다 더 빨리 발광이 재개된다. 이어서, 본 발명은 제3 프레임(F3)의 수직 액티브 기간 VA3에서 나머지 표시 라인들 L1, L3~Ln에 순차적으로 화상 데이터를 기입하여 표시 라인들 L1, L3~Ln을 순차적으로 리프레시 시킨다. 제3 프레임(F3)의 수직 액티브 기간 VA3에서 나머지 표시 라인들 L1, L3~Ln의 픽셀들은 라인 순차 방식으로 발광이 재개된다.
- [0079] 이어서, 본 발명은 제3 프레임(F3)의 수직 블랭크 기간 VB3에서 표시 라인 L3를 비 발광 시킨 상태에서 표시 라인 L3를 센싱한다. 본 발명은 제4 프레임(F4)의 수직 액티브 기간 VA4에서 표시 라인 L3에 우선적으로 화상 데이터를 기입하여 표시 라인 L3를 가장 빨리 리프레시 시킨다. 제4 프레임(F4)의 수직 액티브 기간 VA4에서 표시 라인 L3의 픽셀들은 다른 표시 라인들 L1~L2, L4~Ln의 픽셀들보다 더 빨리 발광이 재개된다. 이어서, 본 발명은 제4 프레임(F4)의 수직 액티브 기간 VA4에서 나머지 표시 라인들 L1~L2, L4~Ln에 순차적으로 화상 데이터를 기입하여 표시 라인들 L1~L2, L4~Ln을 순차적으로 리프레시 시킨다. 제4 프레임(F4)의 수직 액티브 기간 VA4에서 나머지 표시 라인들 L1~L2, L4~Ln의 픽셀들은 라인 순차 방식으로 발광이 재개된다.
- [0080] 이러한 라인 순차 센싱 방법으로, 본 발명은 제 n 프레임(Fn)의 수직 블랭크 기간 VBn에서 표시 라인 Ln을 비 발광 시킨 상태에서 표시 라인 Ln을 센싱한다. 본 발명은 제 $n+1$ 프레임의 수직 액티브 기간에서 표시 라인 Ln에 우선적으로 화상 데이터를 기입하여 표시 라인 Ln을 가장 빨리 리프레시 시킨다. 제 $n+1$ 프레임의 수직 액티브 기간에서 표시 라인 Ln의 픽셀들은 다른 표시 라인들 L1~Ln-1의 픽셀들보다 더 빨리 발광이 재개된다. 이어서, 본 발명은 제 $n+1$ 프레임의 수직 액티브 기간에서 나머지 표시 라인들 L1~Ln-1에 순차적으로 화상 데이터를 기입하여 표시 라인들 L1~Ln-1을 순차적으로 리프레시 시킨다. 제 $n+1$ 프레임의 수직 액티브 기간에서 나머지 표시 라인들 L1~Ln-1의 픽셀들은 라인 순차 방식으로 발광이 재개된다.
- [0081] 이와 같이 도 12의 구동 방법에 따르면, 표시 라인들(L1~Ln)에 화상 데이터가 기입되는 순서는 이웃한 수직 액티브 기간들(VA1~VAn)에서 서로 달라진다. 그에 따라, 화상 데이터가 우선적으로 기입되는 표시 라인(즉, 직전

수직 블랭크 기간에서 센싱이 완료된 표시 라인)의 발광 기간은 다른 표시 라인들의 발광 기간보다 길어진다. 예컨대, 도 13에서, 수직 블랭크 기간 VB1에서 센싱이 완료된 표시 라인 L1의 경우, 수직 액티브 기간 VA2에서 우선적으로 기입된 제1 화상 데이터에 의해 "EP1"만큼의 기간 동안 발광을 지속하는 데, 이는 수직 액티브 기간 VA2에서 제2 내지 제n 화상 데이터에 의한 다른 표시 라인들 L2~Ln의 발광 지속 기간보다 길어진다. 또한, 도 13에서, 수직 블랭크 기간 VB2에서 센싱이 완료된 표시 라인 L2의 경우, 수직 액티브 기간 VA3에서 우선적으로 기입된 제2 화상 데이터에 의해 "EP2"만큼의 기간 동안 발광을 지속하는 데, 이는 수직 액티브 기간 VA3에서 제1, 제3 내지 제n 화상 데이터에 의한 다른 표시 라인들 L1, L3~Ln의 발광 지속 기간보다 길어진다. 이렇게 발광 기간이 상대적으로 길어지면 동일 제조에서 해당 표시라인이 더 밝게 보일 수 있다. 물론, 발광 기간이 상대적으로 긴 해당 표시라인의 경우 센싱이 이뤄졌던 수직 블랭크 기간 동안 미리 비 발광되었기 때문에, 시간적 적분 효과에 의해 표시 라인들 간 휘도 편차가 크게 문제되지는 않는다. 하지만, 표시 품질을 보다 높이기 위해서는 화상 데이터의 우선적 기입에 따른 표시 라인별 발광 기간 편차를 보정하는 것이 바람직하다. 이에 대해서는 도 16 및 도 17을 통해 후술한다.

[0082] 도 14는 본 발명의 제2 실시예에 따른 구동 방법에서 라인 비 순차 방식으로 센싱이 완료된 특정 표시 라인들에 화상 데이터를 우선적으로 기입하는 기술을 보여주는 모식도이다. 그리고, 도 15는 도 14의 기술에서 우선적으로 기입되는 화상 데이터에 의해 특정 표시 라인의 발광 기간이 상대적으로 길어지는 것을 보여주는 도면이다.

[0083] 도 14를 참조하면, 본 발명은 제1 프레임(F1)의 수직 블랭크 기간 VB1에서 표시 라인 L3을 비 발광 시킨 상태에서 표시 라인 L3을 센싱한다. 본 발명은 제2 프레임(F2)의 수직 액티브 기간 VA2에서 표시 라인 L3에 우선적으로 화상 데이터를 기입하여 표시 라인 L3을 가장 빨리 리프레시(refresh) 시킨다. 제2 프레임(F2)의 수직 액티브 기간 VA2에서 표시 라인 L3의 픽셀들은 다른 표시 라인들 L1~L2, L4~Ln의 픽셀들보다 더 빨리 발광이 재개된다. 이어서, 본 발명은 제2 프레임(F2)의 수직 액티브 기간 VA2에서 나머지 표시 라인들 L1~L2, L4~Ln에 순차적으로 화상 데이터를 기입하여 표시 라인들 L1~L2, L4~Ln을 순차적으로 리프레시 시킨다. 제2 프레임(F2)의 수직 액티브 기간 VA2에서 나머지 표시 라인들 L1~L2, L4~Ln의 픽셀들은 라인 순차 방식으로 발광이 재개된다.

[0084] 이어서, 본 발명은 제2 프레임(F2)의 수직 블랭크 기간 VB2에서 표시 라인 L2를 비 발광 시킨 상태에서 표시 라인 L2를 센싱한다. 본 발명은 제3 프레임(F3)의 수직 액티브 기간 VA3에서 표시 라인 L2에 우선적으로 화상 데이터를 기입하여 표시 라인 L2를 가장 빨리 리프레시 시킨다. 제3 프레임(F3)의 수직 액티브 기간 VA3에서 표시 라인 L2의 픽셀들은 다른 표시 라인들 L1, L3~Ln의 픽셀들보다 더 빨리 발광이 재개된다. 이어서, 본 발명은 제3 프레임(F3)의 수직 액티브 기간 VA3에서 나머지 표시 라인들 L1, L3~Ln에 순차적으로 화상 데이터를 기입하여 표시 라인들 L1, L3~Ln을 순차적으로 리프레시 시킨다. 제3 프레임(F3)의 수직 액티브 기간 VA3에서 나머지 표시 라인들 L1, L3~Ln의 픽셀들은 라인 순차 방식으로 발광이 재개된다.

[0085] 이어서, 본 발명은 제3 프레임(F3)의 수직 블랭크 기간 VB3에서 표시 라인 Ln을 비 발광 시킨 상태에서 표시 라인 Ln을 센싱한다. 본 발명은 제4 프레임(F4)의 수직 액티브 기간 VA4에서 표시 라인 Ln에 우선적으로 화상 데이터를 기입하여 표시 라인 Ln을 가장 빨리 리프레시 시킨다. 제4 프레임(F4)의 수직 액티브 기간 VA4에서 표시 라인 Ln의 픽셀들은 다른 표시 라인들 L1~Ln-1의 픽셀들보다 더 빨리 발광이 재개된다. 이어서, 본 발명은 제4 프레임(F4)의 수직 액티브 기간 VA4에서 나머지 표시 라인들 L1~Ln-1에 순차적으로 화상 데이터를 기입하여 표시 라인들 L1~Ln-1을 순차적으로 리프레시 시킨다. 제4 프레임(F4)의 수직 액티브 기간 VA4에서 나머지 표시 라인들 L1~Ln-1의 픽셀들은 라인 순차 방식으로 발광이 재개된다.

[0086] 이러한 라인 비 순차 센싱방법으로, 본 발명은 제n 프레임(Fn)의 수직 블랭크 기간 VBn에서 표시 라인 L1을 비 발광 시킨 상태에서 표시 라인 L1을 센싱한다. 본 발명은 제n+1 프레임의 수직 액티브 기간에서 표시 라인 L1에 우선적으로 화상 데이터를 기입하여 표시 라인 L1을 가장 빨리 리프레시 시킨다. 제n+1 프레임의 수직 액티브 기간에서 표시 라인 L1의 픽셀들은 다른 표시 라인들 L2~Ln의 픽셀들보다 더 빨리 발광이 재개된다. 이어서, 본 발명은 제n+1 프레임의 수직 액티브 기간에서 나머지 표시 라인들 L2~Ln에 순차적으로 화상 데이터를 기입하여 표시 라인들 L2~Ln을 순차적으로 리프레시 시킨다. 제n+1 프레임의 수직 액티브 기간에서 나머지 표시 라인들 L2~Ln의 픽셀들은 라인 순차 방식으로 발광이 재개된다.

[0087] 이와 같이 도 14의 구동 방법에 따르면, 표시 라인들(L1~Ln)에 화상 데이터가 기입되는 순서는 이웃한 수직 액티브 기간들(VA1~VAn)에서 서로 달라진다. 그에 따라, 화상 데이터가 우선적으로 기입되는 표시 라인(즉, 직전 수직 블랭크 기간에서 센싱이 완료된 표시 라인)의 발광 기간은 다른 표시 라인들의 발광 기간보다 길어진다. 예컨대, 도 15에서, 수직 블랭크 기간 VB1에서 센싱이 완료된 표시 라인 L2의 경우, 수직 액티브 기간 VA2에서 우선적으로 기입된 제2 화상 데이터에 의해 "EP2"만큼의 기간 동안 발광을 지속하는 데, 이는 수직 액티브 기간

VA2에서 제1, 제3 내지 제n 화상 데이터에 의한 다른 표시 라인들 L1, L3~Ln의 발광 지속 기간보다 길어진다. 또한, 도 15에서, 수직 블랭크 기간 VB2에서 센싱이 완료된 표시 라인 Ln의 경우, 수직 액티브 기간 VA3에서 우선적으로 기입된 제n 화상 데이터에 의해 "EPn"만큼의 기간 동안 발광을 지속하는 데, 이는 수직 액티브 기간 VA3에서 제1 내지 제n-1 화상 데이터에 의한 다른 표시 라인들 L1~Ln-1의 발광 지속 기간보다 길어진다. 이렇게 발광 기간이 상대적으로 길어지면 동일 제조에서 해당 표시라인이 더 밝게 보일 수 있다. 물론, 발광 기간이 상대적으로 긴 해당 표시라인의 경우 센싱이 이뤄졌던 수직 블랭크 기간 동안 미리 비 발광되었기 때문에, 시간적 적분 효과에 의해 표시 라인들 간 휘도 편차가 크게 문제되지는 않는다. 하지만, 표시 품위를 보다 높이기 위해서는 화상 데이터의 우선적 기입에 따른 표시 라인별 발광 기간 편차를 보정하는 것이 바람직하다. 이에 대해서는 도 16 및 도 17을 통해 후술한다.

[0088] 도 16 및 도 17은 본 발명의 제2 실시예에 따른 구동 방법에서 특정 표시 라인의 우선적인 화상 데이터 기입에 따른 휘도 편차를 보완하는 것을 보여주는 도면들이다.

[0089] 도 16 및 도 17을 참조하면, 본 발명은 특정 표시 라인에서 센싱 직후에 우선적인 화상 데이터 기입에 따른 휘도 편차를 보완하기 위해 보상부(31)와 룩업 테이블(LUT)을 구비한다.

[0090] 룩업 테이블(LUT)에는 우선적인 화상 데이터 기입에 따른 표시 라인별 휘도 편차를 줄이기 위한 보정 계인(Compensation Gain)이 미리 저장되어 있다. 보정 계인은 표시패널 내에서 센싱이 이뤄지는 특정 표시 라인의 위치에 따라 달라진다. 예컨대, 도 13 및 도 15에서 알 수 있듯이, 상기 특정 표시 라인이 표시패널 하부에 위치할수록 우선적 화상 데이터 기입에 따른 발광 지속 기간이 상대적으로 더 길어지기 때문에, 보정 계인은 상대적으로 크게 설정될 수 있다. 실시간 구동 중에 표시 라인들에 대한 위치, 센싱 순서, 및 화상 데이터 기입순서는 미리 정해지기 때문에, 보정 계인은 휘도 편차 예상치를 고려하여 적절하게 미리 설정될 수 있다.

[0091] 보상부(31)는 센싱부로부터 특정 표시 라인에 대한 센싱 데이터(S-DATA)를 수신한다(S100). 보상부(31)는 특정 표시 라인에 대한 센싱 데이터(S-DATA)를 기반으로 특정 표시 라인에 배치된 픽셀들의 전기적 특성을 보상하기 위한 보상값을 계산한다(S200). 보상부(31)는 특정 표시 라인의 위치 정보를 알고 있으므로, 특정 표시 라인에 대한 보정 계인을 룩업 테이블(LUT)로부터 읽어 낸 후, 보정 계인으로 보상값을 보정한다(S300). 그리고, 보상부(31)는 보정된 보상값으로 특정 표시 라인에 우선적으로 기입될 화상 데이터(V-DATA)를 보정한 후 데이터 구동부에 출력한다(S400).

[0092] 전술한 바와 같이, 본 발명은 수직 블랭크 기간을 활용하여 실시간 구동 중에 1 표시 라인씩 비 발광 상태에서 센싱한다. 본 발명은 비 발광 상태에서의 센싱으로 인한 표시 라인들 간의 휘도 편차를 줄이기 위해, 수직 블랭크 기간의 남은 시간을 활용하여 센싱이 완료된 특정 표시라인에 휘도 원복 데이터를 기입하는 대신에, 수직 블랭크 기간에 이은 수직 액티브 기간에서 해당 특정 표시라인에 화상 데이터를 우선적으로 기입한다. 본 발명은 해당 특정 표시라인에 화상 데이터를 우선적으로 기입함으로써 해당 특정 표시라인이 비 발광 상태로 유지되는 시간을 최소화하여 표시라인들 간의 휘도 편차를 줄여 화상 품위를 향상시킬 수 있다.

[0093] 본 발명은 수직 블랭크 기간 내에서 휘도 원복 구간을 삭제함으로써, 블랭크 구간의 마진을 확보하여 센싱 시간을 더 늘릴 수 있으므로 센싱의 정확도를 높일 수 있다. 또한, 본 발명은 블랭크 구간의 마진을 활용하여 보상과 관련된 추가 알고리즘을 실행할 수 있어 보상 성능을 향상시킬 수 있다.

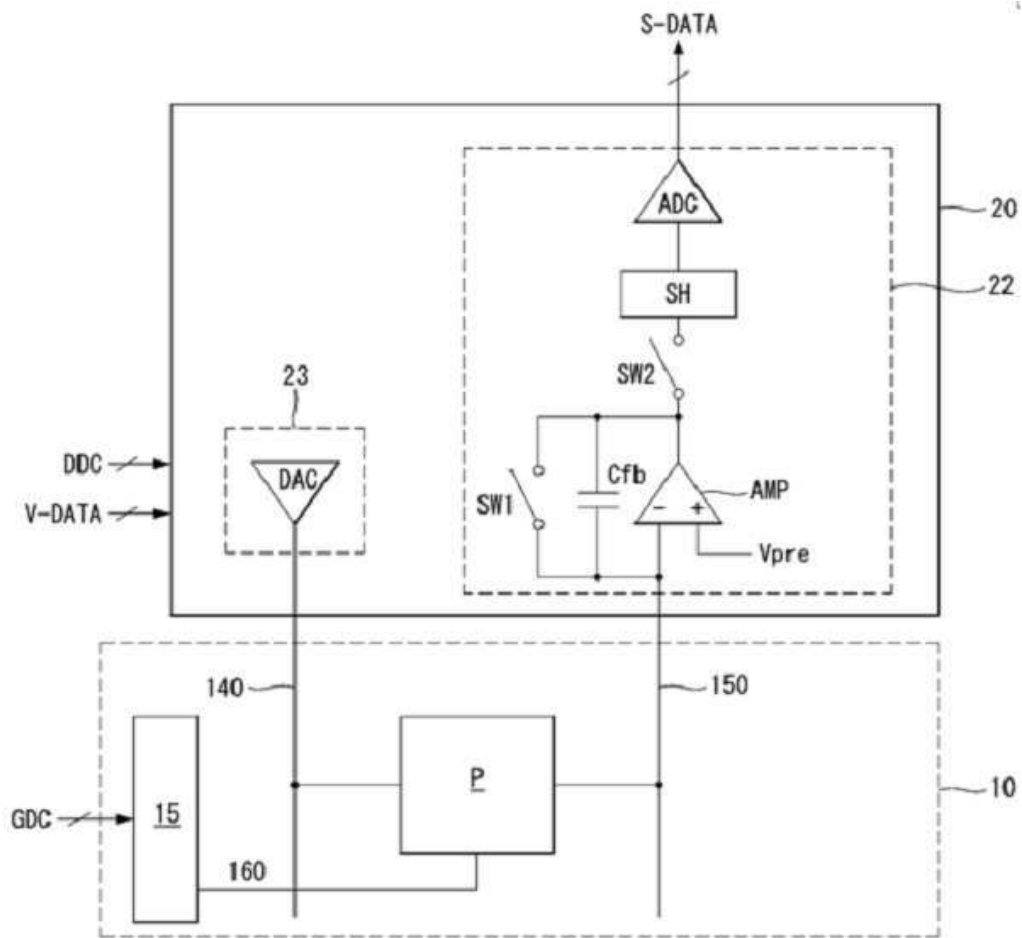
[0094] 본 발명은 해당 특정 표시라인에 대한 보정 계인을 미리 설정하고, 이 보정 계인으로 픽셀들의 전기적 특성 편차를 보상하기 위한 보상값을 보정함으로써, 해당 특정 표시라인에서의 우선적인 화상 데이터 기입에 따른 표시 라인별 발광 기간 편차를 줄여, 보상 성능을 더욱 높일 수 있다.

[0095] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

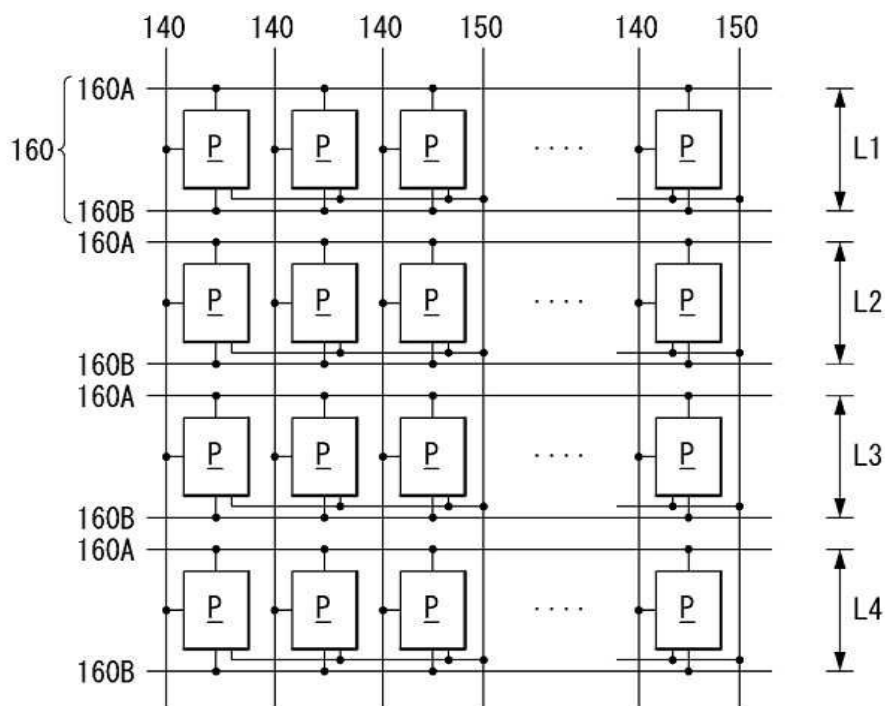
부호의 설명

[0096] 10: 표시패널 15: 게이트 구동부
22: 센싱부 23: 데이터 구동부
31: 보상부

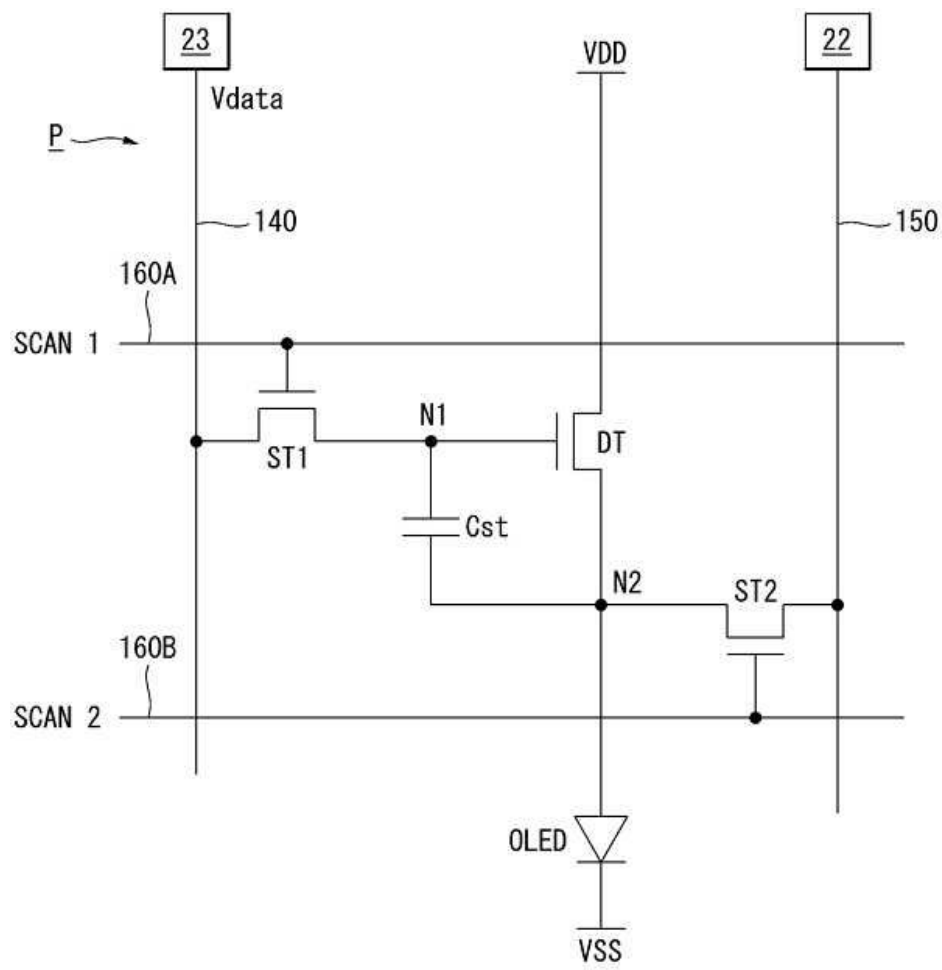
도면3



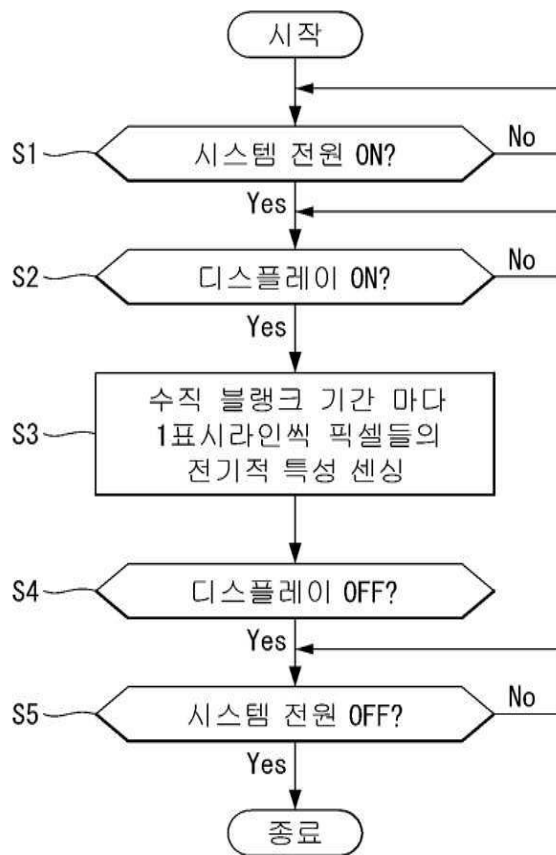
도면4



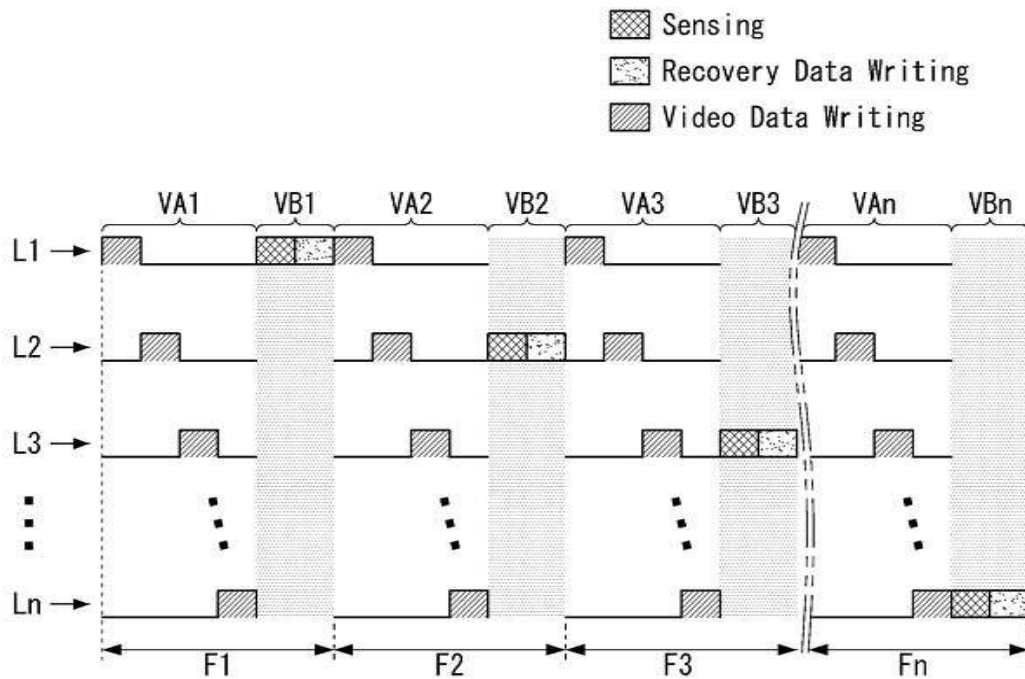
도면5



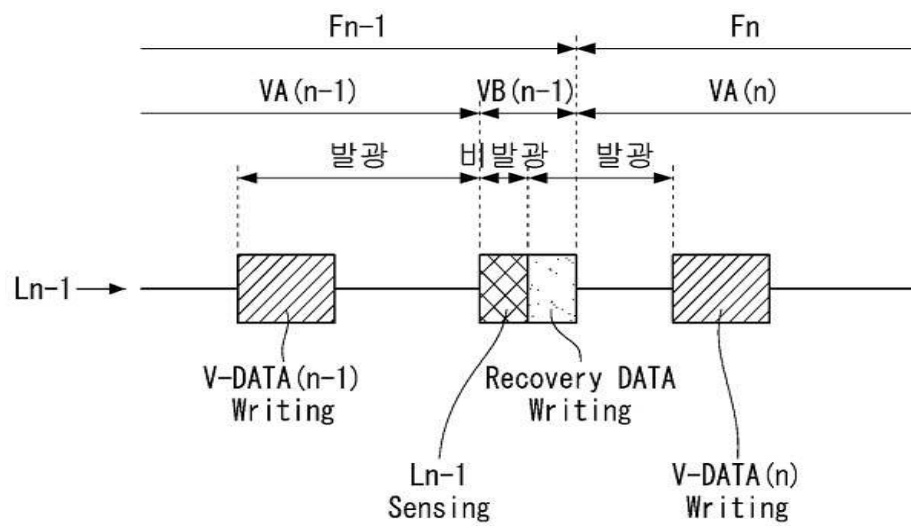
도면6



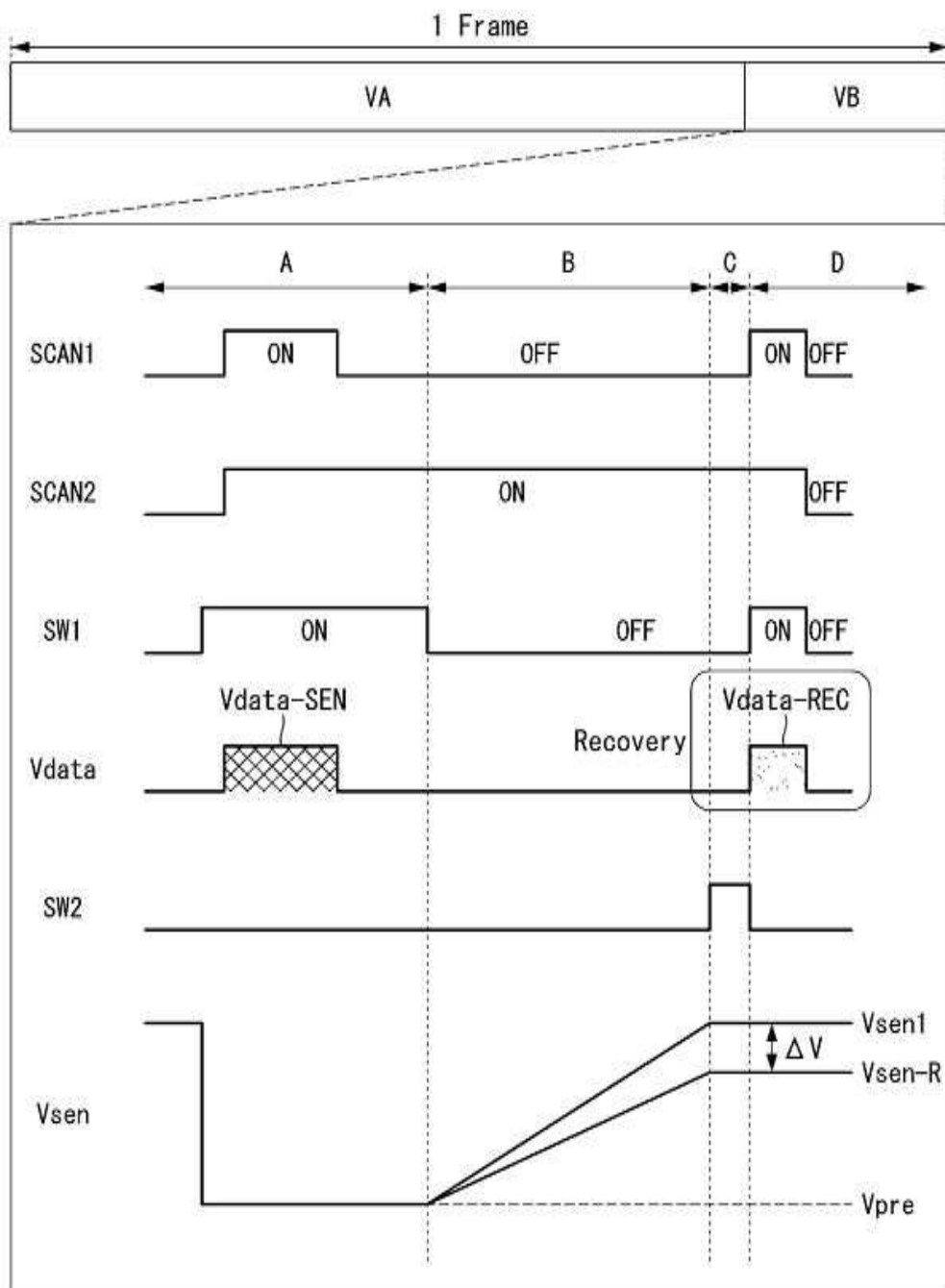
도면7



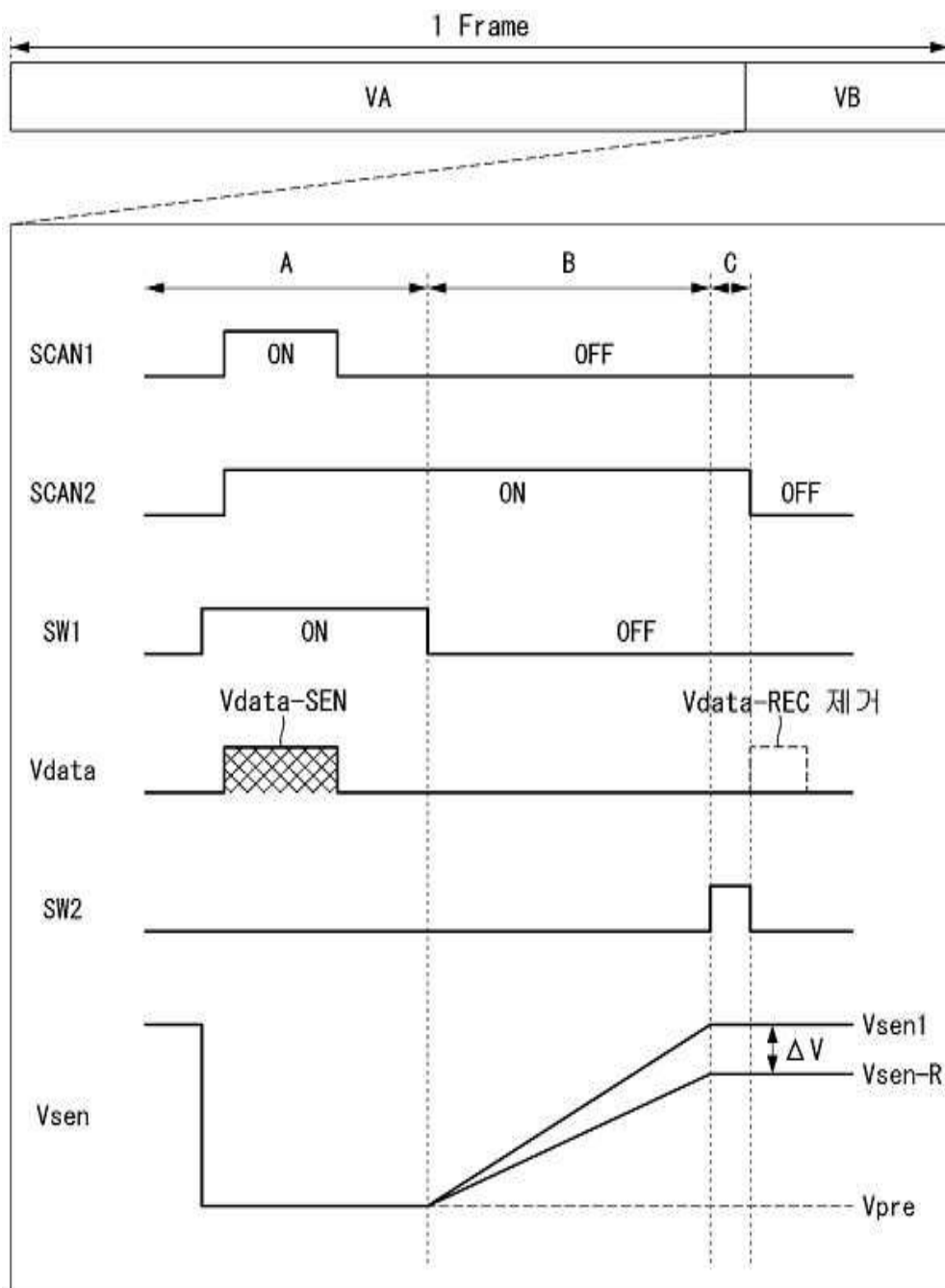
도면8



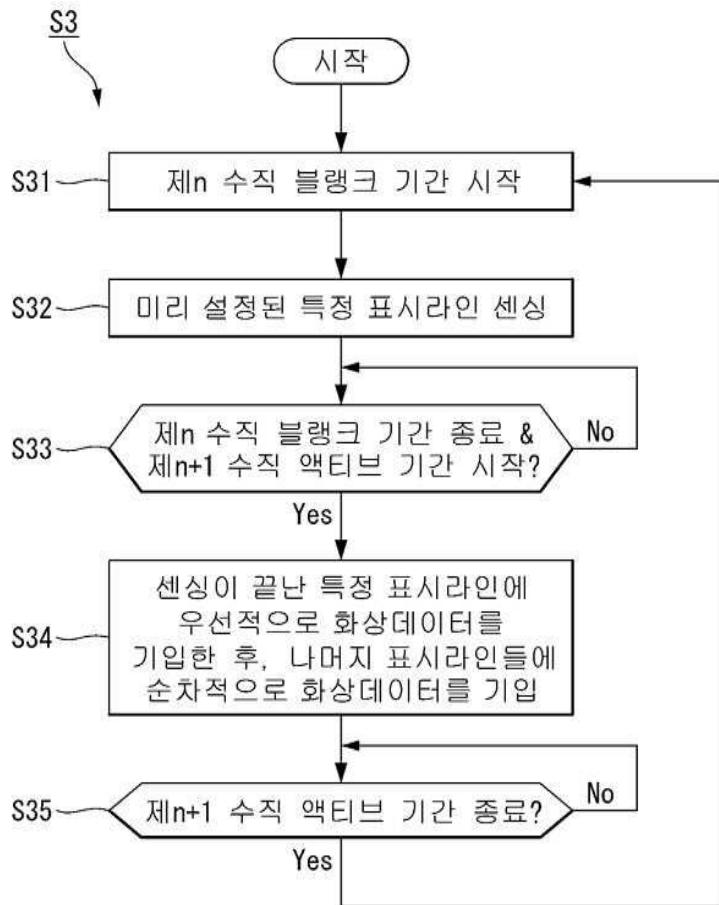
도면9



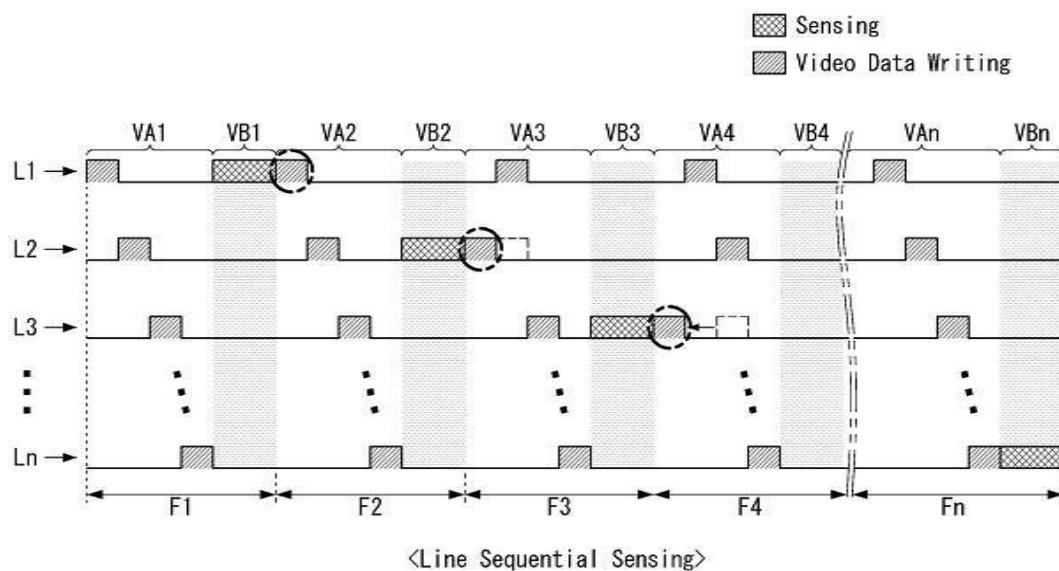
도면10



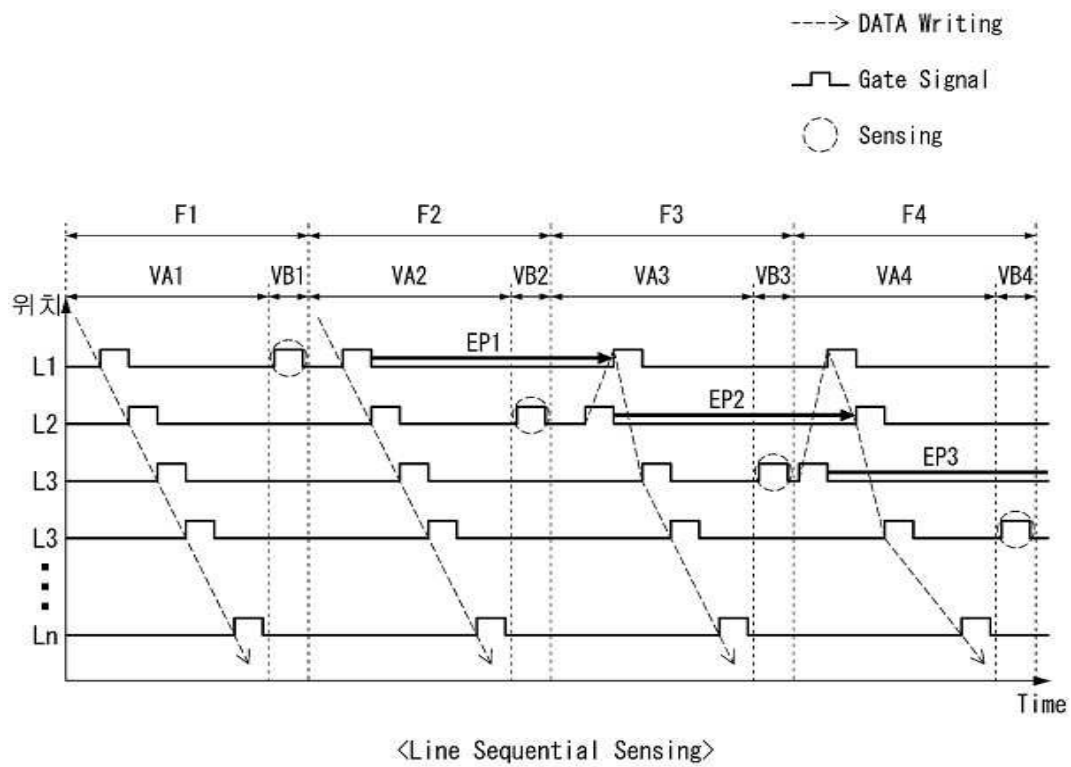
도면11



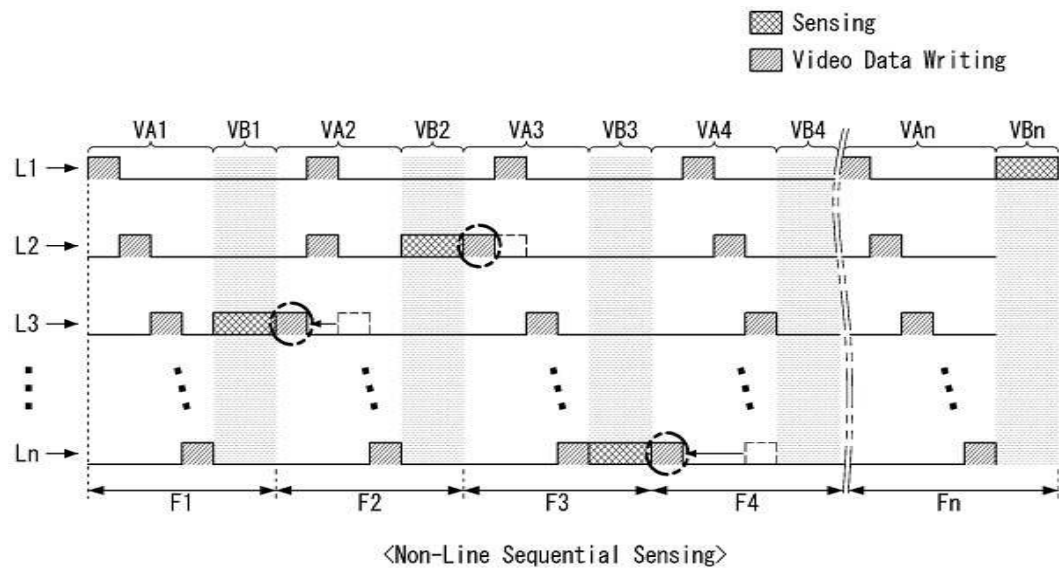
도면12



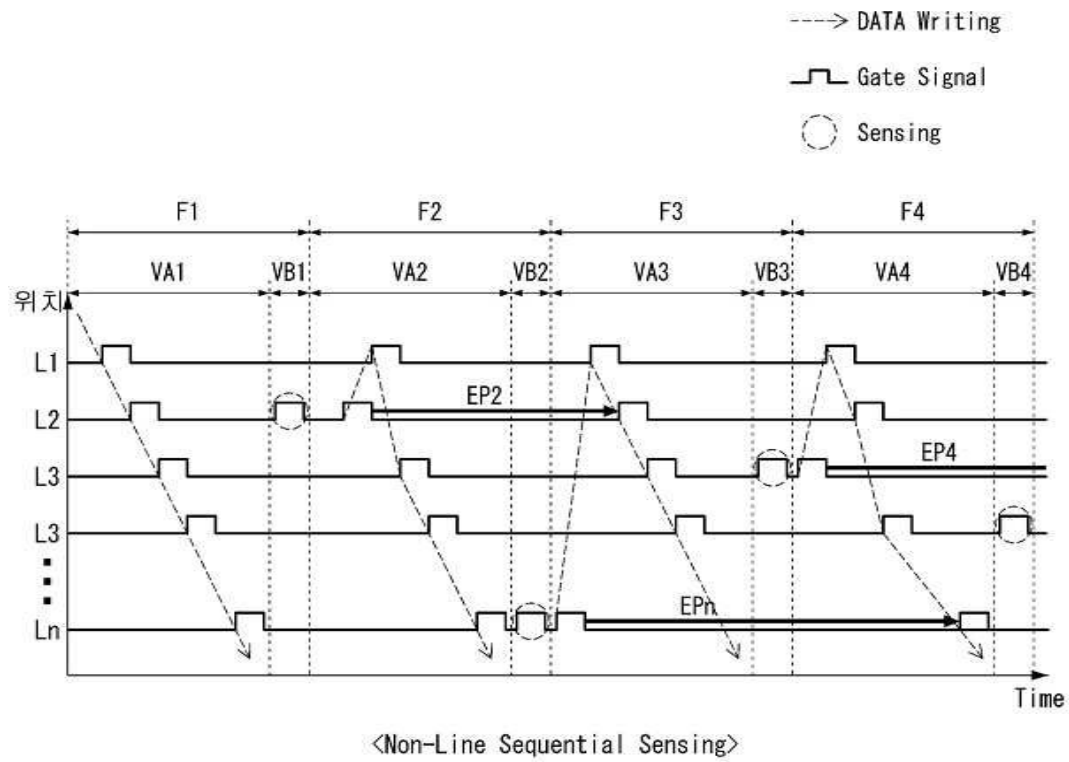
도면13



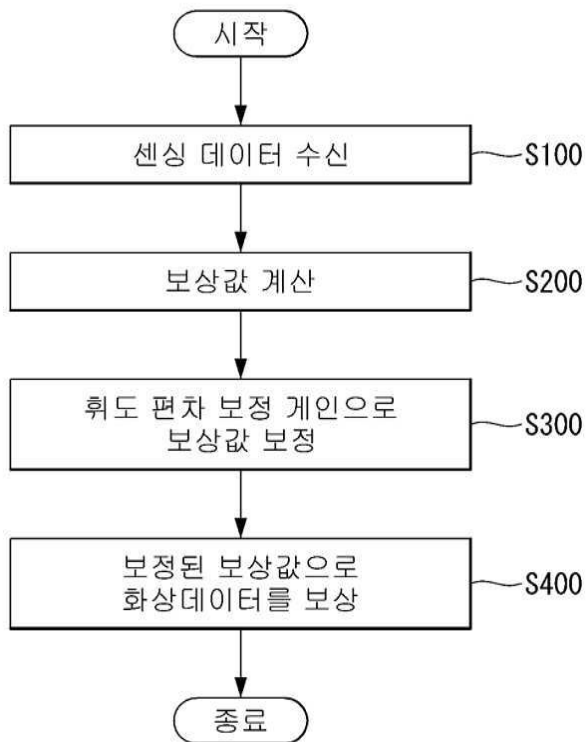
도면14



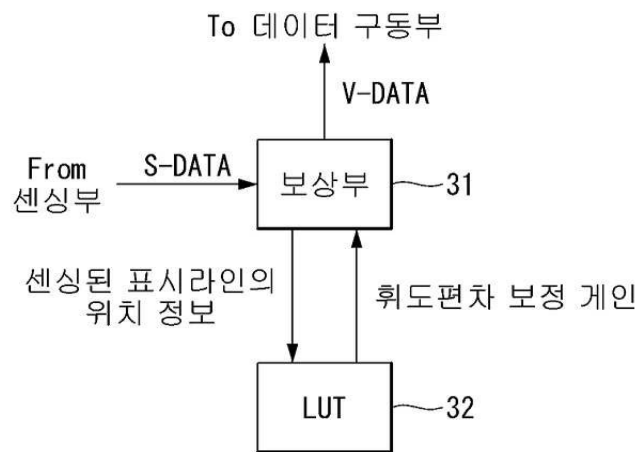
도면15



도면16



도면17



专利名称(译)	电致发光显示器及其驱动方法		
公开(公告)号	KR1020190011974A	公开(公告)日	2019-02-08
申请号	KR1020170094751	申请日	2017-07-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	유재익 임명기 김혁준		
发明人	유재익 임명기 김혁준		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2230/00 G09G2300/0828 G09G2300/0842 G09G2310/061 G09G2320/0233		
外部链接	Espacenet		

摘要(译)

根据本发明实施例的EL显示装置包括：显示面板，其包括多条显示线和每条显示线中的多个像素；感测单元，其被配置为在垂直空白时段中在显示行的基础上感测像素的电特性，在垂直空白时段中图像数据没有被写入像素；并且面板驱动电路将图像数据优先写入到在第n个垂直空白时段之后的n + 1个垂直有效时段期间的第n个垂直空白时段中感测的特定显示线 (n是自然数) 。。

