



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0062523
(43) 공개일자 2018년06월11일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01) H01L 27/12 (2006.01)
H01L 27/32 (2006.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
H01L 27/124 (2013.01)

(21) 출원번호 10-2016-0161555
(22) 출원일자 2016년11월30일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자
김동우
부산광역시 서구 보동길327번길 10 102호 (동대신동2가, 삼진빌라)

이원재
서울특별시 영등포구 63로 45 13동 13호 (여의도동, 여의도시범아파트)

장현수
서울특별시 동대문구 휘경로15길 6 (이문동)

(74) 대리인
특허법인로알

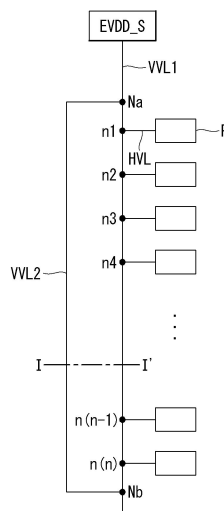
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 유기발광 표시장치

(57) 요약

본 발명에 의한 유기발광 표시장치는 제1 및 제2 고전위 구동전압 공급라인과 다수의 픽셀들을 포함한다. 제2 고전위 구동전압 공급라인은 제1 고전위 구동전압 공급라인 상의 제1 노드와 제2 노드 사이에서 제1 고전위 구동전압 공급라인과 병렬로 연결된다. 픽셀들은 제1 노드와 제2 노드 사이에서 제1 및 제2 고전위 구동전압 공급라인 중 어느 하나로부터 고전위 구동전압을 공급받는다.

대표도 - 도8



(52) CPC특허분류

H01L 27/3276 (2013.01)

G09G 2300/0842 (2013.01)

G09G 2320/0233 (2013.01)

명세서

청구범위

청구항 1

제1 고전위 구동전압 공급라인;

제1 고전위 구동전압 공급라인 상의 제1 노드와 제2 노드 사이에서 상기 제1 고전위 구동전압 공급라인과 병렬로 연결되는 제2 고전위 구동전압 공급라인; 및

상기 제1 노드와 상기 제2 노드 사이에서 상기 제1 및 제2 고전위 구동전압 공급라인 중 어느 하나로부터 고전위 구동전압을 공급 받는 픽셀들을 구비하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 제1 고전위 구동전압 공급라인에서 상기 제1 노드와 상기 제2 노드 사이에 위치한 다수의 노드들로부터 분기되는 수평 공급라인을 더 포함하고,

상기 수평 공급라인은 상기 픽셀들과 연결되는 유기발광 표시장치.

청구항 3

제 1 항에 있어서,

상기 제1 고전위 구동전압 공급라인 및 상기 제2 고전위 구동전압 공급라인은 절연막을 사이에 두고 서로 다른 금속층에 위치하는 유기발광 표시장치.

청구항 4

제 3 항에 있어서,

상기 픽셀들 각각은 유기발광 다이오드 및 상기 유기발광 다이오드를 구동하는 구동 트랜지스터를 포함하고,

상기 제1 고전위 구동전압 공급라인은 상기 구동 트랜지스터의 소스 전극 및 드레인 전극과 동일한 금속물질을 이용하는 유기발광 표시장치.

청구항 5

제 4 항에 있어서,

상기 제1 고전위 구동전압 공급라인은 상기 구동 트랜지스터의 드레인 전극 또는 상기 구동 트랜지스터의 소스 전극과 연결되는 유기발광 표시장치.

청구항 6

제 4 항에 있어서,

상기 구동 트랜지스터의 게이트 전극에는 데이터라인으로부터 인가되는 데이터전압이 기입되고,

상기 제1 및 제2 고전위 구동전압 공급라인은 상기 데이터라인과 평행하게 배치되는 유기발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 액티브 매트릭스 타입의 유기발광 표시장치에 관한 것이다.

배경 기술

[0002] 액티브 매트릭스 타입의 유기발광 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: OLED)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 자발광 소자인 유기발광다이오드는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0004] 유기발광 표시장치는 유기발광 다이오드에 흐르는 구동전류를 제어하기 위해 구동 트랜지스터(Thin Film Transistor)를 포함한다. 구동 트랜지스터의 드레인전극 또는 소스전극이 고전위 구동전압의 입력단에 연결되고, 드레인전극에서 소스전극(또는 소스전극에서 드레인전극)으로 흐르는 전류를 이용하여 유기발광 다이오드를 제어한다. 그 결과, 유기발광 다이오드가 발광할 때의 휘도는 고전위 구동전압의 크기에 영향을 받는다. 고전위 구동전압은 휘도를 결정하는 인자(factor)이기 때문에, 각 픽셀에 인가되는 고전위 구동전압의 크기는 모두 동일하다. 하지만, 고전위 구동전압을 인가하는 고전위 구동전압 공급라인은 각 위치마다 픽셀들의 저항 성분에 따라 전압이 달라진다. 따라서, 각 픽셀들에 공급되는 고전위 구동전압의 크기가 달라지고, 이로 인해서 동일한 데이터전압이 기입되는 픽셀들 간에도 휘도가 차이 나는 문제점이 발생한다.

발명의 내용

해결하려는 과제

[0005] 따라서, 본 발명의 목적은 각 픽셀들에 공급되는 고전위 구동전압의 편차를 개선하기 위한 유기발광 표시장치를 제공하는 데 있다.

과제의 해결 수단

[0006] 상기 목적을 달성하기 위하여, 본 발명에 의한 유기발광 표시장치는 제1 및 제2 고전위 구동전압 공급라인과 다수의 픽셀들을 포함한다. 제2 고전위 구동전압 공급라인은 제1 고전위 구동전압 공급라인 상의 제1 노드와 제2 노드 사이에서 제1 고전위 구동전압 공급라인과 병렬로 연결된다. 픽셀들은 제1 노드와 제2 노드 사이에서 제1 및 제2 고전위 구동전압 공급라인 중 어느 하나로부터 고전위 구동전압을 공급받는다.

발명의 효과

[0007] 본 발명은 제1 고전위 구동전압 공급라인과 병렬로 연결되는 제2 고전위 구동전압 공급라인을 이용하여 제1 고전위 구동전압 공급라인의 양 단에서 동시에 고전위 구동전압을 인가하는 효과를 가져올 수 있다. 그 결과, 제1 고전위 구동전압 공급라인 상의 각 노드에서의 전압 편차를 개선할 수 있다.

도면의 간단한 설명

- [0008] 도 1은 본 발명의 실시 예에 따른 유기발광 표시장치를 나타내는 도면.
- 도 2는 제1 및 제2 픽셀의 세부 구성을 나타내는 도면.
- 도 3은 화상 표시 구간 및 비표시 구간들을 나타내는 도면.
- 도 4는 디스플레이 기간 내에서 제어신호들의 타이밍을 나타내는 도면.
- 도 5는 보상기간 내에서 제어신호들의 타이밍을 나타내는 도면.
- 도 6은 비교 예에 의한 고전위 구동전압 공급라인을 나타내는 도면.
- 도 7은 도 6의 등가 회로도.
- 도 8은 본 발명에 의한 고전위 구동전압 공급라인을 나타내는 도면.
- 도 9는 도 8의 I-I'를 따른 절단면을 나타내는 도면.

발명을 실시하기 위한 구체적인 내용

- [0009] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.
- [0010] 이하, 도 1 내지도 9를 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.
- [0011] 도 1은 본 발명의 실시 예에 의한 유기발광 표시장치를 나타내는 도면이고, 도 2는 픽셀의 세부 구성을 나타내는 도면이다.
- [0012] 도 1 및 도 2를 참조하면, 본 발명의 실시 예에 의한 유기발광 표시장치는 표시패널(10), 데이터 구동부(12), 게이트 구동부(13), 및 타이밍 콘트롤러(11)를 구비한다.
- [0013] 표시패널(10)에는 다수의 데이터라인부(14)와, 다수의 게이트라인들(16)이 교차되고, 이 교차영역마다 픽셀(P)들이 매트릭스 형태로 배치된다. 픽셀(P) 각각은 도시하지 않은 전원발생부로부터 고전위 구동전압(EVDD)과 저전위 구동전압(EVSS)을 공급받는다. 본 발명의 픽셀(P)은 유기발광 다이오드(OLED), 구동 트랜지스터, 제1 및 제2 트랜지스터(ST1, ST2), 및 스토리지 커패시터를 포함할 수 있다. 픽셀(P)을 구성하는 트랜지스터들은 p 타입으로 구현되거나 또는, n 타입으로 구현될 수 있다. 또한, 픽셀(P)을 구성하는 TFT들의 반도체층은, 아몰포스 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함할 수 있다.
- [0014] 각 픽셀(P)은 데이터라인들(14A_1 내지 14A_m) 중 어느 하나에, 기준전압라인들(14B_1 내지 14B_m) 중 어느 하나에, 제1 게이트라인들(15A_1 내지 15A_n) 중 어느 하나에, 그리고 제2 게이트라인들(15B_1 내지 15B_n) 중 어느 하나에 접속된다. 구동 트랜지스터의 문턱전압 변화량을 알아내기 위한 센싱 구동시, 픽셀(P)들은 제1 게이트라인들(15A_1 내지 15A_n)로부터 라인 순차 방식으로 공급되는 센싱용 제1 스캔신호, 및 제2 게이트라인들(15B_1 내지 15B_n)로부터 라인 순차 방식으로 공급되는 센싱용 제2 스캔신호에 응답하여, 1 수평 공급라인분씩 순차 동작하여 기준전압라인들(14B_1 내지 14B_m)을 통해 센싱전압을 출력한다. 화상 표시를 위한 화상 표시 구동시, 픽셀들(P)은 제1 게이트라인들(15A_1 내지 15A_n)로부터 라인 순차 방식으로 공급되는 화상 표시용 제1 스캔신호, 및 제2 게이트라인들(15B_1 내지 15B_n)로부터 라인 순차 방식으로 공급되는 화상 표시용 제2 스캔신호에 응답하여, 1 수평 공급라인분씩 순차 동작하여 데이터라인들(14A_1 내지 14A_m)을 통해 화상 표시용 데이터전압을 입력받는다.
- [0015] 데이터 구동부(12)는 센싱 구동시, 타이밍 콘트롤러(11)로부터의 데이터 제어신호(DDC)를 기반으로, 센싱용 제1 스캔신호에 동기되는 센싱용 데이터전압을 픽셀들(P)에 공급함과 아울러, 기준전압라인들(14B_1 내지 14B_m)을 통해 표시패널(10)로부터 입력되는 센싱전압들을 디지털 값으로 변환하여 타이밍 콘트롤러(11)에 공급한다. 데이터 구동부(12)는 화상 표시 구동시, 데이터 제어신호(DDC)를 기반으로 타이밍 콘트롤러(11)로부터 입력되는 디지털 보상 데이터(MDATA)를 화상 표시용 데이터전압으로 변환한 후, 그 화상 표시용 데이터전압을 화상 표시용 제1 스캔신호에 동기시켜 데이터라인들(14A_1 내지 14A_m)에 공급한다.
- [0016] 게이트 구동부(13)는 타이밍 콘트롤러(11)로부터의 게이트 제어신호(GDC)를 기반으로 게이트펄스를 발생한다. 게이트펄스는 센싱용 제1 스캔신호, 센싱용 제2 스캔신호, 및 화상 표시용 제1 스캔신호, 화상 표시용 제2 스캔신호를 포함할 수 있다. 게이트 구동부(13)는 센싱 구동시 센싱용 제1 스캔신호를 라인 순차 방식으로 제1 게이트라인들(15A_1 내지 15A_n)에 공급함과 아울러, 센싱용 제2 스캔신호를 라인 순차 방식으로 제2 게이트라인들(15B_1 내지 15B_n)에 공급할 수 있다. 게이트 구동부(13)는 화상 표시 구동시 화상 표시용 제1 스캔신호를 라인 순차 방식으로 제1 게이트라인들(15A_1 내지 15A_n)에 공급함과 아울러, 화상 표시용 제2 스캔신호를 라인 순차 방식으로 제2 게이트라인들(15B_1 내지 15B_n)에 공급할 수 있다. 게이트 구동부(13)는 GIP(Gate-driver In Panel) 방식에 따라 표시패널(10) 상에 직접 형성될 수 있다.
- [0017] 타이밍 콘트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동부(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 게이트 구동부(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 발생한다. 또한, 타이밍 콘트롤러(11)는 데이터 구동부(12)로부터 공급되는 디지털 센싱전압값을 참조하여 입력 디지털 비디오 데이터(DATA)를 변조함으로써, 구동 트랜지스터의 문턱전압 변화와 이동도 변화를 보상하기 위한 디지털 보상 데이터(MDATA)를 발생한 후, 이 디지털 보상 데이터(MDATA)를 데이터 구동부(12)에 공급한다.
- [0018] 타이밍 콘트롤러(11)는 센싱 구동시, 데이터 구동부(12)로부터 입력되는 디지털 센싱 전압(Vsen)을 기반으로 구동 트랜지스터의 문턱전압 변화량을 추출한다. 타이밍 콘트롤러(11)는 구동 트랜지스터의 문턱전압 변화를 보

상하기 위한 읍셋값을 결정한 후, 읍셋값을 입력 디지털 비디오 데이터(DATA)에 적용하여 픽셀에 인가될 디지털 보상 데이터(MDATA)를 생성한다.

- [0019] 메모리(20)는 이동도 변화량 도출에 기준이 되는 기준전압, 읍셋값 결정에 기준이 되는 기준 보상값들을 저장할 수 있다.
- [0020] 도 2를 참조하여, 픽셀들의 세부 구성을 살펴보면 다음과 같다.
- [0021] 픽셀(P)은 유기발광다이오드(OLED), 구동 트랜지스터(DT), 스토리지 커패시터(Cst), 제1 트랜지스터(ST1) 및 제2 트랜지스터(ST2)를 구비할 수 있다.
- [0022] 유기발광다이오드(OLED)는 제2 노드(N2)에 접속된 애노드전극과, 저전위 구동전압(EVSS)의 입력단에 접속된 캐소드전극과, 애노드전극과 캐소드전극 사이에 위치하는 유기화합물층을 포함한다.
- [0023] 구동 트랜지스터(DT)는 게이트-소스 간 전압(Vgs)에 따라 유기발광다이오드(OLED)에 흐르는 구동전류(Ioled)를 제어한다. 구동 트랜지스터(DT)는 제1 노드(N1)에 접속된 게이트전극, 고전위 구동전압(EVDD)의 입력단에 접속된 드레인전극, 및 제2 노드(N2)에 접속된 소스전극을 포함한다.
- [0024] 스토리지 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속된다.
- [0025] 제1 트랜지스터(ST1)는 제1 스캔신호(SCAN) 입력단에 연결되는 게이트전극, 제1 데이터라인(14A-1)에 연결되는 드레인전극, 및 제1 노드(N1)에 연결되는 소스전극을 포함한다.
- [0026] 제2 트랜지스터(ST2)는 제2 스캔신호(SEN) 입력단에 연결되는 게이트전극, 제2 노드(N2)에 연결되는 드레인전극, 및 기준전압라인(14B)에 연결되는 소스전극을 포함한다.
- [0027] 데이터 구동부(12)는 데이터라인(14A) 및 기준전압라인(14B)을 통해 픽셀(P)에 연결되어 있다. 기준전압라인(14B)에는 제2 노드(N2)의 소스전압을 센싱 전압(Vsen)으로 저장하기 위한 센싱 커패시터(Cx)가 형성될 수 있다. 데이터 구동부(12)는 디지털-아날로그 컨버터(DAC), 아날로그-디지털 컨버터(ADC), 초기화 스위치(SW1) 및 샘플링 스위치(SW2)를 포함한다.
- [0028] 디지털-아날로그 컨버터(DAC)는 센싱 구동시 타이밍 콘트롤러(11)의 제어하에 센싱용 데이터전압(Vdata)을 생성하여 데이터라인(14A)에 출력할 수 있다. DAC는 화상 표시 구동시 타이밍 콘트롤러(11)의 제어하에 디지털 보상 데이터를 화상 표시용 데이터전압(Vdata)으로 변환하여 데이터라인(14A)에 출력할 수 있다.
- [0029] 초기화 스위치(SW1)는 초기화 제어신호(SPRE)에 응답하여 초기화전압(Vpre) 입력단과 기준전압라인(14B) 사이의 전류 흐름을 스위칭한다. 샘플링 스위치(SW2)는 센싱 구동시 샘플링 제어신호(SSAM)에 응답하여 기준전압라인(14B)과 ADC 사이의 전류 흐름을 스위칭하여, 일정 시간 동안 기준전압라인(14B)의 센싱 커패시터(Cx)에 저장된 구동 트랜지스터(DT)의 소스전압을 센싱전압(Vsen)으로서 ADC에 공급한다. ADC는 센싱 커패시터(Cx)에 저장된 아날로그 센싱전압을 디지털 값(Vsen)으로 변환하여 타이밍 콘트롤러(11)에 공급한다. 샘플링 스위치(SW2)는 화상 표시 구동시 샘플링 제어신호(SSAM)에 응답하여 계속해서 턴 오프 상태를 유지한다.
- [0030] 도 3은 본 발명에 의한 유기발광 표시장치의 구동기간을 나타내는 도면이다.
- [0031] 도 3을 참조하면, 본 발명에 의한 유기발광 표시장치의 구동 기간은 제1 및 제2 비표시 구간(X1,X2)과 화상 표시 구간(X0)을 포함한다.
- [0032] 제1 비표시 구간(X1)은 구동전원 인에이블신호(PEN)의 인가시점부터 수십~수백 프레임 경과할 때까지의 구간으로 정의되며, 제2 비표시 구간(X2)은 구동전원 디스에이블신호(PDIS)의 인가시점부터 수십~수백 프레임 경과할 때까지의 구간으로 정의될 수 있다. 화상 표시 구간(X0)은 픽셀(P)들에 데이터전압이 기입되는 디스플레이 기간(DF) 및 영상데이터가 기입되지 않는 수직 블랭크 기간(VB)을 포함한다.
- [0033] 도 4는 화상 표시 구간 중에서 디스플레이 기간 동안의 스캔신호 및 스위치 제어신호들의 타이밍을 나타내는 도면이다.
- [0034] 도 2 및 도 4를 결부하여 디스플레이 기간(DF) 내에서의 픽셀(P)의 동작을 설명하면 다음과 같다. 디스플레이 기간(DF)에서 각 픽셀(P)들의 동작은 동일하며, 이하 하나의 픽셀(P)을 중심으로 동작을 설명하기로 한다.
- [0035] 본 발명의 디스플레이 구동은 ① 기간, ② 기간, ③ 기간으로 나뉘어 진행된다.
- [0036] ① 기간에서, 초기화 스위치(SW1)와 제2 트랜지스터(ST2)는 온 되어 제2 노드(N2)를 초기화전압(Vpre)으로 리셋

시킨다.

- [0037] ② 기간에서, 제1 트랜지스터(ST1)는 온 되어 보상용 데이터전압(Mdata)을 제1 노드(N1)에 공급한다. 이때, 제2 노드(N2)는 제2 트랜지스터(ST2)를 통해 초기화전압(Vpre)을 유지하고 있다. 따라서, 이 기간에서 구동 트랜지스터(DT)의 게이트-소스 간 전압(Vgs)은 원하는 레벨로 프로그래밍된다.
- [0038] ③ 기간에서, 제1 및 제2 트랜지스터(ST1, ST2)가 오프 되고, 구동 트랜지스터(DT)는 프로그래밍된 레벨로 구동 전류(Ioled)를 발생하여 유기발광다이오드(OLED)에 인가한다. 유기발광다이오드(OLED)는 구동전류(Ioled)에 대응되는 밝기로 발광하여 계조를 표시한다.
- [0039] 본 발명에 의한 유기발광 표시장치에서 보상기간은 디스플레이 기간(DF) 이외에 위치한다. 보상기간은 제1 및 제2 비표시기간(X1, X2) 또는 수직 블랭크 기간(VB)에 속할 수 있다. 보상기간 동안, 데이터 구동부(12)는 구동 트랜지스터(DT)의 문턱전압(Vth)을 추출하고, 이를 바탕으로 문턱전압(Vth)의 변화량을 산출하여 보상 데이터전압을 생성한다.
- [0040] 도 5는 본 발명에 의한 보상 기간을 나타내는 도면이다.
- [0041] 도 2 및 도 5를 참조하면, 본 발명에 의한 보상 기간은 프로그래밍 기간(Tpg), 센싱 기간(Tsen), 샘플링 기간(Tsam)의 화소 동작을 나타내는 도면이다.
- [0042] 프로그래밍 기간(Tpg)에서는 구동 트랜지스터(DT)를 턴 온 시키기 위해 구동 트랜지스터(DT)의 게이트-소스 간 전압을 세팅한다. 이를 위해, 제1 및 제2 스캔신호(SCAN, SEN)와 초기화 제어신호(SPRE)는 게이트 온 레벨로 입력되고, 샘플링 제어신호(SSAM)는 오프 레벨로 입력된다. 이에 따라, 제1 트랜지스터(ST1)는 턴-온 되어 제1 디지털 아날로그 컨버터(DAC1)가 출력하는 센싱용 데이터전압(Vdata)을 제1 노드(N1)에 공급하고, 초기화 스위치(SW1)와 제2 트랜지스터(ST2)는 온 되어 초기화전압(Vpre)을 제2 노드(N2)에 공급한다. 이때, 샘플링 스위치(SW2)는 오프 되어 있다.
- [0043] 센싱 기간(Tsen)에서는 구동 트랜지스터(DT)에 흐르는 전류(Ids)에 의해 상승하는 구동 트랜지스터(DT)의 소스 전압이 포화(saturation)된 상태의 전압을 제1 센싱전압(Vsen1)으로 검출한다. 센싱 기간(Tsen)에서는 정확한 센싱을 위해 구동 트랜지스터(DT)의 게이트-소스 간 전압이 일정하게 유지되어야 한다. 이를 위해, 센싱용 제1 스캔신호(SCAN)는 게이트 오프 레벨로 입력되고, 센싱용 제2 스캔신호(SEN)는 게이트 온 레벨로 입력되며, 초기화 제어신호(SPRE) 및 샘플링 제어신호(SSAM)도 오프 레벨로 입력된다. 센싱 기간(Tsen)에서 구동 트랜지스터(DT)를 통해 흐르는 전류(Ids)에 의해 제2 노드(N2)의 전압은 증가하며, 제2 노드(N2)의 전압이 증가함에 따라 제1 노드(N1)의 전압도 상승한다.
- [0044] 샘플링 기간(Tsam)에서는 일정 시간 동안 센싱 커패시터(Cx)에 저장된 구동 트랜지스터(DT)의 소스전압을 제1 센싱전압(Vsen1)으로써 ADC에 공급한다. 이를 위해, 제2 스캔신호(SEN) 및 샘플링 제어신호(SSAM)는 게이트 온 레벨로 입력되며, 초기화 제어신호(SPRE)는 오프 레벨로 입력된다.
- [0045] 살펴본 바와 같이, 각 픽셀(P)들은 센싱을 위한 구동과 디스플레이 구동에서 고전위 구동전압(EVDD)을 이용한다. 특히, 디스플레이 구동에서 고전위 구동전압(EVDD)은 유기발광 다이오드(OLED)의 구동전류의 크기를 결정하는 인자들 중에 하나이기 때문에, 모든 픽셀(P)들에는 동일한 크기의 고전위 구동전압(EVDD)이 인가되어야 한다.
- [0046] 하지만, 고전위 구동전압(EVDD)은 라인의 저항 편차로 인해서 전압 강하 현상이 발생한다. 고전위 구동전압 공급라인의 저항 편차에 의한 전압 강하 현상을 살펴보면 다음과 같다.
- [0047] 도 6은 비교 예에 의한 고전위 구동전압 공급라인을 나타내는 모식도이다.
- [0048] 도 6을 참조하면, 비교 예에 의한 유기발광 표시장치에서, 고전위 구동전압 공급라인(VVL, HVL)은 고전위 구동전압 생성부(EVDD_S)로부터 고전위 구동전압(EVDD)을 공급받는 수직라인(VVL) 및 수직라인(VVL)에서 분기되어 각각의 픽셀(P)들과 연결되는 수평 공급라인(HVL)을 포함한다.
- [0049] 수직라인(VVL)은 고전위 구동전압 생성부(EVDD_S)와 연결되고, 표시패널의 픽셀라인들을 가로질러서 배치된다. 수평 공급라인(HVL)은 픽셀라인들 각각에 위치하는 다수의 노드들에서 분기되어, 픽셀라인에 배치되는 하나 이상의 픽셀(P)들과 연결된다. 픽셀라인은 동일한 게이트라인부(14)에 연결되는 픽셀들을 지칭한다.
- [0050] 수직라인(VVL)은 픽셀라인을 가로지르며, 각각의 노드들에는 다수의 픽셀(P)들 저항 성분이 반영된다.

- [0051] 도 7은 도 6에 도시된 수직라인의 각 노드들의 저항 편차를 나타내는 도면이다.
- [0052] 도 7에서와 같이, 제1 노드(n1)를 통해서 제n 노드(n(n))로 전류가 흐를 때, 각 노드들(n1~n(n))에 인가되는 고전위 구동전압(EVDD)은 각 노드들의 저항 성분에 의해서 전압 강하가 발생한다. 각 노드들(n1~n(n))의 전압 강하의 정도는 제1 노드(n1)로부터의 거리에 비례한다. 전압 강하에 의해서, 각 픽셀(P)들에 인가되는 고전위 구동전압(EVDD)의 크기는 달라진다. 그 결과 동일한 데이터전압이 기입된다고 할지라도, 다른 픽셀라인에 배치된 픽셀(P)들은 서로 다른 휘도로 발광한다.
- [0053] 도 8은 본 발명에 의한 고전위 구동전압 공급라인을 나타내는 도면이다.
- [0054] 도 8을 참조하면, 본 발명에 의한 고전위 구동전압 공급라인은 제1 및 제2 고전위 구동전압 공급라인(VVL1, VVL2)을 포함한다. 제1 및 제2 고전위 구동전압 공급라인(VVL1, VVL2)은 표시패널(10)에서 수직 방향, 즉 데이터라인(14A)과 평행하게 배치될 수 있다.
- [0055] 제1 고전위 구동전압 공급라인(VVL1)은 고전위 구동전압 생성부(EVDD_S)와 직접 연결된다. 제2 고전위 구동전압 공급라인(VVL2)은 제1 고전위 구동전압 공급라인(VVL1) 상의 인입 노드(Na)와 후단 노드(Nb) 사이에서 병렬로 연결된다. 수평 공급라인(HVL)들은 각각 제1 고전위 구동전압 공급라인(VVL1)의 제1 노드(n1) 내지 제n 노드(n(n))에서 분기되고, 각 수평 공급라인(HVL)은 각 픽셀라인들에 배치되는 하나 이상의 픽셀(P)들과 연결된다. 예컨대, 제1 노드(n1)에서 분기되는 수평 공급라인(HVL)은 제1 픽셀라인에 배치되는 픽셀(P)과 연결된다. 인입 노드(Na) 및 후단 노드(Nb)는 각각 제1 노드 및 제n 노드(n(n))와 동일할 수 있다. 도 8에서는 하나의 수평 공급라인(HVL)에 하나의 픽셀(P)이 연결되는 구조를 도시하고 있지만, 하나의 수평 공급라인(HVL)에는 둘 이상의 픽셀(P)들이 연결될 수 있다.
- [0056] 고전위 구동전압 생성부(EVDD_S)로부터 공급되는 고전위 구동전압(EVDD)은 인입 노드(Na)를 통해서 제1 고전위 구동전압 공급라인(VVL1) 및 제2 고전위 구동전압 공급라인(VVL2)으로 공급된다.
- [0057] 제1 고전위 구동전압 공급라인(VVL1)은 픽셀(P)들이 연결되지 않기 때문에, 인입 노드(Na)에서 제1 고전위 구동전압 공급라인(VVL1)을 경유하여 후단 노드(Nb)로 공급되는 고전위 구동전압(EVDD)은 전압 강하가 거의 일어나지 않는다. 그 결과, 제1 고전위 구동전압 공급라인(VVL1)은 인입 노드(Na)와 후단 노드(Nb)를 통해서 고전위 구동전압(EVDD)이 공급되는 것과 같은 효과가 발생한다. 따라서, 제1 노드(n1) 내지 제n 노드(n(n))에 공급되는 고전위 구동전압(EVDD)의 편차가 개선된다.
- [0058] 본 발명에 의한 제1 및 제2 고전위 구동전압 공급라인들(VVL1, VVL2)은 동일한 금속층에 나란히 배치될 수 있다.
- [0059] 또는 제1 및 제2 고전위 구동전압 공급라인들(VVL1, VVL2)은 개구율이 감소되는 것을 방지하기 위해서 다른 금속층에 배치될 수 있다.
- [0060] 도 9는 다른 금속층에 배치되는 제1 및 제2 고전위 구동전압 공급라인의 실시 예를 나타내는 도면이다. 도 9는 도 8에 도시된 I-I' 영역의 단면을 나타내고 있다.
- [0061] 도 9를 참조하면, 제2 고전위 구동전압 공급라인(VVL2) 상에 버퍼층(Buffer) 및 층간 절연막(ILD)이 위치한다. 제1 고전위 구동전압 공급라인(VVL1)은 층간 절연막(ILD) 상에 위치한다. 제1 고전위 구동전압 공급라인(VVL1)은 박막트랜지스터들의 소스전극 및 드레인전극을 형성하는 금속물질을 이용할 수 있다. 제2 고전위 구동전압 공급라인(VVL2)은 광 차단패턴(Light Shield Patten)을 형성하는 금속물질을 이용할 수 있다. 제1 및 제2 고전위 구동전압 공급라인(VVL1, VVL2)은 인입 노드(Na)와 후단 노드(Nb)에서 컨택홀을 통해서 접속될 수 있다.
- [0062] 본 명세서는 각각의 픽셀들이 3개의 트랜지스터와 1개의 커패시터로 이루어지는 구조를 중심으로 설명되었다. 하지만, 본 발명의 기술적 사상은 픽셀 구조에 한정되지 않으며, 고전위 구동전압을 이용하여 유기발광 다이오드의 구동전류를 제어하는 모든 종류의 유기발광 표시장치에 적용될 수 있다.
- [0063] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

- [0064] 10 : 표시패널 11 : 타이밍 콘트롤러

12 : 데이터 구동부 13 : 게이트 구동부

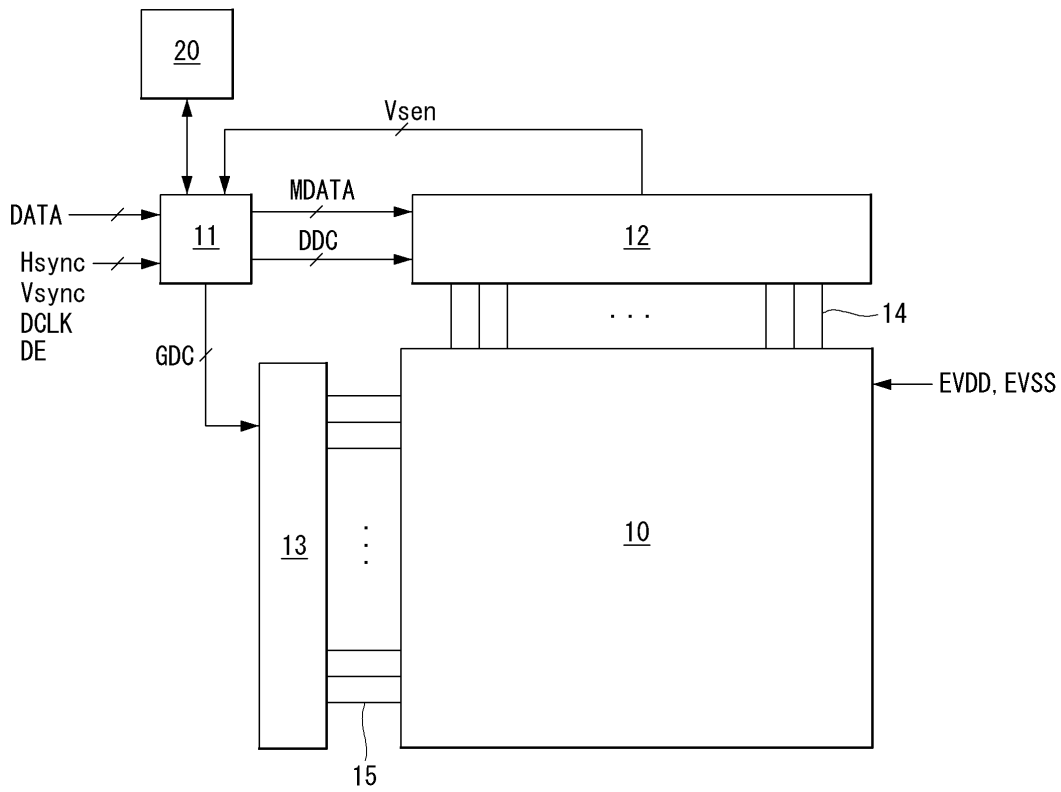
14 : 데이터라인들 15 : 게이트라인들

20 : 메모리

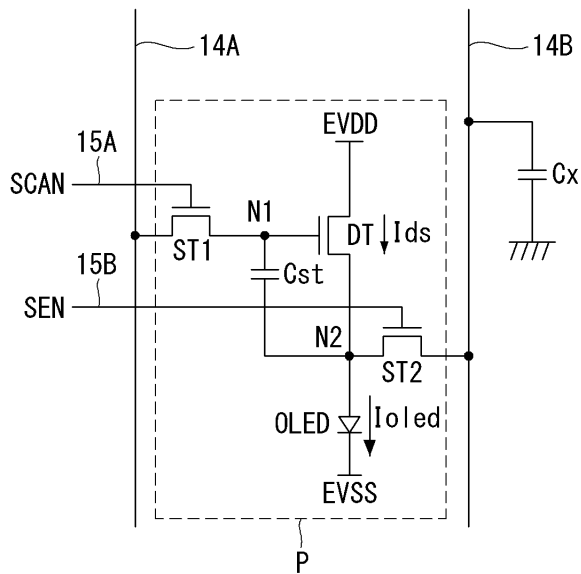
VVL1, VVL2 : 제1 및 제2 고전위 구동전압 공급라인

도면

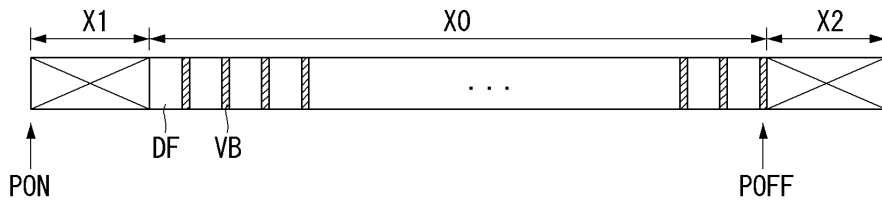
도면1



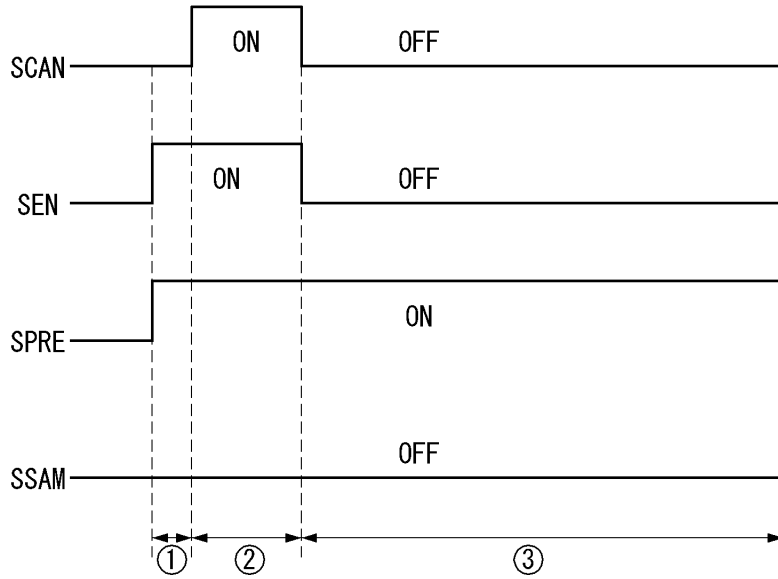
도면2



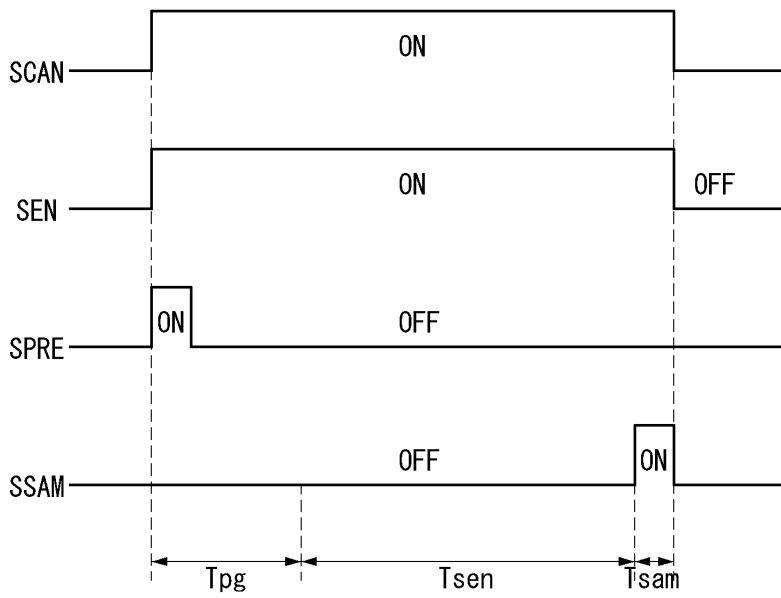
도면3



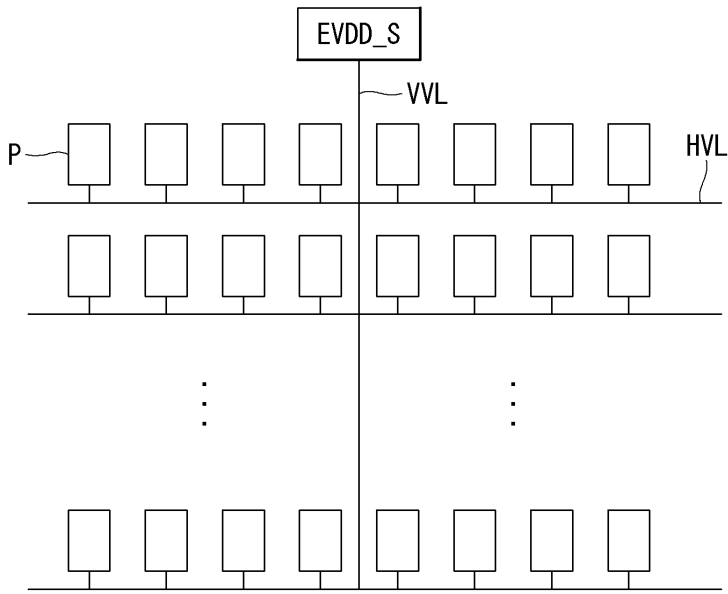
도면4



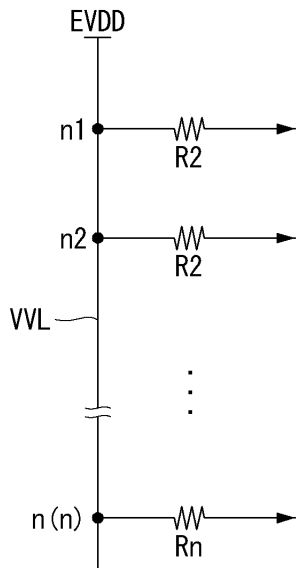
도면5



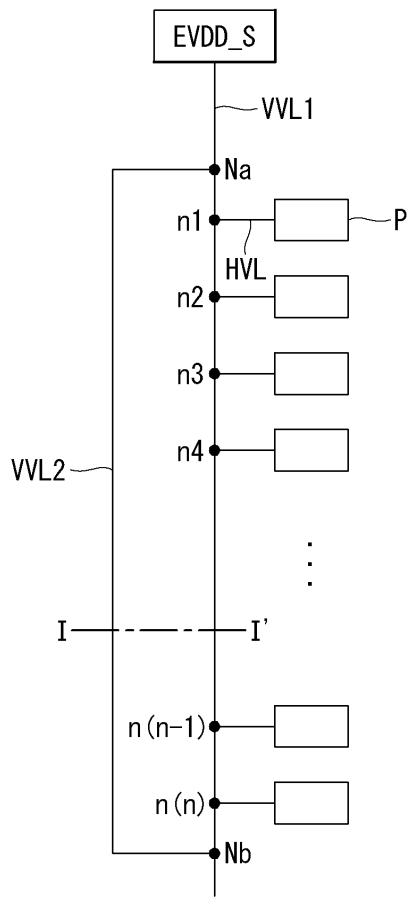
도면6



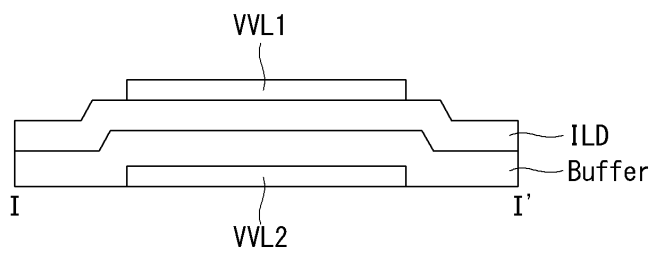
도면7



도면8



도면9



专利名称(译)	有机发光显示器		
公开(公告)号	KR1020180062523A	公开(公告)日	2018-06-11
申请号	KR1020160161555	申请日	2016-11-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM DONG WOO 김동우 LEE WON JAE 이원재 JANG HYUN SOO 장현수		
发明人	김동우 이원재 장현수		
IPC分类号	G09G3/3233 H01L27/12 H01L27/32		
CPC分类号	G09G3/3233 H01L27/3276 H01L27/124 G09G2320/0233 G09G2300/0842		
外部链接	Espacenet		

摘要(译)

根据本发明的有机发光显示器包括第一和第二高电位驱动电压供应线和多个像素。第二高电位驱动电压供应线与第一高电位驱动电压供应线上的第一节点和第二节点之间的第一高电位驱动电压供应线并联连接。从第一节点和第二节点之间的第一或第二高电位驱动电压供应线提供具有高电位驱动电压的像素。

