



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0014379  
(43) 공개일자 2018년02월08일

(51) 국제특허분류(Int. Cl.)  
*G09G 3/3233* (2016.01)  
(52) CPC특허분류  
*G09G 3/3233* (2013.01)  
*G09G 2300/0828* (2013.01)  
(21) 출원번호 10-2016-0097460  
(22) 출원일자 2016년07월29일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
김태궁  
경기도 파주시 교하로 70 (목동동, 산내마을3  
단지) 308동 2202호  
김정현  
경기도 고양시 일산동구 중앙로1275번길 86-23 (장항동, 청원레이크빌) 1423호  
(뒷면에 계속)  
(74) 대리인  
특허법인로얄

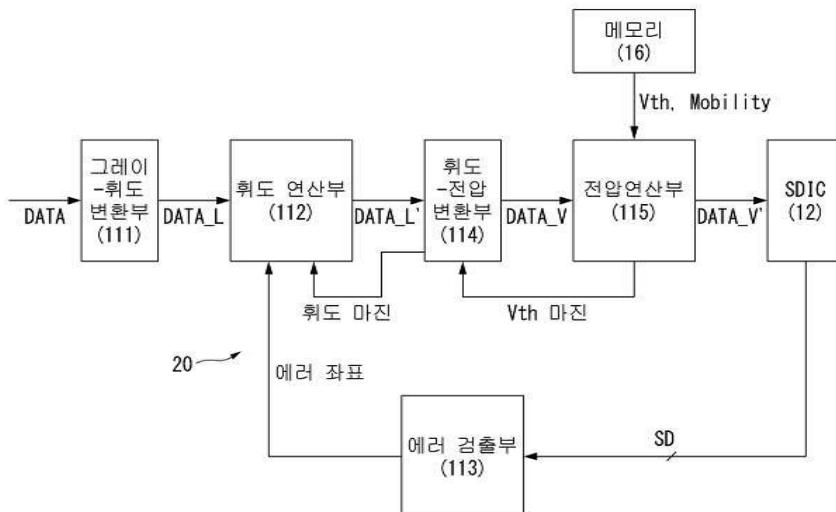
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 유기발광 표시장치와 그의 암점 처리방법

### (57) 요약

본 발명에 따른 유기발광 표시장치는 다수의 픽셀들이 구비되고, 각 픽셀이 제1 색 서브픽셀, 제2 색 서브픽셀, 제3 색 서브픽셀 및 제4 색 서브픽셀로 구성된 표시패널과, 다수의 센싱 라인들을 통해 상기 픽셀들에 연결되고, 서브픽셀들에 대한 전기적 특성을 센싱하여 센싱값을 출력하는 센싱부와, 상기 센싱값을 분석하여 암점이 되는 불량 서브 픽셀을 찾고, 상기 불량 서브 픽셀에 해당되는 에러 좌표를 도출하는 에러 검출부와, 상기 암점으로 인한 휙도 손실분을 보상하기 위한 보상 좌표들을 상기 에러 좌표를 기준으로 하여 결정하고, 상기 보상 좌표들 각각에서 보상되는 휙도 분담분을 계산한 후, 상기 휙도 분담분만큼 상기 보상 좌표들에 기입되는 입력 영상 데이터를 상향 변조하는 휙도 연산부를 구비한다.

**대 표 도** - 도6



(52) CPC특허분류  
G09G 2320/0233 (2013.01)

(72) 발명자

**김승태**

경기도 고양시 일산서구 일현로 140 118동 1504호  
(탄현동,큰마을데림현대아파트)

**윤진한**

경상남도 김해시 삼안로255번길 18-19 (삼방동)

## 명세서

### 청구범위

#### 청구항 1

다수의 픽셀들이 구비되고, 각 픽셀이 제1 색 서브픽셀, 제2 색 서브픽셀, 제3 색 서브픽셀 및 제4 색 서브픽셀로 구성된 표시패널;

다수의 센싱 라인들을 통해 상기 픽셀들에 연결되고, 서브픽셀들에 대한 전기적 특성을 센싱하여 센싱값을 출력하는 센싱부;

상기 센싱값을 분석하여 암점이 되는 불량 서브 픽셀을 찾고, 상기 불량 서브 픽셀에 해당되는 에러 좌표를 도출하는 에러 검출부; 및

상기 암점으로 인한 휘도 손실분을 보상하기 위한 보상 좌표들을 상기 에러 좌표를 기준으로 하여 결정하고, 상기 보상 좌표들 각각에서 보상되는 휘도 분담분을 계산한 후, 상기 휘도 분담분만큼 상기 보상 좌표들에 기입되는 입력 영상 데이터를 상향 변조하는 휘도 연산부를 구비하는 유기발광 표시장치.

#### 청구항 2

제 1 항에 있어서,

상기 휘도 연산부는, 상기 불량 서브 픽셀에 이웃한 인접 픽셀들에서, 상기 불량 서브 픽셀과 동일 컬러를 구현하는 서브픽셀들의 위치를 상기 보상 좌표들로 결정하고,

상기 불량 서브 픽셀은 상기 제1 색 내지 제4 색 서브픽셀 중 적어도 어느 하나인 유기발광 표시장치.

#### 청구항 3

제 1 항에 있어서,

상기 휘도 연산부는, 상기 불량 서브 픽셀이 포함된 픽셀에서, 상기 불량 서브 픽셀을 제외한 나머지 서브 픽셀들의 위치를 상기 보상 좌표들로 결정하고,

상기 불량 서브 픽셀은 상기 제1 색 내지 제4 색 서브픽셀 중에서 화이트 서브픽셀인 유기발광 표시장치.

#### 청구항 4

제 1 항에 있어서,

상기 휘도 연산부는,

상기 보상 좌표들 각각과 상기 에러 좌표 간의 거리에 따라 위치 가중치를 생성하는 위치 가중치 생성부;

상기 위치 가중치와, 상기 보상 좌표들에 기입될 상기 입력 영상 데이터에 따른 휘도에 기초하여, 상기 보상 좌표들 각각에 대해 상기 휘도 분담분을 계산하기 위한 보상 가중치를 결정하는 보상 가중치 연산부; 및

상기 에러 좌표에 기입될 입력 영상 데이터에 상기 보상 가중치를 곱하여 얻어진 상기 휘도 분담분을 상기 보상 좌표들에 기입될 입력 영상 데이터에 각각 더하여 상기 보상 좌표들의 휘도를 상기 휘도 분담분만큼 높이는 휘도 보상부를 구비하는 유기발광 표시장치.

#### 청구항 5

제 4 항에 있어서,

상기 보상 가중치 연산부는,

데이터 마진 및 문턱전압 마진을 포함하여 미리 설정된 최대 출력 휘도분 내에서, 상기 보상 좌표들에 기입될 입력 영상 데이터에 따른 휘도분 이외에 상기 보상 좌표들의 휘도 분담분을 구현할 수 있는 휘도 마진이 만족되는지 여부를 상기 보상 좌표들 각각에 대해 분석하는 마진 분석부; 및

상기 휘도 마진 분석 결과를 기초로 상기 보상 좌표들 각각의 상기 위치 가중치를 조정하는 위치 가중치 조정부를 구비하는 유기발광 표시장치.

### 청구항 6

제 5 항에 있어서,

상기 위치 가중치 조정부는,

상기 보상 좌표들 중에서 휘도 마진이 만족되지 않은 제1 보상 좌표의 위치 가중치를 휘도 마진이 만족되는 범위까지 줄이고, 휘도 마진이 만족되는 적어도 하나 이상의 제2 보상 좌표에서 상기 제1 보상 좌표의 줄어든 위치 가중치를 분담하여 보상하는 유기발광 표시장치.

### 청구항 7

제 1 항에 있어서,

상기 센싱부는,

제1 센싱 조건에 따라 모든 픽셀들을 1차 센싱하여 그에 대응되는 센싱값을 출력하고, 상기 제1 센싱 조건과 다른 제2 센싱 조건에 따라 일부 픽셀들을 2차 센싱하여 그에 대응되는 센싱값을 출력하되,

상기 일부 픽셀들은 상기 불량 서브 픽셀이 포함된 수평 픽셀 라인에 배치된 픽셀들인 유기발광 표시장치.

### 청구항 8

제 1 항에 있어서,

상기 표시패널의 기수번째 수평 픽셀 라인과 우수번째 수평 픽셀 라인에서, 수직으로 서로 이웃한 픽셀들의 서브 픽셀 배치 순서가 서로 다르고,

상기 기수번째 수평 픽셀 라인에서 제1 픽셀을 구성하는 서브 픽셀들은, 상기 제1 색 서브 픽셀, 상기 제2 색 서브 픽셀, 상기 제3 색 서브 픽셀 및 상기 제4 색 서브 픽셀 순으로 배치되고,

상기 우수번째 수평 픽셀 라인에서 상기 제1 픽셀과 수직으로 이웃한 제2 픽셀을 구성하는 서브 픽셀들은, 상기 제3 색 서브 픽셀, 상기 제4 색 서브 픽셀, 상기 제1 색 서브 픽셀 및 상기 제2 색 서브 픽셀 순으로 배치된 유기발광 표시장치.

### 청구항 9

다수의 픽셀들이 구비되고, 각 픽셀이 제1 색 서브픽셀, 제2 색 서브픽셀, 제3 색 서브픽셀 및 제4 색 서브픽셀로 구성된 표시패널을 갖는 유기발광 표시장치의 암점 처리 방법에 있어서,

다수의 센싱 라인들을 통해 상기 픽셀들에 연결된 센싱부를 통해 상기 서브픽셀들에 대한 전기적 특성을 센싱하여 센싱값을 출력하는 단계;

상기 센싱값을 분석하여 암점이 되는 불량 서브 픽셀을 찾고, 상기 불량 서브 픽셀에 해당되는 에러 좌표를 도출하는 단계; 및

상기 암점으로 인한 휘도 손실분을 보상하기 위한 보상 좌표들을 상기 에러 좌표를 기준으로 하여 결정하고, 상기 보상 좌표들 각각에서 보상되는 휘도 분담분을 계산한 후, 상기 휘도 분담분만큼 상기 보상 좌표들에 기입되는 입력 영상 데이터를 상향 변조하는 단계를 포함하는 유기발광 표시장치의 암점 처리 방법.

### 청구항 10

제 9 항에 있어서,

상기 암점으로 인한 휘도 손실분을 보상하기 위한 보상 좌표들을 결정하는 단계는,

상기 불량 서브 픽셀에 이웃한 인접 픽셀들에서, 상기 불량 서브 픽셀과 동일 컬러를 구현하는 서브픽셀들의 위치를 상기 보상 좌표들로 결정하는 단계이고, 상기 불량 서브 픽셀은 상기 제1 색 내지 제4 색 서브픽셀 중 적어도 어느 하나인 유기발광 표시장치의 암점 처리 방법.

**청구항 11**

제 9 항에 있어서,

상기 암점으로 인한 휘도 손실분을 보상하기 위한 보상 좌표들을 결정하는 단계는,

상기 불량 서브 픽셀이 포함된 픽셀에서, 상기 불량 서브 픽셀을 제외한 나머지 서브 픽셀들의 위치를 상기 보상 좌표들로 결정하는 단계이고, 상기 불량 서브 픽셀은 상기 제1 색 내지 제4 색 서브픽셀 중에서 화이트 서브 픽셀인 유기발광 표시장치의 암점 처리 방법.

**청구항 12**

제 9 항에 있어서,

상기 보상 좌표들에 기입되는 입력 영상 데이터를 상향 변조하는 단계는,

상기 보상 좌표들 각각과 상기 에러 좌표 간의 거리에 따라 위치 가중치를 생성하는 단계;

상기 위치 가중치와, 상기 보상 좌표들에 기입될 상기 입력 영상 데이터에 따른 휘도에 기초하여, 상기 보상 좌표들 각각에 대해 상기 휘도 분담분을 계산하기 위한 보상 가중치를 결정하는 단계; 및

상기 에러 좌표에 기입될 입력 영상 데이터에 상기 보상 가중치를 곱하여 얻어진 상기 휘도 분담분을 상기 보상 좌표들에 기입될 입력 영상 데이터에 각각 더하여 상기 보상 좌표들의 휘도를 상기 휘도 분담분만큼 높이는 단계를 포함하는 유기발광 표시장치의 암점 처리 방법.

**청구항 13**

제 12 항에 있어서,

상기 휘도 분담분을 계산하기 위한 보상 가중치를 결정하는 단계는,

데이터 마진 및 문턱전압 마진을 포함하여 미리 설정된 최대 출력 휘도분내에서, 상기 보상 좌표들에 기입될 입력 영상 데이터에 따른 휘도분 이외에 상기 보상 좌표들의 휘도 분담분을 구현할 수 있는 휘도 마진이 만족되는지 여부를 상기 보상 좌표들 각각에 대해 분석하는 단계; 및

상기 휘도 마진 분석 결과를 기초로 상기 위치 가중치를 조정하는 단계를 포함하는 유기발광 표시장치의 암점 처리 방법.

**청구항 14**

제 13 항에 있어서,

상기 휘도 분담분을 계산하기 위한 보상 가중치를 결정하는 단계는,

상기 보상 좌표들 중에서 휘도 마진이 만족되지 않은 제1 보상 좌표의 위치 가중치를 휘도 마진이 만족되는 범위까지 줄이고, 휘도 마진이 만족되는 적어도 하나 이상의 제2 보상 좌표에서 상기 제1 보상 좌표의 줄어든 위치 가중치를 분담하여 보상하는 유기발광 표시장치의 암점 처리 방법.

**청구항 15**

제 9 항에 있어서,

상기 서브픽셀들에 대한 전기적 특성을 센싱하여 센싱값을 출력하는 단계는,

제1 센싱 조건에 따라 모든 픽셀들을 1차 센싱하여 그에 대응되는 센싱값을 출력하고, 상기 제1 센싱 조건과 다른 제2 센싱 조건에 따라 일부 픽셀들을 2차 센싱하여 그에 대응되는 센싱값을 출력하는 단계이고, 상기 일부 픽셀들은 상기 불량 서브 픽셀이 포함된 수평 픽셀 라인에 배치된 픽셀들이 유기발광 표시장치의 암점 처리 방법.

**발명의 설명**

## 기술 분야

[0001] 본 발명은 유기발광 표시장치와 그의 암점 처리방법에 관한 것이다.

## 배경 기술

[0002] 액티브 매트릭스 타입의 유기발광 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휙도 및 시야각이 큰 장점이 있다.

[0003] 자발광 소자인 OLED는 애노드전극 및 캐소드전극과, 이를 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0004] 유기발광 표시장치는 OLED를 각각 포함한 서브 픽셀들을 매트릭스 형태로 배열하고 비디오 데이터의 계조에 따라 서브 픽셀들의 휙도를 조절한다. 서브 픽셀들 각각은 자신의 게이트전극과 소스전극 사이에 걸리는 전압에 따라 OLED에 흐르는 구동전류를 제어하는 구동 소자 즉, 구동 TFT(Thin Film Transistor)를 포함한다. 문턱 전압, 이동도 등과 같은 구동 TFT의 전기적 특성은 구동 시간 경과에 따라 열화되어 서브 픽셀들마다 편차가 생길 수 있다. 구동 TFT의 전기적 특성이 서브 픽셀들마다 달라지면 동일 영상 데이터를 기입하더라도 서브 픽셀들 간 휙도가 달라지므로 표시 품위가 저하된다.

[0005] 구동 TFT의 전기적 특성을 센싱하고, 센싱값을 기반으로 입력 영상 데이터를 보정함으로써 구동 TFT의 전기적 특성 변화를 보상하는 외부 보상 기술이 알려져 있다. 외부 보상 기술은 구동 TFT의 전기적 특성을 센싱하기 위해, 구동 TFT의 소스전극에 연결된 특정 노드의 전압을 센싱하는 전압 센싱 방식 또는, 구동 TFT에 흐르는 픽셀 전류를 센싱하는 전류 센싱 방식을 이용할 수 있다. 전류 센싱 방식은 센싱 라인에 전류 적분기를 연결하고, 특정 시간 동안 전류 적분기에 누적된 전류를 통해 구동 TFT의 전기적 특성을 센싱한다.

[0006] 한편, 표시 패널의 개구율을 높이기 위해, 하나의 픽셀을 구성하는 복수의 서브 픽셀들은 동일한 센싱 라인을 공유하도록 설계될 수 있다. 이러한 센싱 라인 공유 구조에서는, 동일 픽셀 내의 어느 한 서브 픽셀에서 발생된 불량이, 그 픽셀 내의 나머지 정상 서브 픽셀에 대한 센싱 결과에도 영향을 미치게 된다. 일 예로, 동일한 센싱 라인을 공유하는 픽셀 내에 OLED 셀(OLED의 애노드 전극과 캐소드 전극 간의 셀)가 발생된 불량 서브 픽셀 A와 정상 서브 픽셀 B가 포함된 경우를 가정하면, 정상 서브 픽셀 B의 픽셀 전류가 불량 서브 픽셀 A로 일부가 누설되기 때문에, 정상 서브 픽셀 B를 정확히 센싱하는 것은 불가능하다. 이렇게 불량 서브 픽셀이 포함된 픽셀에서 나머지 정상 서브 픽셀들에 대한 센싱값은 원래의 값으로부터 왜곡되거나 또는, 센싱부의 출력 범위를 벗어나 언더 플로우(Underflow) 또는 오버 플로우(Overflow) 될 수도 있다. 잘못된 센싱값은 입력 영상 데이터에 반영되어 표시 화상의 왜곡을 초래하게 된다.

[0007] 이와 같이, 센싱 라인 공유 구조에서 일부 서브 픽셀에만 불량이 발생하더라도, 그 불량 서브 픽셀이 포함된 픽셀을 통해서는 원하는 화상을 구현할 수 없고, 화상이 왜곡된다. OLED는 경시적 변화와 부하 누적량 등에 따라 취약하며, 경우에 따라서는 애노드전극과 캐소드전극이 셀되는 셀성 불량이 발생될 수 있다. 셀성 불량이 있으면 해당 OLED는 비 발광하고, 불량 OLED가 포함된 서브 픽셀은 암점이 되며, 경우에 따라서는 불량 서브 픽셀이 포함된 픽셀 전체가 암점으로 시인될 수 있다.

## 발명의 내용

### 해결하려는 과제

[0008] 따라서, 본 발명의 목적은 불량 서브 픽셀로 인한 휙도 손실분을 이웃한 서브 픽셀들을 이용하여 보상함으로써 불량률을 개선할 수 있도록 한 유기발광 표시장치와 그의 암점 처리방법을 제공하는 데 있다.

### 과제의 해결 수단

[0009] 상기 목적을 달성하기 위하여, 본 발명에 따른 유기발광 표시장치는 다수의 픽셀들이 구비되고, 각 픽셀이 제1 색 서브픽셀, 제2 색 서브픽셀, 제3 색 서브픽셀 및 제4 색 서브픽셀로 구성된 표시패널과, 다수의 센싱 라인들

을 통해 상기 픽셀들에 연결되고, 서브픽셀들에 대한 전기적 특성을 센싱하여 센싱값을 출력하는 센싱부와, 상기 센싱값을 분석하여 암점이 되는 불량 서브 픽셀을 찾고, 상기 불량 서브 픽셀에 해당되는 에러 좌표를 도출하는 에러 검출부와, 상기 암점으로 인한 휘도 손실분을 보상하기 위한 보상 좌표들을 상기 에러 좌표를 기준으로 하여 결정하고, 상기 보상 좌표들 각각에서 보상되는 휘도 분담분을 계산한 후, 상기 휘도 분담분만큼 상기 보상 좌표들에 기입되는 입력 영상 데이터를 상향 변조하는 휘도 연산부를 구비한다.

[0010] 상기 휘도 연산부는, 상기 불량 서브 픽셀에 이웃한 인접 픽셀들에서, 상기 불량 서브 픽셀과 동일 컬러를 구현하는 서브픽셀들의 위치를 상기 보상 좌표들로 결정하고, 상기 불량 서브 픽셀은 상기 제1 색 내지 제4 색 서브 픽셀 중 적어도 어느 하나이다.

[0011] 상기 휘도 연산부는, 상기 불량 서브 픽셀이 포함된 픽셀에서, 상기 불량 서브 픽셀을 제외한 나머지 서브 픽셀들의 위치를 상기 보상 좌표들로 결정하고, 상기 불량 서브 픽셀은 상기 제1 색 내지 제4 색 서브픽셀 중에서 화이트 서브픽셀이다.

[0012] 상기 휘도 연산부는, 상기 보상 좌표들 각각과 상기 에러 좌표 간의 거리에 따라 위치 가중치를 생성하는 위치 가중치 생성부와, 상기 위치 가중치와, 상기 보상 좌표들에 기입될 상기 입력 영상 데이터에 따른 휘도에 기초하여, 상기 보상 좌표들 각각에 대해 상기 휘도 분담분을 계산하기 위한 보상 가중치를 결정하는 보상 가중치 연산부와, 상기 에러 좌표에 기입될 입력 영상 데이터에 상기 보상 가중치를 곱하여 얻어진 상기 휘도 분담분을 상기 보상 좌표들에 기입될 입력 영상 데이터에 각각 더하여 상기 보상 좌표들의 휘도를 상기 휘도 분담분만큼 높이는 휘도 보상부를 구비한다.

[0013] 상기 보상 가중치 연산부는, 데이터 마진 및 문턱전압 마진을 포함하여 미리 설정된 최대 출력 휘도분 내에서, 상기 보상 좌표들에 기입될 입력 영상 데이터에 따른 휘도분 이외에 상기 보상 좌표들의 휘도 분담분을 구현할 수 있는 휘도 마진이 만족되는지 여부를 상기 보상 좌표들 각각에 대해 분석하는 마진 분석부와, 상기 휘도 마진 분석 결과를 기초로 상기 보상 좌표들 각각의 상기 위치 가중치를 조정하는 위치 가중치 조정부를 구비한다.

[0014] 상기 위치 가중치 조정부는, 상기 보상 좌표들 중에서 휘도 마진이 만족되지 않은 제1 보상 좌표의 위치 가중치를 휘도 마진이 만족되는 범위까지 줄이고, 휘도 마진이 만족되는 적어도 하나 이상의 제2 보상 좌표에서 상기 제1 보상 좌표의 줄어든 위치 가중치를 분담하여 보상한다.

[0015] 상기 센싱부는, 제1 센싱 조건에 따라 모든 픽셀들을 1차 센싱하여 그에 대응되는 센싱값을 출력하고, 상기 제1 센싱 조건과 다른 제2 센싱 조건에 따라 일부 픽셀들을 2차 센싱하여 그에 대응되는 센싱값을 출력하되, 상기 일부 픽셀들은 상기 불량 서브 픽셀이 포함된 수평 픽셀 라인에 배치된 픽셀들이다.

[0016] 상기 표시패널의 기수번째 수평 픽셀 라인과 우수번째 수평 픽셀 라인에서, 수직으로 서로 이웃한 픽셀들의 서브 픽셀 배치 순서가 서로 다르고, 상기 기수번째 수평 픽셀 라인에서 제1 픽셀을 구성하는 서브 픽셀들은, 상기 제1 색 서브 픽셀, 상기 제2 색 서브 픽셀, 상기 제3 색 서브 픽셀 및 상기 제4 색 서브 픽셀 순으로 배치되고, 상기 우수번째 수평 픽셀 라인에서 상기 제1 픽셀과 수직으로 이웃한 제2 픽셀을 구성하는 서브 픽셀들은, 상기 제3 색 서브 픽셀, 상기 제4 색 서브 픽셀, 상기 제1 색 서브 픽셀 및 상기 제2 색 서브 픽셀 순으로 배치된다.

[0017] 또한, 본 발명은 다수의 픽셀들이 구비되고, 각 픽셀이 제1 색 서브픽셀, 제2 색 서브픽셀, 제3 색 서브픽셀 및 제4 색 서브픽셀로 구성된 표시패널을 갖는 유기발광 표시장치의 암점 처리 방법으로서, 다수의 센싱 라인들을 통해 상기 픽셀들에 연결된 센싱부를 통해 상기 서브픽셀들에 대한 전기적 특성을 센싱하여 센싱값을 출력하는 단계와, 상기 센싱값을 분석하여 암점이 되는 불량 서브 픽셀을 찾고, 상기 불량 서브 픽셀에 해당되는 에러 좌표를 도출하는 단계와, 상기 암점으로 인한 휘도 손실분을 보상하기 위한 보상 좌표들을 상기 에러 좌표를 기준으로 하여 결정하고, 상기 보상 좌표들 각각에서 보상되는 휘도 분담분을 계산한 후, 상기 휘도 분담분만큼 상기 보상 좌표들에 기입되는 입력 영상 데이터를 상향 변조하는 단계를 포함한다.

### 발명의 효과

[0018] 본 발명은 불량 서브 픽셀로 인한 휘도 손실분을 이웃한 서브 픽셀들을 이용하여 보상함으로써 불량률을 획기적으로 개선할 수 있다.

[0019] 그리고, 본 발명은 센싱 조건을 서로 달리하여 1차 센싱 및 2차 센싱을 수행함으로써 비교적 빠른 시간 내에 불량 서브 픽셀의 위치를 정확히 검출할 수 있다.

[0020] 나아가, 본 발명은 W 암점 뿐만 아니라 R,G,B 암점까지 보정이 가능하여 보다 시인성이 좋고 신뢰성 있는 유기 발광 표시장치를 구현할 수 있다.

### 도면의 간단한 설명

- [0021] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주는 도면.
- 도 2 및 도 3은 본 발명의 픽셀 어레이와, 센싱부를 포함한 데이터 드라이버 IC의 구성을 보여주는 도면.
- 도 4 및 도 5는 본 발명의 서브 픽셀들에 연결되는 센싱부의 일 예들을 보여주는 도면.
- 도 6은 본 발명의 암점 보상을 위한 제반 장치들을 보여주는 도면.
- 도 7 및 도 8은 본 발명의 암점 보상 수순을 개략적으로 보여주는 도면.
- 도 9는 도 6의 휘도 연산부의 구성을 보여주는 도면.
- 도 10은 도 9의 보상 가중치 연산부의 구성을 보여주는 도면.
- 도 11a 및 도 11b는 불량 서브 픽셀에 대한 일 보상 방안을 보여주는 도면들.
- 도 12는 에러 좌표를 기준으로 정해지는 보상 좌표들 각각에서 보상되는 휘도 분담분을 설명하기 위한 도면.
- 도 13은 보상 좌표들 각각과 에러 좌표 간의 거리에 따라 결정되는 위치 가중치의 일 예를 보여주는 도면.
- 도 14는 영상 데이터에 따른 휘도 마진 분석 결과에 따라 위치 가중치가 조정되는 일 예를 보여주는 도면.
- 도 15a 및 도 15b는 불량 서브 픽셀에 대한 다른 보상 방안을 보여주는 도면들.
- 도 16은 데이터 구동회로에 미리 설정된 출력 전압 범위 내에서 영상 데이터에 따라 정해지는 휘도 마진의 일 범위를 보여주는 도면.
- 도 17은 인접 픽셀들 간 동일 컬러의 서브 픽셀들이 가장 가까이 배치되도록 한 픽셀 배열을 보여주는 도면.
- 도 18은 본 발명에 따른 센싱 라인 공유구조 하에서 픽셀 내의 서브 픽셀들이 개별 센싱되는 원리를 보여주는 도면.
- 도 19는 OLED가 쇼트된 불량 서브 픽셀을 센싱하는 경우 있어 픽셀 전류의 경로를 보여주는 도면.
- 도 20은 OLED가 쇼트된 불량 서브 픽셀을 센싱하는 경우 있어 센싱 결과를 보여주는 도면.
- 도 21은 단일 픽셀 내에서 불량 서브 픽셀을 센싱하는 경우의 전류 경로를 보여주는 도면.
- 도 22는 단일 픽셀 내에서 불량 서브 픽셀에 이웃한 정상 서브 픽셀을 센싱하는 경우의 전류 경로를 보여주는 도면.
- 도 23 및 도 24는 2차 센싱에 따른 센싱값의 분별력을 높이기 위해 센싱 조건을 변경하는 다양한 예들을 보여주는 도면.

### 발명을 실시하기 위한 구체적인 내용

[0022] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시 예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0023] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 허릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~ 만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

- [0024] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0025] 위치 관계에 대한 설명일 경우, 예를 들어, ' ~ 상에', ' ~ 상부에', ' ~ 하부에', ' ~ 옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0026] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이를 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다.
- [0027] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하며, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관관계로 함께 실시 가능할 수도 있다.
- [0028] 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 상세히 설명한다.
- [0029] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 보여준다. 도 2 및 도 3은 본 발명의 픽셀 어레이와, 센싱부를 포함한 데이터 드라이버 IC의構成을 보여준다. 그리고, 도 4 및 도 5는 본 발명의 서브 픽셀들에 연결되는 센싱부의 일 예들을 보여준다.
- [0030] 도 1 내지 도 5를 참조하면, 본 발명의 실시예에 따른 유기발광 표시장치는 표시패널(10), 타이밍 콘트롤러(11), 데이터 구동회로(12), 게이트 구동회로(13), 메모리(16), 암점 보상회로(20)를 구비한다. 암점 보상회로(20)는 타이밍 콘트롤러(11)에 내장될 수 있으나, 그에 한정되지 않는다.
- [0031] 표시패널(10)에는 다수의 데이터라인 및 센싱라인들(14A, 14B)과, 다수의 게이트라인들(15)이 교차되고, 이 교차 영역마다 서브 픽셀들(P)이 매트릭스 형태로 배치되어 픽셀 어레이를 구성한다.
- [0032] 각 서브 픽셀(P)은 데이터라인들(14A) 중 어느 하나에, 센싱라인들(14B) 중 어느 하나에, 그리고 게이트라인들(15) 중 어느 하나에 접속된다. 픽셀 어레이를 구성하는 서브 픽셀들(P)은 적색을 표시하기 위한 R 서브 픽셀, 녹색을 표시하기 위한 G 서브 픽셀, 청색을 표시하기 위한 B 서브 픽셀, 및 백색을 표시하기 위한 W 서브 픽셀을 포함한다. R,G,B,W 서브 픽셀은 하나의 픽셀(UPXL)을 구성할 수 있다. 다만 픽셀(UPXL)의 구성은 이에 한정되지 않는다. 1 픽셀(UPXL)을 구성하는 서브 픽셀들(P)은 적어도 2개 이상씩 하나의 센싱라인(14B)을 공유할 수 있다. 이하의 본 발명의 실시예에서는 동일 픽셀(UPXL) 내의 모든 서브 픽셀들(P)이 하나의 센싱라인(14B)을 공유하는 것을 중심으로 설명하지만, 본 발명의 기술적 사상은 이에 한정되지 않는다. 본 발명의 기술적 사상은 동일 픽셀(UPXL) 내에서 일부 서브 픽셀들 단위로 센싱라인(14B)을 공유하는 경우에도 적용될 수 있다. 서브 픽셀(P) 각각은 도시하지 않은 전원생성부로부터 고전위 구동전압(EVDD)과 저전위 구동전압(EVSS)을 공급받아 구동될 수 있다.
- [0033] 본 발명의 픽셀(P)은 OLED, 구동 TFT(DT), 스토리지 커페시터(Cst), 제1 스위치 TFT(ST1), 및 제2 스위치 TFT(ST2)를 구비할 수 있다. TFT들은 P 타입으로 구현되거나 또는, N 타입으로 구현되거나 또는, P 타입과 N 타입이 혼용된 하이브리드 타입으로 구현될 수 있다. 또한, TFT의 반도체층은, 아몰포스 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함하거나, 이들의 조합으로 구성될 수 있다.
- [0034] OLED는 소스노드(Ns)에 접속된 애노드전극과, 저전위 구동전압(EVSS)의 입력단에 접속된 캐소드전극과, 애노드전극과 캐소드전극 사이에 위치하는 유기화합물층을 포함한다. 유기화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)을 포함할 수 있다.
- [0035] 구동 TFT(DT)는 게이트-소스 간 전압(이하, Vgs라 함)에 따라 OLED에 입력되는 구동 TFT(DT)의 소스-드레인 간 전류(Ids), 즉 픽셀 전류(Ids)의 크기를 제어한다. 구동 TFT(DT)는 게이트노드(Ng)에 접속된 게이트전극, 고전위 구동전압(EVDD)의 입력단에 접속된 드레인전극, 및 소스노드(Ns)에 접속된 소스전극을 구비한다. 스토리지 커페시터(Cst)는 게이트노드(Ng)와 소스노드(Ns) 사이에 접속되어 구동 TFT(DT)의 Vgs를 일정 기간 동안 유지시킨다.
- [0036] 제1 스위치 TFT(ST1)는 게이트 펄스(SCAN)에 따라 데이터라인(14A)과 게이트노드(Ng) 간의 전기적 접속을 스위칭한다. 제1 스위치 TFT(ST1)는 게이트라인(15)에 접속된 게이트전극, 데이터라인(14A)에 접속된 드레인전극, 및 게이트노드(Ng)에 접속된 소스전극을 구비한다. 제2 스위치 TFT(ST2)는 게이트 펄스(SCAN)에 따라 소스노드(Ns)와 센싱라인(14B) 간의 전기적 접속을 스위칭한다. 제2 스위치 TFT(ST2)는 게이트라인(15)에 접속된 게이

트전극, 센싱 라인(14B)에 접속된 드레인전극, 및 소스노드(Ns)에 접속된 소스전극을 구비한다.

[0037] 한편, 제1 스위치 TFT(ST1)와 제2 스위치 TFT(ST2)는 도 5에서와 같이 서로 다른 게이트라인들(15A, 15B)에 각각 접속될 수도 있다. 이 경우, 제1 스위치 TFT(ST1)의 게이트전극은 제1 게이트라인(15A)에 접속되고, 제1 게이트라인(15A)으로부터의 게이트 펄스(SCAN)에 따라 데이터라인(14A)과 게이트노드(Ng) 간의 전기적 접속을 스위칭 할 수 있다. 그리고, 제2 스위치 TFT(ST2)의 게이트전극은 제2 게이트라인(15B)에 접속되고, 제2 게이트라인(15B)으로부터의 게이트 펄스(SEN)에 따라 소스노드(Ns)와 센싱 라인(14B) 간의 전기적 접속을 스위칭 할 수 있다.

[0038] 이러한 픽셀 어레이를 갖는 본 발명의 유기발광 표시장치는 외부 보상 기술을 채용하여 구동 TFT(DT)의 전기적 특성을 센싱하고 그 센싱값에 따라 입력 영상 데이터(DATA)를 보정할 수 있다. 구동 TFT의 전기적 특성은 구동 TFT의 문턱전압과 구동 TFT의 전자 이동도를 포함한다.

[0039] 타이밍 콘트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블 신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 생성한다.

[0040] 게이트 제어신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등을 포함한다. 게이트 스타트 펄스(GSP)는 첫 번째 스캔 신호를 발생하는 게이트 스테이지에 인가되어 첫 번째 스캔 신호가 발생되도록 그 게이트 스테이지를 제어한다. 게이트 쉬프트 클럭(GSC)은 게이트 스테이지들에 공통으로 입력되는 클럭신호로써 게이트 스타트 펄스(GSP)를 쉬프트시키기 위한 클럭신호이다. 게이트 출력 인에이블신호(GOE)는 게이트 스테이지들의 출력을 제어하는 마스킹 신호이다.

[0041] 데이터 제어신호(DDC)는 소스 스타트 펄스(Source Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 및 소스 출력 인에이블신호(Source Output Enable, SOE) 등을 포함한다. 소스 스타트 펄스(SSP)는 데이터 구동회로(12)의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 라이징 또는 폴링 에지에 기준하여 소스 드라이브 IC들 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 소스 출력 인에이블신호(SOE)는 데이터 구동회로(12)의 출력 타이밍을 제어한다.

[0042] 타이밍 콘트롤러(11)는 영상 데이터(DATA\_V')의 기입을 위한 기본 구동과 센싱값을 획득하기 위한 센싱 구동을 구분하고, 기본 구동과 센싱 구동에서 제어신호들(DDC, GDC)을 다르게 생성할 수 있다. 타이밍 콘트롤러(11)는 센싱 구동에서 센싱부(SU) 내의 스위치들(도 4의 SW1, SW2, SW3 또는, 도 5의 SWa, SWb)을 동작시키기 위한 스위치 제어신호를 더 생성할 수 있다.

[0043] 타이밍 콘트롤러(11)는 센싱 구동에 따라 획득된 디지털 센싱값(SD)을 기반으로 서브 픽셀들 간 구동 TFT(DT)의 특성 편차를 도출하고, 이 구동 TFT(DT)의 특성 편차를 줄일 수 문턱전압 보상값과 이동도 보상값을 계산하여 입력 영상 데이터(DATA)에 반영할 수 있다. 타이밍 콘트롤러(11)는 계산된 문턱전압 보상값과 이동도 보상값을 메모리(16)에 업데이트 저장할 수 있다.

[0044] 타이밍 콘트롤러(11)는 내장된 암점 보상회로(20)를 통해 상기 센싱값(SD)을 분석하여 암점이 되는 불량 서브 픽셀을 찾고, 상기 불량 서브 픽셀에 해당되는 에러 좌표를 도출한다. 암점이 되는 불량 서브 픽셀이 생기는 이유는 도 18 내지 도 22에 예시된 바와 같은 OLED 쇼트 불량, 구동 TFT(DT)의 진행성 열화에 따른 불량 등을 포함할 수 있다. OLED 쇼트 불량은 수평으로 이웃한 2 이상의 서브 픽셀들이 하나의 센싱 라인을 공유하는 센싱 라인 공유 구조에서 특히 문제될 수 있다. 반면에, 구동 TFT(DT)의 진행성 열화에 따른 불량은 수평으로 이웃한 서브 픽셀들이 개별적으로 센싱 라인에 접속되는 센싱 라인 독립 구조에서도 문제될 수 있다. 이하에서 설명할 본 발명의 기술적 사상은 불량이 생기는 원인, 및 센싱 라인 공유/독립 구조 등에 한정되지 않는다.

[0045] 암점 보상회로(20)는 상기 암점으로 인한 휘도 손실분을 보상하기 위한 보상 좌표들을 상기 에러 좌표를 기준으로 하여 결정하고, 상기 보상 좌표들 각각에서 보상되는 휘도 분담분을 계산한 후, 상기 휘도 분담분만큼 상기 보상 좌표들에 기입되는 입력 영상 데이터(DATA)를 상향 변조할 수 있다.

[0046] 타이밍 콘트롤러(11)는 구동 TFT의 전기적 특성 편차 및 암점으로 인한 휘도 손실분이 보상되도록 변조된 영상 데이터(DATA\_V')를 기본 구동시에 데이터 구동회로(12)에 전송할 수 있다.

[0047] 데이터 구동회로(12)는 적어도 하나 이상의 소스 드라이버 IC(Integrated Circuit)(SDIC)를 포함한다. 이 소스 드라이버 IC(SDIC)는 래치 어레이(미도시)와, 각 데이터라인(14A)에 연결된 다수의 디지털-아날로그 컨버터

들(121) (이하, DAC)과, 센싱 라인들(14B)을 통해 픽셀 어레이에 연결되는 센싱회로(122)를 구비한다.

[0048] 래치 어레이는 데이터 제어신호(DDC)를 기반으로 타이밍 콘트롤러(11)로부터 입력되는 변조 영상 데이터(DATA\_V') 래치하여 DAC에 공급한다. DAC는 기본 구동시 타이밍 콘트롤러(11)로부터 입력되는 변조 영상 데이터(DATA\_V')를 화상 표시용 데이터전압으로 변환하여 데이터라인들(14A)에 공급할 수 있다. DAC는 센싱 구동시, 온 레벨의 센싱용 데이터전압(도 18의 VON)으로 생성하여 데이터라인들(14A)에 공급하고, 오프 레벨의 센싱용 데이터전압(도 18의 VOFF)으로 생성하여 데이터라인들(14A)에 공급할 수 있다. 온 레벨의 센싱용 데이터전압은 구동 TFT(DT)에 픽셀 전류가(Ids)가 흐르게 할 수 있는 전압이고, 오프 레벨의 센싱용 데이터전압은 구동 TFT(DT)에 픽셀 전류가(Ids)가 흐르지 못하게 하는 전압이다.

[0049] 센싱회로(122)는 다수의 센싱부들(SU)을 포함한다. 센싱부들(SU)은 도 4와 같은 전류 센싱형, 또는 도 5와 같은 전압 센싱형으로 구현될 수 있다.

[0050] 센싱부(SU)를 통한 센싱 동작은 표시패널(10)에 입력 영상 데이터(DATA)가 기입되기 전의 파워 온 시퀀스 기간에서 수행될 수 있다. 파워 온 시퀀스 기간은 구동 전원이 온 된 후부터 입력 영상 데이터(DATA)가 기입될 때까지의 기간을 의미한다.

[0051] 도 4의 전류 센싱형 센싱부(SU)는 센싱 라인(14B)을 통해 전달되는 구동 TFT의 Ids를 직접 센싱하는 것으로, 전류 적분기(CI)와 샘플&홀드부(SH)를 포함할 수 있다. 전류 센싱형 센싱부(SU)는 데이터 제어신호(DDC)를 기반으로 센싱 라인(14B)에 초기화전압(Vpre)을 공급하고, 센싱 라인(14B)을 통해 입력되는 아날로그 센싱값을 샘플링하여 아날로그-디지털 컨버터(이하, ADC라 함)에 공급할 수 있다. 전류 적분기(CI)는 센싱라인(14B)을 통해 입력되는 구동 TFT의 픽셀 전류(Ids)를 적분하고, 샘플링 & 홀딩부(SH)는 전류 적분기(CI)의 출력 전압(Vout)을 샘플링 및 홀딩하여 아날로그 센싱값을 생성한다. ADC는 샘플링 & 홀딩부(SH)들의 출력을 순차적으로 디지털 처리하여 디지털 센싱값(SD)을 타이밍 콘트롤러(11)에 전송한다.

[0052] 구체적으로, 전류 적분기(CI)는 센싱 라인(14B)에 연결되어 센싱 라인(14B)으로부터 구동 TFT(DT)의 픽셀 전류(Ids)를 입력받는 반전 입력단자(-), 초기화전압(Vpre)을 입력받는 비 반전 입력단자(+), 센싱 기간 동안 픽셀 전류(Ids)의 누적에 따른 전압(Vout) 출력하는 출력 단자를 포함한 앰프(AMP)와, 앰프(AMP)의 반전 입력단자(-)와 출력 단자 사이에 접속된 피드백 커패시터(Cfb)와, 피드백 커패시터(Cfb)의 양단에 접속되어 리셋 제어신호(RST)에 따라 온/오프 되는 제1 스위치(SW1)를 포함한다. 제1 스위치(SW1)가 온 되면 전류 적분기(CI)의 입력 단자들(+,-)과 출력 단자는 모두 초기화 전압(Vpre)으로 리셋된다. 전류 적분기(CI)에서 수행되는 전류 적분 동작은 제1 스위치(SW1)가 오프 될 때 이루어진다.

[0053] 샘플링 & 홀딩부(SH)는 샘플링 제어신호(SAM)에 따라 온 되어 전류 적분기(CI)의 출력 단자를 홀딩 커패시터(Ch)에 연결하는 제2 스위치(SW2), 홀딩 제어신호(HOLD)에 따라 온 되어 홀딩 커패시터(Ch)를 ADC의 입력단에 연결하는 제3 스위치(SW3), 및 제2 스위치(SW2)와 제3 스위치(SW3) 사이에 일단이 접속되고 기저전압원(GND)에 타단이 접속되어 전류 적분기(CI)에서 출력되는 전압(Vout)을 저장하는 홀딩 커패시터(Ch)를 포함한다.

[0054] 이러한 전류 센싱형 센싱부(SU)는 저전류 및 고속 센싱이 가능하여 상대적으로 센싱 시간을 줄이는 데 유리하다.

[0055] 한편, 도 5의 전압 센싱형 센싱부(SU)는 구동 TFT(DT)의 Ids에 대응하여 센싱 라인(14B)의 라인 커패시터(LCa)에 저장된 전압을 센싱하는 것으로, 초기화 스위치(SW1), 샘플링 스위치(SW2), 및 샘플 앤 홀드부(S/H)를 구비할 수 있다. 초기화 스위치(SW1)는 초기화 제어신호(PRE)에 따라 기준전압(Vref)의 입력단과 센싱 라인(14B) 간의 전기적 접속을 스위칭한다. 샘플링 스위치(SW2)는 샘플링 제어신호(SAM)에 따라 센싱 라인(14B)과 샘플 앤 홀드부(S/H) 간의 전기적 접속을 스위칭한다. 구동 TFT(DT)의 Ids에 따라 구동 TFT의 소스 노드 전압이 변할 때, 샘플 앤 홀드부(S/H)는 샘플링 스위치(SW2)가 턴 온 되는 특정 시점에서 센싱 라인(14B)의 라인 커패시터(LCa)에 저장된 구동 TFT(DT)의 소스 노드 전압을 아날로그 센싱값으로서 샘플링 및 홀딩한 후 ADC에 전달한다. ADC는 샘플 앤 홀드부(S/H)들의 출력을 순차적으로 디지털 처리하여 디지털 센싱값(SD)을 타이밍 콘트롤러(11)에 전송한다.

[0056] 게이트 구동회로(13)는 기본 구동시 게이트 제어신호(GDC)를 기반으로 화상 표시용 게이트펄스를 생성한 후, 행 순차 방식으로 게이트라인들(15)에 순차 공급할 수 있다. 게이트 구동회로(13)는 센싱 구동시 게이트 제어신호(GDC)를 기반으로 센싱용 게이트펄스를 생성한 후, 행 순차 방식 또는 램덤 방식으로 게이트라인들(15)에 공급할 수 있다. 센싱용 게이트펄스는 화상 표시용 게이트펄스에 비해 온 펄스 구간이 넓을 수 있다. 각 서브 픽셀에 인가되는 화상 표시용 게이트펄스와 센싱용 게이트펄스 각각은 단수 개일 수도 있고, 복수 개일 수도 있다.

- [0057] 도 6은 본 발명의 암점 보상을 위한 제반 장치들을 보여준다. 그리고, 도 7 및 도 8은 본 발명의 암점 보상 수순을 개략적으로 보여준다.
- [0058] 도 6을 참조하면, 본 발명의 암점 보상회로(20)는 그레이-휘도 변환부(111), 휘도 연산부(112), 에러 검출부(113), 휘도-전압 변환부(114), 및 전압 연산부(115)를 포함할 수 있다.
- [0059] 그레이-휘도 변환부(111)는 미리 설정된 그레이(계조)-휘도 간 변환용 제1 루프 테이블을 이용하여 입력 영상 데이터(DATA)를 계조 도메인에서 휘도 도메인으로 변환한다.
- [0060] 에러 검출부(113)는 도 7에서와 같이, 데이터 구동회로(12)의 센싱부들(SU)로부터 입력되는 센싱값(SD)을 1라인씩 분석하여 암점이 되는 불량 서브 픽셀을 찾고, 상기 불량 서브 픽셀에 해당되는 에러 좌표를 획득한다(S11~S13). 에러 검출부(113)는 획득된 에러 좌표를 휘도 연산부(112)에 전달한다(S14). 에러 검출부(113)는 이러한 일련의 에러 좌표 도출 동작을 라인 순차 방식에 따라 마지막 수평 픽셀 라인까지 수행할 수 있다(S15).
- [0061] 한편, 센싱부들(SU)은 에러 검출부(113)에서의 에러 좌표 도출이 용이하게 되도록, 제1 센싱 조건에 따라 모든 픽셀들을 1차 센싱하여 그에 대응되는 센싱값을 출력하고, 상기 제1 센싱 조건과 다른 제2 센싱 조건에 따라 일부 픽셀들을 2차 센싱하여 그에 대응되는 센싱값을 출력할 수 있다. 여기서, 일부 픽셀들은 상기 불량 서브 픽셀이 포함된 수평 픽셀 라인에 배치된 픽셀들일 수 있다. 이러한 센싱부들(SU)의 동작에 대해서는 도 18 내지 도 24를 통해 후술하기로 한다.
- [0062] 휘도 연산부(112)는 그레이-휘도 변환부(111)에서 입력되는 영상 데이터(DATA\_L)를 변조하여 휘도 도메인의 변조 데이터(DATA\_L')를 출력한다. 이를 위해, 휘도 연산부(112)는 도 8과 같이 암점으로 인한 휘도 손실분을 보상하기 위한 보상 좌표들을 에러 좌표를 기준으로 하여 결정한다(S21). 휘도 연산부(112)는 위치 가중치와 휘도 마진에 기초하여 보상 좌표들 각각에서 보상되는 휘도 분담분을 계산하기 위한 보상 가중치를 휘도 도메인 내에서 결정한다(S22). 휘도 연산부(112)는 휘도 분담분만큼 보상 좌표들에 기입되는 입력 영상 데이터를 휘도 도메인 내에서 상향 변조하여 에러 좌표로 인한 휘도 손실을 보상할 수 있다(S23, S24).
- [0063] 휘도 연산부(112)에서 보상 좌표들을 결정하는 방법에는 2가지가 있을 수 있다. 먼저, 불량 서브 픽셀이 R,W,G,B 서브픽셀 중 적어도 어느 하나일 경우, 휘도 연산부(112)는 불량 서브 픽셀에 이웃한 인접 픽셀들에서, 불량 서브 픽셀과 동일 컬러를 구현하는 서브픽셀들의 위치를 보상 좌표들로 결정할 수 있다(도 11a 내지 도 14 참조).
- [0064] 다음으로, 불량 서브 픽셀이 W 서브픽셀일 경우, 휘도 연산부(112)는 불량 서브 픽셀이 포함된 픽셀에서, 상기 불량 서브 픽셀을 제외한 나머지 서브 픽셀들의 위치를 보상 좌표들로 결정할 수 있다(도 15a 및 도 15b 참조).
- [0065] 휘도-전압 변환부(114)는 미리 설정된 휘도-전압 간 변환용 제2 루프 테이블을 이용하여 휘도 연산부(112)로부터 입력되는 휘도 도메인의 변조 데이터(DATA\_L')를 전압 도메인으로 변환한다. 또한, 휘도-전압 변환부(114)는 전압 연산부(115)로부터 입력되는 문턱전압 마진(도 16의 Vth 마진) 이외에 전압 도메인의 데이터 마진(도 16의 DATA\_V 마진)을 더 고려하여 휘도 마진을 확보한 후에 휘도 연산부(112)에 공급한다.
- [0066] 전압 연산부(115)는 메모리(16)에 저장된 문턱전압 보상값과 이동도 보상값을 기초로 문턱전압 마진(도 16의 Vth 마진)을 계산하여 휘도-전압 변환부(114)에 공급할 수 있다. 전압 연산부(115)는 휘도-전압 변환부(114)로부터 입력되는 전압 도메인의 변조 데이터(DATA\_V)에 문턱전압 보상값과 이동도 보상값을 적용하여 전압 도메인의 최종 변조 데이터(DATA\_V')를 출력한다. 최종 변조 데이터(DATA\_V')는 테이트 구동회로(12)에 공급된다.
- [0067] 도 9는 도 6의 휘도 연산부의 구성을 보여준다. 도 10은 도 9의 보상 가중치 연산부의 구성을 보여준다. 도 11a 및 도 11b는 불량 서브 픽셀에 대한 일 보상 방안을 보여준다. 도 12는 에러 좌표를 기준으로 정해지는 보상 좌표들 각각에서 보상되는 휘도 분담분을 설명하기 위한 도면이다. 도 13은 보상 좌표들 각각과 에러 좌표 간의 거리에 따라 결정되는 위치 가중치의 일 예를 보여준다. 도 14는 영상 데이터에 따른 휘도 마진 분석 결과에 따라 위치 가중치가 조정되는 일 예를 보여준다. 도 15a 및 도 15b는 불량 서브 픽셀에 대한 다른 보상 방안을 보여준다. 도 16은 데이터 구동회로에 미리 설정된 출력 전압 범위 내에서 영상 데이터에 따라 정해지는 휘도 마진의 일 범위를 보여준다.
- [0068] 도 9 내지 도 16을 참조하면, 휘도 연산부(112)는 버퍼부(121), 위치 가중치 생성부(122), 보상 가중치 연산부(123), 휘도 보상부(124)를 포함한다.
- [0069] 버퍼부(121)는 에러 검출부(113)로부터 입력되는 에러 좌표(Xn, Yn)를 저장하고, 데이터 인에이블 신호(DE)에 따

라 저장된 에러 좌표( $X_n, Y_n$ )를 위치 가중치 생성부(122)에 전달한다.

[0070] 위치 가중치 생성부(122)는 베퍼부(121)에서 입력된 에러 좌표( $X_n, Y_n$ )를 기준으로 보상 좌표들( $X_n', Y_n'$ )을 결정하고, 보상 좌표들( $X_n', Y_n'$ ) 각각과 에러 좌표( $X_n, Y_n$ ) 간의 거리에 따라 위치 가중치(PW)를 생성하여, 보상 가중치 연산부(123)에 공급한다. 보상 좌표들( $X_n', Y_n'$ )은 제1 위치 가중치(PW1)을 갖는 보상 좌표 1( $X_{n-1}, Y_n$ )과, 제2 위치 가중치(PW2)을 갖는 보상 좌표 2( $X_{n+1}, Y_n$ )과, 제3 위치 가중치(PW3)을 갖는 보상 좌표 3( $X_n, Y_{n+1}$ )과, 제4 위치 가중치(PW4)을 갖는 보상 좌표 4( $X_n, Y_{n-1}$ )을 포함할 수 있다. 위치 가중치 생성부(122)는 보상 좌표들( $X_n', Y_n'$ ) 각각과 에러 좌표( $X_n, Y_n$ ) 간의 거리에 비례하여 위치 가중치(PW)를 크게 함으로써 휘도 손실분에 대한 보상 효과를 높일 수 있다. 예를 들어, 도 13과 같이 에러 좌표( $X_n, Y_n$ )와 보상 좌표 1( $X_{n-1}, Y_n$ ) 간의 간격 및 에러 좌표( $X_n, Y_n$ )와 보상 좌표 2( $X_{n+1}, Y_n$ ) 간의 간격이 각각 D2이고, 에러 좌표( $X_n, Y_n$ )와 보상 좌표 3( $X_n, Y_{n+1}$ ) 간의 간격 및 에러 좌표( $X_n, Y_n$ )와 보상 좌표 4( $X_n, Y_{n-1}$ ) 간의 간격이 각각 D1(D1은 D2보다 작음)이라고 가정하면, 위치 가중치 생성부(122)는 보상 좌표 1( $X_{n-1}, Y_n$ )과 보상 좌표 2( $X_{n+1}, Y_n$ )에 부여되는 위치 가중치(PW)를 20%로 생성할 수 있고, 보상 좌표 3( $X_n, Y_{n+1}$ )과 보상 좌표 4( $X_n, Y_{n-1}$ )에 부여되는 위치 가중치(PW)를 30%로 생성할 수 있다.

[0071] 보상 가중치 연산부(123)는 휘도-전압 변환부(114)로부터 휘도 마진을 입력 받고, 위치 가중치 생성부(122)로부터 위치 가중치(PW)를 포함한 보상 좌표들( $X_n', Y_n'$ )을 입력 받는다. 보상 가중치 연산부(123)는 휘도 마진과, 보상 좌표들( $X_n', Y_n'$ )에 기입될 입력 영상 데이터에 따른 휘도와, 미리 설정된 최대 휘도와, 위치 가중치(PW)와, 에러 좌표( $X_n, Y_n$ )에 기입될 입력 영상 데이터에 따른 휘도 등을 이용하여, 상기 보상 좌표들 각각에 대해 상기 휘도 분담분을 계산하기 위한 보상 가중치(MW)를 결정한다.

[0072] 휘도 보상부(124)는 보상 가중치 연산부(123)로부터 입력받은 보상 가중치(MW)를 에러 좌표( $X_n, Y_n$ )에 기입될 입력 영상 데이터에 곱하여 얻어진 상기 휘도 분담분을 상기 보상 좌표들( $X_n', Y_n'$ )에 기입될 입력 영상 데이터에 각각 더하여 상기 보상 좌표들의 휘도를 상기 휘도 분담분만큼 높인다. 예를 들어, 도 12에서와 같이, 휘도 보상부(124)는 보상 좌표 1( $X_{n-1}, Y_n$ )의 휘도를 제1 휘도 분담분인 "DATA\_L( $X_n, Y_n$ )\*PW( $X_{n-1}, Y_n$ )"만큼 높이고, 보상 좌표 2( $X_{n+1}, Y_n$ )의 휘도를 제2 휘도 분담분인 "DATA\_L( $X_n, Y_n$ )\*PW( $X_{n+1}, Y_n$ )"만큼 높이고, 보상 좌표 3( $X_n, Y_{n+1}$ )의 휘도를 제3 휘도 분담분인 "DATA\_L( $X_n, Y_n$ )\*PW( $X_n, Y_{n+1}$ )"만큼 높이고, 보상 좌표 4( $X_n, Y_{n-1}$ )의 휘도를 제4 휘도 분담분인 "DATA\_L( $X_n, Y_n$ )\*PW( $X_n, Y_{n-1}$ )"만큼 높일 수 있다. 여기서, 제1 내지 제4 휘도 분담분의 총합은 에러 좌표( $X_n, Y_n$ )에서의 휘도 손실분인 "DATA\_L( $X_n, Y_n$ )"과 같을 수 있으며, 시인성 개선을 위해 추가 가중치가 적용되는 경우에는 휘도 손실분인 "DATA\_L( $X_n, Y_n$ )"과 다소 차이가 있을 수도 있다.

[0073] 한편, 보상 가중치 연산부(123)는 휘도 마진에 따라 보상 가중치(MW)를 조정할 수 있도록 하기 위해, 도 10과 같이 마진 분석부(1231)와, 위치 가중치 조정부(1232)를 포함할 수 있다.

[0074] 마진 분석부(1231)는 데이터 마진 및 문턱전압 마진을 포함하여 미리 설정된 최대 출력 휘도분 내에서, 보상 좌표들( $X_n', Y_n'$ )에 기입될 입력 영상 데이터에 따른 휘도분 이외에 보상 좌표들( $X_n', Y_n'$ )의 휘도 분담분을 구현할 수 있는 휘도 마진이 만족되는지 여부를 상기 보상 좌표들( $X_n', Y_n'$ ) 각각에 대해 분석한다.

[0075] 위치 가중치 조정부(1232)는 휘도 마진 분석 결과를 기초로 보상 좌표들( $X_n', Y_n'$ ) 각각의 위치 가중치(PW)를 조정함으로써, 보상 가중치(MW)를 조정할 수 있다.

[0076] 위치 가중치 조정부(1232)는 도 14와 같이 보상 좌표들 중에서 휘도 마진이 만족되지 않은 제1 보상 좌표( $X_n, Y_{n+1}$ )의 위치 가중치(PW)를 휘도 마진이 만족되는 범위까지 줄이고(예를 들어, 30%에서 10%로 줄임), 휘도 마진이 만족되는 적어도 하나 이상의 제2 보상 좌표( $X_{n+1}, Y_n$ )( $X_n, Y_{n-1}$ )에서 제1 보상 좌표( $X_n, Y_{n+1}$ )의 줄어든 위치 가중치(20%) 만큼을 분담(예를 들어, 보상 좌표2( $X_{n+1}, Y_n$ )에서 추가 10% 분담, 그리고 보상 좌표4( $X_n, Y_{n-1}$ )에서 추가 10% 분담)하여 보상할 수 있다.

[0077] 한편, 휘도 연산부(112)는 불량 서브 픽셀이 W 서브 픽셀(PW)인 경우, 전술한 방법 이외에 도 15a 및 도 15b와 같이 불량 W 서브 픽셀(PW)이 포함된 픽셀(UPXL)에서, 불량 W 서브 픽셀(PW)을 제외한 R,G,B 서브 픽셀들(PR,PG,PB)의 위치를 보상 좌표들로 결정할 수 있다. 도 15b에는 불량 서브 픽셀인 W 서브 픽셀(PW)에 따른 휘도 손실분을 보상하기 위해, 백색 서브 픽셀(PW)과 동일 픽셀을 구성하는 서브 픽셀들(PR, PG, PB)에 대한 휘도 분담분들이 도시되어 있다. 이러한 휘도 분담분들은 색좌표를 고려하여 컬러 별로 상이하게 제어될 수 있다. 일 예로, 휘도 분담분들은 R:G:B=2:7:1이 만족되도록 제어될 수 있으나, 이에 한정되지 않는다. 휘도 분담분들의 조정 비율은 모델, 스펙, 등에 따라 얼마든지 달라질 수 있다.

[0078] 도 17은 인접 픽셀들 간 동일 컬러의 서브 픽셀들이 가장 가까이 배치되도록 한 픽셀 배열을 보여준다.

- [0079] 여러 좌표를 기준으로 이웃한 보상 좌표들이 비슷한 간격으로 배치되도록, 본 발명의 서브 픽셀 배치는 도 17의 우측 도면과 같이 변형될 수 있다. 도 17을 참조하면, 기수번째 수평 픽셀 라인(OHL)과 우수번째 수평 픽셀 라인(EHL)에서, 수직으로 서로 이웃한 픽셀들의 서브 픽셀 배치 순서가 서로 달라 진다. 다시 말해, 기수번째 수평 픽셀 라인(OHL)에서 제1 픽셀(UPXL1)을 구성하는 서브 픽셀들은, 제1 색 서브 픽셀(PR), 제2 색 서브 픽셀(PW), 제3 색 서브 픽셀(PG) 및 제4 색 서브 픽셀(PB) 순으로 배치된다. 반면에, 우수번째 수평 픽셀 라인(EHL)에서 제1 픽셀(UPXL1)과 수직으로 이웃한 제2 픽셀(UPXL2)을 구성하는 서브 픽셀들은, 제3 색 서브 픽셀(PG), 제4 색 서브 픽셀(PB), 제1 색 서브 픽셀(PR) 및 제2 색 서브 픽셀(PW) 순으로 배치된다.
- [0080] 여러 좌표를 기준으로 이웃한 보상 좌표들이 비슷한 간격으로 배치되면, 보상 좌표들에 대한 위치 가중치 설정이 보다 용이해 진다.
- [0081] 도 18 내지 도 24는 여러 좌표를 정확히 정확히 도출하기 위한 센싱 과정을 자세히 보여준다. 도 18은 본 발명에 따른 센싱 라인 공유구조 하에서 픽셀 내의 서브 픽셀들이 개별 센싱되는 원리를 보여준다.
- [0082] 도 18과 같이 각 픽셀(UPXL)이 동일한 센싱 라인을 공유하는 R 서브 픽셀(PR), G 서브 픽셀(PG), B 서브 픽셀(PB), W 서브 픽셀(PW)로 구성되는 경우, 1 수평 픽셀 라인을 센싱하는 데 총 4회의 센싱 동작이 필요하다. 센싱 구동은, 제1회 센싱시 1 수평 픽셀 라인에 위치하는 R 서브 픽셀들(PR)에만 온 레벨의 센싱용 데이터전압(VON)을 인가하여 그 R 서브 픽셀들(PR)만을 동시에 센싱하고, 제2회 센싱시 상기 1 수평 픽셀 라인에 속하는 G 서브 픽셀들(PG)에만 온 레벨의 센싱용 데이터전압(VON)을 인가하여 그 G 서브 픽셀들(PG)만을 동시에 센싱하고, 제3회 센싱시 상기 1 수평 픽셀 라인에 속하는 B 서브 픽셀들(PB)에만 온 레벨의 센싱용 데이터전압(VON)을 인가하여 그 B 서브 픽셀들(PB)만을 동시에 센싱하고, 제4회 센싱시 상기 1 수평 픽셀 라인에 속하는 W 서브 픽셀들(PW)에만 온 레벨의 센싱용 데이터전압(VON)을 인가하여 그 W 서브 픽셀들(PW)만을 동시에 센싱한다. 센싱 라인 공유구조 하에서 모든 서브 픽셀들은 센싱의 정확도를 높이기 위해 상기와 같은 커러별 순차 센싱 방식에 따라 센싱된다. 하지만, 도 19 내지 도 22와 같이 동일 픽셀 내에 존재하는 어느 한 서브 픽셀이 불량인 경우에는 커러별 순차 센싱 방식에 따라 서브 픽셀 단위로 개별 센싱하더라도 원하는 센싱 결과를 얻기 어렵다.
- [0083] 도 19는 OLED가 쇼트된 불량 서브 픽셀을 센싱하는 경우 있어 픽셀 전류의 경로를 보여준다. 그리고, 도 20은 OLED가 쇼트된 불량 서브 픽셀을 센싱하는 경우 있어 센싱 결과를 보여준다.
- [0084] 먼저, 도 19 및 도 20을 참조하여 센싱부(SU)에서 센싱 전압이 얻어지는 원리를 간략히 설명하면 다음과 같다.
- [0085] 초기화 기간(Tint)에서 제1 스위치(SW1)는 리셋 제어신호(RST)에 의해 온 되고, 그에 따라 전류 적분기(CI)의 입력 단자들(+-)과 출력 단자는 초기화 전압(Vpre)으로 리셋된다. 초기화 기간(Tint)에서 전류 적분기(CI)의 출력 전압(Vout)은 초기화 전압(Vpre)으로 유지된다.
- [0086] 센싱 기간(Tsen)에서 제1 스위치(SW1)는 오프 되고 제2 스위치(SW2)는 샘플링 제어신호(SAM)에 의해 온 되므로, 그에 따라 서브 픽셀로부터 입력되는 픽셀 전류(Ix)가 피드백 커패시터(Cfb)에 누적된다. 따라서, 피드백 커패시터(Cfb)의 양단에는 누적된 전류에 비례하는 전압차가 생기게 된다( $\Delta V = (1/C) * \int idt$ ). 이때, 전류 적분기(CI)의 반전 입력 단자(-)의 전위는 가상 접지(Virtual Ground)에 의해 초기화 전압(Vpre)으로 고정되므로, 상기 누적 전류에 의한 전압차만큼 전류 적분기(CI)의 출력 전압(Vout)이 초기화 전압(Vpre)으로부터 낮아지게 된다. 센싱 기간(Tsen)에서 전류 적분기(CI)의 출력 전압(Vout)은 헀딩 커패시터(Ch)에 센싱 전압으로서 저장된다.
- [0087] 샘플링 기간(Tsam)에서 제2 스위치(SW2)는 오프 되고, 제3 스위치(SW3)는 헀딩 제어신호(HOLD)에 의해 온 되므로, 그에 따라 헀딩 커패시터(Ch)에 저장된 센싱 전압이 ADC에 출력된다.
- [0088] 이렇게 구동 TFT에 흐르는 픽셀 전류(Ix)가 모두 전류 적분기(CI)에 누적되도록 하기 위해서는 OLED를 통한 전류 누설이 없어야 한다. 그런데, 도 19와 같이 OLED에 쇼트가 발생한 불량 서브 픽셀을 센싱하는 경우에는 저전위 구동전압(EVSS)의 입력단으로 픽셀 전류의 일부(Iy2)가 누설되어, 전류 적분기(CI)에 누적되는 픽셀 전류(Iy1)가 줄어든다. 따라서, 도 20과 같이 불량 서브 픽셀에 대한 센싱 전압(Vsen2)은 정상 서브 픽셀에 대한 센싱 전압(Vsen1)에 비해 상대적으로 높고, 그에 따라 센싱 전압(Vsen2)과 초기화 전압(Vpre) 간의 전압차( $\Delta V_2$ )는 센싱 전압(Vsen1)과 초기화 전압(Vpre) 간의 전압차( $\Delta V_1$ )에 비해 작다.
- [0089] 이러한 전압차의 상대적 크기를 통해 본 발명은 픽셀 내에 불량 서브 픽셀이 포함되어 있는지를 검출할 수 있다.

- [0090] 도 21은 단일 픽셀 내에서 불량 서브 픽셀을 센싱하는 경우의 전류 경로를 보여준다. 그리고, 도 22는 단일 픽셀 내에서 불량 서브 픽셀에 이웃한 정상 서브 픽셀을 센싱하는 경우의 전류 경로를 보여준다.
- [0091] 도 21 및 도 22와 같이, 단일 픽셀(UPXL) 내에서 동일한 센싱 라인(14B)을 공유하는 불량 서브 픽셀(Pa)과 정상 서브 픽셀(Pb)이 존재하는 경우, 불량 서브 픽셀(Pa)에 대한 제1 센싱 전압과 정상 서브 픽셀(Pb)에 대한 제2 센싱 전압에 차이가 생긴다.
- [0092] 센싱 라인 공유 구조에서는, 동일 픽셀 내의 어느 한 서브 픽셀에서 발생된 불량이, 그 픽셀 내의 나머지 정상 서브 픽셀에 대한 센싱 결과에도 영향을 미치게 된다. 이는 도 22에서와 같이 정상 서브 픽셀(Pb)의 픽셀 전류 중 일부(Ib2)가 센싱 라인(14B)을 경유하여 불량 서브 픽셀(Pa)로 누설되기 때문이다.
- [0093] 구체적으로, 도 21과 같은 불량 서브 픽셀(Pa)을 센싱할 때의 누설 전류(Ia2)에 비해 도 22와 같은 정상 서브 픽셀(Pb)을 센싱할 때의 누설 전류(Ib2)가 더 작다. 왜냐하면, 누설 전류(Ib2)는 누설 전류(Ia2)에 비해 2개의 스위치 TFT들(ST2)을 더 통과해야 하기 때문에 그 만큼 영향을 받는 저항이 크기 때문이다. 이러한 이유로 불량 서브 픽셀(Pa)에 대한 제2 센싱 전압(Vsen2)은 정상 서브 픽셀(Pb)에 대한 제1 센싱 전압(Vsen1)에 비해 상대적으로 높다.
- [0094] 동일한 픽셀 내에서 정상 서브 픽셀과 불량 서브 픽셀 간의 센싱 전압의 차이는 실제로 크지 않다. 동일 픽셀 내에서 불량 서브 픽셀을 정확히 검출하기 위해서는 센싱 조건을 변경할 필요가 있다.
- [0095] 도 23 및 도 24는 동일 픽셀 내에서 불량 서브 픽셀과 정상 서브 픽셀 간의 센싱값 차이를 크게 하기 위해 센싱 조건을 변경하는 다양한 예들을 보여준다.
- [0096] 본 발명의 센싱부(SU)를 제1 센싱 조건에 따라 모든 픽셀들을 1차 센싱하여 그에 대응되는 센싱값을 출력하고, 제1 센싱 조건과 다른 제2 센싱 조건에 따라 일부 픽셀들을 2차 섬싱하여 그에 대응되는 센싱값을 출력한다. 여기서, 일부 픽셀들은 불량 서브 픽셀이 포함된 수평 픽셀 라인에 배치된 픽셀들을 의미한다.
- [0097] 여러 검출부는 모든 픽셀들을 대상으로 한 1차 센싱에 따른 센싱값을 기초로 불량 픽셀들의 위치를 저장하고, 불량 픽셀들을 대상으로 한 2차 센싱에 따른 센싱값을 기초로 정확한 불량 서브 픽셀의 위치를 찾는다.
- [0098] 모든 픽셀들을 1차 센싱하기 위한 제1 센싱 조건과, 불량 픽셀들을 2차 센싱하기 위한 제2 센싱 조건을 서로 다르게 설정된다. 제2 센싱 조건은 정밀 센싱을 위한 것이다.
- [0099] 센싱 동작 중에 피드백 커패시터(Cfb)의 양단에 걸리는 전압차( $\Delta V = (1/C) * \int idt$ )는 센싱 기간(dt)에 비례하고, 피드백 커패시터(Cfb)의 크기(C)에 반비례한다. 따라서, 전류 적분기(CI)를 통한 센싱값은 전류 누적 시간(즉, 센싱 기간)이 길수록, 그리고, 전류 적분기(CI)에 구비된 피드백 커패시터의 크기가 작을 수록 센싱 분별력이 좋아진다. 센싱 분별력이 좋아진다는 것은 피드백 커패시터(Cfb)의 양단에 걸리는 전압차( $\Delta V$ )가 커진다는 것을 의미한다.
- [0100] 2차 센싱에서 보다 정밀한 센싱을 위한 일 방안으로, 센싱 조건 설정부(미도시)는 도 23과 같이 피드백 커패시터의 크기를 1차 센싱에 비해 더 줄일 수 있다. 센싱 조건 설정부는 온 되는 스위치(S1~Sn)의 개수를 조정함으로써, 제1 센싱 조건에 따른 피드백 커패시터의 크기에 비해 제2 센싱 조건에 따른 피드백 커패시터의 크기를 줄일 수 있다. 도 23에서, 다수의 피드백 커패시터들(Cfb1~Cfbn)은 앰프(AMP)의 반전 입력단자(-)에 서로 병렬 접속되고, 다수의 스위치들(S1~Sn)은 앰프(AMP)의 출력 단자에 서로 병렬 접속되며, 피드백 커패시터들(Cfb1~Cfbn)과 스위치들(S1~Sn)이 서로 직렬로 접속될 수 있다.
- [0101] 2차 센싱에서 보다 정밀한 센싱을 위한 다른 방안으로, 센싱 조건 설정부(미도시)는 도 24와 같이 센싱 기간(Tsen)을 제1 센싱 조건에 비해 더 길게 할 수 있다(S12). 센싱 기간(Tsen)이 증가되면 그만큼 피드백 커패시터(Cfb)에 전류가 많이 누적되므로, 피드백 커패시터(Cfb)의 양단에 걸리는 전압차( $\Delta V$ )가 커진다. 예를 들어, 도 24와 같이 센싱 기간(Tsen)이 일정 시간( $\Delta S$ )만큼 증가되면, 피드백 커패시터(Cfb)의 양단에 걸리는 전압차( $\Delta V$ )는  $\Delta Va$ 에서  $\Delta Vb$ 로 증가된다. 따라서, 센싱 전압들(Vsen2a, Vsen2b) 간의 분별력은 그만큼 좋아진다.
- [0102] 전술한 바와 같이, 본 발명은 본 발명은 불량 서브 픽셀로 인한 휘도 손실분을 이웃한 서브 픽셀들을 이용하여 보상함으로써 불량률을 획기적으로 개선할 수 있다.
- [0103] 그리고, 본 발명은 센싱 조건을 서로 달리하여 1차 센싱 및 2차 센싱을 수행함으로써 비교적 빠른 시간 내에 불량 서브 픽셀의 위치를 정확히 검출할 수 있다.
- [0104] 나아가, 본 발명은 W 암점 뿐만 아니라 R,G,B 암점까지 보정이 가능하여 보다 시인성이 좋고 신뢰성 있는 유기

발광 표시장치를 구현할 수 있다.

[0105] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사항을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

### 부호의 설명

[0106] 10 : 표시패널 11 : 타이밍 콘트롤러

12 : 데이터 구동회로 13 : 게이트 구동회로

14 : 데이터라인들 15 : 게이트라인들

16 : 메모리 112 : 휙도 연산부

113 : 에러 검출부 115 : 전압 연산부

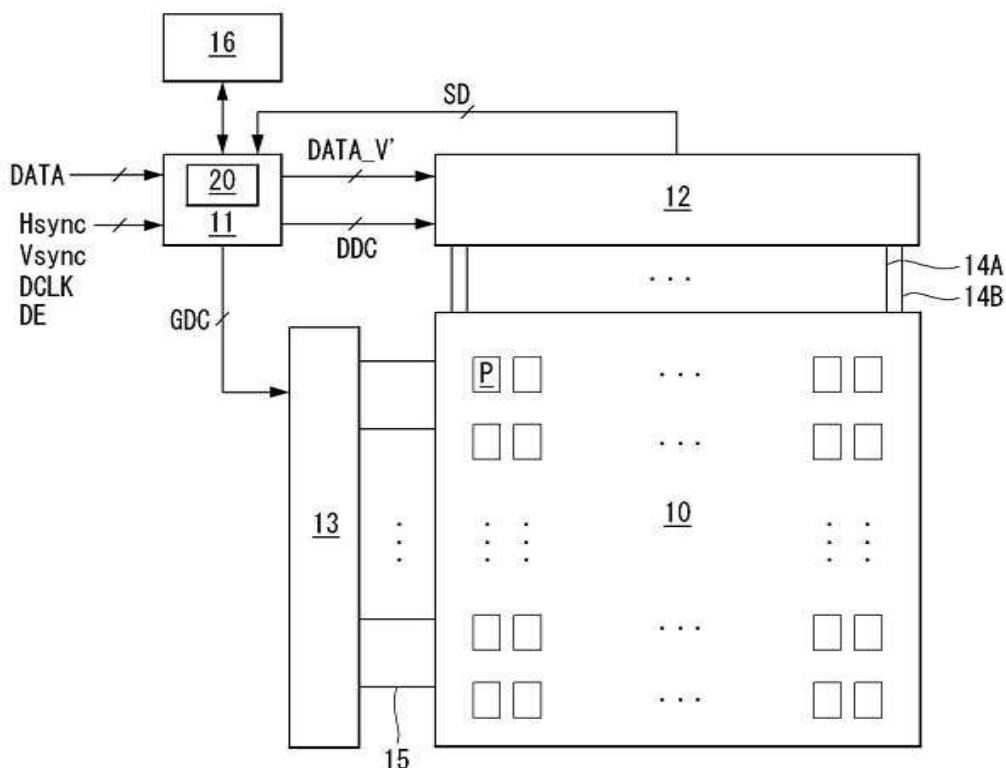
122 : 위치 가중치 생성부 123 : 보상 가중치 생성부

124 : 휙도 보상부 1231 : 마진 분석부

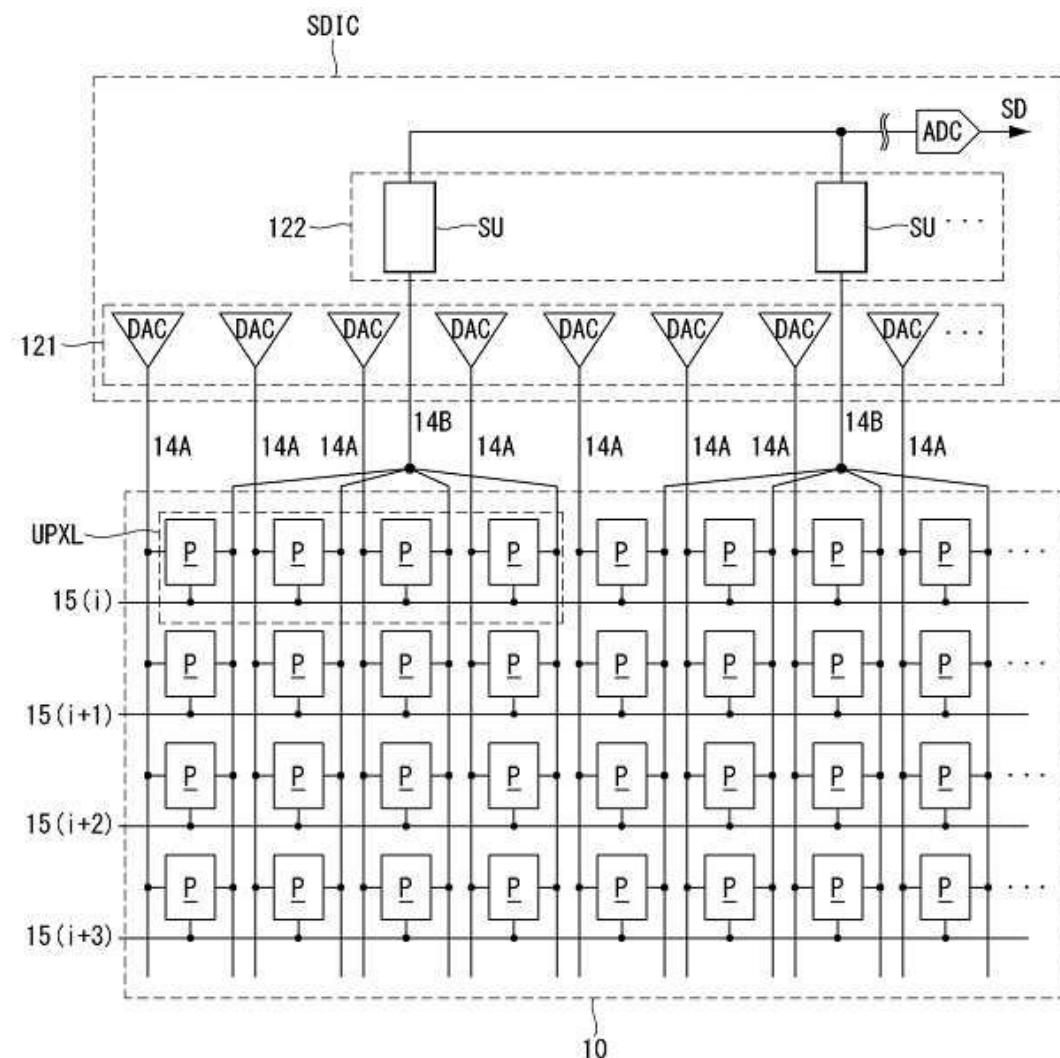
1232 : 위치 가중치 조정부

### 도면

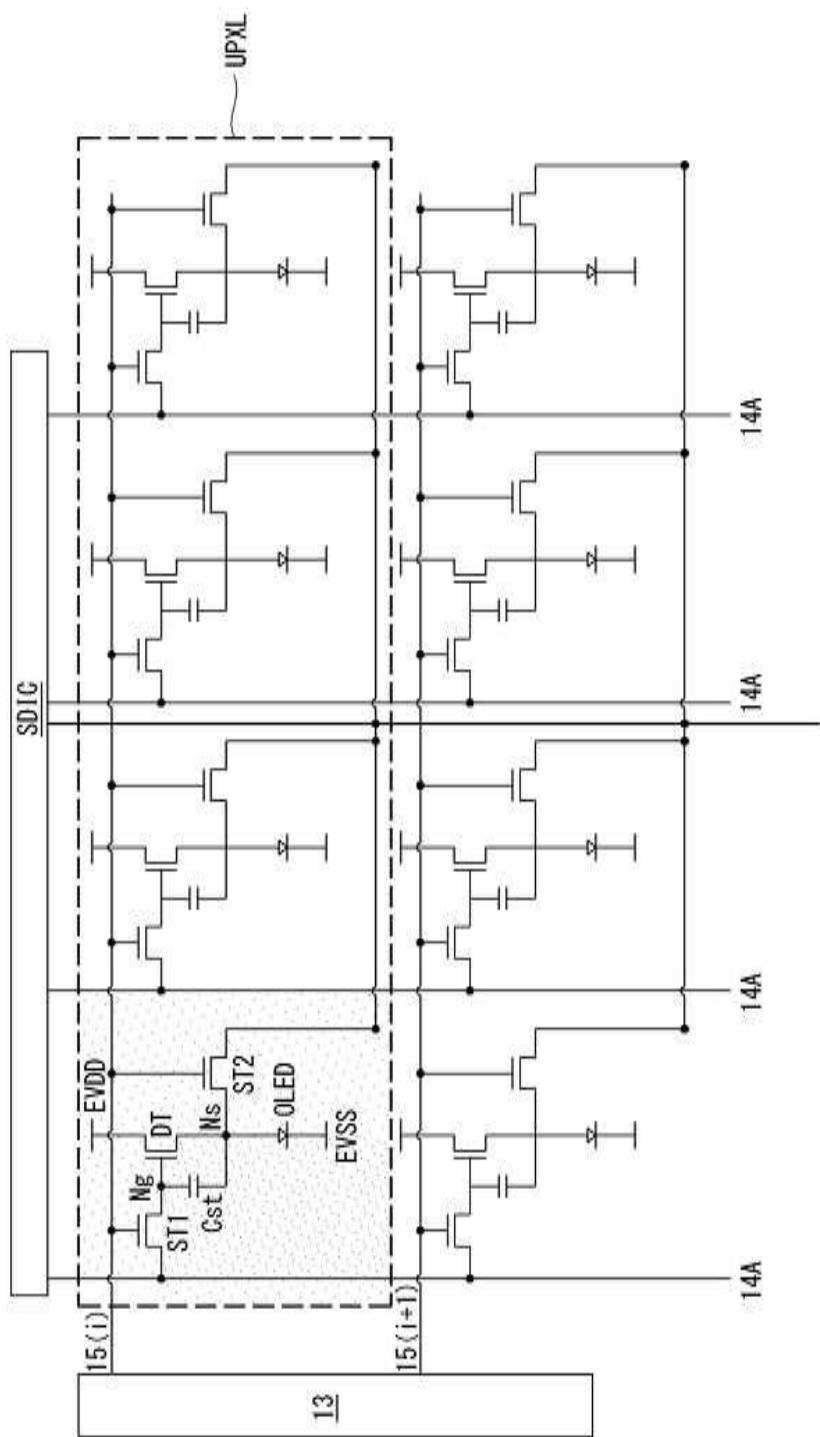
#### 도면1



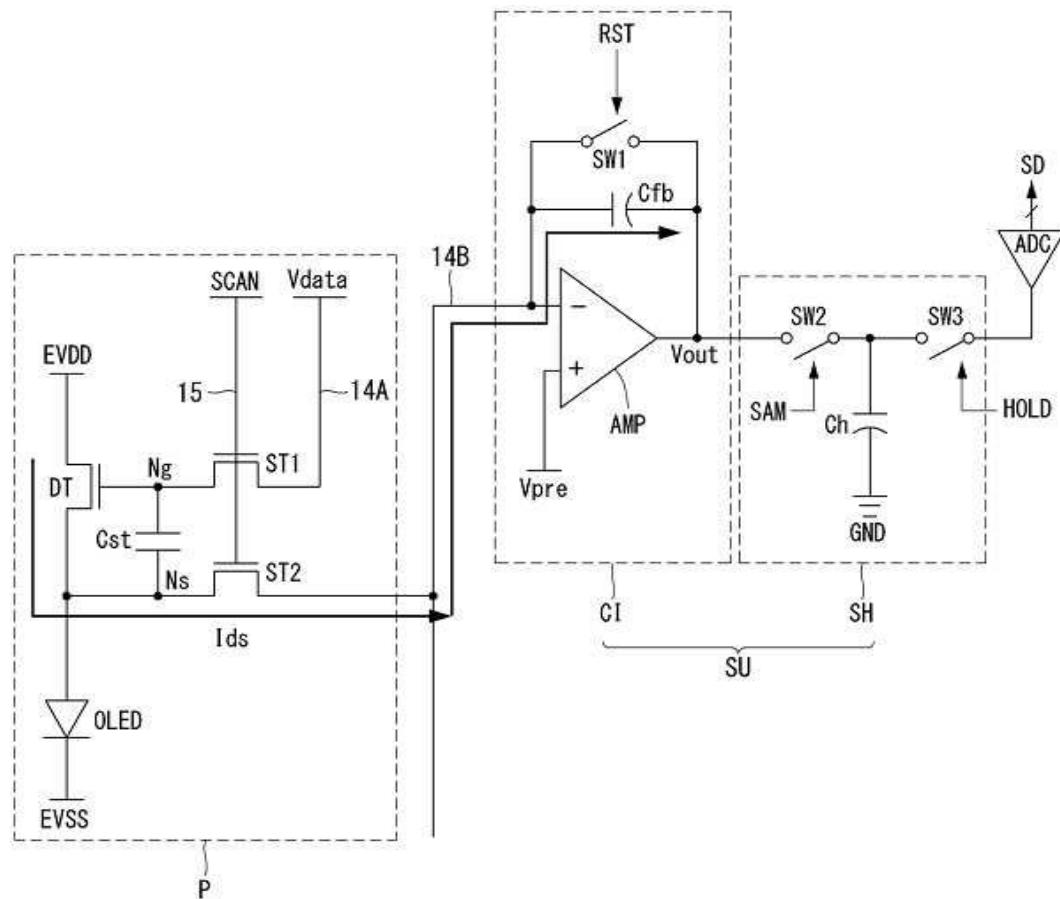
도면2



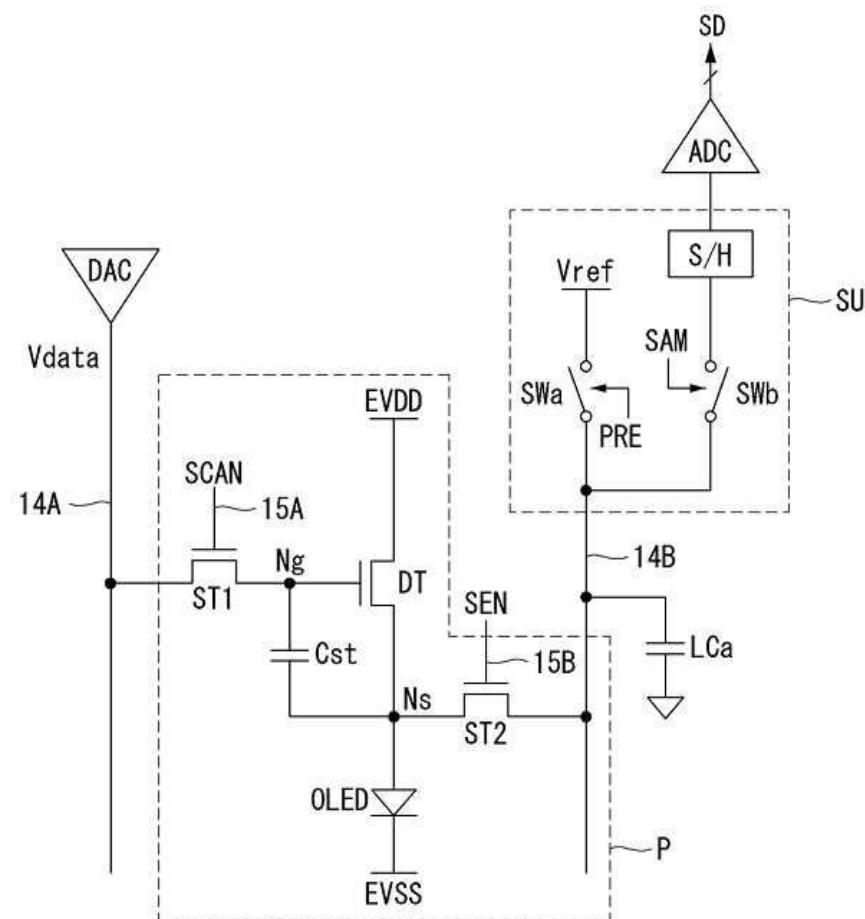
도면3



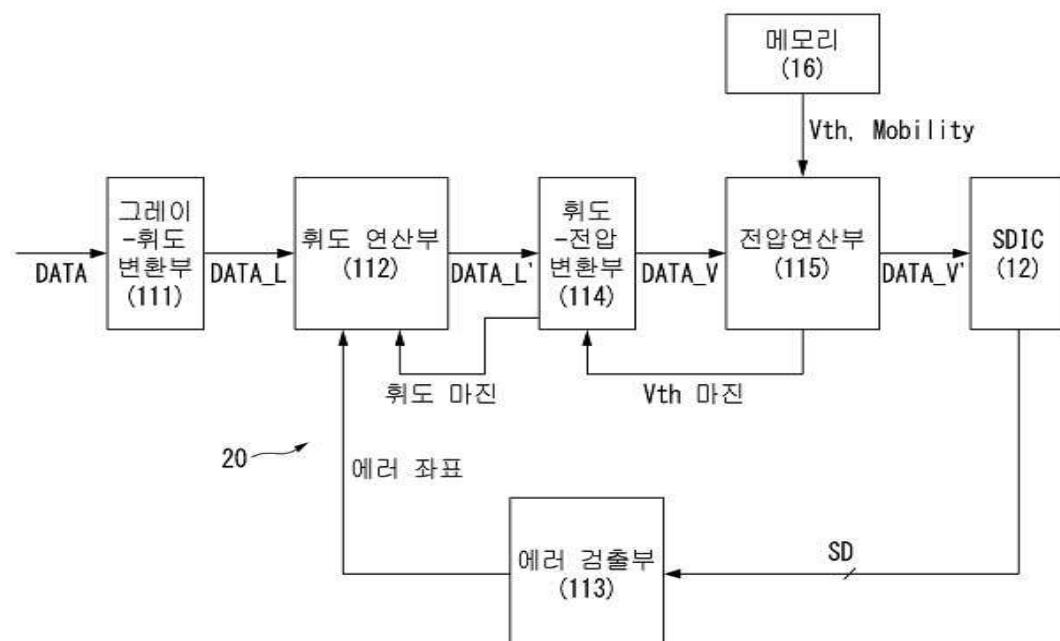
## 도면4



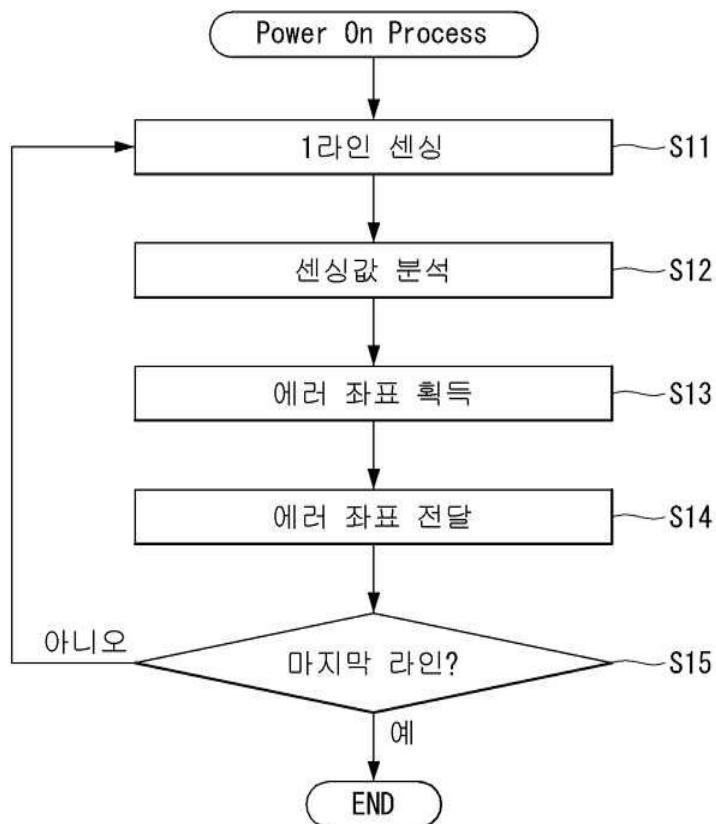
도면5



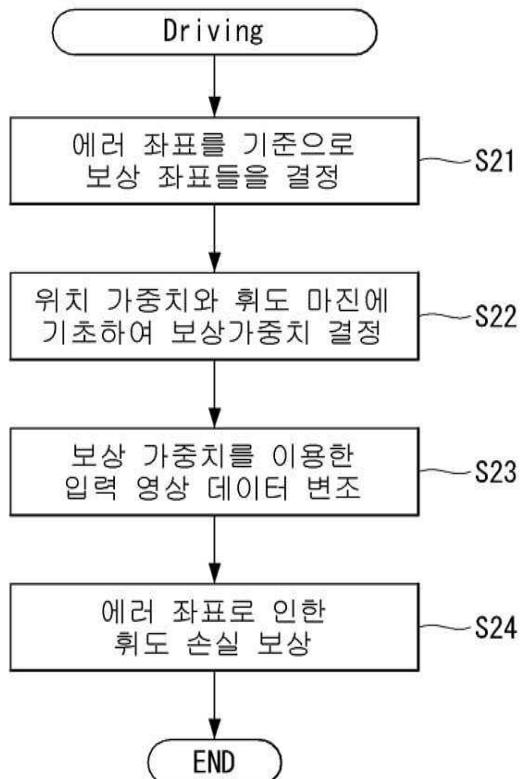
도면6



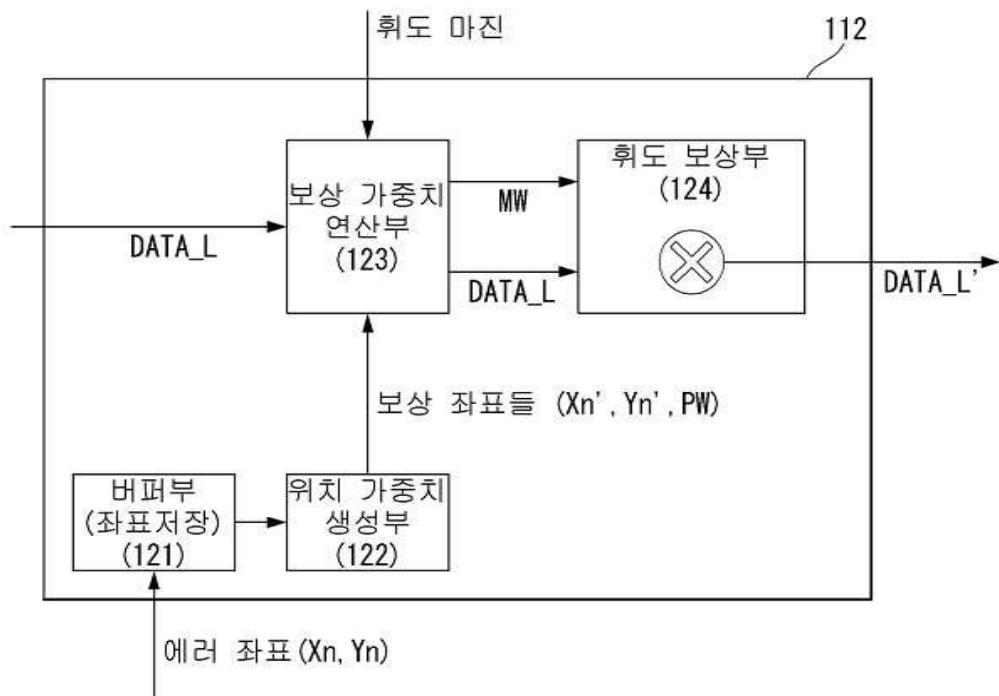
## 도면7



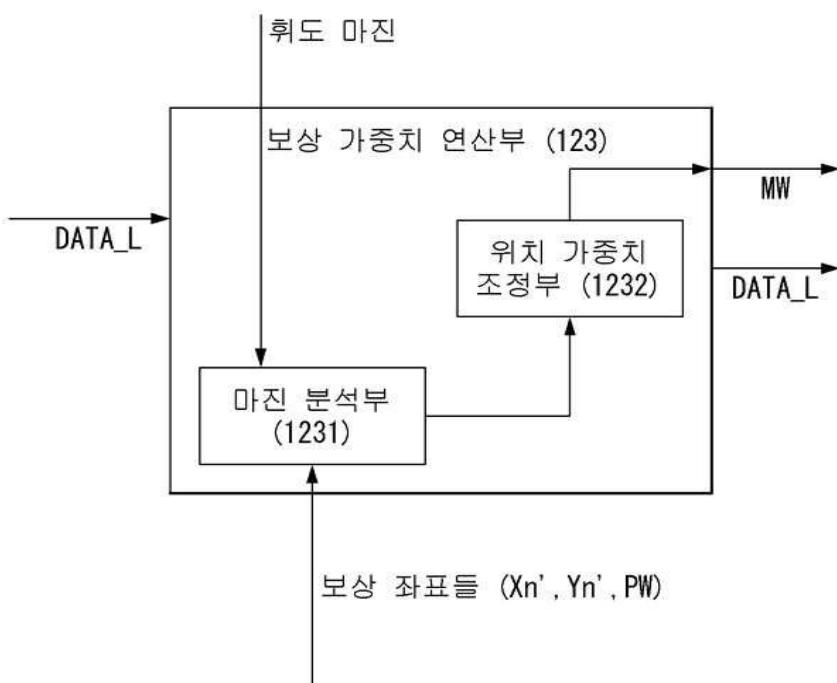
## 도면8



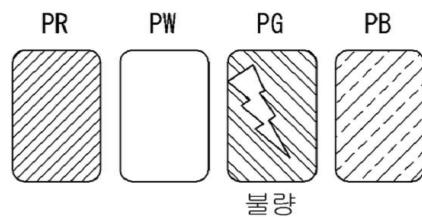
도면9



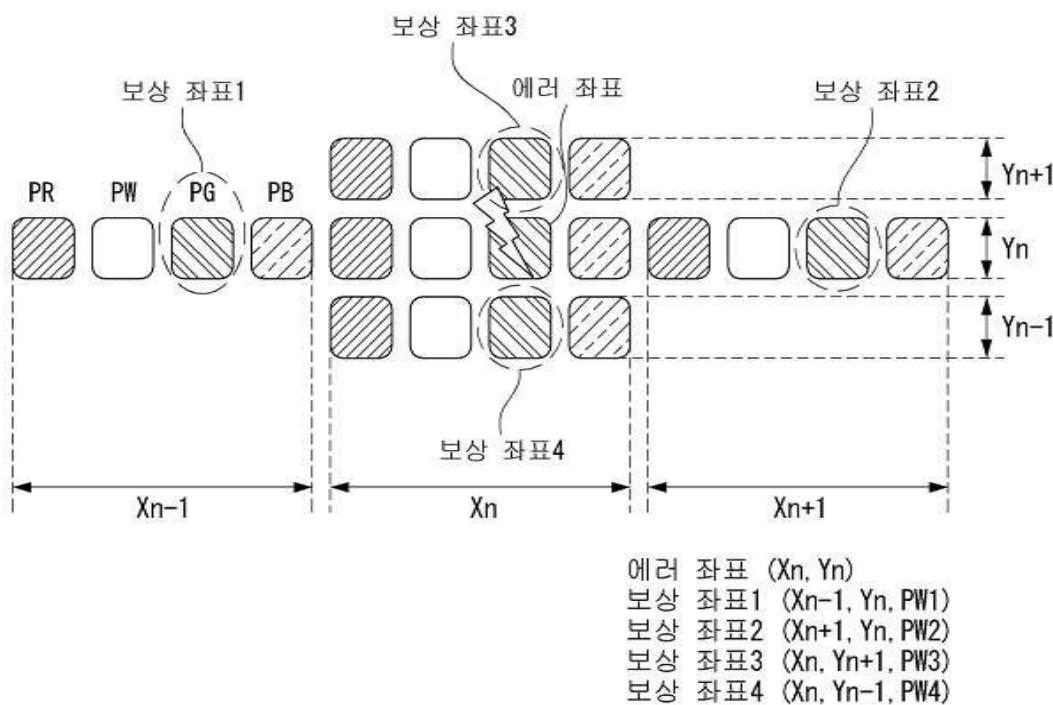
도면10



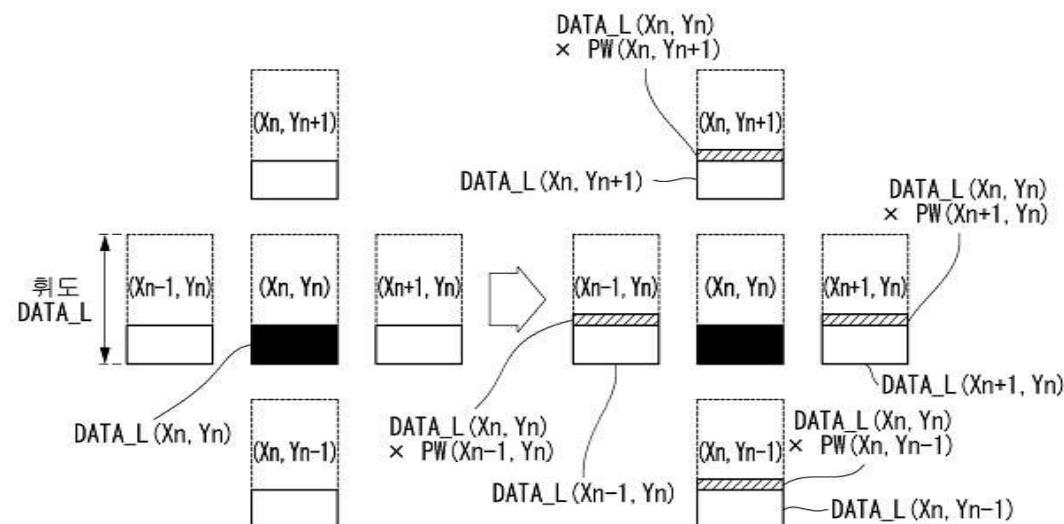
## 도면11a



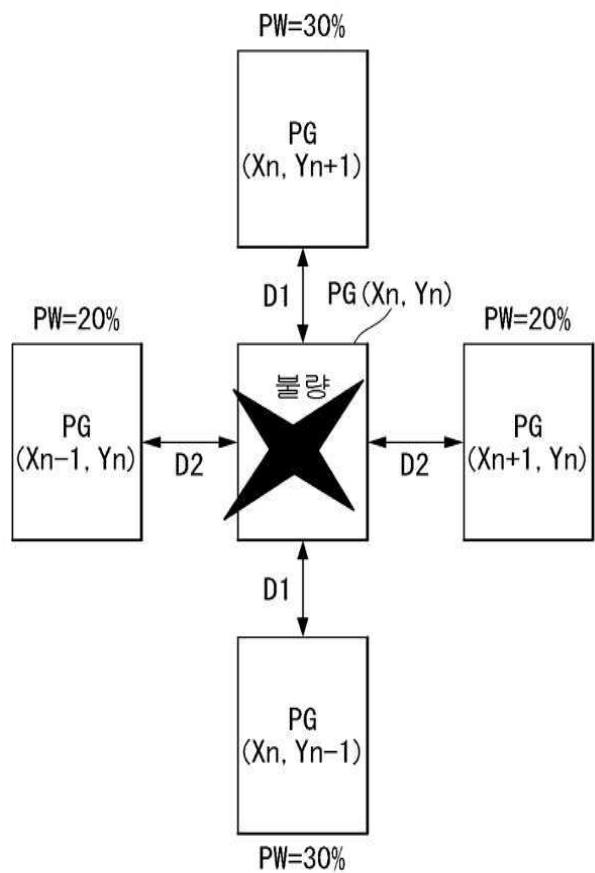
## 도면11b



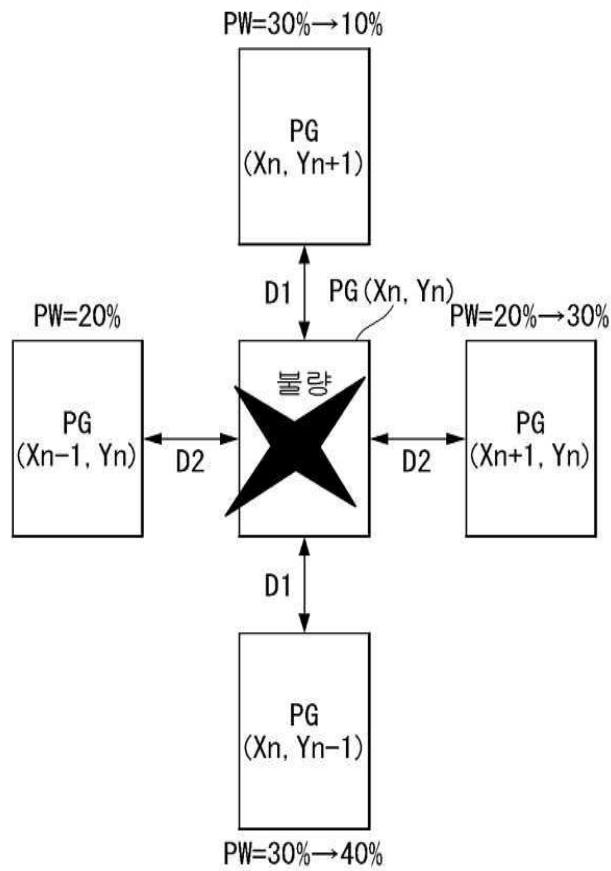
## 도면12



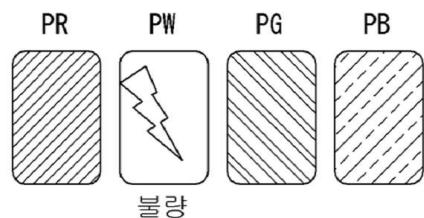
도면13



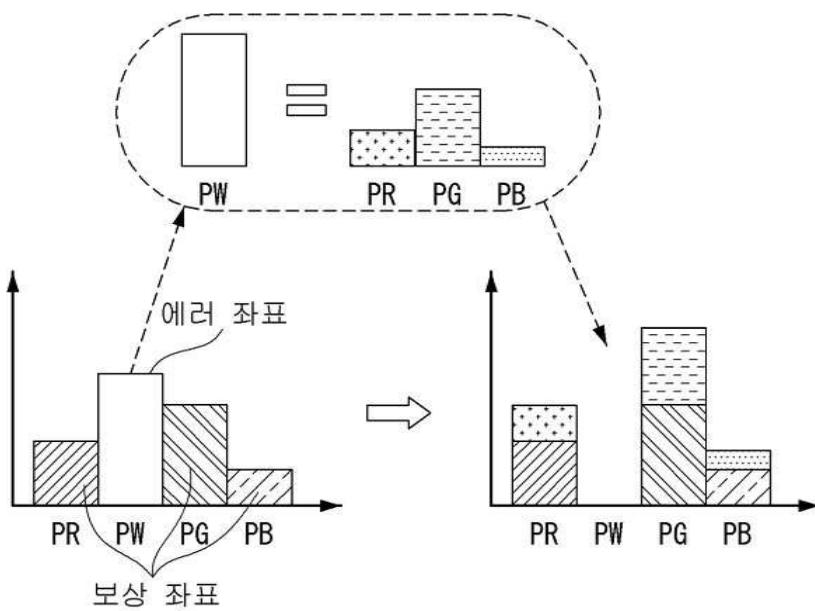
도면14



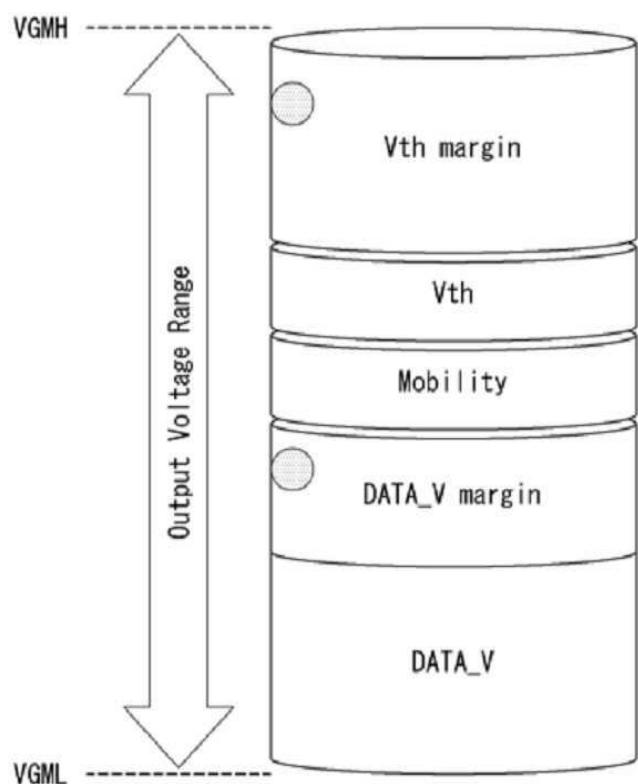
도면15a



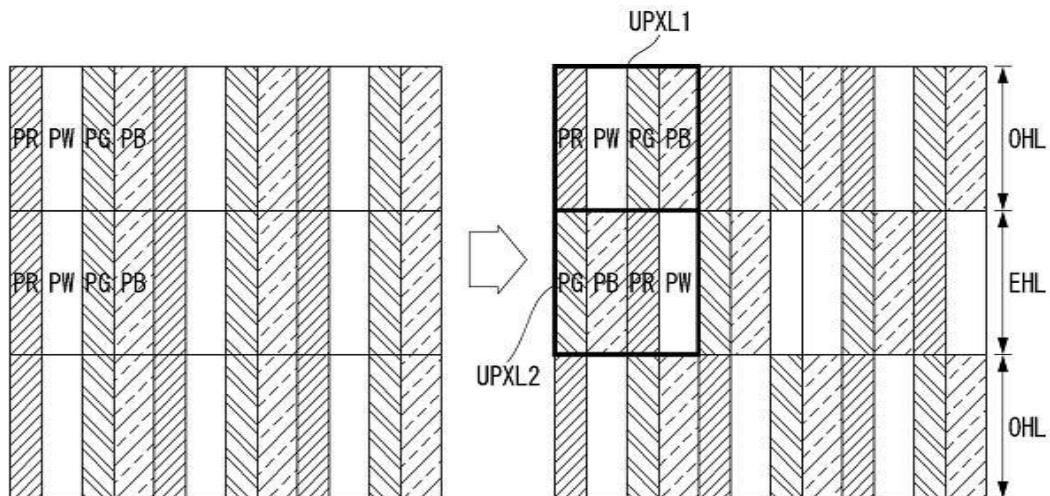
도면15b



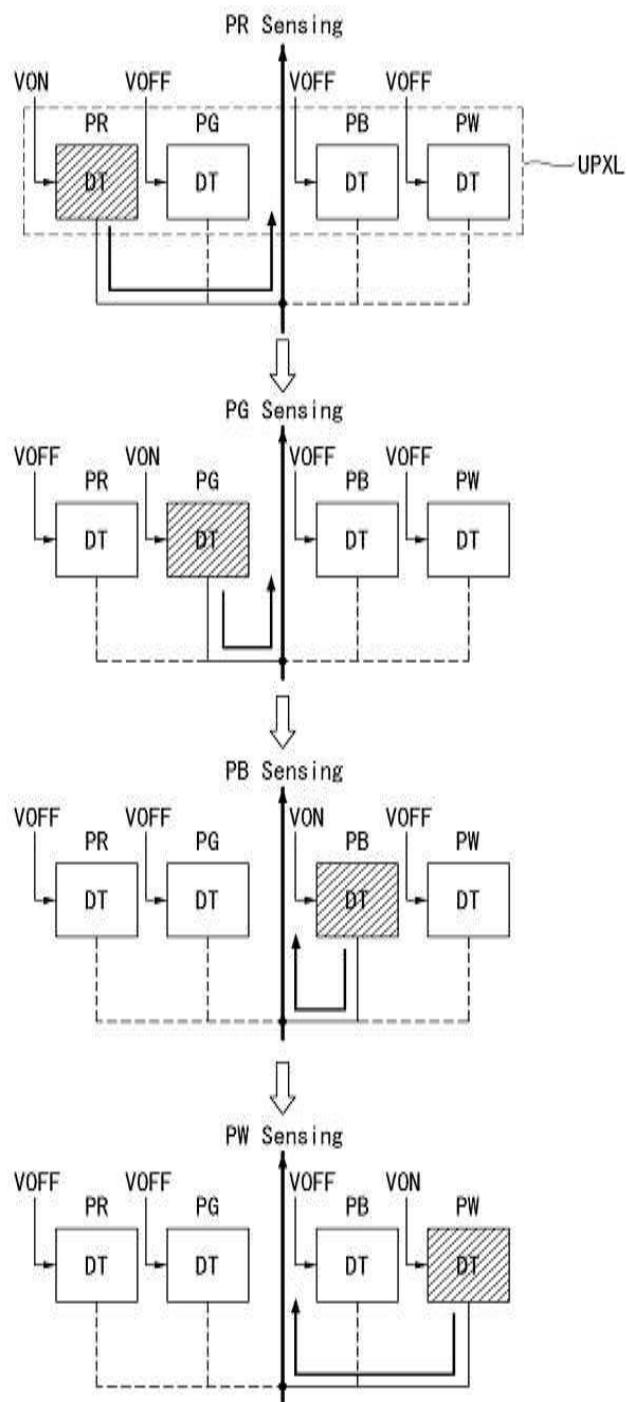
도면16



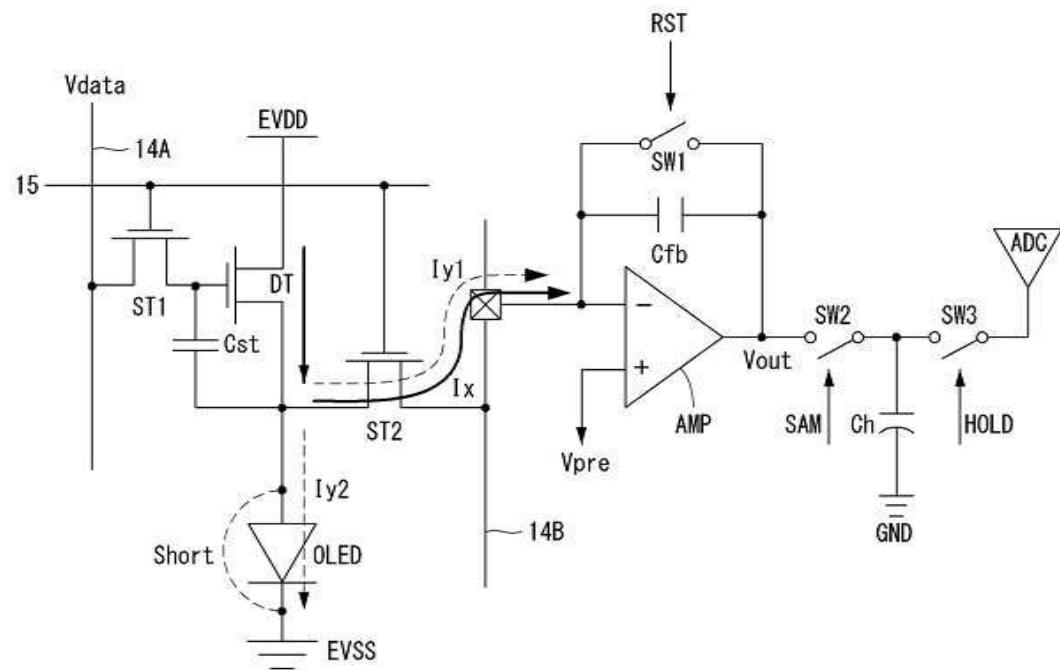
도면17



## 도면18



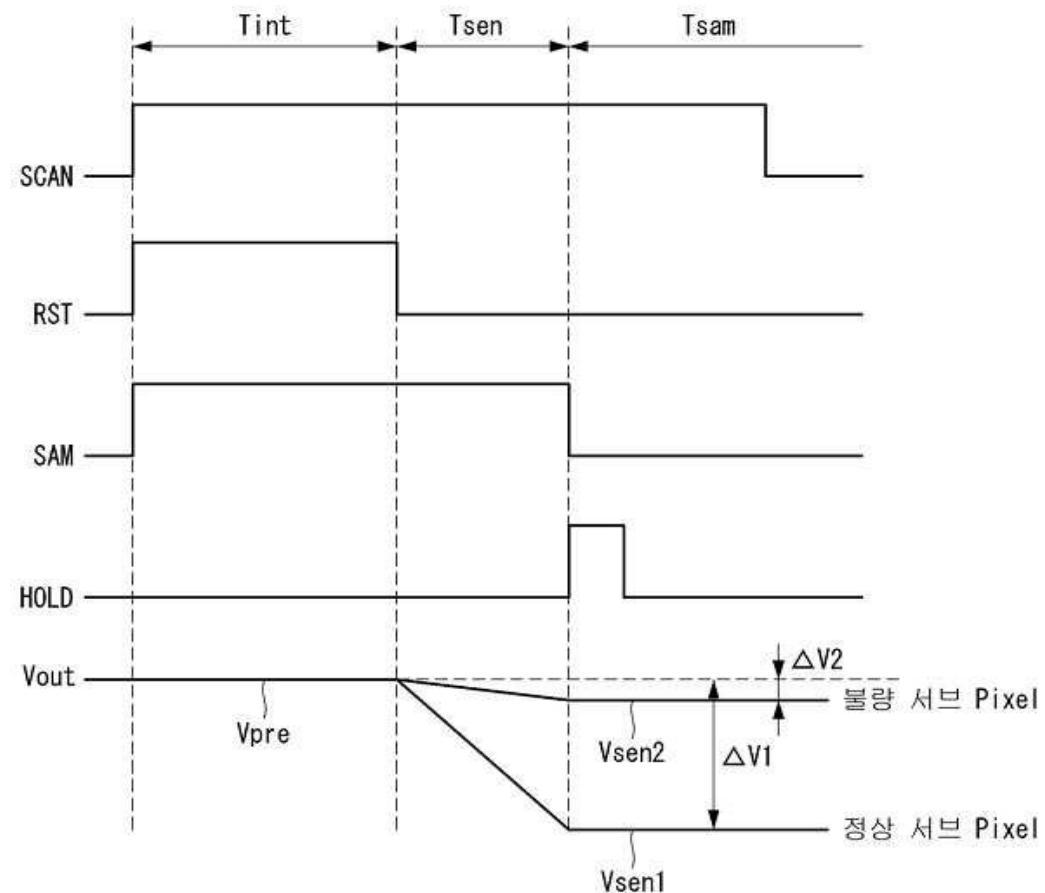
## 도면19



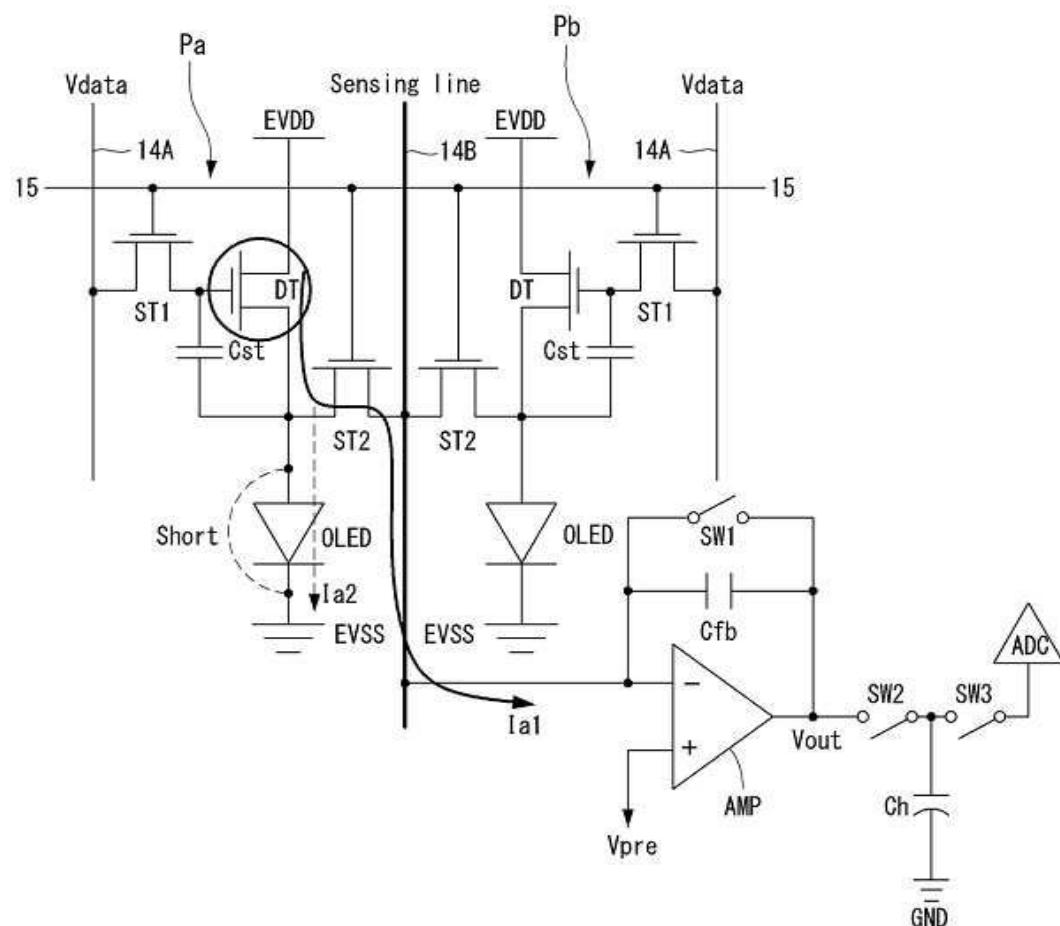
→ 정상 전류 경로

----> OLED Short시 누설 전류

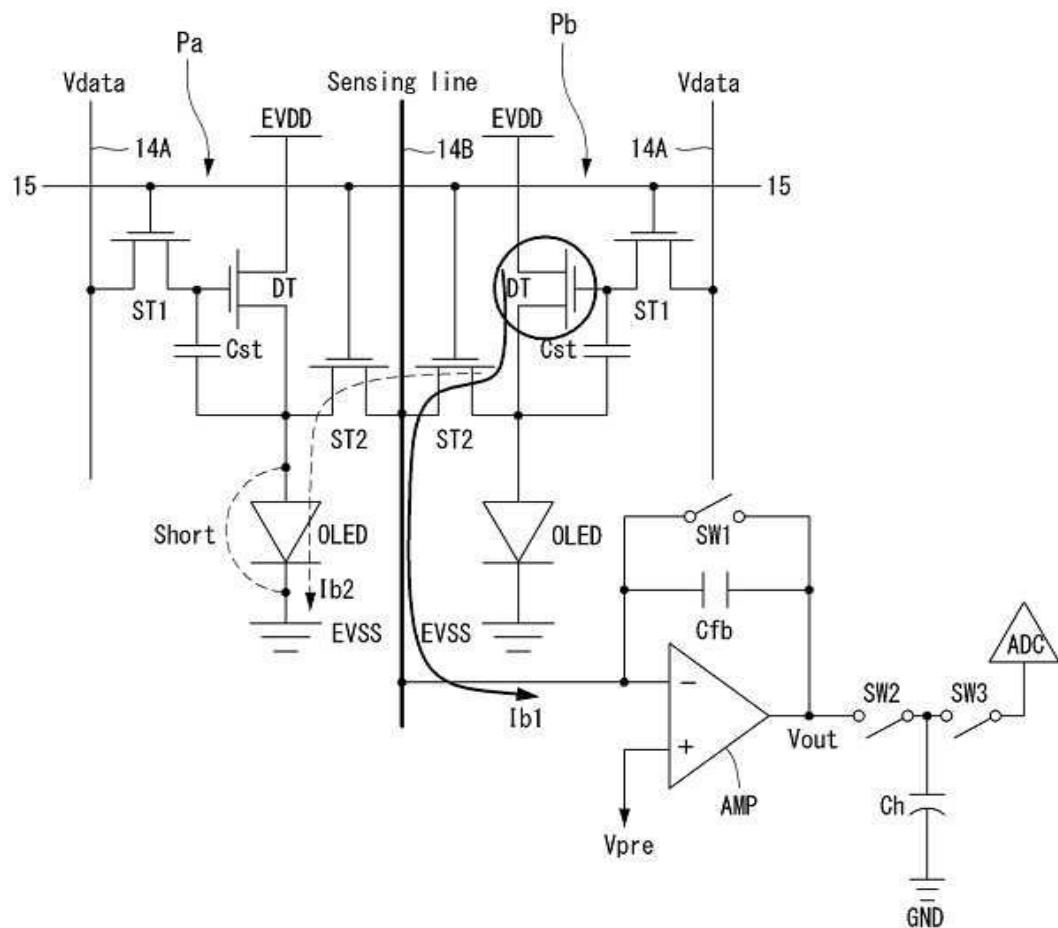
## 도면20



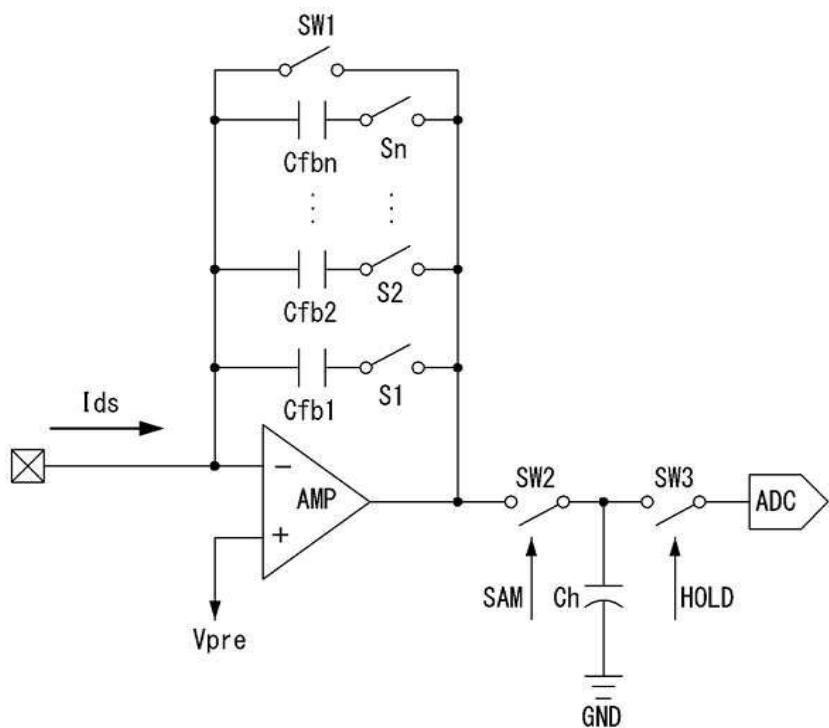
## 도면21



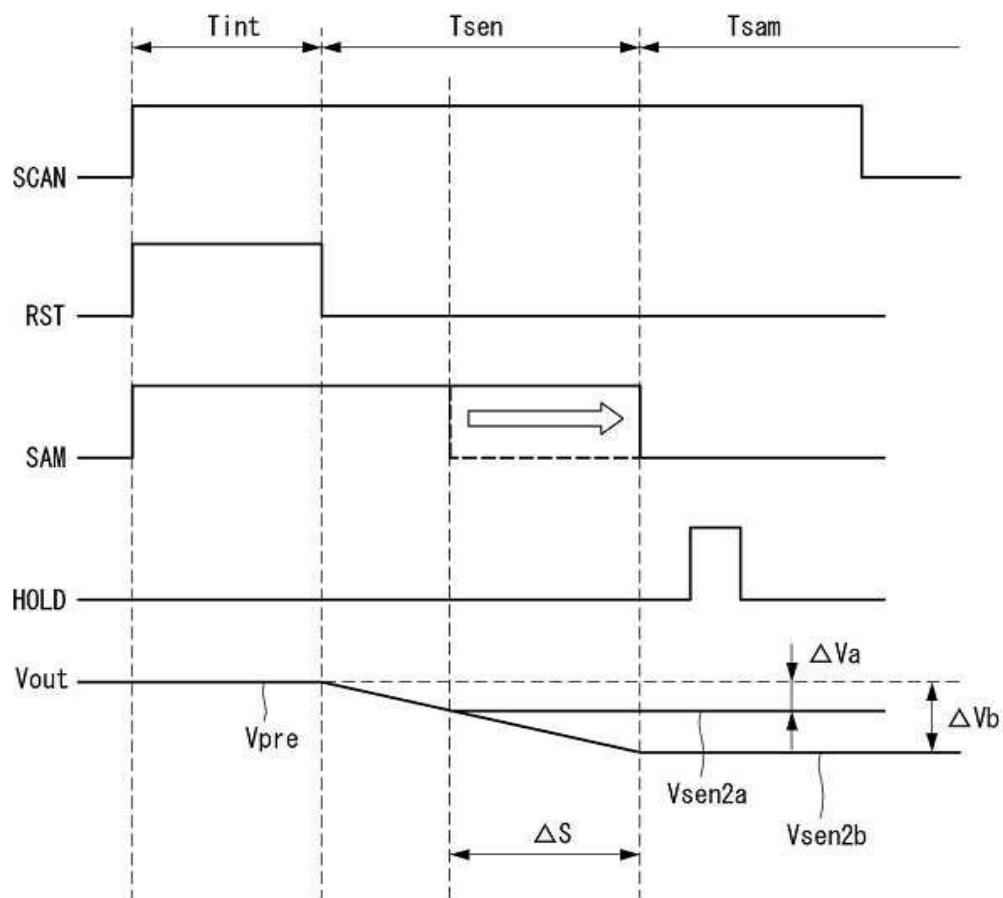
도면22



도면23



## 도면24



专利名称(译)	有机发光显示装置及其处理方法		
公开(公告)号	KR1020180014379A	公开(公告)日	2018-02-08
申请号	KR1020160097460	申请日	2016-07-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM TAE GUNG 김태궁 KIM JUNG HYEON 김정현 KIM SEUNG TAE 김승태 YOON JIN HAN 윤진한		
发明人	김태궁 김정현 김승태 윤진한		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2300/0828 G09G2320/0233		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

根据本发明的有机发光显示器包括显示面板，该显示面板包括多个像素，每个像素包括第一颜色子像素，第二颜色子像素，第三颜色子像素和第四颜色子像素，感测单元通过感测线连接到像素，用于感测子像素的电特性并输出感测值，以及控制器，用于分析感测值以找到有缺陷的子像素为暗点，一种误差检测单元，用于导出相应的误差坐标;以及补偿单元，用于根据误差坐标确定补偿由于暗点引起的亮度损失的补偿坐标，计算每个补偿坐标中要补偿的亮度的补偿量，并且，亮度计算器用于通过亮度分配比率对在补偿坐标中写入的输入图像数据进行上调制。

