



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0049163
(43) 공개일자 2016년05월09일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01)

(21) 출원번호 10-2014-0145390

(22) 출원일자 2014년10월24일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

이일정

경기도 용인시 기흥구 삼성2로 95 (농서동)

손세완

경기도 용인시 기흥구 삼성2로 95 (농서동)

(뒷면에 계속)

(74) 대리인

리엔목특허법인

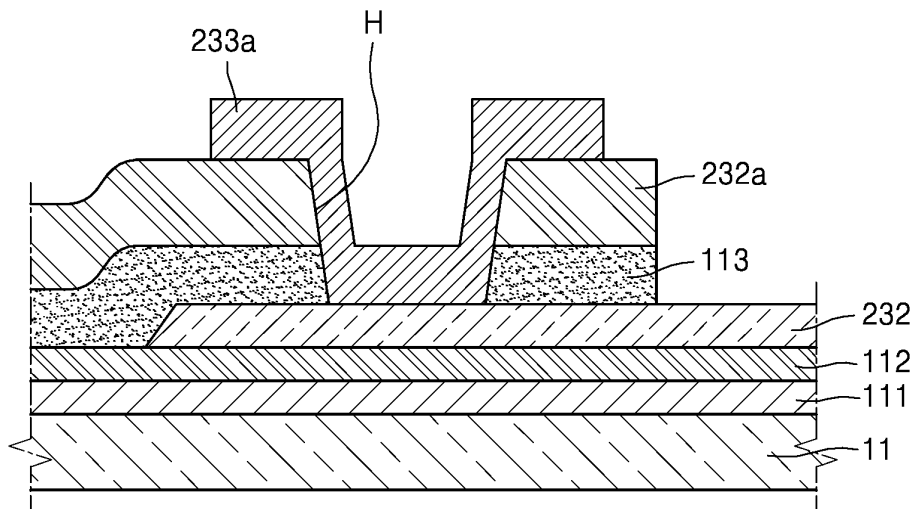
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 유기 발광 표시 장치 및 그 제조방법

(57) 요약

본 발명의 일 실시예는 박막트랜지스터의 게이트전극과 그에 전기적으로 연결된 게이트배선이 절연층을 사이에 두고 서로 다른 층에 형성된 유기 발광 표시장치를 개시한다.

대표도 - 도5



(72) 발명자

박영우

경기도 용인시 기흥구 삼성2로 95 (농서동)

이왕우

경기도 용인시 기흥구 삼성2로 95 (농서동)

명세서

청구범위

청구항 1

기관과, 상기 기관 상에 형성된 활성층, 게이트전극, 소스전극 및 드레인전극을 구비하는 박막트랜지스터와, 상기 게이트전극에 연결된 게이트배선을 포함하며,

상기 게이트전극과 상기 게이트배선은 절연층을 사이에 두고 서로 다른 층에 형성된 유기 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 절연층의 상기 기관 측 방향에 상기 게이트전극이 형성되고, 그 반대편에 상기 게이트배선이 형성된 유기 발광 표시 장치.

청구항 3

제 2 항에 있어서,

상기 게이트전극과 상기 게이트배선이 오버랩되는 영역에 상기 게이트배선 및 상기 절연층을 관통하는 컨택홀이 형성되고,

상기 컨택홀에 도전층이 채워져서 상기 게이트전극과 상기 게이트배선이 전기적으로 연결된 유기 발광 표시 장치.

청구항 4

제 3 항에 있어서,

상기 도전층은 상기 소스전극 및 상기 드레인전극과 같은 층에 동일 재질로 형성되는 유기 발광 표시 장치.

청구항 5

제 3 항에 있어서,

상기 게이트배선과 상기 게이트전극이 오버랩되는 부위에서 상기 게이트전극의 면적이 상기 게이트배선의 면적보다 큰 유기 발광 표시 장치.

청구항 6

기관 상에 활성층, 게이트전극, 소스전극 및 드레인전극을 포함한 박막트랜지스터를 형성하는 단계와,

상기 게이트전극과 절연층으로 분리된 다른 층에 게이트배선을 형성하는 단계와,

상기 게이트전극과 상기 게이트배선을 전기적으로 연결하는 단계를 포함하는 유기 발광 표시 장치의 제조방법.

청구항 7

제 6 항에 있어서,

상기 게이트전극 위에 상기 절연층을 형성하고, 상기 절연층 위에 상기 게이트배선을 형성하는 유기 발광 표시 장치의 제조방법.

청구항 8

제 7 항에 있어서,

상기 게이트전극과 상기 게이트배선을 연결하는 단계는,

상기 게이트전극과 상기 게이트배선이 오버랩되는 영역에 상기 게이트배선 및 상기 절연층을 관통하는 컨택홀을 형성하는 단계와, 상기 컨택홀에 도전층이 채워서 상기 게이트전극과 상기 게이트배선이 전기적으로 연결시키는 단계를 포함하는 유기 발광 표시 장치의 제조방법.

청구항 9

제 8 항에 있어서,

상기 도전층은 상기 소스전극 및 상기 드레인전극과 같은 층에 동일 재질로 형성되는 유기 발광 표시 장치의 제조방법.

청구항 10

제 8 항에 있어서,

상기 게이트배선과 상기 게이트전극이 오버랩되는 부위에서 상기 게이트전극의 면적이 상기 게이트배선의 면적보다 큰 유기 발광 표시 장치의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명의 실시예들은 유기발광 표시장치와 그 제조방법에 관한 것이다.

배경 기술

[0002] 일반적으로 유기 발광 표시 장치는 박막트랜지스터 및 유기발광소자 등을 구비하여, 유기발광소자가 박막트랜지스터로부터 적절한 구동 신호를 인가 받아서 발광하며 원하는 화상을 구현하는 구조로 이루어져 있다.

[0003] 여기서 상기 박막트랜지스터는 활성층과 게이트전극 및 소스전극과 드레인전극 등이 기판 상에 적층된 구조로 이루어진다. 따라서, 기판에 형성된 배선을 통해 게이트전극에 전류가 공급되면, 상기 활성층을 경유하여 소스전극과 드레인전극에 전류가 흐르게 되고, 동시에 이 드레인전극과 연결된 유기발광소자의 화소전극에 전류가 흐르게 된다.

[0004] 그리고, 상기 유기발광소자는 상기 화소전극과, 그와 대면하는 대향전극 및 두 전극 사이에 개재된 발광층을 구비한다. 이와 같은 구조에서 상기한 대로 박막트랜지스터를 통해 화소전극에 전류가 흐르게 되면, 상기 대향전극과 화소전극 사이에 적정 전압이 형성되고, 이에 따라 상기 발광층에서 발광이 일어나면서 화상이 구현된다.

발명의 내용

해결하려는 과제

[0005] 본 발명의 실시예들은 유기 발광 표시 장치와 그 제조방법을 제공한다.

과제의 해결 수단

- [0006] 본 발명의 실시예는 기판과, 상기 기판 상에 형성된 활성층, 게이트전극, 소스전극 및 드레인전극을 구비하는 박막트랜지스터와, 상기 게이트전극에 연결된 게이트배선을 포함하며, 상기 게이트전극과 상기 게이트배선은 절연층을 사이에 두고 서로 다른 층에 형성된 유기 발광 표시 장치를 제공한다.
- [0007] 상기 절연층의 상기 기판 측 방향에 상기 게이트전극이 형성되고, 그 반대편에 상기 게이트배선이 형성될 수 있다.
- [0008] 상기 게이트전극과 상기 게이트배선이 오버랩되는 영역에 상기 게이트배선 및 상기 절연층을 관통하는 컨택홀이 형성되고, 상기 컨택홀에 도전층이 채워져서 상기 게이트전극과 상기 게이트배선이 전기적으로 연결될 수 있다.
- [0009] 상기 도전층은 상기 소스전극 및 상기 드레인전극과 같은 층에 동일 재질로 형성될 수 있다.
- [0010] 상기 게이트배선과 상기 게이트전극이 오버랩되는 부위에서 상기 게이트전극의 면적이 상기 게이트배선의 면적보다 클 수 있다.
- [0011] 또한, 본 발명의 실시예는 기판 상에 활성층, 게이트전극, 소스전극 및 드레인전극을 포함한 박막트랜지스터를 형성하는 단계와, 상기 게이트전극과 절연층으로 분리된 다른 층에 게이트배선을 형성하는 단계와, 상기 게이트전극과 상기 게이트배선을 전기적으로 연결하는 단계를 포함하는 유기 발광 표시 장치의 제조방법을 제공한다.
- [0012] 상기 게이트전극 위에 상기 절연층을 형성하고, 상기 절연층 위에 상기 게이트배선을 형성할 수 있다.
- [0013] 상기 게이트전극과 상기 게이트배선을 연결하는 단계는, 상기 게이트전극과 상기 게이트배선이 오버랩되는 영역에 상기 게이트배선 및 상기 절연층을 관통하는 컨택홀을 형성하는 단계와, 상기 컨택홀에 도전층이 채워서 상기 게이트전극과 상기 게이트배선이 전기적으로 연결시키는 단계를 포함할 수 있다.
- [0014] 상기 도전층은 상기 소스전극 및 상기 드레인전극과 같은 층에 동일 재질로 형성될 수 있다.
- [0015] 상기 게이트배선과 상기 게이트전극이 오버랩되는 부위에서 상기 게이트전극의 면적이 상기 게이트배선의 면적보다 클 수 있다.
- [0016] 전술한 것 외의 다른 측면, 특징, 이점이 이하의 도면, 특허청구범위 및 발명의 상세한 설명으로부터 명확해질 것이다.

발명의 효과

[0017] 본 발명의 실시예에 따른 유기 발광 표시 장치에서는 게이트전극과 게이트배선이 서로 다른 층에 배치되기 때문에, 고해상도에 유리하도록 게이트배선의 폭은 좁으면서 박막트랜지스터 특성 향상에 유리하도록 게이트전극의 폭은 넓은 구조를 원활하게 구현할 수 있게 된다.

도면의 간단한 설명

- [0018] 도 1은 유기 발광 표시 장치에 구비된 한 화소의 구조를 등가회로도로 보인 도면이다.
- 도 2는 도 1에서 박막트랜지스터와 유기발광소자의 단면 구조를 보인 단면도이다.
- 도 3은 도 1의 박막트랜지스터 중 활성층과 게이트전극 및 게이트배선을 발취하여 도시한 평면도이다.
- 도 4는 도 3의 A부위를 확대한 도면이다.
- 도 5는 도 4의 V-V 선을 따라 절단한 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0019] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고

상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.

- [0020] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.
- [0021] 이하의 실시예에서, 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.
- [0022] 이하의 실시예에서, 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다.
- [0023] 이하의 실시예에서, 막, 영역, 구성 요소 등의 부분이 다른 부분 위에 또는 상에 있다고 할 때, 다른 부분의 바로 위에 있는 경우뿐만 아니라, 그 중간에 다른 막, 영역, 구성 요소 등이 개재되어 있는 경우도 포함한다.
- [0024] 도면에서는 설명의 편의를 위하여 구성 요소들이 그 크기가 과장 또는 축소될 수 있다. 예컨대, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.
- [0025] 어떤 실시예가 달리 구현 가능한 경우에 특정한 공정 순서는 설명되는 순서와 다르게 수행될 수도 있다. 예를 들어, 연속하여 설명되는 두 공정이 실질적으로 동시에 수행될 수도 있고, 설명되는 순서와 반대의 순서로 진행될 수 있다.
- [0026] 도 1은 유기 발광 표시 장치에 구비된 한 화소의 구조를 등가회로도로 보인 것이고, 도 2는 그 중에서 구동용 박막트랜지스터(23)와 유기발광소자(24)의 단면 구조를 보인 것이다.
- [0027] 먼저, 도 1에 도시된 바와 같이 각 화소에는 스위칭용 박막트랜지스터(21)와, 구동용 박막트랜지스터(23)와, 캐패시터(22) 및 유기발광소자(24) 등이 구비되어 있다. 상기와 같은 박막트랜지스터 및 캐패시터의 개수는 반드시 이에 한정되는 것은 아니며, 이보다 더 많은 수의 박막 트랜지스터 및 캐패시터를 구비할 수 있음은 물론이다.
- [0028] 상기 스위칭용 박막트랜지스터(21)는 게이트 라인(26)에 인가되는 스캔(Scan) 신호에 구동되어 데이터 라인(27)에 인가되는 데이터(data) 신호를 구동용 박막트랜지스터(23)에 전달하는 역할을 한다.
- [0029] 상기 구동용 박막트랜지스터(23)는 상기 스위칭용 박막트랜지스터(21)를 통해 전달되는 데이터 신호에 따라서 유기발광소자(24)로 유입되는 전류량을 결정한다.
- [0030] 상기 캐패시터(22)는 상기 스위칭용 박막트랜지스터(21)를 통해 전달되는 데이터 신호를 한 프레임동안 저장하는 역할을 한다.
- [0031] 이 중에서 상기 유기발광소자(24)와 구동용 박막트랜지스터(23)의 단면 구조를 살펴보면 도 2에 도시된 바와 같다.
- [0032] 상기 구동용 박막트랜지스터(23)는, 기판(11) 상의 버퍼층(111) 상부에 비정질 실리콘 박막 또는 다결정질 실리콘 박막으로 형성된 활성층(231)을 구비하고 있다. 이 활성층(231)은 N형 또는 P형 불순물이 고농도로 도핑된 소스 및 드레인 영역을 갖는다. 참고로, 상기 활성층(231)은 산화물 반도체로 형성할 수 있다. 예를 들어, 산화물 반도체는 아연(Zn), 인듐(In), 갈륨(Ga), 주석(Sn) 카드뮴(Cd), 게르마늄(Ge), 또는 하프늄(Hf) 과 같은 12, 13, 14족 금속 원소 및 이들의 조합에서 선택된 물질의 산화물을 포함할 수 있다. 예를 들면 반도체 활성층(231)은 G-I-Z-O[(In₂O₃)a(Ga₂O₃)b(ZnO)c](a, b, c는 각각 a≥0, b≥0, c>0의 조건을 만족시키는 실수)을 포함할 수 있다.
- [0033] 상기 활성층(231)의 상부에는 제1절연층(112)을 개재하여 게이트 전극(232)이 형성되어 있다. 그리고, 게이트 전극(232)의 상부에는 구동전원 라인(25)과 접속되어 활성층(231)에 구동을 위한 기준전압(reference)를 공급하는 소스 전극(233)과, 구동용 박막트랜지스터(23)와 유기발광소자(24)를 연결시켜서 그 유기발광소자(24)에 구동 전원을 인가하는 드레인 전극(234)으로 구성된다. 게이트 전극(232)과 소스 및 드레인 전극(233)(234)의 사이에는 제2절연층(113)이 구비되어 있고, 소스 및 드레인 전극(233)(234)과 유기발광소자(24)의 애노드 전극인 제1전극(241) 사이에는 패시베이션막(114)이 개재되어 있다.
- [0034] 상기 제1전극(241)의 상부로는 아크릴 등에 의해 절연성 평탄화막(115)이 형성되어 있고, 이 평탄화막(115)에

소정의 개구부(244)를 형성한 후, 유기발광소자(24)를 형성한다.

- [0035] 상기 유기발광소자(24)는 전류의 흐름에 따라 적, 녹, 청색의 빛을 발광하여 소정의 화상 정보를 표시하는 것으로, 구동용 박막트랜지스터(23)의 드레인 전극(234)에 연결되어 이로부터 플러스 전원을 공급받는 애노드 전극인 제1전극(241)과, 전체 화소를 덮도록 구비되어 마이너스 전원을 공급하는 캐소드 전극인 제2전극(243), 및 이들 제1,2전극(241)(243)의 사이에 배치되어 발광하는 발광층(242)으로 구성된다.
- [0036] 애노드 전극인 제1전극(241)은 ITO 등의 투명 전극으로 형성될 수 있고, 캐소드 전극인 제2전극(243)은 기관(11)쪽으로 발광하는 배면발광형인 경우 Al/Ca 등으로 전면 증착하여 형성한다. 제2전극(243)은 상기 디스플레이가 기관(11)에 대향되는 봉지부재(12)의 방향으로 발광하는 전면발광형인 경우에는 Mg-Ag 등의 금속에 의해 얇은 반투과성 박막을 형성한 후, 그 위로 투명한 ITO를 증착하여 형성하는 등, 투명한 소재로 형성할 수 있다. 상기 제2전극(243)은 반드시 전면 증착될 필요는 없으며, 다양한 패턴으로 형성될 수 있음은 물론이고, 상기 제1전극(241)과 제2전극(243)은 서로 위치가 반대로 적층될 수 있음도 또한 물론이다.
- [0037] 상기 발광층(242)은 저분자 또는 고분자 유기막이 사용될 수 있으며, 이 발광층(242)과 인접하여 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 더 적층될 수도 있다.
- [0038] 참고로, 발광층(242)은 적색, 녹색, 청색의 빛을 방출하는 화소들이 모여서 하나의 단위 픽셀을 이루도록 각 화소마다 분리되어서 형성될 수도 있고, 또는 화소의 위치에 관계없이 전체 화소 영역에 걸쳐서 공통으로 발광층이 형성될 수도 있다. 이때, 발광층은 예컨대 적색, 녹색 및 청색의 빛을 방출하는 발광 물질을 포함하는 층이 수직으로 적층되거나 혼합되어 형성될 수 있다. 물론, 백색광을 방출할 수 있다면 다른 색의 조합이 가능함은 물론이다. 또한, 상기 방출된 백색광을 소정의 컬러로 변환하는 색변환층이나, 컬러 필터를 더 구비할 수 있다.
- [0039] 한편, 유기 발광 표시 장치에는 상기 구동용 박막트랜지스터(23)와 스위칭용 박막트랜지스터(21)와 같은 박막트랜지스터가 각 화소마다 다수개 구비되어 있으며, 각 박막트랜지스터마다 전술한 바와 같이 활성층(231), 게이트전극(232), 소스전극(233) 및 드레인전극(234)이 적층된 구조로 이루어져 있다.
- [0040] 그리고, 상기 게이트전극(232)에는 게이트배선(232a:도 3 참조)이 연결되어 있는데, 본 실시예에서는 이 게이트전극(232)과 게이트배선(232a)의 연결 구조를 효율적으로 구성하고 있다. 이하에는 상기 게이트전극(232)과 게이트배선(232a)의 연결 구조에 대해 자세히 설명하기로 한다.
- [0041] 일단, 도 3은 본 실시예의 유기 발광 표시 장치에 구비된 다수의 박막트랜지스터 중 활성층(231)과 게이트전극(232) 및 게이트배선(232a)만 발췌하여 도시한 평면도이다. 물론, 완성된 구조에는 상기한 소스전극(233)과 드레인전극(234) 등도 다 구비되지만, 여기서는 게이트전극(232)과 게이트배선(232a)의 연결 구조를 잘 보이기 위해 해당 층만 도시한 것이다. 도시된 바와 같이 다수의 박막트랜지스터가 위치되는 자리마다 활성층(231)과 게이트전극(232)이 배치되어 있고, 게이트전극(232)에는 게이트배선(232a)이 연결되어 있다.
- [0042] 이 중에서 A부분을 확대해서 보면, 도 4 및 도 5에 도시된 바와 같이 게이트전극(232)과 게이트배선(232a)이 연결되어 있다. 다른 박막트랜지스터에서도 게이트전극(232)과 게이트배선(232a)이 이와 동일한 구조로 연결되어 있다고 보면 된다.
- [0043] 우선, 도 5의 단면도에 도시된 바와 같이 게이트전극(232)과 게이트배선(232a)은 제2절연층(113)을 사이에 두고 서로 다른 층에 상하로 분리 배치되어 있다. 즉, 게이트전극(232)은 활성층(231) 상의 제1절연층(112) 위에 형성되어 있고, 게이트배선(232a)은 그 게이트전극(232) 상의 제2절연층(113) 위에 형성되어 있다.
- [0044] 이와 같이 게이트전극(232)과 게이트배선(232a)을 서로 다른 층에 형성하면, 각각의 특성에 맞게 패터닝하기가 매우 용이해진다. 즉, 게이트배선(232a)은 고해상도 구현에 유리하도록 폭을 좁게 형성하는 것이 좋고, 게이트전극(232)은 박막트랜지스터 특성이 좋아지도록 폭을 충분히 넓게 형성하는 것이 좋다. 따라서, 만일 게이트전극(232)과 게이트배선(232a)을 같은 층에 함께 형성한다면, 상기와 같이 서로 바람직한 패터닝 조건이 상충되기 때문에 적정 조건을 찾기가 매우 어렵다. 그러나, 본 실시예에서와 같이 게이트전극(232)과 게이트배선(232a)을 서로 다른 층에 배치하면, 각각에 대해 적합한 패터닝 조건을 쉽게 찾아서 작업을 할 수 있게 되며, 따라서 제품의 품질도 좋아지게 된다. 도 4에서 알 수 있듯이 게이트전극(232)과 게이트배선(232a)이 오버랩된 영역을 보면, 게이트전극(232)의 면적이 게이트배선(232a)의 면적보다 훨씬 큰 것을 알 수 있다. 즉, 게이트전극(232)과 게이트배선(232a)을 같은 층에서 하나로 이어진 구조로 만든다면, 이 연결부의 폭이 게이트배선(232a)처럼 좁아지던가 게이트전극(232)처럼 넓어져야 하므로 고해상도에 유리한 장점과 박막트랜지스터 특성이 좋아지는 장점 중 하나는 포기할 수밖에 없다. 하지만, 다른 층에 형성하기 때문에 각각의 특성에 맞게 게이트전극

(232)은 넓게, 게이트배선(232a)은 좁게 형성할 수 있어서 두 장점이 겸비된 유기 발광 표시 장치를 구현할 수 있다.

[0045] 그리고, 이와 같이 서로 다른 층에 형성된 게이트전극(232)과 게이트배선(232a)을 전기적으로 연결해야 하는데, 이를 위해 도 5의 상측 즉, 제2절연층(113)을 기준으로 볼 때 기판(11) 측의 반대편에 있는 게이트배선(232a)에 서부터 제2절연층(113)까지 관통하는 컨택홀(H)을 형성하여 게이트전극(232)이 노출되게 한다. 그리고, 이 컨택홀(H)에 도전층(233a)을 채워서 게이트전극(232)과 게이트배선(232a)을 전기적으로 연결한다. 즉, 게이트전극(232)과 게이트배선(232a)이 상하로 오버랩된 영역 중 한 곳에 컨택홀(H)을 뚫고 그 안에 도전층(233a)을 채워서 양측을 전기적으로 연결시키는 것이다. 상기 도전층(233a)은 별도의 층으로 형성할 수도 있고, 상기한 소스전극(233)과 드레인전극(234)을 형성할 때 같은 층에 같은 재료로 형성할 수도 있다.

[0046] 이와 같은 게이트전극(232)과 게이트배선(232a)의 연결 구조를 제조하는 과정을 정리하면 다음과 같다.

[0047] 우선, 기판(11) 상에 버퍼층(111), 활성층(231), 제1절연층(112)을 차례로 형성한 후, 그 위에 게이트전극(232)을 적합한 패터닝 조건에 맞춰서 형성한다.

[0048] 그리고, 게이트전극(232) 위에 제2절연층(113)을 형성한 다음, 그 위에 게이트배선(232a)도 그에 적합한 패터닝 조건에 맞춰서 형성한다.

[0049] 이후, 상기 게이트배선(232a)과 제2절연층(113)을 관통하는 컨택홀(H)을 뚫고 그 안에 도전층(233a)을 채워서 게이트전극(232)과 게이트배선(232a)을 전기적으로 연결시킨다. 이때 도전층(233a)은 전술한 바와 같이 별도의 층으로 형성할 수도 있고, 상기한 소스전극(233)과 드레인전극(234)을 형성할 때 같은 재료로 같은 층에 함께 형성할 수도 있다.

[0050] 그러므로, 이상에서 설명한 실시예의 유기 발광 표시 장치와 제조방법을 이용하면, 고해상도에 유리하도록 게이트배선의 폭은 좁으면서 박막트랜지스터 특성 향상에 유리하도록 게이트전극의 폭은 충분히 넓은 구조를 원활하게 구현할 수 있게 된다.

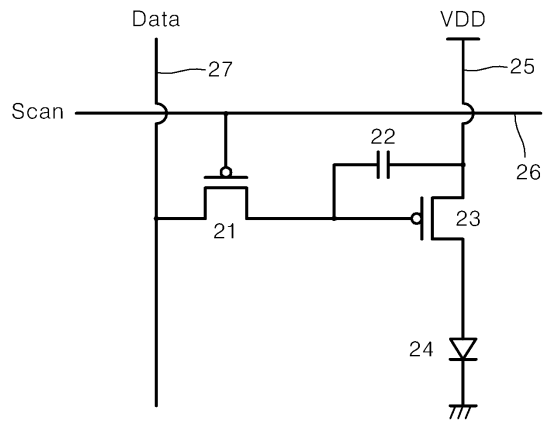
[0051] 이와 같이 본 발명은 도면에 도시된 일 실시예를 참고로 하여 설명하였으나 이는 예시적인 것에 불과하며 당해 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 실시예의 변형이 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

부호의 설명

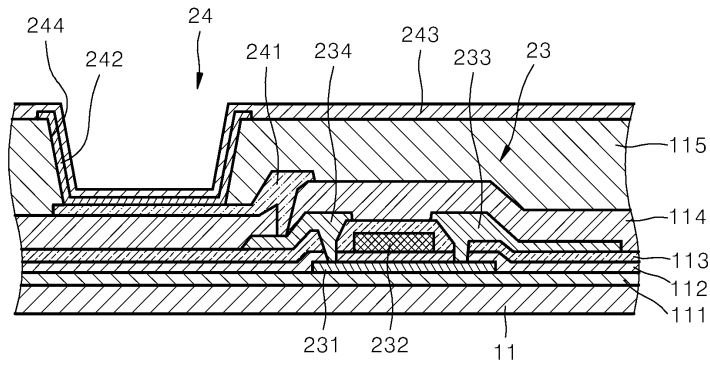
- [0052] 21, 23: 박막트랜지스터 24: 유기발광소자
 11: 기판 112, 113: 제1, 2절연층
 231: 활성층 232: 게이트전극
 233: 소스전극 234: 드레인전극
 241: 제1전극(화소전극) 242: 발광층
 243: 제2전극(대향전극)

도면

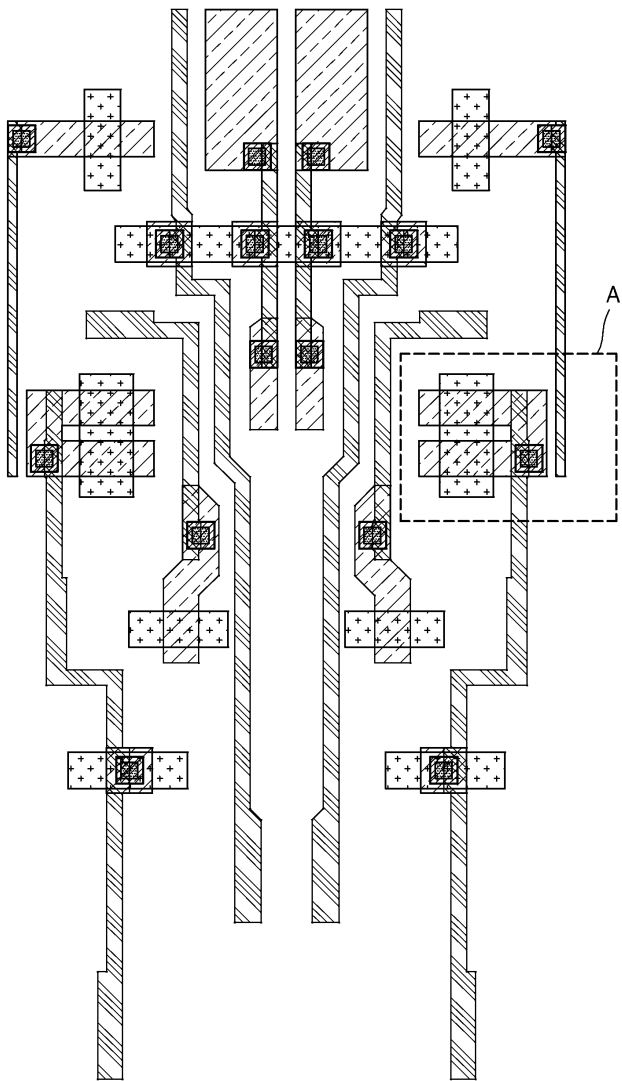
도면1



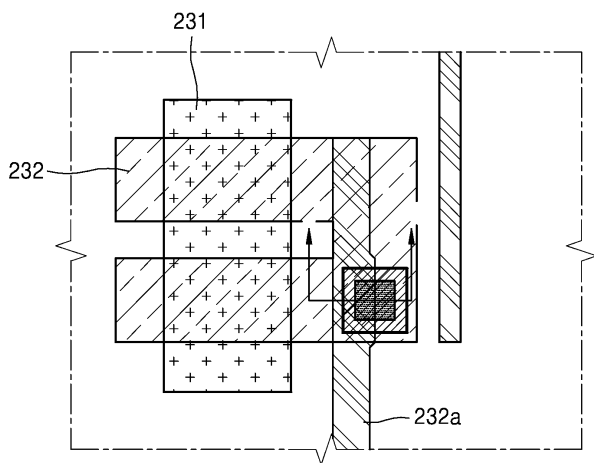
도면2



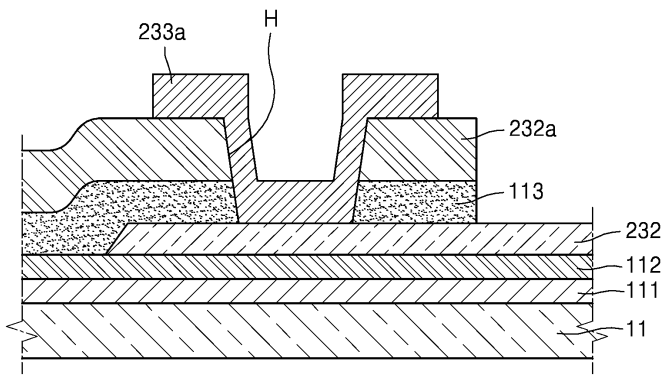
도면3



도면4



도면5



专利名称(译)	标题 : OLED显示器及其制造方法		
公开(公告)号	KR1020160049163A	公开(公告)日	2016-05-09
申请号	KR1020140145390	申请日	2014-10-24
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE IL JEONG 이일정 SON SE WAN 손세완 PARK YOUNG WOO 박영우 LEE WANG WOO 이왕우		
发明人	이일정 손세완 박영우 이왕우		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3244 H01L27/124 H01L27/1259 H01L27/3262 H01L27/3276		
外部链接	Espacenet		

摘要(译)

将绝缘层置于间隔中的有机发光显示装置，其中，在本发明的优选实施例中，在薄膜晶体管的栅电极和栅极布线中电连接的栅电极和栅极布线形成在不同的层中披露。

