



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0036661
(43) 공개일자 2013년04월12일

(51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01)
(21) 출원번호 10-2011-0100875
(22) 출원일자 2011년10월04일
심사청구일자 2013년04월02일

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
정의택
서울특별시 강동구 둔촌2동 신성노바빌아파트 20
3동 2103호
(74) 대리인
서교준

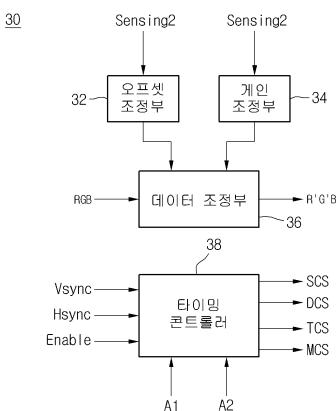
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 **유기발광 표시장치**

(57) 요 약

유기발광 표시장치는, 유기발광 소자를 구동하기 위한 구동 트랜지스터와 상기 구동 트랜지스터의 문턱 전압을 충전하는 부하 캐패시터를 포함하는 다수의 화소 영역으로 배열된 유기발광 패널; 및 상기 문턱 전압을 바탕으로 오프셋 정보를 산출하여 제1 영상 신호에 반영하여 제2 영상 신호를 생성하는 제어부를 포함한다.

대 표 도 - 도8



특허청구의 범위

청구항 1

유기발광 소자를 구동하기 위한 구동 트랜지스터와 상기 구동 트랜지스터의 문턱 전압을 충전하는 부하 캐패시터를 포함하는 다수의 화소 영역으로 배열된 유기발광 패널; 및

상기 문턱 전압을 바탕으로 오프셋 정보를 산출하여 제1 영상 신호에 반영하여 제2 영상 신호를 생성하는 제어부를 포함하는 유기발광 표시장치.

청구항 2

제1항에 있어서, 상기 부하 캐패시터는 제1 센싱 구간의 제1 전압과 제2 센싱 구간의 제2 전압을 충전하고,

상기 제어부는 상기 제1 및 제2 전압을 바탕으로 개인 정보를 산출하여 상기 제1 영상 신호에 반영하는 유기발광 표시장치.

청구항 3

제2항에 있어서,

상기 유기발광 패널에 스캔 신호를 공급하는 스캔 드라이버; 및

상기 유기발광 패널에 상기 문턱 전압을 검출하기 위한 프리 차지 데이터 전압 또는 데이터 전압을 공급하는 데이터 드라이버를 더 포함하는 유기발광 표시장치.

청구항 4

제3항에 있어서,

상기 데이터 드라이버는,

디지털 신호인 프리 차지 데이터 신호 또는 상기 제2 영상 신호를 아날로그 신호인 상기 프리 차지 데이터 전압 또는 상기 데이터 전압으로 변환하는 DAC;

아날로그 신호인 문턱 전압 또는 제1 및 제2 전압을 포함하는 제1 센싱 정보를 디지털 신호인 제2 센싱 정보로 변환하는 ADC; 및

상기 화소 영역의 데이터 라인이 상기 DAC 또는 ADC에 선택적으로 연결되도록 스위칭 제어하는 선택 수단을 포함하는 유기발광 표시장치.

청구항 5

제4항에 있어서,

상기 제어부는,

상기 문턱 전압을 바탕으로 오프셋 정보를 산출하여 저장하는 오프셋 조정부; 및

상기 오프셋 정보를 상기 제1 영상 신호에 반영하여 제2 영상 신호를 생성하는 데이터 조정부를 포함하는 유기발광 표시장치.

청구항 6

제4항에 있어서,

상기 오프셋 조정부는 다수의 문턱 전압에 따른 오프셋 정보가 테이블화된 오프셋 LUT를 포함하고,

상기 오프셋 조정부는 상기 오프셋 LUT로부터 상기 문턱 전압에 상응하는 오프셋 정보를 얻는 유기발광 표시장치.

청구항 7

상기 제어부는,

상기 제1 및 제2 전압을 바탕으로 기울기를 산출하고, 상기 산출된 기울기를 바탕으로 개인 정보를 산출하는 저장하는 개인 조정부를 더 포함하고,

상기 산출된 개인 정보는 상기 제1 영상 신호에 반영되는 유기발광 표시장치.

청구항 8

제7항에 있어서,

상기 기울기는 상기 제1 및 제2 센싱 구간 사이의 차이에 의해 정의된 이동도 검출 구간에서의 제1 및 제2 전압에 의해 산출되는 유기발광 표시장치.

청구항 9

제4에 있어서,

제1 구간에 상기 프리 차지 데이터 전압이 상기 화소 영역의 부하 캐패시터에 충전되고, 제2 구간에 상기 충전된 프리 차지 데이터 전압에 의한 구동에 의해 상기 구동 트랜지스터의 문턱 전압이 검출되고, 제3 구간에 상기 검출된 문턱 전압이 상기 데이터 라인을 통해 상기 데이터 드라이버로 제공되는 유기발광 표시장치.

명세서

기술 분야

[0001]

실시예는 유기발광 표시장치에 관한 것이다.

배경기술

[0002]

정보를 표시하기 위한 표시장치가 널리 개발되고 있다.

[0003]

표시장치는 액정표시장치, 유기발광 표시장치, 전기영동 표시장치, 전계방출 표시장치, 플라즈마 표시장치를 포함한다.

[0004]

이 중에서, 유기발광 표시장치는 액정표시장치에 비해, 소비 전력이 낮고, 시야각이 넓으며, 더욱 가볍고, 휴대가 높아, 차세대 표시장치로서 각광받고 있다.

[0005]

유기발광 표시장치에 사용되는 박막 트랜지스터는 아몰포스 실리콘을 결정화를 통해 폴리실리콘으로 형성한 반도체층에 의해 이동도를 증가시켜 고속 구동이 가능하게 되었다.

[0006]

결정화는 레이저를 이용한 스캔 방식이 널리 이용되고 있다. 이러한 결정화 공정시, 레이저의 파워 불안정으로 인해, 스캔이 지나간 자리를 의미하는 스캔 라인에 형성된 박막 트랜지스터의 문턱 전압이 서로 상이해지게 되어, 각 화소 영역에서의 화질 불균일이 초래되는 문제가 있다.

[0007]

이러한 문제를 해결하기 위해, 화소 영역에 문턱 전압을 검출하여 박막 트랜지스터의 문턱 전압을 보상하여 주는 기술이 제안되었다.

[0008]

하지만, 이러한 기술을 달성하기 위해서는 화소 영역에 문턱 전압을 검출하기 위한 박막 트래지스터가 추가되어야 하고, 이러한 박막 트랜지스터를 제어하기 위한 신호 라인들이 추가되어야 하므로, 화소 영역이 복잡해지어 결국 개구율이 저하되는 문제가 있다.

발명의 내용

해결하려는 과제

[0009]

실시예는 문턱전압과 이동도에 기인한 화질 불균일을 방지할 수 있는 유기발광 표시장치를 제공한다.

[0010]

실시예는 문턱전압과 이동도의 보상을 시스템에서 수행하도록 하여, 화소 영역의 회로 구조를 단순화하여 개구율을 향상시킬 수 있는 유기발광 표시장치를 제공한다.

과제의 해결 수단

[0011]

실시예에 따르면, 유기발광 표시장치는, 유기발광 소자를 구동하기 위한 구동 트랜지스터와 상기 구동 트랜지스터의 문턱 전압을 충전하는 부하 캐패시터를 포함하는 다수의 화소 영역으로 배열된 유기발광 패널; 및 상기 문턱 전압을 바탕으로 오프셋 정보를 산출하여 제1 영상 신호에 반영하여 제2 영상 신호를 생성하는 제어부를 포함한다.

발명의 효과

[0012]

실시예는 화소 영역의 문턱 전압을 화소 영역에서 보상하는 것이 아니라, 화소 영역의 문턱 전압에 관한 센싱 정보를 제어부로 보내, 제어부에서 문턱 전압을 보상하기 위한 오프셋 정보를 산출하여, 오프셋 정보를 영상 신호에 반영하여 유기발광 패널에 표시하여 줌으로써, 화소 영역의 회로 구조를 단순화하여 개구율을 최대로 확보할 수 있다.

[0013]

아울러, 실시예는 화소 영역의 문턱 전압 뿐만 아니라 이동도에 관한 센싱 정보도 검출하여 이로부터 개인 정보를 산출하여 영상 신호에 반영하여 유기발광 패널에 표시하여 줌으로써, 문턱 전압뿐만 아니라 이동도도 보상하여 주어 보다 더 균일한 휘도를 확보할 수 있다.

도면의 간단한 설명

[0014]

도 1은 실시예에 따른 유기발광 표시장치를 도시한 블록도이다.

도 2는 도 1의 유기발광 패널을 도시한 회로도이다.

도 3은 도 2의 화소 영역을 도시한 회로도이다.

도 4는 도 2의 화소 영역에서 센싱 전압을 검출하기 위한 파형도이다.

도 5a 내지 도 5c는 시간별로 화소 영역에서의 트랜지스터의 스위칭 모습을 도시한 회로도이다.

도 6a 내지 도 6c는 이동도 검출을 위한 기울기 산출 방법을 설명하는 파형도이다.

도 7은 도 1의 데이터 드라이버를 개략적으로 도시한 블록도이다.

도 8은 도 1의 제어부를 개략적으로 도시한 블록도이다.

도 9는 도 8의 오프셋 조정부를 도시한 블록도이다.

도 10은 도 8의 개인 조정부를 도시한 블록도이다.

발명을 실시하기 위한 구체적인 내용

[0015]

발명에 따른 실시 예의 설명에 있어서, 각 구성 요소의 "상(위) 또는 하(아래)"에 형성되는 것으로 기재되는 경우에 있어, 상(위) 또는 하(아래)는 두개의 구성 요소들이 서로 직접 접촉되거나 하나 이상의 또 다른 구성 요소가 두 개의 구성 요소들 사이에 배치되어 형성되는 것을 모두 포함한다. 또한 "상(위) 또는 하(아래)"으로 표현되는 경우 하나의 구성 요소를 기준으로 위쪽 방향 뿐만 아니라 아래쪽 방향의 의미도 포함할 수 있다.

[0016]

도 1은 실시예에 따른 유기발광 표시장치를 도시한 블록도이다.

[0017]

도 1을 참조하면, 실시예에 따른 유기발광 표시장치는 유기발광 패널(10), 제어부(30), 스캔 드라이버(40) 및 데이터 드라이버(50)를 포함할 수 있다.

[0018]

상기 스캔 드라이버(40)는 제1 및 제2 스캔 신호(S1, S2)를 상기 유기발광 패널(10)로 제공할 수 있다.

[0019]

상기 데이터 드라이버(50)는 데이터 전압을 상기 유기발광 패널(10)로 제공할 수 있다.

[0020]

상기 유기발광 패널(10)은 도 2에 도시한 바와 같이, 다수의 스캔 라인(GL₁ 내지 GL_n, GL'1 내지 GL'n), 다수의 데이터 라인(DL₁ 내지 DL_m), 다수의 제1 전원 전압 라인(PL₁ 내지 PL_m) 및 다수의 제2 전원 전압 라인(PL'1 내지 PL'm)을 포함할 수 있다.

[0021]

도시되지 않았지만, 상기 유기발광 패널(10)은 이 이외에 필요에 따라 다수의 신호 라인들을 더 포함할 수 있다.

- [0022] 상기 스캔 라인(GL₁ 내지 GL_n)과 상기 데이터 라인(DL₁ 내지 DL_m)의 교차에 의해 다수의 화소 영역(P)이 정의될 수 있다.
- [0023] 상기 화소 영역(P)들은 매트릭스로 배열될 수 있다.
- [0024] 상기 각 화소 영역(P)은 제 1 및 제2 스캔 라인(GL₁ 내지 GL_n, GL'1 내지 GL'n), 데이터 라인(DL₁ 내지 DL_m) 및 제1 및 제2 전원 전압 라인(PL₁ 내지 PL_m, PL'1 내지 PL'm)에 전기적으로 연결될 수 있다.
- [0025] 예컨대, 상기 제1 및 제2 스캔 라인(GL₁ 내지 GL_n, GL'1 내지 GL'n)은 수평 방향으로 배열된 다수의 화소 영역(P)들에 전기적으로 연결되고, 상기 데이터 라인(DL₁ 내지 DL_m)은 수직 방향으로 배열된 다수의 화소 영역(P)들에 전기적으로 연결될 수 있다.
- [0026] 상기 화소 영역(P)에는 제1 및 제2 스캔 신호(S₁, S₂), 프리 차지 데이터 전압(V_{pre}), 데이터 전압, 제1 및 제2 전원 전압(V_{DD}, V_{SS}) 등이 공급될 수 있다. 즉, 상기 제1 및 제2 스캔 신호(S₁, S₂)는 제1 및 제2 스캔 라인(GL₁ 내지 GL_n, GL'1 내지 GL'n)을 통해 상기 화소 영역(P)에 공급되고, 상기 프리차지 데이터 전압(V_{pre})과 상기 데이터 전압은 상기 데이터 라인(DL₁ 내지 DL_m)을 통해 상기 화소 영역(P)에 공급되며, 상기 제1 및 제2 전원 전압(V_{DD}, V_{SS})은 상기 제1 및 제2 전원 전압 라인(PL₁ 내지 PL_m, PL'1 내지 PL'm)을 통해 상기 화소 영역(P)에 공급될 수 있다.
- [0027] 한편, 화소 영역(P)로부터 화소 영역(P)의 문턱 전압(V_{th})과 이동도(μ)에 관한 센싱 정보(Sensing1)가 상기 데이터 라인(DL₁ 내지 DL_m)을 통해 외부, 예컨대 도 1의 데이터 드라이버(50)로 제공될 수 있다.
- [0028] 각 화소 영역(P)은 도 3에 도시한 바와 같이, 제1 내지 제3 트랜지스터(T₁ 내지 T₃), 스토리지 캐패시터(C_{st}), 부하 캐패시터(C_{load}) 및 유기발광 소자(OLED)가 형성될 수 있지만, 이에 대해서는 한정하지 않는다. 즉, 각 화소 영역(P)에 형성된 트랜지스터의 개수와 이들 간의 연결 구조는 설계자에 의해 다양하게 변형 가능할 수 있으며, 실시에는 설계자에 의해 변형 가능한 모든 화소 영역(P)의 회로 구조에 적용될 수 있다.
- [0029] 상기 제1 및 제2 트랜지스터(T₁ 및 T₂)는 신호의 전달을 위한 스위칭 트랜지스터일 수 있고, 상기 제3 트랜지스터(T₃)는 상기 유기발광 소자(OLED)를 구동하기 위한 구동 전류를 생성하여 주는 구동 트랜지스터일 수 있다.
- [0030] 상기 스토리지 캐패시터(C_{st})는 데이터 전압(V_{data})을 한 프레임 동안 유지시켜주는 역할을 할 수 있다.
- [0031] 상기 부하 캐패시터(C_{load})는 외부에서 제공된 프리차지 데이터 전압(V_{pre})을 충전하였다가, 이러한 프리차지 데이터 전압(V_{pre})을 유기발광 소자(OLED)로 제공하여 주는 한편, 문턱 전압(V_{th})과 이동도(μ)에 관한 센싱 정보(Sensing1)를 외부로 제공하여 줄 수 있다.
- [0032] 상기 유기발광 소자(OLED)는 광을 생성하는 부재로서, 구동 전류의 세기에 따라 서로 상이한 휘도를 갖는 광이 생성될 수 있다.
- [0033] 상기 유기발광 소자(OLED)는 적색 광을 생성하는 적색 유기발광 소자(OLED), 녹색 광을 생성하는 녹색 유기발광 소자(OLED) 및 청색 광을 생성하는 청색 유기발광 소자(OLED)를 포함할 수 있다.
- [0034] 상기 제1 내지 제3 트랜지스터(T₁ 내지 T₃)는 PMOS형 박막 트랜지스터일 수 있지만, 이에 대해서는 한정하지 않는다. 상기 제1 내지 제3 트랜지스터(T₁ 내지 T₃)는 로우 레벨의 신호에 의해 턴 온되고, 하이 레벨의 신호에 의해 턴 오프될 수 있다.
- [0035] 여기서, 하이 레벨은 그라운드 전압이나 이에 근접한 전압일 수 있고, 로우 레벨은 그라운드 전압보다 낮은 전압일 수 있다.
- [0036] 예컨대, 로우 레벨은 0V이고, 하이 레벨은 -10V일 수 있지만, 이에 대해서는 한정하지 않는다.
- [0037] 제1 전원 전압(V_{DD})은 하이 레벨의 신호이고 상기 제2 전원 전압(V_{SS})은 로우 레벨의 신호일 수 있다.
- [0038] 상기 제1 및 제2 전원전(V_{DD}, V_{SS})은 항상 일정한 레벨을 갖는 DC 전압일 수 있다.
- [0039] 도 3에는 제1 및 제2 스캔 라인(GL₁ 내지 GL_n, GL'1 내지 GL'n)이 개시되고, 이들 제1 및 제2 스캔 라인들(GL₁ 내지 GL_n, GL'1 내지 GL'n)에 개별적으로 제1 및 제2 스캔 신호(S₁, S₂)가 공급되는 것으로 도시되고 있다.
- [0040] 하지만, 제1 및 제2 스캔 신호(S₁, S₂)는 실질적으로 동일한 파형을 가지므로, 동일한 스캔 신호가 제1 및 제2 트랜지스터(T₁, T₂)로 공급될 수 있다. 따라서, 제1 및 제2 스캔 라인(GL₁ 내지 GL_n, GL'1 내지 GL'n)은 하나의 스캔 라인으로 형성하고, 이 하나의 스캔 라인에 단일 스캔 신호가 공급되도록 구성될 수도 있다.

- [0041] 상기 부하 캐패시터(Cload)는 데이터 라인(DL1 내지 DLm)에 연결될 수 있다. 따라서, 상기 부하 캐패시터(Cload)에는 상기 데이터 라인(DL1 내지 DLm)으로 제공된 프리차지 데이터 전압(Vpre)이나 데이터 전압이 충전될 수 있다. 아울러, 상기 부하 캐패시터(Cload)에는 문턱 전압(Vth)에 관한 센싱 정보(Sensing1)가 검출될 때, 상기 검출된 문턱 전압(Vth)에 관한 센싱 정보(Sensing1)가 충전될 수 있다. 상기 부하 캐패시터(Cload)에 충전된 센싱 정보(Sensing1)는 상기 데이터 라인(DL1 내지 DLm)을 경유하여 외부로 제공될 수 있다.
- [0042] 상기 제1 트랜지스터(T1)에서 게이트 전극은 제1 스캔 신호(S1)가 공급되는 제1 스캔 라인(GL1 내지 GLn)에 연결되고, 소오스 전극은 상기 데이터 라인(DL1 내지 DLm)에 연결되며, 드레인 전극은 제3 트랜지스터(T3)의 소오스 전압을 형성하는 제1 노드에 연결될 수 있다.
- [0043] 상기 제1 트랜지스터(T1)는 제1 스캔 라인(GL1 내지 GLn)으로 공급된 로우 레벨의 제1 스캔 신호(S1)에 의해 턴 온되어 데이터 라인(DL1 내지 DLm)으로 공급된 프리차지 데이터 전압(Vpre)이나 영상 표시를 위한 데이터 전압이 상기 제1 노드에 충전될 수 있다.
- [0044] 상기 제1 노드는 제1 트랜지스터(T1)의 드레인 전극, 상기 스토리지 캐패시터(Cst), 상기 제3 트랜지스터(T3)의 소오스 전극 및 상기 제1 전원 전압 라인(PL1 내지 PLm)에 공통으로 연결될 수 있다.
- [0045] 상기 제2 트랜지스터(T2)에서 게이트 전극은 제2 스캔 신호(S2)가 공급되는 제2 스캔 라인(GL'1 내지 GL'n)에 연결되고, 소오스 전극은 기준 전압(Vref)이 공급되는 기준 전압 라인에 연결되며, 드레인 전극은 제2 노드에 연결될 수 있다.
- [0046] 상기 제2 트랜지스터(T2)는 제2 스캔 라인(GL'1 내지 GL'n)으로 공급된 로우 레벨의 제2 스캔 신호(S2)에 의해 턴 온되어 상기 제2 노드가 기준 전압(Vref)으로 방전될 수 있다.
- [0047] 상기 제2 노드는 제2 트랜지스터(T2)의 드레인 전극과 제3 트랜지스터(T3)의 게이트 전극에 공통으로 연결될 수 있다.
- [0048] 상기 스토리지 캐패시터(Cst)는 제1 및 제2 노드 사이에 연결되어, 제1 노드의 전압(Vs)의 가변에 따라 제2 노드의 전압을 가변시키도록 할 수 있다.
- [0049] 상기 제3 트랜지스터(T3)에서 게이트 전극은 제2 노드에 연결되고, 소오스 전극은 제2 노드 및 제1 전원 전압 라인(PL1 내지 PLm)에 연결될 수 있다.
- [0050] 상기 제3 트랜지스터(T3)는 제2 노드의 전압에 따라 구동 전류를 생성하여 상기 유기발광 소자(OLED)로 공급하여 줄 수 있다.
- [0051] 상기 유기발광 소자(OLED)는 제3 트랜지스터(T3)의 구동 전류에 의해 발광될 수 있다.
- [0052] 도 3에 도시하지 않았지만, 제1 전원 전압 라인(PL1 내지 PLm)과 제3 트랜지스터(T3) 사이에는 발광 신호에 의해 스위칭 제어되는 트랜지스터가 배치될 수 있다.
- [0053] 도 3의 화소 영역의 회로 구조는 도 4에 도시된 과정에 의해 구동하게 된다.
- [0054] 도 4에 도시한 바와 같이, 화소 영역(P)의 회로 구조는 3개의 개별 구간에 의해 구동될 수 있다.
- [0055] 제1 구간(P1)은 부하 캐패시터(Cload)에 프리차지 데이터 전압(Vpre)을 충전하는 구간이다.
- [0056] 제2 구간(P2)은 문턱 전압(Vth)을 센싱하는 구간이다.
- [0057] 제3 구간(P3)은 문턱 전압(Vth)을 외부로 공급하는 구간이다.
- [0058] 각 구간(P1, P2, P3)의 동작을 도 5a 내지 도 5c를 참고로 상세히 설명한다.
- [0059] <제1 구간>
- [0060] 도 5a에 도시한 바와 같이, 제1 구간(P1)에서 하이 레벨의 제1 및 제2 스캔 신호(S1, S2)가 제1 및 제2 스캔 라인(GL1 내지 GLn, GL'1 내지 GL'n)으로 공급될 수 있다.
- [0061] 제1 및 제2 트랜지스터(T1, T2)는 하이 레벨의 제1 및 제2 스캔 신호(S1, S2)에 의해 턴 오프될 수 있다.

- [0062] 제1 구간(P1)에서 프리차지 데이터 전압(Vpre)이 부하 캐패시터(Cload)에 충전될 수 있다.
- [0063] <제2 구간>
- [0064] 도 5b에 도시한 바와 같이, 제2 구간(P2)에서 로우 레벨의 제1 및 제2 스캔 신호(S1, S2)가 제1 및 제2 스캔 라인(GL1 내지 GLn, GL'1 내지 GL'n)으로 공급될 수 있다
- [0065] 상기 제1 및 제2 트랜지스터(T1, T2) 각각은 상기 로우 레벨의 제1 및 제2 스캔 신호(S1, S2)에 의해 턴 온될 수 있다. 상기 부하 캐패시터(Cload)에 충전된 프리 차지 데이터 전압(Vpre)이 제1 트랜지스터(T1)를 경유하여 제1 노드에 충전되고, 기준 전압(Vref)이 제2 트랜지스터(T2)를 경유하여 제2 노드에 충전될 수 있다. 이에 따라, 제3 트랜지스터(T3)의 구동 전류가 유기발광 소자(OLED)로 제공될 수 있다.
- [0066] 제2 구간 동안 상기 제1 노드의 전압(Vs)은 제3 트랜지스터(T3)의 문턱전압으로 방전될 수 있다. 그리고, 이러한 문턱 전압(Vth)은 상기 제1 트랜지스터(T1)를 경유하여 부하 캐패시터(Cload)에 충전될 수 있다.
- [0067] <제3 구간>
- [0068] 도 5c에 도시한 바와 같이, 제3 구간(P2)에서 하이 레벨의 제1 및 제2 스캔 신호(S1, S2)가 제1 및 제2 스캔 라인(GL1 내지 GLn, GL'1 내지 GL'n)으로 공급될 수 있다.
- [0069] 제1 및 제2 트랜지스터(T1, T2)는 하이 레벨의 제1 및 제2 스캔 신호(S1, S2)에 의해 턴 오프될 수 있다.
- [0070] 제3 구간에서 부하 캐패시터(Cload)에 충전된 문턱 전압(Vth)이 센싱 정보(Sensing1)로서 데이터 라인(DL1 내지 DLm)을 통해 외부로 제공될 수 있다.
- [0071] 실시예는 제1 내지 제3 구간(P1 내지 P3)에 의해 문턱 전압(Vth)을 포함하는 센싱 정보(Sensing1)가 외부로 제공될 수 있다.
- [0072] 한편, 도 6a 내지 도 6c에 도시한 바와 같이, 실시예는 제1 내지 제3 구간(P1 내지 P3)에 의해 이동도(μ)를 포함하는 센싱 정보(Sensing1)가 외부로 제공될 수 있다.
- [0073] 즉, 도 6a에 도시한 바와 같이, 제1 센싱 구간 동안의 제1 전압(Vm1)을 포함하는 제1 센싱 정보가 외부로 제공될 수 있다.
- [0074] 아울러, 도 6b에 도시한 바와 같이, 제2 센싱 구간 동안의 제2 전압(Vm2)을 포함하는 제2 센싱 정보가 외부로 제공될 수 있다.
- [0075] 상기 제1 센싱 정보와 상기 제2 센싱 정보는 개별적인 구동에 의해 검출될 있지만, 이에 대해서는 한정하지 않는다.
- [0076] 상기 제2 센싱 구간은 상기 제1 센싱 구간보다 큰 폭을 가질 수 있다. 따라서, 제1 및 제2 센싱 구간의 시작 시점은 동일하고 종료 시점은 상이하다.
- [0077] 이러한 경우, 상기 제1 센싱 구간의 종료 시점으로부터 상기 제2 센싱 구간의 종료까지의 구간이 존재하는데, 이 구간은 이동도 검출 구간이라 명명할 수 있다.
- [0078] 상기 제1 및 제2 센싱 정보는 도 1의 데이터 드라이버(50)를 경유하여 제어부(30)로 제공될 수 있다.
- [0079] 상기 제어부(30)는 상기 제1 및 제2 센싱 정보 다시 말해, 제1 전압과 제2 전압(Vm1, Vm2)을 바탕으로 이동도 검출 구간에서의 제1 및 제2 전압에 의한 기울기(S)를 산출할 수 있다. 이 기울기(S)를 통해 이동도(μ)를 검출할 수 있다. 즉, 기울기(S)가 작아지면 이동도(μ)가 작은 것을 의미하고, 기울기(S)가 커지면 이동도(μ)가 큰 것을 의미할 수 있다.
- [0080] 상기 제어부(30)는 이러한 기울기(S)를 바탕으로 게인값을 조정할 수 있다. 이와 관련하여서는 도 8의 제어부(30)에서 자세히 설명한다.
- [0081] 도 7에 도시한 바와 같이, 상기 데이터 드라이버(50)는 DAC(52), ADC(56) 및 선택 수단(54)을 포함할 수 있다.
- [0082] 상기 DAC(52)는 프리차지 데이터 전압(Vpre)이나 데이터 전압을 생성하여 줄 수 있다. 상기 DAC(52)는 디지털

신호인 프리 차지 데이터 신호(Dpre)나 영상 표시를 위한 데이터 신호를 아날로그 신호인 프리차지 데이터 전압(Vpre)이나 데이터 전압으로 변환하여 줄 수 있다.

[0083] 상기 ADC(56)는 화소 영역(P)에서 센싱된 아날로그 신호인 센싱 정보(Sensing1)를 디지털 신호인 센싱 정보(Sensing2)로 변환하여 줄 수 있다.

[0084] 상기 선택 수단(54)은 화소 영역(P)의 데이터 라인(DL1 내지 DLm)을 DAC 또는 ADC(56)에 전기적으로 연결시켜 주는 역할을 할 수 있다.

[0085] 상기 선택 수단(54)은 선택 신호(Se1)에 의해 스위칭 제어될 수 있다. 예컨대, 상기 선택 수단(54)은 로우 레벨의 선택 신호(Se1)에 응답하여 데이터 라인(DL1 내지 DLm)이 DAC(52)에 전기적으로 연결되도록 스위칭 제어하고, 하이 레벨의 선택 신호(Se1)에 응답하여 데이터 라인(DL1 내지 DLm)이 ADC(56)에 전기적으로 연결되도록 스위칭 제어할 수 있다.

[0086] 도 4의 제1 구간(P1)에 DAC(52)에 의해 디지털 신호인 프리 차지 데이터 신호(Dpre)는 아날로그 신호인 프리차지 데이터 전압(Vpre)으로 변환될 수 있다. 아울러, 상기 선택 수단(54)은 로우 레벨의 선택 신호(Se1)에 응답하여 데이터 라인(DL1 내지 DLm)이 DAC에 전기적으로 연결되도록 스위칭 제어할 수 있다. 따라서, 상기 DAC(52)로부터의 프리차지 데이터 전압(Vpre)은 데이터 라인(DL1 내지 DLm)을 통해 해당 화소 영역(P)으로 공급될 수 있다. 아울러, 해당 화소 영역(P)의 부하 캐패시터(Cload)에 프리차지 데이터 전압(Vpre)이 충전될 수 있다.

[0087] 도 4의 제3 구간(P3)에서 해당 화소의 부하 캐패시터(Cload)에 충전된 아날로그 신호의 센싱 정보(Sensing1)는 데이터 라인(DL1 내지 DLm)을 통해 상기 선택 수단(54)으로 제공될 수 있다. 상기 선택 수단(54)은 하이 레벨의 선택 신호(Se1)에 응답하여 데이터 라인(DL1 내지 DLm)이 ADC(56)에 전기적으로 연결되도록 스위칭 제어할 수 있다. 이에 따라, 아날로그 신호의 센싱 정보(Sensing1)는 ADC(56)로 제공될 수 있다. ADC(56)는 아날로그 신호의 센싱 정보(Sensing1)를 디지털 신호의 센싱 정보(Sensing2)로 변환한 다음, 도 1의 제어부(30)로 제공할 수 있다.

[0088] 도 7에 도시되지 않았지만, 영상을 표시하기 위한 데이터 신호가 데이터 드라이버(50)에서 처리되도록 하기 위해, 쉬프트 레지스터(shift register), 샘플링 회로, 제1 및 제2 래치(latch) 등이 추가될 수 있다. 아울러, 아날로그 신호의 프리차지 데이터 전압(Vpre)이나 아날로그 신호의 데이터 전압을 일시적으로 저장하기 위한 버퍼가 추가될 수도 있다.

[0089] 도 8에 도시한 바와 같이, 상기 제어부(30)는 오프셋 조정부(32), 개인 조정부(34), 데이터 조정부(36) 및 타이밍 콘트롤러(38)를 포함할 수 있다.

[0090] 상기 오프셋 조정부(32)는 도 9에 도시한 바와 같이, 오프셋 산출부(110), 오프셋 LUT(120) 및 오프셋 제어부(130)를 포함할 수 있다.

[0091] 상기 오프셋 산출부(110)는 도 1의 상기 유기발광 패널(10)에서 생성되어 상기 데이터 드라이버(50)를 경유하여 제공된 문턱 전압(Vth)을 포함하는 센싱 정보(Sensing2)를 입력받을 수 있다.

[0092] 상기 오프셋 산출부(110)는 상기 오프셋 조정부(32)의 제어를 받아 상기 센싱 정보(Sensing2)로부터 추출된 문턱 전압(Vth)을 바탕으로 오프셋값을 산출할 수 있다.

[0093] 일 실시예로서, 상기 오프셋 산출부(110)는 상기 문턱 전압(Vth)을 바탕으로 오프셋값을 직접 산출할 수 있다. 상기 오프셋 산출부(110)는 상기 산출된 오프셋값을 상기 오프셋 LUT(120)에 저장할 수 있다.

[0094] 다른 실시예로서, 도 9에 도시된 바와 달리, 상기 오프셋 산출부(110)와 연결된 또 다른 오프셋 LUT(120)에 미리 다수의 문턱전압에 따른 오프셋 정보가 테이블화될 수 있다. 따라서, 상기 오프셋 산출부(110)는 상기 센싱 정보(Sensing2)의 문턱 전압(Vth)을 바탕으로 상기 오프셋 LUT(120)로부터 상기 센싱 정보(Sensing2)의 문턱 전압(Vth)에 상응하는 오프셋값을 불러올 수 있다.

[0095] 도 1의 유기발광 패널(10)의 모든 화소 영역(P)에서 생성된 센싱 정보(Sensing1)가 상기 오프셋 산출부(110)로 제공되므로, 상기 오프셋 산출부(110)는 모든 화소 영역(P)의 오프셋값을 산출하여 상기 오프셋 LUT(120)에 각 화소 영역(P)에 상응하도록 오프셋값들이 설정 또는 저장될 수 있다.

[0096] 여기서, 오프셋값은 나중에 영상을 표시하기 위한 데이터 전압에 가감될 수 있다. 따라서, 오프셋값은 디지털 신호로서, 영상 신호(RGB)의 각 픽셀의 데이터 신호에 해당 픽셀에 맞게 설정된 오프셋값이 가감될 수 있다.

- [0097] 설명의 편의를 위해, 아날로그 신호로 설명하면, 예컨대 5V의 데이터 전압에 (+0.5V)의 오프셋값이 더해질거나 5V의 데이터 전압에 (-0.7V)의 오프셋값이 더해질 수 있다.
- [0098] 오프셋값의 범위는 설계자의 설계 변경에 의해 변경 가능하고, 이에 대해서는 한정하지 않는다.
- [0099] 상기 오프셋 LUT(120)에는 한 프레임의 오프셋 정보가 저장될 수 있다.
- [0100] 도 10에 도시한 바와 같이, 상기 개인 조정부(34)는 개인 산출부(210), 개인 LUT(220) 및 개인 제어부(230)를 포함할 수 있다.
- [0101] 상기 개인 산출부(210)는 도 1의 유기발광 패널(10)에서 도 6a에 의해 생성된 제1 센싱 구간의 제1 전압(V_{m1})을 포함하는 제1 센싱 정보와 도 6b에 의해 생성된 제2 센싱 구간의 제2 전압(V_{m2})을 포함하는 제2 센싱 정보에 관한 정보를 제공받을 수 있다.
- [0102] 상기 개인 산출부(210)는 상기 개인 제어부(230)의 제어를 받아, 도 6c에 도시한 바와 같이, 상기 제1 및 제2 전압(V_{m1} , V_{m2})을 바탕으로 이동도 검출 구간에서의 제1 및 제2 전압(V_{m1} , V_{m2})에 의한 기울기(S)를 산출할 수 있다.
- [0103] 이와 같이 산출된 기울기(S)에 의해 이동도(μ)가 추정될 수 있다. 즉, 기울기(S)가 작아지면 이동도(μ)가 작은 것을 의미하고, 기울기(S)가 커지면 이동도(μ)가 큰 것을 의미할 수 있다.
- [0104] 상기 개인 산출부(210)는 산출된 기울기(S)를 바탕으로 개인값을 직접 산출할 수 있다. 상기 개인 산출부(210)는 상기 산출된 개인값을 상기 개인 LUT(220)에 저장할 수 있다.
- [0105] 일 실시예로서, 상기 제어부(30)는 이러한 기울기(S)를 바탕으로 개인값을 조정할 수 있다. 이와 관련하여서는 도 8의 제어부(30)에서 자세히 설명한다.
- [0106] 다른 실시예로서, 도 10에 도시된 바와 달리, 상기 개인 산출부(210)와 연결된 또 다른 개인 LUT(220)에 미리 각 기울기(S)에 따른 개인 정보가 테이블화될 수 있다. 따라서, 상기 개인 산출부(210)는 상기 제1 및 제2 센싱 정보의 제1 및 제2 전압(V_{m1} , V_{m2})을 바탕으로 기울기(S)를 산출하고, 상기 개인 LUT(220)로부터 상기 기울기(S)에 상응하는 개인값을 불러올 수 있다.
- [0107] 도 1의 유기발광 패널(10)의 모든 화소 영역(P)에서 생성된 제1 및 제2 전압(V_{m1} , V_{m2})을 포함하는 제1 및 제2 정보가 상기 개인 산출부(210)로 제공되므로, 상기 개인 산출부(210)는 모든 화소 영역(P)의 개인값을 산출하여 상기 개인 LUT(220)에 각 화소 영역(P)에 상응하도록 개인값들이 설정 또는 저장될 수 있다.
- [0108] 여기서, 개인값은 나중에 영상을 표시하기 위한 데이터 전압의 진폭에 곱해질 수 있다. 따라서, 개인값은 디지털 신호로서, 영상 신호(RGB)의 각 픽셀의 데이터 신호의 진폭에 해당 픽셀에 맞게 설정된 개인값이 곱해질 수 있다.
- [0109] 예컨대, 5V의 데이터 전압에 0.5V의 개인값이 곱해지거나, 5V의 데이터 전압에 1.3V의 개인값이 곱해질 수 있다.
- [0110] 개인값의 범위는 설계자의 설계 변경에 의해 변경 가능하고, 이에 대해서는 한정하지 않는다.
- [0111] 상기 개인 LUT(220)에는 한 프레임의 개인 정보가 저장될 수 있다.
- [0112] 도 8을 참조하면, 상기 데이터 조정부(36)는 상기 오프셋 조정부(32)로부터 산출된 오프셋 정보와 상기 개인 조정부(34)에서 산출된 개인 정보를 바탕으로 영상 신호(RGB)를 조정하여 줄 수 있다.
- [0113] 예컨대, 상기 오프셋 조정부(32)로부터 한 프레임에 대한 오프셋 정보가 데이터 조정부(36)로 제공되고, 상기 데이터 조정부(36)는 오프셋 정보를 제1 영상 신호(RGB)에 반영하여 제2 영상 신호($R'G'B'$)로 출력할 수 있다. 상기 제2 영상 신호($R'G'B'$)가 데이터 드라이버(50)를 경유하여 유기발광 패널(10)로 제공되어 문턱 전압(V_{th})이 보상된 영상이 표시됨으로써, 휙도 불균일이 발생하지 않게 된다.
- [0114] 예컨대, 상기 개인 조정부(34)로부터 한 프레임에 대한 개인 정보가 데이터 조정부(36)로 제공되고, 상기 데이터 조정부(36)는 개인 정보를 제1 영상 신호(RGB)에 반영하여 제2 영상 신호($R'G'B'$)로 출력할 수 있다. 상기 제2 영상 신호($R'G'B'$)가 데이터 드라이버(50)를 경유하여 유기발광 패널(10)로 제공되어 이동도(μ)가 보상된 영상이 표시됨으로써, 휙도 불균일이 발생하지 않게 된다.
- [0115] 실시예에서 영상 신호(RGB)에 오프셋 정보 및 개인 정보 중 어느 하나 또는 모두가 반영될 수 있다.

- [0116] 실시예는 매 프레임마다 오프셋 정보나 개인 정보가 산출 또는 업데이트될 수 있다.
- [0117] 실시예는 프레임 주기마다 오프셋 정보나 개인 정보가 산출 또는 업데이트될 수 있다.
- [0118] 프레임 주기는 예컨대, 5 프레임, 10 프레임 또는 20 프레임일 수 있지만, 이에 대해서는 한정하지 않는다.
- [0119] 한편, 타이밍 콘트롤러(38)는 수직동기신호(Vsync), 수평동기신호(Hsync) 및 인네이블 신호(Enable)를 바탕으로 상기 유기발광 패널(10)을 구동하기 위한 타이밍 신호, 예컨대 SCS, DCS를 생성할 수 있다.
- [0120] SCS는 스캔 제어 신호이고, DCS는 데이터 제어 신호이다.
- [0121] 또한, 타이밍 콘트롤러는 선택 신호(A1, A2)에 TCS나 MCS가 생성되어 출력될 수 있다.
- [0122] TCS는 각 화소에서 센싱 정보(Sensing1)를 산출하여 오프셋 정보나 개인 정보를 산출하는 구동하기 위한 제어 신호일 수 있다.
- [0123] MCS는 오프셋 정보나 개인 정보를 영상 신호(RGB)에 반영하여 상기 반영된 영상 신호(R'G'B')로 영상을 표시하도록 구동하기 위한 제어 신호일 수 있다.
- [0124] 따라서, 오프셋 정보나 개인 정보를 산출할 때에는 시스템 내의 모든 구성 요소들이 TCS의 제어를 받게 되며, 영상을 표시할 때에는 시스템 내의 모든 구성 요소들이 MCS의 제어를 받게 될 수 있다.
- [0125] 상기 타이밍 콘트롤러(38)는 도시하지 않았지만, 도 7의 선택 수단(54)에 제공되는 선택 신호(Sel)을 생성할 수 있지만, 이에 대해서는 한정하지 않는다.
- [0126] 실시예는 화소 영역(P)의 문턱 전압(Vth)을 화소 영역(P)에서 보상하는 것이 아니라, 화소 영역(P)이 구동 트랜지스터의 문턱 전압(Vth)에 관한 센싱 정보(Sensing1)를 제어부(30)로 보내, 제어부(30)에서 문턱 전압(Vth)을 보상하기 위한 오프셋 정보를 산출하여, 오프셋 정보를 영상 신호(RGB)에 반영하여 유기발광 패널(10)에 표시하여 줌으로써, 화소 영역(P)의 회로 구조를 단순화하여 개구율을 최대로 확보할 수 있다.
- [0127] 아울러, 실시예는 화소 영역(P)의 구동 트랜지스터의 문턱 전압(Vth) 뿐만 아니라 이동도(μ)에 관한 센싱 정보(Sensing1)도 검출하여 이로부터 개인 정보를 산출하여 영상 신호(RGB)에 반영하여 유기발광 패널(10)에 표시하여 줌으로써, 문턱 전압(Vth)뿐만 아니라 이동도(μ)도 보상하여 주어 보다 더 균일한 휙도를 확보할 수 있다.

부호의 설명

- [0128]
- | | |
|--------------|--------------|
| 10: 유기발광 패널 | 30: 제어부 |
| 32: 오프셋 조정부 | 34: 개인 조정부 |
| 36: 데이터 조정부 | 38: 타이밍 콘트롤러 |
| 40: 스캔 드라이버 | 50: 데이터 드라이버 |
| 52: DAC | 54: 선택 수단 |
| 56: ADC | 110: 오프셋 산출부 |
| 120: 오프셋 LUT | 130: 오프셋 제어부 |
| 210: 개인 산출부 | 220: 개인 LUT |
| 230: 개인 제어부 | P: 화소 영역 |

GL1 내지 GLn, GL'1 내지 GL'n: 스캔 라인

DL1 내지 DLm: 데이터 라인

PL1 내지 PLm, PL'1 내지 PL'm: 전원 전압 라인

VDD, VSS: 전원 전압

S1, S2: 스캔 신호

Vpre: 프리차지 데이터 전압

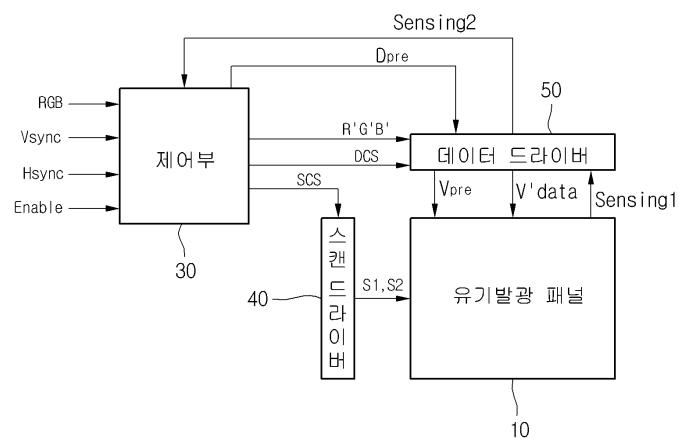
Dpre: 프리 차지 데이터 신호

T1 내지 T3: 트랜지스터

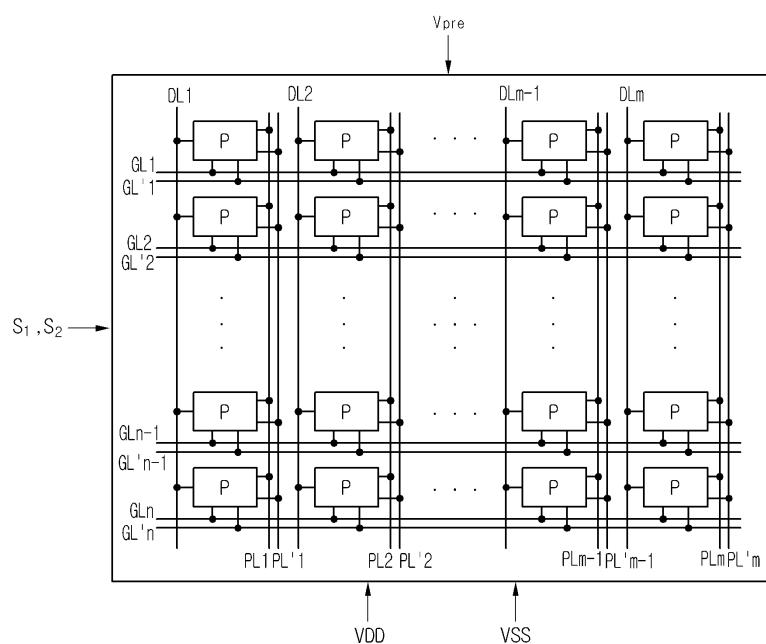
Cst: 스토리지 캐패시터	Cload: 부하 캐패시터
OLED: 유기발광 소자	Vref: 기준 전압
Vs: 제1 노드의 전압	Vth: 문턱 전압(threshold voltage)
μ : 이동도(mobility)	Vsync: 수직동기신호
Hsync: 수평동기신호	Enable: 인네이블 신호
RGB: 제1 영상 신호	R'G'B': 제2 영상 신호
SCS: 스캔 제어신호	DCS: 데이터 제어신호
Sel: 선택 신호	Sensing1, Sensing2: 센싱 정보
P1 내지 P3: 시간 구간	S: 기울기

도면

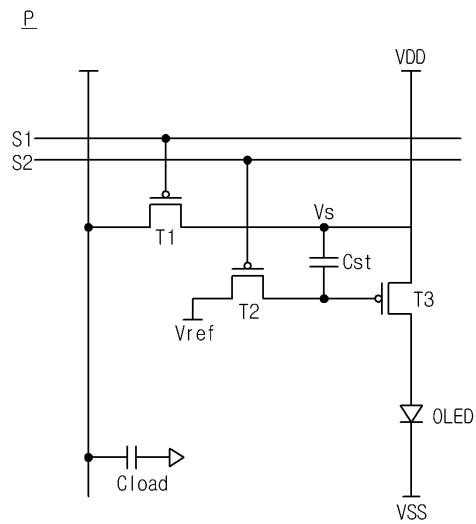
도면1



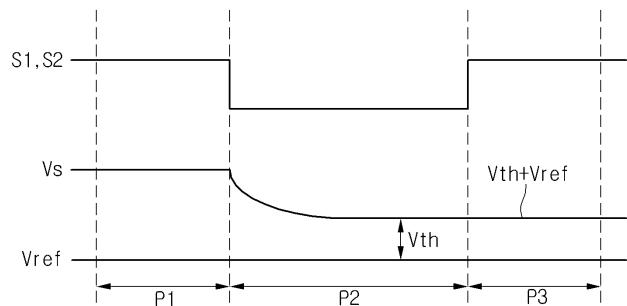
도면2



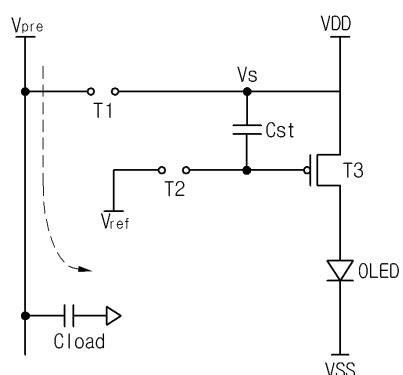
도면3



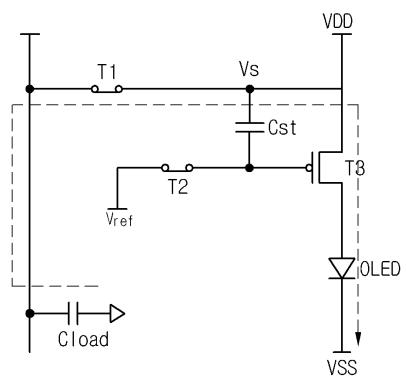
도면4



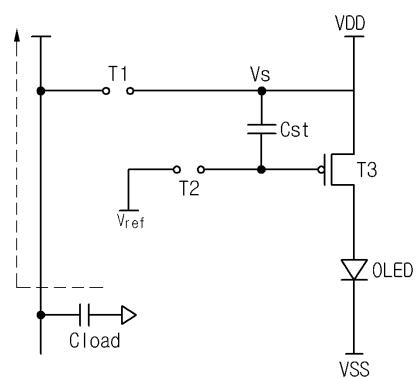
도면5a



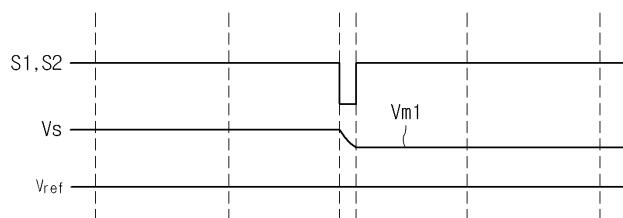
도면5b



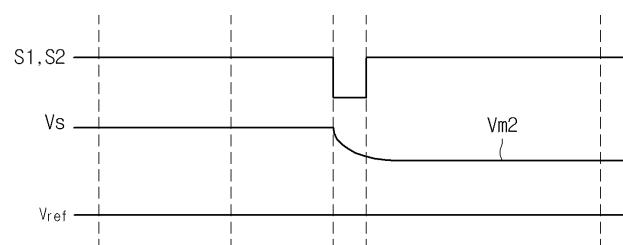
도면5c



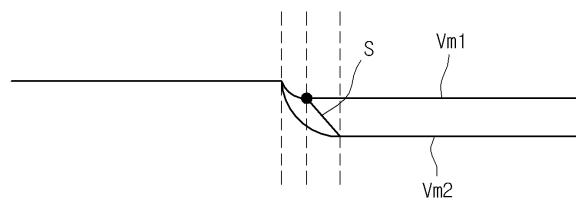
도면6a



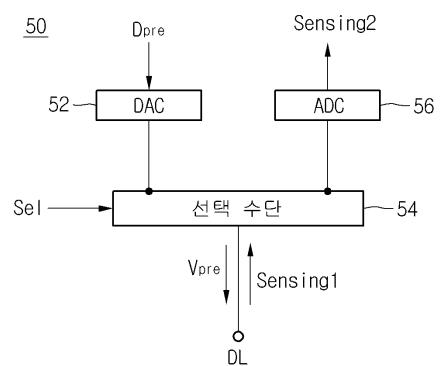
도면6b



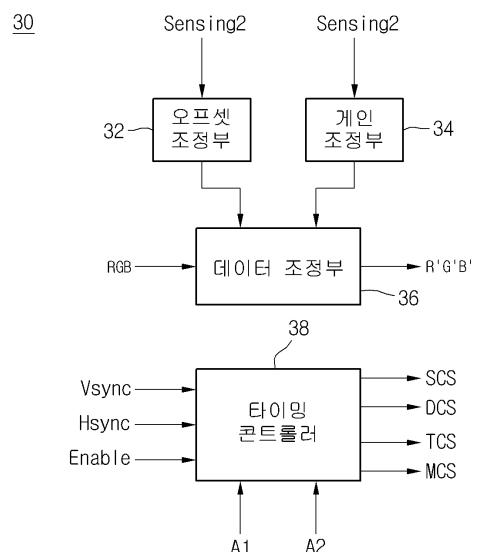
도면6c



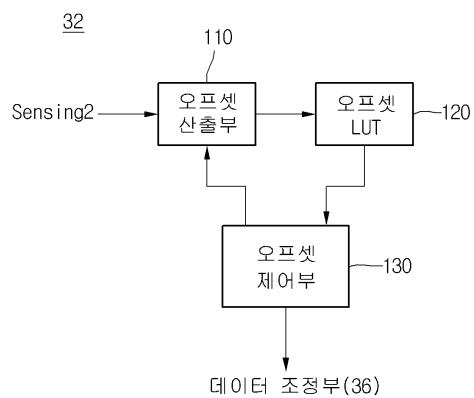
도면7



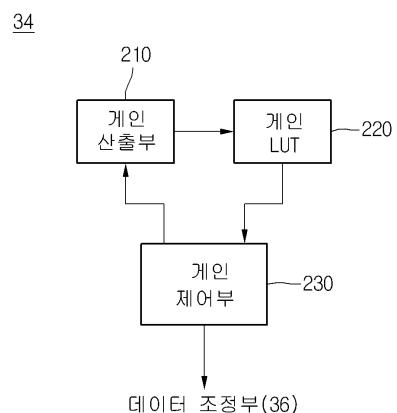
도면8



도면9



도면10



专利名称(译)	相关技术的描述		
公开(公告)号	KR1020130036661A	公开(公告)日	2013-04-12
申请号	KR1020110100875	申请日	2011-10-04
[标]申请(专利权)人(译)	乐金显示有限公司 JEONG UI TAEK		
申请(专利权)人(译)	LG DISPLAY CO. , LTD. 郑某 , UI TAEK		
当前申请(专利权)人(译)	LG DISPLAY CO. , LTD. 郑某 , UI TAEK		
[标]发明人	JEONG UI TAEK		
发明人	JEONG, UI TAEK		
IPC分类号	G09G3/30		
CPC分类号	G09G2300/0814 G09G3/3233 G09G2320/043 G09F9/33 G09G3/32 G09G2300/0819 G09G3/30 G09G3/3208 G09G3/3266 G09G2300/0426 G09G2310/08 G09G2320/0295		
其他公开文献	KR101536129B1		
外部链接	Espacenet		

摘要(译)

用途：提供一种有机发光显示装置，通过简化图像域的电路结构来改善孔径比。组成：偏移控制部分 (32) 根据阈值电压计算和存储偏移信息。数据控制部分 (36) 在将偏移信息反映在第一图像信号中之后产生第二图像信号。增益控制部分 (34) 基于第一和第二电压产生倾斜。增益控制部分基于计算的倾斜度计算增益信息。[附图标记] (32) 偏移控制部分；(34) 增益控制部分；(36) 数据控制部分；(38) 定时控制器；

