



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0081955
(43) 공개일자 2019년07월09일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) H01L 27/32 (2006.01)
(52) CPC특허분류
H01L 51/5203 (2013.01)
H01L 27/3246 (2013.01)
(21) 출원번호 10-2017-0184839
(22) 출원일자 2017년12월29일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
한전필
경기도 파주시 월롱면 엘지로 245
이지훈
경기도 파주시 월롱면 엘지로 245
김대용
경기도 파주시 월롱면 엘지로 245
(74) 대리인
특허법인천문

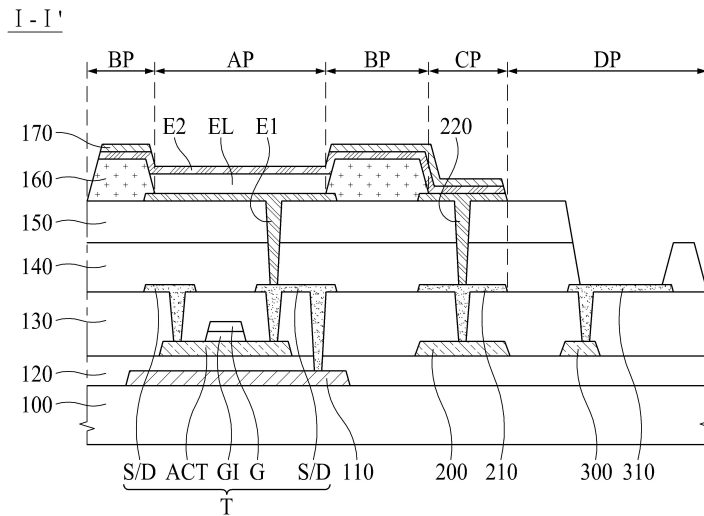
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 전계 발광 표시장치

(57) 요약

본 발명은 저전위 배선의 저항 문제를 개구율 감소 없이 해결할 수 있는 전계 발광 표시장치를 제공하는 것으로, 본 발명의 일 실시예에 따른 전계 발광 표시장치는, 기판, 기판 상에 구비된 제 1 전극, 제 1 전극의 끝단을 가리면서 발광 영역을 정의하도록 구비된 बैं크, बैं크에 의해 정의된 발광 영역에서 제 1 전극 상에 구비된 발광층, 발광층 및 बैं크 상에 구비된 제 2 전극, 제 2 전극 상에 구비된 도전층, 및 기판 상에 구비되고 제 2 전극 또는 도전층과 전기적으로 연결된 저전위 배선(VSS)을 포함한다.

대표도 - 도3



(52) CPC특허분류

H01L 27/3262 (2013.01)

H01L 51/5237 (2013.01)

명세서

청구범위

청구항 1

기관;

상기 기관 상에 구비된 제 1 전극;

상기 제 1 전극의 끝단을 가리면서 발광 영역을 정의하도록 구비된 बैं크;

상기 बैं크에 의해 정의된 발광 영역에서 상기 제 1 전극 상에 구비된 발광층;

상기 발광층 및 상기 बैं크 상에 구비된 제 2 전극;

상기 제 2 전극 상에 구비된 도전층; 및

상기 기관 상에 구비되고 상기 제 2 전극 또는 상기 도전층과 전기적으로 연결된 저전위 배선(VSS)을 포함하는, 전계 발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 기관은 액티브 영역, 및 상기 액티브 영역을 둘러싸는 비액티브 영역을 포함하고,

상기 액티브 영역은 상기 발광 영역에 대응되는 표시부, 및 बैं크부를 포함하고,

상기 비액티브 영역은 게이트 구동부, 패드부, 및 저전위 배선 컨택부를 포함하며,

상기 도전층은 상기 बैं크부, 및 상기 저전위 배선 컨택부 상에 구비된, 전계 발광 표시장치.

청구항 3

제 1 항에 있어서,

상기 도전층은 반사 물질을 포함하는, 전계 발광 표시장치.

청구항 4

제 2 항에 있어서,

상기 제 1 전극 아래에 구비된 평탄화층 및 상기 평탄화층 아래에 구비된 패시베이션층을 더 포함하고,

상기 평탄화층과 상기 패시베이션층은 컨택홀을 구비하는, 전계 발광 표시장치.

청구항 5

제 4 항에 있어서,

상기 제 2 전극은 상기 액티브 영역 및 상기 저전위 배선 컨택부 상에 구비된, 전계 발광 표시장치.

청구항 6

제 5 항에 있어서,

상기 제 2 전극은 상기 컨택홀을 통하여 상기 저전위 배선과 연결되는, 전계 발광 표시장치.

청구항 7

제 4 항에 있어서,

상기 제 2 전극은 상기 표시부에 구비된, 전계 발광 표시장치.

청구항 8

제 7 항에 있어서,

상기 제 2 전극은 상기 도전층과 접촉하고, 상기 도전층은 상기 컨택홀을 통하여 상기 저전위 배선과 연결되는, 전계 발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 전계 발광 표시장치에 관한 것이다.

배경 기술

[0002] 전계 발광 표시장치는 두 개의 전극 사이에 발광층이 구비된 구조로 이루어져, 상기 두 개의 전극 사이의 전계에 의해 상기 발광층이 발광함으로써 화상을 표시하는 장치이다.

[0003] 상기 발광층은 전자와 정공의 결합에 의해 엑시톤(exciton)이 생성되고 생성된 엑시톤이 여기상태(excited state)에서 기저상태(ground state)로 떨어지면서 발광을 하는 유기물로 이루어질 수도 있고, 퀀텀 도트(Quantum dot)와 같은 무기물로 이루어질 수도 있다.

[0004] 현재 적용되고 있는 전계 발광 표시장치는 상부 발광(Top emission) 방식으로 이루어질 수 있다. 다만, 상부 발광 방식의 전계 발광 표시장치는 캐소드 전극을 얇은 투명 금속으로 구비하므로, 이와 연결된 저전위 배선의 저항이 높아져 화소에서 휘도 불균일이 발생한다는 문제가 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 저전위 배선의 저항 문제를 개구율 감소 없이 해결할 수 있는 전계 발광 표시장치를 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0006] 본 발명의 일 실시예에 따른 전계 발광 표시장치는, 기판, 기판 상에 구비된 제 1 전극, 제 1 전극의 끝단을 가리면서 발광 영역을 정의하도록 구비된 बैं크, बैं크에 의해 정의된 발광 영역에서 제 1 전극 상에 구비된 발광층, 발광층 및 बैं크 상에 구비된 제 2 전극, 제 2 전극 상에 구비된 도전층, 및 기판 상에 구비되고 제 2 전극 또는 도전층과 전기적으로 연결된 저전위 배선(VSS)을 포함한다.

발명의 효과

[0007] 본 발명의 일 실시예에 따른 전계 발광 표시장치는 제 2 전극 상에 패터닝 형태로 구비된 도전층을 통하여 저전위 배선의 저항을 낮출 수 있으므로, 개구율을 증가시킬 수 있고, 수명을 연장할 수 있다.

도면의 간단한 설명

[0008] 도 1은 본 발명의 일 예에 따른 전계 발광 표시장치의 개략적인 평면도이다.

도 2는 도 1의 A 영역을 확대 도시한 것이다.

도 3은 본 발명의 제 1 실시예에 따른 도 2의 선 I-I'의 단면도이다.

도 4는 본 발명의 제 2 실시예에 따른 도 2의 선 I-I'의 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0009] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는

기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

- [0010] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0011] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0012] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0013] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0014] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0015] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0016] 이하, 도면을 참조로 본 발명의 바람직한 실시예에 대해서 상세히 설명하기로 한다.
- [0017] 도 1은 본 발명의 일 실시예에 따른 전계 발광 표시장치의 개략적인 평면도이다. 도 1에서 X축은 게이트 라인과 나란한 방향을 나타내고, Y축은 데이터 라인과 나란한 방향을 나타내며, Z축은 전계 발광 표시장치의 높이 방향을 나타낸다
- [0018] 도 1을 참조하면, 본 발명의 일 실시예에 따른 전계 발광 표시장치는 기관(100), 소스 드라이브 집적회로(410), 연성필름(430), 회로보드(450), 및 타이밍 제어부(500)를 포함한다.
- [0019] 상기 기관(100)은 플렉서블 기관, 예를 들어, 투명 폴리이미드(polyimide) 재질을 포함할 수 있다. 폴리이미드 재질의 기관(100)은 캐리어 유리 기관에 마련되어 있는 릴리즈층의 전면(前面)에 일정 두께로 코팅된 폴리이미드 수지가 경화된 것일 수 있다. 캐리어 유리 기관은 레이저 릴리즈 공정을 이용한 릴리즈층의 릴리즈에 의해 기관(100)으로부터 분리된다. 기관(100)의 일면 상에는 게이트 라인들, 데이터 라인들 및 화소들이 구비된다. 화소들은 복수의 서브 화소들을 포함하며, 복수의 서브 화소들은 게이트 라인들과 데이터 라인들의 교차 영역들에 구비된다.
- [0020] 일 예에 따른 기관(100)은 액티브 영역(AA), 및 비액티브 영역(NA)를 포함할 수 있다.
- [0021] 상기 액티브 영역(AA)은 영상이 표시되는 영역으로서, 기관(100)의 중앙 부분에 정의될 수 있다. 액티브 영역(AA)에는 게이트 라인들, 데이터 라인들, 및 화소들이 구비될 수 있다.
- [0022] 상기 비액티브 영역(NA)은 영상이 표시되지 않는 비표시 영역으로서, 액티브 영역(AA)을 둘러싸도록 기관(100)의 가장자리 부분에 정의될 수 있다. 비액티브 영역(NA)에는 게이트 구동부(GP), 패드부(DP), 및 저전위 배선 콘택부(CP)가 구비될 수 있다.
- [0023] 상기 게이트 구동부(GP)는 타이밍 제어부(500)로부터 입력되는 게이트 제어신호에 따라 게이트 라인들에 게이트 신호들을 공급한다. 게이트 구동부(GP)는 기관(110)의 액티브 영역(AA)의 일측 바깥쪽의 비액티브 영역(NA)에 GIP(gate driver in panel) 방식으로 구비될 수 있다.
- [0024] 상기 패드부(DP)는 타이밍 제어부(500)로부터 입력되는 데이터 제어신호에 따라 데이터 라인들에 데이터 신호들을 공급한다. 패드부(DP)는 구동 칩으로 제작되어 연성필름(430)에 실장되고 TAB(tape automated bonding) 방식으로 기관(100)의 액티브 영역(AA)의 일측 바깥쪽의 비액티브 영역(NA)에 부착될 수 있다.

- [0025] 상기 저전위 배선 컨택부(CP)는 저전위 배선(VSS)과 액티브 영역(AA) 내의 화소에 포함된 제 2 전극을 연결할 수 있다. 예를 들어, 저전위 배선 컨택부(CP)는 상기 제 2 전극 가장자리와 중첩되는 영역에 구비되어, 컨택홀을 통해 제 2 전극의 가장자리 부분에 전기적으로 연결될 수 있다.
- [0026] 상기 소스 드라이브 집적 회로(410)는 타이밍 제어부(500)로부터 디지털 비디오 데이터와 소스 제어신호를 입력 받는다. 소스 드라이브 집적 회로(410)는 소스 제어신호에 따라 디지털 비디오 데이터를 아날로그 데이터전압들로 변환하여 데이터 라인들에 공급한다. 소스 드라이브 집적 회로(410)가 구동 칩으로 제작되는 경우, COF(chip on film) 또는 COP(chip on plastic) 방식으로 연성필름(430)에 실장될 수 있다.
- [0027] 상기 연성필름(430)에는 패드부(DP)와 소스 드라이브 집적 회로(410)를 연결하는 배선들, 패드부(DP)와 회로보드(450)를 연결하는 배선들이 구비될 수 있다. 연성필름(430)은 이방성 도전 필름(ant isotropic conducting film)을 이용하여 패드부(DP) 상에 부착되며, 이로 인해 패드부(DP)와 연성필름(430)의 배선들이 연결될 수 있다.
- [0028] 상기 회로보드(450)는 연성필름(430)들에 부착될 수 있다. 회로보드(450)는 구동 칩들로 구현된 다수의 회로들이 실장될 수 있다. 예를 들어, 회로보드(450)에는 타이밍 제어부(500)가 실장될 수 있다. 회로보드(450)는 인쇄회로보드(printed circuit board) 또는 연성 인쇄회로보드(flexible printed circuit board)일 수 있다.
- [0029] 상기 타이밍 제어부(500)는 회로보드(450)의 케이블을 통해 외부의 시스템 보드로부터 디지털 비디오 데이터와 타이밍 신호를 입력 받는다. 타이밍 제어부(500)는 타이밍 신호에 기초하여 게이트 구동부(GP)의 동작 타이밍을 제어하기 위한 게이트 제어신호와 소스 드라이브 집적 회로(410)들을 제어하기 위한 소스 제어신호를 발생한다. 타이밍 제어부(500)는 게이트 제어신호를 게이트 구동부(GP)에 공급하고, 소스 제어신호를 소스 드라이브 집적 회로(410)들에 공급한다.
- [0030] 도 2는 도 1의 A 영역을 확대 도시한 것이고, 도 3은 본 발명의 제 1 실시예에 따른 도 2의 선 I-I'의 단면도이다.
- [0031] 도 2 및 도 3을 참조하면, 본 발명의 제 1 실시예에 따른 전계 발광 표시장치는 기관(100), 차광층(110), 버퍼층(120), 박막 트랜지스터(T), 층간 절연막(130), 패시베이션층(140), 평탄화층(150), 제 1 전극(E1), बैं크(160), 발광층(EL), 제 2 전극(E2), 도전층(170), 저전위 배선(VSS)(200), 신호 패드(300), 및 패드 전극(310)을 포함한다.
- [0032] 상기 기관(100)은 전술한 바와 같이 플렉서블 기관일 수 있으나 이에 한정되는 것은 아니다.
- [0033] 일 예에 따른 기관(100)은 전술한 바와 같이 액티브 영역(AA), 및 비액티브 영역(NA)을 포함할 수 있고, 액티브 영역(AA)은 표시부(AP), 및 बैं크부(BP)를 포함할 수 있으며, 비액티브 영역(NA)은 게이트 구동부(GP), 패드부(DP), 및 저전위 배선 컨택부(CP)를 포함할 수 있다.
- [0034] 여기서 표시부(AP)는 बैं크가 구비되지 않은 발광 영역으로 볼 수 있고, बैं크부(BP)는 बैं크가 구비된 비발광 영역으로 볼 수 있다. 그리고, 게이트 구동부(GP), 패드부(DP), 및 저전위 배선 컨택부(CP)는 전술한 바와 같이 비액티브 영역(NA)의 특정 부분을 지칭하는 것으로 비액티브 영역(NA)은 반드시 이들의 조합으로만 이루어지는 것은 아니다.
- [0035] 상기 차광층(110)은 기관(100)의 표시부(AP) 상에 구비된다. 차광층(110)은 후술하는 액티브층(Act)으로 광이 진입하는 것을 차단할 수 있다.
- [0036] 상기 버퍼층(120)은 차광층(110) 상에 구비된다. 버퍼층(120)은 액티브 영역(AA)에서부터 비액티브 영역(NA)까지 연장되어 있다. 버퍼층(120)은 무기 절연 물질 예를 들어, 실리콘 산화막(SiOX), 실리콘 질화막(SiNX), 또는 이들의 다중막으로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다.
- [0037] 상기 박막 트랜지스터(T)는 기관(100)의 표시부(AP) 상에 구비된다. 이러한 박막 트랜지스터(T)는 버퍼층(120) 상에 구비된다. 박막 트랜지스터(T)는 액티브층(Act), 게이트 전극(G), 및 소스/드레인 전극(S/D)을 포함한다.
- [0038] 상기 액티브층(Act)은 버퍼층(120) 상에 구비된다. 액티브층(Act) 상에는 게이트 절연막(GI)이 구비되어 있고, 게이트 절연막(GI) 상에 게이트 전극(G)이 구비되어 있다. 그리고, 게이트 전극(G) 상에 층간 절연막(130)이 구비되어 있고, 층간 절연막(130) 상에 소스/드레인 전극(S/D)이 구비되어 있다.
- [0039] 일 예에 따른 액티브층(Act)은 실리콘계 반도체 물질로 이루어질 수도 있고 산화물계 반도체 물질로 이루어질

수도 있다.

- [0040] 상기 게이트 절연막(GI)은 액티브층(Act)과 게이트 전극(G)을 절연시키는 기능을 수행하는 것으로서, 게이트 전극(G)과 동일한 패턴으로 구비될 수 있다. 게이트 절연막(GI)은 무기 절연 물질 예를 들어, 실리콘 산화막(SiO₂), 실리콘 질화막(Si₃N₄), 또는 이들의 다중막으로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다.
- [0041] 상기 게이트 전극(G)은 게이트 절연막(GI) 상에 구비된다.
- [0042] 상기 층간 절연막(130)은 무기 절연 물질 예를 들어, 실리콘 산화막(SiO₂), 실리콘 질화막(Si₃N₄), 또는 이들의 다중막으로 구비될 수 있지만, 반드시 그에 한정되는 것은 아니다. 이러한 층간 절연막(130)은 액티브 영역(A)에서부터 비액티브 영역(NA)까지 연장되어 있다.
- [0043] 상기 소스/드레인 전극(S/D)은 층간 절연막(130) 상에서 서로 마주하도록 구비된다. 층간 절연막(130)에는 액티브층(Act)의 일단 영역 및 타단 영역을 노출시키는 컨택홀이 구비되어 있고, 소스/드레인 전극(S/D)은 컨택홀을 통해서 액티브층(Act)의 일단 또는 타단 영역과 연결된다.
- [0044] 또한, 버퍼층(120)과 층간 절연막(130)에는 차광층(110)을 노출시키는 컨택홀이 구비되어 있고, 소스/드레인 전극(S/D)은 컨택홀을 통해서 상기 차광층(110)과 연결되어 있다. 일 예에 따른 차광층(110)은 도전성 물질로 이루어져 있는데, 차광층(110)이 플로우팅(floating)되어 있으면 액티브층(Act)에 악영향을 미칠 수 있다. 따라서, 차광층(110)을 소스/드레인 전극(S/D)에 연결시킴으로써 액티브층(Act)에 악영향을 미치는 것을 방지할 수 있다.
- [0045] 상기 패시베이션층(140)은 소스/드레인 전극(S/D) 상에 구비된다. 패시베이션층(140)은 박막 트랜지스터(T)를 보호하고 액티브 영역(AA)에서부터 비액티브 영역(NA)까지 연장되어 있다. 이러한 패시베이션층(140)은 무기 절연 물질 예를 들어, 실리콘 산화막(SiO₂) 또는 실리콘 질화막(Si₃N₄)으로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다.
- [0046] 상기 평탄화층(150)은 패시베이션층(140) 상에 구비된다. 평탄화층(150)은 박막 트랜지스터(T)가 구비되어 있는 기판(100)의 상부를 평탄하게 할 수 있다. 평탄화층(150)은 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin), 폴리이미드 수지(polyimide resin) 등의 유기 절연물로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다.
- [0047] 상기 제 1 전극(E1)은 기판(100)의 표시부(AP) 상에 구비된다. 이러한 제 1 전극(E1)은 평탄화층(150) 상에 구비된다.
- [0048] 일 예에 따른 제 1 전극(E1)은 패시베이션층(140)과 평탄화층(150)에 구비된 컨택홀을 통해서 소스/드레인 전극(S/D)과 연결될 수 있다.
- [0049] 일 예에 따른 제 1 전극(E1)은 화소 별로 패턴 구비되어 있으며, 전계 발광 표시장치의 양극(Anode)으로 기능할 수 있다. 본 발명은 상부 발광 방식에 적용될 수 있고, 이 경우 제 1 전극(E1)은 발광층(EL)에서 발광된 광을 상부쪽으로 반사시키기 위한 반사물질을 포함하여 이루어질 수 있다. 이러한 제 1 전극(E1)은 투명한 도전물질과 반사물질의 적층구조로 이루어질 수 있다.
- [0050] 상기 बैं크(160)는 기판(100)의 बैं크부(BP) 상에 구비된다. 이러한 बैं크(160)는 제 1 전극(E1)의 끝단을 가리면서 발광 영역을 정의하도록 구비된다. 일 예에 따른 बैं크(160) 사이의 발광 영역에서 제 1 전극(E1)의 상면이 노출되며, 노출된 제 1 전극(E1)의 상면 영역에서 광이 방출되어 화상이 표시된다.
- [0051] 일 예에 따른 बैं크(160)는 폴리이미드 수지(polyimide resin), 아크릴 수지(acryl resin), 벤조사이클로부텐(BCB) 등과 같은 유기절연물로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다.
- [0052] 상기 발광층(EL)은 기판(100)의 표시부(AP) 상에 구비된다. 이러한 발광층(EL)은 बैं크(160)에 의해 정의된 발광 영역에서 제 1 전극(E1) 상에 구비된다. 일 예에 따른 발광층(EL)은 정공 주입층(Hole Injecting Layer), 정공 수송층(Hole Transporting Layer), 유기발광층(Organic Emitting Layer), 전자 수송층(Electron Transporting Layer), 및 전자 주입층(Electron Injecting Layer)을 포함하여 이루어질 수 있다. 이러한 발광층(EL)의 구조는 당업계에 공지된 다양한 형태로 변경될 수 있다.
- [0053] 일 예에 따른 발광층(EL)은 적색 발광 물질층(EML(R); Emitting Material Layer), 녹색 발광 물질층(EML(G)), 및 청색 발광 물질층(EML(B))을 포함할 수 있다. 이에 따라 표시부(AP)는 적색의 서브 화소, 녹색의 서브 화소,

및 청색의 서브 화소를 포함할 수 있고, 이들 각각의 서브 화소는 모여서 단위 화소를 이룰 수 있다.

- [0054] 상기 제 2 전극(E2)은 발광층(EL) 및 बैं크(160) 상에 구비된다. 제 2 전극(E2)은 광이 방출되는 면에 구비되기 때문에 투명한 도전물질로 이루어진다. 상기 투명한 도전물질은 저항이 높기 때문에, 제 2 전극(E2)의 저항을 줄이기 위해서 도전층(170)이 추가로 구비될 수 있다.
- [0055] 일 예에 따른 제 2 전극(E2)은 기관(100)의 액티브 영역(AA) 및 저전위 배선 컨택부(CP) 상에 구비될 수 있다. 구체적으로 제 2 전극(E2)은 기관(100)의 액티브 영역(AA) 및 저전위 배선 컨택부(CP)를 덮도록 일괄적으로 구비될 수 있다. 이와 같이, 제 2 전극(E2)은 화소마다 패터닝되지 않고 일괄적으로 구비되고, 투명한 도전 물질, 예를 들어, MgAg와 같은 금속으로 얇게 형성되므로, 제 2 전극(E2)과 전기적으로 연결되는 저전위 배선(VSS)(200)은 높은 저항을 가질 수 있고, 화소 내의 휘도 불균일을 초래할 수 있다. 따라서, 본 발명의 제 1 실시예에 따른 전계 발광 표시장치는 도전층(170)을 추가로 구비할 수 있다.
- [0056] 상기 도전층(170)은 제 2 전극(E2) 상에 구비된다. 도전층(170)은 제 2 전극(E2)과 접하도록 형성되어 제 2 전극(E2)의 저항을 줄일 수 있다. 이러한 도전층(170)은 기관(100)의 बैं크부(BP), 및 저전위 배선 컨택부(CP) 상에 구비된다.
- [0057] 일 예에 따른 도전층(170)은 전도성이 높은 금속 물질, 예를 들어 알루미늄(Al)과 같은 물질로 형성될 수 있다. 이러한 도전층(170)은 बैं크부(BP), 및 저전위 배선 컨택부(CP) 상에 패턴 형태로 형성되므로, 표시부(AP)에서의 투과율을 감소시키지 않을 수 있다. 도전층(170)은 전도성이 높은 물질로 형성되므로, 제 2 전극(E2)과 접촉하여 제 2 전극(E2)의 저항을 줄일 수 있다.
- [0058] 일 예에 따른 도전층(170)은 반사 물질로 이루어질 수도 있으며, 이 경우 발광층(EL)에서 발생한 광이 도전층(170)에서 반사될 수 있으므로 출광 효율이 증가될 수 있다.
- [0059] 한편, 도시하지는 않았지만, 도전층(170) 상에는 발광층(EL)으로 외부의 수분 및 산소가 침투하는 것을 방지하기 위한 봉지층(encapsulation layer)이 추가로 구비될 수 있다. 상기 봉지층은 무기절연물로 이루어질 수도 있고 무기절연물과 유기절연물이 교대로 적층된 구조로 이루어질 수도 있지만, 반드시 그에 한정되는 것은 아니다.
- [0060] 상기 저전위 배선(VSS)(200)은 기관(100)의 저전위 배선 컨택부(CP) 상에 구비된다. 이러한 저전위 배선(VSS)(200)은 버퍼층(120) 상에 구비된다. 일 예에 따른 저전위 배선(VSS)(200)은 제 2 전극(E2)에 저전위 전압을 인가할 수 있다. 예를 들어, 저전위 배선(VSS)(200)은 연결 전극(210, 220)을 통하여 제 2 전극(E2)과 전기적으로 연결될 수 있다.
- [0061] 일 예에 따른 버퍼층(120)과 층간 절연막(130)에는 저전위 배선(VSS)(200)을 노출시키는 컨택홀이 구비되어 있고, 제 2 전극(E2)은 컨택홀에 구비된 연결 전극(210, 220)을 통하여 저전위 배선(VSS)(200)과 연결될 수 있다. 이러한 연결 전극(210, 220)은 저전위 배선(VSS)(200)과 접촉하는 제 1 연결 전극(210), 및 제 2 전극(E2)과 접촉하는 제 2 연결 전극(220)을 포함한다.
- [0062] 상기 제 1 연결 전극(210)은 소스/드레인 전극(S/D)과 동일한 층에서 동일한 재료로 형성될 수 있고, 이 경우 소스/드레인 전극(S/D) 및 제 1 연결 전극(210)을 동일한 공정을 통해 동시에 구비할 수 있으므로 공정상 편의성이 있다.
- [0063] 상기 제 2 연결 전극(220)은 제 1 전극(E1)과 동일한 층에서 동일한 재료로 형성될 수 있고, 이 경우 제 1 전극(E1) 및 제 2 연결 전극(220)을 동일한 공정을 통해 동시에 구비할 수 있으므로 공정상 편의성이 있다.
- [0064] 일 예에 따른 저전위 배선(VSS)(200)은 제 2 전극(E2)과 전기적으로 연결되고, 제 2 전극(E2)은 도전층(170)과 전기적으로 연결되어 있으므로, 저전위 배선(VSS)(200)의 저항을 낮출 수 있다. 즉, 전술한 바와 같이, 도전층(170)을 전도성이 높은 물질의 패터닝 형태로 형성하여, 제 2 전극(E2)과 접촉시키게 되면 제 2 전극(E2)의 저항이 낮아질 수 있고, 이와 전기적으로 연결된 저전위 배선(VSS)(200)의 저항도 낮아질 수 있다. 따라서, 본 발명의 제 1 실시예에 따른 전계 발광 표시장치는 별도의 보조 배선을 구비하지 않아도, 저전위 배선(VSS)(200)의 저항을 낮출 수 있으므로, 보조 배선을 구비하지 않는 영역만큼 표시부(AP)를 증가시킬 수 있고, 이에 따라 개구율이 증가될 수 있다.
- [0065] 이와 같이 본 발명의 제 1 실시예에 따른 전계 발광 표시장치는 저전위 배선(VSS)(200)의 저항을 낮출 수 있으므로, 화소 내의 휘도 불균일을 방지하여 휘도 균일도를 향상시킬 수 있다. 또한, 보조 배선을 구비하지 않아

개구율을 증가시킬 수 있으므로, 전계 발광 표시장치의 수명을 연장시킬 수 있다.

- [0066] 상기 신호 패드(300)는 기관(100)의 패드부(DP) 상에 구비된다. 이러한 신호 패드(300)는 버퍼층(120) 상에 구비된다. 일 예에 따른 신호 패드(300)는 액티브 영역(AA)의 게이트 전극(G)과 동일한 재료로 이루어질 수 있으며, 이 경우 신호 패드(300)와 게이트 전극(G)을 동일한 공정을 통해 동시에 구비할 수 있는 장점이 있다.
- [0067] 상기 패드 전극(310)은 기관(100)의 패드부(DP) 상에 구비된다. 이러한 신호 패드(310)는 층간 절연막(130) 상에 구비되며 컨택홀을 통해서 신호 패드(300)와 연결되어 있다.
- [0068] 일 예에 따른 패드 전극(310)은 액티브 영역(AA)의 소스/드레인 전극(S/D), 및 제 1 연결 전극(210)과 동일한 재료로 이루어질 수 있으며, 이 경우 패드 전극(310), 소스/드레인 전극(S/D), 및 제 1 연결 전극(210)을 동일한 공정을 통해 동시에 구비할 수 있는 장점이 있다.
- [0069] 일 예에 따른 패드 전극(310)의 상면에는 내식성이 있는 커버 패드 전극이 더 구비될 수 있다. 따라서, 패드 전극(310)의 측면은 패시베이션층(140)에 의해 가려지므로 부식이 방지될 수 있고, 패드 전극(310)의 상면은 내식성이 있는 커버 패드 전극에 의해 부식이 방지될 수 있다.
- [0070] 도 4는 본 발명의 제 2 실시예에 따른 도 2의 선 I-I'의 단면도이다. 도 4는 도 3에서 제 2 전극(E2)의 구조만 달리한 것으로 이하 중복되는 구성에 대한 중복 설명은 생략하고 상이한 구성에 대하여 서술하기로 한다.
- [0071] 도 4를 참조하면, 본 발명의 제 2 실시예에 따른 전계 발광 표시장치는 제 2 전극(E2)을 포함한다.
- [0072] 상기 제 2 전극(E2)은 발광층(EL) 및 बैं크(160) 상에 구비된다. 제 2 전극(E2)은 광이 방출되는 면에 구비되기 때문에 투명한 도전물질로 이루어진다. 상기 투명한 도전물질은 저항이 높기 때문에, 제 2 전극(E2)의 저항을 줄이기 위해서 도전층(170)이 추가로 구비될 수 있다.
- [0073] 일 예에 따른 제 2 전극(E2)은 기관(100)의 표시부(AP) 상에 구비될 수 있다. 구체적으로 제 2 전극(E2)은 기관(100)의 표시부(AP) 상에 패터닝의 형태로 구비될 수 있다. 이와 같이, 제 2 전극(E2)은 화소마다 패터닝되어 구비되므로, 저전위 배선(VSS)(200)과 직접적으로 연결되지 않는다. 이러한 제 2 전극(E2)은 도전층(170)과 접촉하여 전기적으로 연결되고, 도전층(170)은 저전위 배선(VSS)(200)과 컨택홀을 통하여 전기적으로 연결되므로, 제 2 전극(E2)과 저전위 배선(VSS)(200)은 전기적으로 연결될 수 있다.
- [0074] 일 예에 따른 저전위 배선(VSS)(200)은 기관(100)의 저전위 배선 컨택부(CP) 상에 구비된다. 일 예에 따른 저전위 배선(VSS)(200)은 연결 전극(210, 220)을 통하여 도전층(170)과 전기적으로 연결될 수 있다.
- [0075] 일 예에 따른 버퍼층(120)과 층간 절연막(130)에는 저전위 배선(VSS)(200)을 노출시키는 컨택홀이 구비되어 있고, 도전층(170)은 컨택홀에 구비된 연결 전극(210, 220)을 통하여 저전위 배선(VSS)(200)과 연결될 수 있다.
- [0076] 일 예에 따른 저전위 배선(VSS)(200)은 도전층(170)과 전기적으로 연결되고, 도전층(170)은 제 2 전극(E2)과 전기적으로 연결되어 있으므로, 저전위 배선(VSS)(200)의 저항을 낮출 수 있다. 즉, 도전층(170)을 전도성이 높은 물질의 패터닝 형태로 형성하고, 저전위 배선(VSS)(200)과 전기적으로 연결시키면, 저전위 배선(VSS)(200)의 저항은 제 2 전극(E2)과 직접적으로 연결되는 경우에 비하여 낮은 저항을 가질 수 있다. 즉, 복수의 패터닝 형태로 형성되는 도전층(170)과 제 2 전극(E2)을 접촉시킴에 따라 도전층(170) 및 제 2 전극(E2)에서의 저항이 낮아지게 되고, 이와 전기적으로 연결되는 저전위 배선(VSS)(200)의 저항도 낮아지게 될 수 있다. 따라서, 본 발명의 제 2 실시예에 따른 전계 발광 표시장치는 별도의 보조 배선을 구비하지 않아도, 저전위 배선(VSS)(200)의 저항을 낮출 수 있으므로, 보조 배선을 구비하지 않는 영역만큼 표시부(AP)를 증가시킬 수 있고, 이에 따라 개구율이 증가될 수 있다.
- [0077] 이와 같이 본 발명의 제 2 실시예에 따른 전계 발광 표시장치는 저전위 배선(VSS)(200)의 저항을 낮출 수 있으므로, 화소 내의 휘도 불균일을 방지하여 휘도 균일도를 향상시킬 수 있다. 또한, 보조 배선을 구비하지 않아 개구율을 증가시킬 수 있으므로, 전계 발광 표시장치의 수명을 연장시킬 수 있다.
- [0078] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 보호 범위는 청구 범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리 범위에 포

함되는 것으로 해석되어야 할 것이다.

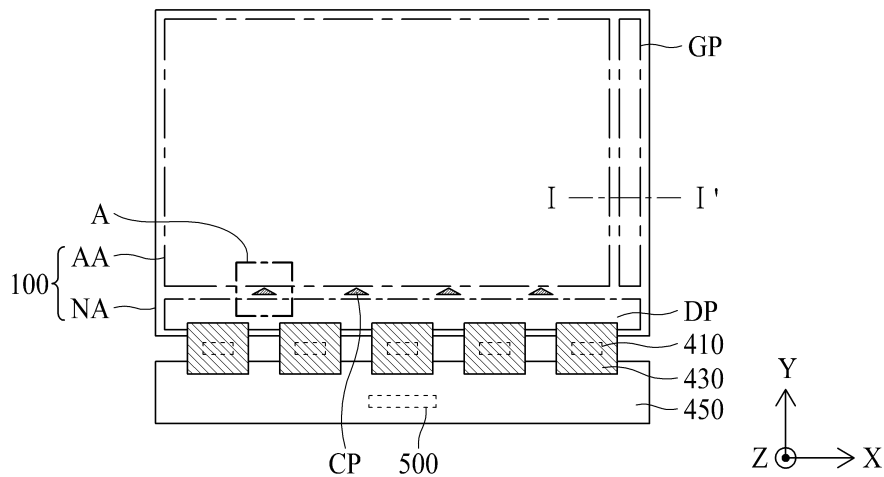
부호의 설명

[0079]

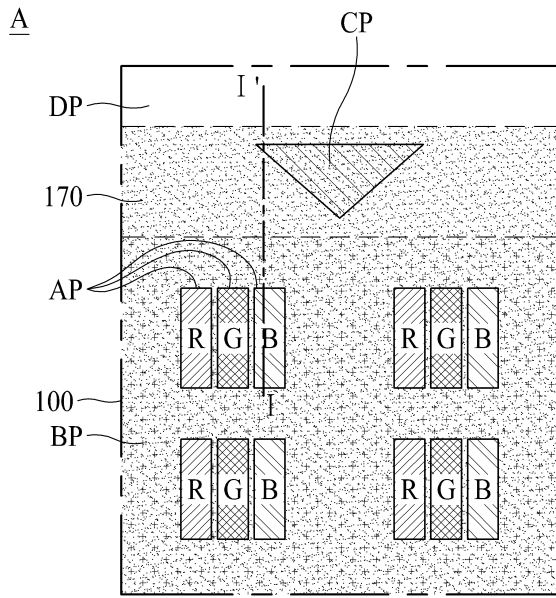
- | | |
|-------------------|-----------------|
| 100: 기판 | 110: 차광층 |
| 120: 버퍼층 | 130: 층간 절연막 |
| 140: 패시베이션층 | 150: 평탄화층 |
| 160: बैं크 | 170: 도전층 |
| 200: 저전위 배선 | 210, 220: 연결 전극 |
| 300: 신호 패드 | 310: 패드 전극 |
| 410: 소스 드라이브 집적회로 | 430: 연성필름 |
| 450: 회로보드 | 500: 타이밍 제어부 |

도면

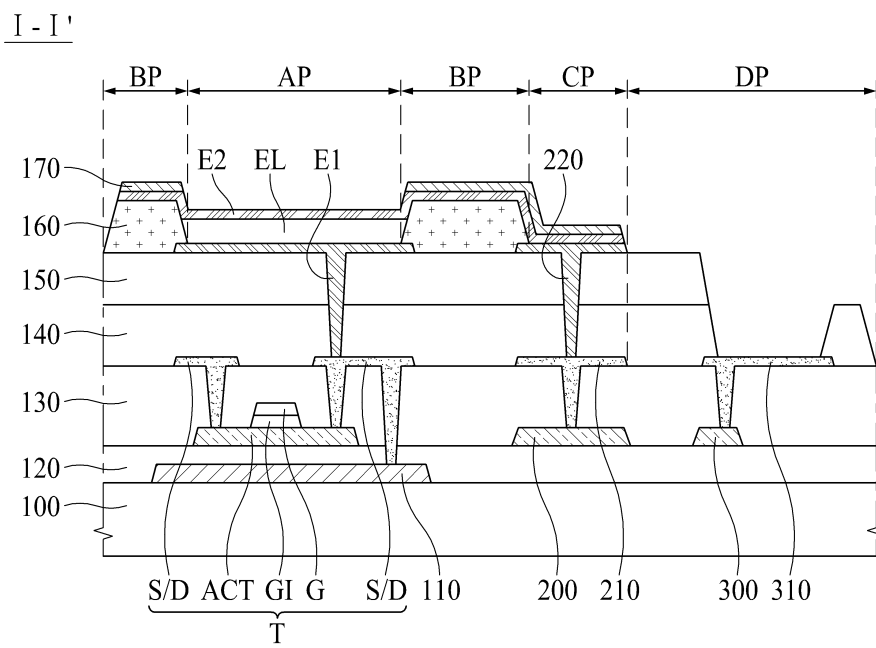
도면1



도면2



도면3



专利名称(译)	电致发光显示器		
公开(公告)号	KR1020190081955A	公开(公告)日	2019-07-09
申请号	KR1020170184839	申请日	2017-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	한전필 이지훈 김태용		
发明人	한전필 이지훈 김태용		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L51/5203 H01L27/3246 H01L27/3262 H01L51/5237 H01L27/3279 H01L51/52 H01L27/124 H01L27/3223 H01L27/3272 H01L29/78633 H01L29/78648 H01L51/5228 H01L51/5271		
外部链接	Espacenet		

摘要(译)

本发明提供一种电致发光显示装置，其可以在不减小开口率的情况下解决低电位线的电阻问题。根据本发明实施例的电致发光显示装置包括：基板；设置在基板上的第一电极；设置为在覆盖第一电极的端部的同时限定发光区域的堤；设置在由堤限定的发光区域中的第一电极上的发光层。第二电极设置在发光层和堤上；设置在第二电极上的导电层；低电位线（VSS）设置在基板上并电连接到第二电极或导电层。

