



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0071510

(43) 공개일자 2015년06월26일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01)

(21) 출원번호 10-2013-0158628

(22) 출원일자 2013년12월18일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

이경수

경기 파주시 번영로 55, 106동 1605호 (금촌동, 새꽃마을아파트)

(74) 대리인

특허법인로알

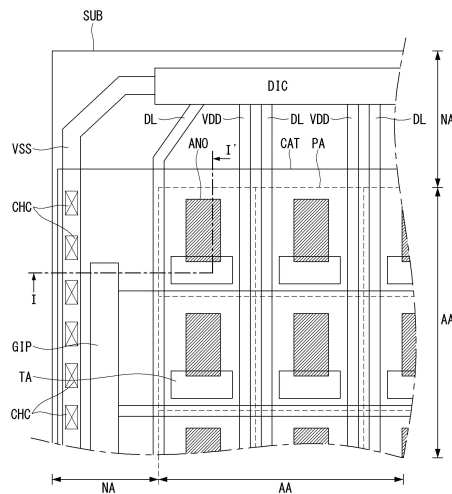
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 유기발광 다이오드 표시장치 제조 방법 및 그 방법에 의한 유기발광 다이오드 표시장치

(57) 요약

본 발명은 유기발광 다이오드 표시장치 제조 방법 및 그 방법에 의한 유기발광 다이오드 표시장치에 관한 것이다. 본 발명에 의한 유기발광 다이오드 표시장치 제조 방법은, 기판 위에 기저 배선을 포함하는 박막 트랜지스터 기판을 형성하는 단계; 상기 기판 전체를 덮되 상기 기저 배선의 일부분을 노출하는 캐소드 콘택홀을 구비하는 평탄화 막을 형성하는 단계; 상기 평탄화 막 위에 애노드 전극을 형성하는 단계; 스크린 마스크를 이용하여, 상기 애노드 전극 및 상기 기저 배선 상부 표면 위에 유기발광 층을 증착하는 단계; 상기 유기발광 층 중에서 상기 캐소드 콘택홀을 덮는 부분을 제거하는 단계; 그리고 상기 스크린 마스크를 이용하여, 상기 유기발광 층 위에 캐소드 전극을 증착하는 단계를 포함한다.

대표도 - 도4



명세서

청구범위

청구항 1

기관 위에 기저 배선을 포함하는 박막 트랜지스터 기관을 형성하는 단계;

상기 기관 전체를 덮되 상기 기저 배선의 일부분을 노출하는 캐소드 콘택홀을 구비하는 평탄화 막을 형성하는 단계;

상기 평탄화 막 위에 애노드 전극을 형성하는 단계;

스크린 마스크를 이용하여, 상기 애노드 전극 및 상기 기저 배선 상부 표면 위에 유기발광 층을 증착하는 단계;

상기 유기발광 층 중에서 상기 캐소드 콘택홀을 덮는 부분을 제거하는 단계; 그리고

상기 스크린 마스크를 이용하여, 상기 유기발광 층 위에 캐소드 전극을 증착하는 단계를 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치 제조 방법.

청구항 2

제 1 항에 있어서,

상기 박막 트랜지스터 기관을 형성하는 단계는, 상기 기관 위에 표시 영역과 비 표시 영역을 구획하고, 상기 표시 영역에는 박막 트랜지스터를 배치하고, 상기 비 표시 영역에 상기 기저 배선을 배치하며;

상기 평탄화 막을 형성하는 단계는, 상기 박막 트랜지스터의 드레인 전극을 노출하는 화소 콘택홀을 더 구비하고;

상기 애노드 전극을 형성하는 단계는, 상기 애노드 전극을 상기 화소 콘택홀을 통해 상기 박막 트랜지스터의 상기 드레인 전극과 연결하는 것을 특징으로 하는 유기발광 다이오드 표시장치 제조 방법.

청구항 3

제 1 항에 있어서,

상기 캐소드 콘택홀을 덮는 부분을 제거하는 단계는, 레이저 증발기를 이용하여 상기 유기발광 층에서 상기 캐소드 콘택홀을 덮는 부분을 선택적으로 제거하는 것을 특징으로 하는 유기발광 다이오드 표시장치 제조 방법.

청구항 4

표시 영역 및 상기 표시 영역의 외부에 배치된 비 표시 영역을 포함하는 기관;

상기 비 표시 영역에 배치된 기저 배선;

상기 표시 영역 및 상기 비 표시 영역을 모두 덮는 평탄화 막;

상기 평탄화 막에 형성되어 상기 기저 배선의 일부를 노출하는 캐소드 콘택홀;

상기 평탄화 막 위의 상기 표시 영역 내에 형성된 애노드 전극;

상기 애노드 전극과 중첩하며, 상기 기저 배선과 중첩하되, 상기 캐소드 콘택홀을 노출하는 유기발광 층; 그리고

상기 애노드 전극 및 상기 유기발광 층 위에 적층되며, 상기 캐소드 콘택홀을 통해 상기 기저 배선과 접촉하는 캐소드 전극을 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 5

제 4 항에 있어서,

상기 표시 영역에서 상기 평탄화 막 하부에 형성된 박막 트랜지스터;

상기 평탄화 막에 형성되어 상기 박막 트랜지스터의 드레인 전극 일부를 노출하여, 상기 애노드 전극과 상기 드레인 전극을 연결하는 화소 콘택홀; 그리고

상기 애노드 전극 위에 형성되어 발광 영역을 정의하는 बैं크를 더 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 6

제 4 항에 있어서,

상기 유기발광 층과 상기 캐소드 전극은 차지하는 외곽 면적과 형태가 동일한 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 7

제 4 항에 있어서,

상기 애노드 전극, 상기 유기발광 층 그리고 상기 캐소드 전극이 적층되어 유기발광 다이오드를 형성하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

발명의 설명

기술 분야

[0001]

본 발명은 유기발광 다이오드 표시장치 제조 방법 및 그 방법에 의한 유기발광 다이오드 표시장치에 관한 것이다. 특히, 본 발명은 유기발광 층과 캐소드 전극을 형성하기 위한 마스크를 동일한 마스크를 사용함으로써 제조 공정을 단순화하고 제조 비용을 절감하는 유기발광 다이오드 표시장치 제조 방법 및 이에 의한 유기발광 다이오드 표시장치에 관한 것이다.

배경 기술

[0002]

최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치에는 액정 표시장치(Liquid Crystal Display, LCD), 전계 방출 표시장치(Field Emission Display, FED), 플라즈마 디스플레이 패널(Plasma Display Panel, PDP) 및 전계발광장치(Electro-Luminescence device, EL) 등이 있다.

[0003]

도 1은 종래 기술에 의한 능동소자인 박막 트랜지스터를 이용한 유기발광 다이오드 표시장치(Organic Light Emitting Diode Display: OLED)의 한 화소 영역의 구조를 나타내는 평면도이다. 도 2는 종래 기술에 의한 유기발광 다이오드 표시장치의 전반적인 구조를 나타내는 평면 확대도이다. 도 3은 도 2에서 절취선 I-I'으로 자른 도면으로 종래 기술에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다.

[0004]

도 1 내지 도 3을 참조하면, 유기발광 다이오드 표시장치는 박막 트랜지스터(ST, DT) 및 박막 트랜지스터(ST, DT)와 연결되어 구동되는 유기발광 다이오드(OLED)가 형성된 박막 트랜지스터 기판, 박막 트랜지스터 기판과 대향하여 유기 집합층(FS)을 사이에 두고 접합하는 캡(TS)을 포함한다. 박막 트랜지스터 기판은 스위칭 TFT(ST), 스위칭 TFT(ST)와 연결된 구동 TFT(DT), 구동 TFT(DT)에 접속된 유기발광 다이오드(OLED)를 포함한다.

[0005]

유리 기판(SUB) 위에 스위칭 TFT(ST)는 게이트 배선(GL)과 데이터 배선(DL)이 교차하는 부위에 형성되어 있다. 스위칭 TFT(ST)는 화소를 선택하는 기능을 한다. 스위칭 TFT(ST)는 게이트 배선(GL)에서 분기하는 게이트 전극(SG)과, 반도체 층(SA)과, 소스 전극(SS)과, 드레인 전극(SD)을 포함한다. 그리고, 구동 TFT(DT)는 스위칭

TFT(ST)에 의해 선택된 화소의 애노드 전극(ANO)을 구동하는 역할을 한다. 구동 TFT(DT)는 스위칭 TFT(ST)의 드레인 전극(SD)과 연결된 게이트 전극(DG)과, 반도체 층(DA), 구동 전류 전송 배선(VDD)에 연결된 소스 전극(DS)과, 드레인 전극(DD)을 포함한다. 구동 TFT(DT)의 드레인 전극(DD)은 유기발광 다이오드의 애노드 전극(ANO)과 연결되어 있다.

[0006] 여기서의 일례로, 탑 게이트(Top Gate) 구조의 박막 트랜지스터를 도시하였다. 이 경우, 스위칭 TFT(ST)의 반도체 층(SA) 및 구동 TFT(DT)의 반도체 층(DA)들이 기판(SUB) 위에 먼저 형성되고, 그 위를 덮는 게이트 절연막(GI) 위에 게이트 전극들(SG, DG)이 반도체 층들(SA, DA)의 중심부에 중첩되어 형성된다. 그리고, 반도체 층들(SA, DA)의 양 측면에는 콘택홀을 통해 소스 전극들(SS, DS) 및 드레인 전극들(SD, DD)이 연결된다. 소스 전극(SS, DS) 및 드레인 전극(SD, DD)들은 게이트 전극들(SG, DG)을 덮는 절연막(IN) 위에 형성된다.

[0007] 또한, 화소 영역이 배치되는 표시 영역의 외주부에는, 각 게이트 배선(GL)의 일측 단부에 형성된 게이트 패드(GP), 각 데이터 배선(DL)의 일측 단부에 형성된 데이터 패드(DP), 그리고 각 구동 전류 전송 배선(VDD)의 일측 단부에 형성된 구동 전류 패드(VDP)가 배치된다. 스위칭 TFT(ST)와 구동 TFT(DT)가 형성된 기판(SUB) 위에 보호막(PAS)이 전면 도포된다. 그리고, 게이트 패드(GP), 데이터 패드(DP), 구동 전류 패드(VDP), 그리고, 구동 TFT(DT)의 드레인 전극(DD)을 노출하는 콘택홀들이 형성된다. 그리고, 기판(SUB) 중에서 표시 영역 위에는 평탄화 막(PL)이 도포된다. 평탄화 막(PL)은 유기발광 다이오드를 구성하는 유기물질을 매끈한 평면 상태에서 도포하기 위해 기판 표면의 거칠기를 균일하게 하는 기능을 한다.

[0008] 평탄화 막(PL) 위에는 콘택홀을 통해 구동 TFT(DT)의 드레인 전극(DD)과 접촉하는 애노드 전극(ANO)이 형성된다. 또한, 평탄화 막(PL)이 형성되지 않은 표시 영역의 외주부에서도, 보호막(PAS)에 형성된 콘택홀들을 통해 노출된 게이트 패드(GP), 데이터 패드(DP) 그리고 구동 전류 패드(VDP) 위에 형성된 게이트 패드 단자(GPT), 데이터 패드 단자(DPT) 그리고 구동 전류 패드 단자(VDPT)가 각각 형성된다. 표시 영역 내에서 특히 화소 영역을 제외한 기판(SUB) 위에 बैं크(BA)가 형성된다.

[0009] बैं크(BA) 및 बैं크(BA)를 통해 노출된 애노드 전극(ANO) 위에 유기발광 층(OL)이 도포된다. 그리고, 유기발광 층(OL) 위에는 캐소드 전극(CAT)이 도포된다. 이로써 애노드 전극(ANO), 유기발광 층(OL) 그리고 캐소드 전극(CAT)이 적층된 구조를 갖는 유기발광 다이오드(OLED)가 완성된다.

[0010] 도 2를 더 참조하여, 종래 기술에 의한 유기발광 다이오드 표시장치의 전체적인 평면 구조를 다시 살펴본다. 종래 기술에 의한 유기발광 다이오드 표시장치는 영상 정보를 표시하는 표시 영역(AA)과, 표시 영역(AA)을 구동하기 위한 여러 소자들이 배치되는 비 표시 영역(NA)으로 구분된 기판(SUB)을 포함한다. 표시 영역(AA)에는 매트릭스 방식으로 배열된 복수 개의 화소 영역(PA)들이 정의된다. 도 2에서 점선으로 화소 영역(PA)들을 표시하였다.

[0011] 예를 들어, NxM 방식의 장방형으로 화소 영역(PA)들이 정의될 수 있다. 하지만, 반드시 이러한 방식에만 국한되는 것이 아니고, 다양한 방식으로 배열될 수도 있다. 각 화소 영역들이 동일한 크기를 가질 수도 있고, 서로 다른 크기를 가질 수도 있다. 또한, RGB(적녹청) 색상을 나타내는 세 개의 서브 화소를 하나의 단위로 하여, 규칙적으로 배열될 수도 있다. 가장 단순한 구조로 설명하면, 화소 영역(PA)들은 가로 방향으로 진행되는 복수 개의 게이트 배선(GL)들과 세로 방향으로 진행되는 복수 개의 데이터 배선(DL)들 및 구동 전류 배선(VDD)들의 교차 구조로 정의할 수 있다.

[0012] 화소 영역(PA)의 외주부에 정의된, 비 표시 영역(NA)에는 데이터 배선(DL)들에 화상 정보에 해당하는 신호를 공급하기 위한 데이터 구동부(혹은, Data Driving Integrated Circuit)(DIC)와, 게이트 배선(GL)들에 스캔 신호를 공급하기 위한 게이트 구동부(혹은, Gate Driving Integrated Circuit)(GIP)가 배치될 수 있다. 데이터 배선(DL)들 및 구동 전류 배선(VDD)들의 개수가 많아지는, VGA급보다 더 높은 고 해상도의 경우에는, 데이터 구동부(DIC)는 기판(SUB)의 외부에 실장하고, 데이터 구동부(DIC) 대신에 데이터 접속 패드들이 배치될 수도 있다.

[0013] 표시장치의 구조를 단순하게 하기 위해, 게이트 구동부(GIP)는, 기판(SUB)의 일측 부에 직접 형성하는 것이 바람직하다. 그리고, 기판(SUB)의 최 외곽부에는 기저 전압을 공급하는 기저 배선(Vss)이 배치된다. 기저 배선(Vss)은 기판(SUB)의 외부에서 공급되는 기저 전압(Ground Voltage)을 인가받아, 데이터 구동부(DIC) 및 게이트 구동부(GIP)에 모두 기저 전압을 공급하도록 배치하는 것이 바람직하다. 예를 들어, 기저 배선(Vss)은 기판(SUB)의 상부 측면에 배치된 데이터 구동부(DIC)에 연결되고, 기판(SUB)의 좌측 및/또는 우측 변에 배치된 게이트 구동부(GIP)의 외측에서 기판을 감싸듯이 배치될 수 있다.

[0014] 각 화소 영역(PA)에는 유기발광 다이오드 표시장치의 핵심 구성 요소들인 유기발광 다이오드와 유기발광 다이오

드를 구동하기 위한 박막 트랜지스터들이 배치된다. 박막 트랜지스터들은 화소 영역(PA)의 일측 부에 정의된 박막 트랜지스터 영역(TA)에 형성될 수 있다. 유기발광 다이오드는 애노드 전극(ANO)과 캐소드 전극(CAT) 그리고, 두 전극들 사이에 개재된 유기발광 층(OL)을 포함한다. 실제로 발광하는 영역은 애노드 전극(ANO)과 중첩하는 유기발광 층(OL)의 면적에 의해 결정된다.

[0015] 애노드 전극(ANO)은 화소 영역(PA) 내에서 일부 영역을 차지하도록 형성되며, 박막 트랜지스터 영역(TA)에 형성된 박막 트랜지스터와 연결된다. 애노드 전극(ANO) 위에 유기발광 층(OL)을 도포하는데, 애노드 전극(ANO)과 유기발광 층(OL)이 중첩된 영역이 실제 발광 영역으로 결정된다. 캐소드 전극(CAT)은 유기발광 층(OL) 위에서 적어도 화소 영역(PA)들이 배치된 표시 영역(NA)의 면적을 모두 덮도록 하나의 몸체로 형성한다.

[0016] 캐소드 전극(CAT)은 게이트 구동부(GIP)를 넘어 기판(SUB)의 외측부에 배치된 기저 배선(Vss)와 접촉한다. 즉, 기저 배선(Vss)을 통해 캐소드 전극(CAT)에 기저 전압을 인가한다. 캐소드 전극(CAT)은 기저 전압을 인가받고, 애노드 전극(ANO)은 화상 전압을 인가받아, 그 사이의 전압차이에 의해 유기발광 층(OL)에서 빛이 발광하여 화상 정보를 표시한다.

[0017] 이와 같이, 캐소드 전극(CAT)은 기저 배선(Vss)을 노출하는 콘택홀(CHC)를 통해 기저 배선(Vss)과 접촉하도록 표시 영역(AA) 전체를 덮으면서, 비 표시 영역(NA)에까지 연장된 구조를 갖는다. 반면에, 유기발광 층(OL)은 캐소드 전극(CAT)보다는 작은 면적을 갖는다. 특히 캐소드 전극(CAT)이 기저 배선(Vss)과 접촉하는 콘택홀(CHC) 부분에는 유기발광 층(OL)이 형성되지 않아야 한다. 따라서, 유기발광 층(OL)은 표시 영역(AA)에만 국한된 크기로 형성하는 것이 보통이다.

[0018] 유기발광 층(OL)과 캐소드 전극(CAT)이 기판 전체 면에 한 몸체로 도포되어 형성되지만, 유기발광 층(OL)이 캐소드 전극(CAT)보다 작은 면적을 갖도록 형성된다. 따라서, 유기발광 층(OL)을 형성하기 위한 스크린 마스크와 캐소드 전극(CAT)을 형성하기 위한 스크린 마스크가 별도로 필요하다. 또한, 제조 공정적인 측면에서도 유기발광 층(OL)을 형성하는 증착 라인과 캐소드 전극(CAT)을 형성하기 위한 증착 라인을 별도로 구성해야 하므로, 제조 공정이 복잡해지고 공정 설비 비용이 증가할 수 밖에 없다.

발명의 내용

해결하려는 과제

[0019] 본 발명의 목적은 상기 종래 기술의 문제점들을 해결하고자 안출된 발명으로서, 유기발광 층과 캐소드 전극을 하나의 스크린 마스크를 이용하여 형성하는 유기발광 다이오드 표시장치의 제조 방법과 그 방법에 의한 유기발광 다이오드 표시장치를 제공하는 데 있다. 본 발명의 다른 목적은, 단일 증착 라인과 단일 스크린 마스크를 이용하여, 유기발광 층과 유기발광 층을 관통하는 캐소드 전극을 형성하는 유기발광 다이오드 표시장치의 제조 방법과 그 방법에 의한 유기발광 다이오드 표시장치를 제공하는 데 있다.

과제의 해결 수단

[0020] 상기 목적을 달성하기 위하여, 본 발명에 의한 유기발광 다이오드 표시장치 제조 방법은, 기판 위에 기저 배선을 포함하는 박막 트랜지스터 기판을 형성하는 단계; 상기 기판 전체를 덮되 상기 기저 배선의 일부분을 노출하는 캐소드 콘택홀을 구비하는 평탄화 막을 형성하는 단계; 상기 평탄화 막 위에 애노드 전극을 형성하는 단계; 스크린 마스크를 이용하여, 상기 애노드 전극 및 상기 기저 배선 상부 표면 위에 유기발광 층을 증착하는 단계; 상기 유기발광 층 중에서 상기 캐소드 콘택홀을 덮는 부분을 제거하는 단계; 그리고 상기 스크린 마스크를 이용하여, 상기 유기발광 층 위에 캐소드 전극을 증착하는 단계를 포함한다.

[0021] 상기 박막 트랜지스터 기판을 형성하는 단계는, 상기 기판 위에 표시 영역과 비 표시 영역을 구획하고, 상기 표시 영역에는 박막 트랜지스터를 배치하고, 상기 비 표시 영역에 상기 기저 배선을 배치하며; 상기 평탄화 막을 형성하는 단계는, 상기 박막 트랜지스터의 드레인 전극을 노출하는 화소 콘택홀을 더 구비하고; 상기 애노드 전극을 형성하는 단계는, 상기 애노드 전극을 상기 화소 콘택홀을 통해 상기 박막 트랜지스터의 상기 드레인 전극과 연결하는 것을 특징으로 한다.

[0022] 상기 캐소드 콘택홀을 덮는 부분을 제거하는 단계는, 레이저 증발기를 이용하여 상기 유기발광 층에서 상기 캐소드 콘택홀을 덮는 부분을 선택적으로 제거하는 것을 특징으로 한다.

[0023] 또한, 본 발명에 의한 유기발광 다이오드 표시장치는, 표시 영역 및 상기 표시 영역의 외부에 배치된 비 표시 영역을 포함하는 기판; 상기 비 표시 영역에 배치된 기저 배선; 상기 표시 영역 및 상기 비 표시 영역을 모두

덮는 평탄화 막; 상기 평탄화 막에 형성되어 상기 기저 배선의 일부를 노출하는 캐소드 콘택홀; 상기 평탄화 막 위의 상기 표시 영역 내에 형성된 애노드 전극; 상기 애노드 전극과 중첩하며, 상기 기저 배선과 중첩하되, 상기 캐소드 콘택홀을 노출하는 유기발광 층; 그리고 상기 애노드 전극 및 상기 유기발광 층 위에 적층되며, 상기 캐소드 콘택홀을 통해 상기 기저 배선과 접촉하는 캐소드 전극을 포함한다.

[0024] 상기 표시 영역에서 상기 평탄화 막 하부에 형성된 박막 트랜지스터; 상기 평탄화 막에 형성되어 상기 박막 트랜지스터의 드레인 전극 일부를 노출하여, 상기 애노드 전극과 상기 드레인 전극을 연결하는 화소 콘택홀; 그리고 상기 애노드 전극 위에 형성되어 발광 영역을 정의하는 बैं크를 더 포함하는 것을 특징으로 한다.

[0025] 상기 유기발광 층과 상기 캐소드 전극은 차지하는 외곽 면적과 형태가 동일한 것을 특징으로 한다.

[0026] 상기 애노드 전극, 상기 유기발광 층 그리고 상기 캐소드 전극이 적층되어 유기발광 다이오드를 형성하는 것을 특징으로 한다.

발명의 효과

[0027] 본 발명에 의한 유기발광 다이오드 표시장치 제조 방법은, 단일 스크린 마스크를 이용하여 유기발광 층을 형성한 후, 레이저를 이용하여 캐소드 콘택홀에 대응하는 유기발광 층의 일부를 증발하고, 동일한 단일 스크린 마스크로 캐소드 전극을 형성한다. 따라서, 단일 증착 라인에서 동일한 스크린 마스크를 이용하여 유기발광 층과 캐소드 전극을 형성함으로써, 제조 공정 및 제조 설비가 단순해지고, 제조 비용 및 설비 구축 비용이 절감되는 효과가 있다.

도면의 간단한 설명

[0028] 도 1은 종래 기술에 의한 능동소자인 박막 트랜지스터를 이용한 유기발광 다이오드 표시장치의 한 화소 영역의 구조를 나타내는 평면도.

도 2는 종래 기술에 의한 유기발광 다이오드 표시장치의 전반적인 구조를 나타내는 평면 확대도.

도 3은 도 2에서 절취선 I-I'으로 자른 도면으로 종래 기술에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.

도 4는 본 발명에 의한 유기발광 다이오드 표시장치의 전반적인 구조를 나타내는 평면 확대도.

도 5는 도 4에서 절취선 II-II'으로 자른 도면으로 종래 기술에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.

도 6a 내지 6e는 본 발명에 의한 유기발광 다이오드 표시장치 제조 방법을 나타내는 단면도들.

발명을 실시하기 위한 구체적인 내용

[0029] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시 예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 또한, 이하의 설명에서 사용되는 구성요소 명칭은 명세서 작성의 용이함을 고려하여 선택된 것일 수 있는 것으로서, 실제 제품의 부품 명칭과는 상이할 수 있다.

[0030] 도 4는 본 발명에 의한 유기발광 다이오드 표시장치의 전반적인 구조를 나타내는 평면 확대도이다. 도 5는 도 4에서 절취선 II-II'으로 자른 도면으로 종래 기술에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다. 본 발명에서, 화소 영역의 구조는 기본적으로 종래 기술에 의한 것과 유사하다. 그러므로, 여기서는 화소 영역의 상세한 설명은 생략한다.

[0031] 본 발명에 의한 유기발광 다이오드 표시장치는 영상 정보를 표시하는 표시 영역(AA)과, 표시 영역(AA)을 구동하기 위한 여러 소자들이 배치되는 비 표시 영역(NA)으로 구분된 기판(SUB)을 포함한다. 표시 영역(AA)에는 매트릭스 방식으로 배열된 복수 개의 화소 영역(PA)들이 정의된다. 도 4에서 점선으로 화소 영역(PA)들을 표시하였다.

[0032] 예를 들어, NxM 방식의 장방형으로 화소 영역(PA)들이 정의될 수 있다. 하지만, 반드시 이러한 방식에만 국한되는 것이 아니고, 다양한 방식으로 배열될 수도 있다. 각 화소 영역들이 동일한 크기를 가질 수도 있고, 서로 다른 크기를 가질 수도 있다. 또한, RGB(적녹청) 색상을 나타내는 세 개의 서브 화소를 하나의 단위로 하여,

규칙적으로 배열될 수도 있다. 가장 단순한 구조로 설명하면, 화소 영역(PA)들은 가로 방향으로 진행되는 복수 개의 게이트 배선(GL)들과 세로 방향으로 진행되는 복수 개의 데이터 배선(DL)들 및 구동 전류 배선(VDD)들의 교차 구조로 정의할 수 있다.

[0033] 화소 영역(PA)의 외주부에 정의된, 비 표시 영역(NA)에는 데이터 배선(DL)들에 화상 정보에 해당하는 신호를 공급하기 위한 데이터 구동부(혹은, Data Driving Integrated Circuit)(DIC)와, 게이트 배선(GL)들에 스캔 신호를 공급하기 위한 게이트 구동부(혹은, Gate Driving Integrated Circuit)(GIP)가 배치될 수 있다. 데이터 배선(DL)들 및 구동 전류 배선(VDD)들의 개수가 많아지는, VGA급보다 더 높은 고 해상도의 경우에는, 데이터 구동부(DIC)는 기판(SUB)의 외부에 실장하고, 데이터 구동부(DIC) 대신에 데이터 접속 패드들이 배치될 수도 있다.

[0034] 표시장치의 구조를 단순하게 하기 위해, 게이트 구동부(GIP)는, 기판(SUB)의 일측 부에 직접 형성하는 것이 바람직하다. 그리고, 기판(SUB)의 최 외곽부에는 기저 전압을 공급하는 기저 배선(Vss)이 배치된다. 기저 배선(Vss)은 기판(SUB)의 외부에서 공급되는 기저 전압(Ground Voltage)을 인가받아, 데이터 구동부(DIC) 및 게이트 구동부(GIP)에 모두 기저 전압을 공급하도록 배치하는 것이 바람직하다. 예를 들어, 기저 배선(Vss)은 기판(SUB)의 상부 측면에 배치된 데이터 구동부(DIC)에 연결되고, 기판(SUB)의 좌측 및/또는 우측 면에 배치된 게이트 구동부(GIP)의 외측에서 기판을 감싸듯이 배치될 수 있다.

[0035] 각 화소 영역(PA)에는 유기발광 다이오드 표시장치의 핵심 구성 요소들인 유기발광 다이오드와 유기발광 다이오드를 구동하기 위한 박막 트랜지스터들이 배치된다. 박막 트랜지스터들은 화소 영역(PA)의 일측 부에 정의된 박막 트랜지스터 영역(TA)에 형성될 수 있다. 유기발광 다이오드는 애노드 전극(ANO)과 캐소드 전극(CAT) 그리고, 두 전극들 사이에 개재된 유기발광 층(OL)을 포함한다. 실제로 발광하는 영역은 애노드 전극(ANO)과 중첩하는 유기발광 층(OL)의 면적에 의해 결정된다.

[0036] 애노드 전극(ANO)은 화소 영역(PA) 내에서 일부 영역을 차지하도록 형성되며, 박막 트랜지스터 영역(TA)에 형성된 박막 트랜지스터와 연결된다. 애노드 전극(ANO) 위에 유기발광 층(OL)을 도포하는데, 애노드 전극(ANO)과 유기발광 층(OL)이 중첩된 영역이 실제 발광 영역으로 결정된다. 캐소드 전극(CAT)은 유기발광 층(OL) 위에서 적어도 화소 영역(PA)들이 배치된 표시 영역(NA)의 면적을 모두 덮도록 하나의 몸체로 형성한다.

[0037] 캐소드 전극(CAT)은 게이트 구동부(GIP)를 넘어 기판(SUB)의 외측부에 배치된 기저 배선(Vss)와 접촉한다. 즉, 기저 배선(Vss)을 통해 캐소드 전극(CAT)에 기저 전압을 인가한다. 캐소드 전극(CAT)은 기저 전압을 인가받고, 애노드 전극(ANO)은 화상 전압을 인가받아, 그 사이의 전압차이에 의해 유기발광 층(OL)에서 빛이 발광하여 화상 정보를 표시한다.

[0038] 특히, 본 발명에서 유기발광 층(OL)과 캐소드 전극(CAT)은 동일한 스크린 마스크를 사용하여 형성하므로, 동일한 외곽선의 형태와 모양을 갖는다. 단, 캐소드 콘택홀(CHC)이 형성된 부분에는 유기발광 층(OL)이 제거되어 있는 것이 특징이다.

[0039] 좀 더 구체적으로 설명하면, 본 발명에 의한 유기발광 층(OL)은 애노드 전극(ANO)이 형성된 기판(SUB) 표면 위에서 표시 영역(AA) 전체를 덮으며, 비 표시 영역(NA)까지 연장된 형상으로 도포된다. 특히, 기저 배선(Vss)을 노출하는 캐소드 콘택홀(CHC)을 덮도록 형성된다. 다만, 추후 공정으로 캐소드 콘택홀(CHC)에 대응하는 유기발광 층(OL)의 부분은 제거되어, 캐소드 콘택홀(CHC)을 통해 기저 배선(Vss)의 일부분이 노출된다.

[0040] 그리고, 유기발광 층(OL) 바로 위에는 유기발광 층(OL)과 동일한 외곽 면적 및 형태를 갖도록 캐소드 전극(CAT)이 형성된다. 도 4에서는, 유기발광 층(OL)과 캐소드 전극(CAT)을 동일한 것으로 도시하였다. 실제로는 적층되어 있으며, 캐소드 콘택홀(CHC) 부분에는 유기발광 층(OL)이 제거된 상태이다. 특히, 캐소드 전극(CAT)은 캐소드 콘택홀(CHC)을 통해 기저 배선(Vss)과 접촉하도록 형성된다.

[0041] 이하, 도 6a 내지 6e를 참조하여, 본 발명에 의한 유기발광 다이오드 표시장치의 제조 방법을 설명한다. 도 6a 내지 6e는 본 발명에 의한 유기발광 다이오드 표시장치 제조 방법을 나타내는 단면도들이다. 편의상, 박막 트랜지스터들(ST, DT)을 형성하는 방법은 종래에 공개된 일반적인 방법을 사용할 수 있으므로, 박막 트랜지스터 제조 공정에 대한 설명은 생략한다.

[0042] 기판(SUB) 위에 박막 트랜지스터들 및 각종 배선들을 형성한다. 박막 트랜지스터들에는 스위칭 TFT(ST), 구동 TFT(DT) 및 게이트 구동용 박막 트랜지스터(GIP)를 포함할 수 있다. 배선들에는 게이트 배선(GL), 데이터 배선(DL), 구동 전류 배선(VDD) 및 기저 배선(Vss) 등을 포함할 수 있다. 박막 트랜지스터들 및 배선들이 형성된

기관(SUB) 위에 보호막(PAS)을 도포한다. 보호막(PAS)을 패터하여, 구동 TFT(DT)의 드레인 전극(DD)의 일부를 노출하는 화소 콘택홀(PH)과 기저 배선(Vss)의 일부를 노출하는 캐소드 콘택홀(CHC)을 형성한다. 다시 기관(SUB)의 표면 위에 평탄화 막(PL)을 도포한다. 평탄화 막(PL)을 패터하여, 화소 콘택홀(PH)과 캐소드 콘택홀(CHC)을 노출 시킨다. (도 6a)

[0043] 평탄화 막(PL) 위에 인듐-주석 산화물(Indium-Tin Oxide; ITO) 혹은 인듐-아연 산화물(Indium-Zinc Oxide; IZO)와 같은 투명 도전 물질을 도포한다. 투명 도전 물질을 패터하여, 화소 콘택홀(PH)을 통해 구동 TFT(DT)의 드레인 전극(DD)과 접촉하는 애노드 전극(ANO)을 화소 영역 내에 형성한다. (도 6b)

[0044] 애노드 전극(ANO)이 형성된 기관(SUB) 전체 표면 위에 유기 물질을 도포한다. 유기물질을 패터하여, 애노드 전극(ANO)에서 발광 영역을 정의하는 बैं크(BA)를 형성한다. (도 6c)

[0045] बैं크(BA)가 형성된 기관(SUB) 전체 표면 위에 스크린 마스크를 배치하고, 유기 발광 물질을 증착하여 유기발광층(OL)을 형성한다. 이때, 유기발광층(OL)은 표시 영역(AA)을 모두 덮고, 비 표시 영역(NA)까지 연장되어 캐소드 콘택홀(CHC)을 포함하도록 형성한다. 그 후, 레이저 증발 장치를 이용하여, 캐소드 콘택홀(CHC)을 덮는 유기발광층(OL)의 일부를 선택적으로 제거한다. 이로써, 캐소드 콘택홀(CHC)을 통해 기저 배선(Vss)의 일부분이 노출된다. 이어서, 동일한 스크린 마스크를 다시 배치하고, 투명 도전 물질을 증착하여 캐소드 전극(CAT)을 형성한다. 캐소드 전극(CAT)은 유기발광층(OL)과 동일한 형상과 동일한 면적을 가지고 적층된다. 하지만, 캐소드 콘택홀(CHC) 부분에는 유기발광층(OL)이 제거되어 있어서, 캐소드 전극(CAT)은 캐소드 콘택홀(CHC)을 통해 기저 배선(Vss)과 직접적으로 접촉한다. 한편, 화소 영역(PA) 내에서는 애노드 전극(ANO), 유기발광층(OL) 및 캐소드 전극(CAT)이 적층된 유기발광 다이오드(OLED)가 완성된다. (도 6e)

[0046] 본 발명에서는, 유기발광 다이오드(OLED)를 구성하는 유기발광층(OL)과 캐소드 전극(CAT)을 동일한 스크린 마스크를 이용하여 형성한다. 따라서, 유기발광층(OL)용 스크린 마스크와 캐소드 전극(CAT)용 스크린 마스크를 따로 구비하지 않아도 되므로, 제조 비용이 절감된다. 또한, 제조 공정이 단순하고, 제조 라인도 레이저 증발 장치를 구비한 하나의 증착 라인을 이용하여 증착 공정을 2번 반복 수행하는 것으로 충분하다. 제조 비용을 절감할 수 있으며, 제조 방법이 단순해 진다.

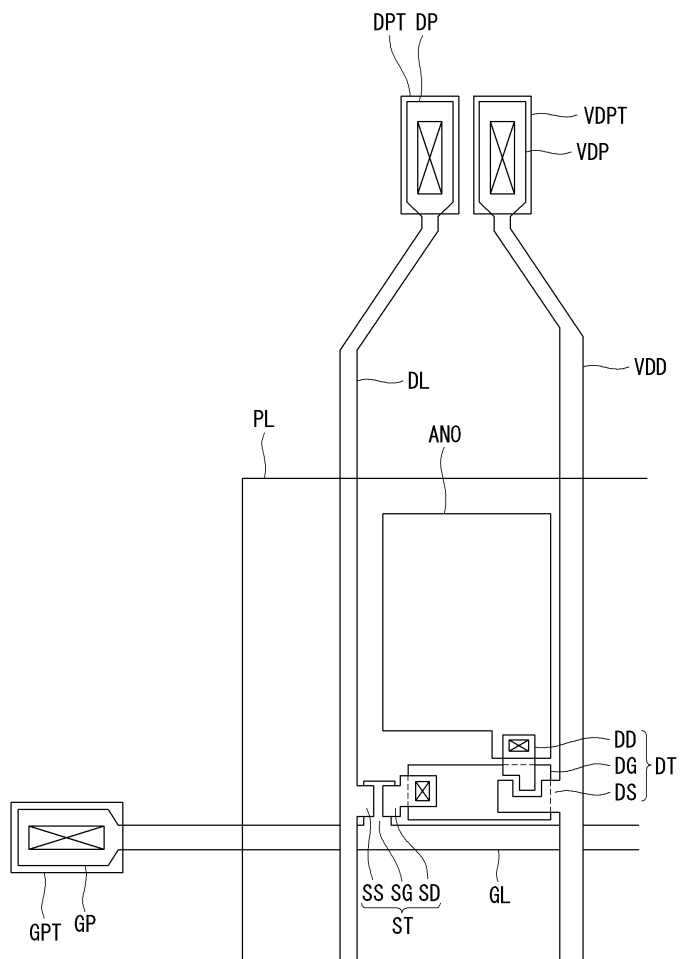
[0047] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위 내에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명은 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구 범위에 의해 정해져야만 할 것이다.

부호의 설명

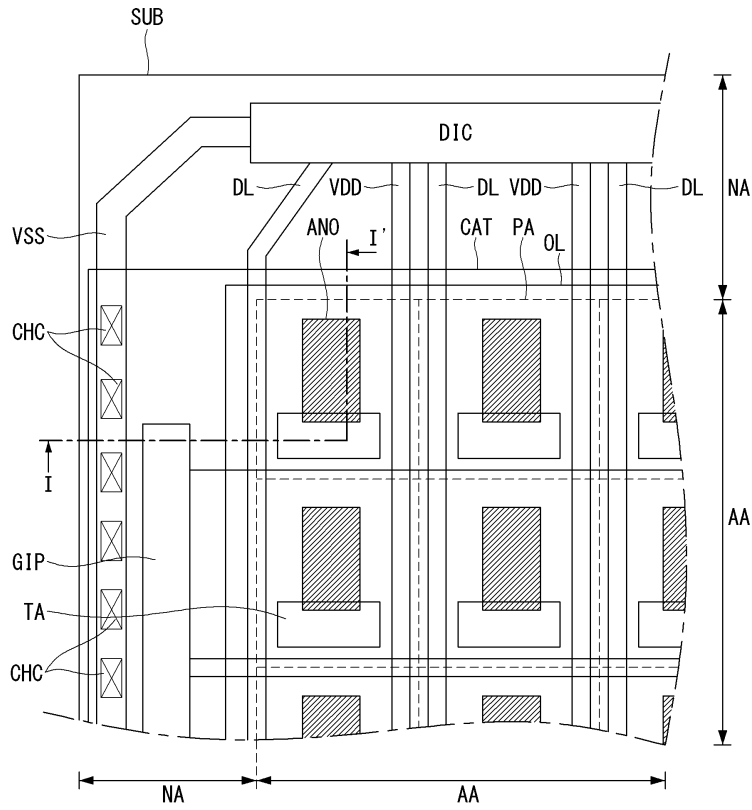
[0048] ST: 스위칭 TFT DT: 구동 TFT
SG: 스위칭 TFT 게이트 전극 DG: 구동 TFT 게이트 전극
SS: 스위칭 TFT 소스 전극 DS: 구동 TFT 소스 전극
SD: 스위칭 TFT 드레인 전극 DD: 구동 TFT 드레인 전극
SA: 스위칭 TFT 반도체 층 DA: 구동 TFT 반도체 층
GL: 게이트 배선 DL: 데이터 배선
VDD: 구동 전류 배선 GP: 게이트 패드
DP: 데이터 패드 GPT: 게이트 패드 단자
DPT: 데이터 패드 단자 VDP: 구동 전류 패드
VDPT: 구동 전류 패드 단자 GPH: 게이트 패드 콘택홀
GI: 게이트 절연막 IN: 절연막
PAS: 보호막 PL: 평탄화 막
OL: 유기발광층 OLED: 유기발광 다이오드
CHC: 캐소드 콘택홀

도면

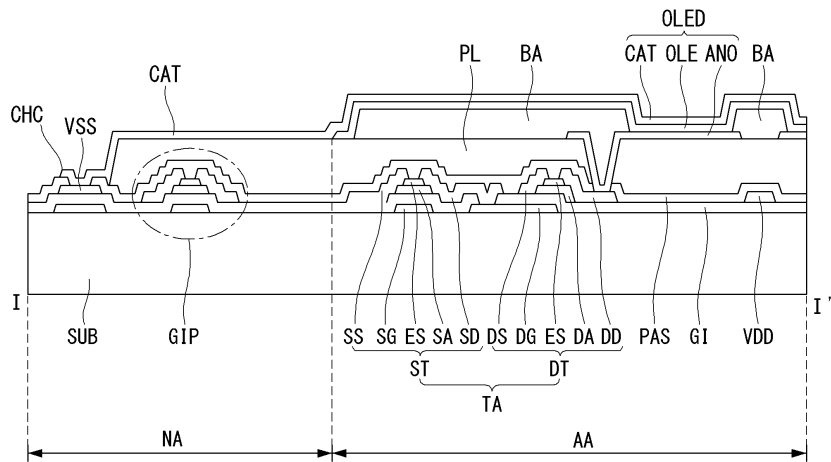
도면1



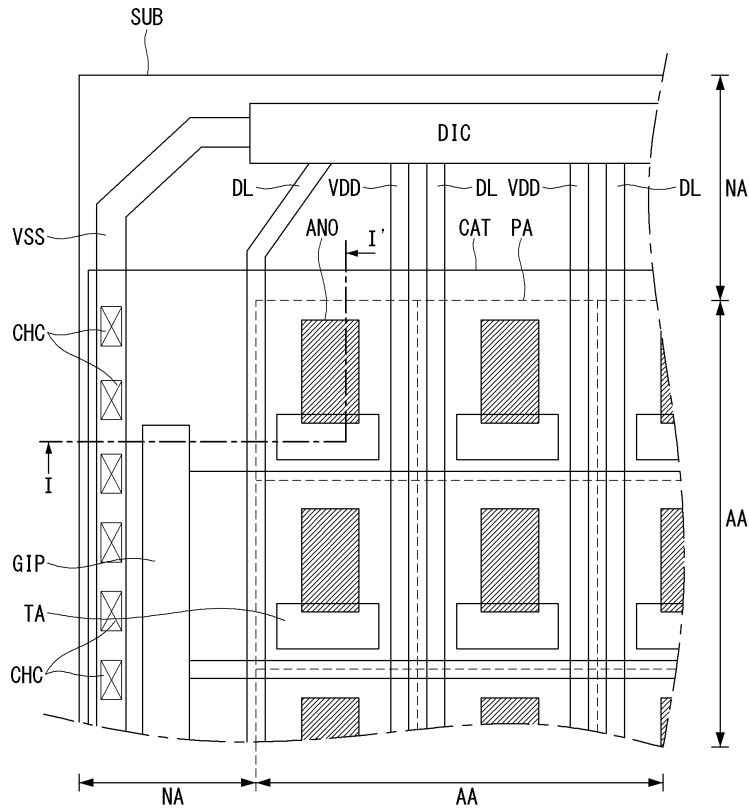
도면2



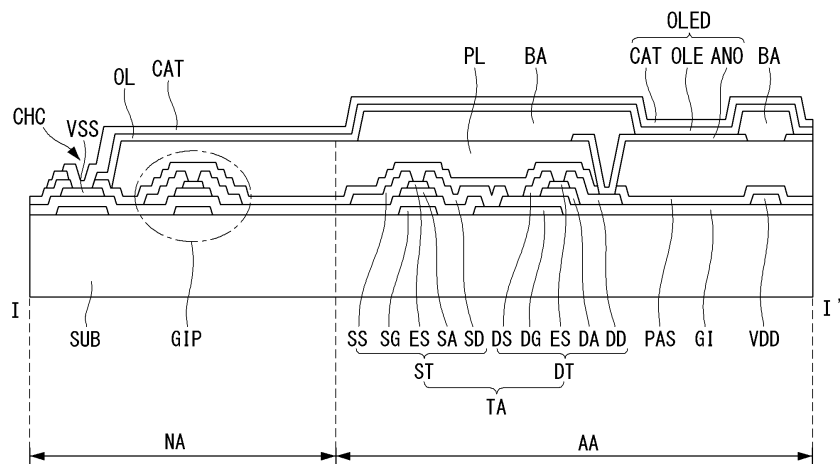
도면3



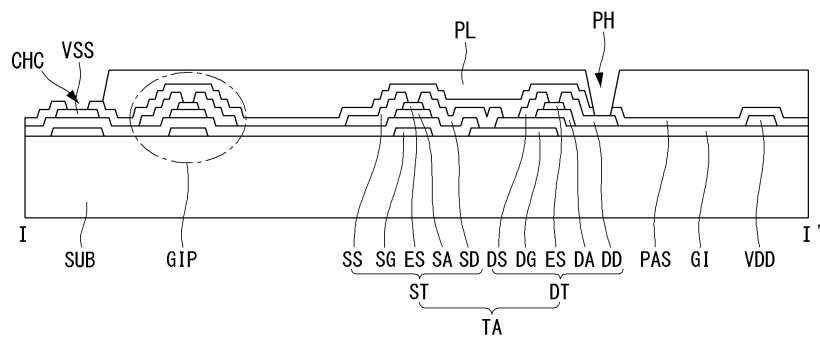
도면4



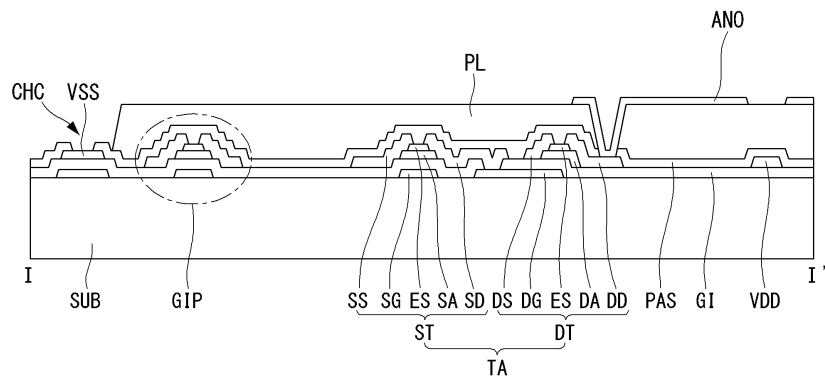
도면5



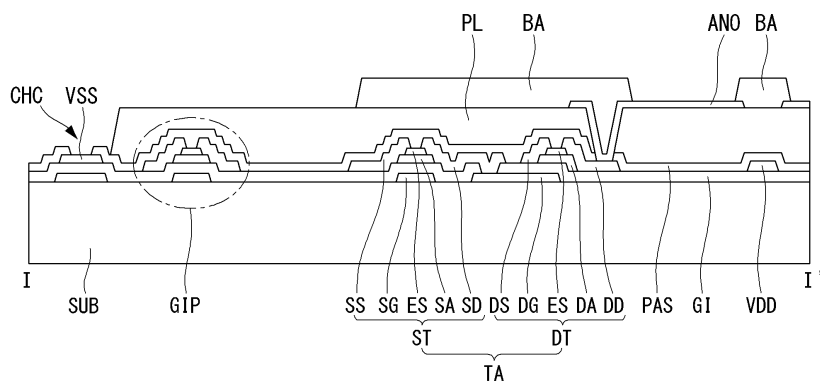
도면6a



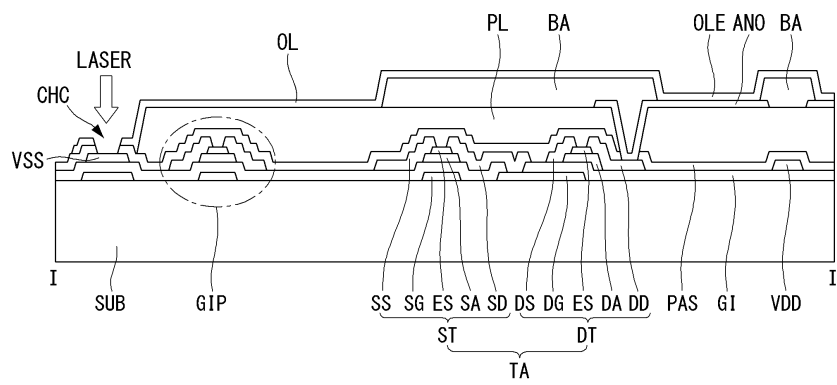
도면 6b



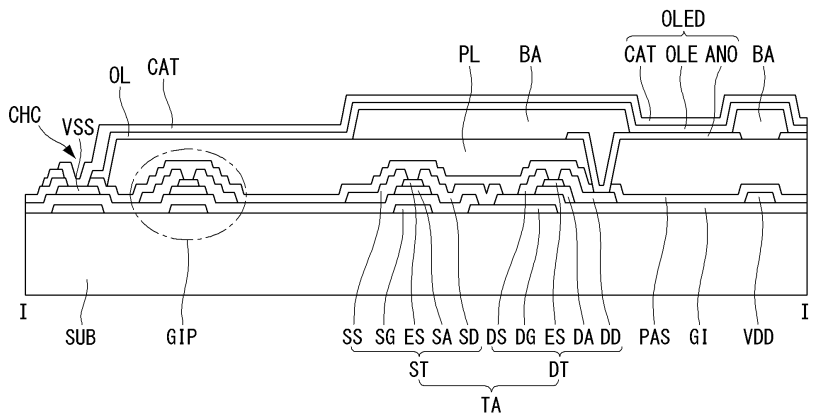
도면6c



도면6d



도면6e



专利名称(译)	通过该方法制造有机发光二极管显示装置的方法和有机发光二极管显示装置		
公开(公告)号	KR1020150071510A	公开(公告)日	2015-06-26
申请号	KR1020130158628	申请日	2013-12-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YI KYUNG SOO 이경수		
发明人	이경수		
IPC分类号	H01L27/32		
CPC分类号	H01L51/5221 H01L27/3244 H01L51/5012		
外部链接	Espacenet		

摘要(译)

该摘要目前正在准备中。更新的KPA将于2015年9月10日之后提供。*本标题 (54) 和代表图显示为申请人提交的。

