



(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(11) 공개번호 10-2015-0061682

(43) 공개일자 2015년06월05일

(51) 국제특허분류(Int. Cl.)

H01L 51/52 (2006.01) *H01L 27/32* (2006.01)

(21) 출원번호 10-2013-0145273

(22) 출원일자 2013년11월27일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

임현택

부산 동래구 연안로 71, 101동 1604호 (안락동,
안락뜨란채1단지아파트)

유희성

전북 전주시 완산구 당산로 55, 101동 1103호 (서
신동, 남양대명아파트)

(뒷면에 계속)

(74) 대리인

특허법인네이트

전체 청구항 수 : 총 10 항

(54) 발명의 명칭 유기발광다이오드 표시장치의 제조방법

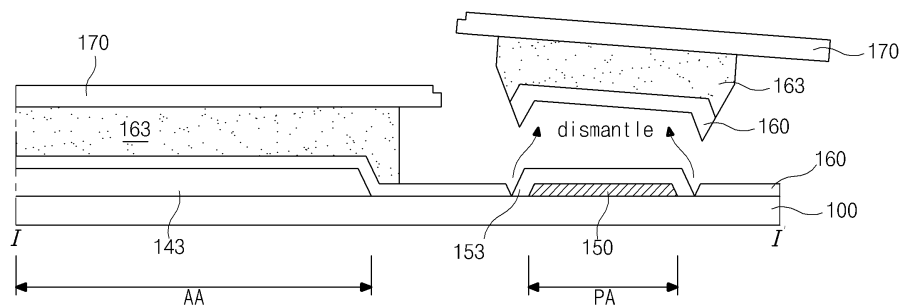
(57) 요약

본 발명에 따른 유기발광다이오드 표시장치의 제조방법은 유기발광다이오드 소자의 패시베이션 공정에서의 마스크로 인해 초래되던 침투 성막, 이물 발생, 아크 발생, 정전기 유발 및 막 특성 변화 등의 고질불량들을 제거하여 수율을 크게 높일 수 있는 효과를 갖는다.

또한, 마스크 공정을 진행하지 않는 것으로 공정 단순화에 의해 생산성을 크게 높이는 효과를 갖는다.

나아가, 마스크로 인해 초래되던 증착 시의 섀도우(shadow)가 발생하지 않아 네로우 베젤을 구현할 수 있는 효과를 갖는다.

대표도 - 도5d



(72) 발명자

김인석

경북 구미시 인동54길 9, 105동 203호 (구평동, 구
평영무예마을)

유명재

부산 부산진구 가야대로 708, 504호 (범천동, 서면
그린빌)

명세서

청구범위

청구항 1

유효 표시영역과 패드영역이 정의된 마더기판과 제1면에 점착제가 부착된 금속시트를 준비하는 단계와;
 상기 유효 표시영역에 구동 및 스위칭 박막트랜지스터를 형성하는 단계와;
 상기 패드영역에 패드부를 형성하는 단계와;
 상기 유효 표시영역에 상기 구동 박막트랜지스터와 연결되는 유기발광다이오드를 형성하는 단계와;
 상기 패드영역에 상기 패드부를 덮는 희생층을 형성하는 단계와;
 상기 유기발광다이오드와 상기 희생층을 덮는 보호층을 형성하는 단계와;
 상기 점착제를 상기 보호층에 부착시켜 상기 금속시트와 상기 마더기판을 합착하는 단계와;
 상기 패드부의 금속시트를 상기 보호층과 함께 뜯어내어 상기 희생층을 노출하는 단계와;
 상기 희생층을 제거하여 상기 패드부를 노출하는 단계를 포함하는 유기발광다이오드 표시장치의 제조방법.

청구항 2

제 1 항에 있어서,
 상기 구동 및 스위칭 박막트랜지스터를 형성하는 단계는 전극을 형성하는 단계를 포함하며, 상기 패드부를 형성하는 단계는 상기 전극을 형성하는 단계와 동시에 수행되는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

청구항 3

제 1 항에 있어서,
 상기 유기발광다이오드를 형성하는 단계는 유기발광층을 형성하는 단계를 포함하고, 상기 희생층을 형성하는 단계는 상기 유기발광층을 형성하는 단계와 동시에 수행되는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

청구항 4

제 1 항에 있어서,
 상기 금속시트는 철(Fe) 또는 니켈(Ni)로 이루어진 단일층 또는 철니켈(Fe-Ni) 합금의 단일층 또는 복수층으로 이루어지는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

청구항 5

제 1 항에 있어서,
 상기 마더기판은 각각이 상기 유효 표시영역과 상기 패드영역을 갖는 다수의 단위패널들을 포함하고,
 상기 금속시트와 상기 마더기판을 합착하는 단계는, 제1방향으로 이웃하는 상기 단위패널들에 제1금속시트를 합착하는 단계와, 상기 제1금속시트와 제2방향으로 이격되며 상기 제1방향으로 이웃한 상기 단위패널들에 제2금속

시트를 합착하는 단계를 포함하는 유기발광다이오드 표시장치의 제조방법.

청구항 6

제 5 항에 있어서,

상기 패드부를 노출하는 단계 이후에 상기 다수의 단위패널들을 개별적으로 절단하는 단계를 포함하는 유기발광다이오드 표시장치의 제조방법.

청구항 7

제 1 항에 있어서,

상기 금속시트는 상기 유효 표시영역과 상기 패드영역 사이의 상기 제1면과 상기 제1면의 반대쪽인 제2면 중 적어도 하나에 홈을 가지는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

청구항 8

제 1 항에 있어서,

상기 금속시트는 상기 표시영역과 상기 패드영역의 사이에 일정간격 이격되어 일렬로 위치하는 다수의 홈을 가지는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

청구항 9

제 1 항에 있어서,

상기 점착제는 상기 마더기판과 상기 금속시트 사이를 접합하며, 에폭시 수지, 아크릴계 수지와 같은 열 경화성 또는 광 경화성 수지로 이루어지는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

청구항 10

제 1 항에 있어서,

상기 마더기판을 합착하는 단계에서, 상기 유효 표시영역과 상기 패드영역의 점착제 사이에 제1공간이 형성되고, 상기 패드영역의 점착제 외측에 제2공간이 형성되는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광다이오드 표시장치의 제조방법에 관한 것이다.

배경 기술

[0002] 최근, 다양한 평판 표시장치들(Flat Panel Display, FPD)에 대한 개발이 가속화되고 있다. 이들 중 특히, 유기발광다이오드 표시장치(Organic Light Emitting Diode Display)는 스스로 발광하는 자 발광소자를 이용함으로써 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 유기발광다이오드 표시장치는 자체 발광을 위해 유기발광다이오드 소자(OLED)를 가진다. 유기발광다이오드 소자(OLED)는 애노드와 캐소드 사이에 형성된 유기 화합물층을 구비한다. 유기 화합물층은 정공주입층(Hole

Injection layer), 정공수송층(Hole transport layer), 발광층(Emission layer), 전자수송층(Electron transport layer) 및 전자주입층(Electron Injection layer)을 포함한다. 애노드와 캐소드에 구동전압이 인가 되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)에서 결합되어 여기자를 형성하고, 이 여기자가 여기 상태에서부터 기저 상태로 떨어지면서 가시광을 발생하게 된다.

[0004] 이러한 유기발광다이오드 소자(OLED)는 공기 중의 수분과 산소에 매우 취약한 특성을 갖는다. 따라서, 유기발광다이오드 표시장치의 제조 과정에서는 유기발광다이오드 소자(OLED)를 밀봉시켜 수분 및 산소가 침투하지 못하도록 하는 봉지(encapsulation) 공정이 요구된다.

[0005] 봉지 기술은 UV 실링(ultra violet sealing)법과 프릿 실링(frit sealing)법을 포함한 에지 실링(edge sealing) 기술과, 페이스 실링(face sealing) 기술이 알려져 있다. UV 실링법은 유리 봉지 기판과 흡습제를 이용하는 방법으로 가장 오래된 것이다.

[0006] 소형 제품에 주로 사용되는 프릿 실링법은 저온 프릿(frit)을 이용하여 기판과 봉지 기판을 밀봉하는 방식으로 밀봉 특성이 가장 우수하나 외부 충격에 약하여 대형 기판에 적용하는데 한계가 있다.

[0007] 대형 제품 적용시 외부 충격 문제를 해결하기 위하여 개발되고 있는 밀봉 방식이 페이스 실링 기술이다. 페이스 실링 기술은 봉지 기판과 유기발광다이오드 소자(OLED) 기판 사이의 빈 공간 전체를 유기물을 이용하여 충전하는 방식이다. 충전 유기물로는 페이스 실링 필름이 주로 이용된다.

[0008] 충전 유기물은 그 특성상 수분 및 산소를 막는 능력이 무기물에 비해 떨어져 픽셀 수축을 야기할 수 있다. 하여, 일반적으로 페이스 실링 기술은 유기물 충전에 앞서 유기발광다이오드 소자(OLED)를 무기물로 패시베이션(passivation)시켜 외부 충격이나 수분 및 산소로부터 유기발광다이오드 소자(OLED)를 보호한다. 이러한 기존의 페이스 실링 기술을 도 1a 내지 도 1c를 참조하여 간략히 살펴보면 다음과 같다.

[0009] 페이스 실링 기술은 크게 패시베이션 단계, 봉지 단계, 및 스크라이빙 단계로 나뉜다.

[0010] 도 1a에 도시한 바와 같이, 패시베이션 단계에서는, 유기발광다이오드 소자(2)가 형성된 마더(mother) 기판(1) 상에 스퍼터링(sputtering)과 같은 PVD(Physical Vapor Deposition) 공정 또는, PECVD(Plasma Enhanced Chemical Vapor Deposition) 공정으로 무기물이 증착되어 패시베이션 층(3)이 형성된다.

[0011] 패시베이션 층(3)은 유기발광다이오드 소자(2)를 포함한 유효 표시영역(AA)을 충분히 덮도록 형성된다. 다만, 패시베이션 층(3)은 드라이버 IC(Integrated Circuit)나 FPC(Flexible Printed Circuit)가 접촉될 패드부(4)의 형성 영역 즉 패드영역(PA)에는 형성되지 말아야 한다. 이를 위해, 패시베이션 층(3)의 형성 시에는, 패드영역(PA)에 패시베이션 층(3)이 증착되는 것을 막기 위한 마스크(5)가 반드시 필요하다.

[0012] 도 1b에 도시한 바와 같이, 봉지 단계에서는, 패시베이션 층(3)과 봉지 기판(7) 사이를 유기 재료의 페이스 실링 필름(6)으로 충전하여 밀봉한다.

[0013] 그리고, 도 1c에 도시한 바와 같이, 스크라이빙 단계에서는, 마더 기판(1)과 봉지 기판(7)을 패널 단위로 절단하여 개별 소자화한다.

[0014] 그런데, 상술한 바와 같은 기존의 페이스 실링 기술에서는 패시베이션 층(3)의 선택적인 증착을 위해 불가피하게 적용되는 마스크(5)로 인해 많은 문제점들이 초래된다.

[0015] 그 예로서, 도 2a와 같이 마스크(5)의 들뜸 또는 마스크(5)의 미스 얼라인에 따른 침투 성막 불량(또는 웨도우), 도 2b와 같이 마스크(5)의 이물 유발에 의한 성막 품질 저하, 도 2c 및 도 2d와 같이 마스크(5)에 기인한 공정 챔버 내에서의 아크(arc) 발생, 및 아크에 의한 증착막 특성 변화, 도 2e와 같이 마스크(5)에 의한 정전기 유발 등이 있다.

[0016] 마스크(5)에 의해 유발되는 상기와 같은 문제점들은 수율을 크게 떨어뜨리는 요인이 된다. 또한, 상기와 같은 마스크(5)는 고가의 미세 얼라인 시스템(fine align system)을 요구하므로, 고가의 장비 제작과 유지에 추가로 많은 비용이 소요되며, 미세 얼라인 공정에 따른 택 타임(tact time) 증가와 생산성 저하가 수반된다.

발명의 내용

해결하려는 과제

[0017] 따라서, 본 발명은 마스크에 의해 유발되는 문제점들을 저감시켜, 수율을 높이고, 네로우 베젤을 구현하는 것을 목적으로 한다.

과제의 해결 수단

[0018] 상기와 같은 문제점을 해결하기 위해 본 발명은, 유효 표시영역과 패드영역이 정의된 마더기판과 제1면에 점착제가 부착된 금속시트를 준비하는 단계와; 상기 유효 표시영역에 구동 및 스위칭 박막트랜지스터를 형성하는 단계와; 상기 패드영역에 패드부를 형성하는 단계와; 상기 유효 표시영역에 상기 구동 박막트랜지스터와 연결되는 유기발광다이오드를 형성하는 단계와; 상기 패드영역에 상기 패드부를 덮는 희생층을 형성하는 단계와; 상기 유기발광다이오드와 상기 희생층을 덮는 보호층을 형성하는 단계와; 상기 점착제를 상기 보호층에 부착시켜 상기 금속시트와 상기 마더기판을 합착하는 단계와; 상기 패드부의 금속시트를 상기 보호층과 함께 뜯어내어 상기 희생층을 노출하는 단계와; 상기 희생층을 제거하여 상기 패드부를 노출하는 단계를 포함하는 유기발광다이오드 표시장치의 제조방법을 제공한다.

[0019] 상기 구동 및 스위칭 박막트랜지스터를 형성하는 단계는 전극을 형성하는 단계를 포함하며, 상기 패드부를 형성하는 단계는 상기 전극을 형성하는 단계와 동시에 수행되는 것을 특징으로 한다.

[0020] 상기 유기발광다이오드를 형성하는 단계는 유기발광층을 형성하는 단계를 포함하고, 상기 희생층을 형성하는 단계는 상기 유기발광층을 형성하는 단계와 동시에 수행되는 것을 특징으로 한다.

[0021] 상기 금속시트는 철(Fe) 또는 니켈(Ni)로 이루어진 단일층 또는 철니켈(Co-Fe-Ni) 합금의 복수층으로 이루어지는 것을 특징으로 한다.

[0022] 상기 마더기판은 각각이 상기 유효 표시영역과 상기 패드영역을 갖는 다수의 단위패널들을 포함하고, 상기 금속시트와 상기 마더기판을 합착하는 단계는, 제1방향으로 이웃하는 상기 단위패널들에 제1금속시트를 합착하는 단계와, 상기 제1금속시트와 제2방향으로 이격되며 상기 제1방향으로 이웃한 상기 단위패널들에 제2금속시트를 합착하는 단계를 포함한다.

[0023] 상기 패드부를 노출하는 단계 이후에 상기 다수의 단위패널들을 개별적으로 절단하는 단계를 포함한다.

[0024] 상기 금속시트는 상기 유효 표시영역과 상기 패드영역 사이의 상기 제1면과 상기 제1면의 반대쪽인 제2면 중 적어도 하나에 홈을 가지는 것을 특징으로 한다.

[0025] 상기 금속시트는 상기 표시영역과 상기 패드영역의 사이에 일정간격 이격되어 일렬로 위치하는 다수의 홈을 가지는 것을 특징으로 한다.

[0026] 상기 점착제는 상기 마더기판과 상기 금속시트 사이를 접합하며, 에폭시 수지, 아크릴계 수지와 같은 열 경화성 또는 광 경화성 수지로 이루어지는 것을 특징으로 한다.

[0027] 상기 마더기판을 합착하는 단계에서, 상기 유효 표시영역과 상기 패드영역의 점착제 사이에 제1공간이 형성되고, 상기 패드영역의 점착제 외측에 제2공간이 형성되는 것을 특징으로 한다.

발명의 효과

[0028] 상술한 바와 같이, 본 발명에 따른 유기발광다이오드 표시장치의 제조방법은 유기발광다이오드 소자의 패시베이션 공정에서의 마스크로 인해 초래되던 침투 성막, 이물 발생, 아크 발생, 정전기 유발 및 막 특성 변화 등의 고질불량들을 제거하여 수율을 크게 높일 수 있는 효과를 갖는다.

[0029] 또한, 마스크 공정을 진행하지 않는 것으로 공정 단순화에 의해 생산성을 크게 높이는 효과를 갖는다.

[0030] 나아가, 마스크로 인해 초래되던 증착 시의 침투 성막(또는 쉐도우(shadow))가 발생하지 않아 네로우 베젤을 구현할 수 있는 효과를 갖는다.

도면의 간단한 설명

- [0031] 도 1a 내지 도 1c는 종래의 페이스 실링 기술을 이용한 유기발광 다이오드 표시장치의 제조방법을 개략적으로 나타내는 도면이다.
- 도 2a 내지 도 2e는 종래의 페이스 실링 기술에서 초래되는 문제점들을 보여주는 도면이다.
- 도 3a는 본 발명의 실시예에 따른 유기발광다이오드 표시장치의 표시영역 일부에 대한 단면도이고, 도 3b 및 도 3c는 유기발광다이오드 소자에 있어서 구동 박막트랜지스터에 대한 단면도이다.
- 도 4는 다수의 표시 패들들이 형성되는 4면취 마더 기판의 일 예를 보여주는 도면이다.
- 도 5a 내지 도 5f는 도 4와 같은 마더 기판에 본 발명에 일 실시예에 따른 유기발광다이오드 표시장치를 형성하기 위한 일 예를 순차적으로 보여주는 도면이다.
- 도 6a 내지 6c는 실제 기술자에 의해 금속 봉지시트를 뜯어내는 사진이다.
- 도 7a 및 도 7b는 본 발명의 다른 실시예에 따른 유기발광다이오드 표시장치의 제조과정 중 일부분을 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0032] 이하, 첨부한 도면을 참조하여 본 발명에 따른 유기발광다이오드 표시장치에 대해 설명하도록 한다.
- [0033] 도 3a는 본 발명의 실시예에 따른 유기발광다이오드 표시장치의 표시영역 일부에 대한 단면도이다. 이 때, 설명의 편의를 위해 각 화소영역 내에 스위칭 박막트랜지스터가 형성될 영역을 스위칭 영역, 구동 박막트랜지스터가 형성될 영역을 구동영역이라 정의하였으며, 구동 박막트랜지스터는 각 화소별로 형성되지만, 도면에 있어서는 하나의 화소영역에 대해서만 나타내었다.
- [0034] 도 3a에 도시한 바와 같이, 기판(101) 상에는 각 화소영역(P) 내에 진성 폴리실리콘으로 이루어지며 그 중앙부는 채널이 형성되는 제1영역(113a)과, 제1영역(113a) 양측면으로 고농도의 불순물이 도핑된 제2영역(113b) 및 제3영역(113c)로 구성된 반도체층(113)이 형성되어 있다.
- [0035] 반도체층(113)과 제1기판(101) 사이에는 전면에 무기절연물질, 예를 들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)으로 이루어진 버퍼층(미도시)이 구비될 수 있다.
- [0036] 그리고, 반도체층(113)을 덮으며 기판(101) 전면에 게이트절연막(110)이 형성되어 있으며, 게이트절연막(110) 상부로 반도체층(113)의 제1영역(113a)에 대응하여 게이트전극(123)이 형성되어 있다. 또한, 게이트절연막(110) 상부로 일 방향으로 연장하는 게이트 배선(미도시)이 형성되어 있다. 이 때, 게이트배선(미도시)에는 게이트전극(123)이 연결된다.
- [0037] 게이트전극(123)과 게이트배선(미도시) 상부 전면으로 층간절연막(120)이 형성되어 있다. 이 때, 층간절연막(120)과 그 하부의 게이트절연막(110)은 제1영역(113a) 양측면에 위치한 제2, 3영역(113b, 113c) 각각을 노출시키는 반도체층 콘택홀(135)이 형성되어 있다.
- [0038] 반도체층 콘택홀(135)을 포함하는 층간절연막(120) 상부에는 게이트배선(미도시)과 교차하여 각 화소영역(P)을 정의하는 데이터배선(137)이 형성되고 있다.
- [0039] 또한, 층간절연막(120) 상부로 각 구동영역 및 스위칭영역에는 각각 서로 이격하며 반도체층 콘택홀(135)을 통해 노출된 제2, 3영역(113b, 113c)과 접속하는 소스 및 드레인전극(133a, 133b)이 형성되어 있다.
- [0040] 이 때, 소스 및 드레인전극(133a, 133b)과, 이들 전극(133a, 133b)과 접속하는 제2, 3영역(113b, 113c)을 포함하는 반도체층(113)과, 반도체층(113) 상부에 형성된 게이트절연막(110) 및 게이트전극(123)은 각각 구동 및 스위칭 박막트랜지스터(DTr, 미도시)를 이룬다.
- [0041] 스위칭 박막트랜지스터(미도시)는 구동 박막트랜지스터(DTr)와 게이트배선(미도시) 및 데이터배선(137)과 전기적으로 연결되고 있으며, 데이터배선(137)은 스위칭 박막트랜지스터(미도시)의 소스 전극(미도시)과 연결되며, 구동 박막트랜지스터(DTr)는 유기발광다이오드(E)와 연결되고 있다.
- [0042] 한편, 상술한 구동 박막트랜지스터(DTr) 및 스위칭 박막트랜지스터(미도시)는 폴리실리콘의 반도체층(113)을 가지며 탑 게이트 타입(Top gate type)으로 구성된 것을 일례로 보이고 있지만, 구동 및 스위칭 박막트랜지스터

(DTr, 미도시)는 도 3b 및 3c(본 발명의 유기발광다이오드 소자에 있어서 구동 박막트랜지스터에 대한 단면도)에 각각 도시한 바와 같이, 비정질 실리콘의 반도체층(도 3b의 225) 또는 산화물 반도체 물질로 이루어진 반도체층(321)을 갖는 보텀 게이트 타입(Bottom gate type)으로 구성될 수도 있다.

[0043] 구동 및 스위칭 박막트랜지스터가 보텀 게이트 타입으로 구성되는 경우, 도 3b에 도시한 바와 같이, 게이트전극(213)과, 게이트절연막(210)과, 순수 비정질 실리콘의 액티브층(223)과 서로 이격하며 불순물 비정질 실리콘의 오믹콘택층(224)으로 이루어진 반도체층(225)과, 서로 이격하는 소스 및 드레인 전극(233a, 233b)의 적층구조를 갖거나, 또는 도 3c에 도시한 바와 같이, 게이트전극(313)과, 게이트절연막(310)과, 산화물 반도체층(321)과, 에치스토퍼(323)와, 에치스토퍼(323) 상에서 서로 이격하며 각각 산화물 반도체층(321)과 접촉하는 소스 및 드레인 전극(325a, 325b)의 적층구조를 갖는다.

[0044] 이러한 보텀 게이트 타입의 구동 및 스위칭 박막트랜지스터(DTr, 미도시)가 형성된 기판(도 3b의 201, 도 3c의 301)의 경우, 게이트배선(미도시)은 게이트전극(도 3b의 213, 도 3c의 313)이 형성된 동일한 층에 스위칭 박막트랜지스터(미도시)의 게이트전극(미도시)과 연결되도록 형성되며, 데이터배선(미도시)은 스위칭 박막트랜지스터(미도시)의 소스전극(미도시)이 형성된 동일한 층에 소스전극(미도시)과 연결되도록 형성된 구성을 이루게 된다.

[0045] 한편, 도 3a를 참조하면, 비록 도면에 나타나지 않았지만, 게이트배선(미도시)이 형성된 동일한 층 또는 데이터배선(137)이 형성된 동일한 층에는 전원배선(미도시)이 형성되고 있으며, 이러한 전원배선(미도시)은 구동 박막트랜지스터(DTr)의 일 전극과 연결되고 있다.

[0046] 구동 및 스위칭 박막트랜지스터(DTr, 미도시) 위로는 기판(101) 전면에서 제1보호층(130)이 형성되어 있다. 이때, 제1보호층(130)에는 구동 박막트랜지스터(DTr)의 드레인전극(133b)을 노출시키는 드레인 콘택홀(142)이 형성되어 있다.

[0047] 드레인 콘택홀(142)을 구비한 제1보호층(130) 상부로는 구동 박막트랜지스터(DTr)의 드레인전극(133b)과 드레인 콘택홀(142)을 통해 접촉되며, 각 화소영역(P) 별로 제1전극(143a)이 형성되어 있다.

[0048] 제1전극(143a)은 애노드 전극의 역할을 하도록 일함수 값이 비교적 큰 투명 도전성 물질 예를들면 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)로 이루어질 수 있다.

[0049] 한편, 제1전극(143a)은 이중층 구조로 형성될 수도 있는데, 제1전극(143a)의 상부층(미도시)은 애노드 전극의 역할을 하며, 하부층(미도시)은 반사판의 역할을 하도록 형성된다. 하부층(미도시)은 반사효율이 우수한 금속물질 예를들면 알루미늄(Al) 또는 은(Ag)으로 이루어질 수 있고, 제1전극(143a) 상부에 형성되는 유기 발광층(143b)으로부터 발광된 빛을 상부로 반사시켜 재활용함으로써 발광효율을 향상시키는 역할을 하게 된다.

[0050] 이어서, 제1전극(143a) 상부로 각 화소영역(P)의 경계에 각 화소영역(P)을 둘러싸는 형태로 제1전극(143a)의 테두리와 중첩하고, 제1전극(143a)의 중앙부를 노출시키는 뱅크(140)가 형성되어 있다.

[0051] 뱅크(140)는 일반적인 투명한 유기절연물질 예를 들면 폴리이미드(poly imide), 포토 아크릴(photo acryl), 벤조사이클로뷰텐(BCB) 중 어느 하나로 이루어질 수도 있으며, 블랙을 나타내는 예를 들면 블랙수지로 이루어질 수도 있다.

[0052] 이어서, 뱅크(140)로 둘러싸인 각 화소영역(P)에 있어 제1전극(143a) 위로는 적, 녹, 청색 중 어느 하나의 색을 발광하는 것을 특징으로 하는 유기발광층(143b)이 형성되고 있다. 이 때, 유기발광층(143b)은 전술한 적, 녹, 청색을 발광하는 발광 물질 이외에 화이트를 발광하는 물질로 이루어진 것을 더욱 포함하여 적, 녹, 청 및 화이트를 발광하는 구성을 이룰 수도 있다.

[0053] 유기 발광층(143b) 상부의 표시영역 전면에는 캐소드 전극의 역할을 하며 투명성을 유지하는 것을 특징으로 하는 제2전극(143c)이 형성되어 있다. 이때, 상기 제 1, 2 전극(143a, 143c)과 그 사이에 형성된 유기 발광층(143b)은 유기발광다이오드(143)를 이루게 된다.

[0054] 이 때, 제2전극(143c)은 캐소드 전극의 역할을 하도록 일함수 값이 비교적 낮은 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 은(Ag), 마그네슘(Mg), 금(Au), 알루미늄마그네슘 합금(AlMg) 중 어느 하나 또는 둘 이상의 물질로 이루어질 수 있다.

[0055] 이하, 상술한 구조를 갖는 본 발명의 유기발광다이오드 표시장치의 형성과정을 도면을 참조하여 자세히 설명한

다.

- [0056] 도 4는 다수의 표시패널들이 형성되는 4면체 마더 기판의 일 예를 보여주는 도면이다.
- [0057] 도 4에 도시한 바와 같이, 마더기판(100)에는 스크라이빙 라인들(103)을 따라 개별적으로 절단되는 4개의 단위 패널들이 형성된다. 각 단위 패널은 유기발광다이오드(도 3의 143)에서 생성된 빛으로 화상을 표시하는 표시영역(AA)과, 드라이버 IC(Integrated circuit)나 FPC(Flexible Printed Circuit)가 접촉된 패드부(150)가 형성되는 패드영역(PA)을 포함한다.
- [0058] 도 5a 내지 도 5f는 도 4와 같은 마더기판(100)에 유기발광다이오드 표시장치를 형성하기 위한 일 예를 순차적으로 보여주는 도면이다. 도 5a 내지 도 5f는 각각 공정 수순에 따른 도 4의 I-I'에 대한 절취면을 보여준다.
- [0059] 도 4 및 도 5a를 참조하면, 마더기판(100)의 유효 표시영역들(AA)에 각각 유기발광다이오드(143)를 형성한다. 유기발광다이오드(143)는 상술한 바와 같이, 제1전극(도 3a의 143a)과 제2전극(도 3a의 143c), 그리고 이들 사이에 형성된 유기 발광층(도 3a의 143b)을 포함한다.
- [0060] 제1전극(도 3a의 143a)은 스퍼터링 공정으로 유효 표시영역(AA)에 증착된 후 포토리소그래피 공정과 식각 공정을 통해 픽셀 단위로 패터닝 된다.
- [0061] 한편, 유기발광다이오드(143) 하부에는 도 3a에 도시한 바와 같이, 구동 및 스위칭 박막트랜지스터(DTr, 미도시) 등이 형성되어 있다.
- [0062] 유기 발광층(도 3a의 143b)은 제1전극(143a)의 상부로부터 순차적으로 정공주입층(hole injection layer), 정공수송층(hole transporting layer), 발광층(emitting material layer), 전자수송층(electron transporting layer) 및 전자주입층(electron injection layer)의 5중층 구조로 형성될 수 있다.
- [0063] 한편, 유기 발광층(143b)은 정공수송층(hole transporting layer), 발광층(emitting material layer), 전자수송층(electron transporting layer) 및 전자주입층(electron injection layer)의 4중층 구조, 정공수송층(hole transporting layer), 발광층(emitting material layer), 전자수송층(electron transporting layer)의 3중층 구조로 형성될 수도 있다.
- [0064] 제1전극(도 3a의 143a)과 유기 발광층(도 3a의 143b) 사이에는 이웃한 픽셀들 사이를 구획하기 위한 बैं크(도 3a의 140)가 형성될 수 있다.
- [0065] 제2전극(도 3a의 143c)은 유효 표시영역(AA)의 유기 발광층(도 3a의 143b) 상에 열 증착 공정으로 증착된다.
- [0066] 한편, 마더기판(100)의 패드영역(PA)에 패드부(150)와, 이 패드부(150)를 덮는 회생층(153)을 형성한다. 패드부(150)는 상술한 구동 및 스위칭 트랜지스터(도 3a의 DTr, 미도시)의 제조 공정에서 형성될 수 있다.
- [0067] 회생층(153)은 유기물로 형성되며, 유기발광층(도 3a의 143b)의 제조 공정에서 유기발광층(도 3a의 143b)과 함께 형성될 수 있다. 회생층(153)은 열 증착 공정을 통해 형성될 수 있으며, 정공 주입층, 정공 수송층, 발광층, 전자 수송층 및 전자 주입층과 동일한 물질층을 하나 이상 포함할 수 있다.
- [0068] 이어서, 도 5b를 참조하면, 유기발광다이오드 소자(143)와 회생층(153)이 형성된 마더기판(100) 상에 스퍼터링(sputtering)과 같은 PVD(Physical Vapor Deposition) 공정 또는, PECVD(Plasma Enhanced Chemical Vapor Deposition) 공정으로 무기 재질의 제2보호층(160)을 형성한다. 제2보호층(160)은 유기발광다이오드(143)는 물론 이거니와 회생층(153)까지 모두 덮도록 마더기판(100)의 전 영역에 형성한다.
- [0069] 따라서, 본 발명은 제2보호층(160) 형성 시 기존과 같은 별도의 메탈 마스크가 불필요하여 메탈 마스크로 인한 종래의 문제점들을 일거에 제거할 수 있게 된다.
- [0070] 제2보호층(160)의 증착 밀도는 다른 영역에 비해 회생층(153) 상에서 매우 낮아지며, 제2보호층(160)과 회생층(153) 간의 계면은 매우 불안정하게 된다. 이는 회생층(153)이 제2전극(도 3a의 143c)으로 덮힘이 없이 플라스마 데미지에 취약한 유기물만으로 이루어져 있어, 제2보호층(160)의 증착 공정에서 회생층(153)이 플라스마에 의해 데미지를 입기 때문이다. 제2보호층(160)의 증착 밀도가 낮거나 제2보호층(160)과 회생층(153) 간의 계면이 불안정할수록 후술할 분리(dismantle)가 용이해진다.
- [0071] 이어서, 도 5c를 참조하면, 점착제(163)가 부착되고, 금속물질로 이루어진 금속 봉지시트(170)를 마더기판(100)에 대향하여 위치시킨 후 합착시킨다. 이 때, 금속 봉지시트(170)는 다수의 금속 봉지시트(170)로 마더기판(100)에 부착될 수 있는데, 예를 들어, 도 4에서 제1행으로 이웃하는 단위패널들과 합착되는 제1금속 봉지시트

(미도시)와, 제1금속 봉지시트(미도시)와 이격되며 제2행으로 이웃한 단위패널들과 합착되는 제2금속 봉지시트(미도시)로 구성될 수 있다.

[0072] 다시 말해, 금속 봉지시트(170)는 행방향으로는 연결되어 있고, 열방향으로는 분리되어 구성 될 수 있다. 이 때, 분리되어 구성되는 기준은 패드부(150)의 위치에 따라 변경될 수 있으며, 패드부(150)가 표시영역(AA)의 하단(또는 상단)에 위치할 경우 상술한 바와 같이 행과 열로 분리되고, 패드부(150)가 표시영역(AA)의 좌측단(또는 우측단)에 위치할 경우 열방향으로는 연결되며, 행방향으로 분리되어 구성 될 수 있다.

[0073] 한편, 금속 봉지시트(170)는 단일 층의 철(fe) 또는 니켈(Ni) 함유 금속 시트이거나 복수 층의 철(fe) 또는 니켈(Ni) 함유 금속 시트를 적층하여 사용할 수 있다. 또는 철과 니켈의 합금(Fe-Ni)으로 단일층 또는 복수층으로 금속 시트를 사용할 수 있으며, 외부로부터 산소 및 수분의 유입을 효과적으로 방지할 수 있는 조성물이면 한정하지 않는다.

[0074] 점착제(163)는 마더기판(100)과 금속 봉지시트(170) 사이를 접합한다. 점착제(163)는 예를들어, 에폭시 수지, 아크릴계 수지와 같은 열 경화성 및/또는 광 경화성 수지로 만들어질 수 있다.

[0075] 한편, 금속 봉지시트(170)는 국부적으로 패터닝 된 홈(173)이 구비된 에치 타입(etched type)의 시트인 것을 특징으로 한다.

[0076] 이 때, 홈(173)은 점착제(163)가 부착되어 있지 않은 면에 패터닝된 상부 에치 타입의 시트일 수 있다. 이러한 홈(173)은 예를 들어, 종이상자의 뜯음 선과 같은 형상으로 일정간격 이격되어 일렬로 패터닝될 수 있다.

[0077] 그리고, 점착제(163)는 홈(173)에 대응되는 제1공간(175a)을 구비할 수 있으며, 홈(173)과 제1공간(175a)은 유효 표시영역(AA)과 패드영역(PA) 사이의 공간이다. 또한, 점착제(163)은 패드영역(PA)의 외측방향으로 제2공간(175b)을 구비할 수 있다. 제2공간(175b)은 패드영역(PA)보다 외측이고, 금속 봉지시트(170)보다 안쪽 사이의 공간이다.

[0078] 이어서, 도 5d를 참고하면, 점착제가(163)가 부착된 금속 봉지시트(170)와 합착된 마더기판(100)에서 패드영역(PA)의 금속 봉지시트(170)를 분리시킨다. 이 때, 금속 봉지시트(170)를 분리시키는 것으로 금속 봉지시트(170)에 부착된 점착제(163)와 제2보호층(160)이 동시에 분리된다.

[0079] 제2보호층(160)은 상술한 바와 같이, 증착 밀도가 다른 영역에 비해 회생층(153) 상에서 매우 낮고, 회생층(153)과 보호층(160) 간의 계면이 매우 불안정하기 때문에 점착제(163)와 동시에 보호층(160)이 분리 될 수 있다.

[0080] 이어서, 도 5e를 참조하면, 분리공정이 완료된 마더기판(100)에 세정액을 공급하여 마더기판(100)표면에 잔존하는 유기화합물로 이루어진 회생층(153)을 제거한다.

[0081] 한편, 금속 봉지시트(170)는 별다른 공정의 추가 없이 단순히 뜯어서 분리할 수 있는데, 이는 상술한 바와 같이, 금속 봉지시트(170)를 제1 및 제2 금속 봉지시트(미도시)로 구성하고, 금속 봉지시트(170)의 안쪽으로 제2공간(175b)을 구비하는 것으로 가능하게 된다.

[0082] 특히, 마더기판(100) 상태에서 마더기판(100)에 부착된 금속 봉지시트(170)를 분리함으로써, 스크라이빙 단계 이전에 패드부(150)를 완성할 수 있는 효과를 가질 수 있다. 여기서, 제1 및 제2금속 봉지시트(미도시)의 분리 순서는 필요에 의해서 변경 될 수 있다.

[0083] 이어서 도 5f를 참조하면, 패드영역(PA)의 패드부(150)가 노출된 상태에서 스크라이빙 라인들(도 3의 103)을 따라 마더기판(100)을 절단하여 패널 단위로 개별 소자화 하여 유기발광다이오드 표시장치를 완성한다.

[0084] 한편, 전술한 본 발명의 실시예에 따른 유기발광다이오드 표시장치의 제조방법은 마더기판(100)이 4면취인 것을 기준으로 금속 봉지시트(170)가 제1 및 제2금속 봉지시트로 구성될 수 있는 것으로 설명하였지만, 이에 한정하지 않고 다수의 면을 가진 마더기판(100)에서도 적용할 수 있음은 당업자에게는 자명할 것이다.

[0085] 도 6a 내지 도 6c는 실제 엣지영역(EA)을 이용하여 패드영역(PA)의 금속 봉지시트를 분리시키는 공정에 대한 사진이다. 도 6a 내지 도 6c에 도시한 바와 같이, 금속 봉지시트를 별다른 공정을 진행하지 않고, 기술자에 의해 단순히 뜯어 내어 제거하는 것을 확인할 수 있다.

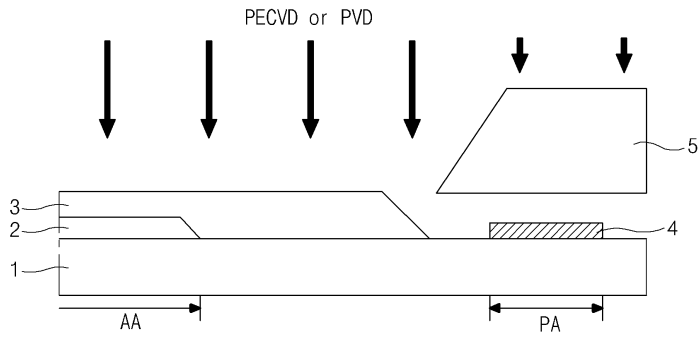
- [0086] 전술한 본 발명의 실시예에 따른 유기발광다이오드 표시장치의 제조방법은 유기발광다이오드 소자의 패시베이션 공정에서의 마스크로 인해 초래되던 침투 성막, 이물 발생, 아크 발생, 정전기 유발 및 막 특성 변화 등의 고질 불량들을 제거하여 수율을 크게 높일 수 있는 효과를 갖는다. 또한, 마스크 공정을 진행하지 않는 것으로 공정 단순화에 의해 생산성을 크게 높이는 효과를 갖는다.
- [0087] 나아가, 마스크로 인해 초래되던 증착 시의 침투 성막(또는 쉐도우(shadow))가 발생하지 않아, 침투되는 성막 만큼의 영역에 대해 설계시 고려할 필요가 없어지므로 네로우 베젤을 구현할 수 있는 효과를 갖는다.
- [0088] 한편, 다른 실시예에서는 에치(etched) 타입 시트의 홈(173)의 위치에 따라 금속 봉지시트의 뜯어내는 공정을 더욱 용이하게 할 수 있는데, 이를 도면을 참조하여 설명한다.
- [0089] 도 7a 및 도 7b는 본 발명의 다른 실시예에 따른 유기발광다이오드 표시장치의 제조과정 중 일부분을 도시한 도면이다. 특히 금속 봉지시트를 마더기판에서 분리하기 전의 제조과정을 도시한다.
- [0090] 도 7a를 참조하면, 본 발명의 일 실시예와 비교하면 금속 봉지시트(473)의 홈(475)을 점착제(463)가 부착되는 면에 형성한 하부 에치 타입의 시트로 구성한 것이 차이점이다. 하부 에치(etched) 타입 시트로 금속 봉지시트(473)를 구성한 것으로 마더기판(400)과의 분리를 더욱 용이하게 할 수 있는 효과를 갖는다.
- [0091] 즉, 홈(475) 방향이 금속 봉지시트(473)의 하부면에 형성되는 것으로, 금속 봉지시트(473)를 뜯어내는 것에 있어서 뜯긴 부분의 마감처리가 더욱 깔끔해 질 수 있는 효과를 가질 수 있다.
- [0092] 한편, 도 7b에 도시한 것처럼 양방향 에치 타입(575) 시트로 금속 봉지시트(573)을 구성할 수도 있다.
- [0093] 이외의 유기발광다이오드, 패드부, 회생층, 보호층, 점착제등의 구성은 일 실시예와 동일하며, 제조과정 또한 동일하게 진행 할 수 있다.
- [0094] 상기에서는 본 발명의 금속 봉지시트를 국부적으로 홈이 패터닝 된 에치 타입 시트로 설명하였지만, 이에 한정하지 않고 분리를 더욱 용이하게 할 수 있는 것으로 홈 대신 홀이 패터닝 된 에치 타입의 시트 또는 홈과 홀이 교대로 패터닝 된 에치 타입 시트 등 다양한 금속 봉지시트를 이용할 수 있음은 해당 기술분야의 숙련된 당업자에게는 자명할 것이다.

부호의 설명

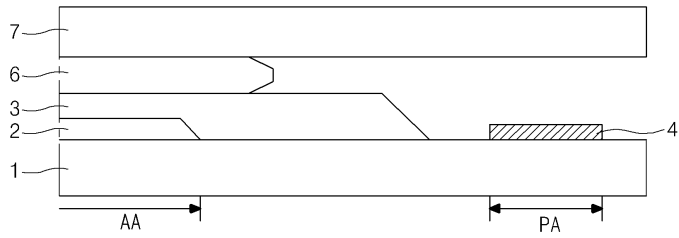
- | | |
|---------------------|-------------------|
| [0095] AA : 유효 표시영역 | PA : 패드영역 |
| 101 : 마더기판 | 120 : 유기발광다이오드 소자 |
| 122 : 회생층 | 130 : 보호층 |
| 151 : 점착제 | 153 : 금속 봉지시트 |

도면

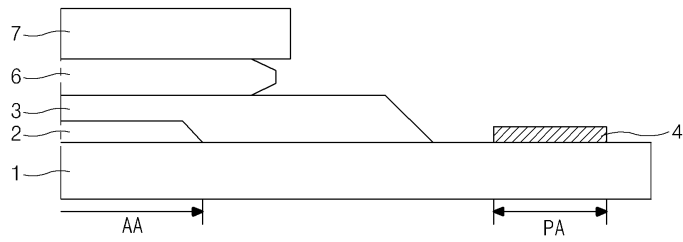
도면1a



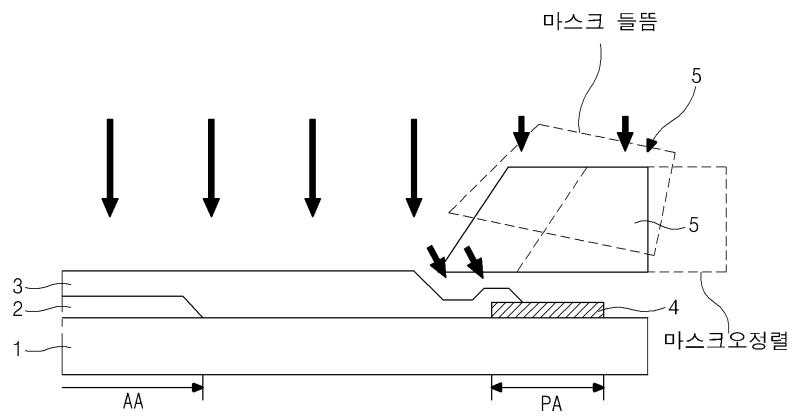
도면1b



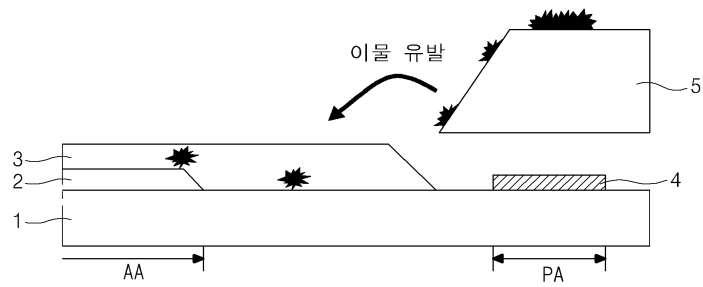
도면1c



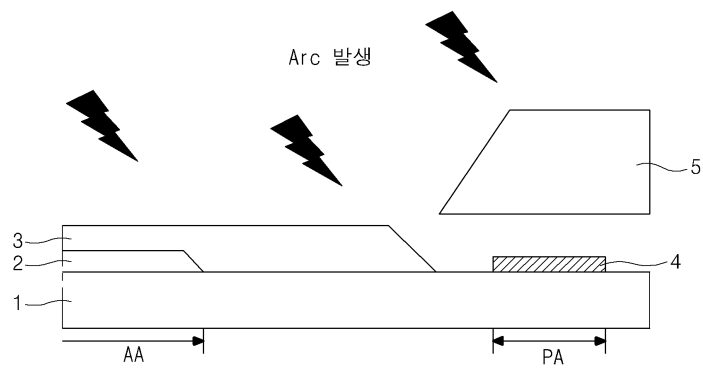
도면2a



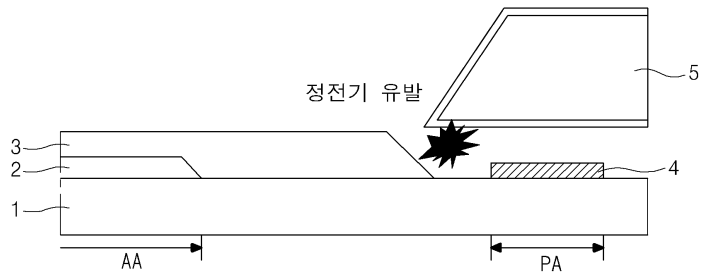
도면2b



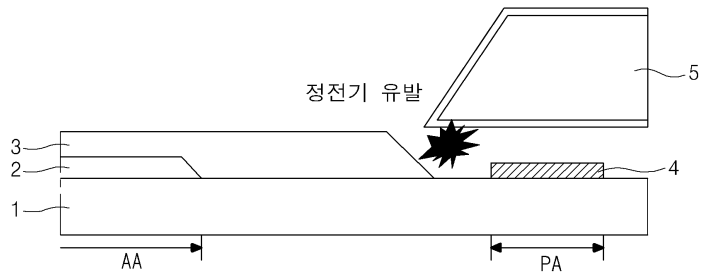
도면2c



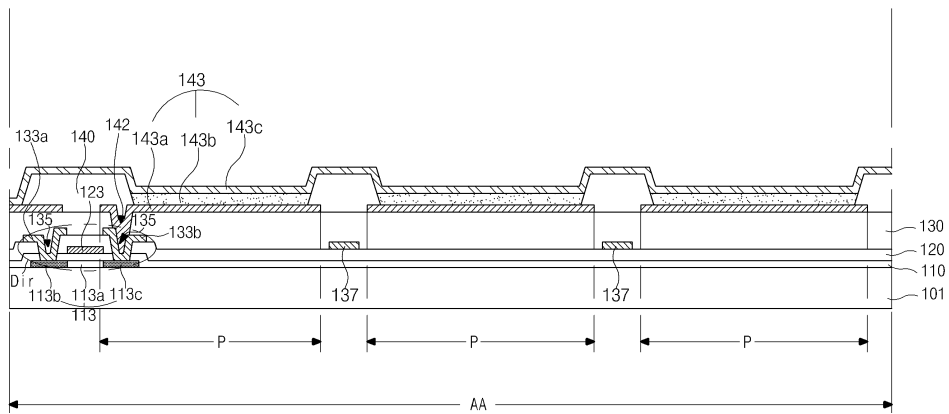
도면2d



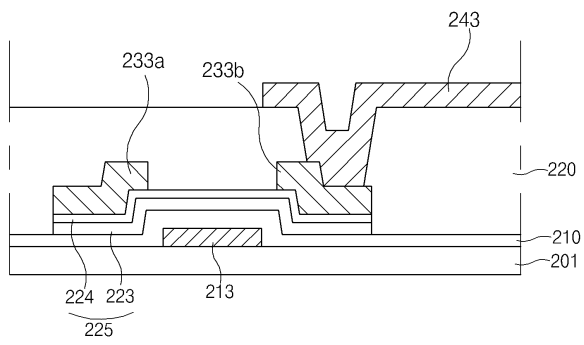
도면2e



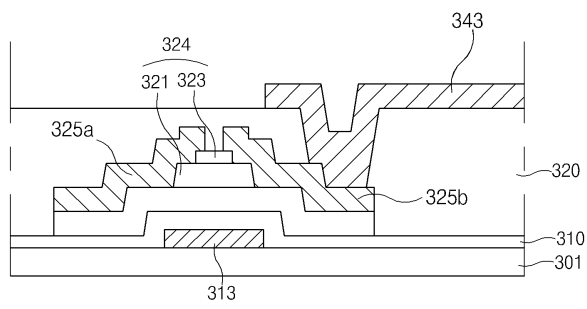
도면3a



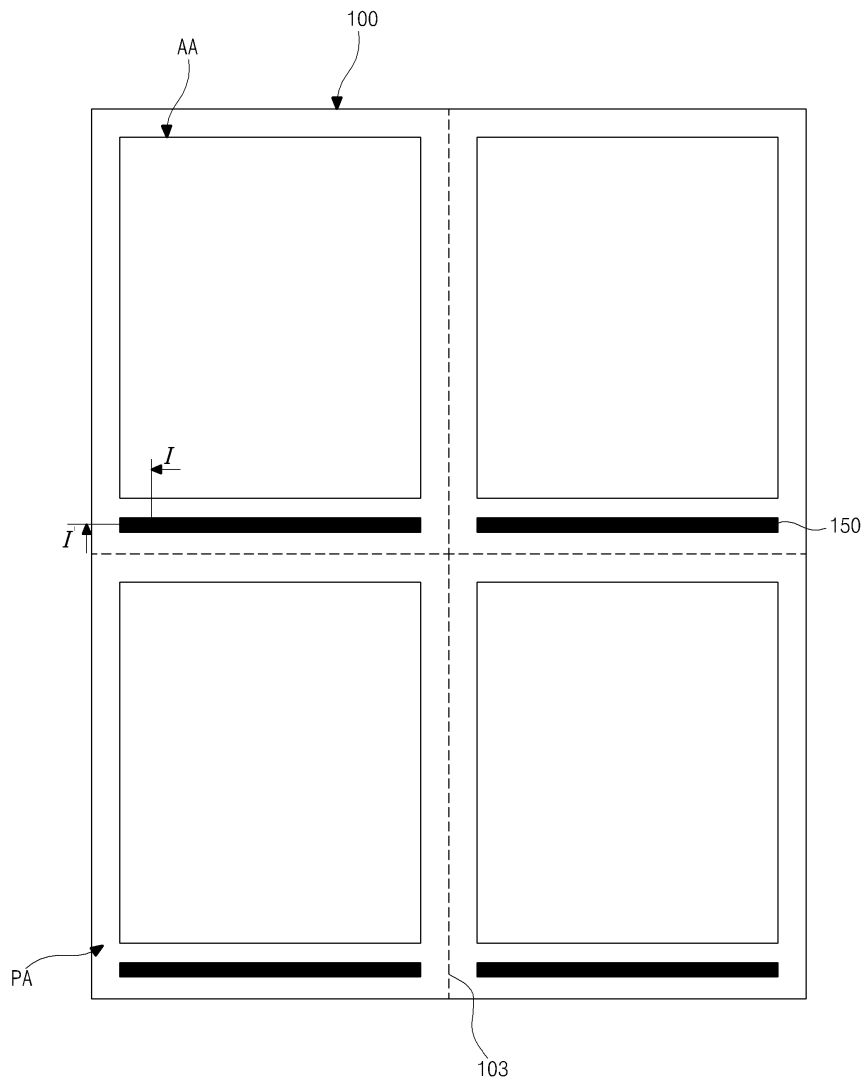
도면3b



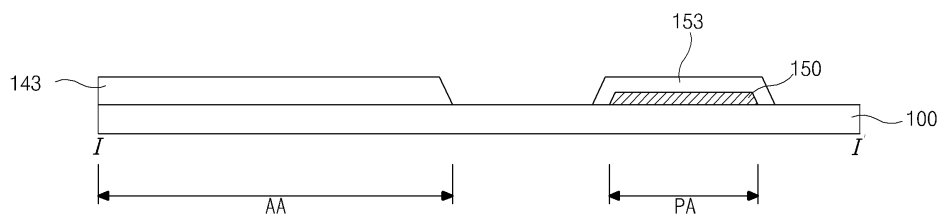
도면3c



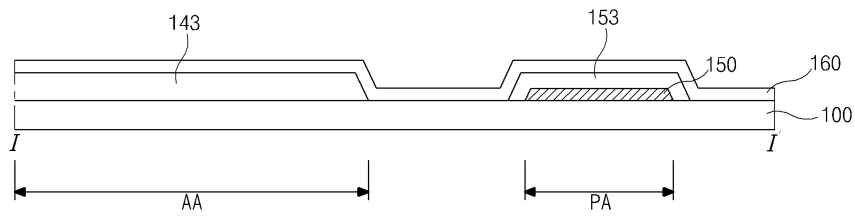
도면4



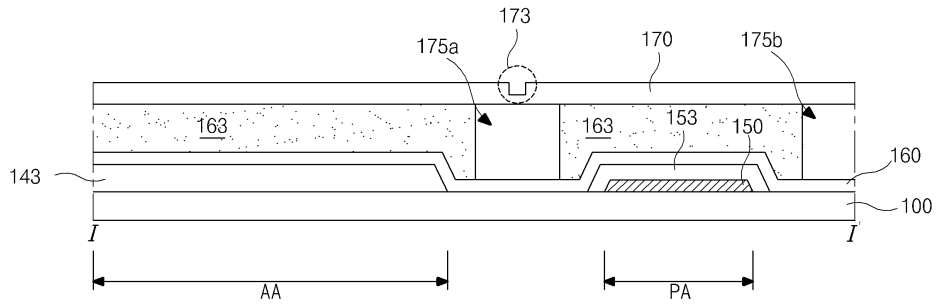
도면5a



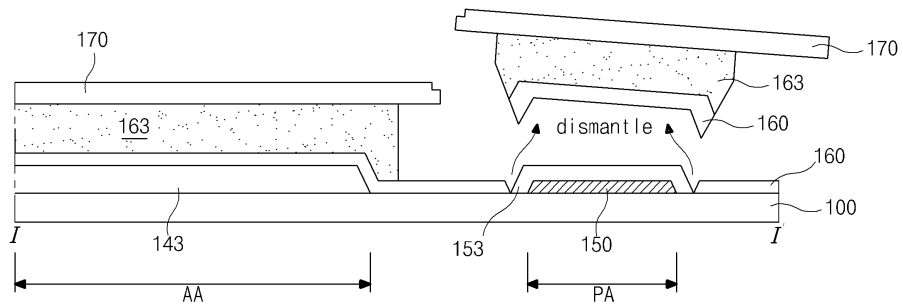
도면5b



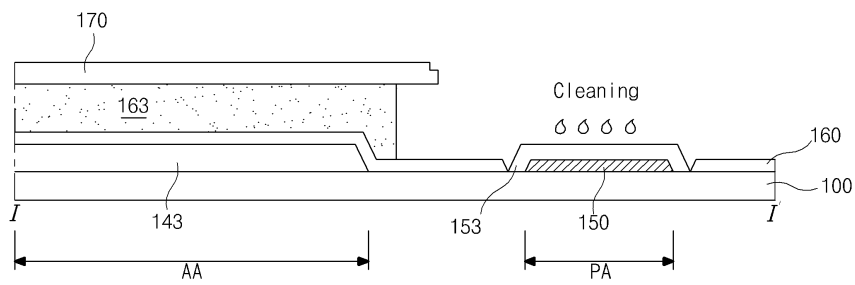
도면5c



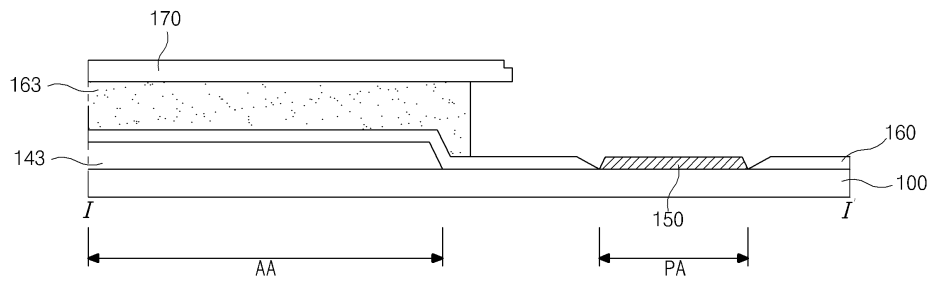
도면5d



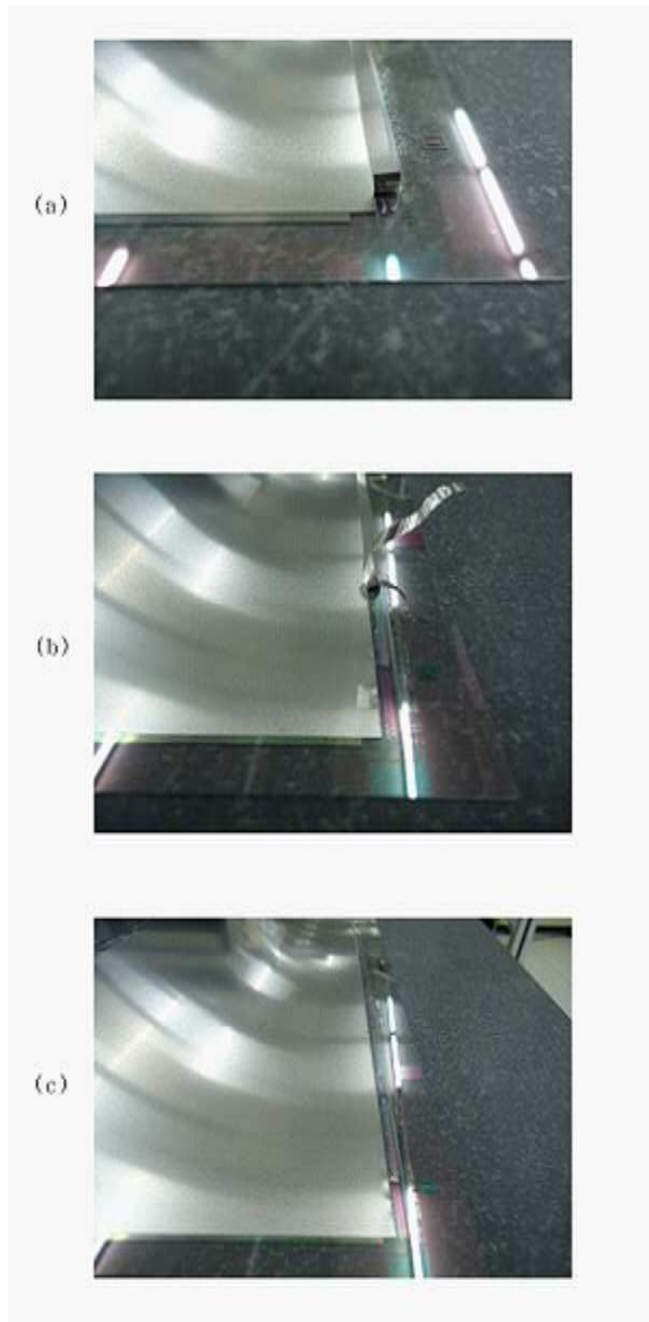
도면5e



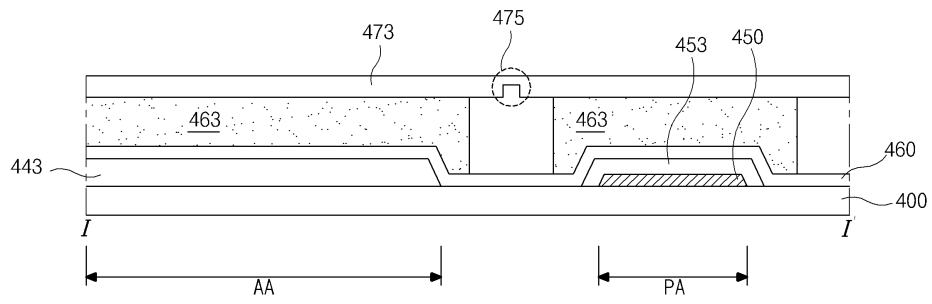
도면5f



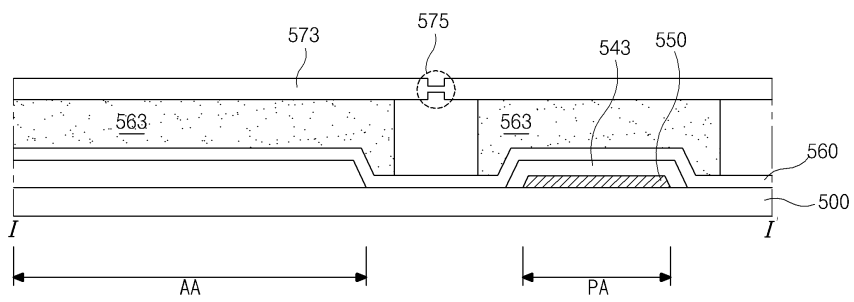
도면6



도면7a



도면7b



专利名称(译)	标题：制造OLED显示装置的方法		
公开(公告)号	KR1020150061682A	公开(公告)日	2015-06-05
申请号	KR1020130145273	申请日	2013-11-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LIM HYUN TAEK 임현택 YU HUI SEONG 유희성 KIM IN SEOK 김인석 YOO MYUNG JAE 유명재		
发明人	임현택 유희성 김인석 유명재		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L51/5237 H01L27/3258		
其他公开文献	KR102094807B1		
外部链接	Espacenet		

摘要(译)

根据本发明的制造有机发光二极管显示装置的方法通过消除诸如特征的改变，静电的感应，电弧的产生，异物的产生等的慢性故障来提高产量。在有机发光二极管器件的钝化过程中由于掩模引起的膜渗透。而且，通过简化没有掩模工艺的工艺，显着提高了生产率。此外，通过防止掩模在沉积过程中产生阴影来实现窄边框。COPYRIGHT KIPO 2015

