



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년12월17일
(11) 등록번호 10-2056678
(24) 등록일자 2019년12월11일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) H01L 27/32 (2006.01)
H01L 51/00 (2006.01) H01L 51/56 (2006.01)
(52) CPC특허분류
H01L 51/5237 (2013.01)
H01L 27/3262 (2013.01)
(21) 출원번호 10-2017-0157583
(22) 출원일자 2017년11월23일
심사청구일자 2017년11월23일
(65) 공개번호 10-2019-0059708
(43) 공개일자 2019년05월31일
(56) 선행기술조사문헌
KR1020140103025 A*
KR1020160124301 A*
KR1020170074101 A
KR1020170107136 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김치웅
경기도 파주시 월롱면 엘지로 245
김민호
경기도 파주시 월롱면 엘지로 245
(74) 대리인
박영복

전체 청구항 수 : 총 16 항

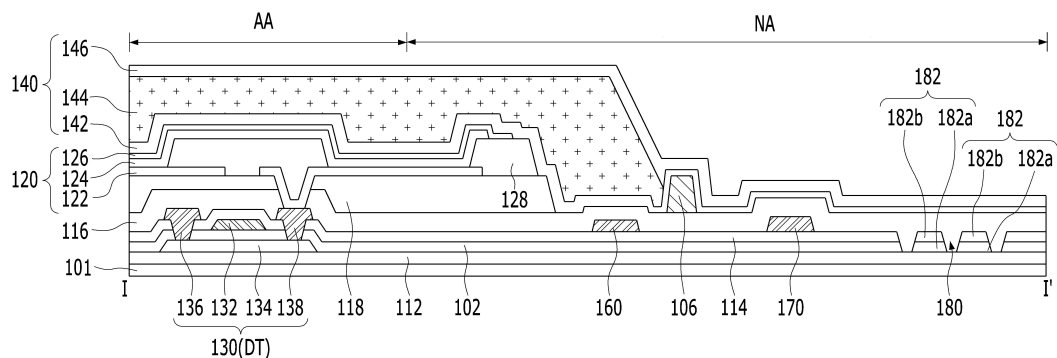
심사관 : 정명주

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명은 신뢰성을 향상시킬 수 있는 유기 발광 표시 장치에 관한 것으로, 본 발명에 따른 유기 발광 표시 장치는 발광 소자가 배치되는 액티브 영역의 둘레를 따라, 배치되는 크랙 방지층과, 액티브 영역과 상기 크랙 방지층 사이에 적어도 하나의 크랙 검출 라인을 구비하며, 크랙 검출 라인의 출력 저항값을 통해 크랙 유무를 판단할 수 있으므로 수율을 높일 수 있다.

대표도 - 도3



(52) CPC특허분류

H01L 51/0097 (2013.01)

H01L 51/56 (2013.01)

명세서

청구범위

청구항 1

액티브 영역에 배치되는 발광 소자와;

상기 액티브 영역의 둘레를 따라, 비액티브 영역에 배치되는 크랙 방지층과;

상기 액티브 영역을 둘러싸도록 배치되는 댐과;

상기 액티브 영역과 상기 크랙 방지층 사이의 상기 비액티브 영역에서 상기 댐과 비중첩되도록 배치되며, 상기 비액티브 영역의 일측에서 하측을 거쳐 타측으로 연속하여 신장되는 적어도 하나의 크랙 검출 라인을 구비하는 유기 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 적어도 하나의 크랙 검출 라인은 동일 평면 상에서 수평 방향으로 나란하게 배열되는 다수의 크랙 검출 라인을 구비하는 유기 발광 표시 장치.

청구항 3

제 2 항에 있어서,

상기 발광 소자와 접속되는 박막트랜지스터를 추가로 구비하며,

상기 다수의 크랙 검출 라인은 상기 박막트랜지스터의 게이트 전극 또는 소스 전극 중 어느 하나와 동일층 상에 동일한 재질로 이루어지는 유기 발광 표시 장치.

청구항 4

제 1 항에 있어서,

상기 적어도 하나의 크랙 검출 라인은 서로 다른 평면 상에서 서로 중첩되게 배열되거나 서로 엇갈리게 배열되는 다수의 크랙 검출 라인을 구비하는 유기 발광 표시 장치.

청구항 5

제 4 항에 있어서,

상기 발광 소자와 접속되는 박막트랜지스터를 추가로 구비하며,

상기 다수의 크랙 검출 라인은

상기 박막트랜지스터의 게이트 전극과 동일층 상에 동일한 재질로 이루어지는 하부 크랙 검출 라인과;

상기 박막트랜지스터의 소스 전극과 동일층 상에 동일한 재질로 이루어지는 상부 크랙 검출 라인을 구비하는 유기 발광 표시 장치.

청구항 6

제 2 항 또는 제 4 항에 있어서,

상기 크랙 검출 라인은 상기 댐과 상기 크랙 방지층 사이에 배치되는 유기 발광 표시 장치.

청구항 7

제 6 항에 있어서,

상기 댐과 상기 액티브 영역 사이에 배치되는 전원 라인과;

상기 전원 라인과 상기 댐 사이에 배치되는 보조 크랙 검출 라인을 추가로 구비하는 유기 발광 표시 장치.

청구항 8

제 1 항에 있어서,

상기 크랙 방지층 하부에서 상기 크랙 방지층과 중첩되는 보조 크랙 검출 라인을 추가로 구비하는 유기 발광 표시 장치.

청구항 9

제 1 항에 있어서,

상기 크랙이 발생된 상기 크랙 검출 라인의 출력 저항값은 무한대이며,

상기 크랙이 발생되지 않은 상기 크랙 검출 라인의 출력 저항값은 상기 무한대보다 낮은 저항값인 유기 발광 표시 장치.

청구항 10

액티브 영역과, 상기 액티브 영역의 주변에 배치되는 비액티브 영역과, 상기 비액티브 영역 내에 구비되는 벤딩 영역을 가지는 유기 발광 표시 장치에 있어서,

상기 액티브 영역에 배치되는 발광 소자와;

상기 액티브 영역의 둘레를 따라, 비액티브 영역에 배치되는 크랙 방지층과;

상기 액티브 영역을 둘러싸도록 배치되는 댐과;

상기 액티브 영역과 상기 크랙 방지층 사이의 상기 비액티브 영역에서 상기 댐과 비중첩되도록 배치되며, 상기 비액티브 영역의 일측에서 하측을 거쳐 타측으로 연속하여 신장되는 적어도 하나의 크랙 검출 라인을 구비하는 유기 발광 표시 장치.

청구항 11

제 10 항에 있어서,

상기 크랙 방지층 및 크랙 검출 라인 중 적어도 어느 하나는 상기 벤딩 영역과, 상기 액티브 영역 사이에 배치되는 유기 발광 표시 장치.

청구항 12

제 11 항에 있어서,

상기 발광 소자와 접속되는 박막트랜지스터와;

상기 박막트랜지스터와 접속되는 다수의 신호 라인을 구동하는 신호 구동부를 추가로 구비하며,

상기 크랙 방지층 및 크랙 검출 라인은 상기 벤딩 영역에 배치되는 구동부와, 상기 액티브 영역 사이에 배치되는 유기 발광 표시 장치.

청구항 13

제 10 항에 있어서,

상기 크랙이 발생된 상기 크랙 검출 라인의 출력 저항값은 무한대이며,

상기 크랙이 발생되지 않은 상기 크랙 검출 라인의 출력 저항값은 상기 무한대보다 낮은 저항값인 유기 발광 표시 장치.

청구항 14

제 1 항 또는 제 10 항에 있어서,

상기 댐은 상기 크랙 방지층과 이격되는 유기 발광 표시 장치.

청구항 15

제 14 항에 있어서,

상기 크랙 방지층들 사이에 배치되는 크랙 방지홀을 추가로 구비하며,

상기 크랙 검출 라인은 상기 댐과 상기 크랙 방지홀 사이에 배치되는 유기 발광 표시 장치.

청구항 16

제 1 항 또는 제 10 항에 있어서,

상기 크랙 방지층은 무기 절연 물질로 이루어지는 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것으로, 특히 신뢰성을 향상시킬 수 있는 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 다양한 정보를 화면으로 구현해 주는 영상 표시 장치는 정보 통신 시대의 핵심 기술로 더 얇고 더 가볍고 휴대가 가능하면서도 고성능의 방향으로 발전하고 있다. 이에 음극선관(CRT)의 단점인 무게와 부피를 줄일 수 있는 평판 표시 장치로 발광층의 발광량을 제어하여 영상을 표시하는 유기 발광 표시 장치 등이 각광받고 있다. 이 유기 발광 표시 장치(OLED)는 자발광 소자로서, 소비전력이 낮고, 고속의 응답 속도, 높은 발광 효율, 높은 휘도 및 광시야각을 가진다.

[0003] 이러한 유기 발광 표시 장치는 유연성 및 탄성을 가지는 유기 박막을 주로 이용하여 형성되므로 플렉서블 표시 장치로 구현할 수 있다. 그러나, 플렉서블 유기 발광 표시 장치의 경우, 이동 또는 조작(handling)시 외력에 의해 크랙이 쉽게 발생된다. 이 크랙을 통해 외부로부터의 수분이나 산소가 유기 발광 표시 장치의 내부로 침투하여 유기 발광 표시 장치 내부의 소자가 쉽게 산화되므로 신뢰성이 저하되는 문제점이 있다.

발명의 내용

해결하려는 과제

[0004] 본 발명은 상기 문제점을 해결하기 위한 것으로서, 본 발명은 신뢰성을 향상시킬 수 있는 유기 발광 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0005] 상기 목적을 달성하기 위하여, 본 발명에 따른 유기 발광 표시 장치는 발광 소자가 배치되는 액티브 영역의 둘레를 따라, 배치되는 크랙 방지층과, 액티브 영역과 상기 크랙 방지층 사이에 적어도 하나의 크랙 검출 라인을 구비하며, 크랙 검출 라인의 출력 저항값을 통해 크랙 유무를 판단할 수 있으므로 수율을 높일 수 있다.

발명의 효과

[0006] 본 발명에서는 크랙 방지층과 액티브 영역 사이에 적어도 하나의 크랙 검출 라인이 배치된다. 이 크랙 검출 라인의 출력 저항값을 각 단위 공정 별 검사 공정시 또는 최종 검사시 측정함으로써 액티브 영역으로 크랙 전파 여부를 판단할 수 있다. 이에 따라, 본 발명은 크랙을 따라 수분 및 산소가 침투하여 발생되는 암점 불량을 방지할 수 있어 신뢰성이 향상된다. 또한, 본 발명은 제품 출하 전 검사 공정을 통해 크랙 유무를 판단할 수 있으므로 수율을 높일 수 있다.

도면의 간단한 설명

[0007] 도 1은 본 발명의 제1 실시 예에 따른 유기 발광 표시 장치를 나타내는 도면이다.

도 2는 도 1에 도시된 서브 화소를 나타내는 회로도이다.

도 3은 도 1에서 선 "I-I'"를 따라 절취한 유기 발광 표시 장치를 나타내는 단면도이다.

도 4a 내지 도 4c는 도 3에 도시된 크랙 방지층 및 크랙 방지 홀을 나타내는 평면도이며, 도 4d는 도 3에 도시된 크랙 검출 라인을 나타내는 평면도이다.

도 5는 본 발명의 제2 실시 예에 따른 유기 발광 표시 장치를 나타내는 단면도이다.

도 6은 도 5에 도시된 크랙 검출 라인의 출력 저항을 측정하는 저항 측정부를 나타내는 도면이다.

도 7은 본 발명의 제3 실시 예에 따른 유기 발광 표시 장치를 나타내는 단면도이다.

도 8은 도 7에 도시된 크랙 검출 라인의 다른 실시 예를 나타내는 단면도이다.

도 9는 도 7에 도시된 크랙 검출 라인의 출력 저항을 측정하는 저항 측정부를 나타내는 도면이다.

도 10은 본 발명의 제4 실시 예에 따른 유기 발광 표시 장치를 나타내는 단면도이다.

도 11은 도 10에 도시된 크랙 검출 라인의 다른 실시 예를 나타내는 단면도이다.

도 12는 본 발명의 제5 실시 예에 따른 유기 발광 표시 장치를 나타내는 평면도이다.

도 13은 도 12에 도시된 벤딩 영역의 다른 실시 예를 나타내는 평면도이다.

도 14는 도 13에서 선 "II-II'"를 따라 절취한 유기 발광 표시 장치를 나타내는 단면도이다.

도 15는 도 13에서 선 "III-III'"를 따라 절취한 유기 발광 표시 장치를 나타내는 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0008] 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시 예를 상세하게 설명하기로 한다.
- [0009] 도 1은 본 발명에 따른 유기 발광 표시 장치를 나타내는 도면이다.
- [0010] 도 1에 도시된 유기 발광 표시 장치는 유기 발광 표시 패널(100)과, 유기 발광 표시 패널(100)을 구동하기 위한 구동부(150)를 구비한다.
- [0011] 구동부(150)는 회로 필름(152)과, 회로 필름(152) 상에 실장되는 구동 집적 회로(154)를 구비한다.
- [0012] 구동 집적 회로(154)는 유기 발광 표시 패널(100)을 구동시키기 위한 구동 신호 등을 생성하여 회로 필름(152)을 통해 유기 발광 표시 패널(100)로 공급한다.
- [0013] 회로 필름(152)의 일단은 유기 발광 표시 패널(100)의 패드부와 연결되며, 타단은 타이밍 제어부 및 전원부 등이 실장된 인쇄 회로 기판과 연결된다. 따라서, 전원부에 생성된 전원 전압은 회로 필름(152) 상에 형성된 전원 공급 단자(162)를 통해 유기 발광 표시 패널(100)의 전원 라인(160)에 공급된다. 여기서, 전원 전압은 레퍼런스 전압, 고전위 전압 및 저전위 전압 중 적어도 어느 하나를 포함한다. 한편, 도 1에서는 전원 라인(160)이 1개만 도시되어 있으나, 전원 라인(160)은 서로 다른 다수의 구동 전압 각각을 공급하도록 2개 이상으로 형성될 수도 있다. 이러한 전원 라인(160)은 비액티브 영역(NA)에서 댐(106)을 기준으로 내측에 배치되고, 전원 라인(160)인과 나란한 크랙 검출 라인(170) 및 크랙 방지층(182)은 비액티브 영역(NA)에서 댐(106)을 기준으로 내측에 배치된다.
- [0014] 유기 발광 표시 패널(100)은 기판(101) 상에 마련되는 액티브 영역(AA)과, 액티브 영역(AA)의 주변에 배치되는 비액티브 영역(NA)으로 구분된다. 기판(101)은 유리 또는 플라스틱 기판으로 형성된다. 플라스틱 기판인 경우, 폴리이미드 계열 또는 폴리 카보네이트 계열 물질이 사용되어 가요성(flexibility)을 가질 수 있다.
- [0015] 액티브 영역(AA)은 매트릭스 형태로 배열된 단위 화소를 통해 영상을 표시한다. 단위 화소는 적색(R), 녹색(G) 및 청색(B) 서브 화소(SP)로 구성되거나, 적색(R), 녹색(G), 청색(B) 및 백색(W) 서브 화소(SP)로 구성된다. 각 서브 화소들(SP) 각각은 도 2에 도시된 바와 같이 화소 구동 회로와, 화소 구동 회로와 접속되는 발광 소자(120)를 구비한다.
- [0016] 화소 구동회로는 제1 및 제2 스위칭 트랜지스터(ST1, ST2), 구동 트랜지스터(DT), 및 스토리지 커패시터(Cst)를 구비한다. 여기서, 화소 구동 회로의 구성은 도 2의 구조에 한정되지 않고 다양한 구성의 화소 구동 회로가 이

용될 수 있다.

- [0017] 스토리지 커패시터(Cst)는 구동 트랜지스터(DT)의 스캔 단자와 저전위 전압(EVSS) 공급 라인 사이에 접속되어 이들 사이의 차전압을 충전하여 구동 트랜지스터(DT)의 구동 전압으로 공급한다.
- [0018] 제1 스위칭 트랜지스터 (ST1)는 제1 스캔 라인(SL1)의 제어에 의해 턴-온되어 데이터 라인(DL)으로부터의 데이터 전압을 구동 트랜지스터 (DT)의 게이트 전극에 전달한다.
- [0019] 제2 스위칭 트랜지스터 (ST2)는 제2 스캔 라인(SL2)의 제어에 의해 턴-온되어 레퍼런스 라인(RL)으로부터의 레퍼런스 전압을 구동 트랜지스터 (DT)의 소스 전극에 전달하고, 센싱 모드에서 구동 트랜지스터(DT)의 전류를 레퍼런스 라인(RL)으로 전달할 수 있다. 제1 및 제2 스위칭 트랜지스터(ST1, ST2)는 서로 다른 스캔 라인(SL1, SL2)에 의해 제어되거나 동일 스캔 라인에 의해 제어될 수 있다.
- [0020] 구동 트랜지스터(DT)는 제1 스위칭 트랜지스터(ST1)로부터 공급되는 데이터 신호에 따라 스위칭되어 고전위 전압(EVDD) 공급 라인으로부터 유기발광소자(120)로 흐르는 전류를 제어한다.
- [0021] 이러한 구동 박막트랜지스터(DT, 130)는 도 3에 도시된 바와 같이 버퍼층(112) 상에 배치되는 반도체층(134)과, 게이트 절연막(102)을 사이에 두고 반도체층(134)과 중첩되는 게이트 전극(132)과, 층간 절연막(114) 상에 형성되어 반도체층(134)과 접촉하는 소스 및 드레인 전극(136, 138)을 구비한다. 여기서, 반도체층(134)은 비정질 반도체 물질, 다결정 반도체 물질 및 산화물 반도체 물질 중 적어도 어느 하나로 형성된다.
- [0022] 유기발광소자(120)는 구동 트랜지스터(DT)의 소스 단자와 저전위 전압(EVSS) 공급 라인 사이에 전기적으로 접속되어 구동 트랜지스터(DT)로부터 공급되는 데이터 신호에 대응되는 전류에 의해 발광한다. 이를 위해, 유기발광소자(120)는 유기층(124)을 사이에 두고 대향하는 애노드 전극(122) 및 캐소드 전극(126)을 구비한다. 애노드 전극(122)은 보호막(116) 및 평탄화층(118)을 관통하는 화소 콘택홀을 통해 노출된 구동 트랜지스터(DT)의 소스 전극(138)에 접속되며, 발광 영역을 마련하도록 배치된 बैं크(128)에 의해 노출된다. 유기층(124)은 애노드 전극(122) 및 बैं크(128)상에 형성된다. 유기층(124)은 정공 주입층/정공 수송층/발광층/전자 수송층/전자 주입층 등을 포함하여 구성될 수 있다. 캐소드 전극(126)은 유기층(124)을 사이에 두고 애노드 전극(122)과 대향하도록 유기층(124) 상에 형성된다.
- [0023] 이에 따라, 적색(R), 녹색(G), 청색(B) 및 백색(W) 서브 화소(SP) 각각은 데이터 신호에 따른 구동 트랜지스터(DT)의 스위칭을 이용하여 고전위 전원(EVDD)으로부터 유기발광소자(120)로 흐르는 전류의 크기를 제어하여 유기발광소자(120)의 발광층을 발광시킴으로써 소정의 색을 표현한다.
- [0024] 유기발광소자(120) 상에는 다층 구조의 봉지부(140)가 배치된다. 이 봉지부(140)는 외부의 수분이나 산소에 취약한 발광 소자(120)로 외부의 수분이나 산소가 침투되는 것을 차단한다. 이를 위해, 봉지부(140)는 다수의 무기 봉지층들(142, 146)과, 다수의 무기 봉지층들(142, 146) 사이에 배치되는 유기 봉지층(144)을 구비하며, 무기 봉지층(146)이 최상층에 배치되도록 한다. 이 때, 봉지부(140)는 적어도 2층의 무기 봉지층(142, 146)과 적어도 1층의 유기 봉지층(144)을 구비한다. 본 발명에서는 제1 및 제2 무기 봉지층들(142, 146) 사이에 유기 봉지층(144)이 배치되는 봉지부(140)의 구조를 예로 들어 설명하기로 한다.
- [0025] 제1 무기 봉지층(142)는 발광 소자(120)와 가장 인접하도록 캐소드 전극(126) 상에 형성된다. 이러한 제1 무기 봉지층(142)은 질화실리콘(SiNx), 산화 실리콘(SiOx), 산화질화실리콘(SiON) 또는 산화 알루미늄(Al2O3)과 같은 저온 증착이 가능한 무기 절연 재질로 형성된다. 이에 따라, 제1 무기 봉지층(142)이 저온 분위기에서 증착되므로, 제1 무기 봉지층(142)의 증착 공정시 고온 분위기에 취약한 발광 스택(124)이 손상되는 것을 방지할 수 있다.
- [0026] 유기 봉지층(144)은 유기 발광 표시 패널(100)의 휘어짐에 따른 각 층들 간의 응력을 완화시키는 완충역할을 하며, 평탄화 성능을 강화한다. 이 유기 봉지층(144)은 아크릴 수지, 에폭시 수지, 폴리이미드, 폴리에틸렌 또는 실리콘옥시카본(SiOC)과 같은 유기 절연 재질로 형성된다. 이러한 유기 봉지층(144)은 댄(160)까지 확산되어 형성되거나, 댄(160)을 넘어 신호 패드가 배치된 비액티브 영역(NA) 전까지 확산되어 형성될 수 있다.
- [0027] 제 2 무기 봉지층(146)은 유기 봉지층(144) 및 제1 무기 봉지층(142) 각각의 상부면 및 측면을 덮도록 형성된다. 즉, 제2 무기 봉지층(146)은 액티브 영역(AA)뿐만 아니라, 신호 패드가 배치된 비액티브 영역(NA)을 제외한 나머지 비액티브 영역(NA)에 형성될 수 있다. 이에 따라, 제2 무기 봉지층(146)은 외부의 수분이나 산소가 제1 무기 봉지층(142) 및 유기 봉지층(144)으로 침투하는 것을 최소화하거나 차단한다. 이러한 제2 무기 봉지층(146)은 질화실리콘(SiNx), 산화 실리콘(SiOx), 산화질화실리콘(SiON) 또는 산화 알루미늄(Al2O3)과 같은

무기 절연 재질로 형성된다.

- [0028] 비액티브 영역(NA)에는 전원 라인(160), 댐(106), 크랙 검출 라인(170) 및 크랙 방지층(182)이 배치된다.
- [0029] 전원 라인(160)은 레퍼런스 전압(Vref), 고전위 전압(EVDD) 및 저전위 전압(EVSS) 중 적어도 어느 하나를 포함하는 전원 전압을 공급한다. 이러한 전원 라인(160)은 회로 필름(152)이 부착되는 액티브 영역(AA)의 일측을 제외한 나머지 액티브 영역(AA)을 둘러싸도록 배치된다. 이 전원 라인(160)과 액티브 영역(AA) 사이에는 게이트 구동부(도시하지 않음)가 배치될 수도 있다. 게이트 구동부는 표시 패널(100)의 비액티브 영역(NA; 베젤 영역)에 내장된 게이트-인-패널(Gate In Panel; GIP) 방식이 주로 이용되며, 액티브 영역 내에 배치되는 박막트랜지스터와 동일 공정으로 형성된다.
- [0030] 댐(106)은 유기 봉지층(144)이 잉크젯 방식을 통해 형성되는 경우, 액상 형태의 유기 봉지층(144)이 비액티브 영역(NA)으로 확산되는 것을 방지하도록 배치된다. 이러한 댐(106)에 의해, 비액티브 영역(NA)의 최외곽에 배치되는 신호 패드 쪽으로 유기 봉지층(144)이 확산되는 것을 방지할 수 있다. 이를 위해, 댐(106)은 도 1에 도시된 바와 같이 발광 소자(120)가 배치되는 액티브 영역(AA)을 완전히 둘러싸도록 형성되어 액티브 영역(AA)과 비액티브 영역(NA) 사이에 형성될 수도 있다.
- [0031] 크랙 방지층(182)은 유기 발광 표시 패널(100)의 외곽에서 발생한 크랙이 액티브 영역(AA)으로 전파되는 것을 방지하도록 액티브 영역의 둘레를 따라 다수개 형성된다. 이 크랙 방지층(182)에 의해 액티브 영역(AA)에 배치되는 유기 발광 소자(120), 트랜지스터(ST1, ST2, DT), 커패시터(Cst), 신호 라인(SL, DL, RL) 및 전원 라인들(P, L)이 손상되는 것을 방지할 수 있다.
- [0032] 이를 위해, 크랙 방지층(182)들은 크랙 방지 홀(180)을 사이에 두고 이격되도록 형성된다. 여기서, 크랙 방지층(182)은 다수의 무기 절연막 중 적어도 하나의 무기 절연막과 동일 재질을 이용하여 형성된다. 예를 들어, 크랙 방지층(182)은 게이트 절연막(102)과 동일 재질로 버퍼층(112) 상에 배치되는 제1 크랙 방지층(182a)과, 층간 절연막(114)과 동일 재질로 제1 크랙 방지층(182a) 상에 배치되는 제2 크랙 방지층(182b)으로 이루어진다.
- [0033] 이 다수의 크랙 방지층(182)은 도 4a에 도시된 바와 같이 직선 형태로 배치되거나, 도 4b에 도시된 바와 같이 지그재그 형태로 배치되거나, 도 4c에 도시된 바와 같이 다각형 구조, 원형 구조 또는 이들의 혼합 구조로 형성되어 매트릭스 형태로 배치된다. 이 때, 각각의 크랙 방지층들(182)은 동일 형태로 형성되거나, 높이, 길이, 폭 및 형상 중 적어도 어느 하나가 서로 다를 수도 있다.
- [0034] 이러한 크랙 방지층(182)에 의해 표시 패널(100)의 외곽에서 발생한 크랙의 전파 경로가 길어지므로, 크랙들이 액티브 영역(AA)으로 전파되기 어려워진다. 따라서, 표시 패널의 외곽에서 발생한 크랙에 의해 액티브 영역(AA)의 소자(120, ST1, ST2, DT, Cst) 및 신호 라인들(SL, DL, RL)이 손상되는 것을 방지할 수 있다.
- [0035] 크랙 검출 라인(170)은 표시 패널(100)의 외곽에서 발생한 크랙의 강도가 커 크랙 방지홀(180) 및 크랙 방지층(182)으로도 차단되지 못하고 전파된 크랙의 유무 여부를 판단한다. 이를 위해, 크랙 검출 라인(170)은 크랙 방지층(182) 및 크랙 방지홀(180) 중 적어도 어느 하나와, 댐(106) 사이에 적어도 1개 배치된다. 이 크랙 검출 라인(170)은 액티브 영역(AA)의 적어도 3측면을 둘러싸도록 형성된다. 예를 들어, 크랙 검출 라인(170)은 "U"자 형태로 형성되거나, 일부가 개구된 액자 형태로 형성된다. 이 크랙 검출 라인(170)의 각 변은 도 4a 및 도 4b에 도시된 크랙 방지층(182)을 따라 도 1에 도시된 바와 같이 직선 형태 또는 지그재그 형태로 형성되거나, 도 4d에 도시된 바와 같이 중앙 영역이 빈 다수개의 마름모 형상이 일렬로 서로 연결된 형태로 형성된다. 이러한 크랙 검출 라인(170)은 구동 트랜지스터(DT)의 게이트 전극(132), 소스 및 드레인 전극(136, 138) 중 적어도 어느 하나와 동일 재질로 동일층 상에 형성된다.
- [0036] 크랙 검출 라인(170)의 양끝단과 연결된 크랙 검출 단자(164)는 도 1에 도시된 바와 같이 회로 필름(152), 인쇄 회로 기판 또는 비액티브 영역(NA) 상에 배치된다. 이 크랙 검출 단자(164)에 저항 측정부를 접촉시킴으로써 크랙 검출 라인(170)의 출력 저항값을 측정한다. 출력 저항값이 무한대로 검출되면, 크랙 검출 라인(170)에 크랙이 발생되어 액티브 영역(AA)으로 크랙이 전파된 것으로 판단한다. 그리고, 출력 저항값이 무한대보다 작은 적정 출력 저항값으로 검출되면, 크랙 검출 라인(170)에 크랙이 발생되지 않은 것으로 판단한다.
- [0037] 이와 같이, 본 발명에서는 크랙 방지층(182)과 액티브 영역(AA) 사이에 크랙 검출 라인(170)이 배치된다. 이 크랙 검출 라인(170)의 출력 저항값을 각 단위 공정 별 검사 공정시 또는 최종 검사시 측정함으로써 액티브 영역으로 크랙 전파 여부를 판단할 수 있다. 이에 따라, 본 발명은 크랙을 따라 수분 및 산소가 침투하여 발생하는 암점 불량을 방지할 수 있어 신뢰성이 향상된다. 또한, 본 발명은 제품 출하 전 검사 공정을 통해 크랙 유

무를 판단할 수 있으므로 수율을 높일 수 있다.

- [0038] 도 5는 본 발명의 제2 실시 예에 따른 유기 발광 표시 장치를 나타내는 단면도이다.
- [0039] 도 5에 도시된 유기 발광 표시 장치는 도 3에 도시된 유기 발광 표시 장치와 대비하여 댐(106)이 다수개 배치되고, 크랙 검출 라인(170)이 동일 평면 상에서 수평 방향으로 다수개 배치되는 것을 제외하고는 동일한 구성요소를 구비한다. 이에 따라, 동일한 구성요소에 대한 상세한 설명은 생략하기로 한다.
- [0040] 도 5에 도시된 다수개의 댐(106)은 비액티브 영역(NA) 및 액티브 영역(AA) 사이에 나란하게 배치된다. 예를 들어, 다수개의 댐(160)은 액티브 영역(AA)과 인접한 제1 댐(106a)과, 비액티브 영역(NA)과 인접한 제2 댐(106b)을 구비한다. 이러한 제1 및 제2 댐(106a, 106b)은 액상 형태의 유기 봉지층(144)이 액티브 영역(AA)에 적하될 때, 액상 형태의 유기 봉지층(144)이 비액티브 영역(NA)의 신호 패드로 침범하는 것을 방지하도록 한다. 크랙 검출 라인들(170)은 크랙 방지층(182)과 액티브 영역(AA) 사이에 다수개 배치되어 크랙의 수평 위치를 검출한다. 예를 들어, 크랙 검출 라인(170)은 도 6에 도시된 바와 같이 동일 평면인 게이트 절연막(102) 상에서 수평 방향으로 나란하게 배열되는 제1 및 제2 크랙 검출 라인(172, 174)을 구비한다. 여기서, 크랙 검출 라인(170)의 개수는 도 5 및 6의 구조에 한정되지 않고, 2개 이상 배치될 수 있다.
- [0041] 제1 크랙 검출 라인(172)은 액티브 영역(AA)과 인접하게 배치되며, 제2 크랙 검출 라인(174)은 제1 크랙 검출 라인(172)과 크랙 방지층(182) 사이에 배치된다. 제1 및 제2 크랙 검출 라인(172, 174)은 게이트 전극(132) 및 소스 전극(136) 중 어느 하나와 동일층 상에 동일 재질로 이루어진다. 예를 들어, 제1 및 제2 크랙 검출 라인(172, 174)은 층간 절연막(114) 상에서 소스 전극과 동일 재질로 이루어진다. 이러한 제1 및 제2 크랙 검출 라인(172, 174) 각각의 출력 저항값은 저항 측정부(178)에 의해 측정된다.
- [0042] 제1 및 제2 크랙 검출 라인(172, 174)의 출력 저항값이 모두 무한대 측정되는 경우, 액티브 영역(AA)으로는 크랙이 전파된 것으로 판단하여 해당 표시 패널은 불량으로 판단한다. 그리고, 제1 및 제2 크랙 검출 라인(172, 174)의 출력 저항값이 모두 적정값으로 측정되는 경우, 액티브 영역(AA)으로는 크랙이 전파되지 않은 것으로 판단하여 해당 표시 패널(100)은 양품으로 판단한다. 그리고, 제1 크랙 검출 라인(172)의 출력 저항값이 무한대보다 낮은 적정 저항값으로 측정되고, 제2 크랙 검출 라인(174)의 출력 저항값이 무한대로 측정되는 경우, 제1 및 제2 크랙 검출 라인(172, 174) 사이까지 크랙이 전파되고 액티브 영역(AA)으로 크랙이 전파되지 않은 것으로 판단하여 해당 표시 패널(100)은 양품으로 판단한다.
- [0043] 이와 같이, 본 발명의 제2 실시 예에 따른 유기 발광 표시 장치에서는 크랙 방지층(182)과 액티브 영역(AA) 사이에 수평 방향으로 나란하게 배열되는 다수개의 크랙 검출 라인(170)을 배치한다. 이 크랙 검출 라인(170)의 출력 저항값을 각 단위 공정 별 검사 공정시 또는 최종 검사시 측정함으로써 액티브 영역으로 크랙 전파 여부를 판단할 수 있을 뿐만 아니라 크랙의 수평 위치를 판단할 수 있다. 이에 따라, 본 발명은 크랙을 따라 수분 및 산소가 침투하여 발생하는 암점 불량을 방지할 수 있어 신뢰성이 향상된다. 또한, 본 발명은 제품 출하 전 검사 공정을 통해 크랙 유무를 판단할 수 있으므로 수율을 높일 수 있다.
- [0044] 도 7은 본 발명의 제3 실시 예에 따른 유기 발광 표시 장치를 나타내는 단면도이다.
- [0045] 도 7에 도시된 유기 발광 표시 장치는 도 3에 도시된 유기 발광 표시 장치와 대비하여 크랙 검출 라인(170)이 수직 및 수평 방향으로 다수개 배치되는 것을 제외하고는 동일한 구성요소를 구비한다. 이에 따라, 동일한 구성요소에 대한 상세한 설명은 생략하기로 한다.
- [0046] 도 7에 도시된 크랙 검출 라인들(170)은 크랙 방지층(182)과 액티브 영역(AA) 사이에 다수개 배치되어 크랙의 수평 및 수직 위치를 검출한다. 예를 들어, 크랙 검출 라인(170)은 제1 및 제2 크랙 검출 라인(172, 174)을 구비한다. 여기서, 크랙 검출 라인(170)의 개수는 도 7의 구조에 한정되지 않고, 2개 이상 배치될 수 있다.
- [0047] 제1 크랙 검출 라인(172)은 액티브 영역(AA)과 인접하게 배치된다. 이 제1 크랙 검출 라인(172)은 서로 다른 평면 상에 배치되는 제1 하부 크랙 검출 라인(172a)과, 제1 상부 크랙 검출 라인(172b)을 구비한다. 제1 하부 크랙 검출 라인(172a)은 도 7에 도시된 바와 같이 적어도 한 층의 절연막을 사이에 두고 제1 상부 크랙 검출 라인(172b)과 중첩되거나, 도 8에 도시된 바와 같이 교번적으로 배치된다. 예를 들어, 제1 하부 크랙 검출 라인(172a)은 게이트 절연막(102) 상에서 게이트 전극(132)과 동일 재질로, 제1 상부 크랙 검출 라인(172b)은 층간 절연막(114) 상에서 소스 및 드레인 전극(136, 138)과 동일 재질로 형성된다. 이 경우, 제1 하부 크랙 검출 라인(172a)은 층간 절연막(114)을 사이에 두고 제1 상부 크랙 검출 라인(172b)과 중첩되거나 엇갈리게 배치된다.
- [0048] 제2 크랙 검출 라인(174)은 제1 크랙 검출 라인(172)과 크랙 방지층(182) 사이에 배치된다. 이 제2 크랙 검출

라인(174)은 서로 다른 평면 상에 배치되는 제2 하부 크랙 검출 라인(174a)과, 제2 상부 크랙 검출 라인(174b)을 구비한다. 제2 하부 크랙 검출 라인(174a)은 적어도 한 층의 절연막을 사이에 두고 제2 상부 크랙 검출 라인(174b)과 중첩된다. 예를 들어, 제2 하부 크랙 검출 라인(174a)은 게이트 절연막(102) 상에서 게이트 전극(132)과 동일 재질로, 제2 상부 크랙 검출 라인(174b)은 층간 절연막(114) 상에서 소스 및 드레인 전극(136, 138)과 동일 재질로 형성된다. 이 경우, 제2 하부 크랙 검출 라인(174a)은 층간 절연막(114)을 사이에 두고 제2 상부 크랙 검출 라인(174b)과 중첩되거나 엇갈리게 배치된다.

[0049] 이러한 제1 및 제2 하부 크랙 검출 라인(172a, 174a)과, 제1 및 제2 상부 크랙 검출 라인(172b, 174b) 각각의 출력 저항값은 도 9에 도시된 바와 같이 저항 측정부(178)에 의해 측정된다.

[0050] 제1 및 제2 하부 크랙 검출 라인(172a, 174a)과, 제1 및 제2 상부 크랙 검출 라인(172b, 174b)의 출력 저항값이 모두 무한대 측정되는 경우, 액티브 영역(AA)으로는 크랙이 전파된 것으로 판단하여 해당 표시 패널(100)은 불량으로 판단한다.

[0051] 제1 및 제2 하부 크랙 검출 라인(172a, 174a)과, 제1 및 제2 상부 크랙 검출 라인(172b, 174b)의 출력 저항값이 모두 적정값으로 측정되는 경우, 액티브 영역(AA)으로는 크랙이 전파되지 않은 것으로 판단하여 해당 표시 패널(100)은 양품으로 판단한다.

[0052] 제1 및 제2 하부 크랙 검출 라인(172a, 174a)의 저항값이 모두 적정값으로 측정되고, 제1 및 제2 상부 크랙 검출 라인(172b, 174b)의 저항값이 무한대로 측정되는 경우, 제1 및 제2 하부 크랙 검출 라인(172a, 174a)까지 크랙이 전파되지 않은 것으로 판단한다.

[0053] 제1 하부 및 제1 상부 크랙 검출 라인(172a, 172b)의 저항값이 모두 적정값으로 측정되고, 제2 하부 및 제2 상부 크랙 검출 라인(174a, 174b)의 저항값이 무한대로 측정되는 경우, 제1 하부 및 제1 상부 크랙 검출 라인(172a, 172b)까지 크랙이 전파되지 않은 것으로 판단한다.

[0054] 이와 같이, 본 발명의 제3 실시 예에 따른 유기 발광 표시 장치는 크랙 방지층(182)과 액티브 영역(AA) 사이에 수평 및 수직 방향으로 나란하게 배열되는 다수개의 크랙 검출 라인(170)을 배치한다. 이 다수의 크랙 검출 라인(170)의 출력 저항값을 각 단위 공정 별 검사 공정시 또는 최종 검사시 측정함으로써 크랙의 수평 및 수직 위치를 판단하여 액티브 영역으로 크랙 전파 여부를 판단할 수 있다. 이에 따라, 본 발명은 크랙을 따라 수분 및 산소가 침투하여 발생하는 암점 불량을 방지할 수 있어 신뢰성이 향상된다. 또한, 본 발명은 제품 출하 전 검사 공정을 통해 크랙 유무를 판단할 수 있으므로 수율을 높일 수 있다.

[0055] 도 10은 본 발명의 제4 실시 예에 따른 유기 발광 표시 장치를 나타내는 단면도이다.

[0056] 도 10에 도시된 유기 발광 표시 장치는 도 3에 도시된 유기 발광 표시 장치와 대비하여 액티브 영역(AA) 내부로 크랙이 전파되었는지를 판단할 수 있는 보조 크랙 검출 라인(176)을 더 구비하는 것을 제외하고는 동일한 구성요소를 구비한다. 이에 따라, 동일한 구성요소에 대한 상세한 설명은 생략하기로 한다.

[0057] 보조 크랙 검출 라인(176)은 댐(106)의 내측에 배치된다. 즉, 보조 크랙 검출 라인(176)은 댐(106)과 전원 라인(160) 사이에서, 전원 라인(170)과 나란하게 배열된다. 이러한 보조 크랙 검출 라인(176)의 출력 저항값을 측정하여 댐(106)의 내측 영역으로 크랙 전파 유무를 판단한다. 이에 따라, 도 10에 도시된 유기 발광 표시 장치는 크랙 검출 라인(170)을 통해 비액티브 영역(NA)에서 액티브 영역(AA)쪽으로 크랙이 전파되었는지를 판단할 수 있을 뿐만 아니라, 보조 크랙 검출 라인(176)을 통해 액티브 영역(AA) 내부까지 크랙이 전파되었는지를 판단할 수 있다.

[0058] 즉, 보조 크랙 검출 라인(176)의 출력 저항값이 무한대 측정되는 경우, 댐의 내측 영역인 액티브 영역(AA)으로 크랙이 전파된 것으로 판단하여 해당 표시 패널(100)은 불량으로 판단한다. 보조 크랙 검출 라인(176)의 출력 저항값이 무한대보다 낮은 적정값으로 측정되는 경우, 댐(106)의 내측 영역인 액티브 영역(AA)으로 크랙이 전파되지 않은 것으로 판단하여 해당 표시 패널(100)은 양품으로 판단한다.

[0059] 이외에도, 보조 크랙 검출 라인(176)은 도 11에 도시된 바와 같이 크랙 방지층(182)과 중첩되게 배치될 수도 있다. 이에 따라, 보조 크랙 검출 라인(182)이 비액티브 영역인 베젤 영역에서 차지하는 면적을 줄일 수 있어 베젤 영역을 최소화할 수 있다.

[0060] 도 12는 본 발명의 제5 실시 예에 따른 유기 발광 표시 장치를 나타내는 평면도이다.

[0061] 도 12에 도시된 유기 발광 표시 장치는 도 1에 도시된 유기 발광 표시 장치와 대비하여 벤딩이 가능하도록 비액

티브 영역(NA) 내에 벤딩 영역(BA)을 구비하는 것을 제외하고는 동일한 구성요소를 구비한다. 이에 따라, 동일한 구성요소에 대한 상세한 설명은 생략하기로 한다.

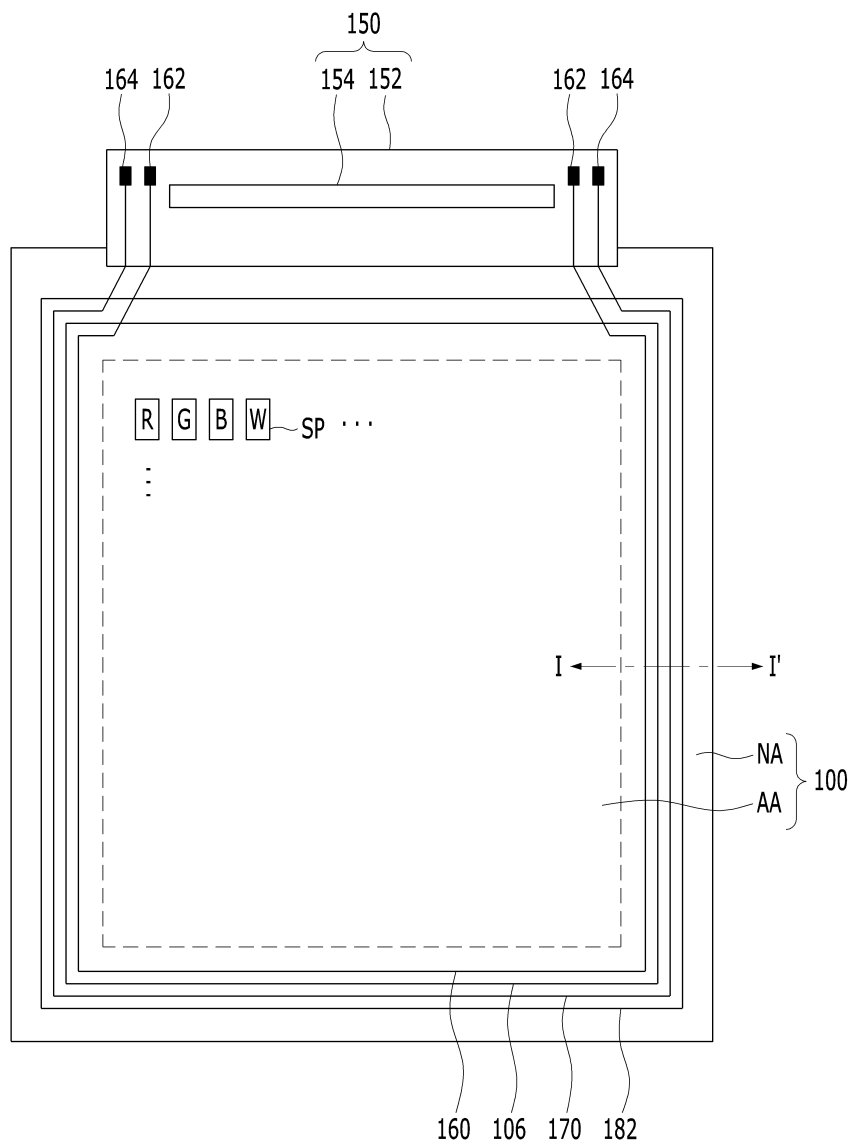
- [0062] 도 12에 도시된 벤딩 영역(BA)은 벤딩 라인(BL)을 기준으로 액티브 영역(AA)의 배면으로 벤딩되는 영역으로서, 액티브 영역(AA)의 상측과 회로 필름(152) 사이에 배치되는 영역에 해당된다. 이에 따라, 유기 발광 표시 장치의 전체 화면에서 액티브 영역(AA)이 차지하는 면적이 최대화되고 비액티브 영역(NA)에 해당하는 베젤 영역이 차지하는 면적이 최소화된다.
- [0063] 이러한 벤딩 영역(BA)과, 액티브 영역(AA) 사이에는 크랙 방지 홀(180) 및 크랙 방지층(182)이 배치됨으로써, 벤딩 영역(BA)의 벤딩시 발생하는 스트레스에 의해 액티브 영역(AA)으로 크랙이 전파되는 것을 차단할 수 있다.
- [0064] 한편, 도 12에서는 벤딩 영역(BA)이 액티브 영역(AA)의 1면에 배치되는 구조를 예로 들어 설명하였지만, 이외에도 도 13에 도시된 바와 같이 액티브 영역(AA)의 최대 4면에 배치될 수도 있다. 게이트 구동부(184) 및 회로 필름(152)이 배치되는 벤딩 영역(AA)은 도 14에 도시된 바와 같이 벤딩 라인(BL)을 기준으로 액티브 영역(AA)의 배면으로 벤딩된다.
- [0065] 이 경우, 크랙 방지 홀(180), 크랙 방지층(182) 및 크랙 검출 라인(170) 중 적어도 어느 하나는 액티브 영역(AA)과 벤딩 영역(BA) 사이에 배치된다. 특히, 크랙 방지 홀(180), 크랙 방지층(182) 및 크랙 검출 라인(170) 중 적어도 어느 하나는 도 14에 도시된 바와 같이 벤딩 영역(BA) 내에 배치되는 게이트 구동부(184)와, 액티브 영역(AA) 사이에 배치된다. 벤딩 영역(BA)에 배치되는 크랙 검출 라인(170)과 전원 공급 라인(160) 사이와, 크랙 검출 라인들(170) 사이에는 도 15에 도시된 바와 같이 기관(101)을 노출시키는 제2 크랙 방지홀(190)이 배치된다. 제2 크랙 방지홀(190)은 크랙 검출 라인(170)과 전원 공급 라인(160) 사이와, 크랙 검출 라인들(170) 사이의 무기 절연 재질로 이루어진 버퍼층(112), 게이트 절연막(102), 층간 절연막(114), 제1 및 제2 무기 봉지층(142, 146) 중 적어도 어느 하나의 무기절연막을 제거함으로써 형성된다. 이에 따라, 벤딩 영역(BA)의 벤딩시 발생된 크랙이 무기 절연막을 통해 액티브 영역(AA)으로 전파되는 것을 차단할 수 있다.
- [0066] 크랙 방지 홀(180) 및 크랙 방지층(182)은 벤딩 영역(BA)과 크랙 검출 라인(170) 사이에 배치되어 벤딩 영역(BA)의 벤딩시 발생하는 스트레스에 의해 액티브 영역(AA)으로 크랙이 전파되는 것을 차단한다. 크랙 검출 라인(170)은 크랙 방지층(182)과 액티브 영역(AA) 사이에 배치되어 벤딩 영역(BA)의 벤딩시 발생하는 스트레스에 의해 액티브 영역(AA)으로 크랙이 전파되었는지의 여부를 판단한다.
- [0067] 이와 같이, 본 발명의 제5 실시 예에 따른 유기 발광 표시 장치는 벤딩 영역(BA)과 액티브 영역(AA) 사이에 크랙 검출 라인(170)이 배치된다. 이 다수의 크랙 검출 라인(170)의 출력 저항값을 각 단위 공정 별 검사 공정시 또는 최종 검사시 측정함으로써 크랙의 수평 및 수직 위치를 판단하여 액티브 영역(AA)으로의 크랙 전파 여부를 판단할 수 있다. 이에 따라, 본 발명은 크랙을 따라 수분 및 산소가 침투하여 발생하는 암점 불량을 방지할 수 있어 신뢰성이 향상된다. 또한, 본 발명은 제품 출하 전 검사 공정을 통해 크랙 유무를 판단할 수 있으므로 수율을 높일 수 있다.
- [0068] 한편, 본 발명의 유기 발광 표시 패널(100)은 기관(101)을 구비하는 구조를 예로 들어 설명하였지만, 박형화 및 플렉서블을 구현하기 위해 기관(101)이 없는 구조에도 적용될 수 있다. 이 경우, 유기 발광 표시 패널(100)은 기관(101) 상에 다수의 발광 소자(120) 등을 형성한 후, 기관(101)을 제거함으로써 기관(101)이 없는 구조로 형성된다.
- [0069] 이상의 설명은 본 발명을 예시적으로 설명한 것에 불과하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 본 발명의 기술적 사상에서 벗어나지 않는 범위에서 다양한 변형이 가능할 것이다. 따라서 본 발명의 명세서에 개시된 실시 예들은 본 발명을 한정하는 것이 아니다. 본 발명의 범위는 아래의 특허청구범위에 의해 해석되어야 하며, 그와 균등한 범위 내에 있는 모든 기술도 본 발명의 범위에 포함되는 것으로 해석해야 할 것이다.

부호의 설명

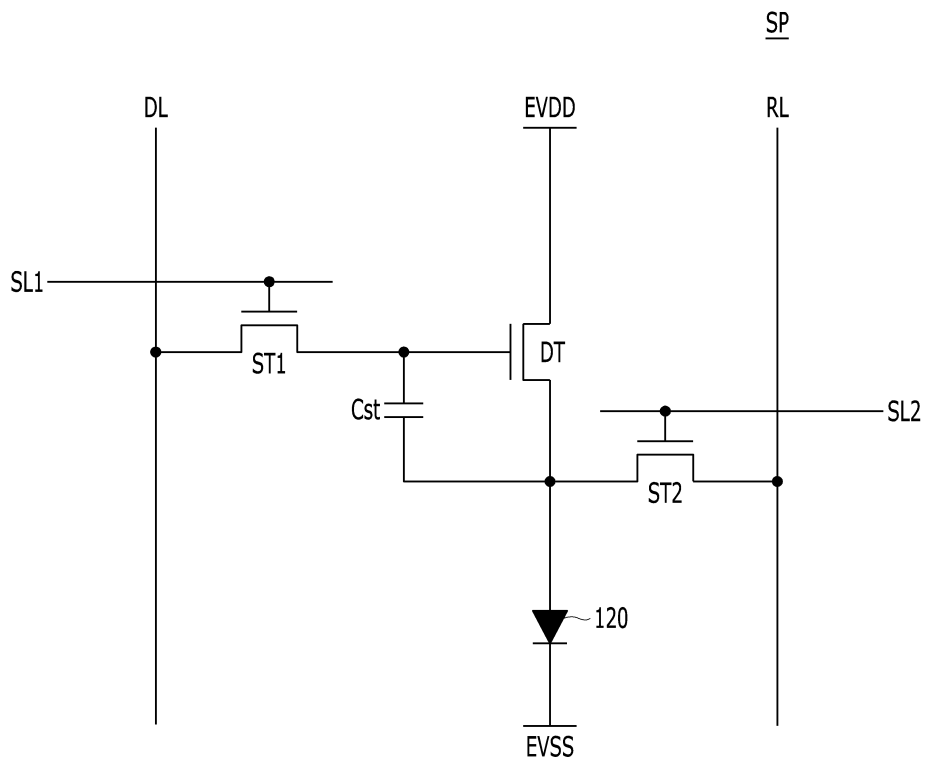
- [0070]
- | | |
|-------------------|-------------------------------|
| 106 : 댐 | 140 : 봉지부 |
| 142, 144 : 무기 봉지층 | 146 : 유기 봉지층 |
| 160 : 전원 라인 | 170, 172, 174, 176 : 크랙 검출 라인 |
| 180, 190 : 크랙 방지홀 | 182 : 크랙 방지층 |

도면

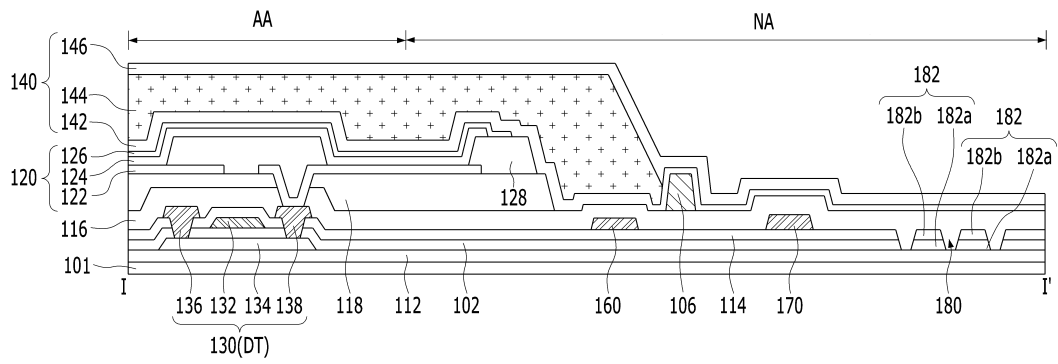
도면1



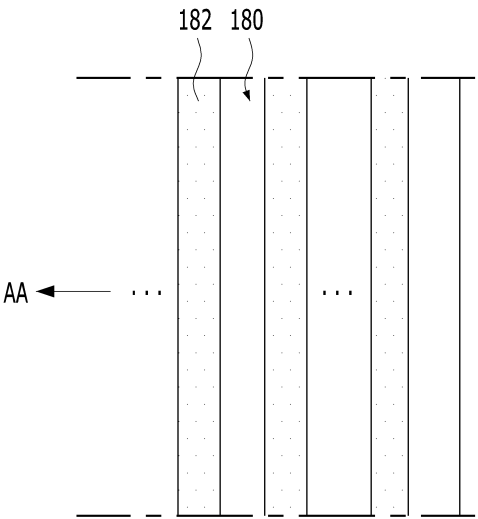
도면2



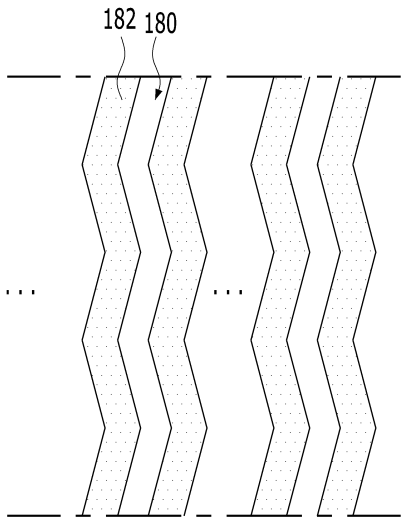
도면3



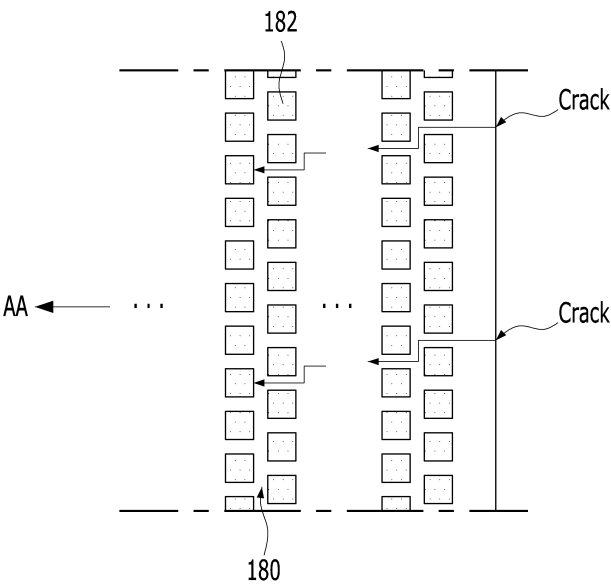
도면4a



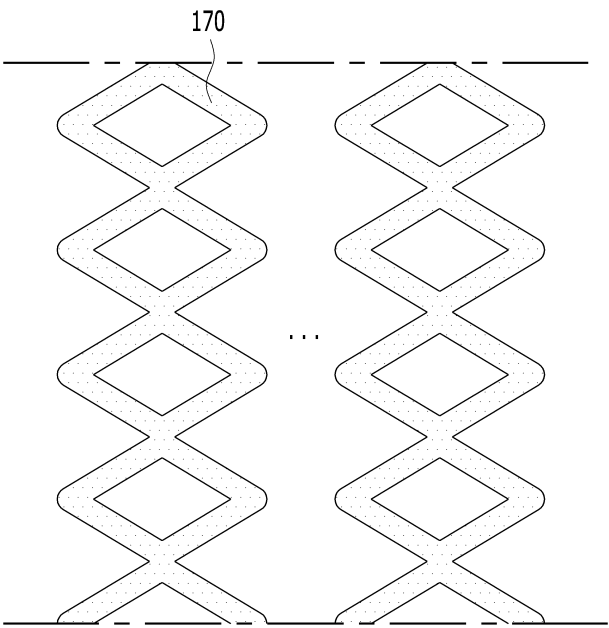
도면4b



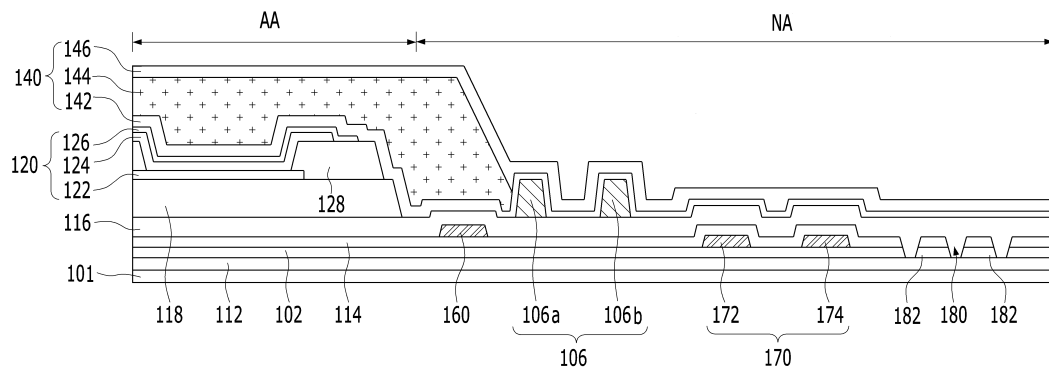
도면4c



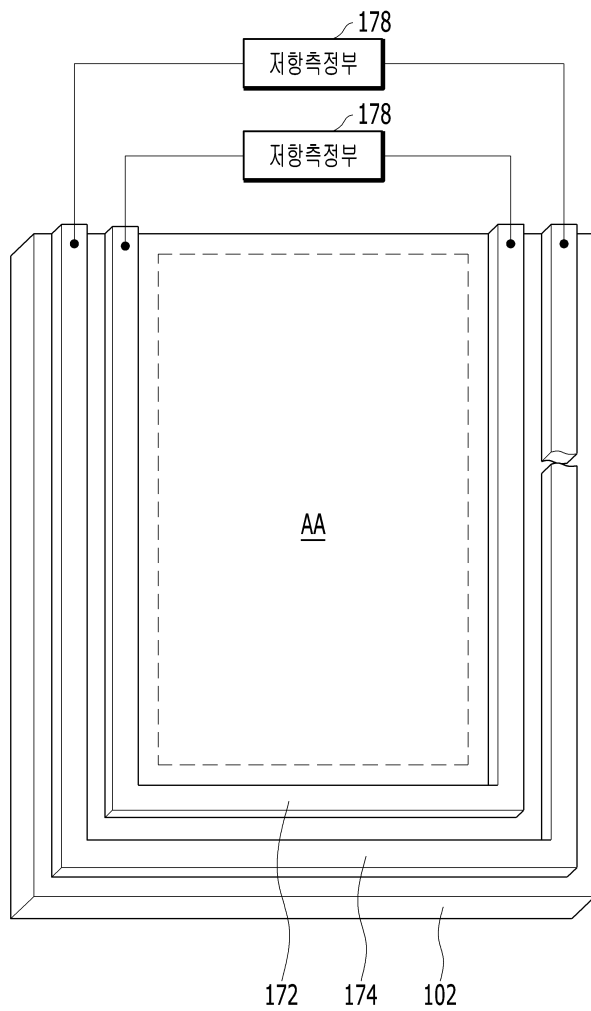
도면4d



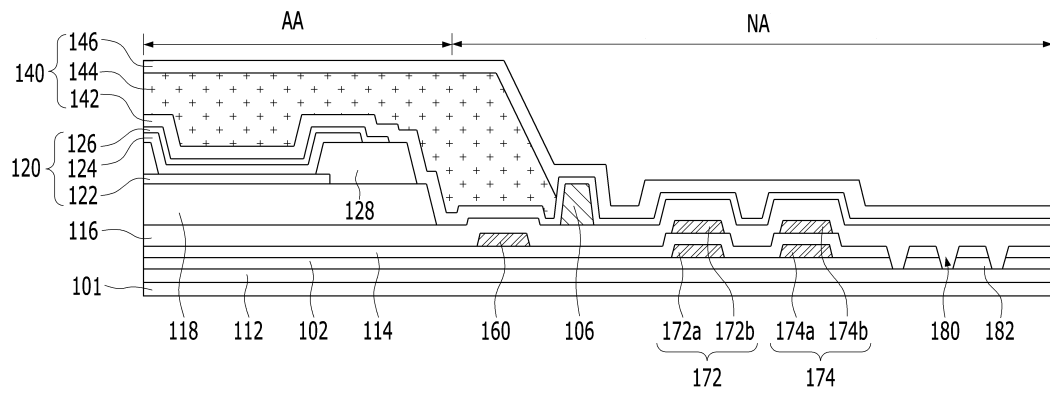
도면5



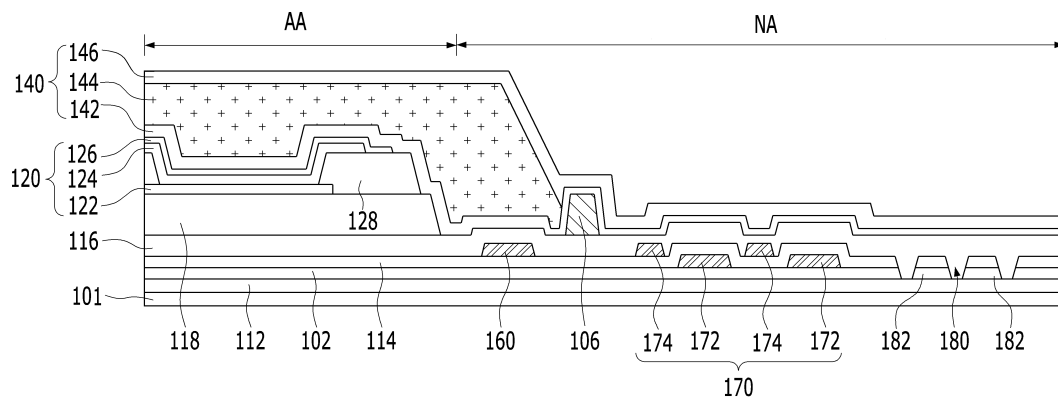
도면6



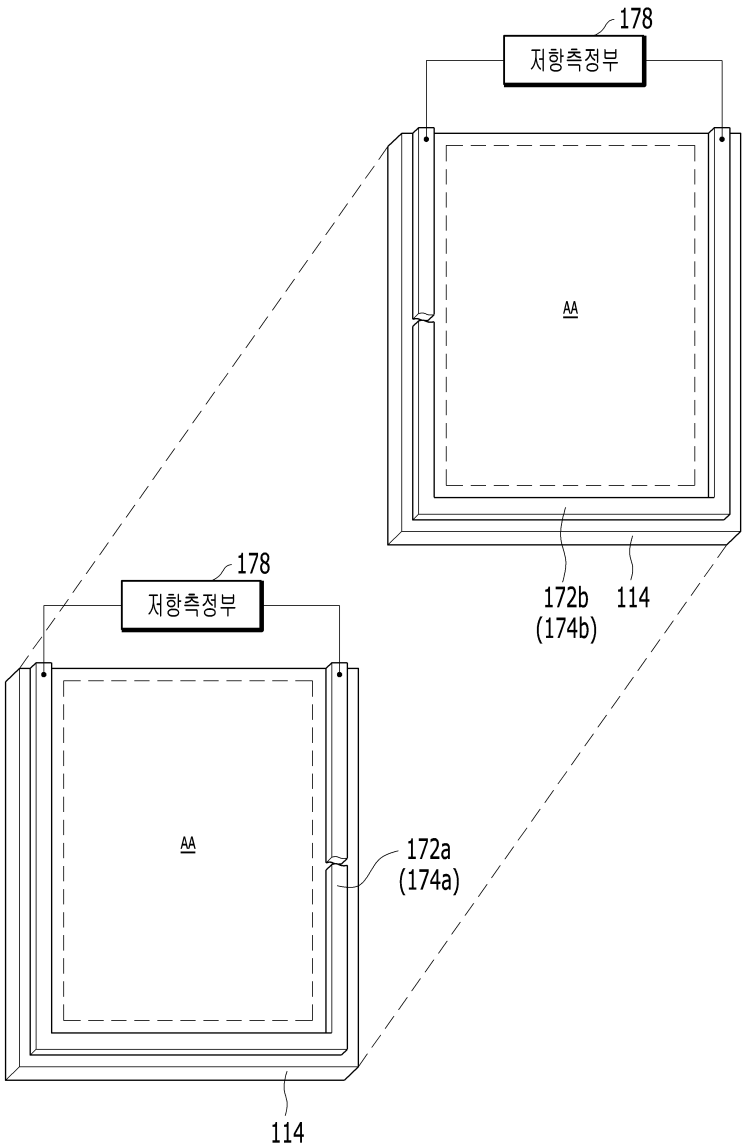
도면7



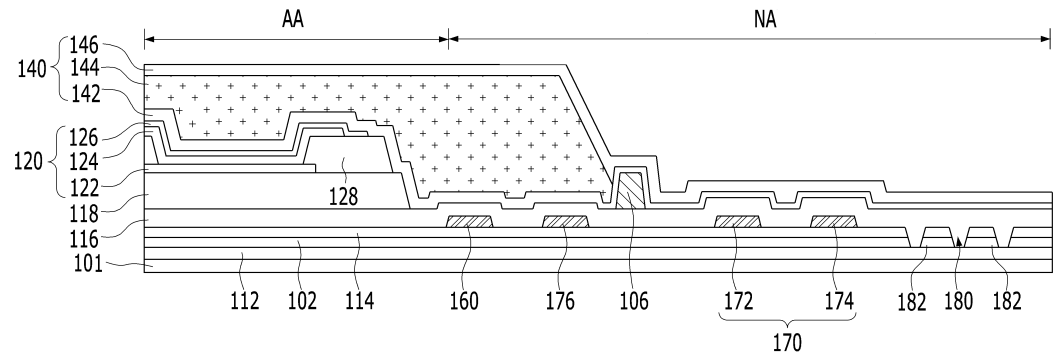
도면8



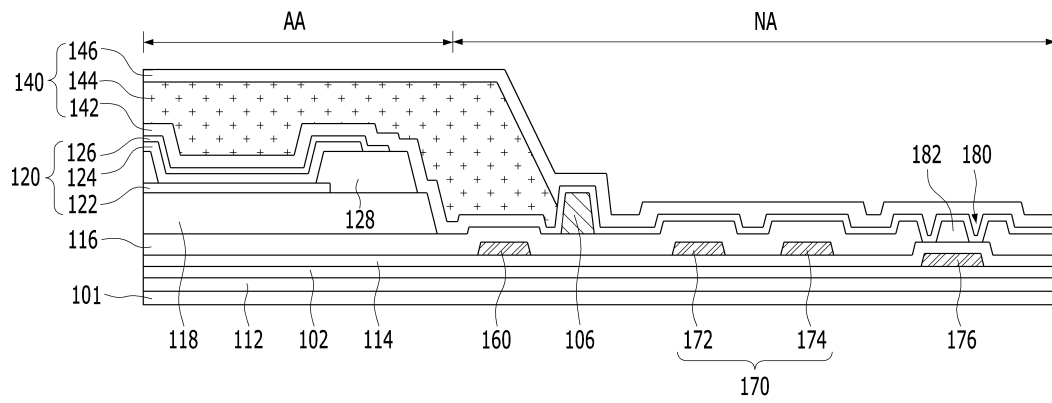
도면9



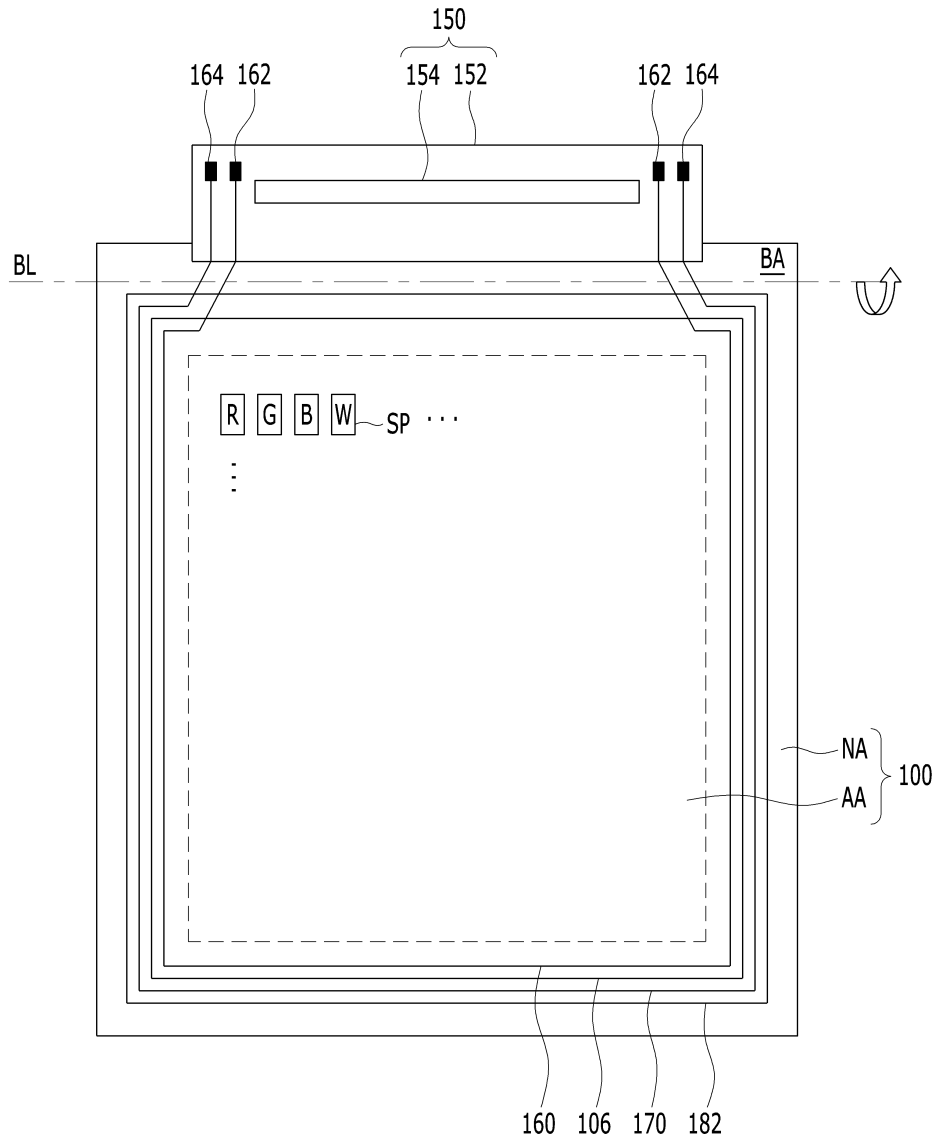
도면10



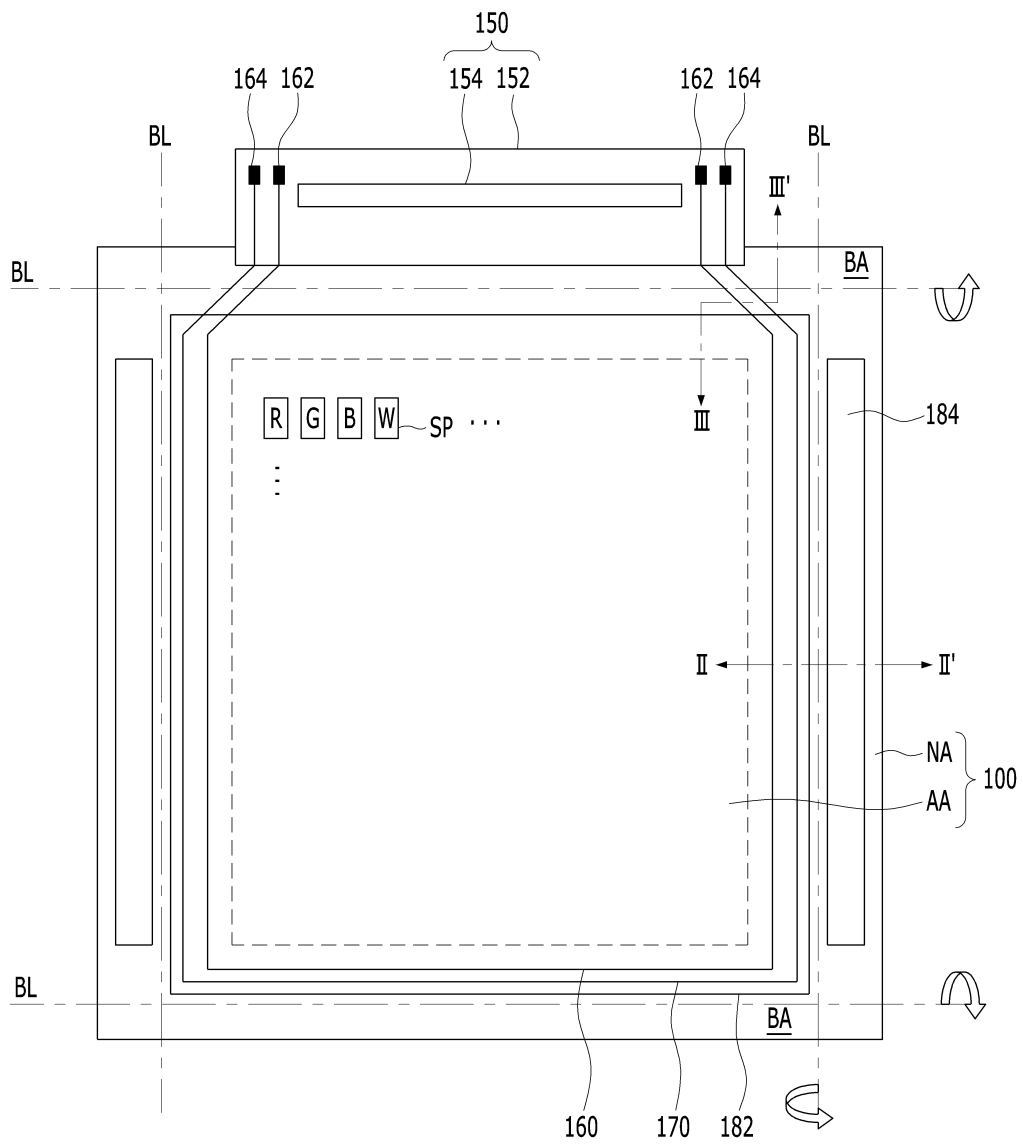
도면11



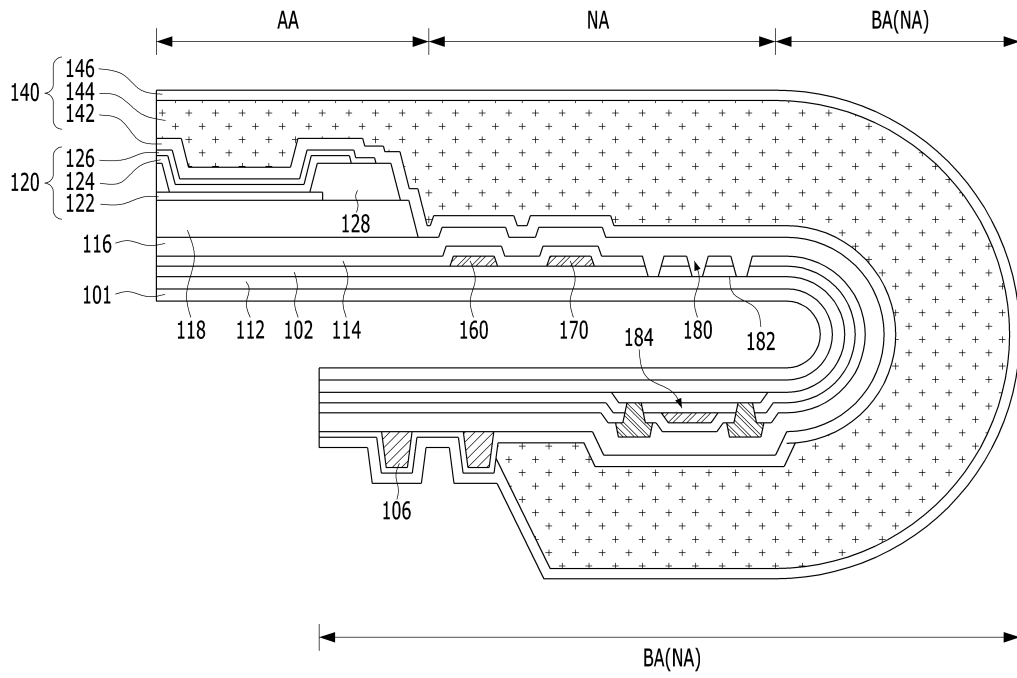
도면12



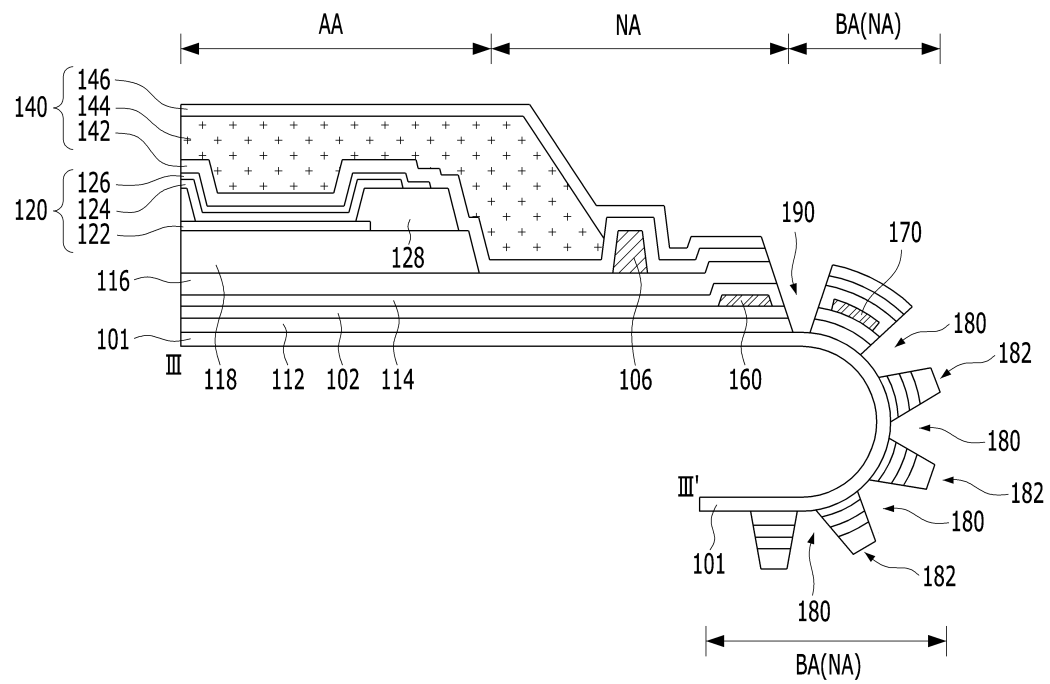
도면13



도면14



도면15



专利名称(译)	有机发光显示装置		
公开(公告)号	KR102056678B1	公开(公告)日	2019-12-17
申请号	KR1020170157583	申请日	2017-11-23
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김치웅 김민호		
发明人	김치웅 김민호		
IPC分类号	H01L51/52 H01L27/32 H01L51/00 H01L51/56		
CPC分类号	H01L51/5237 H01L27/3262 H01L51/0097 H01L51/56 H01L27/3276 H01L51/5256 H01L2251/5338 G09G3/006 G09G3/3208 H01L22/12 H01L22/32 H01L27/3223 H01L51/0031 H01L51/52 H01L2251/56 H01L27/3246		
代理人(译)	Bakyoungbok		
审查员(译)	Jeongmyeong周		
其他公开文献	KR1020190059708A		
外部链接	Espacenet		

摘要(译)

公开了可以提高可靠性的有机发光显示装置。该有机发光显示装置包括：布置在有源区域中的发光元件；沿着有源区域的周边布置在非有源区域中的防裂层；以及布置在有源区域和防裂之间的至少一条裂纹检测线。另外，通过从至少一条裂纹检测线输出的电阻值来判断是否产生裂纹，从而可以提高成品率。

