

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)(11) 공개번호 10-2020-0071275
(43) 공개일자 2020년06월19일

(51) 국제특허분류(Int. Cl.)

G09G 3/3233 (2016.01)

(52) CPC특허분류

G09G 3/3233 (2013.01)

G09G 2320/0233 (2013.01)

(21) 출원번호 10-2018-0158821

(22) 출원일자 2018년12월11일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

변승현

경기도 파주시 월롱면 엘지로 245

공예진

경기도 파주시 월롱면 엘지로 245

이서영

경기도 파주시 월롱면 엘지로 245

(74) 대리인

특허법인(유한)유일하이스트

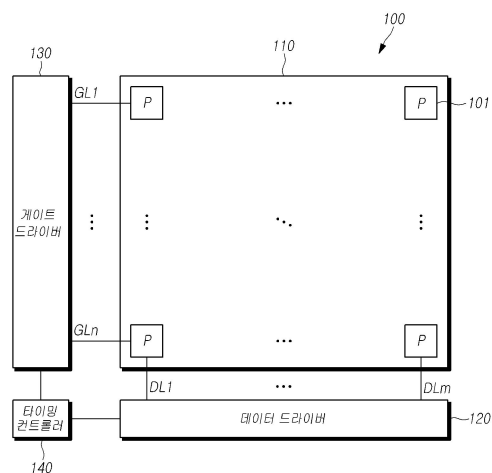
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 유기발광표시장치

(57) 요약

본 발명의 실시예들은, 구동전압을 공급받아 구동하는 복수의 화소를 포함하는 표시패널, 구동전압을 표시패널로 공급하는 드라이브 IC 및 드라이브 IC를 제어하는 타이밍컨트롤러를 포함하되, 드라이브 IC는 복수의 구동신호의 전압레벨을 저장하며, 표시패널의 특성값에 대응하여 복수의 구동전압의 전압레벨 중 하나를 선택하고 선택된 전압레벨에 대응하여 구동전압을 공급하는 유기발광표시장치를 제공할 수 있다.

대표도 - 도1



(52) CPC특허분류

G09G 2320/0285 (2013.01)

G09G 2330/021 (2013.01)

G09G 2330/028 (2013.01)

명세서

청구범위

청구항 1

구동전압을 공급받아 구동하는 복수의 화소를 포함하는 표시패널;

상기 구동전압을 상기 표시패널로 공급하는 드라이브 IC; 및

상기 드라이브 IC를 제어하는 타이밍컨트롤러를 포함하되,

상기 드라이브 IC는 복수의 구동신호의 전압레벨을 저장하며, 상기 표시패널의 특성값에 대응하여 상기 복수의 구동전압의 전압레벨 중 하나를 선택하고 선택된 전압레벨에 대응하여 상기 구동전압을 공급하는 유기발광표시장치.

청구항 2

제1항에 있어서,

상기 표시패널의 특성값을 기록한 태그를 포함하는 유기발광표시장치.

청구항 3

제1항에 있어서,

상기 표시패널은 상기 드라이브 IC로부터 상기 구동전압을 공급받아 게이트신호를 생성하는 게이트신호생성회로를 더 포함하는 유기발광표시장치.

청구항 4

제1항에 있어서,

상기 드라이브 IC는 상기 구동전압의 전압레벨에 대한 전압정보들을 저장하는 복수의 레지스터와, 상기 복수의 레지스터 중 하나의 레지스터를 선택하여 상기 선택된 레지스터에 기록된 상기 구동전압의 전압레벨에 대응하여 상기 구동전압을 출력하는 선택부를 포함하는 유기발광표시장치.

청구항 5

제1항에 있어서,

상기 화소는,

데이터신호에 대응하여 구동전류를 공급하는 제1트랜지스터;

게이트신호에 대응하여 상기 데이터신호를 상기 제1트랜지스터로 공급하는 제2트랜지스터;

상기 데이터신호에 대응하는 전압을 유지하는 캐패시터; 및

상기 제1트랜지스터로부터 상기 구동전류를 공급받아 발광하는 유기발광다이오드를 포함하는 유기발광표시장치.

청구항 6

제1항에 있어서,

상기 화소는,

게이트전극이 제1노드에 연결되고 제1전극이 제2노드에 연결되며 제2전극이 제3노드에 연결되는 제1트랜지스터;

게이트전극이 제1게이트라인에 연결되고 제1전극이 데이터라인에 연결되며 제2전극이 상기 제3노드에 연결되는 제2트랜지스터;

게이트전극이 제2게이트라인에 연결되고 제1전극이 상기 제2노드에 연결되며 제3전극이 상기 제1노드에 연결되는 제3트랜지스터;

게이트전극이 제1발광제어신호라인에 연결되고 제1전극이 상기 제3노드에 연결되며 제2전극이 제4노드에 연결되는 제4트랜지스터;

게이트전극이 제2발광제어신호라인에 연결되고 제1전극이 제1전원에 연결되며 제2전극이 상기 제2노드에 연결되는 제5트랜지스터;

게이트전극이 상기 제2게이트라인에 연결되고 제1전극이 초기화전원에 연결되며 제2전극이 제4노드에 연결되는 제6트랜지스터;

제1전극이 상기 제1노드에 연결되고 제2전극이 상기 제4노드에 연결되는 캐패시터; 및

애노드전극이 상기 제4노드에 연결되고 캐소드전극이 제2전원에 연결되는 유기발광다이오드를 포함하는 유기발광표시장치.

청구항 7

제6항에 있어서,

상기 제1발광제어신호라인에 공급되는 제1발광제어신호에 의해 상기 제4트랜지스터가 오프상태가 되고 상기 제2발광제어신호라인에 공급되는 제2발광제어신호에 의해 상기 제5트랜지스터가 오프상태가 된 후, 상기 제2게이트라인에 공급되는 제2게이트신호에 의해 상기 제3트랜지스터와 상기 제6트랜지스터가 온상태가 되고, 상기 제1게이트라인에 공급되는 제1게이트신호에 의해 상기 제2트랜지스터가 온상태가 되는 제1기간과,

상기 제1발광제어신호와 상기 제2발광제어신호에 의해 상기 제4트랜지스터와 상기 제5트랜지스터가 온상태가 되고, 상기 제1게이트신호와 상기 제2게이트신호에 의해 상기 제2트랜지스터와 상기 제3트랜지스터와 상기 제6트랜지스터가 오프상태가 되는 제2기간과,

상기 제1발광제어신호에 의해 상기 제4트랜지스터가 온상태가 되고 상기 제2발광제어신호에 의해 상기 제5트랜지스터가 오프상태가 되며, 상기 제1게이트신호에 의해 상기 제2트랜지스터가 온상태가 되고 상기 제2게이트신호에 의해 상기 제3트랜지스터와 상기 제6트랜지스터가 오프상태가 되는 제3기간을 포함하는 유기발광표시장치.

청구항 8

구동전압을 공급받아 구동하는 복수의 화소를 포함하는 표시패널;

상기 표시패널과 연결되는 인쇄회로기판; 및

상기 인쇄회로기판에 배치되며 상기 표시패널로 구동전압을 공급하는 드라이브 IC를 포함하되,

상기 인쇄회로기판과 상기 표시패널 중 적어도 하나에 상기 표시패널의 특성값을 기록한 태그가 배치되는 유기발광표시장치.

청구항 9

제8항에 있어서,

상기 드라이브 IC는 복수의 구동신호의 전압레벨을 저장하며, 상기 표시패널의 특성값에 대응하여 상기 복수의 구동전압의 전압레벨 중 하나를 선택하고 선택된 전압레벨에 대응하여 상기 구동전압을 공급하되, 상기 태그에 상기 표시패널의 특성값이 저장되는 유기발광표시장치.

청구항 10

제8항에 있어서,

상기 표시패널은 상기 드라이브 IC로부터 상기 구동전압을 전달받아 게이트신호를 생성하는 게이트신호생성회로를 더 포함하는 유기발광표시장치.

청구항 11

제8항에 있어서,

상기 드라이브 IC는 상기 구동전압의 전압레벨에 대한 전압정보들을 저장하는 복수의 레지스터와, 상기 복수의 레지스터 중 하나의 레지스터를 선택하여 상기 선택된 레지스터에 기록된 상기 구동신호의 전압레벨에 대응하여 상기 구동신호를 출력하는 선택부를 포함하는 유기발광표시장치.

청구항 12

제8항에 있어서,

상기 화소는,

데이터신호에 대응하여 구동전류를 공급하는 제1트랜지스터;

게이트신호에 대응하여 상기 데이터신호를 상기 제1트랜지스터로 공급하는 제2트랜지스터;

상기 데이터신호에 대응하는 전압을 유지하는 캐패시터; 및

상기 제1트랜지스터로부터 상기 구동전류를 공급받아 발광하는 유기발광다이오드를 포함하는 유기발광표시장치.

청구항 13

제8항에 있어서,

상기 화소는,

게이트전극이 제1노드에 연결되고 제1전극이 제2노드에 연결되며 제2전극이 제3노드에 연결되는 제1트랜지스터;

게이트전극이 제1게이트라인에 연결되고 제1전극이 데이터라인에 연결되며 제2전극이 상기 제3노드에 연결되는 제2트랜지스터;

게이트전극이 제2게이트라인에 연결되고 제1전극이 상기 제2노드에 연결되며 제3전극이 상기 제1노드에 연결되는 제3트랜지스터;

게이트전극이 제1발광제어신호라인에 연결되고 제1전극이 상기 제3노드에 연결되며 제2전극이 제4노드에 연결되는 제4트랜지스터;

게이트전극이 제2발광제어신호라인에 연결되고 제1전극이 제1전원에 연결되며 제2전극이 상기 제2노드에 연결되는 제5트랜지스터;

게이트전극이 상기 제2게이트라인에 연결되고 제1전극이 초기화전원에 연결되며 제2전극이 제4노드에 연결되는 제6트랜지스터;

제1전극이 상기 제1노드에 연결되고 제2전극이 상기 제4노드에 연결되는 캐패시터; 및

애노드전극이 상기 제4노드에 연결되고 캐소드전극이 제2전원에 연결되는 유기발광다이오드를 포함하는 유기발광표시장치.

청구항 14

제13항에 있어서,

상기 제1발광제어신호라인에 공급되는 제1발광제어신호에 의해 상기 제4트랜지스터가 오프상태가 되고 상기 제2발광제어신호라인에 공급되는 제2발광제어신호에 의해 상기 제5트랜지스터가 오프상태가 된 후, 상기 제2게이트라인에 공급되는 제2게이트신호에 의해 상기 제3트랜지스터와 상기 제6트랜지스터가 온상태가 되고, 상기 제1게이트라인에 공급되는 제1게이트신호에 의해 상기 제2트랜지스터가 온상태가 되는 제1기간과,

상기 제1발광제어신호와 상기 제2발광제어신호에 의해 상기 제4트랜지스터와 상기 제5트랜지스터가 온상태가 되고, 상기 제1게이트신호와 상기 제2게이트신호에 의해 상기 제2트랜지스터와 상기 제3트랜지스터와 상기 제6트랜지스터가 오프상태가 되는 제2기간과,

상기 제1발광제어신호에 의해 상기 제4트랜지스터가 온상태가 되고 상기 제2발광제어신호에 의해 상기 제5트랜지스터가 오프상태가 되며, 상기 제1게이트신호에 의해 상기 제2트랜지스터가 온상태가 되고 상기 제2게이트신호에 의해 상기 제3트랜지스터와 상기 제6트랜지스터가 오프상태가 되는 제3기간을 포함하는 유기발광표시장치.

발명의 설명

기술 분야

[0001] 본 발명의 실시예들은 유기발광표시장치에 관한 것이다.

배경 기술

[0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있으며, 액정표시장치(LCD: Liquid Crystal Display Device), 플라즈마표시장치(Plasma Display Device), 유기발광표시장치(OLED: Organic Light Emitting Display Device) 등과 같은 여러 가지 타입의 표시장치가 활용되고 있다.

[0003] 상기와 같은 표시장치들 중 유기발광표시장치에서 사용되는 유기발광 다이오드는 스스로 빛을 내는 자발광소자이고 높은 휘도와 낮은 동작 전압 특성을 가지고 있다. 따라서, 유기발광표시장치는 명암대비(CONTRAST RATIO)가 크고, 초박형으로 구현이 용이하다. 또한, 응답시간이 매우 짧아 잔상이 없고 시야각의 제한이 없다. 또한, 유기발광표시장치는 저온에서도 안정적으로 구동될 수 있다.

[0004] 반면, 유기발광표시장치는 구동트랜지스터에서 구동전류를 유기발광다이오드로 공급하여 빛이 발광함으로써 영상을 표시하게 되는데, 구동트랜지스터는 문턱전압의 편차가 존재하기 때문에 유기발광다이오드로 공급되는 구동전류는 편차가 발생하게 된다. 이로 인해 유기발광표시장치는 휘도 불균일이 발생할 수 있다.

[0005] 상기와 같은 이유로, 유기발광표시장치는 구동트랜지스터의 문턱전압 편차를 보상하여 휘도 불균일을 개선한다. 하지만, 구동트랜지스터의 문턱전압 편차를 보상하더라도 구동트랜지스터에 인가되는 전압의 미세한 차이로 인해 구동전류의 양이 변경될 수 있다. 또한, 구동트랜지스터에 인가되는 전압의 미세한 차이가 있는 경우 구동전류의 양은 문턱전압 편차에 더 민감하게 되어 유기발광표시장치의 휘도가 불균일해지는 문제가 여전히 발생하게 된다.

[0006] 또한, 최근에는 유기발광표시장치가 스마트폰, 태블릿 PC 등에 적용되는데, 스마트폰, 태블릿 PC는 배터리를 통해 전원을 공급받게 된다. 스마트폰, 태블릿 PC의 사용시간은 소비전력과 배터리의 용량에 의해 결정되는데, 소비전력을 낮추는 방안을 필요로 한다.

발명의 내용

해결하려는 과제

[0007] 본 발명의 실시예들의 목적은 화질을 개선할 수 있는 유기발광표시장치를 제공하는 것이다.

[0008] 또한, 본 발명의 실시예들의 다른 목적은 소비전력을 저감할 수 있는 유기발광표시장치를 제공하는 것이다.

과제의 해결 수단

[0009] 일측면에서 본 발명의 실시예들은, 구동전압을 공급받아 구동하는 복수의 화소를 포함하는 표시패널, 구동전압을 표시패널로 공급하는 드라이브 IC 및 드라이브 IC를 제어하는 타이밍컨트롤러를 포함하되, 드라이브 IC는 복수의 구동신호의 전압레벨을 저장하며, 표시패널의 특성값에 대응하여 복수의 구동전압의 전압레벨 중 하나를 선택하고 선택된 전압레벨에 대응하여 구동전압을 공급하는 유기발광표시장치를 제공할 수 있다.

[0010] 다른 일측면에서 본 발명의 실시예들은, 구동전압을 공급받아 구동하는 복수의 화소를 포함하는 표시패널, 표시패널과 연결되는 인쇄회로기판 및 인쇄회로기판에 배치되며 표시패널로 구동전압을 공급하는 드라이브 IC를 포함하되, 인쇄회로기판과 표시패널 중 적어도 하나에 표시패널의 특성값을 기록한 태그가 배치되는 유기발광표시장치를 제공할 수 있다.

발명의 효과

[0011] 본 발명의 실시예들에 의하면, 화질을 개선할 수 있는 유기발광표시장치를 제공할 수 있다.

[0012] 본 발명의 실시예들에 의하면, 소비전력을 저감할 수 있는 유기발광표시장치를 제공할 수 있다.

도면의 간단한 설명

[0013] 도 1은 본 발명의 실시예들에 의한 유기발광표시장치를 나타내는 구조도이다.

도 2는 도 1에 도시된 표시패널과 게이트드라이버의 연결관계의 일 실시예를 나타내는 구조도이다.

도 3은 도 1에 도시된 표시패널에 채용된 화소의 제1실시예를 나타내는 회로도이다.

도 4는 도 1에 도시된 표시패널에 채용된 화소의 제2실시예를 나타내는 회로도이다.

도 5는 도 4에 도시된 화소의 동작의 일 실시예를 나타내는 타이밍도이다.

도 6은 도 1에 도시된 화소에 입력되는 게이트신호의 전압레벨을 나타내는 파형도이다.

도 7은 도 2에 도시된 드라이브 IC의 일 실시예를 나타내는 구조도이다.

도 8은 본 발명의 실시예들에 따른 유기발광표시장치를 나타내는 평면도이다.

발명을 실시하기 위한 구체적인 내용

[0014] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0015] 또한, 본 발명의 실시예들을 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함할 수 있다.

[0016] 또한, 본 발명의 실시예들에서의 구성 요소들을 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석되어야 할 것이다.

[0017] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성 요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성 요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합"

또는 "접속"될 수도 있다고 이해되어야 할 것이다. 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.

- [0018] 또한, 본 발명의 실시예들에서의 구성 요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성 요소와 구별하기 위하여 사용하는 것일 뿐이다. 따라서, 이하에서 언급되는 제1 구성 요소는 본 발명의 기술적 사상 내에서 제2 구성 요소일 수도 있다.
- [0019] 또한, 본 발명의 실시예들에서의 특징들(구성들)이 부분적으로 또는 전체적으로 서로 결합 또는 조합 또는 분리 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예는 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시 가능할 수도 있다.
- [0020] 이하에서는, 본 발명의 실시예들을 첨부된 도면을 참조하여 상세히 설명한다.
- [0022] 도 1은 본 발명의 실시예들에 의한 유기발광표시장치를 나타내는 구조도이다.
- [0023] 도 1을 참조하면, 유기발광표시장치(100)는 표시패널(110), 데이터드라이버(120), 게이트드라이버(130), 타이밍컨트롤러(140)를 포함할 수 있다.
- [0024] 표시패널(110)은 제1방향으로 배치된 복수의 데이터라인(DL1, ..., DLm)과 제2방향으로 배치된 복수의 게이트라인(GL1, ..., GLn)을 포함할 수 있다. 복수의 데이터라인(DL1, ..., DLm)과 복수의 게이트라인(GL1, ..., GLn)은 직교하는 것으로 도시되어 있지만, 이에 한정되는 것은 아니다. 또한, 표시패널(110)에 배치되는 배선은 복수의 데이터라인(DL1, ..., DLm)과 복수의 게이트라인(GL1, ..., GLn)에 한정되는 것은 아니다.
- [0025] 표시패널(110)은 복수의 게이트 라인(GL1, ..., GLn)과 복수의 데이터라인(DL1, ..., DLm)이 교차하는 영역에 대응하여 형성되는 복수의 화소(101)를 포함할 수 있다. 복수의 화소(101)는 가로 방향의 복수의 화소행과 세로 방향의 복수의 화소열을 포함하는 매트릭스형태로 배치될 수 있다. 하나의 화소행에 배치되어 있는 화소들(101)은 동일한 게이트라인에 연결될 수 있다. 하지만, 이에 한정되는 것은 아니다.
- [0026] 데이터드라이버(120)는 데이터신호(Vdata)를 복수의 데이터라인(DL1, ..., DLm)에 인가할 수 있다. 데이터신호는 계조에 대응할 수 있고, 대응하는 계조에 따라 데이터신호의 전압레벨이 결정될 수 있다. 데이터신호의 전압을 데이터전압이라 칭할 수 있다. 여기서, 데이터드라이버(120)의 수는 한 개인 것으로 도시되어 있지만, 이에 한정되는 것은 아니며 표시패널(110)의 크기, 해상도에 대응하여 두개 이상일 수 있다. 또한, 데이터드라이버(120)는 집적회로(Integrated circuit)로 구현될 수 있다.
- [0027] 게이트드라이버(130)는 게이트신호를 복수의 게이트라인(GL1, ..., GLn)에 인가할 수 있다. 게이트신호가 인가된 복수의 게이트라인(GL1, ..., GLn)에 대응하는 화소(101)는 데이터신호를 전달받을 수 있다. 여기서, 게이트드라이버(130)의 수는 한 개인 것으로 도시되어 있지만, 이에 한정되는 것은 아니며, 적어도 두 개일 수 있다. 또한, 게이트드라이버(130)는 표시패널(110)의 양측에 배치되고 하나의 게이트드라이버(130)는 복수의 게이트라인(GL1, ..., GLn) 중 홀수번째 게이트라인에 연결되고 다른 하나의 게이트드라이버(130)는 복수의 게이트라인(GL1, ..., GLn) 중 짝수번째 게이트라인에 연결될 수 있다. 하지만, 이에 한정되는 것은 아니다.
- [0028] 또한, 게이트드라이버(130)는 복수의 게이트라인(GL1, ..., GLn)만이 연결되어 있는 것으로 도시되어 있지만, 이에 한정되는 것은 아니다.
- [0029] 타이밍컨트롤러(140)는 데이터드라이버(120)와 게이트드라이버(130)를 제어할 수 있다. 또한, 타이밍컨트롤러(140)는 데이터신호에 대응하는 영상신호를 데이터드라이버(120)로 전달할 수 있다. 영상신호는 디지털신호일 수 있다. 타이밍컨트롤러(140)는 영상신호를 보정하여 데이터드라이버(120)에 전달할 수 있다.
- [0031] 도 2는 도 1에 도시된 표시패널과 게이트드라이버의 연결관계의 일실시예를 나타내는 구조도이다.
- [0032] 도 2를 참조하면, 표시패널(110)은 게이트드라이버(130)와 연결되어 복수의 게이트라인(GL1, ..., GLn)에 게이트신호를 공급받을 수 있다.
- [0033] 표시패널(110)은 표시영역(110a)과, 비표시영역(110b)을 포함할 수 있다. 그리고, 게이트드라이버(130)는 게이트신호를 생성하는 게이트신호생성회로(130a)와 게이트신호생성회로(130a)에 구동전압과 제어신호를 공급하는

드라이브 IC(130b)를 포함할 수 있다. 여기서, 드라이브 IC(130b)는 게이트신호생성회로(130a)의 옆에 나란하게 배치되어 있는 것으로 도시하고 있지만, 이에 한정되는 것은 아니다. 또한, 게이트신호생성회로(130a)는 하나의 것으로 도시되어 있지만 이에 한정되는 것은 아니며 복수 개일 수 있다.

[0034] 드라이브 IC(130b)에서 게이트신호생성회로(130a)로 공급하는 구동전압은 게이트하이전압(VGH)과 게이트로우전압(VGL)일 수 있다. 하지만, 이에 한정되는 것은 아니다. 또한, 드라이브 IC(130b)는 게이트신호생성회로(130a)로 컨트롤신호(Cont)를 공급할 수 있다. 컨트롤신호(Cont)는 클럭, 동기신호, 스타트펄스를 포함할 수 있다. 하지만, 이에 한정되는 것은 아니다. 게이트신호생성회로(130a)는 표시패널(110)의 비표시영역(110b)에 배치되고 드라이브 IC(130b)는 케이블(미도시)을 통해 게이트신호생성회로(130a)와 연결될 수 있다. 여기서, 게이트신호생성회로(130a)는 표시패널(110) 상에 일 측면에 배치되어 있는 것으로 도시되어 있지만, 이에 한정되는 것은 아니며 표시패널(110)의 다른 일측면에도 배치될 수 있다. 게이트신호생성회로(130a)는 복수의 트랜지스터를 포함할 수 있고, 드라이브 IC(130b)에서 제공되는 제어신호에 의해 복수의 트랜지스터의 스위칭동작이 제어되고, 스위칭동작에 의해 게이트하이전압(VGH)과 게이트로우전압(VGL)에 대응하는 복수의 게이트신호를 순차적으로 출력할 수 있다.

[0035] 표시영역(110a)에는 도 1에 도시된 복수의 화소(101)가 배치될 수 있으며, 각 화소(101)는 게이트라인(GL1, ..., GLn)과 연결될 수 있다. 여기서, 표시영역(110a)에 게이트라인(GL1, ..., GLn)만이 배치되어 있는 것으로 도시하고 있지만, 이는 설명을 위한 것으로 이에 한정되는 것은 아니다. 또한, 비표시영역(110b)에는 게이트신호생성회로(130a)만이 배치되어 있는 것을 도시하고 있지만, 이에 한정되는 것은 아니다. 또한, 표시패널(110)의 비표시영역(11b)은 표시영역(110a)를 제외한 영역일 수 있다.

[0037] 도 3은 도 1에 도시된 표시패널에 채용된 화소의 제1실시예를 나타내는 회로도이다.

[0038] 도 3을 참조하면, 화소(101a)는 유기발광다이오드(OLEDa)와, 유기발광다이오드(OLEDa)를 구동하는 화소회로를 포함할 수 있다. 화소회로는 제1트랜지스터(M1a), 제2트랜지스터(M2a) 및 캐패시터(Csta)를 포함할 수 있다. 제1트랜지스터(M1a) 및 제2트랜지스터(M2b)는 LTPS(Low temperature polysilicon)를 포함할 수 있다. 하지만, 이에 한정되는 것은 아니다.

[0039] 제1트랜지스터(M1a)는 게이트전극이 제1노드(N1a)에 연결되고 제1전극이 제1전원전원(EVDD)이 전달되는 제1전원라인(VL1)과 연결되는 제2노드(N2a)에 연결되며 제2전극이 제3노드(N3a)에 연결될 수 있다. 제1트랜지스터(M1a)는 제1노드(N1a)에 전달되는 전압에 대응하여 제3노드(N3a)에 전류가 흐르도록 할 수 있다. 제1트랜지스터(M1)의 제1전극은 드레인전극이고, 제2전극은 소스전극일 수 있다. 하지만, 이에 한정되는 것은 아니다. 제1트랜지스터(M1)을 구동트랜지스터라고 칭할 수 있다.

[0040] 제2트랜지스터(M2a)는 데이터라인(DL)에 제1전극이 연결되고 게이트라인(GL)에 게이트전극이 연결되며 제1노드(N1a)에 제2전극이 연결될 수 있다. 따라서, 제2트랜지스터(M2a)는 게이트라인(GL)을 통해 전달되는 게이트신호에 대응하여 제1노드(N1a)에 데이터신호에 대응하는 데이터전압(Vdata)이 전달되게 할 수 있다. 제2트랜지스터(M2a)의 제1전극은 드레인전극이고, 제2전극은 소스전극일 수 있다. 하지만, 이에 한정되는 것은 아니다.

[0041] 캐패시터(Csta)는 제1노드(N1a)에 제1전극이 연결되고 제3노드(N3a)에 제2전극이 연결될 수 있다. 캐패시터(Csta)는 제1트랜지스터(M1a)의 게이트전극의 전압과 소스전극의 전압을 일정하게 유지할 수 있다.

[0042] 유기발광다이오드(OLEDa)는 애노드전극이 제3노드(N3a)에 연결되고 캐소드전극이 제2전원(EVSS)에 연결될 수 있다. 여기서, 제2전원(EVSS)은 제1전원(EVSS)보다 전압레벨이 낮을 수 있다. 또한, 제2전원(EVSS)은 접지일 수 있다. 하지만, 이에 한정되는 것은 아니다. 제2화소전원(EVSS)은 저전원라인을 통해 공급받을 수 있다. 제2전원(EVSS)은 적어도 2개의 유기발광다이오드(OLEDa)에 공통으로 공급될 수 있다. 유기발광다이오드(OLEDa)는 애노드 전극에서 캐소드전극으로 전류가 흐르게 되면 전류의 양에 대응하여 빛을 발광할 수 있다. 유기발광다이오드(OLEDa)는 적색, 녹색, 청색, 백색 중 어느 하나의 색을 발광할 수 있다. 하지만, 이에 한정되는 것은 아니다.

[0044] 도 4는 도 1에 도시된 표시패널에 채용된 화소의 제2실시예를 나타내는 회로도이다.

[0045] 도 4를 참조하면, 화소(101b)는 제1 내지 제6트랜지스터(M1b 내지 M6b), 캐패시터(Cstb) 및 유기발광다이오드(OLEDb)를 포함할 수 있다. 제1트랜지스터 내지 제6트랜지스터(M1b 내지 M6b)는 LTPS(Low temperature

polysilicon)를 포함할 수 있다. 하지만, 이에 한정되는 것은 아니다.

[0046] 제1트랜지스터(M1b)는 게이트전극이 제1노드(N1b)에 연결되고 제1전극이 제2노드(N2b)에 연결되며 제2전극이 제3노드(N3b)에 연결될 수 있다. 제1트랜지스터(M1b)는 제1노드(N1b)에 인가되는 전압에 대응하여 제2노드(N2b)에서 제3노드(N3b) 방향으로 구동전류를 공급할 수 있다. 제2트랜지스터(M2b)는 게이트전극이 제1게이트라인(GATE1)에 연결되고 제1전극이 데이터라인(DL)에 연결되며 제2전극이 제3노드(N3b)에 연결될 수 있다. 제2트랜지스터(M2b)는 데이터라인(DL)에 전달되는 데이터신호(Vdata)를 제1게이트라인(GATE1)으로 전달되는 제1게이트신호(gate1)에 대응하여 제3노드(N3b)로 전달할 수 있다. 또한, 제2트랜지스터(M2b)는 제1게이트신호(gate1)에 대응하여 데이터라인(DL)에 전달되는 기준전압을 제3노드(N3b)로 전달할 수 있다. 이때, 제3노드(N3b)에 데이터신호(Vdata)가 전달되는 시간과 기준전압이 전달되는 시간은 서로 다른 시간일 수 있다. 제3트랜지스터(M3b)는 게이트전극이 제2게이트라인(GATE2)에 연결되고 제1전극이 제2노드(N2b)에 연결되며 제3전극이 제1노드(N1b)에 연결될 수 있다. 제3트랜지스터(M3b)는 제2게이트라인(GATE2)으로 전달되는 제2게이트신호(gate2)에 대응하여 제1노드(N1b)와 제2노드(N2b)를 연결할 수 있다. 이로 인해, 제1트랜지스터(M1b)는 다이오드 연결이 될 수 있다. 따라서, 제3노드(N3b)에 전달된 데이터신호(Vdata)는 제2노드(N2b)를 통해 제1노드(N1b)에 전달될 수 있다.

[0047] 제4트랜지스터(M4b)는 게이트전극이 제1발광제어신호라인(EM1)에 연결되고 제1전극이 제3노드(N3b)에 연결되며 제2전극이 제4노드(N4b)에 연결될 수 있다. 제4트랜지스터(M4b)는 제1발광제어신호라인(EM1)을 통해 전달되는 제1발광제어신호(em1)에 의해 제3노드(N3b)와 제4노드(N4b)가 연결되게 할 수 있다. 제5트랜지스터(M5b)는 게이트전극이 제2발광제어신호라인(EM2)에 연결되고 제1전극이 제1전원(EVDD)이 전달되는 제1전원라인(VL1)에 연결되며 제2전극이 제2노드(N2b)에 연결될 수 있다. 제5트랜지스터(M5b)는 제2발광제어신호라인(EM2)으로 전달되는 제2발광제어신호(em2)에 의해 제1전원(EVDD)을 제2노드(N2b)에 전달할 수 있다. 제6트랜지스터(M6b)는 게이트전극이 제2게이트라인(GATE2)에 연결되고 제1전극이 초기화전압(Vini)이 전달되는 제2전원라인(VL2)에 연결되며 제2전극이 제4노드(N4b)에 연결될 수 있다. 제6트랜지스터(M6b)는 제2게이트라인(GATE2)으로 전달되는 제2게이트신호(gate2)에 대응하여 초기화전압(Vini)을 제4노드(N4b)에 전달할 수 있다. 캐패시터(Cstb)는 제1전극이 제1노드(N1b)에 연결되고 제2전극이 제4노드(N4b)에 연결될 수 있다. 유기발광다이오드(OLEDb)는 애노드전극이 제4노드(N4b)에 연결되고 캐소드전극이 제2전원(EVSS)에 연결될 수 있다. 제4노드(N4b)로 공급되는 구동전류에 대응하여 빛을 발광할 수 있다.

[0049] 도 5는 도 4에 도시된 화소의 동작의 일 실시예를 나타내는 타이밍도이다.

[0050] 도 5를 참조하면, 화소(101b)는 제1기간 내지 제3기간(T1 내지 T3)에 대응하여 동작할 수 있다.

[0051] 제1기간(T1)에서 제1발광제어신호라인(EM1)에 공급되는 제1발광제어신호(em1)와 제2발광제어신호라인(EM2)에 공급되는 제2발광제어신호(em2)는 로우 상태로 공급될 수 있다. 또한, 제1기간(T1)에서 제1게이트라인(GATE1)으로 공급되는 제1게이트신호(gate1)와 제2게이트라인(GATE2)으로 공급되는 제2게이트신호(gate2)는 하이상태로 공급될 수 있다. 이때, 제2게이트신호(gate2)가 먼저 하이상태가 된 후 제1게이트신호(gate1)가 하이상태가 될 수 있다. 제1발광제어신호(em1)와 제2발광제어신호(em2)가 로우 상태로 공급되면 제4트랜지스터(M4b)와 제5트랜지스터(M5b)는 오프상태가 될 수 있다. 그리고, 제1게이트신호(gate1)와 제2게이트신호(gate2)가 하이상태가 되면, 제2트랜지스터(M2b), 제3트랜지스터(M3b) 및 제6트랜지스터(M6b)는 온상태가 될 수 있다. 제2게이트신호(gate2)가 제1게이트신호(gate1)보다 먼저 하이상태가 되면 제3트랜지스터(M3b)와 제6트랜지스터(M6b)가 먼저 온상태가 된 후 제2트랜지스터(M2b) 온상태가 될 수 있다. 제6트랜지스터(M6b)가 온상태가 되면 초기화전압(Vini)이 제4노드(N4b)에 전달될 수 있다. 제4노드(N4b)는 캐패시터(Cstb)의 제2전극과 연결되어 있어 캐패시터(Cstb)는 초기화전압(Vini)에 의해 초기화될 수 있다. 즉, 제3트랜지스터(M3b)와 제6트랜지스터(M6b)가 먼저 온상태가 된 후 제2트랜지스터(M2b) 온상태가 되면, 캐패시터(Cstb)가 초기화가 된 후 데이터신호(Vdata)가 전달되게 될 수 있다. 하지만, 이에 한정되는 것은 아니다. 또한, 제3트랜지스터(M3b)가 온상태가 되면 제2노드(N2b)는 제1노드(N1b)와 연결되어 제1트랜지스터(M1b)는 다이오드 연결이 될 수 있다. 이로 인해, 제3노드(N3b)에서 제2노드(N2b)로 전류가 흐르게 될 수 있다. 그리고, 제2트랜지스터(M2b)가 온상태가 되면, 데이터라인(DL)으로 공급되는 데이터신호(Vdata)가 제3노드(N3b)로 공급되고 데이터신호는 제3노드(N3b)와 제2노드(N2b)를 경유하여 제1노드(N1b)로 전달될 수 있다. 따라서, 제1노드(N1b)에는 데이터신호(Vdata)의 전압에 대응하는 전압이 인가될 수 있다. 또한, 데이터신호(Vdata)가 제3노드(N3b)와 제2노드(N2b)를 경유하기 때문에 제1노드(N1b)에 인가되는 전압은 데이터신호(Vdata)와 제1트랜지스터(M1b)의 문턱전압에 대응하는 전압일 수 있다.

다.

- [0052] 그리고, 제2기간(T2)에서 제1게이트라인(GATE1)과 제2게이트라인(GATE2)을 통해 제1게이트신호(gate1)와 제2게이트신호(gate2)는 로우상태로 공급되고, 제1발광제어신호라인(EM1)과 제2발광제어신호라인(EM2)을 통해 제1발광제어신호(em1)와 제2발광제어신호(em2)는 하이상태로 공급될 수 있다. 제2기간(T2)에서 제1게이트신호(gate1)와 제2게이트신호(gate2)가 로우상태로 공급되면, 제2트랜지스터(M2b), 제3트랜지스터(M3b) 및 제6트랜지스터(M6b)는 오프상태가 될 수 있다. 그리고, 제2기간(T2)에서 제1발광제어신호(em1)와 제2발광제어신호(em2)가 하이상태로 공급되면 제4트랜지스터(M4b)와 제5트랜지스터(M5b)가 온상태가 될 수 있다. 제4트랜지스터(M4b)가 온상태가 되면 제3노드(N3b)와 제4노드(N4b)가 연결되어 유기발광다이오드(OLEDb)의 애노드전극이 제3노드(N3b)와 연결될 수 있다. 그리고, 제5트랜지스터(M5b)가 온상태가 되면 제1전원(EVDD)이 제2노드(N2b)로 공급될 수 있다. 이때, 제1노드(N1b)에는 데이터신호(Vdata)와 제1트랜지스터(M1b)의 문턱전압에 대응하는 전압이 저장되어 있어 제2노드(N2b)에서 제3노드(N3b) 방향으로 구동전류가 흐르게 될 수 있다. 구동전류는 유기발광다이오드(OLEDb)로 공급되어 유기발광다이오드(OLEDb)가 빛을 발광하게 될 수 있다. 이때, 제1노드(N1b)에는 데이터신호와 제1트랜지스터(M1b)의 문턱전압에 대응하는 전압이 저장되어 문턱전압이 보상된 구동전류가 유기발광다이오드(OLEDb)로 공급될 수 있다.
- [0053] 그리고, 제3기간(T3)에서 제1게이트라인(GATE1)으로 공급되는 제1게이트신호(gate1)와 제1발광제어신호라인(EM1)으로 공급되는 제1발광제어신호(em1)는 하이상태로 공급될 수 있다. 그리고, 제3기간(T3)에서 제2게이트라인(GATE2)으로 공급되는 제2게이트신호(gate2)와 제2발광제어신호라인(EM2)으로 공급되는 제2발광제어신호(em2)는 로우상태로 공급될 수 있다. 제1게이트신호(gate1)와 제1발광제어신호가 하이상태이면 제2트랜지스터(M2b)와 제4트랜지스터(M4b)는 온상태이고, 제2게이트신호(gate2)와 제2발광제어신호(em2)가 로우상태이면 제3트랜지스터(M3b), 제5트랜지스터(M5b) 및 제6트랜지스터(M6b)는 오프상태가 된다. 이때, 데이터라인(DL)에 기준전압이 공급되면 기준전압은 제2트랜지스터(M2b)와 제4트랜지스터(M4b)를 경유하여 제4노드(N4b)를 초기화시킬 수 있다. 기준전압의 전압레벨은 유기발광다이오드(OLEDb)의 문턱전압 보다 낮은 전압일 수 있다. 따라서, 기준전압이 제4노드(N4b)에 전달되더라도 유기발광다이오드(OLEDb)는 발광하지 않게 된다.
- [0055] 도 6은 도 1에 도시된 화소에 입력되는 게이트신호의 전압레벨을 나타내는 파형도이다.
- [0056] 도 6을 참조하면, 게이트신호(GATE)는 게이트하이전압(VGH)과 게이트로우전압(VGL)에 대응하여 출력될 수 있다. 게이트신호(GATE)는 하이상태에서는 게이트하이전압(VGH)의 전압레벨을 갖고 로우상태에서는 게이트로우전압(VGL)의 전압레벨을 갖게 될 수 있다.
- [0057] 도 3에 도시된 제2트랜지스터(M2a) 또는 도 4에 도시된 제3트랜지스터(M3b)는 각각 턴오프될 때 발생하는 킥백전압(kick back)에 영향을 받아 화소(101a, 101b)의 제1노드(N1a, N1b)의 전압레벨이 낮아지는 현상이 발생된다. 이때, 게이트하이전압(VGH)의 전압레벨이 너무 높으면, 예를 들면 제1게이트하이전압(VGH1)이면, 게이트로우전압(VGL)의 전압차이가 커 턴오프될 때 발생하는 킥백전압의 크기가 증가하게 되어 제2트랜지스터(M2a) 또는 제3트랜지스터(M3b)가 턴오프될 때 제1노드(N1b)의 전압레벨이 많이 낮아지게 될 수 있다. 그리고, 제1노드(N1b)의 전압레벨이 낮아지게 되면 유기발광다이오드(OLEDa, OLEDb)로 흐르는 구동전류의 양이 줄어들게 될 수 있는데, 게이트하이전압(VGH)와 게이트로우전압(VGL)의 전압차이가 큰 경우 턴오프될 때 게이트하이전압(VGH)에서 게이트로우전압(VGL)으로 도달하는 시간이 매우 짧아지게 된다. 이로 인해, 유기발광다이오드(OLEDa, OLEDb)로 흐르는 구동전류는 미세한 전압차이에 의해서도 큰 차이가 발생하게 된다. 그리고, 표시패널(110)의 각 화소(101a, 101b)는 제1트랜지스터(M1a, M1b)의 문턱전압의 편차로 인해 구동전류의 차이가 발생하게 되는데, 게이트하이전압(VGH)의 전압레벨이 너무 높으면 구동전류의 편차가 커 휘도가 불균일해지는 문제가 발생할 수 있다.
- [0058] 또한, 소비전력은 전압이 높을수록 증가하기 때문에, 게이트하이전압(VGH)의 전압레벨이 높은 경우 유기발광표시장치의 소비전력이 증가하게 되는 문제점이 있다.
- [0059] 반면, 게이트하이전압(VGH)의 전압레벨이 너무 낮으면, 예를 들면, 제3게이트하이전압(VGH3)이면, 도 3 및 도 4에 도시된 화소들(101a, 101b)의 트랜지스터들이 스위칭동작이 원활하게 이루어지지 않아 화소들(101a, 101b)가 정상적으로 동작하지 않게 될 수 있다. 또한, 도 2에 도시된 게이트신호생성회로(130a)에 포함된 트랜지스터들 역시 신호특성이 나빠질 수 있다.
- [0060] 따라서, 게이트하이전압(VGH)의 전압을 최소화하되, 게이트하이전압(VGH)가 너무 낮아지는 것을 방지하여 화소들(101a, 101b)에 포함되어 있는 트랜지스터들의 오동작을 하는 것을 방지할 필요가 있다. 따라서, 최적의 게

이트하이전압(VGH), 예를 들면, 제2게이트하이전압(VGH2)를 판별하고 최적의 게이트하이전압(VGH)을 드라이브 IC(130b)에서 출력하도록 함으로써 휘도의 불균일을 방지함과 동시에 유기발광표시장치의 소비전력을 절감하도록 할 수가 있다.

[0061] 화소(101a, 101b)의 제1트랜지스터(M1a, M1b)의 문턱전압편차는 제조되는 표시패널들(110)마다 편차가 있다. 따라서, 최적의 게이트하이전압(VGH)의 전압은 표시패널(110)마다 다를 수 있다.

[0062] 하지만, 드라이브 IC(130b)에서 출력되는 게이트하이전압(VGH)이 하나의 전압레벨을 갖는 경우 표시패널(110)의 문턱전압 편차에 대응하지 못하고 이로 인해 표시패널(110)의 휘도가 불균일하게 되는 문제점이 발생할 수 있다.

[0064] 도 7은 도 2에 도시된 드라이브 IC의 일 실시예를 나타내는 구조도이다.

[0065] 도 7을 참조하면, 드라이브 IC(130b)는 복수의 레지스터(131a, 131b, 131c)와 선택부(132)를 포함할 수 있다. 복수의 레지스터(131a, 131b, 131c)는 각각 서로 다른 전압레벨을 갖는 제1게이트하이전압(VGH1), 제2게이트하이전압(VGH2), 제3게이트하이전압(VGH3)을 저장할 수 있다. 예를 들면, 제1게이트하이전압(VGH1)은 제1레지스터(131a)에 12V로 기록되고, 제2게이트하이전압(VGH2)은 제2레지스터(131b)에 11.5V로 기록되며, 제3게이트하이전압(VGH3)은 제3레지스터(131c)에 11V인 것으로 기록될 수 있다. 복수의 레지스터(131a, 131b, 131c)에 기록된 전압은 예시적인 것으로 이에 한정되는 것은 아니다. 또한, 복수의 레지스터(131a, 131b, 131c)의 수는 3개인 것으로 도시되어 있지만, 이에 한정되는 것은 아니다.

[0066] 선택부(132)는 문턱전압에 대한 정보를 전달받아 복수의 레지스터(131a, 131b, 131c) 중 하나를 선택하여 드라이브 IC(130b)에서 선택된 전압레벨을 갖는 게이트하이전압(VGH)를 출력하게 할 수 있다. 즉, 문턱전압에 대한 정보에 대응하여 게이트하이전압(VGH)의 전압레벨을 결정할 수 있기 때문에 드라이브 IC(130b)가 도 6에서 언급한 문제점에 대응할 수 있다. 따라서, 표시패널(110)의 휘도가 불균일해지는 문제점을 해결할 수 있다. 또한, 게이트하이전압(VGH)의 전압레벨을 낮출 수 있어 유기발광표시장치(100)의 소비전력을 줄일 수 있다.

[0067] 여기서, 선택부(132)는 문턱전압에 대한 문턱전압정보(Vth)를 전달받는 것을 개시하고 있지만, 이에 한정되는 것은 아니며 선택부(132)는 최적의 게이트하이전압(VGH)에 대한 전압정보를 전달받아 복수의 레지스터(131a, 131b, 131c) 중 하나를 선택하고 선택된 레지스터에 기록되어 있는 전압레벨에 대응하여 게이트하이전압(VGH)를 출력할 수 있다.

[0069] 도 8은 본 발명의 실시예들에 따른 유기발광표시장치를 나타내는 평면도이다.

[0070] 도 8을 참조하면, 유기발광표시장치(100)는 표시패널(110)과, 표시패널(110)에 연결되는 인쇄회로기판(150)을 포함할 수 있다. 표시패널(110)에는 도 2에 도시된 것과 같이 게이트신호생성회로(130a)가 배치될 수 있다. 또한, 유기발광표시장치(100)는 드라이브 IC(130b)를 포함할 수 있다. 드라이브 IC(130b)는 복수의 구동신호의 전압레벨을 저장하며, 표시패널(110)의 특성값에 대응하여 복수의 구동전압의 전압레벨 중 하나를 선택하고 선택된 전압레벨에 대응하여 구동전압을 공급할 수 있다.

[0071] 드라이브 IC(130b)는 인쇄회로기판(150)에 배치될 수 있다. 여기서, 인쇄회로기판(150)에 배치되어 있는 드라이브 IC(130b)의 수는 한 개인 것으로 도시되어 있지만, 이에 한정되는 것은 아니다. 인쇄회로기판(150)은 연성필름(flexible flim)을 포함할 수 있어 휘어질 수 있다. 하지만, 이에 한정되는 것은 아니다. 인쇄회로기판(150)에는 태그(Tag:160)가 배치될 수 있다. 태그(160)는 바코드(barcode), QR코드(Quick response code)일 수 있다. 하지만, 태그(160)는 이에 한정되는 것은 아니며 눈으로 쉽게 준부를 인식할 수 있는 것일 수 있다. 태그(160)에는 드라이브 IC(130b)에서 출력되는 게이트하이전압(VGH)에 대한 정보가 기록될 수 있다. 태그(160)에 기록되는 정보는 표시패널(110)의 특성값에 대응하며, 표시패널(110)의 특성값은 도 3 또는 도 4에 도시된 화소(101a, 101b)에 포함되는 제1트랜지스터(M1a, M1b)의 문턱전압에 대응할 수 있다. 예를 들면, 태그(160)는 도 3 또는 도 4에 도시된 화소(101a, 101b)에 포함되는 제1트랜지스터(M1a, M1b)의 문턱전압에 대한 정보 또는 휘도 불균일이 발생되지 않은 게이트하이전압(VGH)에 대한 전압정보를 기록할 수 있다.

[0072] 또한, 유기발광표시장치(100)는 타이밍컨트롤러(140)를 포함하며, 타이밍컨트롤러(140)가 드라이브 IC(130b)를 제어할 수 있다. 타이밍컨트롤러(140)는 인쇄회로기판(150)에 배치될 수 있다. 하지만, 이에 한정되는 것은 아

니다.

[0073] 태그(160)에 기록된 정보를 드라이브 IC(130b)에 전달하면 드라이브 IC(130b)는 태그(160)에 기록된 정보를 기초로 표시패널(110)에 최적화된 게이트하이전압(VGH)를 출력할 수 있다. 태그(160)에 기록된 정보는 리더기를 통해 읽을 수 있다.

[0074] 표시패널(110)에 최적화된 게이트하이전압(VGH)은 인쇄회로기판(150)에 드라이브 IC(130b)를 연결하기 전에 카메라로 표시패널(110)의 휘도를 관찰할 수 있는 상태에서 표시패널(110)에 인가되는 전압을 조절하고 표시패널(110)의 휘도 불균일이 발생되지 않는 전압을 파악한다. 표시패널(110)은 게이트신호생성회로(11b)를 포함하기 때문에 드라이브 IC(130b)가 결합되지 않은 상태에서도 소정의 전압을 인가하면 게이트신호생성회로(11b)에서 게이트신호를 표시패널(110)로 전달할 수 있어 표시패널(110)은 구동할 수 있다. 그리고, 파악된 전압에 대한 전압정보를 태그(160)에 기록할 수 있다.

[0075] 전압정보가 태그(160)에 기록된 후 드라이브 IC(130b)를 인쇄회로기판(150)에 결합할 때, 태그(160)에 기록된 전압정보를 리더기를 이용하여 읽어 전압정보를 파악하고 드라이브 IC(130b)에서 전압정보에 대응하는 게이트하이전압(VGH)의 전압을 출력할 수 있는 상태가 되도록 세팅한 후에 드라이브 IC(130b)를 인쇄회로기판(150)에 결합할 수 있다. 여기서, 태그(160)는 인쇄회로기판(150) 상의 일부의 영역에 배치되어 있는 것으로 도시하고 있지만, 이에 한정되는 것은 아니며 표시패널(110)의 일부의 영역, 예를 들면 도 2b에 도시된 비표시영역(110b)에 배치될 수 있다.

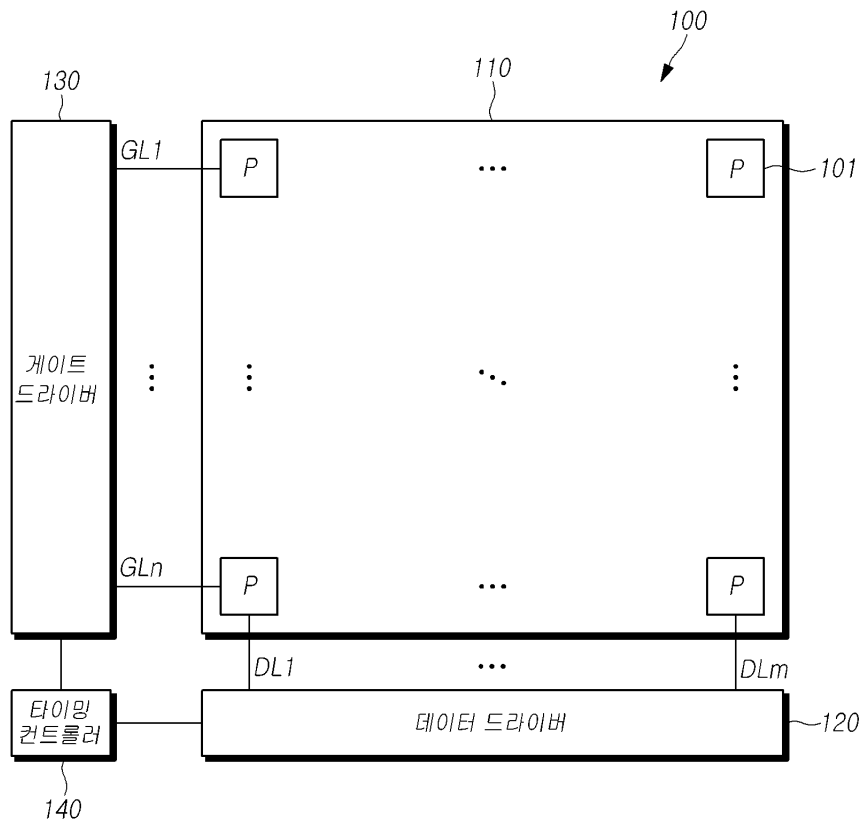
[0077] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

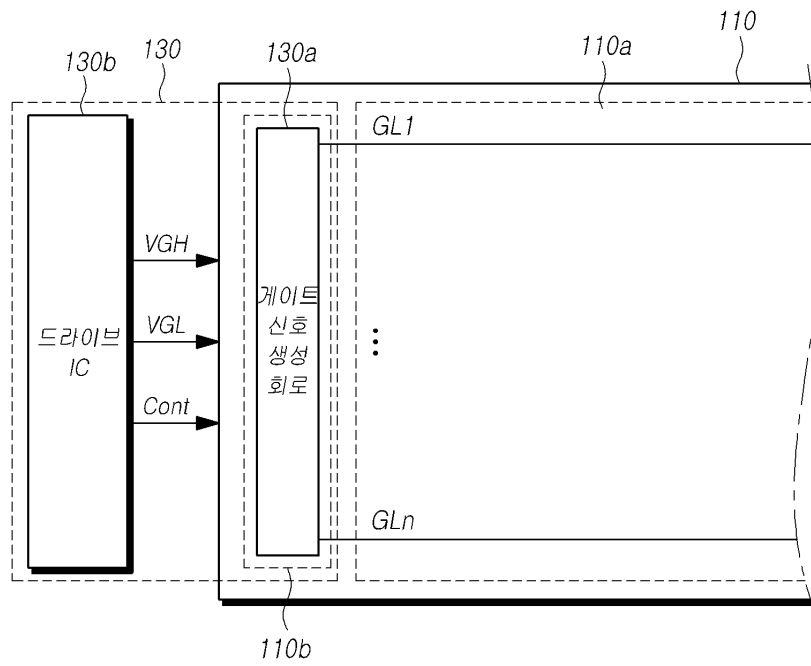
[0078] 100: 유기발광표시장치
101: 화소
110: 표시패널
120: 데이터드라이버
130: 게이트드라이버
140: 타이밍컨트롤러

도면

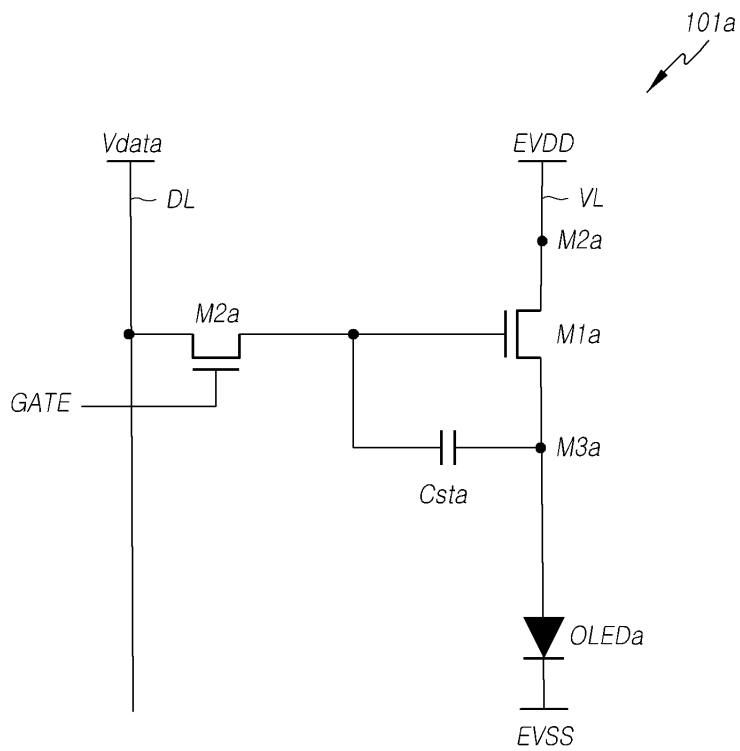
도면1



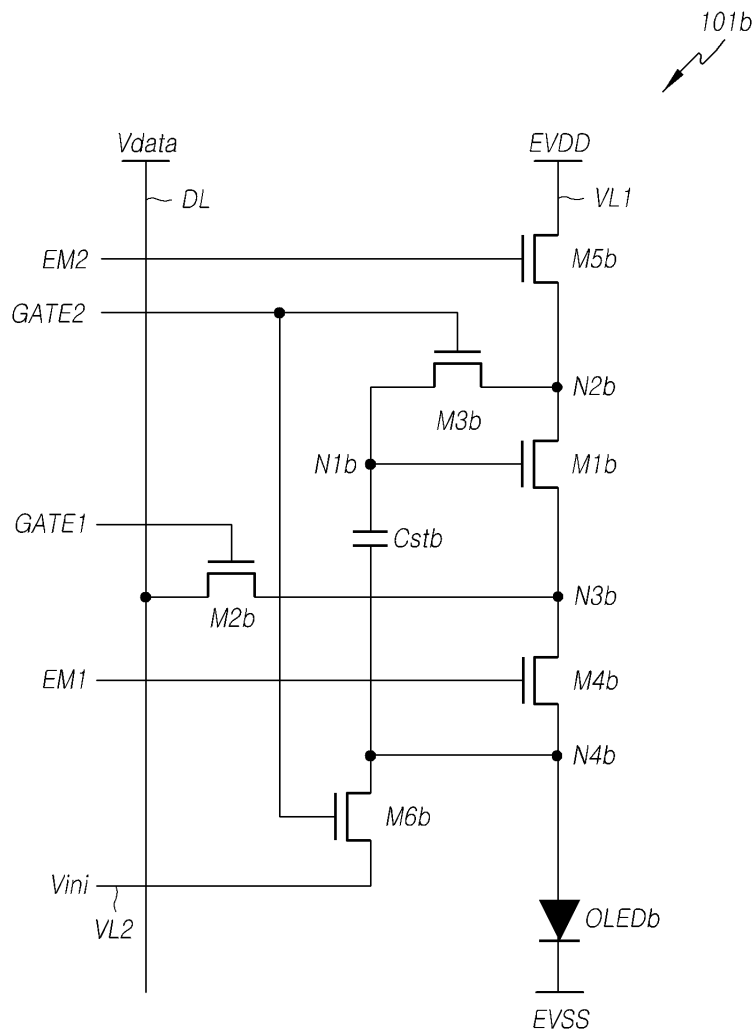
도면2



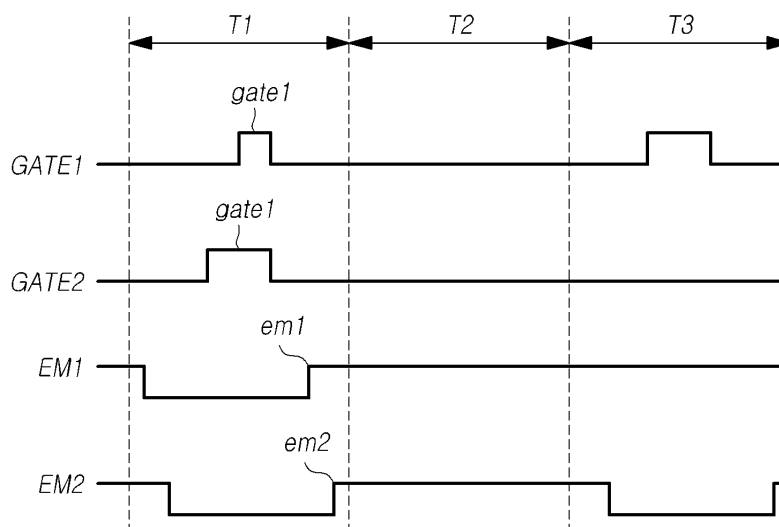
도면3



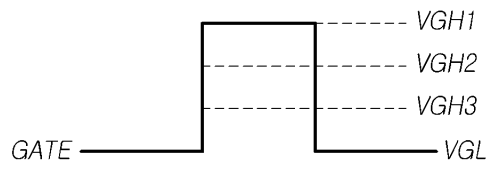
도면4



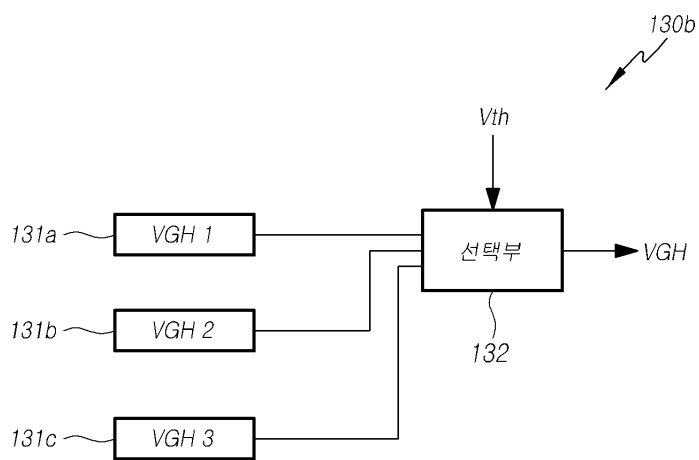
도면5



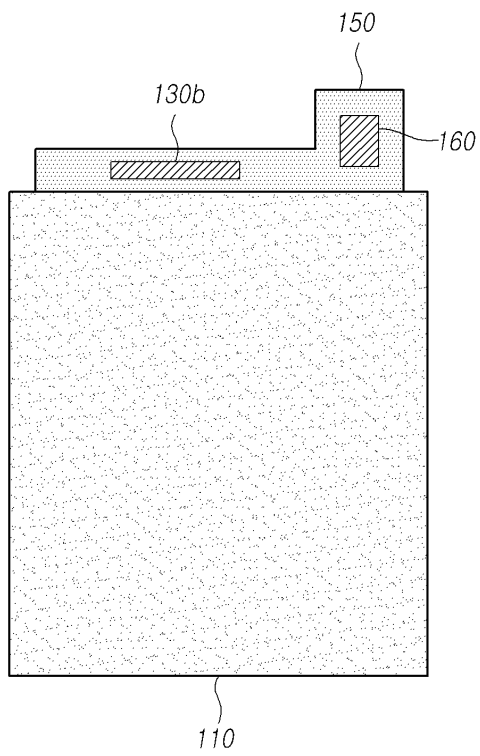
도면6



도면7



도면8



专利名称(译)	有机发光显示装置		
公开(公告)号	KR1020200071275A	公开(公告)日	2020-06-19
申请号	KR1020180158821	申请日	2018-12-11
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	변승현 이서영		
发明人	변승현 공예진 이서영		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2320/0233 G09G2320/0285 G09G2330/021 G09G2330/028		
外部链接	Espacenet		

摘要(译)

本发明的实施例包括一种显示面板，该显示面板包括通过接收驱动电压而被驱动的两个像素；向该显示面板提供驱动电压的驱动IC；以及控制该驱动IC的时序控制器，其中该驱动IC包括多个驱动IC。有机发光显示装置，其存储驱动信号的电压电平，响应于显示面板的特性值选择多个驱动电压的电压电平之一，并且响应于所选择的电压电平来提供驱动电压。

