



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0130707  
(43) 공개일자 2019년11월25일

(51) 국제특허분류(Int. Cl.)  
H01L 51/52 (2006.01) H01L 27/32 (2006.01)  
(52) CPC특허분류  
H01L 51/5203 (2013.01)  
H01L 27/3276 (2013.01)  
(21) 출원번호 10-2018-0055139  
(22) 출원일자 2018년05월14일  
심사청구일자 없음

(71) 출원인  
삼성디스플레이 주식회사  
경기도 용인시 기흥구 삼성로 1 (농서동)  
(72) 발명자  
나지수  
경기도 용인시 수지구 문인로 57, 106-507  
김광민  
서울특별시 서대문구 경기대로 83-3, A-201  
(뒷면에 계속)  
(74) 대리인  
박영우

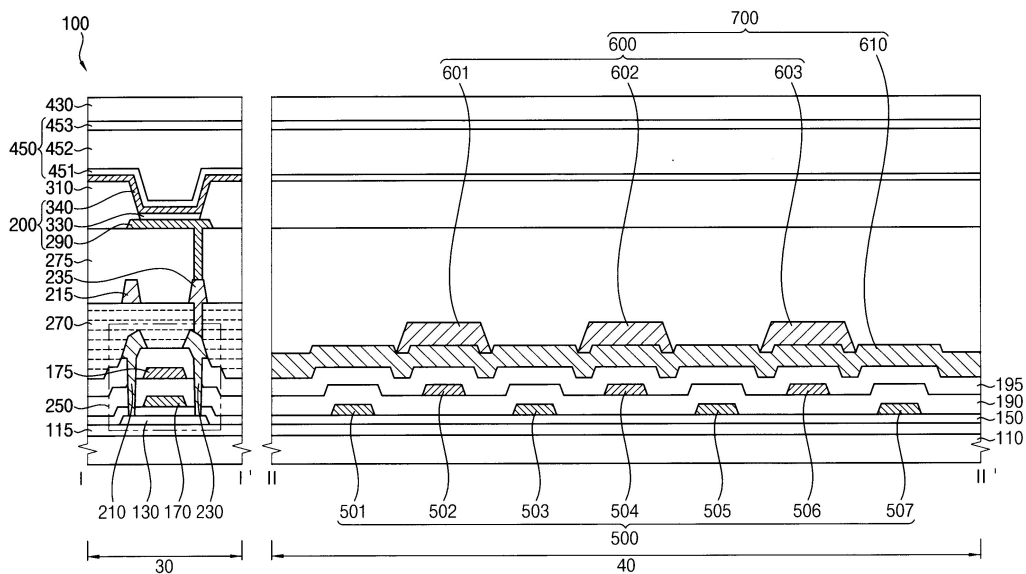
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

유기 발광 표시 장치는 발광 영역 및 상기 발광 영역을 둘러싸는 주변 영역을 포함하는 표시 영역, 상기 표시 영역의 일측에 위치하는 패드 영역을 갖는 기판, 상기 기판 상의 발광 영역에 배치되는 발광 구조물, 상기 기판 상의 주변 영역에 배치되고, 직선부 및 사선부를 각기 포함하는 복수의 팬-아웃 배선들 및 상기 복수의 팬-아웃 배선들 상에 배치되고, 도전층 및 상기 도전층 상에서 서로 이격하여 배치되는 복수의 도전 패드들을 포함하는 배선 구조물을 포함할 수 있다. 이에 따라, 유기 발광 표시 장치의 시인성이 상대적으로 개선될 수 있다.

대표도



(52) CPC특허분류  
*H01L 27/3297* (2013.01)

**김현준**

경기도 수원시 영통구 영통로 232, 802동 903호

(72) 발명자

**김기욱**

경기도 화성시 동탄청계로 303-34, 1111동 1105호

---

## 명세서

### 청구범위

#### 청구항 1

발광 영역 및 상기 발광 영역을 둘러싸는 주변 영역을 포함하는 표시 영역, 상기 표시 영역의 일측에 위치하는 패드 영역을 갖는 기관;

상기 기관 상의 발광 영역에 배치되는 복수의 발광 구조물들;

상기 기관 상의 주변 영역에 배치되고, 직선부 및 사선부를 각기 포함하는 복수의 팬-아웃 배선들; 및

상기 복수의 팬-아웃 배선들 상에 배치되고,

도전층; 및

상기 도전층 상에서 서로 이격하여 배치되는 복수의 도전 패턴들을 포함하는 배선 구조물을 포함하는 유기 발광 표시 장치.

#### 청구항 2

제 1 항에 있어서, 상기 도전 패턴들은 상기 팬-아웃 배선들과 중첩하여 위치하는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 3

제 1 항에 있어서, 상기 도전층과 상기 도전 패턴들은 직접적으로 접촉하는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 4

제 1 항에 있어서, 상기 팬-아웃 배선들 및 상기 배선 구조물은 상기 주변 영역 중 상기 발광 영역과 상기 패드 영역 사이에 위치한 주변 영역에 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 5

제 1 항에 있어서, 상기 팬-아웃 배선들 각각의 직선부는 상기 패드 영역으로부터 상기 표시 영역으로의 방향인 제1 방향으로 연장하고, 상기 팬-아웃 배선들 각각의 사선부는 상기 제1 방향과 다른 방향으로 연장하는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 6

제 5 항에 있어서, 상기 직선부 및 상기 사선부는 일체로 형성되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 7

제 5 항에 있어서, 상기 사선부는 상기 직선부와 연결되는 제1 단부 및 상기 발광 영역의 일측에 얼라인되는 제 2 단부를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 8

제 1 항에 있어서, 상기 팬-아웃 배선들은,

상기 기관 상에 배치되는 하부 팬-아웃 배선들; 및

상기 하부 팬-아웃 배선들 상에 배치되는 상부 팬-아웃 배선들을 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 9

제 8 항에 있어서, 상기 하부 팬-아웃 배선들과 상기 상부 팬-아웃 배선들은 서로 중첩하지 않고 번갈아 가며 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 10**

제 8 항에 있어서, 상기 도전 패턴은 상기 상부 팬-아웃 배선과 중첩하여 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 11**

제 1 항에 있어서, 상기 팬-아웃 배선들은,

제1 내지 제N(단, N은 1 이상의 정수) 팬-아웃 배선들을 포함하고,

제1 내지 제N 팬-아웃 배선들 중 제K(단, K는 1과 N 사이의 정수) 및 제K+1 팬-아웃 배선들은 서로 다른 층에 위치하고, 서로 중첩하지 않는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 12**

제 11 항에 있어서, 상기 도전 패턴들은,

제1 내지 제M(단, M은 1 이상의 정수) 도전 패턴들을 포함하고,

제1 내지 제M 도전 패턴들 중 제J(단, J는 1과 M 사이 정수) 도전 패턴은 상기 제K 팬-아웃 배선 상에 배치되고, 제J 도전 패턴은 상기 제K+1 팬-아웃 배선 상에 배치되지 않는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 13**

제 1 항에 있어서,

상기 기판 상의 주변 영역에서 상기 팬-아웃 배선의 프로파일을 따라 배치되는 층간 절연층을 더 포함하고,

상기 층간 절연층 상에서 상기 층간 절연층의 프로파일을 따라 상기 도전층이 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 14**

제 13 항에 있어서, 상기 도전 패턴은 아래에 팬-아웃 배선이 배치된 부분 상에 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 15**

제 1 항에 있어서, 상기 기판은,

상기 표시 영역과 상기 패드 영역 사이에 위치하는 벤딩 영역을 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 16**

제 15 항에 있어서,

상기 패드 영역에 배치되고, 외부 장치와 전기적으로 연결되는 복수의 패드 전극들; 및

상기 벤딩 영역에 배치되고, 상기 팬-아웃 배선들 및 상기 배선 구조물과 상기 패드 전극들을 전기적으로 연결시키는 연결 전극들을 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 17**

제 1 항에 있어서,

상기 기판과 상기 발광 구조물들 사이에 배치되는 복수의 반도체 소자들;

상기 반도체 소자들 상에 배치되는 평탄화층; 및

상기 평탄화층 상에 배치되는 배선 패턴 및 연결 패턴을 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 18**

제 17항에 있어서, 상기 반도체 소자들 각각은,

상기 기판 상에 배치되는 액티브층;

상기 액티브층 상에 배치되는 게이트 전극; 및

상기 게이트 전극 상에 배치되는 소스 및 드레인 전극들을 포함하고,

상기 게이트 전극은 상기 팬-아웃 배선과 동일한 층에 위치하고, 상기 소스 및 드레인 전극들은 상기 도전층과 동일한 층에 위치하며, 상기 배선 및 연결 패턴들은 상기 도전 패턴과 동일한 층에 위치하는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 19**

제 18 항에 있어서, 상기 평탄화층은 상기 발광 영역에서 상기 배선 패턴 및 상기 연결 패턴과 상기 반도체 사이에 개재되고, 상기 평탄화층은 상기 주변 영역에서 상기 도전 패턴들과 상기 도전층 사이에 개재되지 않는 것을 특징으로 하는 유기 발광 표시 장치.

**청구항 20**

제 1 항에 있어서,

상기 발광 구조물들 상에 배치되는 박막 봉지 구조물을 더 포함하고,

상기 발광 구조물들 각각은,

하부 전극;

상기 하부 전극 상에 배치되는 발광층; 및

상기 발광층 상에 배치되는 상부 전극을 포함하고,

상기 박막 봉지 구조물은,

상기 상부 전극 상에 배치되고, 가요성을 갖는 무기 물질을 포함하는 제1 박막 봉지층;

상기 제1 박막 봉지 구조물 상에 배치되고, 가요성을 갖는 유기 물질을 포함하는 제2 박막 봉지층; 및

상기 제2 박막 봉지층 상에 배치되고, 가요성을 갖는 상기 무기 물질을 포함하는 제3 박막 봉지층을 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 유기 발광 표시 장치에 관한 것이다. 보다 상세하게는, 본 발명은 복수의 팬-아웃 배선들을 포함하는 유기 발광 표시 장치에 관한 것이다.

**배경 기술**

[0002] 평판 표시 장치는 경량 및 박형 등의 특성으로 인하여, 음극선관 표시 장치를 대체하는 표시 장치로써 사용되고 있다. 이러한 평판 표시 장치의 대표적인 예로서 액정 표시 장치와 유기 발광 표시 장치가 있다.

[0003] 유기 발광 표시 장치는 발광 영역 및 상기 발광 영역을 둘러싸는 주변 영역을 포함하는 표시 영역 및 상기 표시 영역의 일측에 위치하는 패드 영역을 가질 수 있다. 상기 패드 영역에는 복수의 패드들이 배치될 수 있고, 상기 패드들을 통해 외부 장치로부터 복수의 신호들을 수신할 수 있다. 상기 신호들이 상기 패드 영역과 인접하여 위치하는 주변 영역에 배치된 복수의 팬-아웃 배선들을 통해 발광 영역에 배치된 복수의 발광 구조물들에 전달될 수 있다. 다만, 외부로부터 투과된 빛이 상기 배선들로부터 난반사될 수 있고, 상기 난반사된 빛이 상기 유기 발광 표시 장치의 사용자에게 의해 시인되기 때문에 상기 유기 발광 표시 장치의 시인성 불량이 야기될 수 있다.

**발명의 내용**

**해결하려는 과제**

- [0004] 본 발명의 목적은 유기 발광 표시 장치를 제공하는 것이다.
- [0005] 그러나, 본 발명이 상술한 목적에 의해 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

**과제의 해결 수단**

- [0006] 전술한 본 발명의 목적을 달성하기 위하여, 본 발명의 예시적인 실시예들에 따른 유기 발광 표시 장치는 발광 영역 및 상기 발광 영역을 둘러싸는 주변 영역을 포함하는 표시 영역, 상기 표시 영역의 일측에 위치하는 패드 영역을 갖는 기판, 상기 기판 상의 발광 영역에 배치되는 발광 구조물, 상기 기판 상의 주변 영역에 배치되고, 직선부 및 사선부를 각기 포함하는 복수의 팬-아웃 배선들 및 상기 복수의 팬-아웃 배선들 상에 배치되고, 도전층 및 상기 도전층 상에서 서로 이격하여 배치되는 복수의 도전 패턴들을 포함하는 배선 구조물을 포함할 수 있다.
- [0007] 예시적인 실시예들에 있어서, 상기 도전 패턴들은 상기 팬-아웃 배선들과 중첩하여 위치할 수 있다.
- [0008] 예시적인 실시예들에 있어서, 상기 도전층과 상기 도전 패턴들은 직접적으로 접촉할 수 있다.
- [0009] 예시적인 실시예들에 있어서, 상기 팬-아웃 배선들 및 상기 배선 구조물은 상기 주변 영역 중 상기 발광 영역과 상기 패드 영역 사이에 위치한 주변 영역에 배치될 수 있다.
- [0010] 예시적인 실시예들에 있어서, 상기 팬-아웃 배선들 각각의 직선부는 상기 패드 영역으로부터 상기 표시 영역으로의 방향인 제1 방향으로 연장하고, 상기 팬-아웃 배선들 각각의 사선부는 상기 제1 방향과 다른 방향으로 연장할 수 있다.
- [0011] 예시적인 실시예들에 있어서, 상기 직선부 및 상기 사선부는 일체로 형성될 수 있다.
- [0012] 예시적인 실시예들에 있어서, 상기 사선부는 상기 직선부와 연결되는 제1 단부 및 상기 발광 영역의 일측에 열라인되는 제2 단부를 포함할 수 있다.
- [0013] 예시적인 실시예들에 있어서, 상기 팬-아웃 배선들은 상기 기판 상에 배치되는 하부 팬-아웃 배선들 및 상기 하부 팬-아웃 배선들 상에 배치되는 상부 팬-아웃 배선들을 포함할 수 있다.
- [0014] 예시적인 실시예들에 있어서, 상기 하부 팬-아웃 배선들과 상기 상부 팬-아웃 배선들은 서로 중첩하지 않고 번갈아 가며 배치될 수 있다.
- [0015] 예시적인 실시예들에 있어서, 상기 도전 패턴은 상기 상부 팬-아웃 배선과 중첩하여 배치될 수 있다.
- [0016] 예시적인 실시예들에 있어서, 상기 팬-아웃 배선들은 제1 내지 제N(단, N은 1 이상의 정수) 팬-아웃 배선들을 포함하고, 제1 내지 제N 팬-아웃 배선들 중 제K(단, K는 1과 N 사이의 정수) 및 제K+1 팬-아웃 배선들은 서로 다른 층에 위치하고, 서로 중첩하지 않을 수 있다.
- [0017] 예시적인 실시예들에 있어서, 상기 도전 패턴들은 제1 내지 제M(단, M은 1 이상의 정수) 도전 패턴들을 포함하고, 제1 내지 제M 도전 패턴들 중 제J(단, J는 1과 M 사이 정수) 도전 패턴은 상기 제K 팬-아웃 배선 상에 배치되고, 제J 도전 패턴은 상기 제K+1 팬-아웃 배선 상에 배치되지 않을 수 있다.
- [0018] 예시적인 실시예들에 있어서, 상기 기판 상의 주변 영역에서 상기 팬-아웃 배선의 프로파일을 따라 배치되는 층간 절연층을 더 포함하고, 상기 층간 절연층 상에서 상기 층간 절연층의 프로파일을 따라 상기 도전층이 배치될 수 있다.
- [0019] 예시적인 실시예들에 있어서, 상기 도전 패턴은 아래에 팬-아웃 배선이 배치된 부분 상에 배치될 수 있다.
- [0020] 예시적인 실시예들에 있어서, 상기 기판은 상기 표시 영역과 상기 패드 영역 사이에 위치하는 벤딩 영역을 더 포함할 수 있다.
- [0021] 예시적인 실시예들에 있어서, 상기 패드 영역에 배치되고, 외부 장치와 전기적으로 연결되는 복수의 패드 전극들 및 상기 벤딩 영역에 배치되고, 상기 팬-아웃 배선들 및 상기 배선 구조물과 상기 패드 전극들을 전기적으로

연결시키는 연결 전극들을 더 포함할 수 있다.

- [0022] 예시적인 실시예들에 있어서, 상기 기관과 상기 발광 구조물 사이에 배치되는 반도체 소자, 상기 반도체 상에 배치되는 평탄화층 및 상기 평탄화층 상에 배치되는 배선 패턴 및 연결 패턴을 더 포함할 수 있다.
- [0023] 예시적인 실시예들에 있어서, 상기 반도체 소자는 상기 기관 상에 배치되는 액티브층, 상기 액티브층 상에 배치되는 게이트 전극 및 상기 게이트 전극 상에 배치되는 소스 및 드레인 전극들을 포함하고, 상기 게이트 전극은 상기 팬-아웃 배선과 동일한 층에 위치하고, 상기 소스 및 드레인 전극들은 상기 도전층과 동일한 층에 위치하며, 상기 배선 및 연결 패턴들은 상기 도전 패턴과 동일한 층에 위치할 수 있다.
- [0024] 예시적인 실시예들에 있어서, 상기 평탄화층은 상기 발광 영역에서 상기 배선 패턴 및 상기 연결 패턴과 상기 반도체 사이에 개재되고, 상기 평탄화층은 상기 주변 영역에서 상기 도전 패턴들과 상기 도전층 사이에 개재되지 않을 수 있다.
- [0025] 예시적인 실시예들에 있어서, 상기 발광 구조물 상에 배치되는 박막 봉지 구조물을 더 포함하고, 상기 발광 구조물은 하부 전극, 상기 하부 전극 상에 배치되는 발광층 및 상기 발광층 상에 배치되는 상부 전극을 포함하고, 상기 박막 봉지 구조물은 상기 상부 전극 상에 배치되고, 가요성을 갖는 무기 물질을 포함하는 제1 박막 봉지층, 상기 제1 박막 봉지 구조물 상에 배치되고, 가요성을 갖는 유기 물질을 포함하는 제2 박막 봉지층 및 상기 제2 박막 봉지층 상에 배치되고, 가요성을 갖는 상기 무기 물질을 포함하는 제3 박막 봉지층을 포함할 수 있다.

**발명의 효과**

- [0026] 본 발명의 예시적인 실시예들에 따른 유기 발광 표시 장치는 도전층 및 도전층 상에서 서로 이격하여 배치되는 도전 패턴들을 포함하는 배선 구조물을 구비함으로써 도전 패턴들에는 V자 형상의 단차부가 형성되지 않기 때문에 외광의 난반사 현상을 방지할 수 있다. 즉, 상기 외광이 도전 패턴들 및 도전층에 반사되더라도 배선 구조물 상에 배치된 편광층에 의해 상기 외광이 소멸될 수 있다. 이에 따라, 유기 발광 표시 장치의 시인성이 상대적으로 개선될 수 있다.
- [0027] 다만, 본 발명의 효과가 상술한 효과들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

**도면의 간단한 설명**

- [0028] 도 1A는 본 발명의 예시적인 실시예들에 따른 유기 발광 표시 장치를 나타내는 평면도이다.
- 도 1B는 유기 발광 표시 장치의 일 예를 나타내는 평면도이다.
- 도 2는 도 1의 유기 발광 표시 장치가 벤딩된 형태를 설명하기 위한 사시도이다.
- 도 3은 도 1의 유기 발광 표시 장치와 전기적으로 연결된 외부 장치를 설명하기 위한 블록도이다.
- 도 4는 도 1의 유기 발광 표시 장치에 포함된 팬-아웃 배선을 설명하기 위한 평면도이다.
- 도 5는 도 4의 유기 발광 표시 장치의 "A" 영역을 확대 도시한 평면도이다.
- 도 6은 도 5의 유기 발광 표시 장치에 포함된 팬-아웃 배선을 설명하기 위한 평면도이다.
- 도 7은 도 4 및 5의 I-I'라인 및 II-II'라인을 따라 절단한 단면도이다.
- 도 8은 도 7의 유기 발광 표시 장치에 포함된 유기 발광 다이오드 및 트랜지스터들을 설명하기 위한 회로도이다.
- 도 9 내지 18은 본 발명의 예시적인 실시예들에 따른 유기 발광 표시 장치의 제조 방법을 나타내는 단면도들이다.
- 도 19는 본 발명의 예시적인 실시예들에 따른 유기 발광 표시 장치를 나타내는 단면도이다.
- 도 20은 본 발명의 예시적인 실시예들에 따른 유기 발광 표시 장치를 나타내는 단면도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0029] 이하, 첨부한 도면들을 참조하여, 본 발명의 예시적인 실시예들에 따른 유기 발광 표시 장치들 및 유기 발광 표시 장치의 제조 방법에 대하여 상세하게 설명한다. 첨부한 도면들에 있어서, 동일하거나 유사한 구성 요소들에 대해서는 동일하거나 유사한 참조 부호들을 사용한다.
- [0030] 도 1A는 본 발명의 예시적인 실시예들에 따른 유기 발광 표시 장치를 나타내는 평면도이고, 도 1B는 유기 발광 표시 장치의 일 예를 나타내는 평면도이며, 도 2는 도 1의 유기 발광 표시 장치가 벤딩된 형상을 설명하기 위한 사시도이고, 도 3은 도 1의 유기 발광 표시 장치와 전기적으로 연결된 외부 장치를 설명하기 위한 블록도이다.
- [0031] 도 1A, 2 및 3을 참조하면, 유기 발광 표시 장치(100)는 표시 영역(10), 벤딩 영역(50) 및 패드 영역(60)을 포함할 수 있다. 표시 영역(10)에는 복수의 발광 구조물들(200)이 배치될 수 있고, 표시 영역(10)으로부터 이격되어 패드 영역(60)이 위치할 수 있다. 다시 말하면, 패드 영역(60)은 표시 영역(10)의 일측에 위치할 수 있다. 패드 영역(60)에는 외부 장치(101)와 전기적으로 연결되는 패드 전극들(470)이 배치될 수 있다. 또한, 벤딩 영역(50)은 표시 영역(10)과 패드 영역(60) 사이에 위치할 수 있고, 벤딩 영역(50)에는 연결 전극들(335)이 배치될 수 있다. 예시적인 실시예들에 있어서, 패드 영역(60)의 폭은 표시 영역(10)의 폭보다 작은 폭을 가질 수 있다. 예를 들면, 유기 발광 표시 장치(100)의 평면도에서 표시 영역(10)은 유기 발광 표시 장치(100)의 상면에 평행한 방향(예를 들어, 제3 방향(D3))으로 연장하는 제1 폭(W1)을 가질 수 있고, 패드 영역(60)은 제3 방향(D3)으로 연장하며 제1 폭(W1)보다 작은 제2 폭(W2)을 가질 수 있다. 다른 예시적인 실시예들에 있어서, 도 1B에 도시된 바와 같이, 표시 영역(10)의 폭과 패드 영역(60)의 폭은 동일할 수도 있다. 또 다른 예시적인 실시예들에 있어서, 유기 발광 표시 장치(100)는 벤딩 영역(50)을 포함하지 않을 수도 있다. 예를 들면, 표시 영역(10)과 패드 영역(60)이 인접하여 위치할 수도 있다.
- [0032] 표시 영역(10)은 발광 영역(30) 및 발광 영역(30)을 둘러싸는 주변 영역(40)을 포함할 수 있다. 광을 방출하는 발광 구조물들(200)은 발광 영역(30)에 배치될 수 있고, 주변 영역(40)에는 복수의 배선들이 배치될 수 있다. 예시적인 실시예들에 있어서, 발광 영역(30)과 벤딩 영역(50)(또는 패드 영역(60)) 사이에 위치하는 주변 영역(40)(예를 들어, 도 7의 주변 영역(40))에 팬-아웃 배선들 및 배선 구조물이 배치될 수 있다. 상기 배선들, 상기 팬-아웃 배선들 및 배선 구조물은 패드 전극들(470) 및 연결 전극(335)과 발광 구조물(200)을 전기적으로 연결시킬 수 있다. 예를 들면, 상기 배선들, 상기 팬-아웃 배선들 및 배선 구조물은 데이터 신호 배선, 스캔 신호 배선, 발광 신호 배선, 초기화 신호 배선, 전원 전압 배선 등을 포함할 수 있다. 또한, 주변 영역(40)에는 스캔 드라이버, 데이터 드라이버 등이 배치될 수도 있다.
- [0033] 다만, 도 1에서 발광 영역(30)을 둘러싸는 주변 영역(40)의 폭이 동일한 것으로 도시되어 있으나, 본 발명의 구성이 이에 한정되는 것은 아니다. 예를 들면, 주변 영역(40)은 제3 방향(D3)으로 연장하는 제1 영역 및 제3 방향(D3)과 직교하는 제1 방향(D1) 또는 제2 방향(D2)으로 연장하는 제2 영역을 포함할 수 있다. 다시 말하면, 주변 영역(40)의 제1 영역은 발광 영역(30)의 상부 및 벤딩 영역(50)과 인접하여 위치할 수 있고, 주변 영역(40)의 제2 영역은 발광 영역(30)의 양측부(예를 들어, 발광 영역(30)의 좌측 및 우측)에 위치할 수 있다. 여기서, 상기 제2 영역의 제3 방향(D3)으로 연장하는 폭은 상기 제1 영역의 제1 방향(D1) 또는 제2 방향(D2)으로 연장하는 폭보다 상대적으로 작을 수도 있다. 벤딩 영역(50)이 벤딩됨으로써, 패드 영역(60)이 유기 발광 표시 장치(100)의 저면에 위치할 수 있다(도 2 참조). 다시 말하면, 패드 영역(60)이 유기 발광 표시 장치(100)의 저면 상에 위치하는 경우, 벤딩 영역(50)은 구부러진 형상을 가질 수 있다.
- [0034] 외부 장치(101)는 유기 발광 표시 장치(100)와 연성 인쇄 회로 기판을 통해 전기적으로 연결될 수 있다. 외부 장치(101)는 데이터 신호, 스캔 신호, 발광 신호, 초기화 신호, 전원 전압 등을 유기 발광 표시 장치(100)에 제공할 수 있다. 또한, 상기 연성 인쇄 회로 기판에는 구동 집적 회로가 실장될 수 있다. 다른 예시적인 실시예들에 있어서, 상기 구동 집적 회로가 패드 전극들(470)과 인접하여 유기 발광 표시 장치(100)에 실장될 수도 있다.
- [0035] 도 4는 도 1의 유기 발광 표시 장치에 포함된 팬-아웃 배선을 설명하기 위한 평면도이고, 도 5는 도 4의 유기 발광 표시 장치의 "A" 영역을 확대 도시한 평면도이며, 도 6은 도 5의 유기 발광 표시 장치에 포함된 팬-아웃 배선을 설명하기 위한 평면도이다.
- [0036] 도 4, 5 및 6을 참조하면, 유기 발광 표시 장치(100)는 아래에 설명될 기판, 복수의 팬-아웃 배선들(500), 배선 구조물(700) 등을 포함할 수 있다. 여기서, 팬-아웃 배선들(500)은 제1 내지 제7 팬-아웃 배선들(501, 502, 503, 504, 505, 506, 507)을 포함할 수 있다(예를 들어, 제1 팬-아웃 배선 그룹). 도 5에는 편의상 팬-아웃 배선들(500)이 제1 내지 제7 팬-아웃 배선들(501, 502, 503, 504, 505, 506, 507)을 포함하는 것으로 도시되어 있으나, 팬-아웃 배선들(500)은 실질적으로 제1 팬-아웃 배선 그룹뿐만 아니라 제8 팬-아웃 배선(508) 및 제8

팬-아웃 배선(508)을 기준으로 상기 제1 팬-아웃 배선 그룹과 대칭적으로 배치되는 7개의 팬-아웃 배선들(예를 들어, 제2 팬-아웃 배선 그룹)을 더 포함할 수 있다. 즉, 팬-아웃 배선들(500)은 15개의 팬-아웃 배선들을 포함할 수 있다. 다만, 설명의 편의를 위해 팬-아웃 배선들(500)이 상기 제1 팬-아웃 배선 그룹을 포함하는 것으로 설명한다. 예시적인 실시예들에 있어서, 팬-아웃 배선들(500)에는 데이터 신호가 제공될 수 있다.

[0037] 배선 구조물(700)은 도전층(610) 및 도전 패턴들(600)을 포함할 수 있고, 도전 패턴들(600)은 제1 내지 제3 도전 패턴들(601, 602, 603)(예를 들어, 제1 도전 패턴 그룹)을 포함할 수 있다. 도 5에는 편의상 도전 패턴들(600)이 제1 내지 제3 도전 패턴들(601, 602, 603)을 포함하는 것으로 도시되어 있으나, 도전 패턴들(600)은 제1 도전 패턴 그룹뿐만 아니라 제8 팬-아웃 배선(508)을 기준으로 상기 제1 도전 패턴 그룹과 대칭적으로 배치되는 3개의 도전 패턴들을 더 포함할 수 있다. 즉, 도전 패턴들(600)은 6개의 도전 패턴들을 포함할 수 있다. 다만, 설명의 편의를 위해 도전 패턴들(600)이 상기 제1 도전 패턴 그룹을 포함하는 것으로 설명한다. 예시적인 실시예들에 있어서, 배선 구조물(700)에는 전원 전압(예를 들어, 고전원 전압)이 제공될 수 있다.

[0038] 상기 기판 상의 주변 영역(40)(예를 들어, 발광 영역(30)과 밴딩 영역(50) 사이에 위치하는 주변 영역(40))에는 팬-아웃 배선들(500)이 배치될 수 있다. 팬-아웃 배선들(500) 각각은 직선부 및 사선부를 가질 수 있다. 상기 직선부는 패드 영역(60)으로부터 표시 영역(10)으로의 방향인 제1 방향(D1)으로 연장할 수 있고, 상기 사선부는 제1 방향(D1)과 다른 방향으로 연장할 수 있다. 여기서, 상기 직선부와 상기 사선부는 일체로 형성될 수 있다. 또한, 상기 사선부는 상기 직선부와 연결되는 제1 단부 및 발광 영역(30)의 일측에 얼라인되는 제2 단부를 포함할 수 있다. 상기 사선부의 제2 단부는 발광 영역(30)에 배치되는 데이터 배선과 연결될 수 있고, 상기 데이터 배선은 발광 구조물(200)과 연결될 수 있다. 이에 따라, 발광 구조물(200)에 데이터 신호가 제공될 수 있다. 한편, 제8 팬-아웃 배선(508)은 직선부만 가질 수 있다.

[0039] 예를 들면, 도 6의 왼쪽에 도시된 제1 팬-아웃 배선(501)을 참조하면, 제1 팬-아웃 배선(501)은 직선부(501A) 및 사선부(501B)를 가질 수 있다. 직선부(501A)는 패드 영역(60)으로부터 제1 방향(D1)으로 연장할 수 있고, 사선부(501B)는 제1 방향(D1)과 다른 방향으로 연장할 수 있다. 여기서, 직선부(501A)와 사선부(501B)는 일체로 형성될 수 있다. 또한, 도 6의 오른쪽에 도시된 제1 팬-아웃 배선(501)을 참조하면, 사선부(501B)는 직선부(501A)와 연결되는 제1 단부(501C) 및 발광 영역(30)의 일측에 얼라인되는 제2 단부(501D)를 포함할 수 있다.

[0040] 이러한 방식으로, 제2 내지 제7 팬-아웃 배선들(502, 503, 504, 505, 506, 507) 각각도 직선부, 사선부, 제1 단부 및 제2 단부를 가질 수 있다.

[0041] 예시적인 실시예들에 있어서, 팬-아웃 배선들(500)은 하부 팬-아웃 배선들 및 상부 팬-아웃 배선들로 구분될 수 있다. 예를 들면, 상기 하부 팬-아웃 배선들은 제1, 제3, 제5 및 제7 팬-아웃 배선들(501, 503, 505, 507)을 포함할 수 있고, 상기 상부 팬-아웃 배선들은 제2, 제4 및 제6 팬-아웃 배선들(502, 504, 506)을 포함할 수 있다. 상기 하부 팬-아웃 배선들 상에 상기 상부 팬-아웃 배선들이 배치될 수 있고, 상기 하부 팬-아웃 배선들과 상기 상부 팬-아웃 배선들은 서로 중첩하지 않고 번갈아 가며 배치될 수 있다.

[0042] 다만, 팬-아웃 배선들(500)이 7개의 팬-아웃 배선들을 포함하는 것으로 설명하였으나 본 발명의 구성이 이에 한정되는 것은 아니다. 예를 들면, 팬-아웃 배선들(500)은 적어도 8개의 팬-아웃 배선들을 포함할 수도 있다.

[0043] 다시 말하면, 상기 팬-아웃 배선들은 제1 내지 제N(단, N은 1 이상의 정수) 팬-아웃 배선들을 포함할 수 있고, 제1 내지 제N 팬-아웃 배선들 중 제K(단, K는 1과 N 사이의 정수) 및 제K+1 팬-아웃 배선들은 서로 다른 층에 위치할 수 있으며, 서로 중첩하지 않을 수 있다.

[0044] 상기 팬-아웃 배선들(500) 상의 주변 영역(40)에는 배선 구조물(700)이 배치될 수 있다. 예시적인 실시예들에 있어서, 도전층(610)이 팬-아웃 배선들(500)을 덮으며 팬-아웃 배선들(500) 상에 배치될 수 있다. 예를 들면, 도전층(610)은 팬-아웃 배선들(500) 각각의 사선부 및 직선부의 일부를 덮을 수 있고, 상기 직선부의 나머지 부분을 노출시킬 수 있다. 선택적으로, 도전층(610)은 팬-아웃 배선들(500) 상의 주변 영역(40)에서 전체적으로 배치될 수도 있다.

[0045] 도전층(610) 상에 도전 패턴들(600)이 서로 이격하여 배치될 수 있다. 예시적인 실시예들에 있어서, 도전 패턴들(600)은 도전층(610) 상에 직접적으로 접촉할 수 있고, 상기 상부 팬-아웃 배선들과 중첩하여 배치될 수 있다. 예를 들면, 제1 도전 패턴(601)이 제2 팬-아웃 배선(502) 상에 배치될 수 있고, 제2 도전 패턴(602)이 제4 팬-아웃 배선(504) 상에 배치될 수 있으며, 제3 도전 패턴(603)이 제6 팬-아웃 배선(506) 상에 배치될 수 있다. 선택적으로, 도전 패턴들(600)이 상기 상부 팬-아웃 배선들과 중첩하지 않을 수 있고, 상기 하부 팬-아웃 배선들과 중첩하여 배치될 수 있다. 다른 예시적인 실시예들에 있어서, 도전 패턴들(600)은 상기 상부 및 하부

팬-아웃 배선들과 중첩할 수 있고, 서로 이격하여 배치될 수도 있다.

- [0046] 다만, 도전 패턴들(600)이 3개의 도전 패턴들을 포함하는 것으로 설명하였으나 본 발명의 구성이 이에 한정되는 것은 아니다. 예를 들면, 도전 패턴들(600)은 적어도 4개의 도전 패턴들을 포함할 수도 있다.
- [0047] 다시 말하면, 상기 도전 패턴들은 제1 내지 제M(단, M은 1 이상의 정수) 도전 패턴들을 포함할 수 있고, 제1 내지 제M 도전 패턴들 중 제J(단, J는 1과 M 사이 정수) 도전 패턴은 상기 제K 팬-아웃 배선 상에 배치될 수 있고, 상기 제K+1 팬-아웃 배선 상에는 배치되지 않을 수 있다.
- [0048] 종래의 유기 발광 표시 장치에 있어서, 발광 영역(30)에 배치된 발광 구조물(200)에 전원 전압을 제공하기 위해 전원 전압 배선이 주변 영역(40)에 배치될 수 있다. 상기 전원 전압 배선은 제1 도전층 및 제2 도전층으로 구성될 수 있고, 제1 도전층 상에 제2 도전층이 중첩하여 위치할 수 있다. 다시 말하면, 상기 제1 도전층의 프로파일을 따라 상기 제2 도전층이 상기 제1 도전층을 커버할 수 있다. 이러한 경우, 상기 제2 도전층 상에 단차가 발생될 수 있고, 상기 단차에서 외부로부터 입사하는 광이 난반사될 수 있다. 예를 들면, 상기 제1 도전층 아래에 배치되는 팬-아웃 배선들 때문에 상기 제2 도전층은 V자 형상의 단차부를 가질 수 있다. 상기 제2 도전층 상에 편광층이 배치되더라도 상기 V자 형상의 단차부에서 상기 외광이 난반사되기 때문에 상기 외광은 상기 편광층에서 완전히 소멸되지 않을 수 있고, 상기 종래의 유기 발광 표시 장치의 사용자에게 시인될 수 있다. 즉, 상기 종래의 유기 발광 표시 장치의 시인성이 감소될 수 있다.
- [0049] 본 발명의 예시적인 실시예들에 따른 유기 발광 표시 장치(100)는 주변 영역(40)에서 상기 배선들에 의해 발생될 수 있는 외광의 난반사 현상을 방지하기 위해 도전층(610) 상에 도전 패턴들(600)이 배치될 수 있다. 예를 들면, 도전 패턴들(600)이 도전층(610) 상에서 서로 이격되어 배치됨으로써 도전 패턴들(600)에는 V자 형상의 단차부가 형성되지 않을 수 있고, 외광이 도전 패턴들(600) 및 도전층(610)에 반사되더라도 배선 구조물(700) 상에 배치된 편광층에 의해 상기 외광이 소멸될 수 있다. 이에 따라, 유기 발광 표시 장치(100)의 시인성이 상대적으로 개선될 수 있다.
- [0050] 도 7은 도 4 및 5의 I-I'라인 및 II-II'라인을 따라 절단한 단면도이다.
- [0051] 도 7을 참조하면, 유기 발광 표시 장치(100)는 기관(110), 버퍼층(115), 반도체 소자(250), 발광 구조물(200), 팬-아웃 배선들(500), 배선 구조물(700), 제1 평탄화층(270), 제2 평탄화층(275), 배선 패턴(215), 연결 패턴(235), 화소 정의막(310), 박막 봉지 구조물(450), 편광층(430) 등을 포함할 수 있다. 여기서, 반도체 소자(250)는 액티브층(130), 게이트 절연층(150), 제1 게이트 전극(170), 제1 층간 절연층(190), 제2 게이트 전극(175), 제2 층간 절연층(195), 소스 전극(210) 및 드레인 전극(230)을 포함할 수 있고, 팬-아웃 배선들(500)은 제1 내지 제7 팬-아웃 배선들(501, 502, 503, 504, 505, 506, 507)을 포함할 수 있다. 또한, 배선 구조물(700)은 도전 패턴들(600) 및 도전층(610)을 포함할 수 있고, 도전 패턴들(600)은 제1 내지 제3 도전 패턴들(601, 602, 603)을 포함할 수 있다. 여기서, 제1, 제3, 제5 및 제7 팬-아웃 배선들(501, 503, 505, 507)은 하부 팬-아웃 배선들로 정의될 수 있고, 제2, 제4 및 제6 팬-아웃 배선들(502, 504, 506)은 상부 팬-아웃 배선들로 정의될 수 있다. 더욱이, 발광 구조물(200)은 하부 전극(290), 발광층(330) 및 상부 전극(340)을 포함할 수 있고, 박막 봉지 구조물(450)은 제1 박막 봉지층(451), 제2 박막 봉지층(452) 및 제3 박막 봉지층(453)을 포함할 수 있다.
- [0052] 전술한 바와 같이, 유기 발광 표시 장치(100)가 플렉서블한 기관(110), 박막 봉지 구조물(450)을 포함하며 제3 방향(D3)을 축으로 벤딩 영역(50)이 벤딩됨으로써, 유기 발광 표시 장치(100)는 벤딩 영역(50)이 구부러진 형태를 갖는 플렉서블 유기 발광 표시 장치로 기능할 수 있다.
- [0053] 투명한 또는 불투명한 재료들을 포함하는 기관(110)이 제공될 수 있다. 기관(110)은 연성을 갖는 투명 수지 기관으로 이루어질 수 있다. 예시적인 실시예들에 있어서, 기관(110)은 제1 유기층, 제1 베리어층, 제2 유기층 및 제2 베리어층이 순서대로 적층되는 구성을 가질 수 있다. 상기 제1 베리어층 및 상기 제2 베리어층은 실리콘 산화물과 같은 무기 물질을 포함할 수 있다. 또한, 상기 제1 유기층 및 상기 제2 유기층은 폴리이미드계 수지와 같은 유기 물질을 포함할 수 있다. 예를 들면, 상기 제1 및 제2 베리어층들 각각은 상기 제1 및 제2 유기층들을 통해 침투하는 수분을 차단할 수 있다.
- [0054] 기관(110)이 얇고 연성을 갖기 때문에, 기관(110)은 반도체 소자(250) 및 발광 구조물(200)의 형성을 지원하기 위해 단단한 유리 상에 형성될 수 있다. 예를 들면, 상기 제2 베리어층 상에 버퍼층(115)을 배치한 후, 버퍼층(115) 상에 반도체 소자(250) 및 발광 구조물(200)을 형성할 수 있다. 이러한 반도체 소자(250) 및 발광 구조물(200)의 형성 후, 상기 유리 기관은 제거될 수 있다. 다시 말하면, 기관(110)의 플렉서블한 물성 때문에, 기관

(110) 상에 반도체 소자(250) 및 발광 구조물(200)을 직접 형성하기 어려울 수 있다. 이러한 점을 고려하여, 결정질의 유리 기판을 이용하여 반도체 소자(250) 및 발광 구조물(200)을 형성한 다음, 상기 유리 기판을 제거함으로써, 상기 제1 유기층, 상기 제1 베리어층, 상기 제2 유기층 및 상기 제2 베리어층이 기판(110)으로 이용될 수 있다.

[0055] 유기 발광 표시 장치(100)가 발광 영역(30) 및 주변 영역(40)을 포함하는 표시 영역(10), 벤딩 영역(50) 및 패드 영역(60)을 포함함으로써, 도 7에 도시된 바와 같이, 기판(110)도 발광 영역(30), 주변 영역(40)(예를 들어, 도 1의 발광 영역(30)과 벤딩 영역(50) 사이에 위치한 주변 영역(40)), 벤딩 영역(50) 및 패드 영역(60)으로 구분될 수 있다(도 1 참조).

[0056] 선택적으로, 기판(110)은 석영 기판, 합성 석영(synthetic quartz) 기판, 불화칼슘(calcium fluoride) 기판, 불소가 도핑된 석영(F-doped quartz) 기판, 소다라임(sodalime) 유리 기판, 무알칼리(non-alkali) 유리 기판 등을 포함할 수도 있다.

[0057] 다만, 기판(110)이 4개의 층들을 갖는 것으로 설명하였으나, 본 발명의 구성이 이에 한정되는 것은 아니다. 예를 들면, 다른 예시적인 실시예들에 있어서, 기판(110)은 단일층 또는 복수의 층들로 구성될 수도 있다.

[0058] 기판(110) 상에는 버퍼층(115)이 배치될 수 있다. 예시적인 실시예들에 있어서, 버퍼층(115)은 기판(110) 상의 발광 영역(30) 및 주변 영역(40)에 전체적으로 배치될 수 있다. 버퍼층(115)은 기판(110)으로부터 반도체 소자(250)로 금속 원자들이나 불순물들이 확산되는 현상을 방지할 수 있으며, 액티브층(130)을 형성하기 위한 결정화 공정 동안 열의 전달 속도를 조절하여 실질적으로 균일한 액티브층(130)을 수득하게 할 수 있다. 또한, 버퍼층(115)은 기판(110)의 표면이 균일하지 않을 경우, 기판(110)의 표면의 평탄도를 향상시키는 역할을 수행할 수 있다. 기판(110)의 유형에 따라 기판(110) 상에 두 개 이상의 버퍼층들(115)이 제공될 수 있거나 버퍼층(115)이 배치되지 않을 수 있다. 버퍼층(115)은 실리콘 화합물, 금속 산화물 등을 포함할 수 있다. 예를 들면, 버퍼층(115)은 실리콘 산화물(SiO<sub>x</sub>), 실리콘 질화물(SiN<sub>x</sub>), 실리콘 산질화물(SiO<sub>x</sub>N<sub>y</sub>), 실리콘 산탄화물(SiO<sub>x</sub>C<sub>y</sub>), 실리콘 탄질화물(SiC<sub>x</sub>N<sub>y</sub>), 실리콘 산탄화물(SiO<sub>x</sub>C<sub>y</sub>), 알루미늄 산화물(AlO<sub>x</sub>), 알루미늄 질화물(AlN<sub>x</sub>), 탄탈륨 산화물(TaO<sub>x</sub>), hafnium 산화물(HfO<sub>x</sub>), 지르코늄 산화물(ZrO<sub>x</sub>), 티타늄 산화물(TiO<sub>x</sub>) 등을 포함할 수 있다.

[0059] 액티브층(130)이 버퍼층(115) 상의 발광 영역(30)에 배치될 수 있다. 액티브층(130)은 산화물 반도체, 무기물 반도체(예를 들면, 아몰퍼스 실리콘(amorphous silicon), 폴리 실리콘(poly silicon)) 또는 유기물 반도체 등을 포함할 수 있다.

[0060] 액티브층(130) 상에는 게이트 절연층(150)이 배치될 수 있다. 게이트 절연층(150)은 버퍼층(115) 상의 발광 영역(30)에서 액티브층(130)을 덮을 수 있으며, 발광 영역(30)으로부터 패드 영역(60)으로의 방향인 제2 방향(D2)을 따라 연장될 수 있다. 예시적인 실시예들에 있어서, 게이트 절연층(150)은 버퍼층(115) 상에서 액티브층(130)을 덮으며, 균일한 두께로 액티브층(130)의 프로파일을 따라 배치될 수 있고, 버퍼층(115) 상의 발광 영역(30) 및 주변 영역(40)에 전체적으로 배치될 수 있다. 선택적으로, 게이트 절연층(150)은 버퍼층(115) 상에서 액티브층(130)을 충분히 덮을 수 있으며, 액티브층(130)의 주위에 단차를 생성시키지 않고 실질적으로 평탄한 상면을 가질 수도 있다. 게이트 절연층(150)은 실리콘 화합물, 금속 산화물 등을 포함할 수 있다.

[0061] 게이트 절연층(150) 상의 발광 영역(30)에 제1 게이트 전극(170)이 배치될 수 있다. 제1 게이트 전극(170)은 게이트 절연층(150) 중에서 하부에 액티브층(130)이 위치하는 부분 상에 배치될 수 있다. 제1 게이트 전극(170)은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 있어서, 제1 게이트 전극(170)은 복수의 층들을 포함하는 다층 구조로 구성될 수도 있다.

[0062] 제1, 제3, 제5 및 제7 팬-아웃 배선들(501, 503, 505, 507)(예를 들어, 하부 팬-아웃 배선들)이 게이트 절연층(150) 상의 주변 영역(40)에 배치될 수 있다. 상기 하부 팬-아웃 배선들은 서로 이격하여 배치될 수 있다. 예를 들면, 도 7에 도시된 제1, 제3, 제5 및 제7 팬-아웃 배선들(501, 503, 505, 507) 각각의 단면은 도 5의 제1, 제3, 제5 및 제7 팬-아웃 배선들(501, 503, 505, 507) 각각의 사선부에 해당될 수 있다. 예시적인 실시예들에 있어서, 게이트 전극(170) 및 상기 하부 팬-아웃 배선들은 동일한 층에 위치할 수 있고, 상기 하부 팬-아웃 배선들에는 데이터 신호가 인가될 수 있다. 상기 하부 팬-아웃 배선들 각각은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 있어서, 상기 하부 팬-아웃 배선들 각각은 복수의 층들을 포함하는 다층 구조로 구성될 수도 있다.

- [0063] 제1 게이트 전극(170) 및 상기 하부 팬-아웃 배선들 상에는 제1 층간 절연층(190)이 배치될 수 있다. 제1 층간 절연층(190)은 게이트 절연층(150) 상의 발광 영역(30)에서 제1 게이트 전극(170)을 덮을 수 있으며, 제2 방향(D2)을 따라 연장될 수 있다. 또한, 제1 층간 절연층(190)은 게이트 절연층(150) 상의 주변 영역(40)에서 상기 하부 팬-아웃 배선들을 덮을 수 있다. 예시적인 실시예들에 있어서, 제1 층간 절연층(190)은 게이트 절연층(150) 상에서 제1 게이트 전극(170) 및 하부 팬-아웃 배선들을 덮으며, 균일한 두께로 제1 게이트 전극(170) 및 하부 팬-아웃 배선들의 프로파일을 따라 배치될 수 있다. 주변 영역(40)에 있어서, 제1 층간 절연층(190) 아래에 배치되는 상기 하부 팬-아웃 배선들 때문에 제1 층간 절연층(190)은 단차를 가질 수 있다. 선택적으로, 제1 층간 절연층(190)은 게이트 절연층(150) 상에서 제1 게이트 전극(170) 및 하부 팬-아웃 배선들을 충분히 덮을 수 있으며, 제1 게이트 전극(170) 및 하부 팬-아웃 배선들의 주위에 단차를 생성시키지 않고 실질적으로 평탄한 상면을 가질 수 있다. 제1 층간 절연층(190)은 실리콘 화합물, 금속 산화물 등을 포함할 수 있다.
- [0064] 제1 층간 절연층(190) 상의 발광 영역(30)에 제2 게이트 전극(175)이 배치될 수 있다. 제2 게이트 전극(175)은 제1 층간 절연층(190) 중에서 하부에 제1 게이트 전극(170)이 위치하는 부분 상에 배치될 수 있다. 선택적으로, 제1 게이트 전극(170)과 제2 게이트 전극(175)은 스토리지 커패시터로 기능할 수도 있다. 제2 게이트 전극(175)은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 있어서, 제2 게이트 전극(175)은 복수의 층들을 포함하는 다층 구조로 구성될 수도 있다.
- [0065] 제2, 제4 및 제6 팬-아웃 배선들(502, 504, 506)(예를 들어, 상부 팬-아웃 배선들)이 제1 층간 절연층(190) 상의 주변 영역(40)에 배치될 수 있다. 상기 상부 팬-아웃 배선들은 상기 하부 팬-아웃 배선들과 중첩하지 않도록 서로 이격하여 배치될 수 있다. 예를 들면, 도 7에 도시된 제2, 제4 및 제6 팬-아웃 배선들(502, 504, 506) 각각의 단면은 도 5의 제2, 제4 및 제6 팬-아웃 배선들(502, 504, 506) 각각의 사선부에 해당될 수 있다. 예시적인 실시예들에 있어서, 제2 게이트 전극(175) 및 상기 상부 팬-아웃 배선들은 동일한 층에 위치할 수 있고, 상기 상부 팬-아웃 배선들에는 데이터 신호가 인가될 수 있다. 상기 상부 팬-아웃 배선들 각각은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 있어서, 상기 상부 팬-아웃 배선들 각각은 복수의 층들을 포함하는 다층 구조로 구성될 수도 있다. 이에 따라, 제1, 제3, 제5 및 제7 팬-아웃 배선들(501, 503, 505, 507) 및 제2, 제4 및 제6 팬-아웃 배선들(502, 504, 506)을 포함하는 팬-아웃 배선들(500)이 구성될 수 있다. 다른 예시적인 실시예들에 있어서, 제1, 제3, 제5 및 제7 팬-아웃 배선들(501, 503, 505, 507) 및 제2, 제4 및 제6 팬-아웃 배선들(502, 504, 506)이 동일한 층에 서로 이격하여 배치될 수도 있다.
- [0066] 제2 게이트 전극(175) 및 상기 상부 팬-아웃 배선들 상에는 제2 층간 절연층(195)이 배치될 수 있다. 제2 층간 절연층(195)은 제1 층간 절연층(190) 상의 발광 영역(30)에서 제2 게이트 전극(175)을 덮을 수 있으며, 제2 방향(D2)을 따라 연장될 수 있다. 또한, 제2 층간 절연층(195)은 제1 층간 절연층(190) 상의 주변 영역(40)에서 상기 상부 팬-아웃 배선들을 덮을 수 있다. 예시적인 실시예들에 있어서, 제2 층간 절연층(195)은 제1 층간 절연층(190) 상에서 제2 게이트 전극(175) 및 상기 상부 팬-아웃 배선들을 덮으며, 균일한 두께로 제2 게이트 전극(175) 및 상부 팬-아웃 배선들의 프로파일을 따라 배치될 수 있다. 선택적으로, 제2 층간 절연층(195)은 제1 층간 절연층(190) 상에서 제2 게이트 전극(175) 및 상기 상부 팬-아웃 배선들을 충분히 덮을 수 있으며, 제2 게이트 전극(175) 및 상기 상부 팬-아웃 배선들의 주위에 단차를 생성시키지 않고 실질적으로 평탄한 상면을 가질 수도 있다. 제2 층간 절연층(195)은 실리콘 화합물, 금속 산화물 등을 포함할 수 있다.
- [0067] 제2 층간 절연층(195) 상의 발광 영역(30)에 소스 전극(210) 및 드레인 전극(230)이 배치될 수 있다. 소스 전극(210)은 게이트 절연층(150), 제1 층간 절연층(190) 및 제2 층간 절연층(195)의 제1 부분을 제거하여 형성된 콘택홀을 통해 액티브층(130)의 소스 영역에 접속될 수 있고, 드레인 전극(230)은 게이트 절연층(150), 제1 층간 절연층(190) 및 제2 층간 절연층(195)의 제2 부분을 제거하여 형성된 콘택홀을 통해 액티브층(130)의 드레인 영역에 접속될 수 있다. 소스 전극(210) 및 드레인 전극(230)은 각기 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 있어서, 소스 전극(210) 및 드레인 전극(230) 각각은 복수의 층들을 포함하는 다층 구조로 구성될 수도 있다. 이에 따라, 액티브층(130), 게이트 절연층(150), 제1 게이트 전극(170), 제1 층간 절연층(190), 제2 게이트 전극(175), 제2 층간 절연층(195), 소스 전극(210) 및 드레인 전극(230)을 포함하는 반도체 소자(250)가 구성될 수 있다.
- [0068] 다만, 반도체 소자(250)가 상부 게이트 구조를 갖는 것으로 설명하였으나, 본 발명의 구성이 이에 한정되는 것

은 아니다. 예를 들면, 반도체 소자(250)는 하부 게이트 구조를 가질 수도 있다.

[0069] 또한, 유기 발광 표시 장치(100)가 하나의 반도체 소자를 포함하는 것으로 설명하였으나, 본 발명의 구성이 이에 한정되는 것은 아니다. 예를 들면, 유기 발광 표시 장치(100)는 적어도 하나의 반도체 소자, 적어도 하나의 스토리지 커패시터를 포함할 수 있다.

[0070] 제2 층간 절연층(195) 상의 주변 영역(40)에 도전층(610)이 배치될 수 있다. 예시적인 실시예들에 있어서, 도전층(610)은 제2 층간 절연층(195) 상의 주변 영역(40)에서 제2 층간 절연층(195)을 덮으며, 균일한 두께로 제2 층간 절연층(195)의 프로파일을 따라 배치될 수 있다. 또한, 도전층(610)은 소스 및 드레인 전극들(210, 230)과 동일한 층에 위치할 수 있고, 도전층(610)에는 고전원 전압이 인가될 수 있다. 도전층(610)은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 포함할 수 있다. 예를 들면, 도전층(610)은 금(Au), 은(Ag), 알루미늄(Al), 백금(Pt), 니켈(Ni), 티타늄(Ti), 팔라듐(Pd), 마그네슘(Mg), 칼슘(Ca), 리튬(Li), 크롬(Cr), 탄탈륨(Ta), 몰리브덴(Mo), 스칸듐(Sc), 네오디뮴(Nd), 이리듐(Ir), 알루미늄을 함유하는 합금, 알루미늄 질화물(AlN<sub>x</sub>), 은을 함유하는 합금, 텅스텐(W), 텅스텐 질화물(WN<sub>x</sub>), 구리를 함유하는 합금, 몰리브덴을 함유하는 합금, 티타늄 질화물(TiN<sub>x</sub>), 탄탈륨 질화물(TaN<sub>x</sub>), 스트론튬 루테튬 산화물(SrRuO<sub>y</sub>), 아연 산화물(ZnO<sub>x</sub>), 인듐 주석 산화물(ITO), 주석 산화물(SnO<sub>x</sub>), 인듐 산화물(InO<sub>x</sub>), 갈륨 산화물(GaO<sub>x</sub>), 인듐 아연 산화물(IZO) 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 선택적으로, 도전층(610)은 복수의 층들을 포함하는 다층 구조로 구성될 수도 있다.

[0071] 제2 층간 절연층(195), 소스 전극(210) 및 드레인 전극(230) 상에 제1 평탄화층(270)이 배치될 수 있다. 제1 평탄화층(270)은 제2 층간 절연층(195) 상의 발광 영역(30)에서 소스 전극(210) 및 드레인 전극(230)을 덮을 수 있다. 예시적인 실시예들에 있어서, 제1 평탄화층(270)은 도전층(610) 상의 주변 영역(40)에 배치되지 않을 수 있다. 다시 말하면, 제1 평탄화층(270)은 발광 영역(30)에서 배선 패턴(215) 및 연결 패턴(235)과 반도체 소자(250) 사이에 개재될 수 있고, 제1 평탄화층(270)은 주변 영역(40)에서 도전층(610)과 도전 패턴들(600) 사이에 개재되지 않을 수 있다.

[0072] 예를 들면, 제1 평탄화층(270)은 발광 영역(30)에서 상대적으로 두꺼운 두께로 배치될 수 있고, 이러한 경우, 제1 평탄화층(270)은 실질적으로 평탄한 상면을 가질 수 있으며, 이와 같은 제1 평탄화층(270)의 평탄한 상면을 구현하기 위하여 제1 평탄화층(270)에 대해 평탄화 공정이 추가될 수 있다. 선택적으로, 제1 평탄화층(270)은 제2 층간 절연층(195) 상의 발광 영역(30)에서 균일한 두께로 소스 전극(210) 및 드레인 전극(230)의 프로파일을 따라 배치될 수 있다. 제1 평탄화층(270)은 유기 물질 또는 무기 물질로 이루어질 수 있다. 예시적인 실시예들에 있어서, 평탄화층(270)은 유기 물질을 포함할 수 있다. 예를 들면, 제1 평탄화층(270)은 포토레지스트, 폴리아크릴계 수지, 폴리이미드계 수지, 폴리이미드계 수지, 실록산계 수지, 아크릴계 수지, 에폭시계 수지 등을 포함할 수 있다.

[0073] 배선 패턴(215) 및 연결 패턴(235)이 제1 평탄화층(270) 상의 발광 영역(30)에 배치될 수 있다. 배선 패턴(215)은 스캔 신호, 데이터 신호, 발광 신호, 초기화 신호, 전원 전압 등을 전달할 수 있다. 연결 패턴(235)은 제1 평탄화층(270) 상의 발광 영역(30)에서 배선 패턴(215)과 이격하여 배치될 수 있다. 연결 패턴(235)은 발광 영역(30)에 위치하는 제1 평탄화층(270)의 일부를 제거하여 형성된 콘택홀을 통해 드레인 전극(230)에 접속될 수 있고, 연결 패턴(235)은 하부 전극(290)과 드레인 전극(230)을 전기적으로 연결시킬 수 있다. 선택적으로, 연결 패턴(235)이 드레인 전극(230)에 접속되지 않을 수 있고, 유기 발광 표시 장치(100)의 다른 단면도에서 반도체 소자(250)와 다른 반도체 소자와 콘택홀을 통해 전기적으로 연결될 수도 있다. 배선 패턴(215) 및 연결 패턴(235) 각각은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 있어서, 배선 패턴(215) 및 연결 패턴(235) 각각은 복수의 층들을 포함하는 다층 구조로 구성될 수도 있다.

[0074] 도전층(610) 상의 주변 영역(40)에 도전 패턴들(600)(예를 들어, 제1, 제2 및 제3 도전 패턴들(601, 602, 603))이 배치될 수 있다. 예시적인 실시예들에 있어서, 제1, 제2 및 제3 도전 패턴들(601, 602, 603)은 서로 이격하여 배치될 수 있고, 도전층(610)과 직접적으로 접촉할 수 있다. 즉, 도전 패턴들(600)과 도전층(610)은 전기적으로 연결될 수 있다. 또한, 제1, 제2 및 제3 도전 패턴들(601, 602, 603)은 상기 상부 팬-아웃 배선들과 중첩하여 위치할 수 있고, 상기 하부 팬-아웃 배선들과 중첩하여 위치하지 않을 수 있다. 예를 들면, 제1 도전 패턴(601)은 제2 팬-아웃 배선(502)과 중첩할 수 있고, 제2 도전 패턴(602)은 제4 팬-아웃 배선(504)과 중첩할 수 있으며, 제3 도전 패턴(603)은 제6 팬-아웃 배선(506)과 중첩할 수 있다. 선택적으로, 도전 패턴들(600)이 상기 하부 팬-아웃 배선들과 중첩하여 위치할 수 있고, 상기 상부 팬-아웃 배선들과 중첩하여 위치하지 않을 수

도 있다. 더욱이, 도전 패턴들(600)은 배선 패턴(215) 및 연결 패턴(235)과 동일한 물질을 사용하여 동시에 형성될 수 있고, 도전 패턴들(600)에는 고전원 전압이 인가될 수 있다. 도전 패턴들(600) 각각은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 선택적으로, 도전 패턴들(600) 각각은 복수의 층들을 포함하는 다층 구조로 구성될 수도 있다. 이에 따라, 도전 패턴들(600) 및 도전층(610)을 포함하는 배선 구조물(700)이 구성될 수 있다.

[0075] 예시적인 실시예들에 있어서, 도전 패턴들(600)이 도전층(610) 상에서 서로 이격되어 배치됨으로써 도전 패턴들(600)에는 V자 형상의 단차부가 형성되지 않을 수 있고, 외광이 도전 패턴들(600) 및 도전층(610)에 반사되더라도 배선 구조물(700) 상에 배치된 편광층에 의해 상기 외광이 소멸될 수 있다.

[0076] 배선 패턴(215), 연결 패턴(235), 배선 구조물(700) 및 제1 평탄화층(270) 상에 제2 평탄화층(275)이 배치될 수 있다. 제2 평탄화층(275)은 제1 평탄화층(270) 상의 발광 영역(30)에서 배선 패턴(215) 및 연결 패턴(235)을 덮으며 제2 방향(D2)을 따라 연장되어 주변 영역(40)에서 배선 구조물(700)을 덮을 수 있다. 즉, 제2 평탄화층(275)은 기판(110) 상에 전체적으로 배치될 수 있다. 선택적으로, 제2 평탄화층(275)이 제1 평탄화층(270) 상의 발광 영역(30)에만 배치되고, 배선 구조물(700) 상의 주변 영역(40)에 제2 평탄화층(275)이 배치되지 않을 수도 있다.

[0077] 제2 평탄화층(275)은 배선 패턴(215), 연결 패턴(235) 및 배선 구조물(700)을 충분히 덮도록 상대적으로 두꺼운 두께로 배치될 수 있고, 이러한 경우, 제2 평탄화층(275)은 실질적으로 평탄한 상면을 가질 수 있으며, 이와 같은 제2 평탄화층(275)의 평탄한 상면을 구현하기 위하여 제2 평탄화층(275)에 대해 평탄화 공정이 추가될 수 있다. 선택적으로, 제2 평탄화층(275)은 배선 패턴(215), 연결 패턴(235) 및 배선 구조물(700)을 덮으며, 균일한 두께로 배선 패턴(215), 연결 패턴(235) 및 배선 구조물(700)의 프로파일을 따라 배치될 수도 있다. 제2 평탄화층(275)은 유기 물질 또는 무기 물질로 이루어질 수 있다. 예시적인 실시예들에 있어서, 제2 평탄화층(275)은 유기 물질을 포함할 수 있다.

[0078] 하부 전극(290)은 제2 평탄화층(275) 상의 발광 영역(30)에 배치될 수 있다. 하부 전극(290)은 제2 평탄화층(275)의 일부를 제거하여 형성된 콘택홀을 통해 연결 패턴(235)에 접속될 수 있고, 하부 전극(290)은 반도체 소자(250)와 전기적으로 연결될 수 있다. 하부 전극(290)은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 있어서, 하부 전극(290)은 복수의 층들을 포함하는 다층 구조로 구성될 수도 있다.

[0079] 화소 정의막(310)은 제2 평탄화층(275) 상의 발광 영역(30)에 배치될 수 있고, 하부 전극(290)의 일부를 노출시키며 제2 방향(D2)으로 연장될 수 있다. 다시 말하면, 화소 정의막(310)은 하부 전극(290)의 양측부를 덮으면서 제2 방향(D2)으로 연장될 수 있고, 제2 평탄화층(275) 상의 주변 영역(40)에 배치될 수 있다. 선택적으로, 화소 정의막(310)은 발광 영역(30)에만 배치되고, 주변 영역(40)에는 배치되지 않을 수도 있다. 화소 정의막(310)은 유기 물질 또는 무기 물질로 이루어질 수 있다. 예시적인 실시예들에 있어서, 화소 정의막(310)은 유기 물질을 포함할 수 있다.

[0080] 발광층(330)은 화소 정의막(310)에 의해 일부가 노출된 하부 전극(290) 상에 배치될 수 있다. 발광층(330)은 서브 화소들에 따라 상이한 색광들(즉, 적색광, 녹색광, 청색광 등)을 방출시킬 수 있는 발광 물질들 중 적어도 하나를 사용하여 형성될 수 있다. 이와는 달리, 발광층(330)은 적색광, 녹색광, 청색광 등의 다른 색광들을 방출시킬 수 있는 복수의 발광 물질들을 적층하여 전체적으로 백색광을 방출할 수도 있다. 이러한 경우, 발광층(330) 상에 컬러 필터가 배치될 수 있다. 상기 컬러 필터는 적색 컬러 필터, 녹색 컬러 필터, 청색 컬러 필터 중 적어도 하나를 포함할 수 있다. 선택적으로, 상기 컬러 필터는 황색(Yellow) 컬러 필터, 청남색(Cyan) 컬러 필터 및 자주색(Magenta) 컬러 필터를 포함할 수도 있다. 상기 컬러 필터는 감광성 수지 또는 컬러 포토레지스트를 포함할 수 있다.

[0081] 상부 전극(340)은 화소 정의막(310) 및 발광층(330) 상의 발광 영역(30)에 배치될 수 있다. 상부 전극(340)은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 있어서, 상부 전극(340)은 복수의 층들을 포함하는 다층 구조로 구성될 수도 있다. 이에 따라, 하부 전극(290), 발광층(330) 및 상부 전극(340)을 포함하는 발광 구조물(200)이 구성될 수 있다.

[0082] 상부 전극(340) 상의 발광 영역(30) 및 화소 정의막(310) 상의 주변 영역(40)에 제1 박막 봉지층(451)이 배치될 수 있다. 제1 박막 봉지층(451)은 발광 영역(30)에서 상부 전극(340)을 덮으며, 균일한 두께로 상부 전극(340)

의 프로 파일을 따라 배치될 수 있고, 주변 영역(40)에서 화소 정의막(310)을 덮으며, 균일한 두께로 화소 정의막(310)의 프로 파일을 따라 배치될 수 있다. 선택적으로, 주변 영역(40)에는 제1 박막 봉지층(451)이 배치되지 않을 수도 있다. 제1 박막 봉지층(451)은 발광 구조물(200)이 수분, 산소 등의 침투로 인해 열화되는 것을 방지할 수 있다. 또한, 제1 박막 봉지층(451)은 외부의 충격으로부터 발광 구조물(200)을 보호하는 기능도 수행할 수 있다. 제1 박막 봉지층(451)은 가요성을 갖는 무기 물질들을 포함할 수 있다.

[0083] 제1 박막 봉지층(451) 상의 발광 영역(30) 및 주변 영역(40)에 제2 박막 봉지층(452)이 배치될 수 있다. 선택적으로, 주변 영역(40)에는 제2 박막 봉지층(452)이 배치되지 않을 수도 있다. 제2 박막 봉지층(452)은 유기 발광 표시 장치(100)의 평탄도를 향상시킬 수 있으며, 발광 구조물(200)을 보호할 수 있다. 제2 박막 봉지층(452)은 가요성을 갖는 유기 물질들을 포함할 수 있다.

[0084] 제2 박막 봉지층(452) 상의 발광 영역(30) 및 주변 영역(40)에는 제3 박막 봉지층(453)이 배치될 수 있다. 제3 박막 봉지층(453)은 제2 박막 봉지층(452)을 덮으며, 균일한 두께로 제2 박막 봉지층(452)의 프로 파일을 따라 배치될 수 있다. 선택적으로, 주변 영역(40)에 제3 박막 봉지층(453)이 배치되지 않을 수도 있다. 제3 박막 봉지층(453)은 제1 박막 봉지층(451) 및 제2 박막 봉지층(452)과 함께 발광 구조물(200)이 수분, 산소 등의 침투로 인해 열화되는 것을 방지할 수 있다. 또한, 제3 박막 봉지층(453)은 외부의 충격으로부터 제1 박막 봉지층(451) 및 제2 박막 봉지층(452)과 함께 발광 구조물(200)을 보호하는 기능도 수행할 수 있다. 제3 박막 봉지층(453)은 가요성을 갖는 무기 물질들을 포함할 수 있다. 이에 따라, 제1 박막 봉지층(451), 제2 박막 봉지층(452) 및 제3 박막 봉지층(453)을 포함하는 박막 봉지 구조물(450)이 구성될 수 있다.

[0085] 선택적으로, 박막 봉지 구조물(450)은 제1 내지 제5 박막 봉지층들로 적층된 5층 구조 또는 제1 내지 제7 박막 봉지층들로 적층된 7층 구조로 구성될 수도 있다.

[0086] 박막 봉지 구조물(450) 상에 편광층(430)이 배치될 수 있다. 편광층(430)은 기관(110) 상의 발광 영역(30) 및 주변 영역(40)과 중첩할 수 있다. 편광층(430)은 선편광 필름 및  $\lambda/4$  위상 지연 필름을 포함할 수 있다. 박막 봉지 구조물(450) 상에 상기  $\lambda/4$  위상 지연 필름이 배치될 수 있다. 상기  $\lambda/4$  위상 지연 필름은 광의 위상을 변환시킬 수 있다. 예를 들면, 상기  $\lambda/4$  위상 지연 필름은 상하로 진동하는 광 또는 좌우로 진동하는 광을 우원편광 또는 좌원편광으로 변환시키고, 우원편광 또는 좌원편광하는 광을 상하로 진동하는 광 또는 좌우로 진동하는 광으로 변환시킬 수 있다. 상기  $\lambda/4$  위상 지연 필름은 폴리머(polymer)를 포함하는 복굴절성 필름, 액정 폴리머의 배향 필름, 액정 폴리머의 배향층을 포함하는 필름 등을 포함할 수 있다.

[0087] 상기  $\lambda/4$  위상 지연 필름 상에 선편광 필름이 배치될 수 있다. 상기 선편광 필름은 광을 선택적으로 투과시킬 수 있다. 예를 들면, 상기 선편광 필름은 상하로 진동하는 광 또는 좌우로 진동하는 광을 투과시킬 수 있다. 이러한 경우, 상기 선편광 필름은 가로줄 패턴 또는 세로줄 패턴을 가질 수 있다. 상기 선편광 필름이 가로줄 패턴을 포함하는 경우, 상기 선편광 필름은 상하로 진동하는 광을 차단할 수 있고, 좌우로 진동하는 광을 투과시킬 수 있다. 상기 선편광 필름이 세로줄 패턴을 가지는 경우, 상기 선편광 필름은 좌우로 진동하는 광을 차단할 수 있고, 상하로 진동하는 광을 투과시킬 수 있다. 상기 선편광 필름을 투과한 광은 상기  $\lambda/4$  위상 지연 필름을 통과할 수 있다. 상술한 바와 같이, 상기  $\lambda/4$  위상 지연 필름은 광의 위상을 변환시킬 수 있다. 예를 들면, 상하 및 좌우로 진동하는 광이 상기 선 편광 필름을 통과하는 경우, 가로줄 패턴을 갖는 상기 선편광 필름은 좌우로 진동하는 광을 투과시킬 수 있다. 상기 좌우로 진동하는 광이 상기  $\lambda/4$  위상 지연 필름을 통과하는 경우, 상기 좌우로 진동하는 광은 좌원편광으로 변환될 수 있다. 상기 좌원편광을 가지는 광은 발광 영역(30)에서 상부 전극(340) 및 주변 영역(40)에서 배선 구조물(700)에 의해 반사될 수 있고, 상기 광은 우원편광으로 변환될 수 있다. 상기 우원편광을 가지는 광이 상기  $\lambda/4$  위상 지연 필름을 통과하는 경우, 상기 광은 상하로 진동하는 광으로 변환될 수 있다. 여기서, 상기 상하로 진동하는 광은 가로줄 패턴을 갖는 상기 선편광 필름을 투과할 수 없다. 이에 따라, 상기 광은 상기 선편광 필름 및 상기  $\lambda/4$  위상 지연 필름에 의해 소멸될 수 있다. 예를 들면, 상기 선편광 필름은 요오드계(iodine-based) 물질, 염료(dye)를 함유하는 물질, 폴리엔계(polyene-based) 물질을 포함할 수 있다.

[0088] 본 발명의 예시적인 실시예들에 따른 유기 발광 표시 장치(100)는 도전층(610) 및 도전층(610) 상에서 서로 이격하여 배치되는 도전 패턴들(600)을 포함하는 배선 구조물(700)을 구비함으로써 도전 패턴들(600)에는 V자 형상의 단차부가 형성되지 않기 때문에 외광의 난반사 현상을 방지할 수 있다. 즉, 상기 외광이 도전 패턴들(600) 및 도전층(610)에 반사되더라도 배선 구조물(700) 상에 배치된 편광층에 의해 상기 외광이 소멸될 수 있다. 이에 따라, 유기 발광 표시 장치(100)의 시인성이 상대적으로 개선될 수 있다.

[0089] 도 8은 도 7의 유기 발광 표시 장치에 포함된 유기 발광 다이오드 및 트랜지스터들을 설명하기 위한

회로도이다. 예를 들면, 유기 발광 표시 장치(100)는 복수의 서브 화소들을 포함할 수 있고, 복수의 서브 화소들 각각은 도 8에 도시된 회로에 대응될 수 있다.

- [0090] 도 8을 참조하면, 유기 발광 표시 장치(100)는 유기 발광 다이오드(예를 들어, 도 7의 발광 구조물(200)), 제1 내지 제7 트랜지스터들(TR1, TR2, TR3, TR4, TR5, TR6, TR7) 및 스토리지 커패시터(CST) 등을 포함할 수 있다.
- [0091] 유기 발광 다이오드(OLED)는 구동 전류(ID)에 기초하여 광을 출력할 수 있다. 유기 발광 다이오드(OLED)는 제1 단자 및 제2 단자를 포함할 수 있다. 예시적인 실시예들에 있어서, 유기 발광 다이오드(OLED)의 제2 단자는 저전원 전압(ELVSS)을 공급받을 수 있다. 예를 들면, 유기 발광 다이오드(OLED)의 제1 단자는 애노드 단자이고, 유기 발광 다이오드(OLED)의 제2 단자는 캐소드 단자일 수 있다. 선택적으로, 유기 발광 다이오드(OLED)의 제1 단자는 캐소드 단자이고, 유기 발광 다이오드(OLED)의 제2 단자는 애노드 단자일 수도 있다. 예시적인 실시예들에 있어서, 유기 발광 다이오드(OLED)의 애노드 단자는 도 7의 하부 전극(290)에 해당될 수 있고, 유기 발광 다이오드(OLED)의 캐소드 단자는 도 7의 상부 전극(340)에 해당될 수 있다.
- [0092] 제1 트랜지스터(TR1)는 게이트 단자, 제1 단자 및 제2 단자를 포함할 수 있다. 예시적인 실시예들에 있어서, 제1 트랜지스터(TR1)의 제1 단자는 소스 단자이고, 제1 트랜지스터(TR1)의 제2 단자는 드레인 단자일 수 있다. 선택적으로, 제1 트랜지스터(TR1)의 제1 단자는 드레인 단자이고, 제1 트랜지스터(TR1)의 제2 단자는 소스 단자일 수 있다.
- [0093] 제1 트랜지스터(TR1)는 구동 전류(ID)를 생성할 수 있다. 예시적인 실시예들에 있어서, 제1 트랜지스터(TR1)는 포화 영역에서 동작할 수 있다. 이러한 경우, 제1 트랜지스터(TR1)는 게이트 단자와 소스 단자 사이의 전압 차에 기초하여 구동 전류(ID)를 생성할 수 있다. 또한, 유기 발광 다이오드(OLED)에 공급되는 구동 전류(ID)의 크기에 기초하여 계조가 표현될 수 있다. 선택적으로, 제1 트랜지스터(TR1)는 선형 영역에서 동작할 수도 있다. 이러한 경우, 일 프레임 내에서 유기 발광 다이오드에 구동 전류가 공급되는 시간의 합에 기초하여 계조가 표현될 수 있다.
- [0094] 제2 트랜지스터(TR2)는 게이트 단자, 제1 단자, 제2 단자를 포함할 수 있다. 제2 트랜지스터(TR2)의 게이트 단자는 게이트 신호(GW)를 공급받을 수 있다. 제2 트랜지스터(TR2)의 제1 단자는 데이터 신호(DATA)를 공급받을 수 있다. 여기서, 데이터 신호(DATA)는 외부 장치(101)로부터 생성될 수 있고, 패드 전극(470) 및 연결 전극(335)을 통해 도 7의 팬-아웃 배선들(500)에 제공될 수 있다. 즉, 팬-아웃 배선들(500)을 통해 데이터 신호(DATA)가 제2 트랜지스터(TR2)에 제공될 수 있다. 제2 트랜지스터(TR2)의 제2 단자는 제1 트랜지스터(TR1)의 제1 단자에 연결될 수 있다. 예시적인 실시예들에 있어서, 제1 단자는 소스 단자이고, 제2 단자는 드레인 단자일 수 있다. 선택적으로, 제1 단자는 드레인 단자이고, 제2 단자는 소스 단자일 수 있다.
- [0095] 제2 트랜지스터(TR2)는 게이트 신호(GW)의 활성화 구간 동안 데이터 신호(DATA)를 제1 트랜지스터(TR1)의 제1 단자로 공급할 수 있다. 이러한 경우, 제2 트랜지스터(TR2)는 선형 영역에서 동작할 수 있다.
- [0096] 제3 트랜지스터(TR3)는 게이트 단자, 제1 단자 및 제2 단자를 포함할 수 있다. 제3 트랜지스터(TR3)의 게이트 단자는 게이트 신호(GW)를 공급받을 수 있다. 제3 트랜지스터(TR3)의 제1 단자는 제1 트랜지스터(TR1)의 게이트 단자에 연결될 수 있다. 제3 트랜지스터(TR3)의 제2 단자는 제1 트랜지스터(TR1)의 제2 단자에 연결될 수 있다. 예를 들면, 게이트 구동부로부터 게이트 신호(GW)가 생성될 수 있고, 게이트 신호(GW)가 게이트 배선을 통해 제3 트랜지스터(TR3)의 게이트 단자에 인가될 수 있다. 예시적인 실시예들에 있어서, 제3 트랜지스터(TR3)의 제1 단자는 소스 단자이고, 제3 트랜지스터(TR3)의 제2 단자는 드레인 단자일 수 있다. 선택적으로, 제3 트랜지스터(TR3)의 제1 단자는 드레인 단자이고, 제3 트랜지스터(TR3)의 제2 단자는 소스 단자일 수 있다.
- [0097] 제3 트랜지스터(TR3)는 게이트 신호(GW)의 활성화 구간 동안 제1 트랜지스터(TR1)의 게이트 단자와 제1 트랜지스터(TR1)의 제2 단자를 연결할 수 있다. 이러한 경우, 제3 트랜지스터(TR3)는 선형 영역에서 동작할 수 있다. 즉, 제3 트랜지스터(TR3)는 게이트 신호(GW)의 활성화 구간 동안 제1 트랜지스터(TR1)를 다이오드 연결시킬 수 있다. 제1 트랜지스터(TR1)가 다이오드 연결되므로, 제1 트랜지스터(TR1)의 제1 단자와 제1 트랜지스터(TR1)의 게이트 단자 사이에 제1 트랜지스터(TR1)의 문턱 전압만큼의 전압차가 발생할 수 있다. 그 결과, 게이트 신호(GW)의 활성화 구간 동안 제1 트랜지스터(TR1)의 제1 단자에 공급된 데이터 신호(DATA)의 전압에 상기 전압차(즉, 문턱 전압)만큼 합산된 전압이 제1 트랜지스터(TR1)의 게이트 단자에 공급될 수 있다. 즉, 데이터 신호(DATA)는 제1 트랜지스터(TR1)의 문턱 전압만큼 보상할 수 있고, 보상된 데이터 신호(DATA)가 제1 트랜지스터(TR1)의 게이트 단자에 공급될 수 있다. 상기 문턱 전압 보상을 수행함에 따라 제1 트랜지스터(TR1)의 문턱 전압 편차로 발생하는 구동 전류 불균일 문제가 해결될 수 있다.

- [0098] 초기화 전압(VINT)이 제공되는 초기화 전압 배선의 입력단은 제4 트랜지스터(TR4)의 제1 단자 및 제7 트랜지스터(TR7)의 제1 단자와 연결될 수 있고, 상기 초기화 전압 배선의 출력단은 제4 트랜지스터(TR4)의 제2 단자 및 스토리지 커패시터(CST)의 제1 단자와 연결될 수 있다.
- [0099] 제4 트랜지스터(TR4)는 게이트 단자, 제1 단자 및 제2 단자를 포함할 수 있다. 제4 트랜지스터(TR4)의 게이트 단자는 데이터 초기화 신호(GI)를 공급받을 수 있다. 제4 트랜지스터(TR4)의 제1 단자는 초기화 전압(VINT)을 공급받을 수 있다. 제4 트랜지스터(TR4)의 제2 단자는 제1 트랜지스터(TR1)의 게이트 단자에 연결될 수 있다. 예시적인 실시예들에 있어서, 제4 트랜지스터(TR4)의 제1 단자는 소스 단자이고, 제4 트랜지스터(TR4)의 제2 단자는 드레인 단자일 수 있다. 선택적으로, 제4 트랜지스터(TR4)의 제2 단자는 소스 단자일 수 있다.
- [0100] 제4 트랜지스터(TR4) 각각은 데이터 초기화 신호(GI)의 활성화 구간 동안 초기화 전압(VINT)을 제1 트랜지스터(TR1)의 게이트 단자에 공급할 수 있다. 이러한 경우, 제4 트랜지스터(TR4)는 선형 영역에서 동작할 수 있다. 즉, 제4 트랜지스터(TR4)는 데이터 초기화 신호(GI)의 활성화 구간 동안 제1 트랜지스터(TR1)의 게이트 단자를 초기화 전압(VINT)으로 초기화시킬 수 있다. 예시적인 실시예들에 있어서, 초기화 전압(VINT)의 전압 레벨은 이전 프레임에서 스토리지 커패시터(CST)에 의해 유지된 데이터 신호(DATA)의 전압 레벨보다 충분히 낮은 전압 레벨을 가질 수 있고, 상기 초기화 전압(VINT)이 PMOS(P-channel Metal Oxide Semiconductor) 트랜지스터인 제1 트랜지스터(TR1)의 게이트 단자에 공급될 수 있다. 다른 예시적인 실시예들에 있어서, 초기화 전압의 전압 레벨은 이전 프레임에서 스토리지 커패시터에 의해 유지된 데이터 신호의 전압 레벨보다 충분히 높은 전압 레벨을 가질 수 있고, 상기 초기화 전압이 NMOS(N-channel Metal Oxide Semiconductor) 트랜지스터인 제1 트랜지스터의 게이트 단자에 공급될 수 있다.
- [0101] 예시적인 실시예들에 있어서, 데이터 초기화 신호(GI)는 일 수평 시간 전의 게이트 신호(GW)와 실질적으로 동일한 신호일 수 있다. 예를 들면, 유기 발광 표시 장치(100)가 포함하는 복수의 서브 화소들 중 제n(단, n은 2이상의 정수)행의 서브 화소에 공급되는 데이터 초기화 신호(GI)는 상기 서브 화소들 중 (n-1)행의 서브 화소에 공급되는 게이트 신호(GW)와 실질적으로 동일한 신호일 수 있다. 즉, 상기 서브 화소들 중 (n-1)행의 서브 화소에 활성화된 게이트 신호(GW)를 공급함으로써, 서브 화소들 중 n행의 서브 화소에 활성화된 데이터 초기화 신호(GI)를 공급할 수 있다. 그 결과, 서브 화소들 중 (n-1)행의 서브 화소에 데이터 신호(DATA)를 공급함과 동시에 서브 화소들 중 n행의 서브 화소가 포함하는 제1 트랜지스터(TR1)의 게이트 단자를 초기화 전압(VINT)으로 초기화시킬 수 있다.
- [0102] 제5 트랜지스터(TR5)는 발광 제어 신호(EM)의 활성화 구간 동안 제1 트랜지스터(TR1)의 제1 단자에 고전원 전압(ELVDD)을 공급할 수 있다. 이와 반대로, 제5 트랜지스터(TR5)는 발광 제어 신호(EM)의 비활성화 구간 동안 고전원 전압(ELVDD)의 공급을 차단시킬 수 있다. 이러한 경우, 제5 트랜지스터(TR5)는 선형 영역에서 동작할 수 있다. 제5 트랜지스터(TR5)가 발광 제어 신호(EM)의 활성화 구간 동안 제1 트랜지스터(TR1)의 제1 단자에 고전원 전압(ELVDD)을 공급함으로써, 제1 트랜지스터(TR1)는 구동 전류(ID)를 생성할 수 있다. 또한, 제5 트랜지스터(TR5)가 발광 제어 신호(EM)의 비활성화 구간 동안 고전원 전압(ELVDD)의 공급을 차단함으로써, 제1 트랜지스터(TR1)의 제1 단자에 공급된 데이터 신호(DATA)가 제1 트랜지스터(TR1)의 게이트 단자로 공급될 수 있다. 여기서, 고전원 전압(ELVDD)은 외부 장치(101)로부터 생성될 수 있고, 패드 전극(470) 및 연결 전극(335)을 통해 도 7의 배선 구조물(700)에 제공될 수 있다. 즉, 배선 구조물(700)을 통해 고전원 전압(ELVDD)이 제5 트랜지스터(TR5)에 제공될 수 있다.
- [0103] 제6 트랜지스터(TR6)(예를 들어, 도 7의 반도체 소자(250))는 게이트 단자, 제1 단자, 제2 단자를 포함할 수 있다. 게이트 단자는 발광 제어 신호(EM)를 공급받을 수 있다. 제1 단자는 제1 트랜지스터(TR1)의 제2 단자에 연결될 수 있다. 제2 단자는 유기 발광 다이오드(OLED)의 제1 단자에 연결될 수 있다. 예시적인 실시예들에 있어서, 제1 단자는 소스 단자이고, 제2 단자는 드레인 단자일 수 있다. 선택적으로, 제1 단자는 드레인 단자이고, 제2 단자는 소스 단자일 수 있다.
- [0104] 제6 트랜지스터(TR6)(예를 들어, 도 7의 반도체 소자(250)에 해당)는 발광 제어 신호(EM)의 활성화 구간 동안 제1 트랜지스터(TR1)가 생성한 구동 전류(ID)를 유기 발광 다이오드(OLED)에 공급할 수 있다. 이러한 경우, 제6 트랜지스터(TR6)는 선형 영역에서 동작할 수 있다. 즉, 제6 트랜지스터(TR6)가 발광 제어 신호(EM)의 활성화 구간 동안 제1 트랜지스터(TR1)가 생성한 구동 전류(ID)를 유기 발광 다이오드(OLED)에 공급함으로써, 유기 발광 다이오드(OLED)는 광을 출력할 수 있다. 또한, 제6 트랜지스터(TR6)가 발광 제어 신호(EM)의 비활성화 구간 동안 제1 트랜지스터(TR1)와 유기 발광 다이오드(OLED)를 전기적으로 서로 분리시킴으로써, 제1 트랜지스터(TR1)의 제2 단자에 공급된 데이터 신호(DATA)(정확히 말하면, 문턱 전압 보상이 된 데이터 신호)가 제1 트랜지스터

(TR1)의 게이트 단자로 공급될 수 있다.

- [0105] 제7 트랜지스터(TR7)는 게이트 단자, 제1 단자, 제2 단자를 포함할 수 있다. 게이트 단자는 다이오드 초기화 신호(GB)를 공급받을 수 있다. 제1 단자는 초기화 전압(VINT)을 공급받을 수 있다. 제2 단자는 유기 발광 다이오드(OLED)의 제1 단자에 연결될 수 있다. 예시적인 실시예들에 있어서, 제1 단자는 소스 단자이고, 제2 단자는 드레인 단자일 수 있다. 선택적으로, 제1 단자는 드레인 단자이고, 제2 단자는 소스 단자일 수 있다.
- [0106] 제7 트랜지스터(TR7)는 다이오드 초기화 신호(GB)의 활성화 구간 동안 초기화 전압(VINT)을 유기 발광 다이오드(OLED)의 제1 단자에 공급할 수 있다. 이러한 경우, 제7 트랜지스터(TR7)는 선형 영역에서 동작할 수 있다. 즉, 제7 트랜지스터(TR7)는 다이오드 초기화 신호(GB)의 활성화 구간 동안 유기 발광 다이오드(OLED)의 제1 단자를 초기화 전압(VINT)으로 초기화시킬 수 있다.
- [0107] 선택적으로, 데이터 초기화 신호(GI)와 다이오드 초기화 신호(GB)는 실질적으로 동일한 신호일 수 있다. 제1 트랜지스터(TR1)의 게이트 단자를 초기화 시키는 동작과 유기 발광 다이오드(OLED)의 제1 단자를 초기화 시키는 동작은 서로 영향을 미치지 않을 수 있다. 즉, 제1 트랜지스터(TR1)의 게이트 단자를 초기화 시키는 동작과 유기 발광 다이오드(OLED)의 제1 단자를 초기화 시키는 동작은 서로 독립적일 수 있다. 이에 따라, 다이오드 초기화 신호(GB)를 별도로 생성하지 않음으로써, 공정의 경제성이 향상될 수 있다.
- [0108] 스토리지 커패시터(CST)는 제1 단자 및 제2 단자를 포함할 수 있다. 스토리지 커패시터(CST)는 고전원 전압(ELVDD) 배선과 제1 트랜지스터(TR1)의 게이트 단자 사이에 연결될 수 있다. 예를 들면, 스토리지 커패시터(CST)의 제1 단자는 제1 트랜지스터(TR1)의 게이트 단자에 연결될 수 있고, 스토리지 커패시터(CST)의 제2 단자는 고전원 전압(ELVDD) 배선에 연결될 수 있다. 스토리지 커패시터(CST)는 스캔 신호(GW)의 비활성화 구간 동안 제1 트랜지스터(TR1)의 게이트 단자의 전압 레벨을 유지할 수 있다. 스캔 신호(GW)의 비활성화 구간은 발광 제어 신호(EM)의 활성화 구간을 포함할 수 있고, 발광 제어 신호(EM)의 활성화 구간 동안 제1 트랜지스터(TR1)가 생성한 구동 전류(ID)는 유기 발광 다이오드(OLED)에 공급될 수 있다. 따라서, 스토리지 커패시터(CST)가 유지하는 전압 레벨에 기초하여 제1 트랜지스터(TR1)가 생성한 구동 전류(ID)가 유기 발광 다이오드(OLED)에 공급될 수 있다.
- [0109] 도 9 내지 18은 본 발명의 예시적인 실시예들에 따른 유기 발광 표시 장치의 제조 방법을 나타내는 단면도들이다. 예를 들면, 도 10은 하부 팬-아웃 배선들을 설명하기 위한 평면도이고, 도 12는 팬-아웃 배선들을 설명하기 위한 평면도이며, 도 14는 팬-아웃 배선들 및 도전층을 설명하기 위한 평면도이고, 도 16은 팬-아웃 배선들 및 배선 구조물을 설명하기 위한 평면도이다.
- [0110] 도 9를 참조하면, 경질의 유리 기판(105)이 제공될 수 있다. 유리 기판(105) 상에 투명한 또는 불투명한 재료들을 포함하는 기판(110)이 형성될 수 있다. 기판(110)은 연성을 갖는 투명 수지 기판을 사용하여 형성될 수 있다. 예시적인 실시예들에 있어서, 기판(110)은 제1 유기층, 제1 베리어층, 제2 유기층 및 제2 베리어층이 순서대로 적층되는 구성을 가질 수 있다. 상기 제1 베리어층 및 상기 제2 베리어층은 실리콘 산화물과 같은 무기 물질을 포함할 수 있다. 또한, 상기 제1 유기층 및 상기 제2 유기층은 폴리이미드계 수지와 같은 유기 물질을 포함할 수 있다. 여기서, 상기 제1 및 제2 베리어층들 각각은 상기 제1 및 제2 유기층들을 통해 침투하는 수분을 차단할 수 있다.
- [0111] 기판(110) 상에는 버퍼층(115)이 형성될 수 있다. 예시적인 실시예들에 있어서, 버퍼층(115)은 기판(110) 상의 발광 영역(30) 및 주변 영역(40)에 전체적으로 형성될 수 있다. 기판(110)의 유형에 따라 기판(110) 상에 두 개 이상의 버퍼층들(115)이 제공될 수 있거나 버퍼층(115)이 배치되지 않을 수 있다. 버퍼층(115)은 실리콘 화합물, 금속 산화물 등을 사용하여 형성될 수 있다. 예를 들면, 버퍼층(115)은 실리콘 산화물, 실리콘 질화물, 실리콘 산질화물, 실리콘 산탄화물, 실리콘 탄질화물, 실리콘 산탄화물, 알루미늄 산화물, 알루미늄 질화물, 탄탈륨 산화물, hafnium 산화물, zirconium 산화물, titanium 산화물 등을 포함할 수 있다.
- [0112] 액티브층(130)이 버퍼층(115) 상의 발광 영역(30)에 형성될 수 있다. 액티브층(130)은 산화물 반도체, 무기물 반도체 또는 유기물 반도체 등을 사용하여 형성될 수 있다.
- [0113] 액티브층(130) 상에는 게이트 절연층(150)이 형성될 수 있다. 게이트 절연층(150)은 버퍼층(115) 상의 발광 영역(30)에서 액티브층(130)을 덮을 수 있으며, 제2 방향(D2)을 따라 연장될 수 있다. 예시적인 실시예들에 있어서, 게이트 절연층(150)은 버퍼층(115) 상에서 액티브층(130)을 덮으며, 균일한 두께로 액티브층(130)의 프로파일을 따라 형성될 수 있고, 버퍼층(115) 상의 발광 영역(30) 및 주변 영역(40)에 전체적으로 형성될 수 있다. 게이트 절연층(150)은 실리콘 화합물, 금속 산화물 등을 사용하여 형성될 수 있다.

- [0114] 게이트 절연층(150) 상의 발광 영역(30)에 제1 게이트 전극(170)이 형성될 수 있다. 제1 게이트 전극(170)은 게이트 절연층(150) 중에서 하부에 액티브층(130)이 위치하는 부분 상에 형성될 수 있다. 제1 게이트 전극(170)은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 있어서, 제1 게이트 전극(170)은 복수의 층들을 포함하는 다층 구조로 형성될 수도 있다.
- [0115] 제1, 제3, 제5 및 제7 팬-아웃 배선들(501, 503, 505, 507)(예를 들어, 하부 팬-아웃 배선들)이 게이트 절연층(150) 상의 주변 영역(40)에 형성될 수 있다. 상기 하부 팬-아웃 배선들은 서로 이격하여 형성될 수 있다. 예시적인 실시예들에 있어서, 게이트 전극(170) 및 상기 하부 팬-아웃 배선들은 동일한 층에 위치할 수 있고, 동일한 물질을 사용하여 동시에 형성될 수 있다. 예를 들면, 게이트 절연층(150) 상에 제1 예비 전극층 전체적으로 형성된 후, 상기 제1 예비 전극층을 선택적으로 식각하여 게이트 전극(170) 및 상기 하부 팬-아웃 배선들이 형성될 수 있다. 상기 하부 팬-아웃 배선들 각각은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 있어서, 상기 하부 팬-아웃 배선들 각각은 복수의 층들을 포함하는 다층 구조로 형성될 수도 있다.
- [0116] 도 10을 참조하면, 제1, 제3, 제5 및 제7 팬-아웃 배선들(501, 503, 505, 507) 각각은 직선부 및 사선부를 가질 수 있다(도 5 및 6 참조). 상기 직선부는 제1 방향(D1)으로 연장할 수 있고, 상기 사선부는 제1 방향(D1)과 다른 방향으로 연장할 수 있다. 여기서, 상기 직선부와 상기 사선부는 일체로 형성될 수 있다. 또한, 상기 사선부는 상기 직선부와 연결되는 제1 단부 및 발광 영역(30)의 일측에 얼라인되는 제2 단부를 포함할 수 있다.
- [0117] 예를 들면, 도 6의 왼쪽에 도시된 제1 팬-아웃 배선(501)을 참조하면, 제1 팬-아웃 배선(501)은 직선부(501A) 및 사선부(501B)를 가질 수 있다. 직선부(501A)는 패드 영역(60)으로부터 제1 방향(D1)으로 연장할 수 있고, 사선부(501B)는 제1 방향(D1)과 다른 방향으로 연장할 수 있다. 여기서, 직선부(501A)와 사선부(501B)는 일체로 형성될 수 있다. 또한, 도 6의 오른쪽에 도시된 제1 팬-아웃 배선(501)을 참조하면, 사선부(501B)는 직선부(501A)와 연결되는 제1 단부(501C) 및 발광 영역(30)의 일측에 얼라인되는 제2 단부(501D)를 포함할 수 있다. 이러한 방식으로, 제3, 제5 및 제7 팬-아웃 배선들(503, 505, 507) 각각도 직선부, 사선부, 제1 단부 및 제2 단부를 가질 수 있다.
- [0118] 도 11을 참조하면, 제1 게이트 전극(170) 및 상기 하부 팬-아웃 배선들 상에는 제1 층간 절연층(190)이 형성될 수 있다. 제1 층간 절연층(190)은 게이트 절연층(150) 상의 발광 영역(30)에서 제1 게이트 전극(170)을 덮을 수 있으며, 제2 방향(D2)을 따라 연장될 수 있다. 또한, 제1 층간 절연층(190)은 게이트 절연층(150) 상의 주변 영역(40)에서 상기 하부 팬-아웃 배선들을 덮을 수 있다. 예시적인 실시예들에 있어서, 제1 층간 절연층(190)은 게이트 절연층(150) 상에서 제1 게이트 전극(170) 및 하부 팬-아웃 배선들을 덮으며, 균일한 두께로 제1 게이트 전극(170) 및 하부 팬-아웃 배선들의 프로파일을 따라 형성될 수 있다. 주변 영역(40)에 있어서, 제1 층간 절연층(190) 아래에 배치되는 상기 하부 팬-아웃 배선들 때문에 제1 층간 절연층(190)은 단차를 가질 수 있다. 제1 층간 절연층(190)은 실리콘 화합물, 금속 산화물 등을 사용하여 형성될 수 있다.
- [0119] 제1 층간 절연층(190) 상의 발광 영역(30)에 제2 게이트 전극(175)이 형성될 수 있다. 제2 게이트 전극(175)은 제1 층간 절연층(190) 중에서 하부에 제1 게이트 전극(170)이 위치하는 부분 상에 형성될 수 있다. 제2 게이트 전극(175)은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 있어서, 제2 게이트 전극(175)은 복수의 층들을 포함하는 다층 구조로 형성될 수도 있다.
- [0120] 제2, 제4 및 제6 팬-아웃 배선들(502, 504, 506)(예를 들어, 상부 팬-아웃 배선들)이 제1 층간 절연층(190) 상의 주변 영역(40)에 형성될 수 있다. 상기 상부 팬-아웃 배선들은 상기 하부 팬-아웃 배선들과 중첩하지 않도록 서로 이격하여 형성될 수 있다. 예시적인 실시예들에 있어서, 제2 게이트 전극(175) 및 상기 상부 팬-아웃 배선들은 동일한 층에 위치할 수 있고, 동일한 물질을 사용하여 동시에 형성될 수 있다. 예를 들면, 제1 층간 절연층(190) 상에 전체적으로 제2 예비 전극층이 형성된 후, 상기 제2 예비 전극층을 선택적으로 식각하여 제2 게이트 전극(175) 및 상기 상부 팬-아웃 배선들이 형성될 수 있다. 상기 상부 팬-아웃 배선들 각각은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 있어서, 상기 상부 팬-아웃 배선들 각각은 복수의 층들을 포함하는 다층 구조로 형성될 수도 있다. 이에 따라, 제1, 제3, 제5 및 제7 팬-아웃 배선들(501, 503, 505, 507) 및 제2, 제4 및 제6 팬-아웃 배선들(502, 504, 506)을 포함하는 팬-아웃 배선들(500)이 형성될 수 있다.
- [0121] 도 12를 참조하면, 제2, 제4 및 제6 팬-아웃 배선들(502, 504, 506) 각각은 직선부 및 사선부를 가질 수 있다

(도 5 및 6 참조). 상기 직선부는 제1 방향(D1)으로 연장할 수 있고, 상기 사선부는 제1 방향(D1)과 다른 방향으로 연장할 수 있다. 여기서, 상기 직선부와 상기 사선부는 일체로 형성될 수 있다. 또한, 상기 사선부는 상기 직선부와 연결되는 제1 단부 및 발광 영역(30)의 일측에 얼라인되는 제2 단부를 포함할 수 있다. 한편, 제8 팬-아웃 배선(508)은 직선부만 가질 수 있다.

[0122] 도 13을 참조하면, 제2 게이트 전극(175) 및 상기 상부 팬-아웃 배선들 상에는 제2 층간 절연층(195)이 형성될 수 있다. 제2 층간 절연층(195)은 제1 층간 절연층(190) 상의 발광 영역(30)에서 제2 게이트 전극(175)을 덮을 수 있으며, 제2 방향(D2)을 따라 연장될 수 있다. 또한, 제2 층간 절연층(195)은 제1 층간 절연층(190) 상의 주변 영역(40)에서 상기 상부 팬-아웃 배선들을 덮을 수 있다. 예시적인 실시예들에 있어서, 제2 층간 절연층(195)은 제1 층간 절연층(190) 상에서 제2 게이트 전극(175) 및 상기 상부 팬-아웃 배선들을 덮으며, 균일한 두께로 제2 게이트 전극(175) 및 상부 팬-아웃 배선들의 프로파일을 따라 형성될 수 있다. 제2 층간 절연층(195)은 실리콘 화합물, 금속 산화물 등을 사용하여 형성될 수 있다.

[0123] 제2 층간 절연층(195) 상의 발광 영역(30)에 소스 전극(210) 및 드레인 전극(230)이 형성될 수 있다. 소스 전극(210)은 게이트 절연층(150), 제1 층간 절연층(190) 및 제2 층간 절연층(195)의 제1 부분을 제거하여 형성된 콘택홀을 통해 액티브층(130)의 소스 영역에 접속될 수 있고, 드레인 전극(230)은 게이트 절연층(150), 제1 층간 절연층(190) 및 제2 층간 절연층(195)의 제2 부분을 제거하여 형성된 콘택홀을 통해 액티브층(130)의 드레인 영역에 접속될 수 있다. 소스 전극(210) 및 드레인 전극(230)은 각기 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 있어서, 소스 전극(210) 및 드레인 전극(230) 각각은 복수의 층들을 포함하는 다층 구조로 형성될 수도 있다. 이에 따라, 액티브층(130), 게이트 절연층(150), 제1 게이트 전극(170), 제1 층간 절연층(190), 제2 게이트 전극(175), 제2 층간 절연층(195), 소스 전극(210) 및 드레인 전극(230)을 포함하는 반도체 소자(250)가 형성될 수 있다.

[0124] 제2 층간 절연층(195) 상의 주변 영역(40)에 도전층(610)이 형성될 수 있다. 예시적인 실시예들에 있어서, 도전층(610)은 제2 층간 절연층(195) 상의 주변 영역(40)에서 제2 층간 절연층(195)을 덮으며, 균일한 두께로 제2 층간 절연층(195)의 프로파일을 따라 형성될 수 있다. 또한, 도전층(610)은 소스 및 드레인 전극들(210, 230)과 동일한 층에 위치할 수 있고, 동일한 물질을 사용하여 동시에 형성될 수 있다. 예를 들면, 제2 층간 절연층(195) 상에 전체적으로 제3 예비 전극층이 형성된 후, 상기 제3 예비 전극층을 선택적으로 식각하여 소스 전극(210), 드레인 전극(230) 및 도전층(610)이 형성될 수 있다. 도전층(610)은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다. 예를 들면, 도전층(610)은 금, 은, 알루미늄, 백금, 니켈, 티타늄, 팔라듐, 마그네슘, 칼슘, 리튬, 크롬, 탄탈륨, 몰리브덴, 스칸듐, 네오디뮴, 이리듐, 알루미늄을 함유하는 합금, 알루미늄 질화물, 은을 함유하는 합금, 텅스텐, 텅스텐 질화물, 구리를 함유하는 합금, 몰리브덴을 함유하는 합금, 티타늄 질화물, 탄탈륨 질화물, 스트론튬 루테튬 산화물, 아연 산화물, 인듐 주석 산화물, 주석 산화물, 인듐 산화물, 갈륨 산화물, 인듐 아연 산화물 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 선택적으로, 도전층(610)은 복수의 층들을 포함하는 다층 구조로 형성될 수도 있다.

[0125] 도 14를 참조하면, 도전층(610)이 팬-아웃 배선들(500)을 덮으며 팬-아웃 배선들(500) 상에 형성될 수 있다. 예를 들면, 도전층(610)은 팬-아웃 배선들(500) 각각의 사선부 및 직선부의 일부를 덮을 수 있고, 상기 직선부의 나머지 부분을 노출시킬 수 있다. 선택적으로, 도전층(610)은 팬-아웃 배선들(500) 상의 주변 영역(40)에서 전체적으로 형성될 수도 있다.

[0126] 도 15를 참조하면, 제2 층간 절연층(195), 소스 전극(210) 및 드레인 전극(230) 상에 제1 평탄화층(270)이 형성될 수 있다. 제1 평탄화층(270)은 제2 층간 절연층(195) 상의 발광 영역(30)에서 소스 전극(210) 및 드레인 전극(230)을 덮을 수 있다. 예시적인 실시예들에 있어서, 제1 평탄화층(270)은 도전층(610) 상의 주변 영역(40)에 형성되지 않을 수 있다. 예를 들면, 제1 평탄화층(270)은 발광 영역(30)에서 상대적으로 두꺼운 두께로 배치될 수 있고, 이러한 경우, 제1 평탄화층(270)은 실질적으로 평탄한 상면을 가질 수 있으며, 이와 같은 제1 평탄화층(270)의 평탄한 상면을 구현하기 위하여 제1 평탄화층(270)에 대해 평탄화 공정이 추가될 수 있다. 예시적인 실시예들에 있어서, 평탄화층(270)은 유기 물질을 사용하여 형성될 수 있다. 예를 들면, 제1 평탄화층(270)은 포토레지스트, 폴리아크릴계 수지, 폴리이미드계 수지, 폴리이미드계 수지, 실록산계 수지, 아크릴계 수지, 에폭시계 수지 등을 포함할 수 있다.

[0127] 배선 패턴(215) 및 연결 패턴(235)이 제1 평탄화층(270) 상의 발광 영역(30)에 형성될 수 있다. 연결 패턴(23

5)은 제1 평탄화층(270) 상의 발광 영역(30)에서 배선 패턴(215)과 이격하여 형성될 수 있다. 연결 패턴(235)은 발광 영역(30)에 위치하는 제1 평탄화층(270)의 일부를 제거하여 형성된 콘택홀을 통해 드레인 전극(230)에 접속될 수 있다. 배선 패턴(215) 및 연결 패턴(235) 각각은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 있어서, 배선 패턴(215) 및 연결 패턴(235) 각각은 복수의 층들을 포함하는 다층 구조로 형성될 수도 있다.

[0128] 도전층(610) 상의 주변 영역(40)에 도전 패턴들(600)(예를 들어, 제1, 제2 및 제3 도전 패턴들(601, 602, 603))이 형성될 수 있다. 예시적인 실시예들에 있어서, 제1, 제2 및 제3 도전 패턴들(601, 602, 603)은 서로 이격하여 형성될 수 있고, 도전층(610)과 직접적으로 접촉할 수 있다. 즉, 도전 패턴들(600)과 도전층(610)은 전기적으로 연결될 수 있다. 또한, 제1, 제2 및 제3 도전 패턴들(601, 602, 603)은 상기 상부 팬-아웃 배선들과 중첩하여 위치할 수 있고, 상기 하부 팬-아웃 배선들과 중첩하여 위치하지 않을 수 있다. 예를 들면, 제1 도전 패턴(601)은 제2 팬-아웃 배선(502)과 중첩할 수 있고, 제2 도전 패턴(602)은 제4 팬-아웃 배선(504)과 중첩할 수 있으며, 제3 도전 패턴(603)은 제6 팬-아웃 배선(506)과 중첩할 수 있다. 선택적으로, 도전 패턴들(600)이 상기 하부 팬-아웃 배선들과 중첩하여 위치할 수 있고, 상기 상부 팬-아웃 배선들과 중첩하여 위치하지 않을 수도 있다. 더욱이, 도전 패턴들(600)은 배선 패턴(215) 및 연결 패턴(235)과 동일한 물질을 사용하여 동시에 형성될 수 있다. 예를 들면, 제1 평탄화층(270) 및 도전층(610) 상에 제4 예비 전극층이 전체적으로 형성된 후, 상기 제4 예비 전극층을 선택적으로 식각하여 도전 패턴들(600), 배선 패턴(215) 및 연결 패턴(235)이 형성될 수 있다. 도전 패턴들(600) 각각은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 선택적으로, 도전 패턴들(600) 각각은 복수의 층들을 포함하는 다층 구조로 형성될 수도 있다. 이에 따라, 도전 패턴들(600) 및 도전층(610)을 포함하는 배선 구조물(700)이 형성될 수 있다.

[0129] 도 16을 참조하면, 도전층(610) 상에 도전 패턴들(600)이 서로 이격하여 형성될 수 있다. 예시적인 실시예들에 있어서, 도전 패턴들(600)은 도전층(610) 상에 직접적으로 접촉할 수 있고, 상기 상부 팬-아웃 배선들과 중첩하여 배치될 수 있다. 예를 들면, 제1 도전 패턴(601)이 제2 팬-아웃 배선(502) 상에 형성될 수 있고, 제2 도전 패턴(602)이 제4 팬-아웃 배선(504) 상에 형성될 수 있으며, 제3 도전 패턴(603)이 제6 팬-아웃 배선(506) 상에 형성될 수 있다.

[0130] 도 17을 참조하면, 배선 패턴(215), 연결 패턴(235), 배선 구조물(700) 및 제1 평탄화층(270) 상에 제2 평탄화층(275)이 형성될 수 있다. 제2 평탄화층(275)은 제1 평탄화층(270) 상의 발광 영역(30)에서 배선 패턴(215) 및 연결 패턴(235)을 덮으며 제2 방향(D2)을 따라 연장되어 주변 영역(40)에서 배선 구조물(700)을 덮을 수 있다. 즉, 제2 평탄화층(275)은 기판(110) 상에 전체적으로 형성될 수 있다. 선택적으로, 제2 평탄화층(275)이 제1 평탄화층(270) 상의 발광 영역(30)에만 배치되고, 배선 구조물(700) 상의 주변 영역(40)에 제2 평탄화층(275)이 형성되지 않을 수도 있다.

[0131] 제2 평탄화층(275)은 배선 패턴(215), 연결 패턴(235) 및 배선 구조물(700)을 충분히 덮도록 상대적으로 두꺼운 두께로 형성될 수 있고, 이러한 경우, 제2 평탄화층(275)은 실질적으로 평탄한 상면을 가질 수 있으며, 이와 같은 제2 평탄화층(275)의 평탄한 상면을 구현하기 위하여 제2 평탄화층(275)에 대해 평탄화 공정이 추가될 수 있다. 예시적인 실시예들에 있어서, 제2 평탄화층(275)은 유기 물질을 사용하여 형성될 수 있다.

[0132] 하부 전극(290)은 제2 평탄화층(275) 상의 발광 영역(30)에 형성될 수 있다. 하부 전극(290)은 제2 평탄화층(275)의 일부를 제거하여 형성된 콘택홀을 통해 연결 패턴(235)에 접속될 수 있고, 하부 전극(290)은 반도체 소자(250)와 전기적으로 연결될 수 있다. 하부 전극(290)은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 있어서, 하부 전극(290)은 복수의 층들을 포함하는 다층 구조로 형성될 수도 있다.

[0133] 화소 정의막(310)은 제2 평탄화층(275) 상의 발광 영역(30)에 형성될 수 있고, 하부 전극(290)의 일부를 노출시키며 제2 방향(D2)으로 연장될 수 있다. 다시 말하면, 화소 정의막(310)은 하부 전극(290)의 양측부를 덮으면서 제2 방향(D2)으로 연장될 수 있고, 제2 평탄화층(275) 상의 주변 영역(40)에 형성될 수 있다. 예시적인 실시예들에 있어서, 화소 정의막(310)은 유기 물질을 사용하여 형성될 수 있다.

[0134] 도 18을 참조하면, 발광층(330)은 화소 정의막(310)에 의해 일부가 노출된 하부 전극(290) 상에 형성될 수 있다. 발광층(330)은 서브 화소들에 따라 상이한 색광들(즉, 적색광, 녹색광, 청색광 등)을 방출시킬 수 있는 발광 물질들 중 적어도 하나를 사용하여 형성될 수 있다. 이와는 달리, 발광층(330)은 적색광, 녹색광, 청색광

등의 다른 색광들을 발생시킬 수 있는 복수의 발광 물질들을 적층하여 전체적으로 백색광을 방출할 수도 있다. 이러한 경우, 발광층(330) 상에 컬러 필터가 배치될 수 있다. 상기 컬러 필터는 적색 컬러 필터, 녹색 컬러 필터, 청색 컬러 필터 중 적어도 하나를 포함할 수 있다. 선택적으로, 상기 컬러 필터는 황색 컬러 필터, 청남색 컬러 필터 및 자주색 컬러 필터를 포함할 수도 있다. 상기 컬러 필터는 감광성 수지 또는 컬러 포토레지스트를 사용하여 형성될 수 있다.

[0135] 상부 전극(340)은 화소 정의막(310) 및 발광층(330) 상의 발광 영역(30)에 형성될 수 있다. 상부 전극(340)은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 있어서, 상부 전극(340)은 복수의 층들을 포함하는 다층 구조로 형성될 수도 있다. 이에 따라, 하부 전극(290), 발광층(330) 및 상부 전극(340)을 포함하는 발광 구조물(200)이 형성될 수 있다.

[0136] 상부 전극(340) 상의 발광 영역(30) 및 화소 정의막(310) 상의 주변 영역(40)에 제1 박막 봉지층(451)이 형성될 수 있다. 제1 박막 봉지층(451)은 발광 영역(30)에서 상부 전극(340)을 덮으며, 균일한 두께로 상부 전극(340)의 프로 파일을 따라 형성될 수 있고, 주변 영역(40)에서 화소 정의막(310)을 덮으며, 균일한 두께로 화소 정의막(310)의 프로 파일을 따라 형성될 수 있다. 제1 박막 봉지층(451)은 발광 구조물(200)이 수분, 산소 등의 침투로 인해 열화되는 것을 방지할 수 있다. 또한, 제1 박막 봉지층(451)은 외부의 충격으로부터 발광 구조물(200)을 보호하는 기능도 수행할 수 있다. 제1 박막 봉지층(451)은 가요성을 갖는 무기 물질들을 사용하여 형성될 수 있다.

[0137] 제1 박막 봉지층(451) 상에 발광 영역(30) 및 주변 영역(40)에 제2 박막 봉지층(452)이 형성될 수 있다. 제2 박막 봉지층(452)은 유기 발광 표시 장치(100)의 평탄도를 향상시킬 수 있으며, 발광 구조물(200)을 보호할 수 있다. 제2 박막 봉지층(452)은 가요성을 갖는 유기 물질들을 사용하여 형성될 수 있다.

[0138] 제2 박막 봉지층(452) 상의 발광 영역(30) 및 주변 영역(40)에 제3 박막 봉지층(453)이 형성될 수 있다. 제3 박막 봉지층(453)은 제2 박막 봉지층(452)을 덮으며, 균일한 두께로 제2 박막 봉지층(452)의 프로 파일을 따라 형성될 수 있다. 제3 박막 봉지층(453)은 제1 박막 봉지층(451) 및 제2 박막 봉지층(452)과 함께 발광 구조물(200)이 수분, 산소 등의 침투로 인해 열화되는 것을 방지할 수 있다. 또한, 제3 박막 봉지층(453)은 외부의 충격으로부터 제1 박막 봉지층(451) 및 제2 박막 봉지층(452)과 함께 발광 구조물(200)을 보호하는 기능도 수행할 수 있다. 제3 박막 봉지층(453)은 가요성을 갖는 무기 물질들을 사용하여 형성될 수 있다. 이에 따라, 제1 박막 봉지층(451), 제2 박막 봉지층(452) 및 제3 박막 봉지층(453)을 포함하는 박막 봉지 구조물(450)이 형성될 수 있다.

[0139] 박막 봉지 구조물(450) 상에 편광층(430)이 형성될 수 있다. 편광층(430)은 기관(110) 상의 발광 영역(30) 및 주변 영역(40)과 중첩할 수 있다. 편광층(430)은 선편광 필름 및  $\lambda/4$  위상 지연 필름을 포함할 수 있다. 상기  $\lambda/4$  위상 지연 필름은 폴리머를 포함하는 복굴절성 필름, 액정 폴리머의 배향 필름, 액정 폴리머의 배향층을 포함하는 필름 등을 사용하여 형성될 수 있다.

[0140] 상기  $\lambda/4$  위상 지연 필름 상에 선편광 필름이 형성될 수 있다. 상기 선편광 필름은 광을 선택적으로 투과시킬 수 있다. 예를 들면, 상기 선편광 필름은 요오드계 물질, 염료를 함유하는 물질, 폴리엔계 물질을 사용하여 형성될 수 있다.

[0141] 편광층(430)이 형성된 후, 유리 기관(105)이 기관(110)으로부터 제거될 수 있다. 이에 따라, 도 7에 도시된 유기 발광 표시 장치(100)가 제조될 수 있다.

[0142] 도 19는 본 발명의 예시적인 실시예들에 따른 유기 발광 표시 장치를 나타내는 단면도이다. 도 19에 예시한 유기 발광 표시 장치(800)는 도전 패턴들(1600)을 제외하면 도 1 내지 8을 참조하여 설명한 유기 발광 표시 장치(100)와 실질적으로 동일하거나 유사한 구성을 가질 수 있다. 도 19에 있어서, 도 1 내지 8을 참조하여 설명한 구성 요소들과 실질적으로 동일하거나 유사한 구성 요소들에 대해 중복되는 설명은 생략한다.

[0143] 도 19를 참조하면, 유기 발광 표시 장치(800)는 기관(110), 버퍼층(115), 반도체 소자(250), 발광 구조물(200), 팬-아웃 배선들(500), 배선 구조물(700), 제1 평탄화층(270), 제2 평탄화층(275), 배선 패턴(215), 연결 패턴(235), 화소 정의막(310), 박막 봉지 구조물(450), 편광층(430) 등을 포함할 수 있다. 여기서, 배선 구조물(700)은 도전 패턴들(1600) 및 도전층(610)을 포함할 수 있고, 도전 패턴들(600)은 제1 내지 제3 도전 패턴들(601, 602, 603)을 포함할 수 있다. 여기서, 제1, 제3, 제5 및 제7 팬-아웃 배선들(501, 503, 505, 507)은 하부 팬-아웃 배선들로 정의될 수 있고, 제2, 제4 및 제6 팬-아웃 배선들(502, 504, 506)은 상부 팬-아웃 배선들

로 정의될 수 있다.

- [0144] 도전층(610) 상의 주변 영역(40)에 도전 패턴들(1600)(예를 들어, 제1, 제2 및 제3 도전 패턴들(601, 602, 603))이 배치될 수 있다. 예시적인 실시예들에 있어서, 제1, 제2 및 제3 도전 패턴들(601, 602, 603)은 도전층(610)에 형성된 단차를 채울 수 있다. 예를 들면, 제2 팬-아웃 배선(502) 상에 위치하는 도전층(610)의 양측부에 형성된 단차들이 도전 패턴들(1600) 각각에 의해 커버될 수 있다. 이러한 경우, 외광의 난반사 현상을 더욱 방지할 수 있다.
- [0145] 도 20은 본 발명의 예시적인 실시예들에 따른 유기 발광 표시 장치를 나타내는 단면도이다. 도 20에 예시한 유기 발광 표시 장치(900)는 도전 패턴들(2600)을 제외하면 도 1 내지 8을 참조하여 설명한 유기 발광 표시 장치(100)와 실질적으로 동일하거나 유사한 구성을 가질 수 있다. 도 20에 있어서, 도 1 내지 8을 참조하여 설명한 구성 요소들과 실질적으로 동일하거나 유사한 구성 요소들에 대해 중복되는 설명은 생략한다.
- [0146] 도 20을 참조하면, 유기 발광 표시 장치(900)는 기관(110), 버퍼층(115), 반도체 소자(250), 발광 구조물(200), 팬-아웃 배선들(500), 배선 구조물(700), 제1 평탄화층(270), 제2 평탄화층(275), 배선 패턴(215), 연결 패턴(235), 화소 정의막(310), 박막 봉지 구조물(450), 편광층(430) 등을 포함할 수 있다. 여기서, 배선 구조물(700)은 도전 패턴들(2600) 및 도전층(610)을 포함할 수 있고, 도전 패턴들(600)은 제1 내지 제7 도전 패턴들(601, 602, 603, 604, 605, 606, 607)을 포함할 수 있다. 여기서, 제1, 제3, 제5 및 제7 팬-아웃 배선들(501, 503, 505, 507)은 하부 팬-아웃 배선들로 정의될 수 있고, 제2, 제4 및 제6 팬-아웃 배선들(502, 504, 506)은 상부 팬-아웃 배선들로 정의될 수 있다.
- [0147] 도전층(610) 상의 주변 영역(40)에 도전 패턴들(1600)(예를 들어, 제1 내지 제7 도전 패턴들(601, 602, 603, 604, 605, 606, 607))이 배치될 수 있다. 예시적인 실시예들에 있어서, 제1 내지 제7 도전 패턴들(601, 602, 603, 604, 605, 606, 607) 각각은 팬-아웃 배선들(500) 각각과 중첩하여 위치할 수 있다. 예를 들면, 제1 도전 패턴(601)은 제1 팬-아웃 배선(501)과 중첩할 수 있고, 제2 도전 패턴(602)은 제2 팬-아웃 배선(502)과 중첩할 수 있으며, 제3 도전 패턴(603)은 제3 팬-아웃 배선(503)과 중첩할 수 있고, 제4 도전 패턴(604)은 제4 팬-아웃 배선(504)과 중첩할 수 있으며, 제5 도전 패턴(605)은 제5 팬-아웃 배선(505)과 중첩할 수 있고, 제6 도전 패턴(606)은 제6 팬-아웃 배선(506)과 중첩할 수 있으며, 제7 도전 패턴(607)은 제7 팬-아웃 배선(507)과 중첩할 수 있다. 또한, 제1 내지 제7 도전 패턴들(601, 602, 603, 604, 605, 606, 607)은 도전층(610)에 형성된 단차에 배치되지 않을 수 있다. 선택적으로, 제1 내지 제7 도전 패턴들(601, 602, 603, 604, 605, 606, 607) 각각의 폭이 팬-아웃 배선들(500)의 각각의 폭보다 작을 수도 있다.
- [0148] 본 발명의 예시적인 실시예들에 따른 유기 발광 표시 장치(900)가 상대적으로 많은 개수의 도전 패턴들(2600)을 포함함으로써, 배선 구조물(700)의 배선 저항이 상대적으로 감소될 수 있다.
- [0149] 상술한 바에서는, 본 발명의 예시적인 실시예들을 참조하여 설명하였지만, 해당 기술 분야에서 통상의 지식을 가진 자라면 하기의 특허청구범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 것이다.

**산업상 이용가능성**

- [0150] 본 발명은 유기 발광 표시 장치를 구비할 수 있는 다양한 디스플레이 기기들에 적용될 수 있다. 예를 들면, 본 발명은 차량용, 선박용 및 항공기용 디스플레이 장치들, 휴대용 통신 장치들, 전사용 또는 정보 전달용 디스플레이 장치들, 의료용 디스플레이 장치들 등과 같은 수많은 디스플레이 기기들에 적용 가능하다.

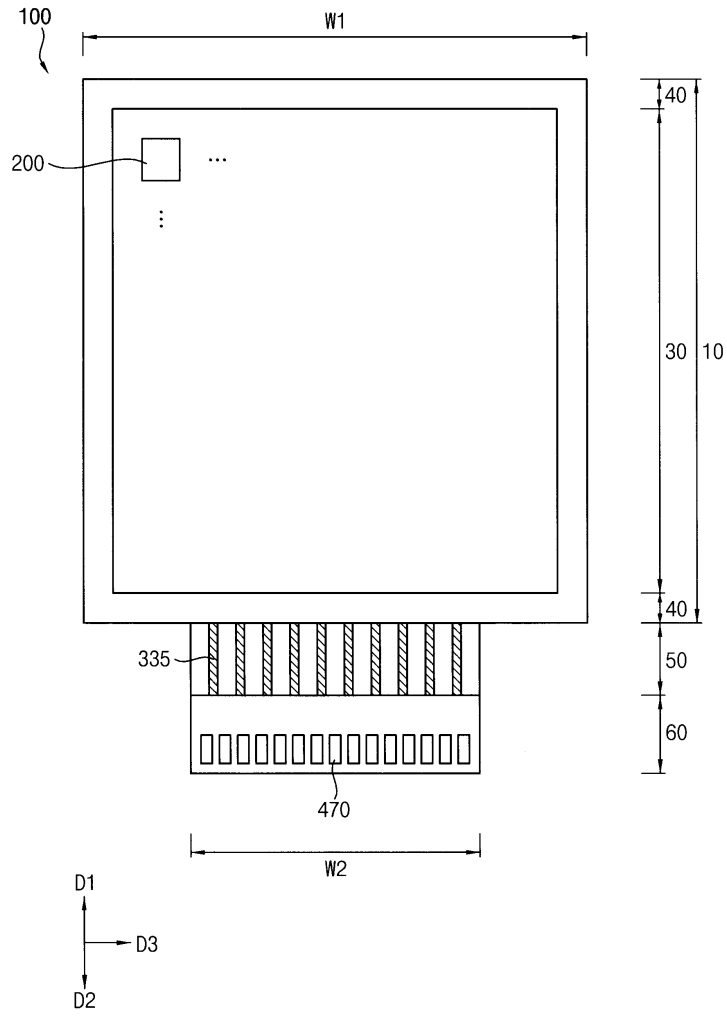
**부호의 설명**

- [0151] 10: 표시 영역    30: 발광 영역
- 40: 주변 영역    50: 벤딩 영역
- 60: 패드 영역
- 100, 800, 900 유기 발광 표시 장치
- 110: 기관        115: 버퍼층
- 130: 액티브층    150: 게이트 절연층

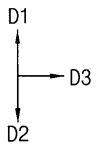
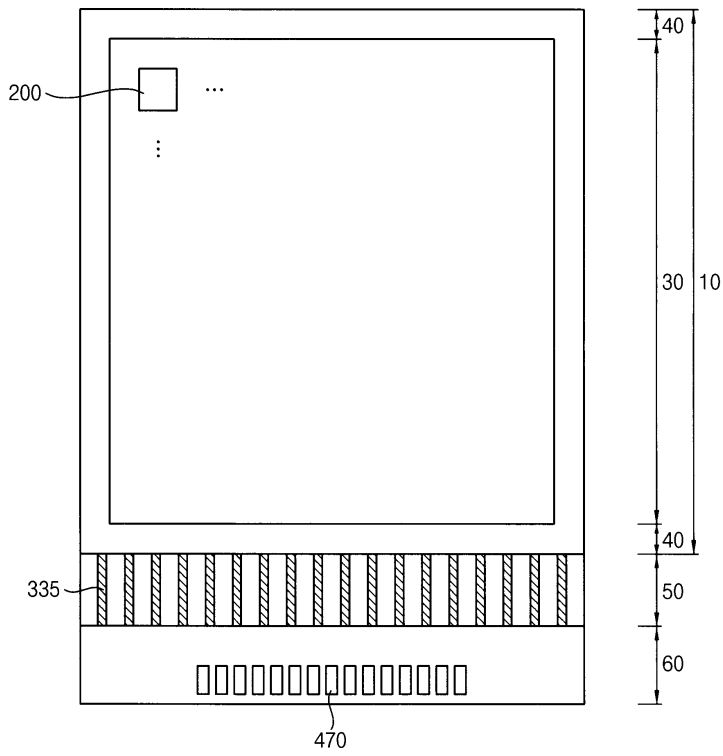
170: 제1 게이트 전극 190: 제1 층간 절연층  
175: 제2 게이트 전극 195: 제2 층간 절연층  
200: 발광 구조물 210: 소스 전극  
215: 배선 패턴 230: 드레인 전극  
235: 연결 패턴 250: 반도체 소자  
270: 제1 평탄화층 275: 제2 평탄화층  
290: 하부 전극 310: 화소 정의막  
330: 발광층 335: 연결 전극들  
340: 상부 전극 430: 편광층  
450: 박막 봉지 구조물 451: 제1 박막 봉지층  
452: 제2 박막 봉지층 453: 제3 박막 봉지층  
470: 패드 전극들 500: 팬-아웃 배선들  
501: 제1 팬-아웃 배선 502: 제2 팬-아웃 배선  
503: 제3 팬-아웃 배선 504: 제4 팬-아웃 배선  
505: 제5 팬-아웃 배선 506: 제6 팬-아웃 배선  
507: 제7 팬-아웃 배선 600, 1600, 2600: 도전 패턴들  
601: 제1 도전 패턴 602: 제2 도전 패턴  
603: 제3 도전 패턴 604: 제4 도전 패턴  
605: 제5 도전 패턴 606: 제6 도전 패턴  
607: 제7 도전 패턴 610: 도전층  
700: 배선 구조물

도면

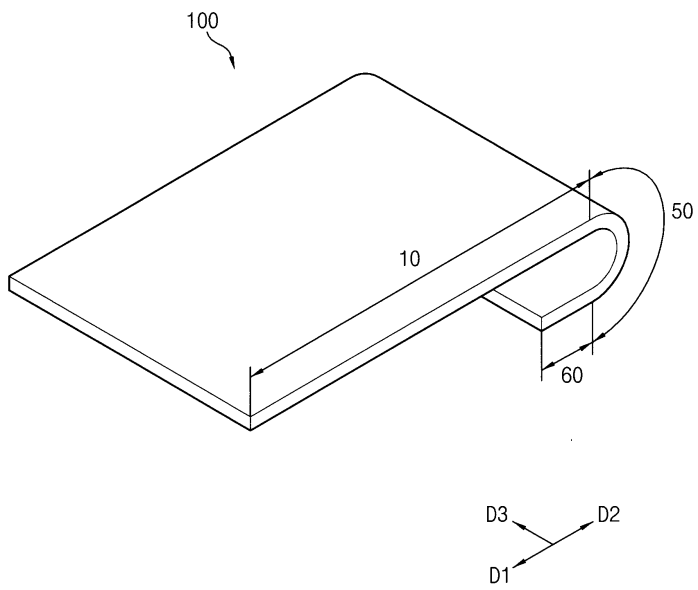
도면1a



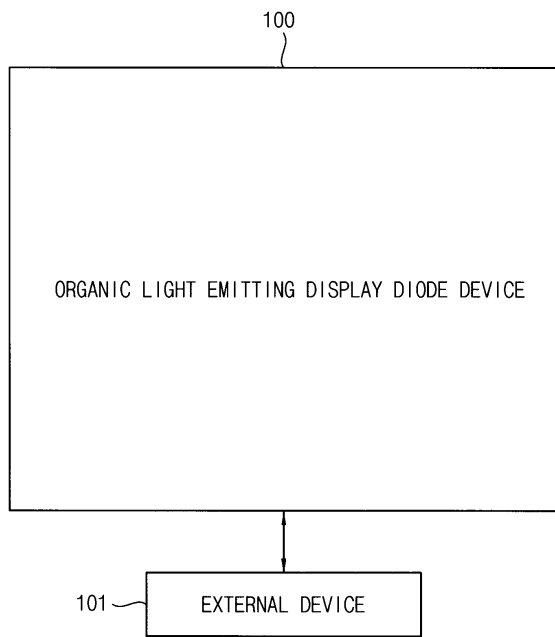
도면1b



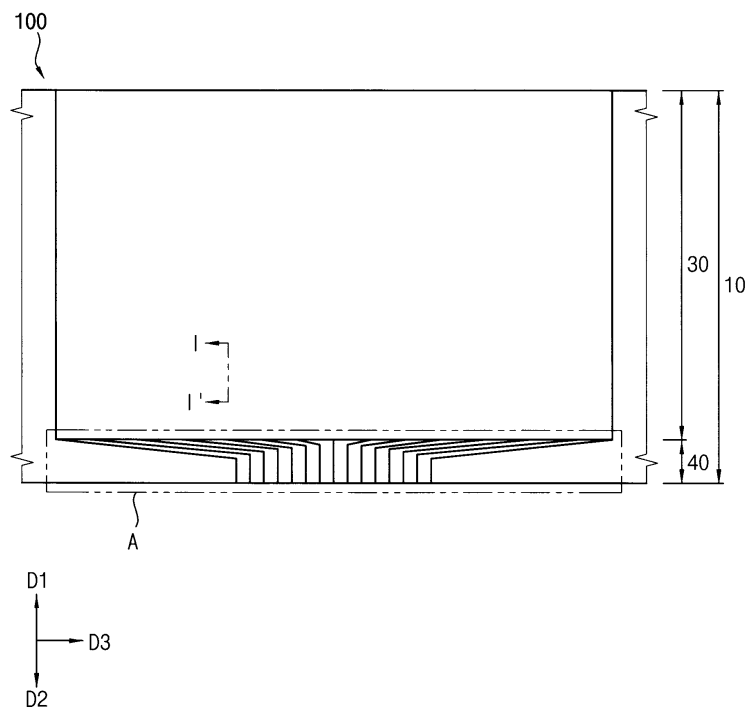
도면2



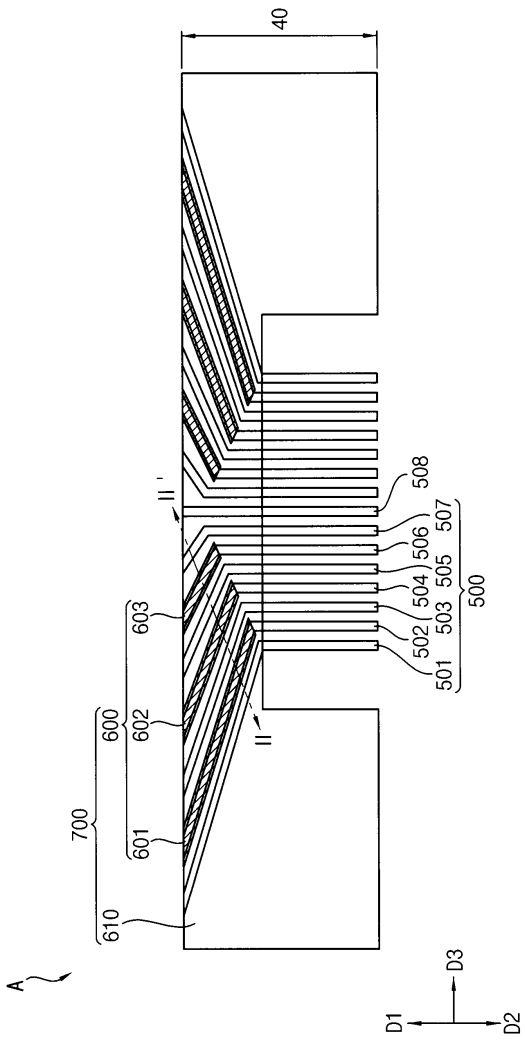
도면3



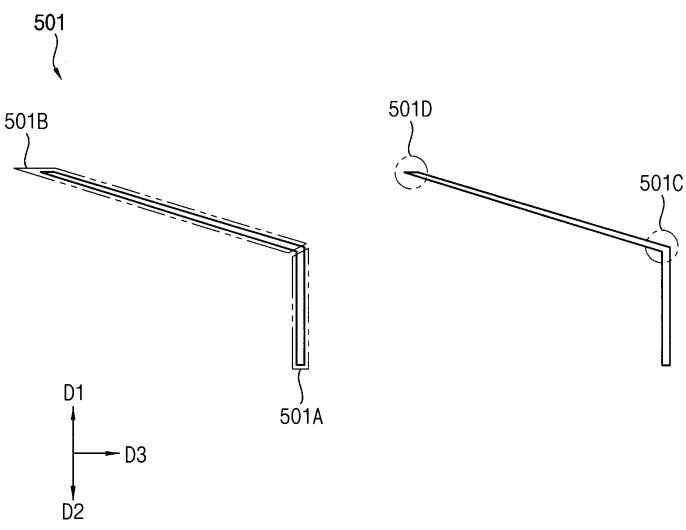
도면4



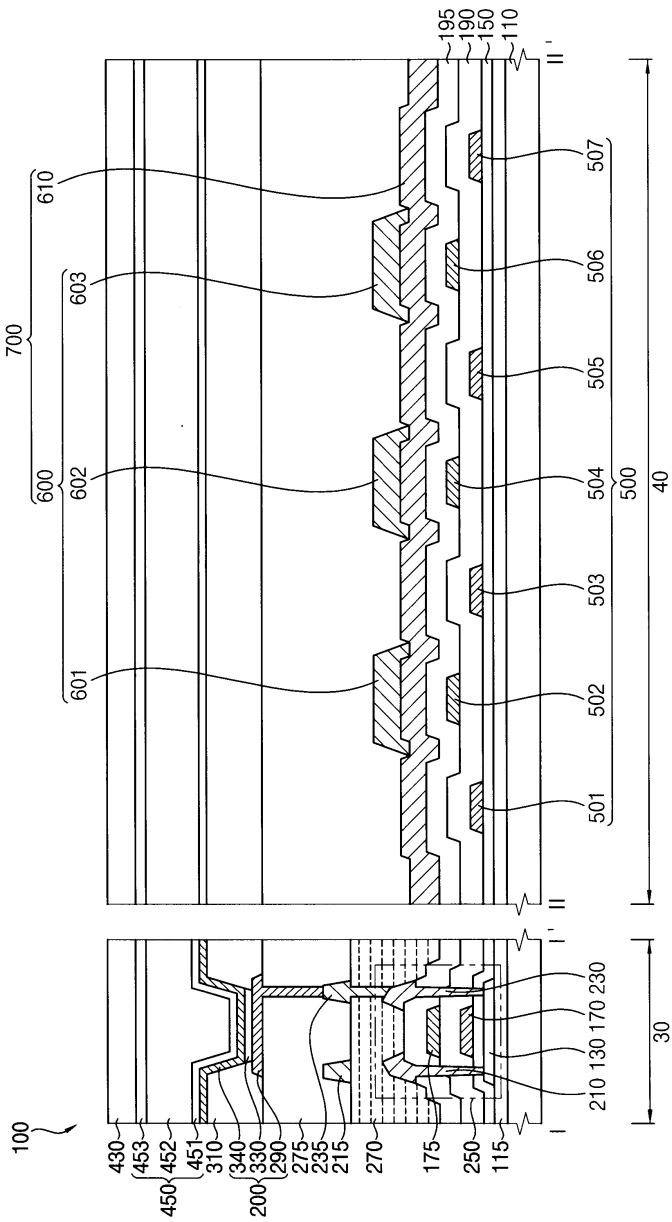
도면5



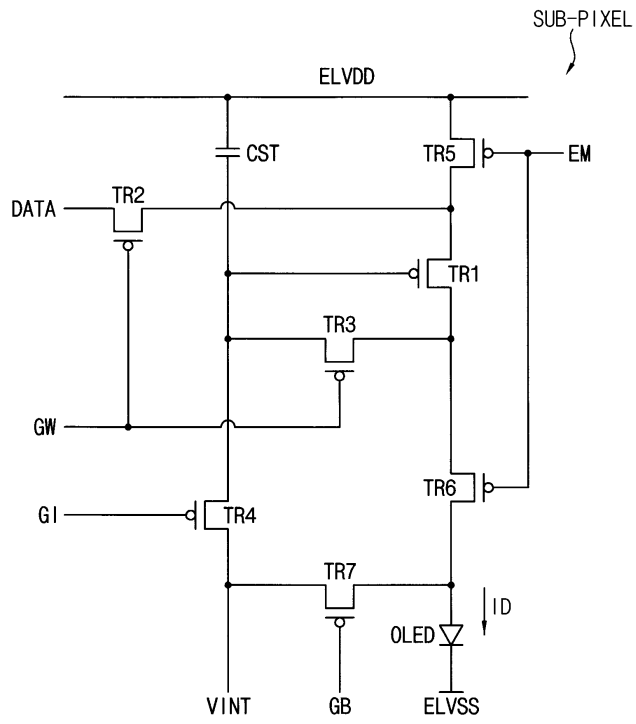
도면6



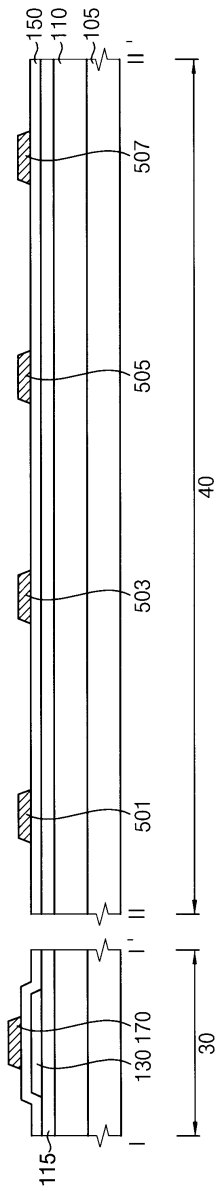
도면7



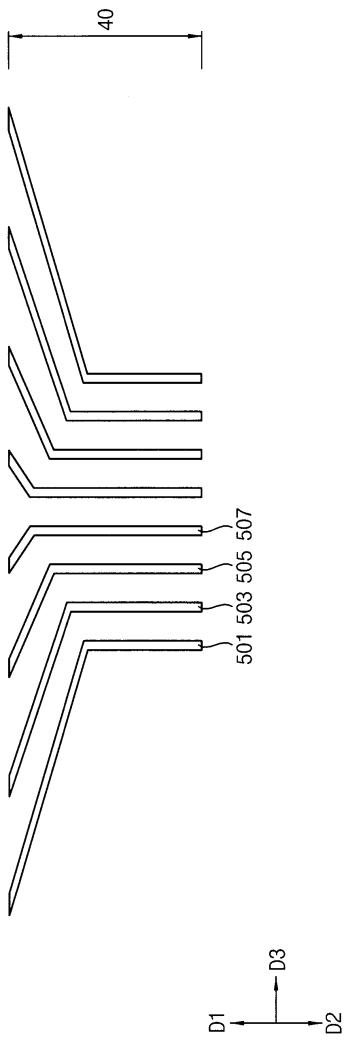
도면8



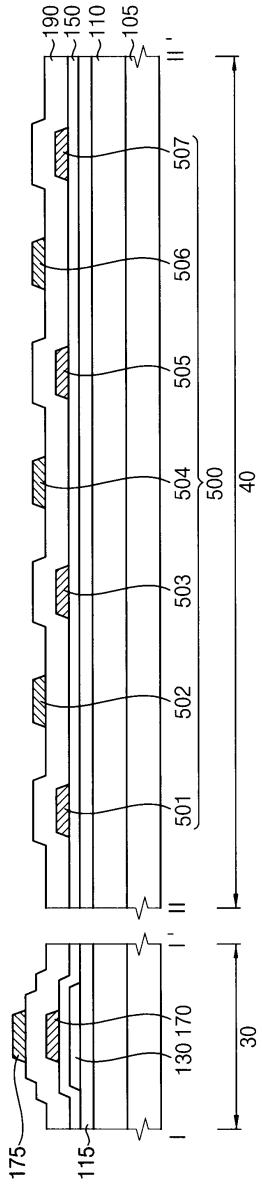
도면9



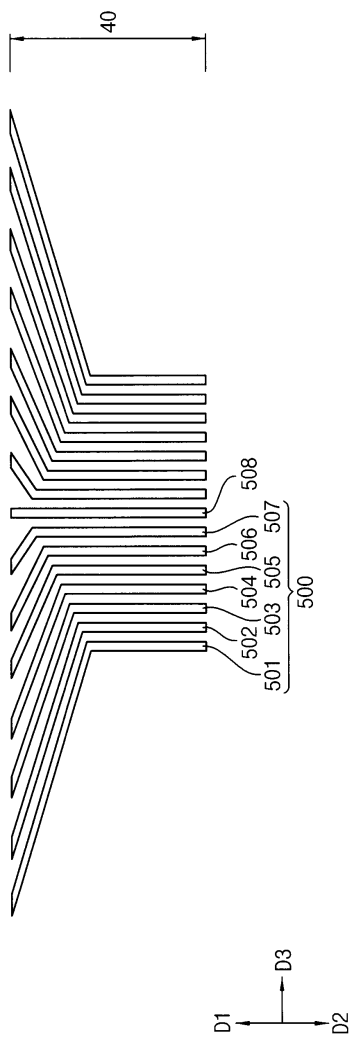
도면10



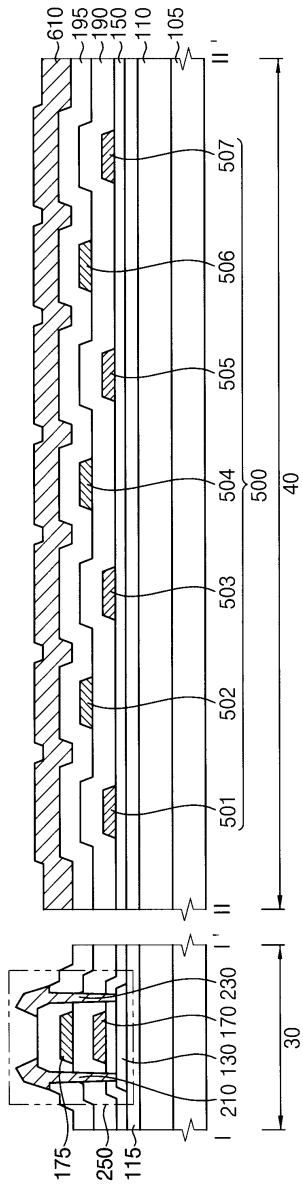
도면11



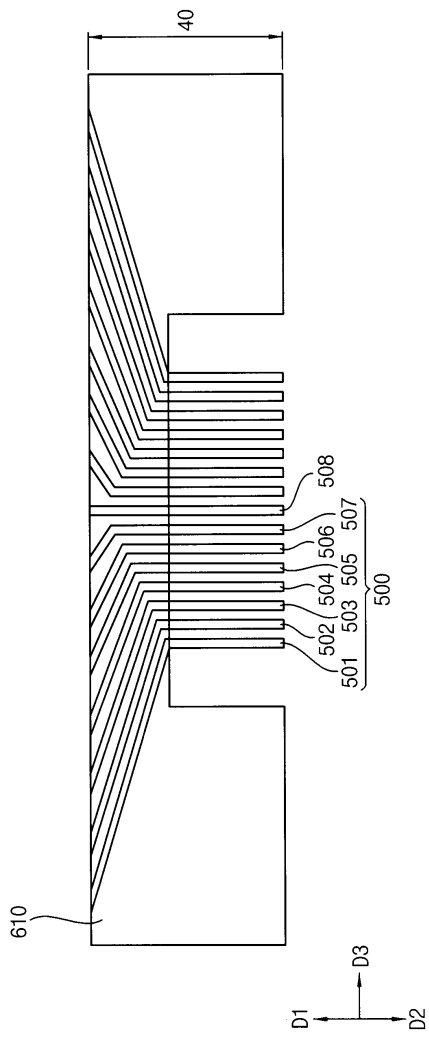
도면12



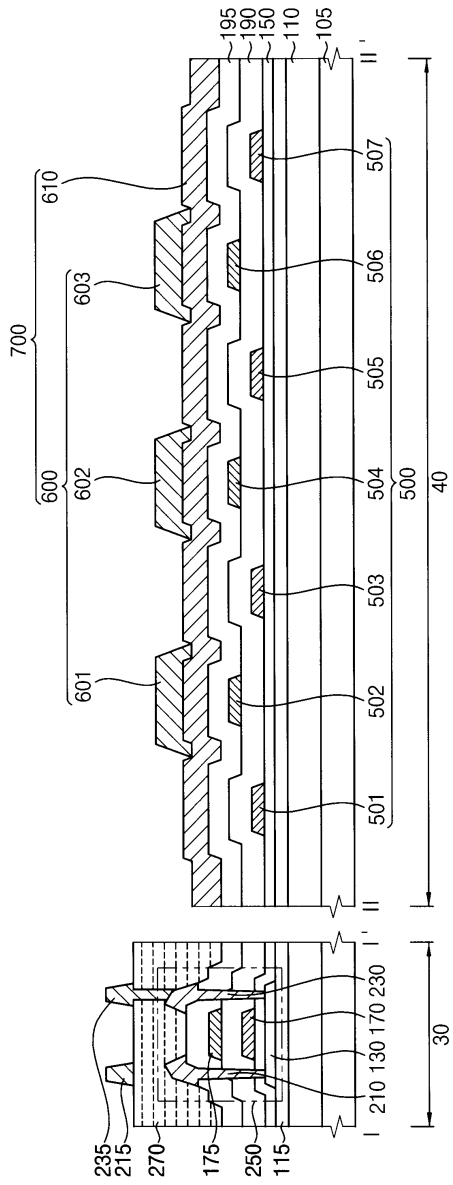
도면13



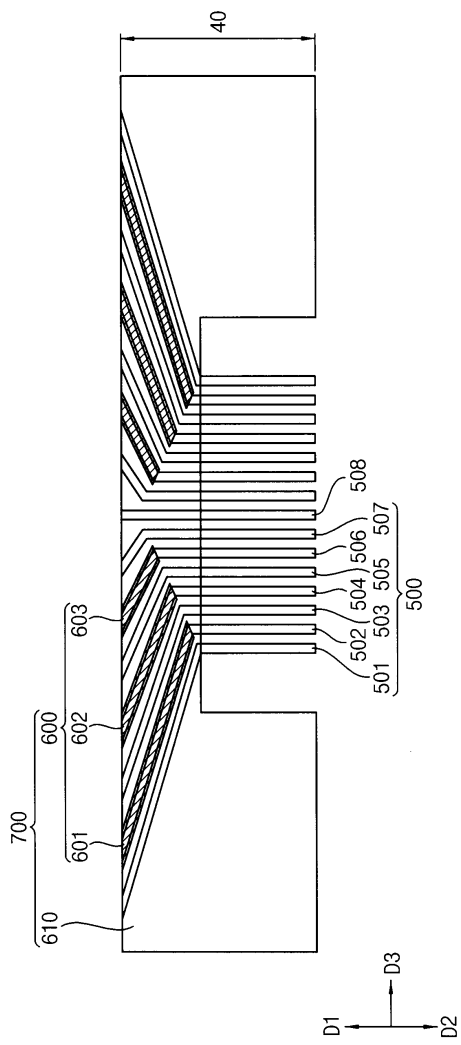
도면14



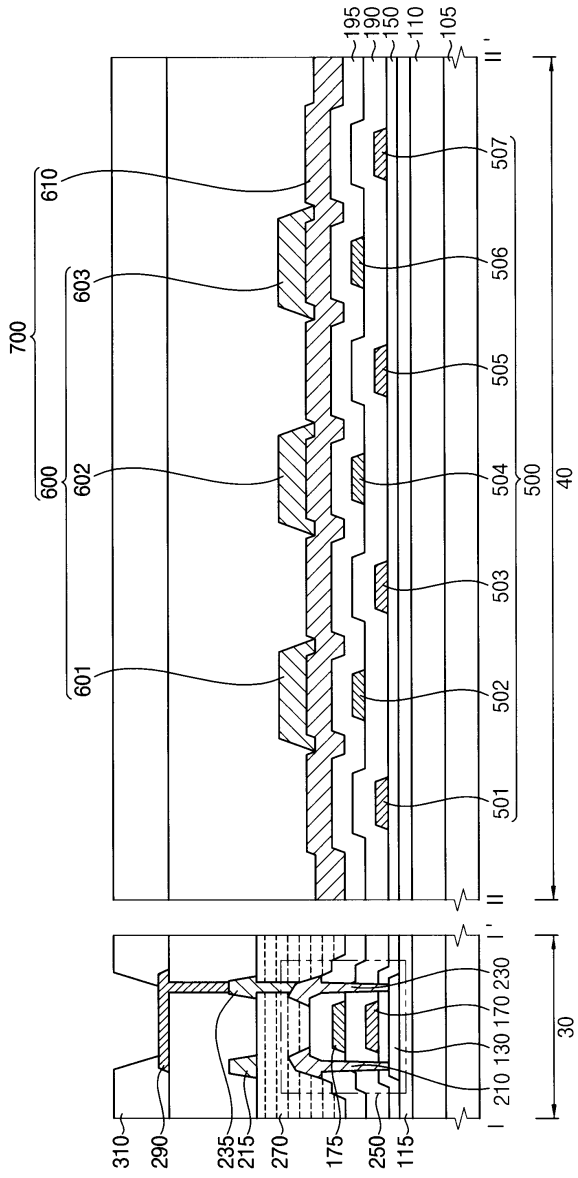
도면15



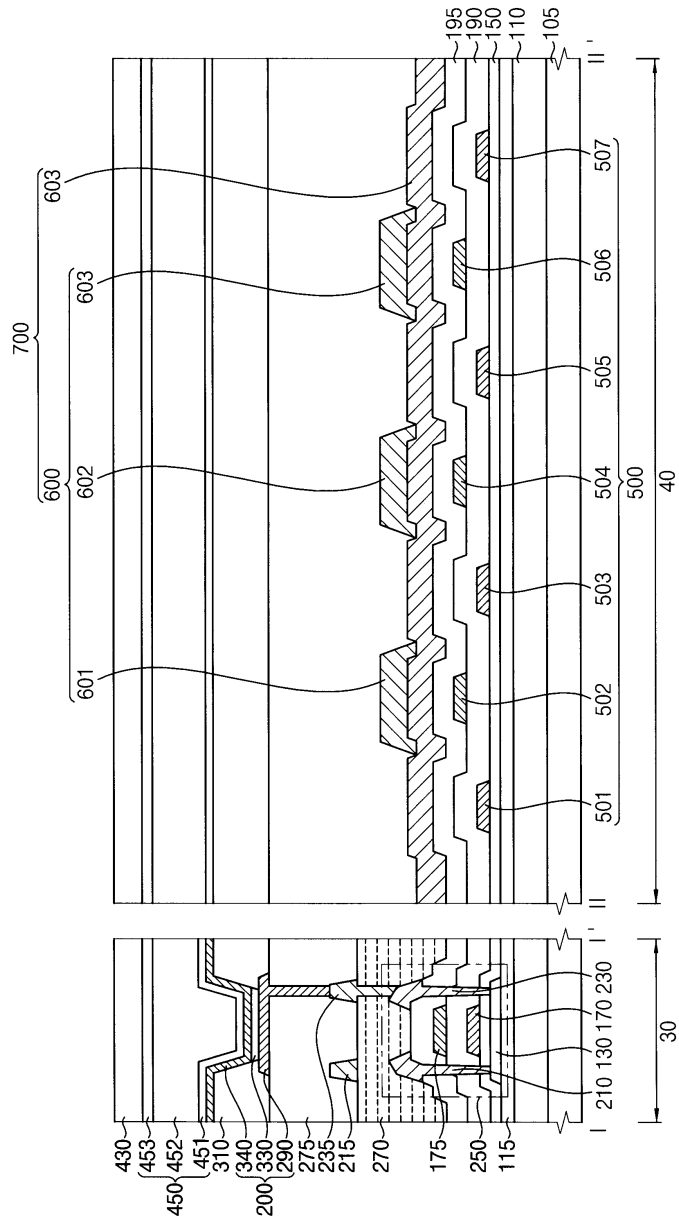
도면16



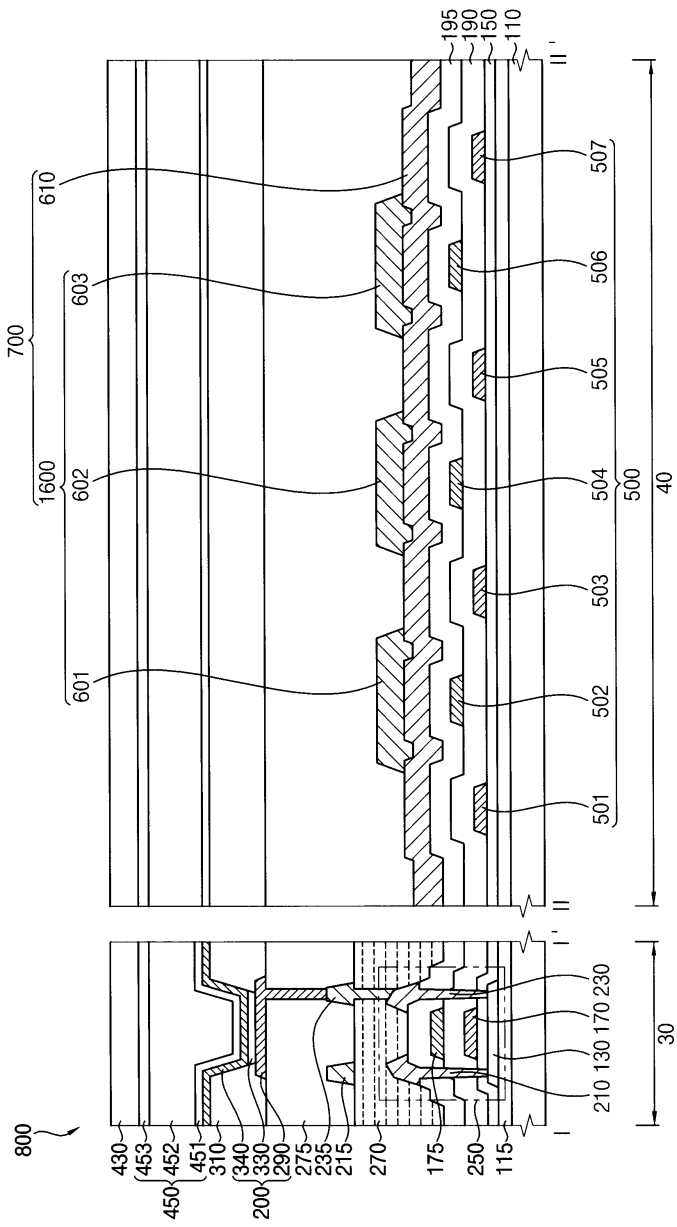
도면17



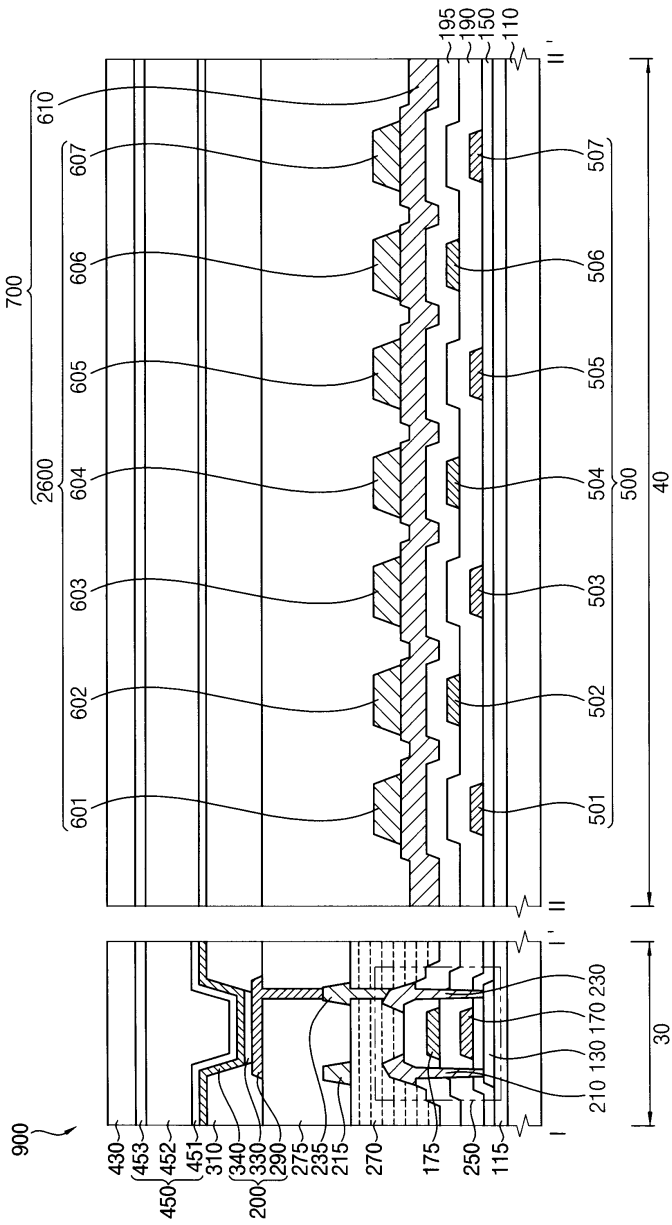
도면18



도면19



도면20



专利名称(译)	<无法获取翻译>		
公开(公告)号	<a href="#">KR1020190130707A</a>	公开(公告)日	2019-11-25
申请号	KR1020180055139	申请日	2018-05-14
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	나지수 김광민 김기욱 김현준		
发明人	나지수 김광민 김기욱 김현준		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L51/5203 H01L27/3276 H01L27/3297 H01L27/124 H01L27/3258 H01L27/3262 H01L27/3279 H01L51/5253 H01L51/5281 H01L2227/323 H01L2251/5338 H01L51/56		
代理人(译)	英西湖公园		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

一种有机发光显示装置，包括：基板，其包括发光区域；显示区域，其包括围绕发光区域的外围区域；以及焊盘区域，其位于显示区域的一侧；和发光结构设置在基板上的发光区域中；多个扇出线布置在基板上的外围区域中，并且分别具有笔直部分和倾斜部分；布线结构，其布置在多条扇出线上，并且具有导电层和布置在导电层上以彼此分离的多个导电图案。因此，可以相对提高有机发光显示装置的可见度。

