



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0122081  
(43) 공개일자 2014년10월17일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01)

(21) 출원번호 10-2013-0038702

(22) 출원일자 2013년04월09일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김형수

경기 파주시 월롱면 엘지로 245, 정다운마을 F동 1008호 (파주LCD산업단지)

(74) 대리인

특허법인천문

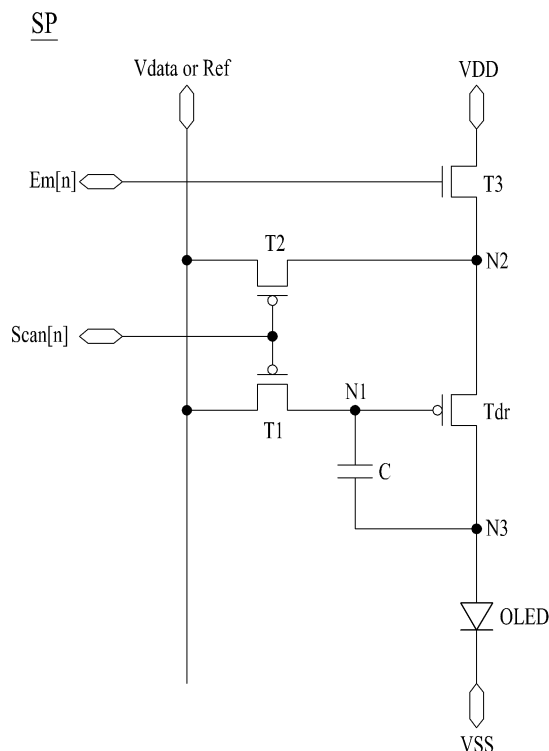
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 유기 발광 다이오드 표시장치 및 그 구동 방법

(57) 요약

본 발명의 일 측면에 따른 유기 발광 다이오드 표시장치는 스캔 신호에 따라 데이터 전압 또는 기준 전압을 제1노드로 공급하는 제1트랜지스터; 상기 스캔 신호에 따라 상기 데이터 전압 또는 상기 기준 전압을 제2노드로 공급하는 제2트랜지스터; 제어 신호에 따라 고전위 전원 전압을 상기 제2노드로 공급하는 제3트랜지스터; 게이트 전극이 상기 제1노드와 연결되며, 소스 전극이 상기 제2노드와 연결되며, 드레인 전극이 제3노드와 연결되는 구동 트랜지스터; 상기 제1노드와 상기 제3노드 사이에 연결되며, 상기 데이터 전압 및 상기 구동 트랜지스터의 문턱 전압을 저장하는 커패시터; 및 애노드 전극이 상기 제3노드와 연결되며, 상기 커패시터에 저장된 전압에 따라 발광이 제어되는 유기 발광 다이오드를 포함한다.

대표도 - 도2



## 특허청구의 범위

### 청구항 1

스캔 신호에 따라 데이터 전압 또는 기준 전압을 제1노드로 공급하는 제1트랜지스터;

상기 스캔 신호에 따라 상기 데이터 전압 또는 상기 기준 전압을 제2노드로 공급하는 제2트랜지스터;

제어 신호에 따라 고전위 전원 전압을 상기 제2노드로 공급하는 제3트랜지스터;

게이트 전극이 상기 제1노드와 연결되며, 소스 전극이 상기 제2노드와 연결되며, 드레인 전극이 제3노드와 연결되는 구동 트랜지스터;

상기 제1노드와 상기 제3노드 사이에 연결되며, 상기 데이터 전압 및 상기 구동 트랜지스터의 문턱 전압을 저장하는 커패시터; 및

애노드 전극이 상기 제3노드와 연결되며, 상기 커패시터에 저장된 전압에 따라 발광이 제어되는 유기 발광 다이오드를 포함하는 유기 발광 다이오드 표시장치.

### 청구항 2

제 1 항에 있어서,

상기 제1 및 제2 트랜지스터는 스캔 라인을 통해 인가되는 상기 스캔 신호에 의해 턴 온 되고, 상기 제3트랜지스터는 제어 라인을 통해 인가되는 상기 제어 신호에 의해 턴 온 되는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

### 청구항 3

제 1 항에 있어서,

상기 제어 신호는 상기 스캔 신호의 반전 신호인 것을 특징으로 하는 유기 발광 다이오드 표시장치.

### 청구항 4

제 1 항에 있어서,

상기 제1 및 제2 트랜지스터가 턴 온 되고, 상기 제3트랜지스터가 턴 오프 되면,

상기 기준 전압 및 상기 데이터 전압이 교번적으로 상기 제1 및 제2 노드로 공급되는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

### 청구항 5

제 4 항에 있어서,

상기 데이터 전압은

상기 데이터 전압 중 제 n 번째 이전 데이터 전압인 것을 특징으로 하는 유기 발광 다이오드 표시장치.

### 청구항 6

제 4 항에 있어서,

상기 커패시터 양단의 전압 크기는 상기 구동 트랜지스터의 문턱 전압의 절대값과 동일한 것을 특징으로 하는 유기 발광 다이오드 표시장치.

### 청구항 7

제 1 항에 있어서,

상기 제1 및 제2 트랜지스터가 턴 온 되고, 상기 제3트랜지스터가 턴 오프 되면,

상기 데이터 전압 중 제n번째 데이터 전압이 상기 제1 및 제2 노드로 공급되는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

#### 청구항 8

제 7 항에 있어서,

상기 커패시터에는 상기 구동 트랜지스터의 문턱 전압 및 상기 제n번째 데이터 전압이 저장되는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

#### 청구항 9

제 1 항에 있어서,

상기 제1 및 제2 트랜지스터가 턴 오프 되고, 상기 제3트랜지스터가 턴 온 되면,

상기 고전위 전원 전압이 상기 제2노드로 공급되며, 상기 유기 발광 다이오드가 발광하는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

#### 청구항 10

제1 내지 제3 트랜지스터, 구동 트랜지스터, 커패시터 및 유기 발광 다이오드를 포함하는 유기 발광 다이오드 표시장치 구동 방법에 있어서,

상기 제1 및 제2 트랜지스터가 턴 온 되고, 상기 제3트랜지스터가 턴 오프 되는 동안, 스캔 신호에 따라 데이터 전압 또는 기준 전압을 상기 구동 트랜지스터의 게이트 전극 및 소스 전극인 제1노드 및 제2노드로 공급하여 상기 구동 트랜지스터의 문턱 전압을 센싱하는 단계;

상기 제1 및 제2 트랜지스터가 턴 온 되고, 상기 제3트랜지스터가 턴 오프 되는 동안, 상기 스캔 신호에 따라 상기 데이터 전압 중 제 n 번째 데이터 전압을 상기 제1 및 제2 노드로 공급하여 상기 제 n 번째 데이터 전압을 저장하는 단계; 및

상기 제1 및 제2 트랜지스터가 턴 오프 되고, 상기 제3트랜지스터가 턴 온 되는 동안, 제어 신호에 따라 상기 제3트랜지스터의 드레인 전극인 상기 제2노드로 고전위 전원 전압을 공급하고, 애노드 전극이 상기 제3노드와 연결된 상기 유기 발광 다이오드가 발광하는 단계를 포함하는 유기 발광 다이오드 표시장치 구동 방법.

#### 청구항 11

제 10 항에 있어서,

상기 문턱 전압을 센싱하는 단계는,

상기 제1노드와 상기 제3노드 사이에 연결되는 상기 커패시터에 상기 구동 트랜지스터의 상기 문턱 전압을 저장하는 것을 특징으로 하는 유기 발광 다이오드 표시장치 구동 방법.

#### 청구항 12

제 10 항에 있어서,

상기 문턱 전압을 센싱하는 단계는,

상기 기준 전압 및 상기 데이터 전압을 교번적으로 상기 제1 및 제2 노드로 공급하는 것을 특징으로 하는 유기 발광 다이오드 표시장치 구동 방법.

#### 청구항 13

제 12 항에 있어서,

상기 데이터 전압은,

상기 데이터 전압 중 제 n 번째 이전 데이터 전압인 것을 특징으로 하는 유기 발광 다이오드 표시장치.

#### 청구항 14

제 10 항에 있어서,

상기 제 n 번째 데이터 전압을 저장하는 단계는,

상기 제1노드와 상기 제3노드 사이에 연결되는 상기 커패시터에 상기 제 n 번째 데이터 전압과 상기 구동 트랜지스터의 상기 문턱 전압을 함께 저장하는 것을 특징으로 하는 유기 발광 다이오드 표시장치 구동 방법.

## 청구항 15

제 10 항에 있어서,

상기 제1 및 제2 트랜지스터는 스캔 라인을 통해 인가되는 상기 스캔 신호에 의해 턴 온 되고,

상기 제3트랜지스터는 제어 라인을 통해 인가되는 상기 제어 신호에 의해 턴 온 되는 것을 특징으로 하는 유기 발광 다이오드 표시장치 구동 방법.

## 명세서

### 기술 분야

[0001] 본 발명은 표시장치에 관한 것으로서, 보다 구체적으로 유기 발광 다이오드 표시장치 및 그 구동 방법에 관한 것이다.

### 배경 기술

[0002] 정보화 사회가 발전함에 따라 디스플레이 분야에 대한 요구도 다양한 형태로 증가하고 있으며, 이에 부응하여 박형화, 경량화, 소비 전력 저감화 등의 특징을 지닌 여러 평판 표시 장치(Flat Panel Display Device), 예를 들어, 액정표시장치(Liquid Crystal Display Device), 플라즈마표시장치(Plasma Display Panel Device), 유기 발광 다이오드 표시장치(Organic Light Emitting Diode Display Device) 등이 연구되고 있다.

[0003] 특히, 최근에 연구가 활발히 진행되고 있는 유기 발광 다이오드 표시장치는 각 화소마다 다양한 크기의 데이터 전압(Vdata)을 인가하여 상이한 계조를 표시함에 따라 영상을 표시할 수 있다.

[0004] 이를 위해, 각 화소는 전류 제어 소자인 유기 발광 다이오드 및 구동 트랜지스터 및 하나 이상의 커패시터 등을 포함하고 있다. 특히, 유기 발광 다이오드에 흐르는 전류는 구동 트랜지스터에 의해 제어되며, 구동 트랜지스터의 문턱 전압 편차 및 각종 파라미터에 의해 유기 발광 다이오드에 흐르는 전류량이 변화되고, 이에 따라 화면의 휘도 불균일이 초래되는 문제점이 있었다.

[0005] 그러나, 구동 트랜지스터의 문턱 전압 편차는 구동 트랜지스터의 제조 공정 변수에 따라 구동 트랜지스터의 특성이 변화게 되어 발생하며, 이러한 문제점을 해결하기 위하여 화소들 각각에 문턱 전압 편차를 보상하기 위해 복수의 트랜지스터 및 커패시터를 포함하는 보상 회로를 통해 해결하는 것이 일반적이다.

[0006] 한편, 최근에는 소비자의 고화질에 대한 기대가 높아짐에 따라 고해상도 유기 발광 다이오드 표시장치의 필요성이 대두되고 있다. 이를 위해, 보상 회로는 고해상도를 위해 단위 면적당 보다 많은 화소를 집적해야 하므로, 문턱 전압 편차를 보상하는 기능 이외에 트랜지스터, 커패시터 및 배선들의 개수를 줄이는 것이 필요하다.

### 발명의 내용

#### 해결하려는 과제

[0007] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 문턱 전압 편차 보상이 가능하며, 고해상도에 적합한 유기 발광 다이오드 표시장치 및 그 구동 방법을 제공하는 것을 기술적 과제로 한다.

#### 과제의 해결 수단

[0008] 상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기 발광 다이오드 표시장치는 스캔 신호에 따라 데이터 전압 또는 기준 전압을 제1노드로 공급하는 제1트랜지스터; 상기 스캔 신호에 따라 상기 데이터 전압 또는 상기 기준 전압을 제2노드로 공급하는 제2트랜지스터; 제어 신호에 따라 고전위 전원 전압을 상기 제2노드로 공급하는 제3트랜지스터; 게이트 전극이 상기 제1노드와 연결되며, 소스 전극이 상기 제2노드와 연결되며, 드레인 전극이 제3노드와 연결되는 구동 트랜지스터; 상기 제1노드와 상기 제3노드 사이에 연결되며, 상기 데이터 전압

및 상기 구동 트랜지스터의 문턱 전압을 저장하는 커패시터; 및 애노드 전극이 상기 제3노드와 연결되며, 상기 커패시터에 저장된 전압에 따라 발광이 제어되는 유기 발광 다이오드를 포함한다.

[0009] 상술한 목적을 달성하기 위한 본 발명의 다른 측면에 따른 유기 발광 다이오드 표시장치 구동 방법은 제1 내지 제3 트랜지스터, 구동 트랜지스터, 커패시터 및 유기 발광 다이오드를 포함하는 유기 발광 다이오드 표시장치 구동 방법으로서, 상기 제1 및 제2 트랜지스터가 턴 온 되고, 상기 제3트랜지스터가 턴 오프 되는 동안, 스캔 신호에 따라 데이터 전압 또는 기준 전압을 상기 구동 트랜지스터의 게이트 전극 및 소스 전극인 제1노드 및 제2노드로 공급하여 상기 구동 트랜지스터의 문턱 전압을 센싱하는 단계; 상기 제1 및 제2 트랜지스터가 턴 온 되고, 상기 제3트랜지스터가 턴 오프 되는 동안, 상기 스캔 신호에 따라 상기 데이터 전압 중 제 n 번째 데이터 전압을 상기 제1 및 제2 노드로 공급하여 상기 제 n 번째 데이터 전압을 저장하는 단계; 및 상기 제1 및 제2 트랜지스터가 턴 오프 되고, 상기 제3트랜지스터가 턴 온 되는 동안, 제어 신호에 따라 상기 제3트랜지스터의 드레인 전극인 상기 제2노드로 고전위 전원 전압을 공급하고, 애노드 전극이 상기 제3노드와 연결된 상기 유기 발광 다이오드가 발광하는 단계를 포함한다.

### 발명의 효과

[0010] 본 발명의 실시예들에 따르면, 구동 트랜지스터의 동작 상태에 따른 문턱 전압의 편차를 보상함으로써, 유기 발광 다이오드에 흐르는 전류를 일정하게 유지하여 화질 저하를 방지할 수 있는 효과가 있다.

### 도면의 간단한 설명

[0011] 도 1은 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 구성을 개략적으로 보여주는 도면;  
 도 2는 도 1에 도시된 서브 픽셀의 등가 회로를 개략적으로 보여주는 도면;  
 도 3은 도 2에 도시된 등가 회로에 공급되는 제어 신호들의 일 실시예에 따른 타이밍도;  
 도 4는 도 3에 도시된 타이밍도를 구체화한 도면;  
 도 5a 내지 도 5c는 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 구동 방법을 설명하기 위한 도면; 및  
 도 6은 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 문턱 전압 편차에 따른 전류의 변화를 설명하기 위한 도면.

### 발명을 실시하기 위한 구체적인 내용

[0012] 이하, 첨부되는 도면들을 참고하여 본 발명의 실시예들에 대해 상세히 설명하기로 한다.

[0013] 도 1은 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 구성을 개략적으로 보여주는 도면이다.

[0014] 도 1에 도시된 바와 같이, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치(100)는 패널(110), 타이밍 제어부(120), 스캔 구동부(130) 및 데이터 구동부(140)를 포함한다.

[0015] 패널(100)은 매트릭스 형태로 배치된 서브 픽셀들(SP)을 포함한다. 패널에 포함된 서브 픽셀들(SP)은 스캔 구동부(130)로부터 다수의 스캔 라인들(SL1~SLm)을 통해 공급되는 스캔 신호와 데이터 구동부(140)로부터 다수의 데이터 라인들(DL1~DLn)을 통해 공급되는 데이터 신호에 의해 발광한다. 또한, 서브 픽셀들(SP)은 스캔 신호와 데이터 신호뿐만 아니라 스캔 구동부(130)로부터 다수의 제어 라인(미도시)을 통해 공급되는 제어 신호에 의해 발광이 제어될 수 있다.

[0016] 이를 위해, 하나의 서브 픽셀에는 유기 발광 다이오드와 이를 구동하기 위한 다수의 트랜지스터 및 커패시터가 형성되어 있다. 이러한 서브 픽셀(SP)의 세부 구성에 대해서는 도 2에서 자세히 살펴보기로 한다.

[0017] 타이밍 제어부(120)는 외부로부터 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 데이터 인에이블 신호(DE), 클럭 신호(CLK), 영상 신호를 공급받는다. 또한, 타이밍 제어부(120)는 외부로부터 입력되는 영상 신호를 프레임 단위로 정렬하여 디지털 형태의 영상 데이터(R, G, B)를 생성한다.

[0018] 예를 들어, 타이밍 제어부(120)는 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 데이터 인에이블 신호(DE), 클럭 신호(CLK) 등의 타이밍 신호를 이용하여 스캔 구동부(130) 및 데이터 구동부(140)의 동작 타이밍을 제어한다.

- [0019] 이를 위해, 타이밍 제어부(120)는 스캔 구동부(130)의 동작 타이밍을 제어하기 위한 게이트 제어 신호(GCS)와 데이터 구동부(140)의 동작 타이밍을 제어하기 위한 데이터 제어 신호(DCS)를 생성한다.
- [0020] 스캔 구동부(130)는 타이밍 제어부(120)로부터 공급되는 게이트 제어 신호(GCS)에 따라 패널(100)에 포함된 서브 픽셀들(SP)에 포함된 트랜지스터들이 동작 가능하도록 스캔 신호(Scan)를 생성하고, 생성된 스캔 신호(Scan)를 스캔 라인들(SL)을 통해 패널(100)로 공급한다. 또한, 스캔 구동부(130)는 제어 신호(Em)를 생성하고, 생성된 제어 신호(Em)를 제어 라인들(미도시)을 통해 패널(100)로 공급한다. 이하에서는, 스캔 라인들 중 제n번째 스캔 라인을 통해 인가되는 스캔 신호를 Scan[n]으로 가정하기로 한다.
- [0021] 데이터 구동부(140)는 타이밍 제어부(120)로부터 공급되는 디지털 형태의 영상 데이터(R, G, B) 및 데이터 제어 신호(DCS)를 이용하여 생성하고, 생성된 데이터 신호를 데이터 라인들(DL)을 통해 패널(100)로 공급한다.
- [0022] 이하에서는 서브 픽셀의 세부 구성에 대해서 도 1 및 도 2를 참조하여 자세히 살펴보기로 한다.
- [0023] 도 2는 도 1에 도시된 서브 픽셀의 등가 회로를 개략적으로 보여주는 도면이다.
- [0024] 도 2에 도시된 바와 같이, 각 서브 픽셀(SP)은 제1 내지 제3 트랜지스터(T1 ~ T3)와 구동 트랜지스터(Tdr), 커패시터(C) 및 유기 발광 다이오드(OLED)를 포함할 수 있다.
- [0025] 제1 내지 제3 트랜지스터(T1 ~ T3) 및 구동 트랜지스터(Tdr)는 도 2에 도시된 바와 같이 PMOS 타입의 트랜지스터가 적용되어 있으나, 다른 실시예로 NMOS 타입의 트랜지스터도 가능하며, 이 경우 PMOS 타입의 트랜지스터를 턴 온 시키는 전압은 NMOS 타입의 트랜지스터를 턴 온 시키는 전압과 반대 극성을 갖는다.
- [0026] 먼저, 제1트랜지스터(T1) 및 제2트랜지스터(T2)의 소스 전극으로 데이터 전압(Vdata) 또는 기준 전압(Ref)이 인가되고, 제1 및 제2 트랜지스터의 게이트 전극으로 스캔 신호(Scan[n])가 인가되며, 제1트랜지스터의 드레인 전극은 구동 트랜지스터(Tdr)의 게이트 전극인 제1노드(N1)와 연결되고, 제2트랜지스터의 드레인 전극은 구동 트랜지스터(Tdr)의 소스 전극인 제2노드(N2)와 연결된다. 여기서, 스캔 신호(Scan[n])는 복수의 스캔 라인들 중 제n번째 스캔 라인을 통해 인가되는 제n번째 스캔 신호일 수 있다.
- [0027] 예를 들어, 데이터 라인(DL)을 통해 데이터 전압(Vdata) 또는 기준 전압(Ref)이 제1 및 제2 트랜지스터(T1, T2)의 소스 전극으로 인가되고, 제1 및 제2 트랜지스터(T1, T2)는 스캔 라인(SL)을 통해 공급되는 스캔 신호(Scan[n])에 따라 동작이 제어될 수 있다.
- [0028] 따라서, 제1 및 제2 트랜지스터(T1, T2)는 스캔 신호(Scan)에 따라 턴 온 되어, 데이터 전압(Vdata) 또는 기준 전압(Ref)을 제1노드(N1) 및 제2노드(N2)로 공급할 수 있다.
- [0029] 여기서, 기준 전압(Ref)은 일정 크기의 직류 전압이며, 데이터 전압(Vdata)은 2 수평 주기(2H)마다 서로 다른 데이터 전압일 수 있다. 예를 들어, 제1 및 제2 트랜지스터(T1, T2)의 소스 전극으로 1 수평 주기(1H) 동안 제(n-1)번째 데이터 전압(Vdata[n-1])이 인가되는 경우, 다음 1 수평 주기(1H) 동안 기준 전압이 인가된 후, 다음 1 수평 주기(1H) 동안에는 제n번째 데이터 전압(Vdata[n])이 인가되고, 계속해서 2 수평 주기(2H)마다 다음 번째 데이터 전압이 연속하여 인가될 수 있다.
- [0030] 다시 말해, 제1노드(N1) 및 제2노드(N2)로 기준 전압(Ref) 및 데이터 전압이 교번적으로 인가되며, 데이터 전압은 2 수평 주기마다 다음 번째 데이터 전압일 수 있다.
- [0031] 다음으로, 제3트랜지스터(T3)의 소스 전극으로 고전위 전원 전압(VDD)이 인가되고, 게이트 전극으로 제어 신호(Em[n])가 인가되며, 드레인 전극은 구동 트랜지스터(Tdr)의 소스 전극인 제2노드(N2)와 연결된다.
- [0032] 예를 들어, 제3트랜지스터(T3)의 소스 전극으로 고전위 전원 전압(VDD)이 인가되고, 제어 라인을 통해 공급되는 제어 신호(Em[n])에 따라 제3트랜지스터(T2)가 턴 온 되면 제2노드(N2)로 고전위 전원 전압(VDD)이 인가될 수 있다.
- [0033] 다음으로, 커패시터(C)는 제1노드(N1)와 구동 트랜지스터(Tdr)의 드레인 전극인 제3노드(N3) 사이에 연결된다.
- [0034] 예를 들어, 커패시터(C)는 구동 트랜지스터(Tdr)의 문턱 전압(Vth)을 센싱하는 역할을 수행하여, 구체적으로, 커패시터(C)에는 구동 트랜지스터의 문턱 전압이 저장될 수 있다. 또한, 커패시터(C)에는 구동 트랜지스터의 문턱 전압과 함께 데이터 전압이 저장될 수 있다.
- [0035] 다음으로, 구동 트랜지스터(Tdr)의 게이트 전극은 제1노드(N1)와 연결되며, 소스 전극은 제2노드(N2)와 연결되고, 드레인 전극은 제3노드(N3)와 연결된다.



- [0036] 한편, 후술할 유기 발광 다이오드(OLED)에 흐르는 전류량은 구동 트랜지스터(Tdr)의 소스 전극과 게이트 전극 사이의 전압(Vsg)과 구동 트랜지스터(Tdr)의 문턱 전압(Vth)의 합(Vsg+Vth)에 의해 결정되며, 보상 회로에 의해 구동 트랜지스터의 문턱 전압이 아닌 데이터 전압(Vdata) 및 기준 전압(Ref) 등에 의해 결정될 수 있다.
- [0037] 따라서, 유기 발광 다이오드(OLED)에 흐르는 전류의 양은 데이터 전압(Vdata)의 크기에 비례하므로, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치는 각 서브 픽셀(SP)마다 다양한 크기의 데이터 전압(Vdata)을 인가하여 상이한 계조를 표시함에 따라 영상을 디스플레이 한다..
- [0038] 다음으로, 유기 발광 다이오드(OLED)의 애노드 전극은 제3노드(N3)와 연결되며, 캐소드 전극으로 저전위 전원 전압(VSS)이 인가된다.
- [0039] 이하에서는 도 3 및 도 5a 내지 도 5d를 참조하여 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치에 포함된 각 서브 픽셀의 동작을 자세히 살펴보기로 한다.
- [0040] 도 3은 도 2에 도시된 등가 회로에 공급되는 신호들의 일 실시예에 따른 타이밍도이고, 도 5a 내지 도 5c는 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 구동 방법을 설명하기 위한 도면이다.
- [0041] 도 3에 도시된 바와 같이, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치는 센싱 기간(t1), 샘플링 기간(t2) 및 발광 기간(t3)으로 구분되어 동작하며, 센싱(Sensing) 기간(t1), 샘플링(Sampling) 기간(t2) 및 발광(Emission) 기간(t3)의 시간은 각각 1 수평 주기(1H)인 것을 알 수 있다. 다른 실시예에 있어서, 센싱 기간(t1), 샘플링 기간(t2) 및 발광 기간(t3)의 시간은 각각 1 수평 주기보다 크거나 작을 수 있다.
- [0042] 먼저, 센싱(Sensing) 기간(t1) 동안에, 도 3에 도시된 바와 같이 로우 레벨의 스캔 신호(Scan[n]) 및 하이 레벨의 제어 신호(Em[n])가 인가되며, 도 5a에 도시된 바와 같이, 제1 및 제2 트랜지스터(T1, T2)의 소스 전극으로 데이터 라인을 통해 기준 전압(Ref) 또는 데이터 전압(Vdata)이 인가된다. 예를 들어, 센싱 기간(t1) 동안, 기준 전압(Ref)과 데이터 전압(Vdata)이 교번적으로 인가될 수 있으며, 데이터 전압은 제 n 번째 데이터 전압 이전 데이터 전압일 수 있다. 또한, 도 3에 도시된 바와 같이, 데이터 전압은 제 (n-2) 번째 데이터 전압 및 제 (n-1) 번째 데이터 전압일 수 있다. 다른 실시예로, 데이터 전압은 제(n-1) 번째 데이터 전압이거나 또는 제 (n-2) 번째 데이터 전압 및 제 (n-1) 번째 데이터 전압뿐만 아니라 제 (n-2) 번째 데이터 전압 이전의 데이터 전압들도 포함할 수 있다.
- [0043] 다시 말해, 센싱 기간(t1)은 구동 트랜지스터의 소자 특성에 따라 시간을 다르게 설정 가능하며, 센싱 기간이 길수록 구동 트랜지스터의 문턱 전압을 센싱하는 정확도가 높아질 수 있다.
- [0044] 이에 따라, 도 5a에 도시된 바와 같이, 제1 및 제2 트랜지스터(T1, T2)는 로우 레벨의 스캔 신호(Scan[n])에 의해 턴 온 되고, 제3트랜지스터(T3)는 하이 레벨의 제어 신호(Em[n])에 의해 턴 오프 된다.
- [0045] 또한, 제1 및 제2 트랜지스터(T1, T2)가 턴 온 되므로, 데이터 라인을 통해 제1 및 제2 트랜지스터(T1, T2)의 소스 전극으로 인가된 기준 전압(Ref) 또는 데이터 전압(Vdata)이 제1 및 제2 노드(N1, N2)로 공급된다.
- [0046] 예를 들어, 먼저 제1 및 제2 노드(N1, N2)로 기준 전압(Ref)이 동시에 인가됨으로써 구동 트랜지스터(Tdr)의 소스 전극 및 게이트 전극이 연결되어 구동 트랜지스터(Tdr)가 다이오드 커넥션을 형성한다. 이에 따라, 구동 트랜지스터(Tdr)의 드레인 전극과 유기 발광 다이오드는 애노드 전극과 연결된 제3노드(N3)는 제1노드(N1) 전압인 기준 전압보다 구동 트랜지스터의 문턱 전압(Vth)의 절대값(|Vth|)만큼 큰 전압(Ref + |Vth|)이 유지될 수 있다. 결국, 커패시터(C)에는 문턱 전압(Vth)이 저장된다.
- [0047] 또한, 이후 제1 및 제2 노드(N1, N2)로 데이터 전압이 인가되더라도, 유기 발광 다이오드(OLED)의 커패시턴스가 커패시터(C)의 커패시턴스보다 매우 크기 때문에, 제3노드(N3) 전압은 거의 변하지 않으며, 변하더라도 약간 상승할 수 있다.
- [0048] 위에서 설명한 바와 같이, 기준 전압(Ref)과 데이터 전압이 교번적으로 인가된 후 센싱 기간(t1)의 마지막에 기준 전압(Ref)이 인가됨에 따라 최종적으로 커패시터(C)에는 구동 트랜지스터(Tdr)의 문턱 전압(Vth)이 저장될 수 있다.
- [0049] 결국, 센싱 기간(t1) 동안, 구동 트랜지스터의 문턱 전압이 커패시터(C)에 저장됨으로써 구동 트랜지스터의 문턱 전압을 센싱할 수 있다.
- [0050] 다음으로, 샘플링(Sampling) 기간 동안에, 도 3에 도시된 바와 같이 로우 레벨의 스캔 신호 및 하이 레벨의 제어 신호가 인가되며, 도 5b에 도시된 바와 같이 제1 및 제2 트랜지스터(T1, T2)의 소스 전극으로 데이터 라인을

통해 제 n 번째 데이터 전압(Vdata[n])이 인가된다.

- [0051] 이에 따라, 도 5b에 도시된 바와 같이, 제1 및 제2 트랜지스터(T1, T2)는 로우 레벨의 스캔 신호(Scan[n])에 의해 턴 온 되고, 제3트랜지스터(T3)는 하이 레벨의 제어 신호(Em[n])에 의해 턴 오프 된다.
- [0052] 또한, 제1 및 제2 트랜지스터(T1, T2)가 턴 온 되므로, 데이터 라인을 통해 제1 및 제2 트랜지스터(T1, T2)의 소스 전극으로 인가된 제 n 번째 데이터 전압(Vdata[n])이 제1 및 제2 노드(N1, N2)로 공급된다.
- [0053] 예를 들어, 제1 및 제2 노드(N1, N2)로 제 n 번째 데이터 전압(Vdata[n]) 동시에 인가됨으로써 구동 트랜지스터(Tdr)의 게이트 전극 및 소스 전극의 전압은 제 n 번째 데이터 전압(Vdata[n])을 유지할 수 있다. 또한, 위에서 설명한 바와 같이, 제1 및 제2 노드 전압이 변하더라도, 유기 발광 다이오드의 커패시턴스가 커패시터(C)의 커패시턴스보다 매우 크기 때문에 제3노드 전압은 기준 전압(Ref)보다 구동 트랜지스터의 문턱 전압(Vth)의 절대값(|Vth|)만큼 큰 전압(Ref + |Vth|)을 유지할 수 있다.
- [0054] 이에 따라, 샘플링 기간(t2) 동안, 커패시터(C)에는 제1노드(N1) 전압과 제3노드(N3) 전압의 차이만큼 저장될 수 있으며, 예를 들어, 제 n 번째 데이터 전압(Vdata[n])과 제3노드 전압인 기준 전압(Ref)보다 구동 트랜지스터의 문턱 전압(Vth)의 절대값(|Vth|)만큼 큰 전압(Ref + |Vth|)의 차이(Vdata[n] - Ref - |Vth|) 만큼 저장될 수 있다.
- [0055] 결국, 샘플링 기간(t2) 동안, 구동 트랜지스터의 문턱 전압과 제 n 번째 데이터 전압(Vdata[n])이 함께 커패시터(C)에 저장됨으로써 구동 트랜지스터(Tdr)의 데이터 전압을 샘플링할 수 있다.
- [0056] 다시 말해, 샘플링 기간(t3) 동안, 커패시터는 발광 기간(t3) 동안 유기 발광 다이오드(OLED)가 발광하는데 필요한 데이터 전압을 샘플링하는 역할을 수행한다.
- [0057] 한편, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치에 포함된 유기 발광 다이오드는 매 프레임마다 각각의 스캔 라인의 샘플링이 완료된 후 발광을 바로 시작할 수 있다.
- [0058] 다시 말해, 각 스캔 라인들마다 센싱 및 샘플링과 같은 스캔 동작을 완료한 후 바로 발광을 시작하는 것으로 도 4를 참조하여 좀 더 자세히 살펴보기로 한다.
- [0059] 도 4는 도 3에 도시된 타이밍도를 구체화한 도면으로, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 스캔 라인들의 개수가 m개라고 가정하면, 제1번째, 제n번째 및 제m번째 스캔 라인 각각에는 스캔 신호로서 Scan[1], Scan[n] 및 Scan[m]이 인가되며, 각각의 스캔 라인과 교차하는 하나의 데이터 라인으로 제1번째 데이터 전압(Vdata[1])부터 제m번째 데이터 전압(Vdata[m])까지 인가되는 것을 알 수 있다.
- [0060] 여기서, 유기 발광 다이오드(OLED)의 발광을 준비하기 위한 스캔(Scan) 기간에는 각 스캔 라인 별로 센싱(Sensing) 기간(t1), 샘플링(Sampling) 기간(t2)을 포함할 수 있다.
- [0061] 따라서, 각 스캔 라인별로 해당 데이터 전압의 샘플링이 완료된 후 곧 바로 유기 발광 다이오드(OLED)가 발광을 시작하는 것이다.
- [0062] 다음으로, 발광(Emission) 기간(t3) 동안에, 도 3에 도시된 바와 같이 하이 레벨의 스캔 신호(Scan[n])와 로우 레벨의 제어 신호(Em[n])가 인가되며, 도 5c에 도시된 바와 같이 제1 및 제2 트랜지스터(T1, T2)의 소스 전극으로 데이터 라인을 통해 기준 전압(Ref) 또는 데이터 전압(Vdata)이 인가된다. 예를 들어, 발광 기간(t3) 동안, 기준 전압(Ref)과 데이터 전압(Vdata)이 교번적으로 인가될 수 있으며, 데이터 전압은 제 n 번째 데이터 전압 이후의 데이터 전압일 수 있다.
- [0063] 이에 따라, 도 5c에 도시된 바와 같이, 제1 및 제2 트랜지스터(T1, T2)는 하이 레벨의 스캔 신호(Scan[n])에 의해 턴 오프 되고, 제3트랜지스터(T3)는 로우 레벨의 제어 신호(Em[n])에 의해 턴 온 되며, 제1 및 제2 트랜지스터(T1, T2)의 소스 전극으로 데이터 라인을 통해 기준 전압(Ref) 또는 데이터 전압이 인가되지만, 제1 및 제2 트랜지스터는 하이 레벨의 스캔 신호에 의해 턴 오프 되므로 제1 및 제2 노드 전압에는 아무런 영향을 주지 않는다. 또한, 제3트랜지스터(T3)가 턴 온 되므로, 고전위 전원 전압(VDD)은 구동 트랜지스터의 소스 전극과 연결된 제2노드(N2)로 직접 공급됨에 따라 유기 발광 다이오드(OLED)의 발광이 시작된다.
- [0064] 따라서, 유기 발광 다이오드(OLED)에 흐르는 전류(Ioled)는 구동 트랜지스터(Tdr)에 흐르는 전류에 의하여 결정될 수 있으며, 구동 트랜지스터의 흐르는 전류는 구동 트랜지스터의 게이트 전극과 소스 전극간의 전압(Vgs) 및 구동 트랜지스터의 문턱 전압(Vth)에 의해 결정되며, 아래의 수학적 식 1과 같이 정의될 수 있다.



수학식 1

[0066]

[0067]

[0068]

[0069]

[0070]

[0071]

[0072]

부호의 설명

[0073]

T1 ~ T3 : 제1 내지 제3 트랜지스터

C : 커패시터

Tdr : 구동 트랜지스터

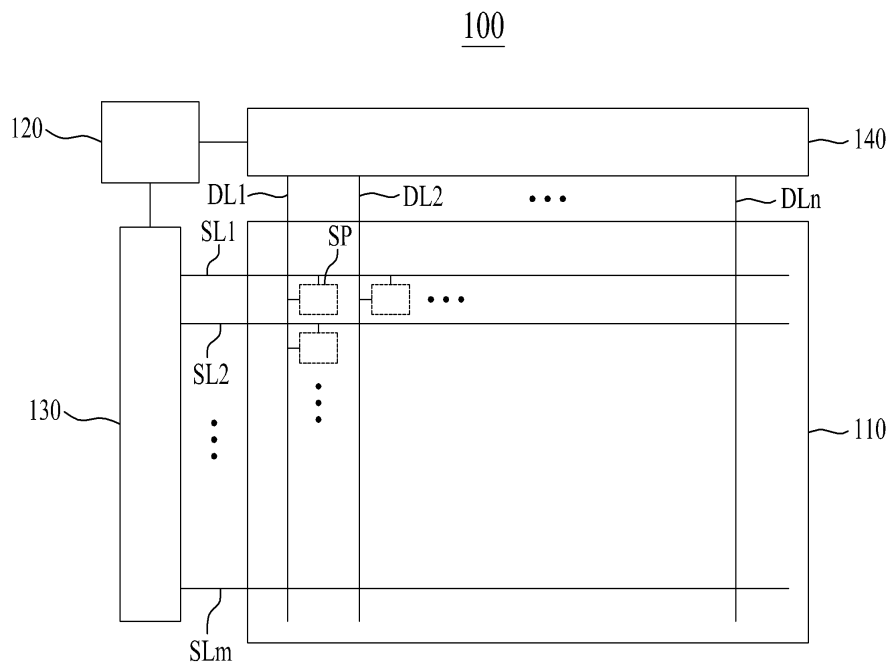
OLED : 유기 발광 다이오드

VDD : 고정위 전위 전압

VSS : 저전위 전위 전압

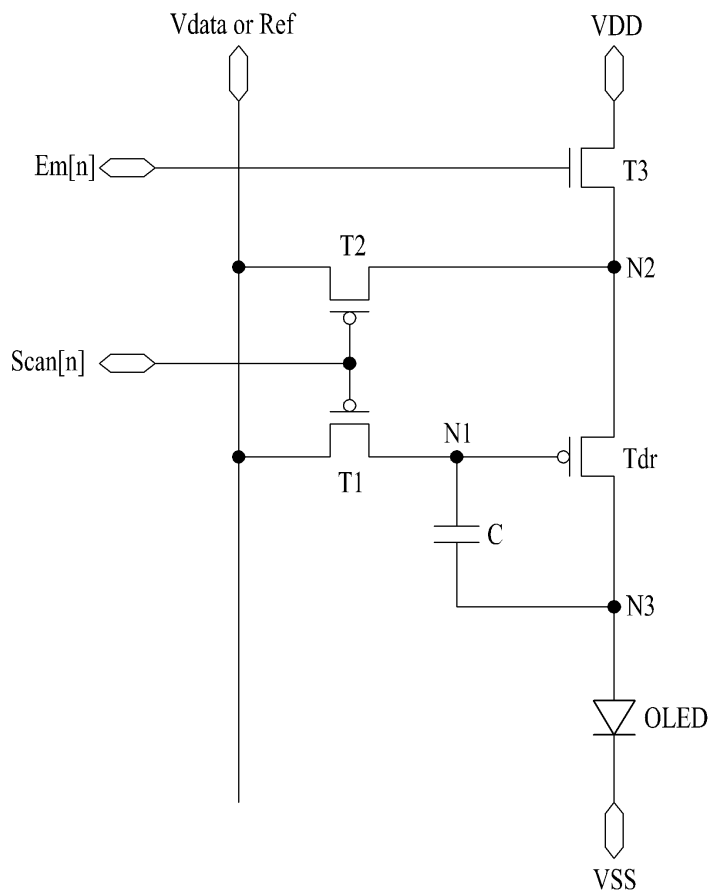
도면

도면1

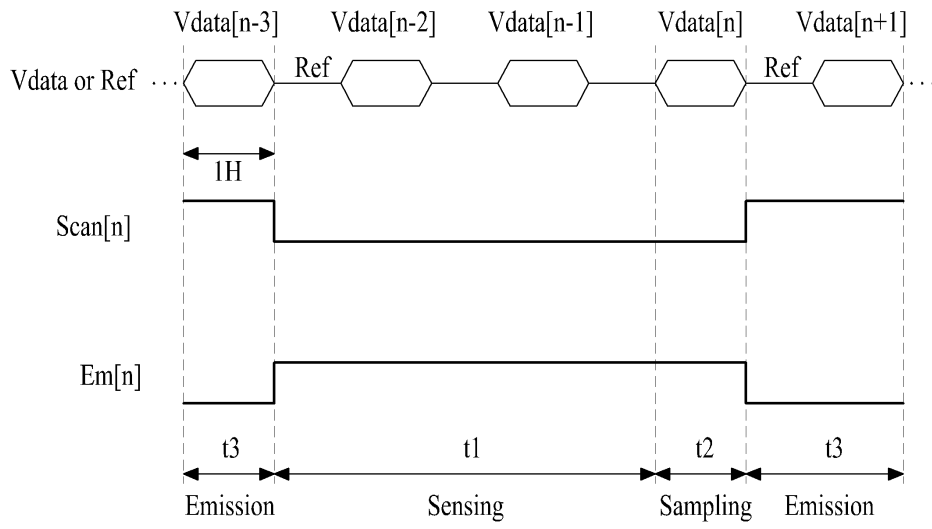


도면2

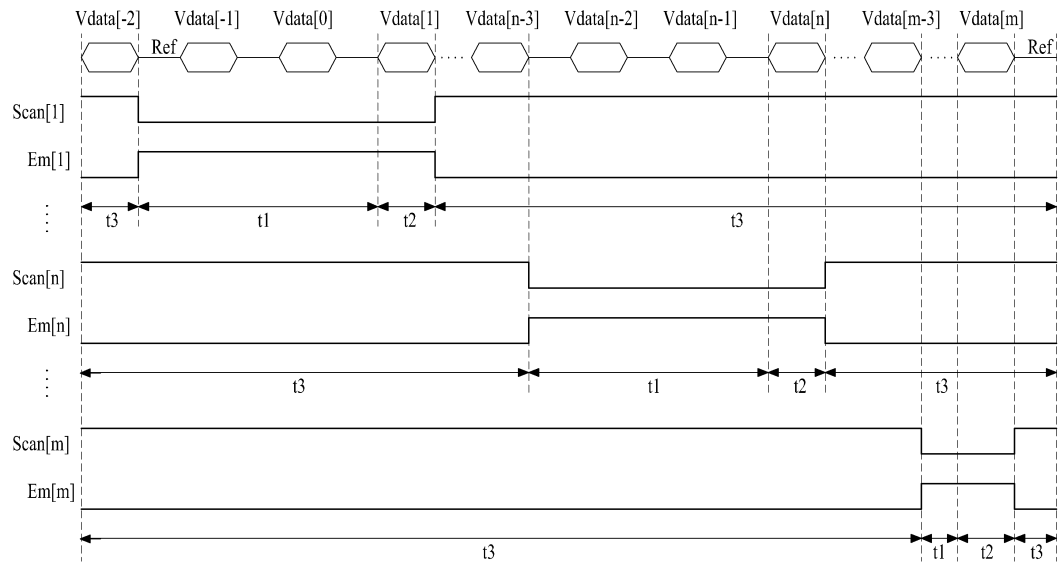
SP



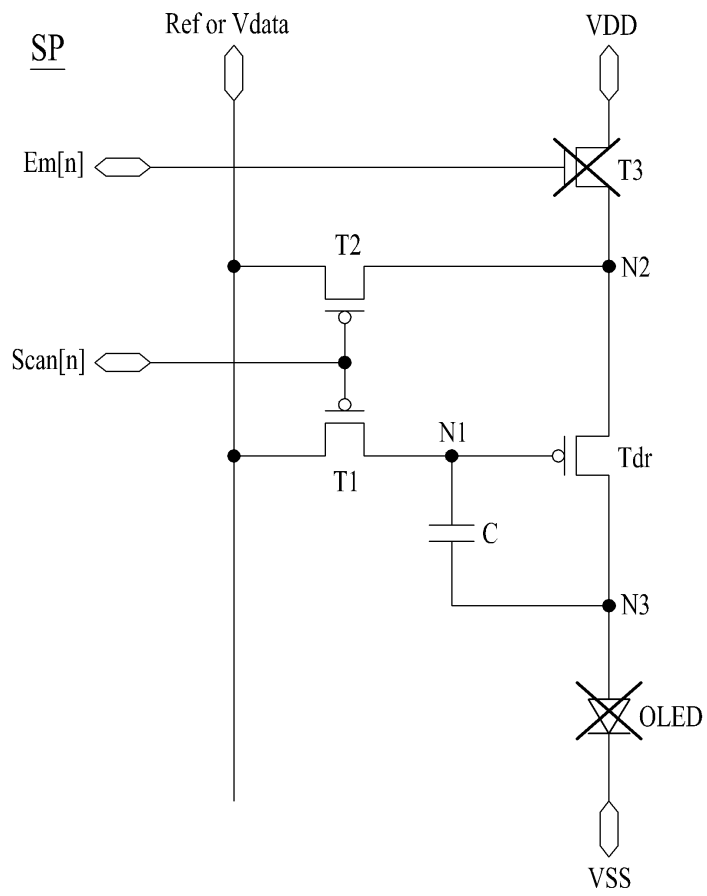
도면3



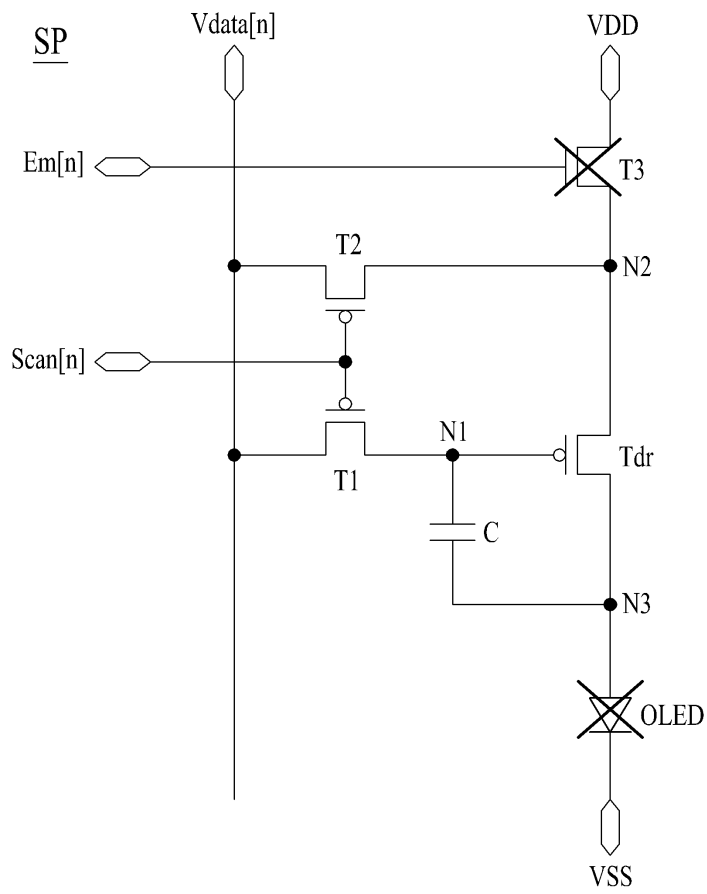
도면4



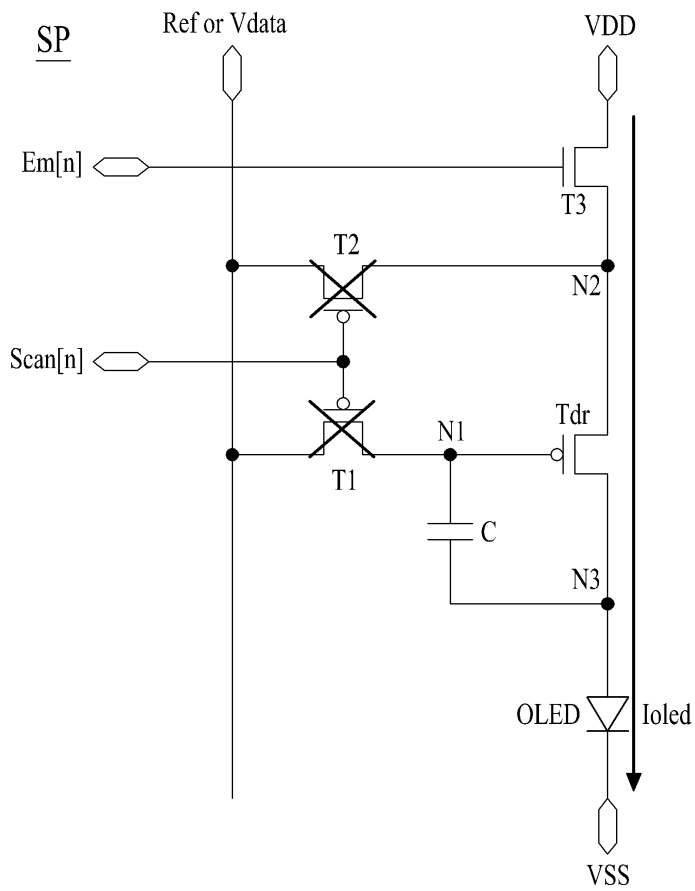
도면5a



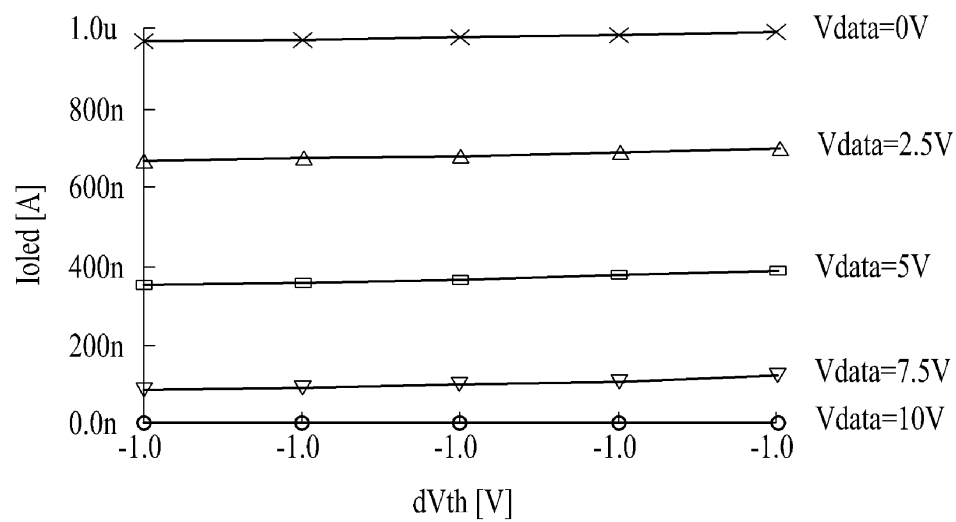
도면5b



도면5c



도면6





专利名称(译)	有机led显示器及其驱动方法		
公开(公告)号	<a href="#">KR1020140122081A</a>	公开(公告)日	2014-10-17
申请号	KR1020130038702	申请日	2013-04-09
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HYOUNGSU KIM 김형수		
发明人	김형수		
IPC分类号	G09G3/3258 G09G3/30		
CPC分类号	G09G3/3258 G09G2300/043 G09G2300/0842		
其他公开文献	KR102023438B1		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

根据本发明的一方面的有机发光二极管显示器包括：第一晶体管，用于根据扫描信号向第一节点提供数据电压或参考电压；以及第二晶体管，用于根据扫描信号将数据电压或参考电压提供给第二节点；第三晶体管根据控制信号向第二节点提供高电位电源电压；一种驱动晶体管，其栅极连接到第一节点，源极连接到第二节点，漏极连接到第三节点。电容器连接在第一节点和第三节点之间，该电容器存储驱动晶体管的数据电压和阈值电压；以及一种有机发光二极管，该有机发光二极管的阳极连接至第三节点，并且其发光根据存储在电容器中的电压来控制。 专利出版物10-2014-0122081

