



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0069698  
(43) 공개일자 2020년06월17일

(51) 국제특허분류(Int. Cl.)  
H01L 27/32 (2006.01)

(52) CPC특허분류  
H01L 27/326 (2013.01)  
H01L 27/3211 (2013.01)

(21) 출원번호 10-2018-0157043  
(22) 출원일자 2018년12월07일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자  
임유석  
경기도 파주시 월롱면 엘지로 245  
김명오  
경기도 파주시 월롱면 엘지로 245

(74) 대리인  
특허법인다나

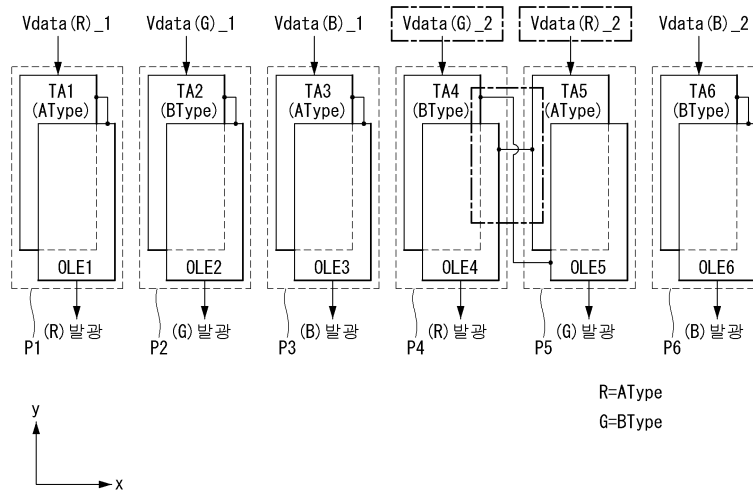
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 전계발광 표시장치

(57) 요약

본 발명에 의한 전계발광 표시장치는 트랜지스터 어레이들, 유기발광 다이오드들, 및 전원 라인들을 포함한다. 트랜지스터 어레이들은, 제1 방향 및 제1 방향과 교차하는 제2 방향을 따라 배열된다. 유기발광 다이오드들은 트랜지스터 어레이들에 전기적으로 연결되며, 제1, 제2, 제3 색을 발광한다. 전원 라인들은 제2 방향으로 연장되며, 트랜지스터 어레이들에 전원을 인가한다. 트랜지스터 어레이들은, 제1 방향을 따라 이웃하여 배치되어 그 사이에 배치된 하나의 상기 전원 라인을 공유하며, 제2 방향으로 연장된 기준선을 기준으로 대칭인 A 타입 트랜지스터 어레이 및 B 타입 트랜지스터 어레이를 포함한다. 제1 내지 제3 색 중 어느 하나를 발광하는 유기발광 다이오드들은, 모두 A 타입의 트랜지스터 어레이에 연결된다. 제1 내지 제3 색 중 다른 하나를 발광하는 유기발광 다이오드들은, 모두 B 타입의 트랜지스터 어레이에 연결된다.

대표도 - 도6



(52) CPC특허분류

*H01L 27/3262* (2013.01)

*H01L 27/3276* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

제1 방향 및 상기 제1 방향과 교차하는 제2 방향을 따라 배열되며, 트랜지스터 어레이들;  
 상기 트랜지스터 어레이들에 전기적으로 연결되며, 제1, 제2, 제3 색을 발광하는 유기발광 다이오드들; 및  
 상기 제2 방향으로 연장되며, 상기 트랜지스터 어레이들에 전원을 인가하는 전원 라인들을 포함하고,  
 상기 트랜지스터 어레이들은,  
 상기 제1 방향을 따라 이웃하여 배치되어 그 사이에 배치된 하나의 상기 전원 라인을 공유하며, 상기 제2 방향으로 연장된 기준선을 기준으로 대칭인 A 타입 트랜지스터 어레이 및 B 타입 트랜지스터 어레이를 포함하고,  
 상기 제1 내지 제3 색 중 어느 하나를 발광하는 상기 유기발광 다이오드들은,  
 상기 A 타입의 트랜지스터 어레이에 연결되고,  
 상기 제1 내지 제3 색 중 다른 하나를 발광하는 상기 유기발광 다이오드들은,  
 상기 B 타입의 트랜지스터 어레이에 연결되는, 전계발광 표시장치.

#### 청구항 2

제 1 항에 있어서,  
 상기 A 타입 트랜지스터 어레이 및 상기 B 타입 트랜지스터 어레이들은,  
 상기 제1 방향을 따라 순차적으로 교번하여 배열되는, 전계발광 표시장치.

#### 청구항 3

제 1 항에 있어서,  
 상기 유기발광 다이오드들은,  
 순차적으로 교번하여 배열되는, 상기 제1 색의 제1 유기발광 다이오드, 상기 제2 색의 제2 유기발광 다이오드,  
 상기 제3 색의 제3 유기발광 다이오드, 상기 제1 색의 제4 유기발광 다이오드, 상기 제2 색의 제5 유기발광 다이오드,  
 상기 제3 색의 제6 유기발광 다이오드를 포함하고,  
 상기 트랜지스터 어레이들은,  
 상기 제1 방향을 따라 순차적으로 교번하여 배열되는 상기 A 타입의 제1 트랜지스터 어레이, 상기 B 타입의 제2 트랜지스터 어레이,  
 상기 A 타입의 제3 트랜지스터 어레이, 상기 B 타입의 제4 트랜지스터 어레이, 상기 A 타입의 제5 트랜지스터 어레이,  
 상기 B 타입의 제6 트랜지스터 어레이를 포함하는, 전계발광 표시장치.

#### 청구항 4

제 3 항에 있어서,  
 상기 제1, 제2, 제3 유기발광 다이오드는,  
 상기 제1, 제2, 제3 트랜지스터 어레이에 각각 전기적으로 연결되고,  
 상기 제4, 제5, 제6 유기발광 다이오드는,

상기 제5, 제4, 제6 트랜지스터 어레이에 각각 전기적으로 연결되는, 전계발광 표시장치.

#### 청구항 5

제 3 항에 있어서,

상기 제1 트랜지스터 어레이는, 상기 제1 색의 제1 데이터 전압을 인가받아, 전기적으로 연결된 상기 제1 유기 발광 다이오드를 점등시키고,

상기 제2 트랜지스터 어레이는, 상기 제2 색의 제2 데이터 전압을 인가받아, 전기적으로 연결된 상기 제2 유기 발광 다이오드를 점등시키며,

상기 제3 트랜지스터 어레이는 상기 제3 색의 제3 데이터 전압을 인가받아, 전기적으로 연결된 상기 제3 유기 발광 다이오드를 점등시키고,

상기 제4 트랜지스터 어레이는, 상기 제2 색의 제4 데이터 전압을 인가받아, 전기적으로 연결된 상기 제5 유기 발광 다이오드를 점등시키며,

상기 제5 트랜지스터 어레이는 상기 제1 색의 제5 데이터 전압을 인가받아, 전기적으로 연결된 상기 제4 유기 발광 다이오드를 점등시키고,

상기 제2 트랜지스터 어레이는, 상기 제3 색의 제6 데이터 전압을 인가받아, 전기적으로 연결된 상기 제6 유기 발광 다이오드를 점등시키는, 전계발광 표시장치.

#### 청구항 6

제 4 항 또는 제 5 항에 있어서,

상기 제1 색은,

적색, 녹색 중 어느 하나이고,

상기 제2 색은,

적색, 녹색 중 다른 하나이며,

상기 제3 색은,

청색인, 전계발광 표시장치.

#### 청구항 7

제 3 항에 있어서,

상기 제1, 제2, 제3 유기발광 다이오드는,

상기 제1, 제2, 제3 트랜지스터 어레이에 각각 전기적으로 연결되고,

상기 제4, 제5, 제6 유기발광 다이오드는,

상기 제4, 제6, 제5 트랜지스터 어레이에 각각 전기적으로 연결되는, 전계발광 표시장치.

#### 청구항 8

제 3 항에 있어서,

상기 제1 트랜지스터 어레이는, 상기 제1 색의 제1 데이터 전압을 인가받아, 전기적으로 연결된 상기 제1 유기 발광 다이오드를 점등시키고,

상기 제2 트랜지스터 어레이는, 상기 제2 색의 제2 데이터 전압을 인가받아, 전기적으로 연결된 상기 제2 유기 발광 다이오드를 점등시키며,

상기 제3 트랜지스터 어레이는 상기 제3 색의 제3 데이터 전압을 인가받아, 전기적으로 연결된 상기 제3 유기 발광 다이오드를 점등시키고,

상기 제4 트랜지스터 어레이는, 상기 제1 색의 제4 데이터 전압을 인가받아, 전기적으로 연결된 상기 제4 유기 발광 다이오드를 점등시키며,

상기 제5 트랜지스터 어레이는 상기 제3 색의 제5 데이터 전압을 인가받아, 전기적으로 연결된 상기 제6 유기 발광 다이오드를 점등시키고,

상기 제2 트랜지스터 어레이는, 상기 제2 색의 제6 데이터 전압을 인가받아, 전기적으로 연결된 상기 제5 유기 발광 다이오드를 점등시키는, 전계발광 표시장치.

### 청구항 9

제 7 항 또는 제 8 항에 있어서,

상기 제1 색은,

청색이고,

상기 제2 색은,

적색, 녹색 중 어느 하나이며,

상기 제3 색은,

적색, 녹색 중 다른 하나인, 전계발광 표시장치.

### 청구항 10

제 3 항에 있어서,

상기 유기발광 다이오드들은,

제1 전극, 제2 전극 및 상기 제1 전극과 상기 제2 전극 사이에 개재되는 유기 화합물층을 포함하고,

상기 제1 및 제4 유기발광 다이오드의 제1 전극들은, 삼각형 형상을 갖고,

상기 제2 및 제5 유기발광 다이오드의 제1 전극들은, 삼각형 형상을 가지며,

상기 제3 및 제6 유기발광 다이오드의 제1 전극들은, 사각형 형상을 갖고,

상기 제1 유기발광 다이오드의 제1 전극과 상기 제2 유기발광 다이오드의 제1 전극은, 상기 제1 방향으로 연장되는 기준선에 대하여 대칭인 평면 형상을 갖고,

상기 제4 유기발광 다이오드의 제1 전극과 상기 제5 유기발광 다이오드의 제1 전극은, 상기 기준선에 대하여 대칭인 평면 형상을 갖는, 전계발광 표시장치.

### 청구항 11

제 10 항에 있어서,

상기 제1 및 제4 유기발광 다이오드의 제1 전극들의 평면 형상은,

상기 제1 방향과 나란한 제1 변과, 상기 제1 변의 일단으로부터 꺾어져 연장되는 제2 변, 및 상기 제1 변의 타단으로부터 꺾어져 연장되고 상기 제2 변과 연결되는 제3 변을 갖고,

상기 제2 및 제5 유기발광 다이오드의 제1 전극들의 평면 형상은,

상기 제1 방향과 나란한 제4 변과, 상기 제4 변의 일단으로부터 꺾어져 연장되는 제5 변, 및 상기 제4 변의 타단으로부터 꺾어져 연장되고 상기 제5 변과 연결되는 제6 변을 가지며,

상기 제3 및 제6 유기발광 다이오드의 제1 전극들의 평면 형상은,

상기 제2 방향으로 연장되는 가상선과 예각을 이루는 제7 변, 상기 제7 변의 일단으로부터 꺾어져 연장되되, 상기 제1 방향으로 연장되는 가상선을 기준으로 상기 제7 변에 대하여 상하 대칭되는 제8 변, 상기 제7 변의 타단으로부터 꺾어져 연장되되 상기 제8 변과 나란한 제9 변, 상기 제8 변 및 상기 제9 변과 각각 연결되되 상기 제7 변과 나란한 제10 변을 갖는, 전계발광 표시장치.

### 청구항 12

제 11 항에 있어서,

상기 제3 변과 상기 제7 변은 서로 나란하게 배치되고,

상기 제6 변과 상기 제8 변은 서로 나란하게 배치되는, 전계발광 표시장치.

### 청구항 13

제 10 항에 있어서,

상기 제1 유기발광 다이오드의 제1 전극은,

상기 제1 및 제2 트랜지스터 어레이 상에 형성되고,

상기 제2 유기발광 다이오드의 제1 전극은,

상기 제1 및 제2 트랜지스터 어레이 상에 형성되고,

상기 제3 유기발광 다이오드의 제1 전극은,

상기 제2, 제3, 제4 트랜지스터 어레이 상에 형성되고,

상기 제4 유기발광 다이오드의 제1 전극은,

상기 제4 및 제5 트랜지스터 어레이 상에 형성되고,

상기 제5 유기발광 다이오드의 제1 전극은,

상기 제4 및 제5 트랜지스터 어레이 상에 형성되고,

상기 제6 유기발광 다이오드의 제1 전극은,

상기 제5, 제6, 제1 트랜지스터 어레이 상에 형성되는, 전계발광 표시장치.

### 청구항 14

제 10 항에 있어서,

상기 제1 유기발광 다이오드의 제1 전극은, 제1 연결부를 통해 제1 트랜지스터 어레이에 연결되고,

상기 제2 유기발광 다이오드의 제1 전극은, 제2 연결부를 통해 제2 트랜지스터 어레이에 연결되고,

상기 제3 유기발광 다이오드의 제1 전극은, 제3 연결부를 통해 제3 트랜지스터 어레이에 연결되고,

상기 제4 유기발광 다이오드의 제1 전극은, 제4 연결부를 통해 제5 트랜지스터 어레이에 연결되고,

상기 제5 유기발광 다이오드의 제1 전극은, 제5 연결부를 통해 제4 트랜지스터 어레이에 연결되고,

상기 제6 유기발광 다이오드의 제1 전극은, 제6 연결부를 통해 제1 트랜지스터 어레이에 연결되며,

상기 제2 연결부는,

상기 제1 유기발광 다이오드의 제1 전극과 상기 제3 유기발광 다이오드의 제1 전극 사이를 가로지르며 연장되고,

상기 제5 연결부는,

상기 제3 유기발광 다이오드의 제1 전극과 상기 제4 유기발광 다이오드의 제1 전극 사이를 가로지르며 연장되는, 전계발광 표시장치.

### 청구항 15

제 10 항에 있어서,

상기 제1 전극들은,

적어도 일측 가장자리가 모따기(chamfer)된 형상을 갖는, 전계발광 표시장치.

### 발명의 설명

#### 기술 분야

[0001] 본 발명은 전계 발광 표시장치에 관한 것이다.

#### 배경 기술

[0002] 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 표시장치(display device)들이 개발되고 있다. 이러한 표시장치는 액정 표시장치(Liquid Crystal Display, LCD), 전계 방출 표시장치(Field Emission Display, FED), 플라즈마 디스플레이 패널(Plasma Display Panel, PDP) 및 전계 발광 표시장치(Electroluminescence Display) 등으로 구현될 수 있다.

[0003] 이들 표시장치 중에서 전계 발광 표시장치는 발광층의 재료에 따라 무기발광 표시장치와 유기발광 표시장치로 대별된다. 유기발광 표시장치는 유기 화합물을 여기시켜 발광하게 하는 자발광형 표시장치로, LCD에서 사용되는 백라이트가 필요하지 않아 경량 박형이 가능할 뿐만 아니라 공정을 단순화시킬 수 있는 이점이 있다. 또한, 유기발광 표시장치는 저온 제작이 가능하고, 응답속도가 1ms 이하로서 고속의 응답속도를 가질 뿐 아니라 낮은 소비 전력, 넓은 시야각 및 높은 콘트라스트(Contrast) 등의 특성을 갖는다는 점에서 널리 사용되고 있다.

[0004] 유기발광 표시장치는 전기 에너지를 빛 에너지로 전환하는 유기 발광 다이오드(Organic Light Emitting Diode)를 포함한다. 유기발광 다이오드는 애노드, 캐소드, 및 이들 사이에 배치되는 유기 화합물층을 포함한다. 유기발광 표시장치는, 애노드 및 캐소드로부터 각각 주입된 정공 및 전자가 발광층 내부에서 결합하여 여기자인 엑시톤(exciton)을 형성하고, 형성된 엑시톤이 여기상태(excited state)에서 기저상태(ground state)로 떨어지면서 발광하여 화상을 표시하게 된다.

[0005] 유기발광 표시장치는 유기발광 다이오드를 갖는 픽셀들을 구동하기 위한 트랜지스터 어레이를 포함할 수 있다. 트랜지스터 어레이는, 적어도 하나 이상의 절연층을 사이에 두고 배치된 복수의 신호 라인들 및 전극들로 구성될 수 있다.

### 발명의 내용

#### 해결하려는 과제

[0006] 트랜지스터 어레이를 형성하기 위한 공정 중, 공정 편차에 의해 특정 레이어가 일 방향으로 시프트되는 불량이 발생할 수 있다. 이 경우, 픽셀 내 기생 커패시턴스가 변동되는 등 픽셀들의 전기적 특성이 달라질 수 있고, 이에 따라 화질 불량이 발생할 수 있는 바, 문제된다. 본 발명은, 전기적 특성의 변동에 기인한 서브 픽셀들 간 휘도 편차를 최소화한 전계발광 표시장치를 제공하는 것을 목적으로 한다.

**과제의 해결 수단**

[0007] 본 발명에 의한 전계발광 표시장치는 트랜지스터 어레이들, 유기발광 다이오드들, 및 전원 라인들을 포함한다. 트랜지스터 어레이들은, 제1 방향 및 제1 방향과 교차하는 제2 방향을 따라 배열된다. 유기발광 다이오드들은 트랜지스터 어레이들에 전기적으로 연결되며, 제1, 제2, 제3 색을 발광한다. 전원 라인들은 제2 방향으로 연장되며, 트랜지스터 어레이들에 전원을 인가한다. 트랜지스터 어레이들은, 제1 방향을 따라 이웃하여 배치되어 그 사이에 배치된 하나의 상기 전원 라인을 공유하며, 제2 방향으로 연장된 기준선을 기준으로 대칭인 A 타입 트랜지스터 어레이 및 B 타입 트랜지스터 어레이를 포함한다. 제1 내지 제3 색 중 어느 하나를 발광하는 유기발광 다이오드들은, 모두 A 타입의 트랜지스터 어레이에 연결된다. 제1 내지 제3 색 중 다른 하나를 발광하는 유기발광 다이오드들은, 모두 B 타입의 트랜지스터 어레이에 연결된다.

**발명의 효과**

[0008] 본 발명은, 전기적 특성의 변동에 기인한 서브 픽셀들 간 휘도 편차를 최소화할 수 있는 전계발광 표시장치를 제공할 수 있는 이점을 갖는다.

**도면의 간단한 설명**

[0009] 도 1은 유기발광 표시장치를 개략적으로 나타낸 블록도이다.  
 도 2는 제1 방향으로 이웃하는 서브 픽셀들을 개략적으로 나타낸 회로 구성도이다.  
 도 3 및 도 4는 비교예에 따른 유기발광 표시장치를 개략적으로 나타낸 도면이다.  
 도 5는 비교예에 따른 유기발광 표시장치의 문제점을 설명하기 위한 도면이다.  
 도 6 및 도 7은 본 발명의 제1 실시예에 따른 유기발광 표시장치를 나타낸 도면이다.  
 도 8 및 도 9는 본 발명의 제2 실시예에 따른 유기발광 표시장치를 나타낸 도면이다.  
 도 10a 및 도 10b는 본 발명의 바람직한 적용예에 따른 트랜지스터 어레이들의 구조를 개략적으로 나타낸 도면들이다.  
 도 11a 및 도 11b는 본 발명의 바람직한 적용예에 따른 트랜지스터 어레이들과 유기발광 다이오드들의 연결 관계를 개략적으로 나타낸 도면들이다.  
 도 12는 제1 전극의 변형 예를 나타낸 도면이다.

**발명을 실시하기 위한 구체적인 내용**

[0010] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시 예들을 설명한다. 명세서 전체에 걸쳐서 동일한 참조 번호들은 실질적으로 동일한 구성 요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기술 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 여러 실시예들을 설명함에 있어서, 동일한 구성요소에 대하여는 서두에서 대표적으로 설명하고 다른 실시예에서는 생략될 수 있다.

[0011] 제1, 제2 등과 같이 서수를 포함하는 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되지는 않는다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다.

[0012] 이하에서는, 설명의 편의를 위해, 전계 발광 표시장치가 유기 발광 물질을 포함하는 유기발광 표시장치로 구현되는 경우를 예로 들어 설명한다. 본 발명의 기술적 사상은 유기발광 표시장치에 국한되지 않고, 무기발광 물질을 포함한 무기발광 표시장치에 적용될 수 있다.

[0013] 도 1은 유기발광 표시장치를 개략적으로 나타낸 블록도이다. 도 2는 제1 방향으로 이웃하는 서브 픽셀들을 개략적으로 나타낸 회로 구성도이다.

[0014] 도 1을 참조하면, 본 발명에 의한 유기발광 표시장치(10)는 디스플레이 구동 회로, 표시패널(DIS)을 포함한다.

[0015] 디스플레이 구동 회로는 데이터 구동회로(12), 게이트 구동회로(14) 및 타이밍 콘트롤러(16)를 포함하여 입력 영상의 비디오 데이터전압을 표시패널(DIS)의 서브 픽셀들에 기입한다. 데이터 구동회로(12)는 타이밍 콘트롤

러(16)로부터 입력되는 디지털 비디오 데이터(RGB)를 아날로그 감마보상전압으로 변환하여 데이터전압을 발생한다. 데이터 구동회로(12)로부터 출력된 데이터전압은 데이터 라인들(D1~Dm)에 공급된다. 게이트 구동회로(14)는 데이터전압에 동기되는 게이트 신호를 게이트 라인들(G1~Gn)에 순차적으로 공급하여 데이터 전압이 기입되는 표시패널(DIS)의 서브 픽셀들을 선택한다.

[0016] 타이밍 컨트롤러(16)는 호스트 시스템(19)으로부터 입력되는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 메인 클럭(MCLK) 등의 타이밍신호를 입력받아 데이터 구동회로(12)와 게이트 구동회로(14)의 동작 타이밍을 동기시킨다. 데이터 구동회로(12)를 제어하기 위한 데이터 타이밍 제어신호는 소스 샘플링 클럭(Source Sampling Clock, SSC), 소스 출력 인에이블신호(Source Output Enable, SOE) 등을 포함한다. 게이트 구동회로(14)를 제어하기 위한 게이트 타이밍 제어신호는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등을 포함한다.

[0017] 호스트 시스템(19)은 텔레비전 시스템, 셋톱박스, 네비게이션 시스템, DVD 플레이어, 블루레이 플레이어, 개인용 컴퓨터(PC), 홈 시어터 시스템, 폰 시스템(Phone system) 중 어느 하나로 구현될 수 있다. 호스트 시스템(19)은 스케일러 scaler)를 내장한 SoC(System on chip)을 포함하여 입력 영상의 디지털 비디오 데이터(RGB)를 표시패널(DIS)에 표시하기에 적합한 포맷으로 변환한다. 호스트 시스템(19)은 디지털 비디오 데이터와 함께 타이밍 신호들(Vsync, Hsync, DE, MCLK)을 타이밍 컨트롤러(16)로 전송한다.

[0018] 표시패널(DIS)은 제1 방향(예를 들어, X축 방향) 및 제2 방향(예를 들어, Y축 방향)을 따라 배열된 복수의 서브 픽셀들을 포함한다. 서브 픽셀들은 데이터 라인들(D1~Dm, m은 양의 정수)과 게이트 라인들(G1~Gn, n은 양의 정수)의 교차 구조에 의해 정의될 수 있으나, 이에 한정되는 것은 아니다. 서브 픽셀들 각각은 자발광 소자인 유기발광 다이오드(Organic Light Emitting Diode)를 포함한다.

[0019] 도 2를 더 참조하면, 서브 픽셀 각각은 유기발광 다이오드, 유기발광 다이오드(OLEn, OLEn+1)에 흐르는 전류량을 제어하는 구동 박막 트랜지스터(Thin Film Transistor, TFT)(DTn, DTn+1), 구동 박막 트랜지스터(DTn, DTn+1)의 게이트-소스간 전압을 셋팅하기 위한 프로그래밍부(SCn, SCn+1)를 포함한다.

[0020] 프로그래밍부(SCn, SCn+1)는 적어도 하나 이상의 스위치 박막 트랜지스터와, 적어도 하나 이상의 스토리지 커패시터를 포함할 수 있다. 스위치 박막 트랜지스터는 게이트 라인(GL)으로부터의 게이트 신호에 응답하여 턴 온됨으로써, 데이터 라인(DLn, DLn+1)으로부터의 데이터전압을 스토리지 커패시터의 일측 전극에 인가한다. 구동 박막 트랜지스터(DTn, DTn+1)는 스토리지 커패시터에 충전된 전압의 크기에 따라 유기발광 다이오드로 공급되는 전류량을 제어하여 유기발광 다이오드의 발광량을 조절한다. 유기발광 다이오드의 발광량은 구동 박막 트랜지스터(DTn, DTn+1)로부터 공급되는 전류량에 비례한다. 이러한 서브 픽셀은 고전위 전압원(EVDD)과 저전위 전압원(EVSS)에 연결되어, 전원 발생부로부터 각각 고전위 전원 전압과 저전위 전원 전압을 공급받는다. 서브 픽셀을 구성하는 박막 트랜지스터들은 p 타입으로 구현되거나 또는, n 타입으로 구현될 수 있다. 또한, 서브 픽셀을 구성하는 박막 트랜지스터들의 반도체층은, 아몰포스 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함할 수 있다. 이하에서는 반도체층이 산화물을 포함하는 경우를 예로 들어 설명한다. 유기발광 다이오드(OLEn, OLEn+1)는 애노드(ANO), 캐소드(CAT), 및 애노드(ANO)과 캐소드(CAT) 사이에 개재된 유기 화합물층을 포함한다. 애노드(ANO)은 구동 박막 트랜지스터(DT)와 접속된다.

[0021] 유기발광 표시장치의 서브 픽셀들(Pn, Pn+1) 각각에서, 구동 박막 트랜지스터(DTn, DTn+1)의 문턱 전압(Vth), 구동 박막 트랜지스터(DTn, DTn+1)의 전자 이동도( $\mu$ ), 구동 박막 트랜지스터(DTn, DTn+1)의 온도 편차, 유기발광 다이오드(OLEn, OLEn+1)의 문턱 전압(Vth) 등과 같은 서브 픽셀(Pn, Pn+1)의 전기적 특성은 구동 박막 트랜지스터(DTn, DTn+1)의 구동 전류를 결정하는 팩터(factor)가 되므로 모든 서브 픽셀들(Pn, Pn+1)에서 동일해야 한다. 하지만, 트랜지스터 어레이의 공정 편차, 경시 변화 등 다양한 원인에 의해 서브 픽셀들(Pn, Pn+1) 간에 전기적 특성이 달라질 수 있다. 이러한 서브 픽셀들(Pn, Pn+1)의 전기적 특성 편차는 화질 저하와 수명 단축을 초래할 수 있다. 서브 픽셀들(Pn, Pn+1)의 열화를 줄이고 수명을 연장하기 위하여, 내부 보상 회로 또는 외부 보상 회로가 적용될 수 있다.

[0022] 내부 보상 회로는 서브 픽셀들(Pn, Pn+1) 각각에 배치되어 구동 박막 트랜지스터(DTn, DTn+1)의 문턱 전압을 샘플링하여, 그 문턱 전압 만큼 구동 박막 트랜지스터(DTn, DTn+1)의 게이트 전압을 보상한다.

[0023] 외부 보상 회로는 서브 픽셀들(Pn, Pn+1)에 연결된 센싱 경로를 통해 서브 픽셀들(Pn, Pn+1)의 전기적 특성을 센싱하고, 센싱 결과를 바탕으로 입력 영상의 픽셀 데이터(Vdata)를 변조함으로써 서브 픽셀들(Pn, Pn+1) 간의

전기적 특성 편차와 열화를 보상한다. 외부 보상 회로는 서브 픽셀들( $P_n, P_{n+1}$ ) 각각에서 구동 박막 트랜지스터( $DT_n, DT_{n+1}$ )의 문턱 전압( $V_{th}$ ), 구동 소자(DT)의 전자 이동도( $\mu$ ), 구동 소자(DT)의 온도 편차, 유기발광 다이오드(OLE $_n, OLE_{n+1}$ )의 문턱 전압( $V_{th}$ ) 중 하나 이상을 센싱하여 그 센싱 결과를 타이밍 콘트롤러(16)로 전송할 수 있다.

[0024] 제1 방향을 따라 이웃하는 서브 픽셀들( $P_n, P_{n+1}$ )은, 그들 사이에서 제2 방향으로 연장되는 하나의 고전위 전원 라인(EVL)을 공유한다. 예를 들어, 도시된 바와 같이, 제 $n$  서브 픽셀( $P_n$ )과 제 $n+1$  서브 픽셀( $P_{n+1}$ )은 제1 방향을 따라 이웃하여 배치될 수 있다. 고전위 전원 라인(EVL)은 제 $n$  서브 픽셀( $P_n$ )과 제 $n+1$  서브 픽셀( $P_{n+1}$ ) 사이에 배치되어, 제 $n$  서브 픽셀( $P_n$ )과 제 $n+1$  서브 픽셀( $P_{n+1}$ )에 고전위 전원 전압을 공급할 수 있다. 본 발명에 의한 유기발광 표시장치는 제1 방향으로 이웃하는 서브 픽셀들( $P_n, P_{n+1}$ )이 고전위 전원 라인(EVL)을 공유하기 때문에, 고전위 전원 라인(EVL)의 개수를 종래 대비 줄일 수 있다. 이에 따라, 이웃하는 서브 픽셀들( $P_n, P_{n+1}$ ) 사이의 간격을 줄일 수 있기 때문에, 고해상도의 표시장치를 구현할 수 있는 이점을 갖는다.

[0025] <비교예>

[0026] 도 3 및 도 4는 비교예에 따른 유기발광 표시장치를 개략적으로 나타낸 도면이다.

[0027] 도 3 및 도 4를 참조하면, 비교예에 따른 유기발광 표시장치는 제1 방향 및 제2 방향을 따라 배열된 복수의 서브 픽셀들을 포함한다. 제1 방향으로 이웃하는 서브 픽셀들은 제2 방향으로 연장되는 고전위 전원 라인(EVL)을 공유한다.

[0028] 예를 들어, 서브 픽셀들은 제1 방향을 따라 순차적으로 배열되는 제1 서브 픽셀( $P_1$ ), 제2 서브 픽셀( $P_2$ ), 제3 서브 픽셀( $P_3$ ), 제4 서브 픽셀( $P_4$ ), 제5 서브 픽셀( $P_5$ ), 제6 서브 픽셀( $P_6$ )을 포함한다.

[0029] 서브 픽셀( $P$ )들 각각은, 트랜지스터 어레이(TA) 및 유기발광 다이오드(OLE)를 포함한다. 트랜지스터 어레이(TA)는 도 2에 도시된 프로드래밍부(SC)와 구동 박막 트랜지스터(DT)를 포함할 수 있다.

[0030] 예를 들어, 제1 서브 픽셀( $P_1$ )은 제1 트랜지스터 어레이(TA $_1$ ) 및 제1 유기발광 다이오드(OLE $_1$ )를 포함한다. 제2 서브 픽셀( $P_2$ )은 제2 트랜지스터 어레이(TA $_2$ ) 및 제2 유기발광 다이오드(OLE $_2$ )를 포함한다. 제3 서브 픽셀( $P_3$ )은 제3 트랜지스터 어레이(TA $_3$ ) 및 제3 유기발광 다이오드(OLE $_3$ )를 포함한다. 제4 서브 픽셀( $P_4$ )은 제4 트랜지스터 어레이(TA $_4$ ) 및 제4 유기발광 다이오드(OLE $_4$ )를 포함한다. 제5 서브 픽셀( $P_5$ )은 제5 트랜지스터 어레이(TA $_5$ ) 및 제5 유기발광 다이오드(OLE $_5$ )를 포함한다. 제6 서브 픽셀( $P_6$ )은 제6 트랜지스터 어레이(TA $_6$ ) 및 제6 유기발광 다이오드(OLE $_6$ )를 포함한다.

[0031] 제1 방향을 따라 이웃하는 트랜지스터 어레이(TA)들의 구조는 제2 방향으로 연장되는 가상의 기준선을 대하여, 선대칭 관계에 있다. 예를 들어, 제1 트랜지스터 어레이(TA $_1$ )와 제2 트랜지스터 어레이(TA $_2$ )는, 제1 고전위 전원 라인(EVL $_1$ )을 기준으로 서로 대칭된 평면 구조를 갖는다. 제3 트랜지스터 어레이(TA $_3$ )와 제4 트랜지스터 어레이(TA $_4$ )는, 제2 고전위 전원 라인(EVL $_2$ )을 기준으로 서로 대칭된 평면 구조를 갖는다. 제5 트랜지스터 어레이(TA $_5$ )와 제6 트랜지스터 어레이(TA $_6$ )는, 제3 고전위 전원 라인(EVL $_3$ )을 기준으로 서로 대칭된 평면 구조를 갖는다.

[0032] 이에 따라, 제1 트랜지스터 어레이(TA $_1$ ), 제3 트랜지스터 어레이(TA $_3$ ), 및 제5 트랜지스터 어레이(TA $_5$ )는, A 타입의 평면 구조를 갖는다. 제2 트랜지스터 어레이(TA $_2$ ), 제4 트랜지스터 어레이(TA $_4$ ), 및 제6 트랜지스터 어레이(TA $_6$ )는, A 타입의 평면 구조와 대칭인 B 타입의 평면 구조를 갖는다. 즉, A 타입 트랜지스터 어레이와 B 타입 트랜지스터 어레이는, 제1 방향을 따라 순차적으로 교번하여 배열될 수 있다.

[0033] 제1 트랜지스터 어레이(TA $_1$ )와 제2 트랜지스터 어레이(TA $_2$ )는, 제1 트랜지스터 어레이(TA $_1$ )와 제2 트랜지스터 어레이(TA $_2$ ) 사이에 배치되는 제1 고전위 전원 라인(EVL $_1$ )을 공유한다. 제3 트랜지스터 어레이(TA $_3$ )와 제4 트랜지스터 어레이(TA $_4$ )는, 제3 트랜지스터 어레이(TA $_3$ )와 제4 트랜지스터 어레이(TA $_4$ ) 사이에 배치되는 제2 고전위 전원 라인(EVL $_2$ )을 공유한다. 제5 트랜지스터 어레이(TA $_5$ )와 제6 트랜지스터 어레이(TA $_6$ )는, 제5 트랜지스터 어레이(TA $_5$ )와 제6 트랜지스터 어레이(TA $_6$ ) 사이에 배치되는 제3 고전위 전원 라인(EVL $_3$ )을 공유한다.

[0034] 제1 및 제4 유기발광 다이오드(OLE $_1, OLE_4$ )는 제1 색의 광을 방출한다. 제2 및 제5 유기발광 다이오드(OLE $_2, OLE_5$ )는 제2 색의 광을 방출한다. 제3 및 제6 유기발광 다이오드(OLE $_3, OLE_6$ )는 제3 색의 광을 방출한다. 제1 색은 적색(R)으로 할당되고, 제2 색은 녹색(G)으로 할당되며, 제3 색은 청색(B)으로 할당될 수 있으나, 이에 한정되는 것은 아니다.

[0035] 비교예에서는, 제1 색을 발광하는 유기발광 다이오드들(OLE $_1, OLE_4$ )이 A 타입 트랜지스터 어레이들(TA $_1, TA_3$ ,

TA5) 및 B 타입 트랜지스터 어레이들(TA2, TA4, TA6)에 교번하여 매칭되고, 제2 색을 발광하는 유기발광 다이오드들(OLE2, OLE5)이 A 타입 트랜지스터 어레이들(TA1, TA3, TA5) 및 B 타입 트랜지스터 어레이들(TA2, TA4, TA6)에 교번하여 매칭되며, 제3 색을 발광하는 유기발광 다이오드들(OLE3, OLE6)이 A 타입 트랜지스터 어레이들(TA1, TA3, TA5) 및 B 타입 트랜지스터 어레이들(TA2, TA4, TA6)에 교번하여 매칭된다.

[0036] 예를 들어, 도 3에 도시된 바와 같이, 제1 색을 발광하는 제1 유기발광 다이오드(OLE1)는 A 타입의 제1 트랜지스터 어레이(TA1)에 전기적으로 연결되고, 제1 색을 발광하는 제4 유기발광 다이오드(OLE4)는 B 타입의 제4 트랜지스터 어레이(TA4)에 전기적으로 연결될 수 있다. 제2 색을 발광하는 제2 유기발광 다이오드(OLE2)는 B 타입의 제2 트랜지스터 어레이(TA2)에 전기적으로 연결되고, 제2 색을 발광하는 제5 유기발광 다이오드(OLE5)는 A 타입의 제5 트랜지스터 어레이(TA5)에 전기적으로 연결될 수 있다. 제3 색을 발광하는 제3 유기발광 다이오드(OLE3)는 A 타입의 제3 트랜지스터 어레이(TA3)에 전기적으로 연결되고, 제3 색을 발광하는 제6 유기발광 다이오드(OLE6)는 B 타입의 제6 트랜지스터 어레이(TA6)에 연결될 수 있다.

[0037] 여기서, 제1 트랜지스터 어레이(TA1)는 제1 데이터 전압(Vdata(R)\_1)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제1 유기발광 다이오드(OLE1)를 점등시킨다. 제2 트랜지스터 어레이(TA2)는 제2 데이터 전압(Vdata(G)\_1)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제2 유기발광 다이오드(OLE2)를 점등시킨다. 제3 트랜지스터 어레이(TA3)는 제3 데이터 전압(Vdata(B)\_1)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제3 유기발광 다이오드(OLE3)를 점등시킨다.

[0038] 제4 트랜지스터 어레이(TA4)는 제4 데이터 전압(Vdata(R)\_2)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제4 유기발광 다이오드(OLE4)를 점등시킨다. 제5 트랜지스터 어레이(TA5)는 제5 데이터 전압(Vdata(G)\_2)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제5 유기발광 다이오드(OLE5)를 점등시킨다. 제6 트랜지스터 어레이(TA6)는 제6 데이터 전압(Vdata(B)\_2)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제6 유기발광 다이오드(OLE6)를 점등시킨다.

[0039] 도 5는 비교예에 따른 유기발광 표시장치의 문제점을 설명하기 위한 도면이다.

[0040] 트랜지스터 어레이를 형성하기 위한 공정 중, 공정 편차에 의해 특정 레이어가 일 방향으로 시프트되는 불량이 발생할 수 있다. 이 경우, 서브 픽셀 내 기생 커패시턴스가 변동되는 등 서브 픽셀들의 전기적 특성이 달라질 수 있다.

[0041] 좀 더 구체적으로, 도 5를 참조하면, 점선은 특정 레이어가 제 위치에 형성된 경우 패턴(PTN1, PTN2, PTN3, PTN4, PTN5, PTN6)의 형상을 평면 상에 개략적으로 나타낸 것이며, 실선은 공정 편차에 의해 특정 레이어가 시프트된 경우 패턴(PTN1', PTN2', PTN3', PTN4', PTN5', PTN6')의 형상을 평면 상에 개략적으로 나타낸 것이다. 특정 레이어는, 트랜지스터를 구성하는 층들 중 적어도 어느 하나 예를 들어, 게이트 전극, 소스/드레인 전극, 반도체층일 수 있으나, 이에 한정되는 것은 아니다.

[0042] 특정 레이어가 일 방향으로 시프트되는 경우, A 타입에서 패턴(PTN1', PTN3', PTN5')은 고전위 전원 라인(EVL)을 기준으로 고전위 전원 라인(EVL)과 가까워지는 (-) 방향으로 시프트되고, B 타입의 패턴(PTN2', PTN4', PTN6')은 고전위 전원 라인(EVL)과 멀어지는 (+) 방향으로 시프트된다. 따라서, A 타입의 트랜지스터 어레이(TA1, TA3, TA5)와 B 타입의 트랜지스터 어레이(TA2, TA4, TA6)에서, 전기적 특성의 변동 차이는 크다. 예를 들어, 특정 레이어가 시프트되는 경우, A 타입의 트랜지스터 어레이(TA1, TA3, TA5)와 B 타입의 트랜지스터 어레이(TA2, TA4, TA6)에서, 특정 레이어와 데이터 라인 간 중첩 면적의 차이가 발생하며, 이러한 차이에 의해 기생 커패시턴스가 달라질 수 있다.

[0043] 전술한 구조적 특징에 기인하여, 동일한 데이터 전압(Vdata(R))이 인가될 때, A 타입 제1 트랜지스터 어레이(TA1)의 구동 트랜지스터와, B 타입 제4 트랜지스터 어레이(TA4)의 구동 트랜지스터에 흐르는 구동 전류들이 크게 달라질 수 있다. 이러한 구동 전류들 간 편차에 의해, 제1 유기발광 다이오드(OLE1)와 제4 유기발광 다이오드(OLE4)에서 구현되는 휘도가 달라져, 제1 색을 발광하는 서브 픽셀 간 휘도 편차에 의한 화질 불량이 야기될 수 있다.

[0044] 또한, 동일한 데이터 전압(Vdata(G))이 인가될 때, B 타입 제2 트랜지스터 어레이(TA2)의 구동 트랜지스터와, A 타입 제5 트랜지스터 어레이(TA5)의 구동 트랜지스터에 흐르는 구동 전류들이 크게 달라질 수 있다. 이러한 구동 전류들 간 편차에 의해, 제2 유기발광 다이오드(OLE2)와 제5 유기발광 다이오드(OLE5)에서 구현되는 휘도가 달라져, 제2 색을 발광하는 서브 픽셀 간 휘도 편차에 의한 화질 불량이 야기될 수 있다.

[0045] 또한, 동일한 데이터 전압(Vdata(B))이 인가될 때, A 타입 제3 트랜지스터 어레이(TA3)의 구동 트랜지스터와, B

타입 제6 트랜지스터 어레이(TA6)의 구동 트랜지스터에 흐르는 구동 전류들이 크게 달라질 수 있다. 이러한 구동 전류들 간 편차에 의해 제3 유기발광 다이오드(OLE3)와 제6 유기발광 다이오드(OLE6)에서 구현되는 휘도가 달라져, 제3 색을 발광하는 서브 픽셀 간 휘도 편차에 의한 화질 불량이 야기될 수 있다.

- [0046] 즉, 동일 컬러를 표시하는 서브 픽셀들 간 휘도 편차에 의한 색상 왜곡은, 사용자에게 얼룩 등으로 인지되어, 표시 품질을 현저히 저하시키는 바 문제된다.
- [0047] <제1 실시예>
- [0048] 도 6 및 도 7은 본 발명의 제1 실시예에 따른 유기발광 표시장치를 나타낸 도면이다.
- [0049] 도 6 및 도 7을 참조하면, 유기발광 표시장치는 제1 방향 및 제2 방향을 따라 배열된 복수의 서브 픽셀들을 포함한다. 제1 방향으로 이웃하는 서브 픽셀들은 제2 방향으로 연장되는 고전위 전원 라인(EVL)을 공유한다.
- [0050] 예를 들어, 서브 픽셀들은 제1 방향을 따라 순차적으로 배열되는 제1 서브 픽셀(P1), 제2 서브 픽셀(P2), 제3 서브 픽셀(P3), 제4 서브 픽셀(P4), 제5 서브 픽셀(P5), 제6 서브 픽셀(P6)을 포함한다.
- [0051] 서브 픽셀(P)들 각각은, 트랜지스터 어레이(TA) 및 유기발광 다이오드(OLE)를 포함한다. 트랜지스터 어레이(TA)는 도 2에 도시된 프로그래밍부(SC)와 구동 박막 트랜지스터(DT)를 포함할 수 있다.
- [0052] 예를 들어, 제1 서브 픽셀(P1)은 제1 트랜지스터 어레이(TA1) 및 제1 유기발광 다이오드(OLE1)를 포함한다. 제2 서브 픽셀(P2)은 제2 트랜지스터 어레이(TA2) 및 제2 유기발광 다이오드(OLE2)를 포함한다. 제3 서브 픽셀(P3)은 제3 트랜지스터 어레이(TA3) 및 제3 유기발광 다이오드(OLE3)를 포함한다. 제4 서브 픽셀(P4)은 제4 트랜지스터 어레이(TA4) 및 제4 유기발광 다이오드(OLE4)를 포함한다. 제5 서브 픽셀(P5)은 제5 트랜지스터 어레이(TA5) 및 제5 유기발광 다이오드(OLE5)를 포함한다. 제6 서브 픽셀(P6)은 제6 트랜지스터 어레이(TA6) 및 제6 유기발광 다이오드(OLE6)를 포함한다.
- [0053] 제1 방향을 따라 이웃하는 트랜지스터 어레이들의 구조는 제2 방향으로 연장되는 가상의 기준선을 대하여, 선대칭 관계에 있다. 예를 들어, 제1 트랜지스터 어레이(TA1)와 제2 트랜지스터 어레이(TA2)는, 제1 고전위 전원 라인(EVL1)을 기준으로 서로 대칭된 평면 구조를 갖는다. 제3 트랜지스터 어레이(TA3)와 제4 트랜지스터 어레이(TA4)는, 제2 고전위 전원 라인(EVL2)을 기준으로 서로 대칭된 평면 구조를 갖는다. 제5 트랜지스터 어레이(TA5)와 제6 트랜지스터 어레이(TA6)는, 제3 고전위 전원 라인(EVL3)을 기준으로 서로 대칭된 평면 구조를 갖는다.
- [0054] 이에 따라, 제1 트랜지스터 어레이(TA1), 제3 트랜지스터 어레이(TA3), 및 제5 트랜지스터 어레이(TA5)는, A 타입의 평면 구조를 갖는다. 제2 트랜지스터 어레이(TA2), 제4 트랜지스터 어레이(TA4), 및 제6 트랜지스터 어레이(TA6)는, A 타입의 평면 구조와 대칭인 B 타입의 평면 구조를 갖는다. 즉, A 타입 트랜지스터 어레이와 B 타입 트랜지스터 어레이는, 제1 방향을 따라 순차적으로 교번하여 배열될 수 있다.
- [0055] 제1 트랜지스터 어레이(TA1)와 제2 트랜지스터 어레이(TA2)는, 제1 트랜지스터 어레이(TA1)와 제2 트랜지스터 어레이(TA2) 사이에 배치되는 제1 고전위 전원 라인(EVL1)을 공유한다. 제3 트랜지스터 어레이(TA3)와 제4 트랜지스터 어레이(TA4)는, 제3 트랜지스터 어레이(TA3)와 제4 트랜지스터 어레이(TA4) 사이에 배치되는 제2 고전위 전원 라인(EVL2)을 공유한다. 제5 트랜지스터 어레이(TA5)와 제6 트랜지스터 어레이(TA6)는, 제5 트랜지스터 어레이(TA5)와 제6 트랜지스터 어레이(TA6) 사이에 배치되는 제3 고전위 전원 라인(EVL3)을 공유한다.
- [0056] 제1 및 제4 유기발광 다이오드(OLE1, OLE4)는 제1 색의 광을 방출한다. 제2 및 제5 유기발광 다이오드(OLE2, OLE5)은 제2 색의 광을 방출한다. 제3 및 제6 유기발광 다이오드(OLE3, OLE6)은 제3 색의 광을 방출한다. 제1 색은 적색(R)으로 할당되고, 제2 색은 녹색(G)으로 할당되며, 제3 색은 청색(B)으로 할당될 수 있으나, 이에 한정되는 것은 아니다.
- [0057] 본 발명의 제1 실시예는, 제1 색을 발광하는 유기발광 다이오드들을 A 타입 트랜지스터 어레이들과 매칭시키고, 이와 함께 제2 색을 발광하는 유기발광 다이오드들을 B 타입 트랜지스터 어레이들과 매칭시킬 수 있다.
- [0058] 예를 들어, 도 6에 도시된 바와 같이, 제1 색을 발광하는 제1 유기발광 다이오드(OLE1)는 A 타입의 제1 트랜지스터 어레이(TA1)에 전기적으로 연결되고, 제1 색을 발광하는 제4 유기발광 다이오드(OLE4)는 A 타입의 제5 트랜지스터 어레이(TA5)에 전기적으로 연결될 수 있다. 제2 색을 발광하는 제2 유기발광 다이오드(OLE2)는 B 타입의 제2 트랜지스터 어레이(TA2)에 전기적으로 연결되고, 제2 색을 발광하는 제5 유기발광 다이오드(OLE5)는 B 타입의 제4 트랜지스터 어레이(TA4)에 전기적으로 연결될 수 있다. 이때, 제3 색을 발광하는 제3 유기발광 다

이오드(OLE3)는 A 타입의 제3 트랜지스터 어레이(TA3)에 전기적으로 연결되고, 제3 색을 발광하는 제6 유기발광 다이오드(OLE6)는 B 타입의 제6 트랜지스터 어레이(TA6)에 연결될 수 있다.

- [0059] 여기서, 제1 트랜지스터 어레이(TA1)는 제1 데이터 전압(Vdata(R)\_1)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제1 유기발광 다이오드(OLE1)를 점등시킨다. 제2 트랜지스터 어레이(TA2)는 제2 데이터 전압(Vdata(G)\_1)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제2 유기발광 다이오드(OLE2)를 점등시킨다. 제3 트랜지스터 어레이(TA3)는 제3 데이터 전압(Vdata(B)\_1)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제3 유기발광 다이오드(OLE3)를 점등시킨다.
- [0060] 제4 트랜지스터 어레이(TA4)는 제5 데이터 전압(Vdata(G)\_2)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제5 유기발광 다이오드(OLE5)를 점등시킨다. 제5 트랜지스터 어레이(TA5)는 제4 데이터 전압(Vdata(R)\_2)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제4 유기발광 다이오드(OLE4)를 점등시킨다. 제6 트랜지스터 어레이(TA6)는 제6 데이터 전압(Vdata(B)\_2)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제6 유기발광 다이오드(OLE6)를 점등시킨다.
- [0061] 본 발명의 제1 실시예에서는, 비교예와는 달리, 제1 색을 발광하는 유기발광 다이오드들(OLE1, OLE4)이 모두 동일한 A 타입의 트랜지스터 어레이들(TA1, TA5)에 각각 연결된다. 따라서, 공정 편차에 의해 특정 레이어가 일 방향으로 시프트되는 경우에도, 제1 색을 발광하는 유기발광 다이오드들(OLE1, OLE4)에 연결된 A 타입의 트랜지스터 어레이들(TA1, TA5)에서 전기적 특성의 변동은 실질적으로 동일하기 때문에, 제1 색을 발광하는 서브 픽셀들 간 휘도 편차가 최소화될 수 있다.
- [0062] 또한, 본 발명의 제1 실시예에서는, 제2 색을 발광하는 유기발광 다이오드들(OLE2, OLE5)이 모두 동일한 B 타입의 트랜지스터 어레이들(TA2, TA4)에 각각 연결된다. 따라서, 공정 편차에 의해 특정 레이어가 일 방향으로 시프트되는 경우에도, 제2 색을 발광하는 유기발광 다이오드들(OLE2, OLE5)에 연결된 B 타입의 트랜지스터 어레이들에서 전기적 특성의 변동은 실질적으로 동일하기 때문에, 제2 색을 발광하는 서브 픽셀들 간 휘도 편차가 최소화될 수 있다.
- [0063] 제3 색을 발광하는 유기발광 다이오드들(OLE3, OLE6)은 상이한 타입의 트랜지스터 어레이들(TA3, TA6)에 각각 연결되기 때문에, 특정 레이어가 일 방향으로 시프트되는 경우, 전술한 문제점이 발생할 수 있다. 이에 따른 불량을 최소화하기 위해, 제3 색은 사용자의 인지 수준을 고려하여 선택될 수 있다. 예를 들어, 제3 색은, 휘도 편차 발생 시, 적색, 녹색 대비 사용자 인지 수준이 낮은 청색으로 설정되는 것이 바람직할 수 있다.
- [0064] <제2 실시예>
- [0065] 도 8 및 도 9는 본 발명의 제2 실시예에 따른 유기발광 표시장치를 나타낸 도면이다.
- [0066] 도 8 및 도 9를 참조하면, 유기발광 표시장치는 제1 방향 및 제2 방향을 따라 배열된 복수의 서브 픽셀들을 포함한다. 제1 방향으로 이웃하는 서브 픽셀들은 제2 방향으로 연장되는 고전위 전원 라인(EVL)을 공유한다.
- [0067] 예를 들어, 서브 픽셀들은 제1 방향을 따라 순차적으로 배열되는 제1 서브 픽셀(P1), 제2 서브 픽셀(P2), 제3 서브 픽셀(P3), 제4 서브 픽셀(P4), 제5 서브 픽셀(P5), 제6 서브 픽셀(P6)을 포함한다.
- [0068] 서브 픽셀(P)들 각각은, 트랜지스터 어레이(TA) 및 유기발광 다이오드(OLE)를 포함한다. 트랜지스터 어레이(TA)는 도 2에 도시된 프로드래밍부(SC)와 구동 박막 트랜지스터(DT)를 포함할 수 있다.
- [0069] 예를 들어, 제1 서브 픽셀(P1)은 제1 트랜지스터 어레이(TA1) 및 제1 유기발광 다이오드(OLE1)를 포함한다. 제2 서브 픽셀(P2)은 제2 트랜지스터 어레이(TA2) 및 제2 유기발광 다이오드(OLE2)를 포함한다. 제3 서브 픽셀(P3)은 제3 트랜지스터 어레이(TA3) 및 제3 유기발광 다이오드(OLE3)를 포함한다. 제4 서브 픽셀(P4)은 제4 트랜지스터 어레이(TA4) 및 제4 유기발광 다이오드(OLE4)를 포함한다. 제5 서브 픽셀(P5)은 제5 트랜지스터 어레이(TA5) 및 제5 유기발광 다이오드(OLE5)를 포함한다. 제6 서브 픽셀(P6)은 제6 트랜지스터 어레이(TA6) 및 제6 유기발광 다이오드(OLE6)를 포함한다.
- [0070] 제1 방향을 따라 이웃하는 트랜지스터 어레이들의 구조는 제2 방향으로 연장되는 가상의 기준선을 대하여, 선대칭 관계에 있다. 예를 들어, 제1 트랜지스터 어레이(TA1)와 제2 트랜지스터 어레이(TA2)는, 제1 고전위 전원 라인(EVL1)을 기준으로 서로 대칭된 평면 구조를 갖는다. 제3 트랜지스터 어레이(TA3)와 제4 트랜지스터 어레이(TA4)는, 제2 고전위 전원 라인(EVL2)을 기준으로 서로 대칭된 평면 구조를 갖는다. 제5 트랜지스터 어레이(TA5)와 제6 트랜지스터 어레이(TA6)는, 제3 고전위 전원 라인(EVL3)을 기준으로 서로 대칭된 평면 구조를 갖는다.

다.

- [0071] 이에 따라, 제1 트랜지스터 어레이(TA1), 제3 트랜지스터 어레이(TA3), 및 제5 트랜지스터 어레이(TA5)는, A 타입의 평면 구조를 갖는다. 제2 트랜지스터 어레이(TA2), 제4 트랜지스터 어레이(TA4), 및 제6 트랜지스터 어레이(TA6)는, A 타입의 평면 구조와 대칭인 B 타입의 평면 구조를 갖는다. 즉, A 타입 트랜지스터 어레이와 B 타입 트랜지스터 어레이는, 제1 방향을 따라 순차적으로 교번하여 배열될 수 있다.
- [0072] 제1 트랜지스터 어레이(TA1)와 제2 트랜지스터 어레이(TA2)는, 제1 트랜지스터 어레이(TA1)와 제2 트랜지스터 어레이(TA2) 사이에 배치되는 제1 고전위 전원 라인(EVL1)을 공유한다. 제3 트랜지스터 어레이(TA3)와 제4 트랜지스터 어레이(TA4)는, 제3 트랜지스터 어레이(TA3)와 제4 트랜지스터 어레이(TA4) 사이에 배치되는 제2 고전위 전원 라인(EVL2)을 공유한다. 제5 트랜지스터 어레이(TA5)와 제6 트랜지스터 어레이(TA6)는, 제5 트랜지스터 어레이(TA5)와 제6 트랜지스터 어레이(TA6) 사이에 배치되는 제3 고전위 전원 라인(EVL3)을 공유한다.
- [0073] 제1 및 제4 유기발광 다이오드(OLE1, OLE4)는 제1 색의 광을 방출한다. 제2 및 제5 유기발광 다이오드(OLE2, OLE5)은 제2 색의 광을 방출한다. 제3 및 제6 유기발광 다이오드(OLE3, OLE6)은 제3 색의 광을 방출한다. 제1 색은 적색(R)으로 할당되고, 제2 색은 녹색(G)으로 할당되며, 제3 색은 청색(B)으로 할당될 수 있으나, 이에 한정되는 것은 아니다.
- [0074] 본 발명의 제2 실시예는, 제2 색을 발광하는 유기발광 다이오드들을 B 타입 트랜지스터 어레이들과 매칭시키고, 이와 함께 제3 색을 발광하는 유기발광 다이오드들을 A 타입 트랜지스터 어레이들과 매칭시킬 수 있다.
- [0075] 예를 들어, 도 8에 도시된 바와 같이, 제2 색을 발광하는 제2 유기발광 다이오드(OLE2)는 B 타입의 제2 트랜지스터 어레이(TA2)에 전기적으로 연결되고, 제2 색을 발광하는 제5 유기발광 다이오드(OLE5)는 B 타입의 제6 트랜지스터 어레이(TA6)에 전기적으로 연결될 수 있다. 제3 색을 발광하는 제3 유기발광 다이오드(OLE3)는 A 타입의 제3 트랜지스터 어레이(TA3)에 전기적으로 연결되고, 제3 색을 발광하는 제6 유기발광 다이오드(OLE6)는 A 타입의 제5 트랜지스터 어레이(TA5)에 전기적으로 연결될 수 있다. 이때, 제1 색을 발광하는 제1 유기발광 다이오드(OLE1)는 A 타입의 제1 트랜지스터 어레이(TA1)에 전기적으로 연결하고, 제1 색을 발광하는 제4 유기발광 다이오드(OLE4)는 B 타입의 제4 트랜지스터 어레이(TA4)에 연결될 수 있다.
- [0076] 여기서, 제1 트랜지스터 어레이(TA1)는 제1 데이터 전압(Vdata(R)\_1)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제1 유기발광 다이오드(OLE1)를 점등시킨다. 제2 트랜지스터 어레이(TA2)는 제2 데이터 전압(Vdata(G)\_1)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제2 유기발광 다이오드(OLE2)를 점등시킨다. 제3 트랜지스터 어레이(TA3)는 제3 데이터 전압(Vdata(B)\_1)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제3 유기발광 다이오드(OLE3)를 점등시킨다.
- [0077] 제4 트랜지스터 어레이(TA4)는 제4 데이터 전압(Vdata(R)\_2)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제4 유기발광 다이오드(OLE4)를 점등시킨다. 제5 트랜지스터 어레이(TA5)는 제6 데이터 전압(Vdata(B)\_2)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제6 유기발광 다이오드(OLE6)를 점등시킨다. 제6 트랜지스터 어레이(TA6)는 제5 데이터 전압(Vdata(G)\_2)을 인가받아, 대응하는 게이트 신호에 응답하여, 전기적으로 연결된 제6 유기발광 다이오드(OLE6)를 점등시킨다.
- [0078] 본 발명의 제2 실시예에서는, 비교예와는 달리, 제2 색을 발광하는 유기발광 다이오드들(OLE2, OLE5)이 모두 동일한 B 타입의 트랜지스터 어레이들(TA2, TA6)에 각각 연결된다. 따라서, 공정 편차에 의해 특정 레이어가 일 방향으로 시프트되는 경우에도, 제2 색을 발광하는 유기발광 다이오드들(OLE2, OLE5)에 연결된 B 타입의 트랜지스터 어레이들(TA2, TA6)에서 전기적 특성의 변동은 실질적으로 동일하기 때문에, 제2 색을 발광하는 서브 픽셀 간 휘도 편차가 최소화될 수 있다.
- [0079] 또한, 본 발명의 제2 실시예에서는, 제3 색을 발광하는 유기발광 다이오드들(OLE3, OLE6)이 모두 동일한 A 타입의 트랜지스터 어레이들(TA3, TA5)에 각각 연결된다. 따라서, 공정 편차에 의해 특정 레이어가 일 방향으로 시프트되는 경우에도, 제3 색을 발광하는 유기발광 다이오드들(OLE3, OLE6)에 연결된 A 타입의 트랜지스터 어레이들(TA3, TA5)에서 전기적 특성의 변동은 실질적으로 동일하기 때문에, 제3 색을 발광하는 서브 픽셀 간 휘도 편차가 최소화될 수 있다.
- [0080] <적용예>
- [0081] 이하, 도 10 및 도 11을 참조하여, 본 발명의 제1 실시예의 구체적인 적용예를 설명한다. 도 10a 및 도 10b는 본 발명의 바람직한 적용예에 따른 트랜지스터 어레이들의 구조를 개략적으로 나타낸 도면들이다. 도 11a 및 도

11b는 본 발명의 바람직한 적용예에 따른 트랜지스터 어레이들과 유기발광 다이오드들의 연결 관계를 개략적으로 나타낸 도면들이다. 도 12는 제1 전극의 변형 예를 나타낸 도면이다.

- [0082] 도 10a 및 도 10b를 참조하면, 비교예에 따른 유기발광 다이오드 표시장치는, 제1 방향으로 연장되는 게이트 라인(GL)들과, 제2 방향으로 연장되는 데이터 라인(DL1, DL2, DL3, DL4, DL5, DL6)들을 포함한다. 게이트 라인(GL)과 데이터 라인(DL1, DL2, DL3, DL4, DL5, DL6)들이 교차 구조에 의해, 제1 영역(R1), 제2 영역(R2), 제3 영역(R3), 제4 영역(R4), 제5 영역(R5), 제6 영역(R6)이 정의될 수 있다. 제1 영역(R1), 제2 영역(R2), 제3 영역(R3), 제4 영역(R4), 제5 영역(R5), 제6 영역(R6)은 제1 방향을 따라 순차적으로 교번하여 배열될 수 있다.
- [0083] 제1 영역(R1)에는, 제1 트랜지스터 어레이(TA1)가 형성된다. 제2 영역(R2)에는, 제2 트랜지스터 어레이(TA2)가 형성된다. 제3 영역(R3)에는, 제3 트랜지스터 어레이(TA3)가 형성된다. 제4 영역(R4)에는, 제4 트랜지스터 어레이(TA4)가 형성된다. 제5 영역(R5)에는, 제5 트랜지스터 어레이(TA5)가 형성된다. 제6 영역(R6)에는, 제6 트랜지스터 어레이(TA6)가 형성된다.
- [0084] 제1 트랜지스터 어레이(TA1)와 제2 트랜지스터 어레이(TA2)는, 제2 방향으로 연장되는 제1 고전위 전원 라인(EVL1)을 기준으로 서로 대칭된 평면 구조를 갖는다. 제3 트랜지스터 어레이(TA3)와 제4 트랜지스터 어레이(TA4)는, 제2 방향으로 연장되는 제2 고전위 전원 라인(EVL2)을 기준으로 서로 대칭된 평면 구조를 갖는다. 제5 트랜지스터 어레이(TA5)와 제6 트랜지스터 어레이(TA6)는, 제2 방향으로 연장되는 제3 고전위 전원 라인(EVL3)을 기준으로 서로 대칭된 평면 구조를 갖는다.
- [0085] 제1 내지 제6 트랜지스터 어레이(TA1, TA2, TA3, TA4, TA5, TA6)는, 박막 트랜지스터들을 포함한다. 박막 트랜지스터들은 스위칭 박막 트랜지스터(ST)와, 스위칭 박막 트랜지스터(ST)와 연결된 구동 박막 트랜지스터(DT)를 포함할 수 있다. 트랜지스터는 바텀 게이트(bottom gate) 방식의 TFT를 예시하나, 이에 한정되는 것은 아니며, 탑 게이트(top gate) 방식, 더블 게이트(double gate) 방식 등 다양한 구조로 구현될 수 있다.
- [0086] 예를 들어, 유기발광 표시장치의 기관(SUB) 상에는, 스위칭 박막 트랜지스터(ST)와 연결된 구동 박막 트랜지스터(DT)가 형성된다. 스위칭 박막 트랜지스터(ST)는 스위칭 게이트 전극(SG), 스위칭 반도체층(SA), 스위칭 소스/드레인 전극(SS, SD)을 포함한다. 구동 박막 트랜지스터(DT)는 구동 게이트 전극(DG), 구동 반도체층(DA), 구동 소스/드레인 전극(DS, DD)을 포함한다.
- [0087] 좀 더 구체적으로, 기관(SUB) 상에는 스위칭 게이트 전극(SG) 및 구동 게이트 전극(DG)이 형성된다. 게이트 전극(SG, DG) 상에는 게이트 절연막(GI)이 형성된다. 게이트 절연막(GI) 상에는, 스위칭 게이트 전극(SG)의 적어도 일부와 중첩되는 스위칭 반도체층(SA)이 형성되고, 구동 게이트 전극(DG)의 적어도 일부와 중첩되는 구동 반도체층(DA)이 형성된다.
- [0088] 반도체층(SA, DA) 상에는, 소정 간격 이격된 소스 전극(SS, DS)과 드레인 전극(SD, DD)이 형성된다. 스위칭 반도체층(SA)의 일측은 스위칭 소스 전극(SS)과 접촉되고, 타측은 스위칭 드레인 전극(SD)과 접촉된다. 구동 반도체층(DA)의 일측은 구동 소스 전극(DS)과 접촉되고, 타측은 구동 드레인 전극(DD)과 접촉된다. 스위칭 드레인 전극(SD)과 구동 게이트 전극(DG)은 전기적으로 연결될 수 있다.
- [0089] 소스/드레인 전극(SS, DS, SD, DD) 상에는, 보호층이 형성된다. 보호층은 무기 물질로 이루어진 패시베이션막(PAS) 및 유기 물질로 이루어진 평탄화막(OC) 중 적어도 하나 이상을 포함할 수 있다. 보호층에는 구동 드레인 전극(DD)을 노출하는 픽셀 콘택홀(PH)이 형성된다.
- [0090] 도 11a 및 도 11b를 참조하면, 비교예에 따른 유기발광 다이오드 표시장치는, 제1 유기발광 다이오드(OLE1), 제2 유기발광 다이오드(OLE2), 제3 유기발광 다이오드(OLE3), 제4 유기발광 다이오드(OLE4), 제5 유기발광 다이오드(OLE5), 제6 유기발광 다이오드(OLE6)를 포함한다. 제1 및 제4 유기발광 다이오드(OLE1,OLE4)는 제1 색의 광을 방출한다. 제2 및 제5 유기발광 다이오드(OLE2,OLE5)는 제2 색의 광을 방출한다. 제3 및 제6 유기발광 다이오드(OLE3,OLE6)는 제3 색의 광을 방출한다.
- [0091] 유기발광 다이오드들 각각은 제1 전극(10, 20, 30), 제2 전극(50) 및 제1 전극과(10, 20, 30) 제2 전극(50) 사이에 개재되는 유기 화합물층(40)을 포함한다. 제1 전극(10, 20, 30)은 애노드일 수 있고, 제2 전극(50)은 캐소드일 수 있다.
- [0092] 좀 더 구체적으로, 제1 전극(10, 20, 30)은 보호층 상에 형성된다. 제1 전극(10, 20, 30)들 각각은, 보호층을 관통하는 픽셀 콘택홀을 통해, 대응하는 트랜지스터 어레이의 구동 드레인 전극(DD)과 전기적으로 연결된다.

- [0093] 제1 색을 발광하는 제1 및 제4 유기발광 다이오드(OLE1, OLE4)의 제1 전극들(10)은, 3 변을 갖는 삼각형의 평면 형상을 가질 수 있다. 즉, 제1 및 제4 유기발광 다이오드(OLE1, OLE4)의 제1 전극들(10)은, 제1 방향과 나란한 제1 변(10a)과, 제1 변(10a)의 일단으로부터 꺾어져 연장되는 제2 변(10b), 및 제1 변(10a)의 타단으로부터 꺾어져 연장되고 제2 변(10b)과 연결되는 제3 변(10c)을 가질 수 있다. 제1 변(10a)과 제2 변(10b)이 이루는 각도와 제1 변(10a)과 제3 변(10c)이 이루는 각도는 동일한 것이 바람직할 수 있다.
- [0094] 제2 색을 발광하는 제2 및 제5 유기발광 다이오드(OLE2, OLE5)의 제1 전극들(20)은 3 변을 갖는 삼각형의 평면 형상을 가질 수 있다. 즉, 제2 및 제5 유기발광 다이오드(OLE2, OLE5)의 제1 전극들(20)은, 제1 방향과 나란한 제4 변(20a)과, 제4 변(20a)의 일단으로부터 꺾어져 연장되는 제5 변(20b), 및, 제4 변(20a)의 타단으로부터 꺾어져 연장되고 제5 변(20b)과 연결되는 제6 변(20c)을 가질 수 있다. 제4 변(20a)과 제5 변(20b)이 이루는 각도와 제4 변(20a)과 제6 변(20c)이 이루는 각도는 동일한 것이 바람직할 수 있다. 제2 및 제5 유기발광 다이오드(OLE2, OLE5)의 제1 전극(20)은 제1 방향으로 연장되는 가상의 가상선에 대하여 제1 및 제4 유기발광 다이오드(OLE1, OLE4)의 제1 전극들(10)의 평면 형상과 대칭인 평면 형상을 가질 수 있다.
- [0095] 제3 색을 발광하는 제3 및 제6 유기발광 다이오드(OLE3, OLE6)의 제1 전극들(30)은 4 변을 갖는 사각형의 평면 형상을 가질 수 있다. 즉, 제3 및 제6 유기발광 다이오드(OLE3, OLE6)의 제1 전극들(30)은, 제2 방향으로 연장되는 가상선과 예각( $\theta$ )을 이루는 제7 변(30a), 제7 변(30a)의 일단으로부터 꺾어져 연장되되, X축을 기준으로 제7 변(30a)에 대하여 상하 대칭되는 제8 변(30b), 제7 변(30a)의 타단으로부터 꺾어져 연장되되, 제8 변(30b)과 나란한 제9 변(30c), 제8 변(30b)과 제9 변과 각각 연결되되, 제7 변(30a)과 나란한 제10 변(30d)을 가질 수 있다.
- [0096] 제7 변(30a)은 인접한 제3 변(10c)과 나란한 것이 바람직하다. 제 8 변(30b)은 인접한 제6 변(20c)과 나란한 것이 바람직하다. 이때, 제3 변(10c)과 제7 변(30a) 사이 및 제6 변(20c)과 제8 변(30b) 사이는 서로 이격되되, 공정 마진을 갖는 최소 이격 거리를 갖는 것이 바람직하다.
- [0097] 제1 유기발광 다이오드(OLE1)의 제1 전극(10)은 제1 트랜지스터 어레이(TA1)와 제2 트랜지스터 어레이(TA2)의 상에 넓게 형성될 수 있다. 제1 유기발광 다이오드(OLE1)의 제1 전극(10)은, 제1 연결부(10-1)를 통해 제1 트랜지스터 어레이(TA1)의 드레인 전극에 연결된다. 제1 연결부(10-1)는 제1 전극(10)의 일측으로부터 연장되는 부분이다.
- [0098] 제2 유기발광 다이오드(OLE2)의 제1 전극(20)은 제1 트랜지스터 어레이(TA1)와 제2 트랜지스터 어레이(TA2)의 상에 넓게 형성될 수 있다. 제2 유기발광 다이오드(OLE2)의 제1 전극(20)은, 제2 연결부(20-1)를 통해, 제2 트랜지스터 어레이(TA2)의 드레인 전극에 연결된다. 제2 연결부(20-1)는 제1 전극(20)의 일측으로부터 연장되는 부분으로, 제1 유기발광 다이오드(OLE1)의 제1 전극(10)과 제3 유기발광 다이오드(OLE3)의 제1 전극(30) 사이를 가로지른다.
- [0099] 제3 유기발광 다이오드(OLE3)의 제1 전극(30)은 제2 트랜지스터 어레이(TA2)와 제3 트랜지스터 어레이(TA3)와 제4 트랜지스터 어레이(TA4)의 상에 넓게 형성될 수 있다. 제3 유기발광 다이오드(OLE3)의 제1 전극(30)은, 제3 연결부(30-1)를 통해 제3 트랜지스터 어레이(TA3)의 드레인 전극에 연결된다. 제3 연결부(30-1)는 제1 전극(30)의 일측으로부터 연장되는 부분이다.
- [0100] 제4 유기발광 다이오드(OLE4)의 제1 전극(10)은 제4 트랜지스터 어레이(TA4)와 제5 트랜지스터 어레이(TA5)의 상에 넓게 형성될 수 있다. 제4 유기발광 다이오드(OLE4)의 제1 전극(10)은, 제4 연결부(10-2)를 통해 제5 트랜지스터 어레이(TA5)의 드레인 전극에 연결된다. 제4 연결부(10-2)는 제1 전극(10)의 일측으로부터 연장되는 부분이다.
- [0101] 제5 유기발광 다이오드(OLE5)의 제1 전극(20)은 제4 트랜지스터 어레이(TA4)와 제5 트랜지스터 어레이(TA5)의 상에 넓게 형성될 수 있다. 제5 유기발광 다이오드(OLE5)의 제1 전극(20)은, 제5 연결부(20-2)를 통해, 제4 트랜지스터 어레이(TA4)의 드레인 전극에 연결된다. 제5 연결부(20-2)는 제1 전극(20)의 일측으로부터 연장되는 부분으로, 제3 유기발광 다이오드(OLE3)의 제1 전극(30)과 제4 유기발광 다이오드(OLE4)의 제1 전극(10) 사이를 가로지른다.
- [0102] 제6 유기발광 다이오드(OLE3)의 제1 전극(30)은 제5 트랜지스터 어레이(TA5)와 제6 트랜지스터 어레이(TA6)와 제1 트랜지스터 어레이(TA1)의 상에 넓게 형성될 수 있다. 제6 유기발광 다이오드(OLE6)의 제1 전극(30)은, 제6 연결부(30-2)를 통해 제6 트랜지스터 어레이(TA6)의 드레인 전극에 연결된다. 제6 연결부(30-2)는 제1 전극(30)의 일측으로부터 연장되는 부분이다.

- [0103] 또 다른 예로, 제1 전극(10, 20, 30)들은 도 12에 도시된 바와 같이, 적어도 일측 가장자리가 모따기(chamfer)된 평면 형상을 가질 수 있다.
- [0104] 제1 유기발광 다이오드(OLE1)의 제1 전극은 제1 트랜지스터 어레이(TA1)의 구동 드레인 전극에 전기적으로 연결되어, 구동 신호를 인가 받는다. 제2 유기발광 다이오드(OLE2)의 제1 전극은 제2 트랜지스터 어레이(TA2)의 구동 드레인 전극에 전기적으로 연결되어, 구동 신호를 인가 받는다. 제3 유기발광 다이오드(OLE3)의 제1 전극은 제3 트랜지스터 어레이(TA3)의 구동 드레인 전극에 전기적으로 연결되어, 구동 신호를 인가 받는다. 제4 유기발광 다이오드(OLE4)의 제1 전극은 제5 트랜지스터 어레이(TA5)의 구동 드레인 전극에 전기적으로 연결되어, 구동 신호를 인가 받는다. 제5 유기발광 다이오드(OLE5)의 제1 전극은 제4 트랜지스터 어레이(TA4)의 구동 드레인 전극에 전기적으로 연결되어, 구동 신호를 인가 받는다. 제6 유기발광 다이오드(OLE6)의 제1 전극은 제6 트랜지스터 어레이(TA6)의 구동 드레인 전극에 전기적으로 연결되어, 구동 신호를 인가 받는다.
- [0105] 제1 전극(10, 20, 30)이 형성된 기판(SUB) 상에는, बैं크(BN)가 형성된다. बैं크(BN)는 제1 전극(10, 20, 30)의 적어도 일부를 노출하는 개구부들을 포함하며, 개구부들에 의해 노출된 제1 전극(10, 20, 30)의 일부는 발광 영역으로 정의될 수 있다.
- [0106] 유기 화합물층(OL)은 제1 전극(10, 20, 30) 상에 형성된다. 유기 화합물층(OL)은 발광층(Emission layer, EML)을 포함하고, 정공주입층(Hole injection layer, HIL), 정공수송층(Hole transport layer, HTL), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron injection layer, EIL)과 같은 공통층 중 어느 하나 이상을 더 포함할 수 있다.
- [0107] 제2 전극(E2)은 유기 화합물층(OL) 상에 형성된다. 제2 전극(E2)은 기판(SUB)의 전면에 넓게 형성될 수 있다.
- [0108] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위에서 다양하게 변경 및 수정할 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정해져야만 할 것이다.

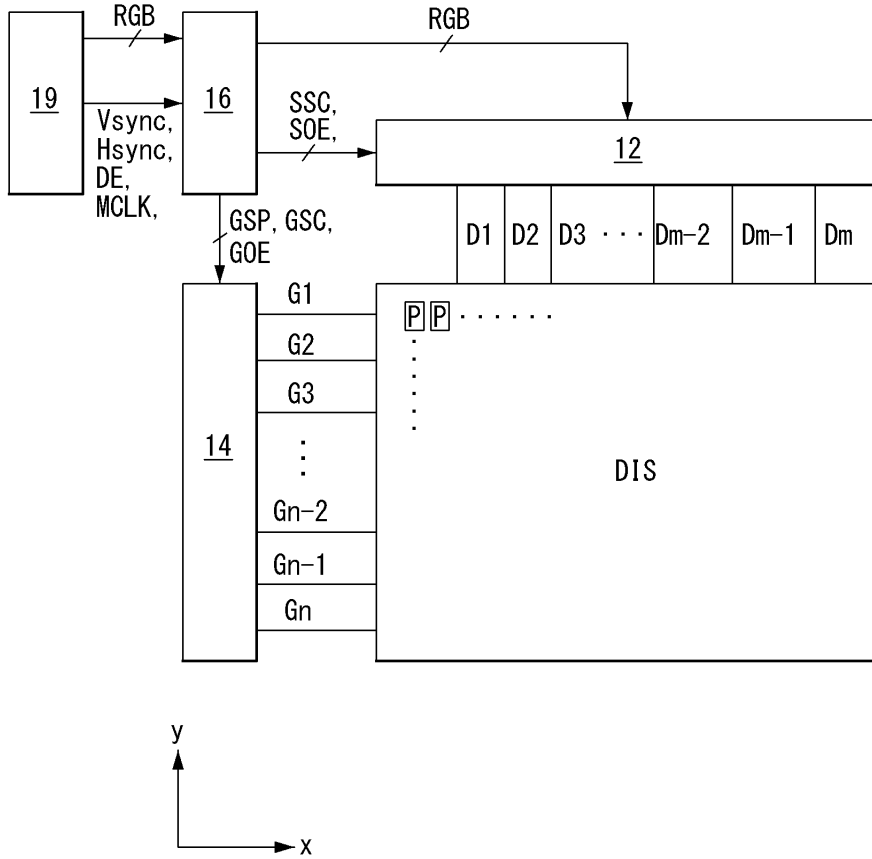
**부호의 설명**

- [0109] P, P1, P2, P3, P4, P5, P6 : 서브 픽셀
- TA, TA1, TA2, TA3, TA4, TA5, TA6 : 트랜지스터 어레이
- OLE, OLE1, OLE2, OLE3, OLE4, OLE5, OLE6 : 유기발광 다이오드
- EVL, EVL1, EVL2, EVL3 : 고전위 전원 라인

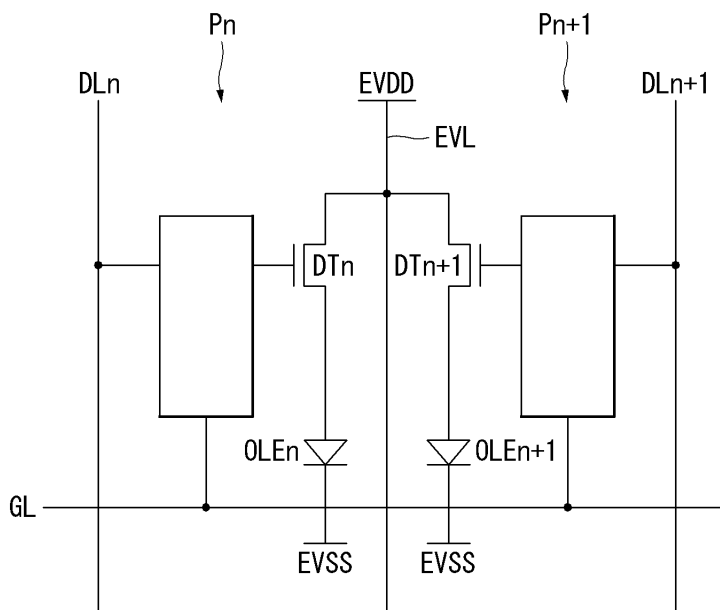
도면

도면1

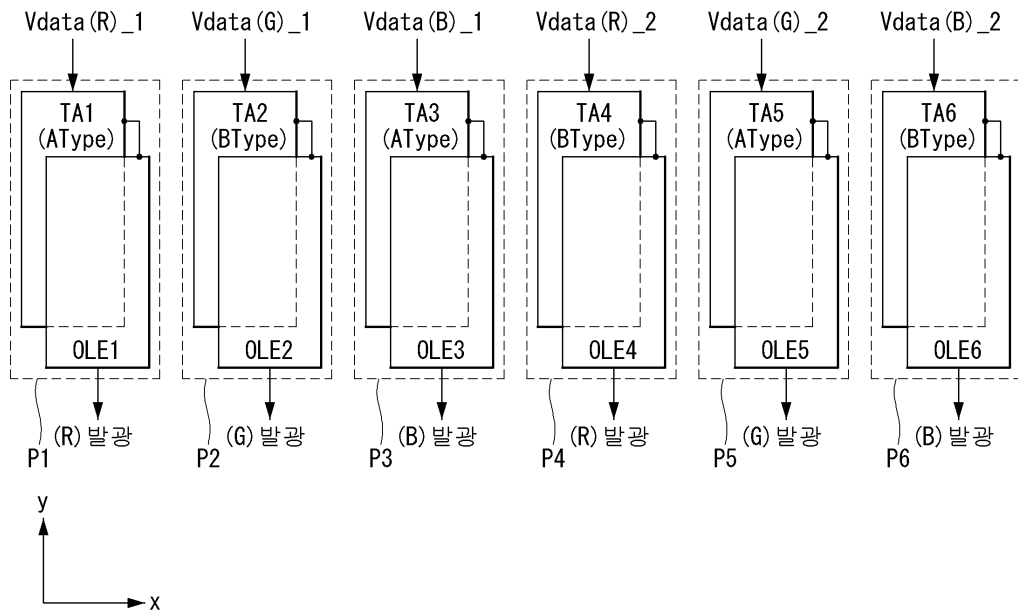
10



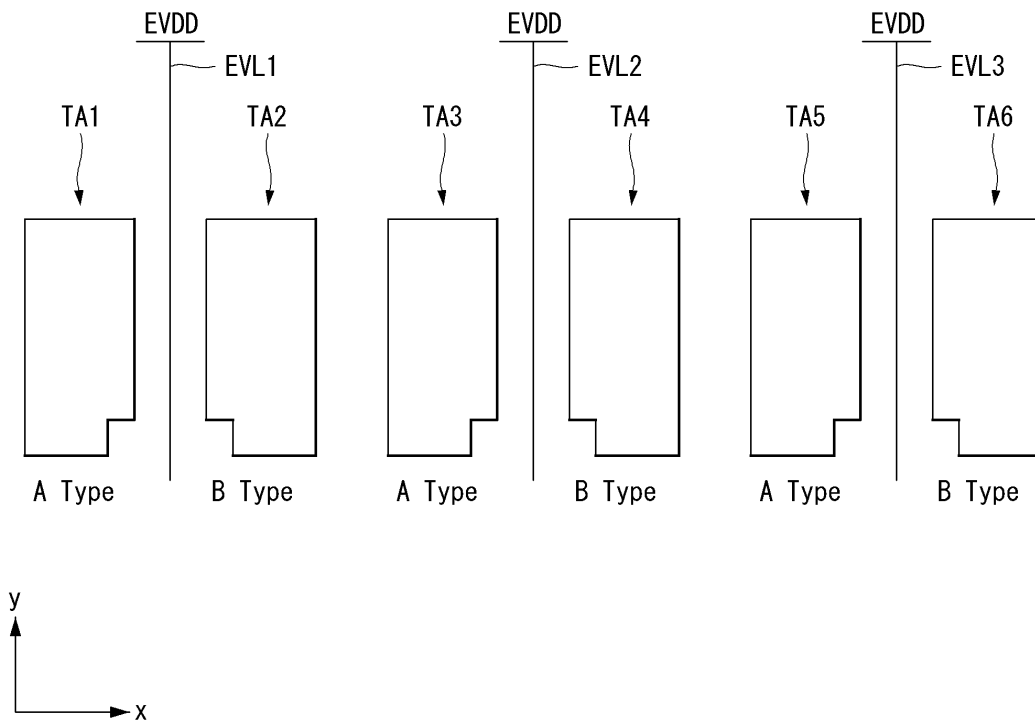
도면2



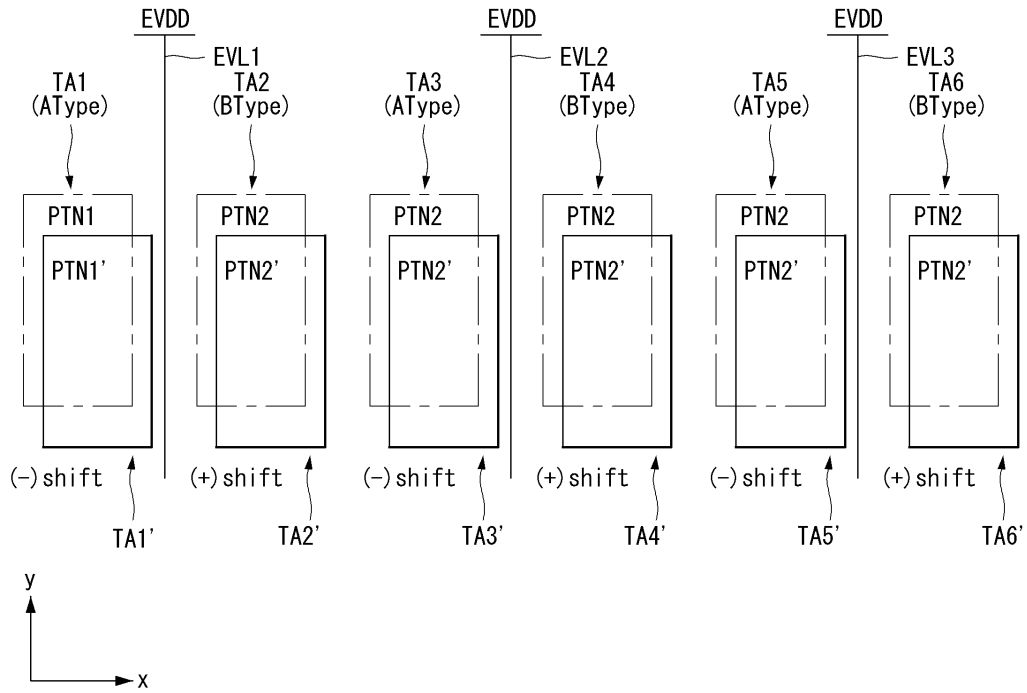
도면3



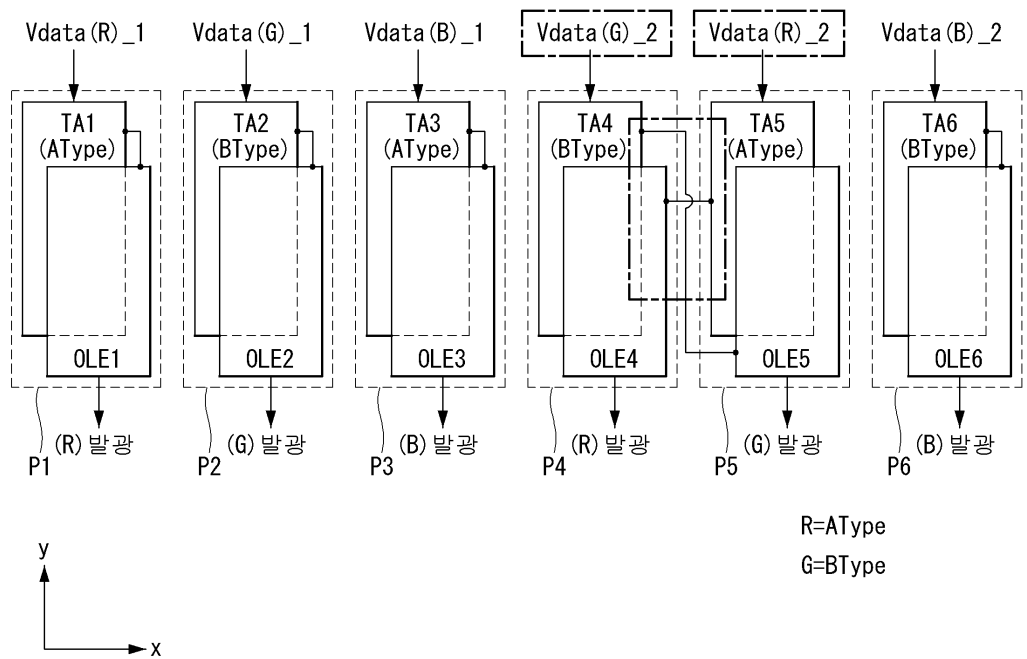
도면4



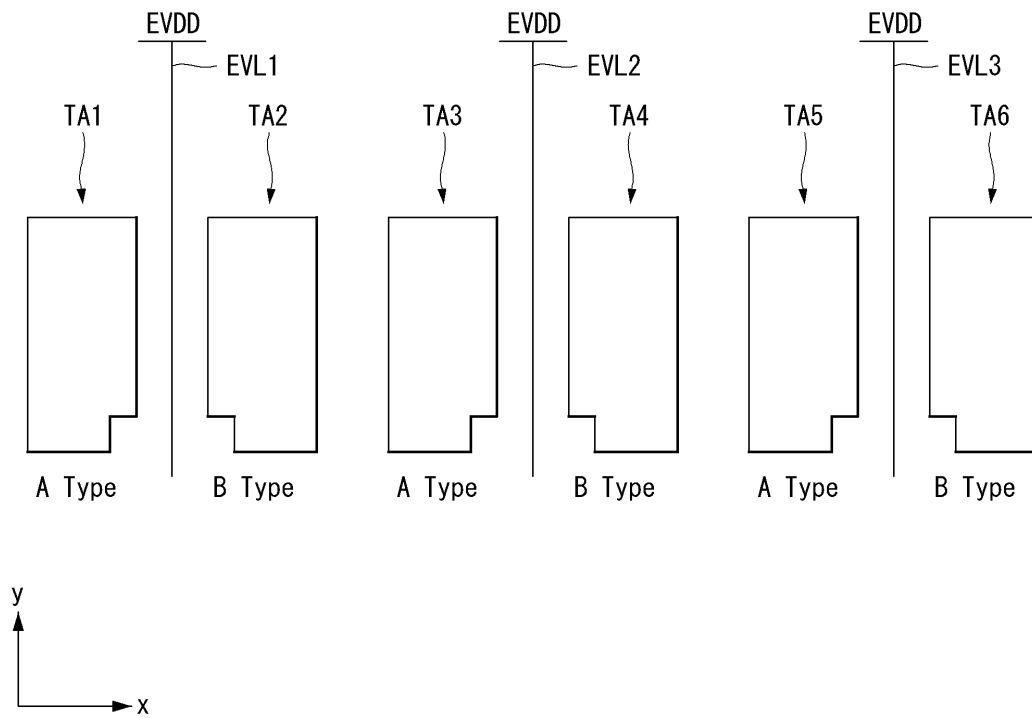
도면5



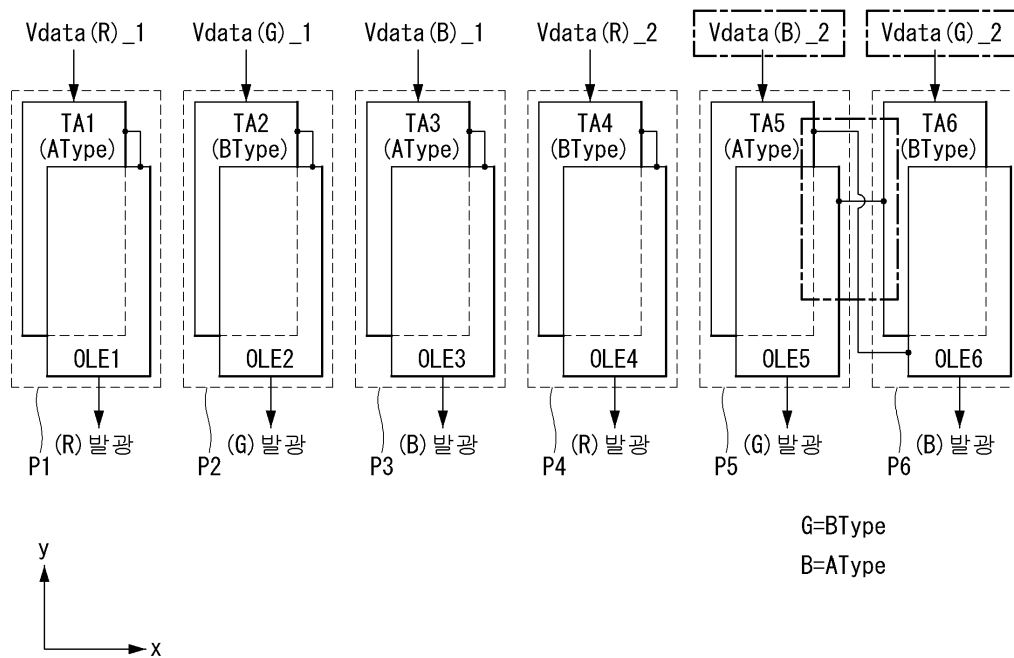
도면6



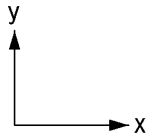
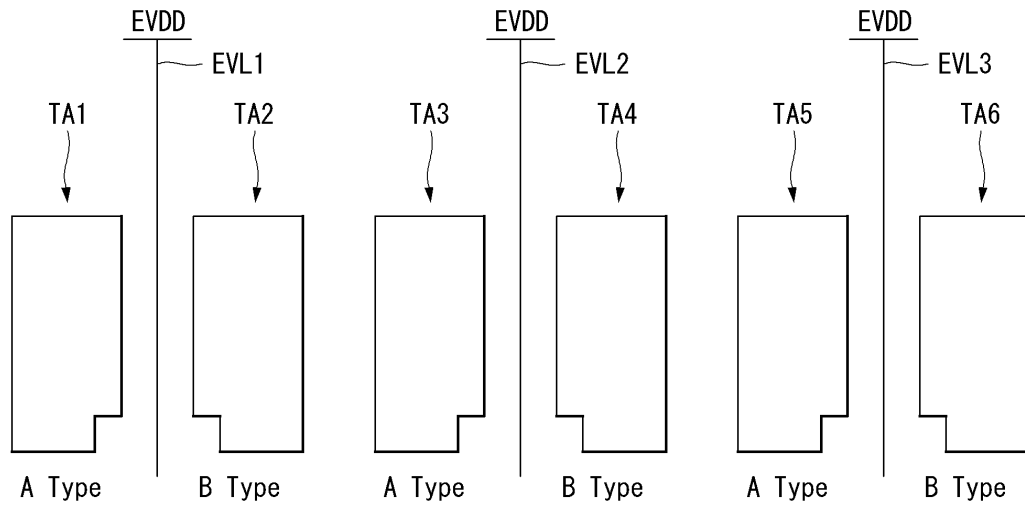
도면7



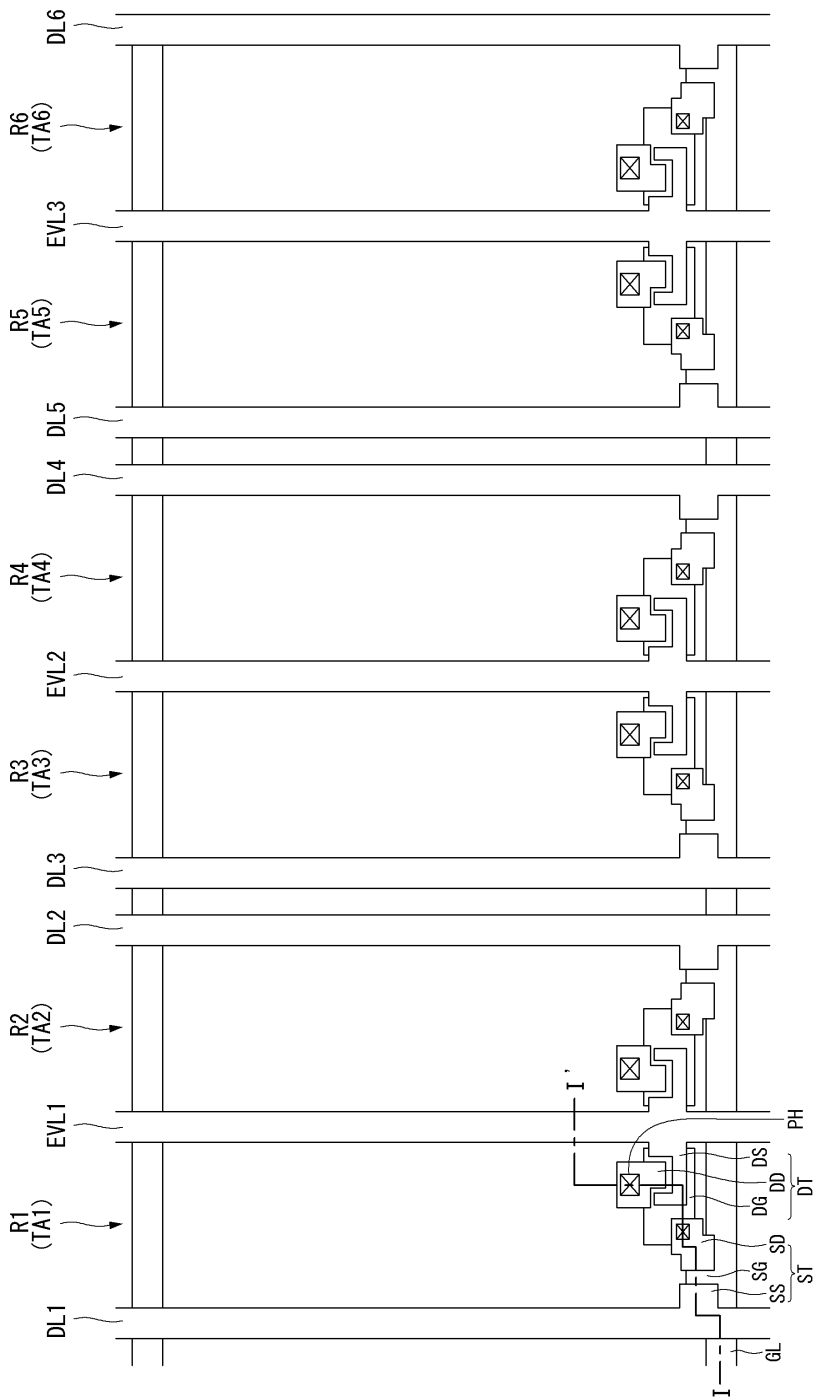
도면8



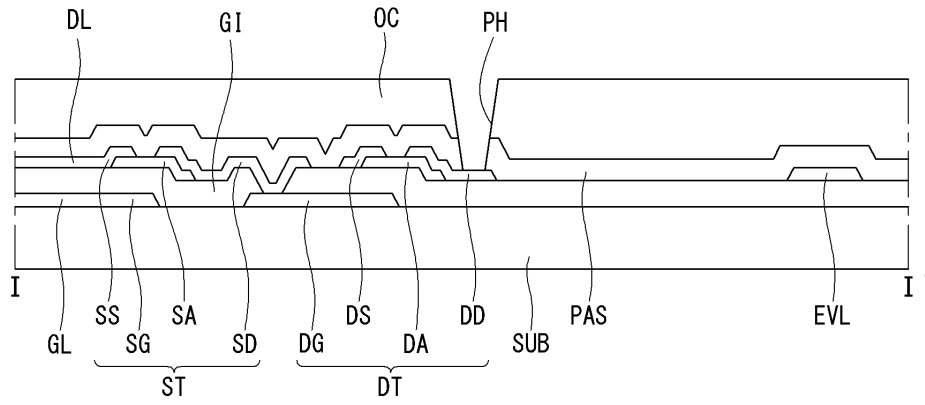
도면9



도면10a



도면10b







专利名称(译)	电致发光显示器		
公开(公告)号	<a href="#">KR1020200069698A</a>	公开(公告)日	2020-06-17
申请号	KR1020180157043	申请日	2018-12-07
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	임유석 김명오		
发明人	임유석 김명오		
IPC分类号	H01L27/32		
CPC分类号	H01L27/326 H01L27/3211 H01L27/3262 H01L27/3276 G09G3/2003 G09G3/3275 G09G2320/0233 H01L27/1214 H01L27/3248 H01L51/5209		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

电致发光显示器包括晶体管阵列,OLED和电源线。晶体管阵列沿第一方向和与第一方向相交的第二方向布置。OLED电连接到晶体管阵列,并发出第一,第二和第三颜色。电源线将电源电压施加到晶体管阵列。晶体管阵列在第一方向上相邻布置,以共享位于晶体管阵列之间的一条电源线,并且包括相对于延伸的基准线彼此对称的A型晶体管阵列和B型晶体管阵列。在第二个方向。发出第一至第三颜色中的任何一种的光的所有OLED都连接到A型晶体管阵列。发出第一至第三颜色中的另一种的所有OLED都连接到B型晶体管阵列。

