



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0025088  
(43) 공개일자 2020년03월10일

(51) 국제특허분류(Int. Cl.)  
G09G 3/3233 (2016.01)

(52) CPC특허분류  
G09G 3/3233 (2013.01)  
G09G 2310/08 (2013.01)

(21) 출원번호 10-2018-0101922

(22) 출원일자 2018년08월29일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

이주석

경기도 파주시 월롱면 엘지로 245

(74) 대리인

특허법인(유한)유일하이스트

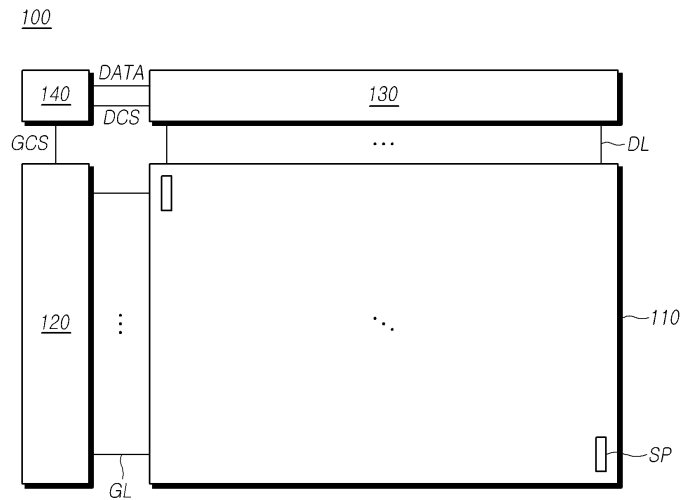
전체 청구항 수 : 총 17 항

(54) 발명의 명칭 구동 전압 공급 회로, 디스플레이 패널 및 장치

(57) 요약

본 발명의 실시예들은, 구동 전압 공급 회로와, 디스플레이 패널 및 장치에 관한 것으로서, 서브픽셀에 배치된 유기발광다이오드의 열화를 센싱하는 기간에 디스플레이 구동을 위한 구동 전압보다 낮은 구동 전압을 공급함으로써, 유기발광다이오드의 동작 전압을 일정하게 하여 유기발광다이오드의 열화 정도를 정확히 센싱할 수 있도록 한다. 또한, 열화 센싱을 위한 구동 전압을 공급하기 전에 디스플레이 패널에 인가된 구동 전압을 방전시키고, 방전 과정에서 흐르는 전류를 제어함으로써, 서로 다른 레벨의 구동 전압이 디스플레이 구동 기간과 열화 센싱 기간에 각각 안정적으로 공급될 수 있도록 한다.

대표도 - 도1



(52) CPC특허분류

G09G 2320/043 (2013.01)

G09G 2330/028 (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

다수의 게이트 라인, 다수의 데이터 라인 및 다수의 서브픽셀이 배치된 디스플레이 패널;

상기 다수의 게이트 라인을 구동하는 게이트 구동 회로;

상기 다수의 데이터 라인을 구동하는 데이터 구동 회로;

상기 디스플레이 패널로 구동 전압을 공급하는 구동 전압 공급 회로; 및

상기 게이트 구동 회로, 상기 데이터 구동 회로 및 상기 구동 전압 공급 회로를 제어하는 컨트롤러를 포함하고,

상기 다수의 서브픽셀 각각은,

유기발광다이오드와, 상기 유기발광다이오드를 구동하는 구동 트랜지스터와, 상기 구동 트랜지스터의 게이트 노드와 상기 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 상기 구동 트랜지스터의 소스 노드 또는 드레인 노드와 기준 전압 라인 사이에 전기적으로 연결된 센싱 트랜지스터를 포함하고,

상기 구동 전압 공급 회로는,

디스플레이 구동 기간에 상기 디스플레이 패널로 제1 구동 전압을 공급하고, 열화 센싱 기간에 상기 디스플레이 패널로 상기 제1 구동 전압보다 낮은 제2 구동 전압을 공급하며, 상기 디스플레이 구동 기간과 상기 열화 센싱 기간 사이에 상기 디스플레이 패널에 인가된 상기 제1 구동 전압을 방전시키는 디스플레이 장치.

#### 청구항 2

제1항에 있어서,

상기 구동 전압 공급 회로는,

상기 디스플레이 패널에 배치된 구동 전압 라인과 전기적으로 연결된 구동 전압 출력단;

상기 구동 전압 출력단과 외부 전원 사이에 전기적으로 연결되고, 상기 구동 전압 출력단으로 상기 제1 구동 전압을 출력하는 제1 구동 전압 출력부;

상기 구동 전압 출력단과 전기적으로 연결되고, 상기 구동 전압 출력단으로 상기 제2 구동 전압을 출력하는 제2 구동 전압 출력부; 및

상기 구동 전압 출력단과 그라운드 사이에 전기적으로 연결된 방전부를 포함하는 디스플레이 장치.

#### 청구항 3

제2항에 있어서,

상기 방전부는,

상기 구동 전압 출력단과 상기 그라운드 사이에 전기적으로 연결되고, 상기 컨트롤러로부터 출력되는 방전 제어 신호에 의해 작동하는 방전 제어 트랜지스터;

상기 방전 제어 트랜지스터의 게이트 노드에 전기적으로 연결된 방전 속도 제어 저항; 및

상기 구동 전압 출력단과 상기 방전 제어 트랜지스터의 게이트 노드 사이에 전기적으로 연결된 제1 캐패시터를 포함하는 디스플레이 장치.

**청구항 4**

제3항에 있어서,

상기 방전부는,

상기 방전 제어 트랜지스터의 게이트 노드와 상기 그라운드 사이에 전기적으로 연결되고, 상기 제1 캐패시터의 정전용량보다 큰 정전용량을 갖는 제2 캐패시터를 더 포함하는 디스플레이 장치.

**청구항 5**

제3항에 있어서,

상기 방전 제어 트랜지스터의 게이트 노드는 상기 그라운드와 전기적으로 연결된 디스플레이 장치.

**청구항 6**

제2항에 있어서,

상기 구동 전압 공급 회로는,

상기 외부 전원과 상기 제2 구동 전압 출력부 사이에 전기적으로 연결되고, 상기 외부 전원에서부터 공급된 전압에 기초하여 상기 제2 구동 전압을 생성하는 제2 구동 전압 생성부를 더 포함하는 디스플레이 장치.

**청구항 7**

제2항에 있어서,

상기 구동 전압 공급 회로는,

상기 제2 구동 전압 출력부와 상기 구동 전압 출력단 사이에 전기적으로 연결된 다이오드를 더 포함하는 디스플레이 장치.

**청구항 8**

제1항에 있어서,

상기 컨트롤러는,

상기 디스플레이 구동 기간에 상기 구동 전압 공급 회로로 상기 제1 구동 전압의 출력을 위한 디스플레이 제어 신호를 출력하고, 상기 열화 센싱 기간에 상기 구동 전압 공급 회로로 상기 제2 구동 전압의 출력을 위한 센싱 제어 신호를 출력하며, 상기 디스플레이 구동 기간과 상기 열화 센싱 기간 사이의 기간 중 적어도 일부 기간에 상기 구동 전압 공급 회로로 상기 제1 구동 전압의 방전을 위한 방전 제어 신호를 출력하는 디스플레이 장치.

**청구항 9**

제8항에 있어서,

상기 컨트롤러가 상기 방전 제어 신호를 출력하는 기간과 상기 센싱 제어 신호를 출력하는 기간 사이에 기설정된 시간 간격이 존재하는 디스플레이 장치.

**청구항 10**

제1항에 있어서,

상기 데이터 구동 회로는,

상기 열화 센싱 기간에 상기 데이터 라인을 통해 상기 다수의 서브픽셀 중 적어도 일부 서브픽셀로 센싱용 데이터 전압을 공급하고, 상기 센싱용 데이터 전압이 공급된 서브픽셀에 배치된 유기발광다이오드에 충전된 전하량을 센싱하는 디스플레이 장치.

### 청구항 11

다수의 게이트 라인;

다수의 데이터 라인;

상기 게이트 라인과 상기 데이터 라인이 교차하는 영역에 정의되는 다수의 서브픽셀; 및

적어도 하나의 구동 전압 라인을 포함하고,

상기 다수의 서브픽셀 각각은,

유기발광다이오드와, 상기 유기발광다이오드를 구동하는 구동 트랜지스터와, 상기 구동 트랜지스터의 게이트 노드와 상기 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 상기 구동 트랜지스터의 소스 노드 또는 드레인 노드와 기준 전압 라인 사이에 전기적으로 연결된 센싱 트랜지스터를 포함하고,

상기 적어도 하나의 구동 전압 라인은,

디스플레이 구동 기간에 제1 구동 전압이 인가된 상태이고, 열화 센싱 기간에 상기 제1 구동 전압보다 낮은 제2 구동 전압이 인가된 상태이며, 상기 디스플레이 구동 기간과 상기 열화 센싱 기간 사이에 상기 제1 구동 전압이 서서히 방전되는 디스플레이 패널.

### 청구항 12

구동 전압 라인과 전기적으로 연결된 구동 전압 출력단;

상기 구동 전압 출력단과 외부 전원 사이에 전기적으로 연결되고, 디스플레이 구동 기간에 상기 구동 전압 출력단으로 제1 구동 전압을 출력하는 제1 구동 전압 출력부;

상기 구동 전압 출력단에 전기적으로 연결되고, 열화 센싱 기간에 상기 구동 전압 출력단으로 상기 제1 구동 전압보다 낮은 제2 구동 전압을 출력하는 제2 구동 전압 출력부; 및

상기 구동 전압 출력단과 그라운드 사이에 전기적으로 연결되고, 상기 디스플레이 구동 기간과 상기 열화 센싱 기간 사이에 상기 구동 전압 라인에 인가된 상기 제1 구동 전압을 방전시키는 방전부

를 포함하는 구동 전압 공급 회로.

### 청구항 13

제12항에 있어서,

상기 방전부는,

상기 구동 전압 출력단과 상기 그라운드 사이에 전기적으로 연결된 방전 제어 트랜지스터;

상기 방전 제어 트랜지스터의 게이트 노드에 전기적으로 연결된 방전 속도 제어 저항; 및

상기 구동 전압 출력단과 상기 방전 제어 트랜지스터의 게이트 노드 사이에 전기적으로 연결된 제1 캐패시터를 포함하는 구동 전압 공급 회로.

**청구항 14**

제13항에 있어서,

상기 방전부는,

상기 방전 제어 트랜지스터의 게이트 노드와 상기 그라운드 사이에 전기적으로 연결되고, 상기 제1 캐패시터의 정전용량보다 큰 정전용량을 갖는 제2 캐패시터를 더 포함하는 구동 전압 공급 회로.

**청구항 15**

제13항에 있어서,

상기 방전 제어 트랜지스터의 게이트 노드는 상기 그라운드와 전기적으로 연결된 구동 전압 공급 회로.

**청구항 16**

제12항에 있어서,

상기 제2 구동 전압 출력부와 상기 외부 전원 사이에 전기적으로 연결되고, 상기 외부 전원으로부터 공급되는 전압에 기초하여 상기 제2 구동 전압을 생성하는 제2 구동 전압 생성부를 더 포함하는 구동 전압 공급 회로.

**청구항 17**

제12항에 있어서,

상기 제2 구동 전압 출력부와 상기 구동 전압 출력단 사이에 전기적으로 연결된 다이오드를 더 포함하는 구동 전압 공급 회로.

**발명의 설명**

**기술 분야**

[0001] 본 발명의 실시예들은, 구동 전압 공급 회로와, 디스플레이 패널 및 장치에 관한 것이다.

**배경 기술**

[0003] 정보화 사회가 발전함에 따라 화상을 표시하는 디스플레이 장치에 대한 다양한 요구가 증가하고 있으며, 액정 디스플레이 장치, 유기발광 디스플레이 장치 등과 같은 다양한 유형의 디스플레이 장치가 활용되고 있다.

[0004] 이러한 디스플레이 장치 중 유기발광 디스플레이 장치는, 스스로 발광하는 유기발광다이오드를 이용함으로써, 응답 속도가 빠르고 명암비, 발광 효율, 휘도 및 시야각 등에서 장점이 존재한다.

[0005] 이러한 유기발광 디스플레이 장치는, 디스플레이 패널에 배열된 다수의 서브픽셀 각각에 배치된 유기발광다이오드를 포함하고, 유기발광다이오드에 흐르는 전류 제어를 통해 유기발광다이오드를 발광시킴으로써 각각의 서브픽셀이 나타내는 휘도를 제어하며 이미지를 표시할 수 있다.

[0006] 여기서, 다수의 서브픽셀 각각에 포함된 유기발광다이오드는 시간이 지남에 따라 열화가 진행될 수 있으며, 이러한 열화로 인해 각각의 서브픽셀을 통해 나타내고자 하는 휘도를 정확히 나타내지 못할 수 있다. 또한, 각각의 서브픽셀에 포함된 유기발광다이오드의 열화 편차로 인해 화질이 저하될 수 있는 문제점이 존재한다.

**발명의 내용**

**해결하려는 과제**

- [0008] 본 발명의 실시예들의 목적은, 디스플레이 패널의 각각의 서브픽셀에 배치된 유기발광다이오드의 열화를 센싱하고 열화에 따른 보상을 수행할 수 있는 디스플레이 패널 및 장치를 제공하는 데 있다.
- [0009] 본 발명의 실시예들의 목적은, 유기발광다이오드의 열화 센싱의 정확도를 향상시킬 수 있는 열화 센싱 방법과, 이러한 열화 센싱이 가능하도록 하는 구동 전압 공급 회로, 디스플레이 패널 및 장치를 제공하는 데 있다.
- [0010] 본 발명의 실시예들의 목적은, 열화 센싱의 정확도를 향상시킬 수 있도록 하는 구동 전압 공급 회로의 손상을 방지하며, 구동 전압 공급 회로가 디스플레이 구동 기간 및 열화 센싱 기간에 정상적으로 작동이 가능하도록 하는 방안을 제공하는 데 있다.

**과제의 해결 수단**

- [0012] 일 측면에서, 본 발명의 실시예들은, 다수의 게이트 라인, 다수의 데이터 라인 및 다수의 서브픽셀이 배치된 디스플레이 패널과, 다수의 게이트 라인을 구동하는 게이트 구동 회로와, 다수의 데이터 라인을 구동하는 데이터 구동 회로와, 디스플레이 패널로 구동 전압을 공급하는 구동 전압 공급 회로와, 게이트 구동 회로, 데이터 구동 회로 및 구동 전압 공급 회로를 제어하는 컨트롤러를 포함하는 디스플레이 장치를 제공한다.
- [0013] 이러한 디스플레이 장치에서, 다수의 서브픽셀 각각은, 유기발광다이오드와, 유기발광다이오드를 구동하는 구동 트랜지스터와, 구동 트랜지스터의 게이트 노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 구동 트랜지스터의 소스 노드 또는 드레인 노드와 기준 전압 라인 사이에 전기적으로 연결된 센싱 트랜지스터를 포함한다.
- [0014] 그리고, 구동 전압 공급 회로는, 디스플레이 구동 기간에 디스플레이 패널로 제1 구동 전압을 공급하고, 열화 센싱 기간에 디스플레이 패널로 제1 구동 전압보다 낮은 제2 구동 전압을 공급하며, 디스플레이 구동 기간과 열화 센싱 기간 사이에 디스플레이 패널에 인가된 제1 구동 전압을 방전시킬 수 있다.
- [0015] 다른 측면에서, 본 발명의 실시예들은, 다수의 게이트 라인과, 다수의 데이터 라인과, 게이트 라인과 데이터 라인이 교차하는 영역에 정의되는 다수의 서브픽셀과, 적어도 하나의 구동 전압 라인을 포함하고, 다수의 서브픽셀 각각은, 유기발광다이오드와, 유기발광다이오드를 구동하는 구동 트랜지스터와, 구동 트랜지스터의 게이트 노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 구동 트랜지스터의 소스 노드 또는 드레인 노드와 기준 전압 라인 사이에 전기적으로 연결된 센싱 트랜지스터를 포함하는 디스플레이 패널을 제공한다.
- [0016] 이러한 디스플레이 패널에서, 적어도 하나의 구동 전압 라인은, 디스플레이 구동 기간에 제1 구동 전압이 인가된 상태이고, 열화 센싱 기간에 제1 구동 전압보다 낮은 제2 구동 전압이 인가된 상태이며, 디스플레이 구동 기간과 열화 센싱 기간 사이에 제1 구동 전압이 서서히 방전될 수 있다.
- [0017] 다른 측면에서, 본 발명의 실시예들은, 구동 전압 라인과 전기적으로 연결된 구동 전압 출력단과, 구동 전압 출력단과 외부 전원 사이에 전기적으로 연결되고 디스플레이 구동 기간에 구동 전압 출력단으로 제1 구동 전압을 출력하는 제1 구동 전압 출력부와, 구동 전압 출력단에 전기적으로 연결되고 열화 센싱 기간에 구동 전압 출력단으로 제1 구동 전압보다 낮은 제2 구동 전압을 출력하는 제2 구동 전압 출력부와, 구동 전압 출력단과 그라운드 사이에 전기적으로 연결되고 디스플레이 구동 기간과 열화 센싱 기간 사이에 구동 전압 라인에 인가된 제1 구동 전압을 방전시키는 방전부를 포함하는 구동 전압 공급 회로를 제공한다.

**발명의 효과**

- [0019] 본 발명의 실시예들에 의하면, 열화 센싱 기간에 각각의 서브픽셀에 배치된 유기발광다이오드에 흐르는 전류에 따라 충전되는 전하량의 변화를 센싱함으로써, 유기발광다이오드의 열화를 측정하고 열화에 따른 보상을 수행할 수 있다.
- [0020] 본 발명의 실시예들에 의하면, 유기발광다이오드의 열화 센싱 기간에 디스플레이 패널로 인가되는 구동 전압을 낮춰줌으로써, 유기발광다이오드에 충전되는 전하량의 변화를 통해 유기발광다이오드의 열화를 정확히 센싱할 수 있도록 한다.

[0021] 본 발명의 실시예들에 의하면, 디스플레이 구동 기간과 열화 센싱 기간 사이에 디스플레이 패널에 인가된 구동 전압의 방전 속도를 제어함으로써, 구동 전압 공급 회로의 손상을 방지하며 디스플레이 구동과 열화 센싱에 따라 요구되는 구동 전압을 공급할 수 있도록 한다.

[0022] 또한, 디스플레이 구동을 위한 구동 전압이 공급되는 시기에 구동 전압 공급 회로의 방전부가 오프 상태를 유지할 수 있도록 함으로써, 구동 전압 공급 회로가 구동 전압을 안정적으로 공급할 수 있도록 한다.

**도면의 간단한 설명**

- [0024] 도 1은 본 발명의 실시예들에 따른 디스플레이 장치의 개략적인 구성을 나타낸 도면이다.
- 도 2는 본 발명의 실시예들에 따른 디스플레이 장치에서 서브픽셀의 회로 구조의 예시를 나타낸 도면이다.
- 도 3은 본 발명의 실시예들에 따른 디스플레이 장치의 서브픽셀의 열화를 센싱하는 방식의 예시를 나타낸 도면이다.
- 도 4는 도 3에 도시된 서브픽셀의 열화 센싱의 타이밍의 예시를 나타낸 도면이다.
- 도 5 내지 도 7은 도 3에 도시된 서브픽셀의 열화 센싱의 과정의 예시를 나타낸 도면이다.
- 도 8은 도 3에 도시된 서브픽셀의 열화 전과 열화 후에 열화 센싱 과정에서 유기발광다이오드에 충전되는 전하량의 예시를 나타낸 도면이다.
- 도 9는 본 실시예들에 따른 디스플레이 장치에서 구동 전압 공급 회로의 구성의 예시를 나타낸 도면이다.
- 도 10은 도 9에 도시된 구동 전압 공급 회로의 구조의 예시를 나타낸 도면이다.
- 도 11은 도 10에 도시된 구동 전압 공급 회로의 작동 타이밍의 예시를 나타낸 도면이다.
- 도 12 내지 도 14는 도 10에 도시된 구동 전압 공급 회로의 작동 과정의 예시를 나타낸 도면이다.
- 도 15는 도 9에 도시된 구동 전압 공급 회로의 구조의 다른 예시를 나타낸 도면이다.
- 도 16은 도 15에 도시된 구동 전압 공급 회로에 의한 방전 과정에서 디스플레이 패널에 인가된 구동 전압이 방전되는 과정의 예시를 나타낸 도면이다.
- 도 17은 도 15에 도시된 구동 전압 공급 회로에서 디스플레이 구동을 위한 구동 전압의 공급을 시작하는 시기에 방전부에 포함된 트랜지스터의 게이트 노드의 전압 상태의 예시를 나타낸 도면이다.

**발명을 실시하기 위한 구체적인 내용**

- [0025] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조 부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.
- [0026] 또한, 본 발명의 구성요소를 설명하는 데 있어서, 제1, 제2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성요소를 다른 구성요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성요소 사이에 다른 구성요소가 "개재"되거나, 각 구성요소가 다른 구성요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.
- [0027] 도 1은 본 발명의 실시예들에 따른 디스플레이 장치(100)의 개략적인 구성을 나타낸 도면이다.
- [0028] 도 1을 참조하면, 본 발명의 실시예들에 따른 디스플레이 장치(100)는, 다수의 서브픽셀(SP)이 배열된 디스플레이 패널(110)과, 디스플레이 패널(110)을 구동하기 위한 게이트 구동 회로(120), 데이터 구동 회로(130) 및 컨트롤러(140) 등을 포함할 수 있다.
- [0029] 디스플레이 패널(110)에는, 다수의 게이트 라인(GL)과 다수의 데이터 라인(DL)이 배치되고, 게이트 라인(GL)과

데이터 라인(DL)이 교차하는 영역에 서브픽셀(SP)이 배치된다.

- [0030] 게이트 구동 회로(120)는, 컨트롤러(140)에 의해 제어되며, 디스플레이 패널(110)에 배치된 다수의 게이트 라인(GL)으로 스캔 신호를 순차적으로 출력하여 다수의 서브픽셀(SP)의 구동 타이밍을 제어한다.
- [0031] 게이트 구동 회로(120)는, 하나 이상의 게이트 드라이버 집적 회로(GDIC, Gate Driver Integrated Circuit)를 포함할 수 있으며, 구동 방식에 따라 디스플레이 패널(110)의 일 측에만 위치할 수도 있고 양 측에 위치할 수도 있다. 또는, 게이트 구동 회로(120)는, 디스플레이 패널(110)의 베젤 영역에 내장되어 GIP(Gate In Panel) 형태로 구현될 수도 있다.
- [0032] 데이터 구동 회로(130)는, 컨트롤러(140)로부터 영상 데이터를 수신하고, 영상 데이터를 아날로그 형태의 데이터 전압으로 변환한다. 그리고, 게이트 라인(GL)을 통해 스캔 신호가 인가되는 타이밍에 맞춰 데이터 전압을 각각의 데이터 라인(DL)으로 출력하여 각각의 서브픽셀(SP)이 영상 데이터에 따른 밝기를 표현하도록 한다.
- [0033] 데이터 구동 회로(130)는, 하나 이상의 소스 드라이버 집적 회로(SDIC, Source Driver Integrated Circuit)를 포함할 수 있다.
- [0034] 컨트롤러(140)는, 게이트 구동 회로(120)와 데이터 구동 회로(130)로 각종 제어 신호를 공급하며, 게이트 구동 회로(120)와 데이터 구동 회로(130)의 동작을 제어한다.
- [0035] 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 게이트 구동 회로(120)가 스캔 신호를 출력하도록 하며, 외부에서 수신한 영상 데이터를 데이터 구동 회로(130)에서 사용하는 데이터 신호 형식에 맞게 변환하여 변환된 영상 데이터를 데이터 구동 회로(130)로 출력한다.
- [0036] 컨트롤러(140)는, 영상 데이터와 함께 수직 동기 신호(VSYNC), 수평 동기 신호(HSYNC), 입력 데이터 인에이블 신호(DE, Data Enable), 클럭 신호(CLK) 등을 포함하는 각종 타이밍 신호를 외부(예, 호스트 시스템)로부터 수신한다.
- [0037] 컨트롤러(140)는, 외부로부터 수신한 각종 타이밍 신호를 이용하여 각종 제어 신호를 생성하고 게이트 구동 회로(120) 및 데이터 구동 회로(130)로 출력할 수 있다.
- [0038] 일 예로, 컨트롤러(140)는, 게이트 구동 회로(120)를 제어하기 위하여, 게이트 스타트 펄스(GSP, Gate Start Pulse), 게이트 시프트 클럭(GSC, Gate Shift Clock), 게이트 출력 인에이블 신호(GOE, Gate Output Enable) 등을 포함하는 각종 게이트 제어 신호를 출력한다.
- [0039] 여기서, 게이트 스타트 펄스(GSP)는 게이트 구동 회로(120)를 구성하는 하나 이상의 게이트 드라이버 집적 회로의 동작 스타트 타이밍을 제어한다. 게이트 시프트 클럭(GSC)은 하나 이상의 게이트 드라이버 집적 회로에 공통으로 입력되는 클럭 신호로서, 스캔 신호의 시프트 타이밍을 제어한다. 게이트 출력 인에이블 신호(GOE)는 하나 이상의 게이트 드라이버 집적 회로의 타이밍 정보를 지정하고 있다.
- [0040] 또한, 컨트롤러(140)는, 데이터 구동 회로(130)를 제어하기 위하여, 소스 스타트 펄스(SSP, Source Start Pulse), 소스 샘플링 클럭(SSC, Source Sampling Clock), 소스 출력 인에이블 신호(SOE, Source Output Enable) 등을 포함하는 각종 데이터 제어 신호를 출력한다.
- [0041] 여기서, 소스 스타트 펄스(SSP)는 데이터 구동 회로(130)를 구성하는 하나 이상의 소스 드라이버 집적 회로의 데이터 샘플링 스타트 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 소스 드라이버 집적 회로 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭 신호이다. 소스 출력 인에이블 신호(SOE)는 데이터 구동 회로(130)의 출력 타이밍을 제어한다.
- [0042] 이러한 디스플레이 장치(100)는, 디스플레이 패널(110), 게이트 구동 회로(120), 데이터 구동 회로(130) 등으로 각종 전압 또는 전류를 공급해주거나, 공급할 각종 전압 또는 전류를 제어하는 전원 관리 집적 회로를 더 포함할 수 있다.
- [0043] 각각의 서브픽셀(SP)은, 게이트 라인(GL)과 데이터 라인(DL)의 교차에 의해 정의되며, 각각의 서브픽셀(SP)에는 발광 소자가 배치될 수 있다.
- [0044] 일 예로, 이러한 디스플레이 장치(100)는, 각각의 서브픽셀(SP)에 발광다이오드(LED)나 유기발광다이오드(OLED)와 같은 발광 소자를 포함하고, 데이터 전압에 따라 발광 소자에 흐르는 전류를 제어함으로써 이미지를 표시할 수 있다.

- [0045] 도 2는 본 발명의 실시예들에 따른 디스플레이 장치(100)에 배열된 서브픽셀(SP)의 회로 구조의 예시를 나타낸 도면이다.
- [0046] 도 2를 참조하면, 본 발명의 실시예들에 디스플레이 장치(100)에 배치된 서브픽셀(SP)은, 하나 이상의 트랜지스터와 캐패시터를 포함할 수 있으며, 발광 소자로서 유기발광다이오드(OLED)가 배치될 수 있다.
- [0047] 일 예로, 서브픽셀(SP)은, 구동 트랜지스터(DRT), 스위칭 트랜지스터(SWT), 센싱 트랜지스터(SENT), 스토리지 캐패시터(Cstg) 및 유기발광다이오드(OLED)를 포함할 수 있다.
- [0048] 구동 트랜지스터(DRT)는, 제1 노드(N1), 제2 노드(N2) 및 제3 노드(N3)를 갖는다.
- [0049] 구동 트랜지스터(DRT)의 제1 노드(N1)는, 스위칭 트랜지스터(SWT)가 턴-온 되면 데이터 라인(DL)을 통해 공급된 데이터 전압(Vdata)을 인가받으며, 게이트 노드일 수 있다.
- [0050] 구동 트랜지스터(DRT)의 제2 노드(N2)는, 유기발광다이오드(OLED)의 애노드 전극과 전기적으로 연결될 수 있으며, 소스 노드 또는 드레인 노드일 수 있다.
- [0051] 구동 트랜지스터(DRT)의 제3 노드(N3)는, 구동 전압(EVDD)이 인가되는 구동 전압 라인(DVL)과 전기적으로 연결되며, 드레인 노드 또는 소스 노드일 수 있다.
- [0052] 여기서, 디스플레이 구동 기간에는 구동 전압 라인(DVL)으로 디스플레이 구동에 필요한 제1 구동 전압(EVDD1)이 공급될 수 있으며, 일 예로, 제1 구동 전압(EVDD1)은 27V일 수 있다.
- [0053] 스위칭 트랜지스터(SWT)는, 구동 트랜지스터(DRT)의 제1 노드(N1)와 데이터 라인(DL) 사이에 전기적으로 연결되며, 게이트 라인(GL)에 공급되는 스캔 신호에 따라 동작한다. 그리고, 스위칭 트랜지스터(SWT)는, 데이터 라인(DL)을 통해 공급되는 데이터 전압(Vdata)이 구동 트랜지스터(DRT)의 게이트 노드에 인가되도록 함으로써, 구동 트랜지스터(DRT)의 게이트 노드의 전압을 제어한다.
- [0054] 센싱 트랜지스터(SENT)는, 구동 트랜지스터(DRT)의 제2 노드(N2)와 기준 전압 라인(RVL) 사이에 전기적으로 연결되며, 게이트 라인(GL)에 의해 공급되는 스캔 신호에 따라 동작한다. 센싱 트랜지스터(SENT)는, 기준 전압 라인(RVL)을 통해 공급되는 기준 전압(Vref)이 구동 트랜지스터(DRT)의 제2 노드(N2)에 인가되도록 한다.
- [0055] 즉, 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)의 제어를 통해, 구동 트랜지스터(DRT)의 제1 노드(N1)의 전압과 제2 노드(N2)의 전압을 제어함으로써 유기발광다이오드(OLED)를 구동하기 위한 전류가 공급될 수 있도록 한다.
- [0056] 이러한 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)는, 동일한 게이트 라인(GL)과 연결될 수도 있고, 서로 다른 게이트 라인(GL)과 연결될 수도 있다. 도 2는 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)가 동일한 게이트 라인(GL)과 연결된 구조의 예시를 나타낸 것으로서, 하나의 게이트 라인(GL)을 통해 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)를 제어함으로써 서브픽셀(SP)의 개구율을 향상시킬 수 있다.
- [0057] 또한, 서브픽셀(SP)에 배치된 트랜지스터들이 n-타입인 경우를 예시로 나타내고 있으나, 경우에 따라, 서브픽셀(SP)은 p-타입의 트랜지스터들로 구성될 수도 있다.
- [0058] 스토리지 캐패시터(Cstg)는, 구동 트랜지스터(DRT)의 제1 노드(N1)와 제2 노드(N2) 사이에 전기적으로 연결되며, 한 프레임 동안 데이터 전압(Vdata)을 유지시켜준다.
- [0059] 이러한 스토리지 캐패시터(Cstg)는, 구동 트랜지스터(DRT)의 유형에 따라 구동 트랜지스터(DRT)의 제1 노드(N1)와 제3 노드(N3) 사이에 연결될 수도 있다.
- [0060] 유기발광다이오드(OLED)의 애노드 전극은 구동 트랜지스터(DRT)의 제2 노드(N2)와 전기적으로 연결될 수 있다. 그리고, 유기발광다이오드(OLED)의 캐소드 전극으로 기저 전압(EVSS)이 인가될 수 있다.
- [0061] 이러한 유기발광다이오드(OLED)는, 구동 트랜지스터(DRT)의 동작에 의해 공급되는 전류에 따라 발광하며, 해당 서브픽셀(SP)이 영상 데이터에 대응하는 밝기를 나타낼 수 있도록 한다.
- [0062] 여기서, 유기발광다이오드(OLED)는 시간이 지남에 따라 열화가 진행될 수 있으며, 유기발광다이오드(OLED)는 열화로 인해 서브픽셀(SP)로 공급되는 데이터 전압(Vdata)에 대응하는 휘도를 나타내지 못할 수 있다. 그리고, 각각의 서브픽셀(SP)에 포함된 유기발광다이오드(OLED)의 열화의 차이로 인해 휘도 편차가 발생할 수 있다.
- [0063] 본 발명의 실시예들은, 각각의 서브픽셀(SP)에 배치된 유기발광다이오드(OLED)의 열화를 센싱하고 열화에 따른

보상을 수행함으로써, 열화 편차로 인한 휘도 불균일을 방지하고 유기발광다이오드(OLED)가 데이터 전압(Vdata)에 대응하는 휘도를 나타낼 수 있도록 한다.

- [0064] 도 3은 본 발명의 실시예들에 따른 디스플레이 장치(100)에서 서브픽셀(SP)의 열화를 센싱하는 방식의 예시를 나타낸 도면이다.
- [0065] 도 3을 참조하면, 본 발명의 실시예들에 따른 디스플레이 장치(100)는, 열화 센싱 기간 동안 서브픽셀(SP)로 센싱용 데이터 전압(Vsdata)을 공급하여 유기발광다이오드(OLED)에 전류가 흐를 수 있도록 한다. 그리고, 유기발광다이오드(OLED)의 기생 캐패시터(Coled)에 충전되는 전하량의 변화를 검출함으로써, 유기발광다이오드(OLED)의 열화를 측정할 수 있다.
- [0066] 열화 센싱은 디스플레이 구동 기간과 구분된 기간에 수행될 수 있으며, 일 예로, 디스플레이 장치(100)가 턴-온되어 디스플레이 구동을 시작하기 전이나 디스플레이 장치(100)가 턴-오프 된 이후에 수행될 수 있다. 또는, 수평 블랭크 기간이나 수직 블랭크 기간에 열화 센싱이 수행될 수도 있으며, 사용자의 입력에 따라 열화 센싱이 수행될 수도 있다.
- [0067] 이러한 열화 센싱은, 일 예로, 데이터 구동 회로(130)에 포함된 센싱부(131)에 의해 수행될 수 있다.
- [0068] 구체적으로, 데이터 구동 회로(130)는, 열화 센싱 기간에 데이터 라인(DL)을 통해 센싱용 데이터 전압(Vsdata)을 공급하고, 기준 전압 라인(RVL)을 통해 센싱용 기준 전압(Vpre)이 공급되도록 한다. 이로 인해 구동 트랜지스터(DRT)의 제1 노드(N1)와 제2 노드(N2) 사이에 전압 차이가 형성되므로, 유기발광다이오드(OLED)로 전류가 공급될 수 있으며 유기발광다이오드(OLED)의 기생 캐패시터(Coled)에 전하가 충전될 수 있다.
- [0069] 여기서, 열화 센싱 기간 동안 구동 전압 라인(DVL)을 통해 디스플레이 구동 기간 동안 공급되는 제1 구동 전압(EVDD1)보다 낮은 제2 구동 전압(EVDD2)이 공급될 수 있다.
- [0070] 이러한 제2 구동 전압(EVDD2)은, 일 예로, 10V일 수 있으며, 열화 센싱 기간 동안 제1 구동 전압(EVDD1)보다 낮은 제2 구동 전압(EVDD2)을 공급함으로써, 유기발광다이오드(OLED)의 애노드 전극의 전압이 유기발광다이오드(OLED)의 열화와 관계 없이 일정한 전압이 되도록 할 수 있다.
- [0071] 즉, 유기발광다이오드(OLED)의 애노드 전극의 전압이 고정된 상태에서 유기발광다이오드(OLED)에 흐르는 전류에 따라 충전되는 전하량의 변화를 측정함으로써, 유기발광다이오드(OLED)의 열화 정도를 정확히 센싱할 수 있도록 한다.
- [0072] 센싱부(131)는, 유기발광다이오드(OLED)의 기생 캐패시터(Coled)에 충전된 전하량을 센싱하고, 센싱된 전하량에 따른 센싱 전압(Vsen)을 출력한다. 출력된 센싱 전압(Vsen)은 컨트롤러(140)로 전달될 수 있으며, 컨트롤러(140)는 센싱 전압(Vsen)으로부터 유기발광다이오드(OLED)의 열화 정도를 판단한다. 그리고, 열화에 따라 보상된 데이터 전압(Vdata)이 해당 서브픽셀(SP)로 공급되도록 함으로써, 해당 서브픽셀(SP)이 데이터 전압(Vdata)에 대응하는 휘도를 나타낼 수 있도록 하며 열화의 차이로 인한 휘도 불균일을 방지할 수 있도록 한다.
- [0073] 이러한 센싱부(131)는, 다양한 구조로 구성될 수 있으나, 일 예로, 피드백 캐패시터(Cfb)와 증폭기로 구성될 수 있다. 그리고, 피드백 캐패시터(Cfb)의 초기화를 위한 제1 스위치(SW1)와, 센싱 전압(Vsen)의 샘플링을 위한 제2 스위치(SW2)를 포함할 수 있다.
- [0074] 증폭기는, (+) 입력단으로 센싱용 기준 전압(Vpre)이 인가되고, (-) 입력단은 기준 전압 라인(RVL)과 연결될 수 있다. 그리고, 증폭기의 (-) 입력단과 출력단 사이에 피드백 캐패시터(Cfb)가 전기적으로 연결될 수 있다.
- [0075] 따라서, 유기발광다이오드(OLED)의 기생 캐패시터(Coled)에 충전된 전하가 피드백 캐패시터(Cfb)에 충전되도록 하여, 유기발광다이오드(OLED)의 열화에 따라 유기발광다이오드(OLED)의 기생 캐패시터(Coled)에 충전되는 전하량의 변화를 센싱할 수 있다.
- [0076] 여기서, 증폭기는, 피드백 캐패시터(Cfb)에 충전되는 전하량이 클수록 (-) 방향의 값을 출력하므로, 유기발광다이오드(OLED)의 열화로 인해 유기발광다이오드(OLED)의 기생 캐패시터(Coled)에 충전된 전하량이 감소하면 열화 전의 센싱 전압(Vsen)보다 증가된 센싱 전압(Vsen)을 출력할 수 있다.
- [0077] 도 4는 도 3에 도시된 서브픽셀(SP)의 열화 센싱의 타이밍의 예시를 나타낸 도면이다.
- [0078] 도 4를 참조하면, 열화 센싱 기간은, 초기화 기간(Initial), 부스팅 기간(Boosting), 센싱 기간(Sensing) 및 회복 기간(Recovery)을 포함할 수 있다.

- [0079] 초기화 기간(Initial)은, 유기발광다이오드(OLED)의 열화 센싱을 위한 전압을 충전하는 기간으로서, 게이트 라인(GL)으로 하이 레벨의 스캔 신호가 인가되고 센싱부(131)의 제1 스위치(SW1)와 제2 스위치(SW2)는 턴-온 상태를 유지한다.
- [0080] 그리고, 데이터 라인(DL)으로 센싱용 데이터 전압(Vsdata)이 공급되고, 기준 전압 라인(RVL)으로 센싱용 기준 전압(Vpre)이 공급된다. 따라서, 구동 트랜지스터(DRT)의 제1 노드(N1)는 센싱용 데이터 전압(Vsdata)이 인가되고, 구동 트랜지스터(DRT)의 제2 노드(N2)는 센싱용 기준 전압(Vpre)이 인가된 상태가 된다.
- [0081] 여기서, 구동 전압 라인(DVL)으로 공급되는 구동 전압(EVDD)은, 디스플레이 구동 기간에 공급되는 제1 구동 전압(EVDD1)보다 낮은 제2 구동 전압(EVDD2)일 수 있다.
- [0082] 열화 센싱 기간에 공급되는 구동 전압(EVDD)의 레벨을 낮춰줌으로써, 유기발광다이오드(OLED)의 애노드 전극, 즉, 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압 레벨이 일정하도록 함으로써 유기발광다이오드(OLED)의 기생 캐패시터(Coled)에 충전되는 전하량을 정확히 센싱할 수 있도록 한다.
- [0083] 부스팅 기간(Boosing)은, 열화 센싱을 위한 전압 인가가 완료되면 유기발광다이오드(OLED)에 전류가 흐르도록 함으로써, 유기발광다이오드(OLED)의 기생 캐패시터(Coled)에 전하가 충전되도록 하는 기간이다.
- [0084] 부스팅 기간(Boosting)에, 게이트 라인(GL)으로 로우 레벨의 신호가 인가된다. 그리고, 센싱부(131)의 제1 스위치(SW1)와 제2 스위치(SW2)는 턴-온 상태를 유지하며, 제1 스위치(SW1)는 센싱 기간(Sensing)이 시작하기 전에 턴-오프 될 수 있다.
- [0085] 게이트 라인(GL)으로 로우 레벨의 스캔 신호가 인가됨에 따라, 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)가 턴-오프 되므로, 구동 트랜지스터(DRT)의 제1 노드(N1)와 제2 노드(N2)가 플로팅 상태가 된다. 따라서, 제1 노드(N1)와 제2 노드(N2)의 전압이 서서히 상승하게 된다.
- [0086] 그리고, 유기발광다이오드(OLED)로 전류가 흐르게 되어, 유기발광다이오드(OLED)의 기생 캐패시터(Coled)에 전하가 충전되게 된다.
- [0087] 여기서, 구동 전압(EVDD)의 레벨을 제2 구동 전압(EVDD2)으로 낮춰준 상태이므로, 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압이 일정하게 되어 유기발광다이오드(OLED)의 애노드 전극의 전압이 일정한 상태에서 유기발광다이오드(OLED)의 기생 캐패시터(Coled)가 충전될 수 있다.
- [0088] 이러한 유기발광다이오드(OLED)는 열화가 진행될수록 기생 캐패시터(Coled)에 충전되는 전하량이 감소할 수 있으므로, 충전되는 전하량의 변화를 검출하여 유기발광다이오드(OLED)의 열화를 센싱할 수 있다.
- [0089] 센싱 기간(Sensing)은, 유기발광다이오드(OLED)의 기생 캐패시터(Coled)가 충전된 이후에, 기생 캐패시터(Coled)에 충전된 전하를 검출하는 기간이다.
- [0090] 센싱 기간(Sensing)에 게이트 라인(GL)으로 하이 레벨의 스캔 신호가 인가되고, 센싱부(131)의 제1 스위치(SW1)는 턴-오프 상태를 유지한다. 그리고, 제2 스위치(SW2)는 턴-온 상태를 유지한다.
- [0091] 데이터 라인(DL)을 통해 구동 트랜지스터(DRT)를 턴-오프 시킬 수 있는 레벨의 전압이 공급되고, 센싱 트랜지스터(SENT)가 턴-온 된 상태이므로, 기준 전압 라인(RVL)을 통해 유기발광다이오드(OLED)의 기생 캐패시터(Coled)에 충전된 전하에 따라 센싱부(131)의 피드백 캐패시터(Cfb)가 충전되게 된다.
- [0092] 센싱부(131)의 증폭기는, 피드백 캐패시터(Cfb)에 충전된 전하량이 클수록 (-) 방향의 값을 출력한다. 따라서, 유기발광다이오드(OLED)의 열화로 인해 기생 캐패시터(Coled)에 충전되는 전하량이 감소하면, 피드백 캐패시터(Cfb)에 충전되는 전하량의 감소로 인해 증폭기는 열화 전보다 증가된 센싱 전압(Vsen)을 출력하게 된다.
- [0093] 회복 기간(Recovery)은, 열화 센싱 기간이 종료한 이후에 디스플레이 구동을 시작하기 이전의 일정 기간으로서, 열화 센싱 이후 디스플레이 구동을 위해 각각의 전압 라인에 인가된 전압을 리셋해주는 기간으로 볼 수 있다.
- [0094] 도 5 내지 도 7은 도 3에 도시된 열화 센싱의 과정의 예시를 나타낸 것으로서, 도 4에 도시된 타이밍에 따른 서브픽셀(SP)과 센싱부(131)의 상태를 나타낸 도면이다.
- [0095] 도 5를 참조하면, 초기화 기간(Initial)에 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)가 턴-온 된다.
- [0096] 스위칭 트랜지스터(SWT)가 턴-온 됨에 따라, 구동 트랜지스터(DRT)의 제1 노드(N1)로 센싱용 데이터 전압(Vsdata)이 인가되며, 센싱용 데이터 전압(Vsdata)은, 일 예로, 14V일 수 있다.

- [0097] 센싱 트랜지스터(SENT)가 턴-온 됨에 따라, 구동 트랜지스터(DRT)의 제2 노드(N2)로 센싱용 기준 전압(Vpre)이 인가되며, 센싱용 기준 전압(Vpre)은, 일 예로, 4V일 수 있다.
- [0098] 그리고, 구동 전압 라인(DVL)으로 디스플레이 구동 기간에 공급되는 제1 구동 전압(EVDD1)보다 낮은 제2 구동 전압(EVDD2)이 공급되며, 제2 구동 전압(EVDD2)은, 일 예로, 10V일 수 있다.
- [0099] 여기서, 센싱부(131)의 제1 스위치(SW1)는, 턴-온 상태를 유지하여 피드백 캐패시터(Cfb)를 초기화시켜줄 수 있다.
- [0100] 도 6을 참조하면, 부스팅(Boosting) 기간에 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)가 턴-오프 된다.
- [0101] 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)가 턴-오프 되므로, 구동 트랜지스터(DRT)의 제1 노드(N1)와 제2 노드(N2)의 전압이 서서히 상승하게 된다. 그리고, 구동 트랜지스터(DRT)가 턴-온 되며 유기발광다이오드(OLED)로 전류가 흐르게 된다.
- [0102] 여기서, 구동 트랜지스터(DRT)의 제3 노드(N3)로 제2 구동 전압(EVDD2)이 공급되므로, 유기발광다이오드(OLED)의 동작 전압, 즉, 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압이 유기발광다이오드(OLED)의 열화와 관계없이 일정한 레벨을 유지하게 된다.
- [0103] 그리고, 유기발광다이오드(OLED)에 전류가 흐름으로써, 유기발광다이오드(OLED)의 기생 캐패시터(Coled)가 충전되게 된다.
- [0104] 도 7을 참조하면, 센싱 기간(Sensing) 기간에 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)가 턴-온 된다. 그리고, 데이터 라인(DL)으로 구동 트랜지스터(DRT)를 턴-오프 시킬 수 있는 레벨의 전압이 공급되며, 일 예로, 0.5V의 전압이 공급될 수 있다.
- [0105] 따라서, 센싱 기간(Sensing) 동안 구동 트랜지스터(DRT)는, 턴-오프 상태가 된다. 그리고, 센싱부(131)의 제1 스위치(SW1)가 턴-오프 상태이므로, 유기발광다이오드(OLED)의 기생 캐패시터(Coled)에 충전된 전하는 기준 전압 라인(RVL)을 통해 센싱부(131)의 피드백 캐패시터(Cfb)에 충전될 수 있다.
- [0106] 센싱부(131)의 증폭기는 피드백 캐패시터(Cfb)에 충전된 전하량에 따른 센싱 전압(Vsen)을 출력하며, 출력된 센싱 전압(Vsen)의 값을 이용하여 유기발광다이오드(OLED)의 열화를 센싱할 수 있다.
- [0107] 도 8은 도 3에 도시된 서브픽셀(SP)의 열화 전과 열화 후에 열화 센싱 과정에서 유기발광다이오드(OLED)에 충전되는 전하량의 예시를 나타낸 도면이다.
- [0108] 도 8을 참조하면, 유기발광다이오드(OLED)는 열화가 진행될수록 유기발광다이오드(OLED)에 인가되는 전압에 따라 흐르는 전류가 감소할 수 있다. 그리고, 전류의 감소로 인해 유기발광다이오드(OLED)의 기생 캐패시터(Coled)에 충전되는 전하량이 감소할 수 있다.
- [0109] 여기서, 유기발광다이오드(OLED)의 열화가 진행되면, 유기발광다이오드(OLED)의 동작 전압이 높아질 수 있으며, 유기발광다이오드(OLED)의 동작 전압이 높아지면 유기발광다이오드(OLED)의 기생 캐패시터(Coled)에 충전되는 전하량이 증가할 수 있다.
- [0110] 즉, 유기발광다이오드(OLED)에 전압이 인가되어 흐르는 전류에 따라 충전되는 전하량이 증가하는 방향으로 변할 수 있어, 유기발광다이오드(OLED)의 열화를 정확히 센싱하는 것이 어려울 수 있다.
- [0111] 그러나, 본 발명의 실시예들은, 열화 센싱 기간에 구동 전압 라인(DVL)으로 전압 레벨을 낮춘 제2 구동 전압(EVDD2)을 공급한 상태에서 유기발광다이오드(OLED)의 열화를 센싱하므로, 유기발광다이오드(OLED)의 동작 전압이 일정한 상태에서 유기발광다이오드(OLED)에 전류가 흐르도록 할 수 있다.
- [0112] 따라서, 유기발광다이오드(OLED)의 열화가 진행될수록 유기발광다이오드(OLED)의 기생 캐패시터(Coled)에 충전되는 전하량이 감소되도록 함으로써, 유기발광다이오드(OLED)의 기생 캐패시터(Coled)에 충전되는 전하량의 변화를 통해 유기발광다이오드(OLED)의 열화 정도를 정확히 센싱할 수 있도록 한다.
- [0113] 이와 같이, 본 발명의 실시예들은, 유기발광다이오드(OLED)의 열화를 정확히 센싱할 수 있도록 하며, 열화 센싱 기간과 디스플레이 구동 기간에 공급되는 구동 전압(EVDD)을 제어할 수 있는 회로를 제공한다.
- [0114] 도 9는 본 발명의 실시예들에 따른 디스플레이 장치(100)에서 구동 전압 공급 회로(150)의 구성의 예시를 나타낸 도면이다.

- [0115] 도 9를 참조하면, 본 발명의 실시예들에 따른, 구동 전압 공급 회로(150)는, 디스플레이 구동을 위한 제1 구동 전압(EVDD1)을 출력하는 제1 구동 전압 출력부(151)와, 열화 센싱을 위한 제2 구동 전압(EVDD2)을 출력하는 제2 구동 전압 출력부(152)를 포함할 수 있다. 또한, 디스플레이 구동 기간과 열화 센싱 기간 사이에 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)을 방전시키는 방전부(153)를 포함할 수 있다.
- [0116] 이러한 구동 전압 공급 회로(150)는, 컨트롤러(140)로부터 출력되는 제어 신호에 따라 작동할 수 있다. 그리고, 일 예로, 컨트롤 인쇄회로기판 상에 모듈 형태로 배치될 수 있다.
- [0117] 제1 구동 전압 출력부(151)는, 구동 전압 공급 회로(150)의 외부에 위치하는 전원 공급부(200)로부터 전원을 공급받고, 디스플레이 구동을 위해 필요한 제1 구동 전압(EVDD1)을 출력한다. 이러한 제1 구동 전압 출력부(151)는, 컨트롤러(140)로부터 출력된 제어 신호에 따라 작동할 수 있으며, 디스플레이 구동 기간에 제1 구동 전압(EVDD1)을 디스플레이 패널(110)로 공급할 수 있다.
- [0118] 제2 구동 전압 출력부(152)는, 열화 센싱을 위해 필요한 제2 구동 전압(EVDD2)을 출력하며, 제2 구동 전압(EVDD2)은 제1 구동 전압(EVDD1)보다 낮은 전압일 수 있다. 제2 구동 전압 출력부(152)는, 외부로부터 입력되는 전원의 전압 레벨을 낮춰주는 레귤레이터(예, LDO)를 포함할 수 있으며, 외부로부터 입력된 전압 레벨을 낮춰 열화 센싱에 요구되는 제2 구동 전압(EVDD2)을 출력할 수 있다.
- [0119] 이러한 제2 구동 전압 출력부(152)는, 컨트롤러(140)로부터 출력된 제어 신호에 따라 작동할 수 있으며, 열화 센싱 기간에 제2 구동 전압(EVDD2)을 디스플레이 패널(110)로 공급할 수 있다.
- [0120] 방전부(153)는, 디스플레이 구동 기간과 열화 센싱 기간 사이에 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)을 방전시킨다.
- [0121] 즉, 디스플레이 구동 기간 동안 디스플레이 패널(110)에는 레벨이 높은 제1 구동 전압(EVDD1)이 인가된 상태이고, 열화 센싱 기간에는 레벨이 낮은 제2 구동 전압(EVDD2)이 인가되어야 하므로, 방전부(153)는 디스플레이 구동 기간과 열화 센싱 기간 사이에 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)이 방전될 수 있도록 한다.
- [0122] 방전부(153)가 열화 센싱을 수행하기 전에 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)을 방전시켜줌으로써, 열화 센싱 기간에 디스플레이 패널(110)로 열화 센싱을 위해 요구되는 제2 구동 전압(EVDD2)이 안정적인 공급될 수 있도록 한다.
- [0123] 도 10은 도 9에 도시된 구동 전압 공급 회로(150)의 구조의 예시를 나타낸 도면이다.
- [0124] 도 10을 참조하면, 구동 전압 공급 회로(150)는, 구동 전압 출력단(EVDD\_Out)으로 제1 구동 전압(EVDD1)을 출력하는 제1 구동 전압 출력부(151)와, 구동 전압 출력단(EVDD\_Out)으로 제2 구동 전압(EVDD2)을 출력하는 제2 구동 전압 출력부(152)를 포함한다. 또한, 구동 전압 출력단(EVDD\_Out)과 전기적으로 연결되어 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)을 방전시키는 방전부(153)를 포함한다.
- [0125] 제1 구동 전압 출력부(151)는, 일 예로, 컨트롤러(140)로부터 출력되는 제1 제어 신호(CS1)에 의해 제어되는 제1 트랜지스터(T1)와, 제1 구동 전압(EVDD1)의 출력을 제어하는 제2 트랜지스터(T2)를 포함할 수 있다. 그리고, 제1 트랜지스터(T1)와 제2 트랜지스터(T2)의 게이트 노드 사이에 전기적으로 연결된 제1 저항(R1)과, 제1 구동 전압(EVDD1)의 입력단과 제2 트랜지스터(T2)의 게이트 노드 사이에 전기적으로 연결된 제2 저항(R2)을 포함할 수 있다.
- [0126] 제1 트랜지스터(T1)는, 컨트롤러(140)로부터 출력되는 제1 제어 신호(CS1)에 따라 온-오프 된다. 그리고, 하이 레벨의 제1 제어 신호(CS1)가 인가되면 턴-온 되어 제2 트랜지스터(T2)의 게이트 노드로 그라운드 전압이 인가되도록 한다. 여기서, 제1 제어 신호(CS1)를 "디스플레이 제어 신호"라고도 한다.
- [0127] 제2 트랜지스터(T2)는, 제1 구동 전압(EVDD1)의 입력단과 구동 전압 출력단(EVDD\_Out) 사이에 전기적으로 연결된다.
- [0128] 제1 트랜지스터(T1)가 턴-온 되어 제2 트랜지스터(T2)의 게이트 노드에 그라운드 전압이 인가되면, 제2 저항(R2)에 의한 전압 분배로 인해 제2 트랜지스터(T2)가 턴-온 되고 제1 구동 전압(EVDD1)이 구동 전압 출력단(EVDD\_Out)으로 출력되게 된다.
- [0129] 여기서, 제1 트랜지스터(T1)는 n-타입으로 구성되고, 제2 트랜지스터(T2)는 p-타입으로 구성된 경우를 예시로

나타내고 있으나, 경우에 따라, 트랜지스터의 타입은 다르게 구성될 수도 있다.

- [0130] 이와 같이, 제1 구동 전압 출력부(151)는, 디스플레이 구동 기간에 컨트롤러(140)로부터 하이 레벨의 제1 제어 신호(CS1)를 입력받고, 제1 구동 전압(EVDD1)을 디스플레이 패널(110)로 공급할 수 있다.
- [0131] 그리고, 디스플레이 구동 기간 이외의 기간에는 컨트롤러(140)로부터 로우 레벨의 제1 제어 신호(CS1)를 입력받아 제1 트랜지스터(T1)와 제2 트랜지스터(T2)가 턴-오프 상태가 되고 제1 구동 전압(EVDD1)이 구동 전압 출력단(EVDD\_Out)으로 출력되지 않도록 할 수 있다.
- [0132] 제2 구동 전압 출력부(152)는, 일 예로, 컨트롤러(140)로부터 출력되는 제2 제어 신호(CS2)에 의해 작동하는 제3 트랜지스터(T3)와, 제2 구동 전압(EVDD2)의 출력을 제어하는 제4 트랜지스터(T4)를 포함할 수 있다. 그리고, 제3 트랜지스터(T3)와 제4 트랜지스터(T4)의 게이트 노드 사이에 전기적으로 연결된 제3 저항(R3)과, 제2 구동 전압(EVDD2)의 입력단과 제4 트랜지스터(T4)의 게이트 노드 사이에 전기적으로 연결된 제4 저항(R4)을 포함할 수 있다.
- [0133] 제3 트랜지스터(T3)는, 컨트롤러(140)로부터 출력된 제3 제어 신호(CS3)에 의해 온-오프 되며, 하이 레벨의 제3 제어 신호(CS3)가 인가되면 턴-온 되어 제4 트랜지스터(T4)의 게이트 노드에 그라운드 전압이 인가되도록 한다. 여기서, 제2 제어 신호(CS2)를 "센싱 제어 신호"라고도 한다.
- [0134] 제4 트랜지스터(T4)는, 제2 구동 전압(EVDD2)의 입력단과 구동 전압 출력단(EVDD\_Out) 사이에 전기적으로 연결된다. 그리고, 제3 트랜지스터(T3)가 턴-온 되어 제4 트랜지스터(T4)의 게이트 노드에 그라운드 전압이 인가되면, 제4 저항(R4)에 의한 전압 분배에 의해 턴-온 되고 제2 구동 전압(EVDD2)이 구동 전압 출력단(EVDD\_Out)으로 출력되도록 한다.
- [0135] 여기서, 제3 트랜지스터(T3)는 n-타입으로 구성되고, 제4 트랜지스터(T4)는 p-타입으로 구성된 경우를 예시로 나타내고 있으나, 경우에 따라, 다른 타입의 트랜지스터로 구성될 수도 있다.
- [0136] 그리고, 제2 구동 전압 출력부(152)와 구동 전압 출력단(EVDD\_Out) 사이에 제1 다이오드(D1)가 연결될 수 있다. 이러한 제1 다이오드(D1)는, 전압 레벨이 상대적으로 낮은 제2 구동 전압 출력부(152)로 전류가 흐르는 것을 방지해줄 수 있다.
- [0137] 제2 구동 전압 출력부(152)는, 열화 센싱 기간에 컨트롤러(140)로부터 하이 레벨의 제2 제어 신호(CS2)를 입력받고, 구동 전압 출력단(EVDD\_Out)으로 제2 구동 전압(EVDD2)을 출력하여 각각의 서브픽셀(SP)에 배치된 유기발광다이오드(OLED)의 열화를 정확히 센싱할 수 있도록 한다. 그리고, 열화 센싱 기간 이외의 기간에는 로우 레벨의 제2 제어 신호(CS2)를 입력받아 제2 구동 전압(EVDD2)이 출력되지 않도록 할 수 있다.
- [0138] 방전부(153)는, 구동 전압 출력단(EVDD\_Out)과 그라운드 사이에 전기적으로 연결되고, 컨트롤러(140)로부터 출력되는 제3 제어 신호(CS3)에 따라 작동하는 제5 트랜지스터(T5)를 포함할 수 있다. 그리고, 제5 트랜지스터(T5)의 게이트 노드에 연결된 제5 저항(R5)을 포함할 수 있다.
- [0139] 제5 트랜지스터(T5)는, 게이트 노드가 그라운드와 전기적으로 연결된 상태이므로, 디스플레이 구동 기간이나 열화 센싱 기간 동안 턴-오프 상태를 유지하며 구동 전압 출력단(EVDD\_Out)으로 출력되는 구동 전압(EVDD)이 안정적으로 출력되도록 한다.
- [0140] 그리고, 디스플레이 구동 기간과 열화 센싱 기간 사이의 기간에 컨트롤러(140)로부터 출력되는 하이 레벨의 제3 제어 신호(CS3)를 입력받으면, 제5 트랜지스터(T5)가 턴-온 되어 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)이 방전될 수 있도록 한다.
- [0141] 이러한 제3 제어 신호(CS3)를 "방전 제어 신호"라고도 하며, 제5 트랜지스터(T5)는 "방전 제어 트랜지스터"라고 할 수 있다.
- [0142] 따라서, 방전부(153)의 제5 트랜지스터(T5)는, 디스플레이 구동 기간과 열화 센싱 기간 사이의 기간 동안 턴-온 되어 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)을 방전시켜 열화 센싱을 위한 제2 구동 전압(EVDD2)이 공급될 수 있는 상태가 되도록 한다.
- [0143] 그리고, 방전을 위한 기간 이외의 기간 동안 제5 트랜지스터(T5)는 턴-오프 상태를 유지하여, 제1 구동 전압(EVDD1)이나 제2 구동 전압(EVDD2)이 디스플레이 패널(110)로 안정적으로 공급될 수 있도록 한다.
- [0144] 도 11은 도 10에 도시된 구동 전압 공급 회로(150)의 작동 타이밍의 예시를 나타낸 도면이다.

- [0145] 도 11을 참조하면, 디스플레이 구동 기간에는 구동 전압 공급 회로(150)로 하이 레벨의 제1 제어 신호(CS1)와, 로우 레벨의 제2 제어 신호(CS2) 및 로우 레벨의 제3 제어 신호(CS3)가 인가될 수 있다.
- [0146] 따라서, 제1 제어 신호(CS1)에 의해 제1 구동 전압 출력부(151)가 작동하여 디스플레이 패널(110)로 디스플레이 구동을 위해 필요한 제1 구동 전압(EVDD1)을 공급할 수 있다.
- [0147] 디스플레이 구동 기간과 열화 센싱 기간 사이의 방전 기간 동안 방전부(153)가 작동하여 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)이 방전될 수 있다.
- [0148] 일 예로, 방전 기간은 3개의 시간 구간으로 이루어질 수 있다. ① 시간 구간에서 제1 구동 전압 출력부(151)로 로우 레벨의 제1 제어 신호(CS1)가 입력된다. 따라서, 제1 구동 전압 출력부(151)는, 제1 구동 전압(EVDD1)의 출력을 중지하며, 디스플레이 패널(110)의 구동 전압 라인(DVL)은 플로팅 상태가 될 수 있다.
- [0149] ② 시간 구간에서 방전부(153)로 하이 레벨의 제3 제어 신호(CS3)가 입력된다. 그리고, 제1 구동 전압 출력부(151)와 제2 구동 전압 출력부(152)는 각각 로우 레벨의 제1 제어 신호(CS1)와 제2 제어 신호(CS2)가 입력받는다. ② 시간 구간 동안 방전부(153)의 제5 트랜지스터(T5)가 턴-온 상태가 되므로, 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)이 방전되게 된다.
- [0150] ③ 시간 구간에는 제1 제어 신호(CS1), 제2 제어 신호(CS2) 및 제3 제어 신호(CS3)가 모두 로우 레벨로 입력된다. 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)의 방전 이후 제2 구동 전압(EVDD2)이 인가되기 전에 일정한 시간 구간을 포함함으로써, 열화 센싱을 수행하기 전에 구동 전압 라인(DVL)의 전압 상태를 안정화시킬 수 있다.
- [0151] 이와 같이, 방전 기간을 통해 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)의 방전이 완료되면, 열화 센싱 기간에 제2 구동 전압 출력부(152)로 하이 레벨의 제2 제어 신호(CS2)가 입력된다. 제2 제어 신호(CS2)에 의해 제2 구동 전압 출력부(152)가 작동하며, 디스플레이 패널(110)로 제2 구동 전압(EVDD2)이 공급되게 된다.
- [0152] 따라서, 제1 구동 전압(EVDD1)보다 낮은 레벨의 제2 구동 전압(EVDD2)이 인가된 상태에서 열화 센싱을 수행할 수 있도록 하여, 유기발광다이오드(OLED)의 열화 정도를 정확히 센싱할 수 있도록 한다.
- [0153] 또한, 디스플레이 구동 기간과 열화 센싱 기간 사이에 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)을 방전시켜줌으로써, 열화 센싱 기간에 제2 구동 전압(EVDD2)이 안정적으로 공급될 수 있도록 한다.
- [0154] 도 12 내지 도 14는 도 10에 도시된 구동 전압 공급 회로(150)의 작동 과정의 예시를 나타낸 도면이다.
- [0155] 도 12를 참조하면, 디스플레이 구동 기간에는 하이 레벨의 제1 제어 신호(CS1)와, 로우 레벨의 제2 제어 신호(CS2) 및 로우 레벨의 제3 제어 신호(CS3)가 구동 전압 공급 회로(150)로 입력된다.
- [0156] 따라서, 제1 구동 전압 출력부(151)의 제1 트랜지스터(T1)와 제2 트랜지스터(T2)가 턴-온 상태가 되어, 제1 구동 전압(EVDD1)이 구동 전압 출력단(EVDD\_Out)으로 출력되어 디스플레이 패널(110)로 공급되게 된다.
- [0157] 그리고, 제2 구동 전압 출력부(152)의 제3 트랜지스터(T3)와 제4 트랜지스터(T4)는 턴-오프 상태를 유지한다. 또한, 방전부(153)의 제5 트랜지스터(T5)도 턴-오프 상태를 유지하여, 디스플레이 구동 기간에 제1 구동 전압(EVDD1)이 디스플레이 패널(110)로 안정적으로 공급될 수 있도록 한다.
- [0158] 도 13을 참조하면, 디스플레이 구동 기간과 열화 센싱 기간 사이의 방전 기간 동안 하이 레벨의 제3 제어 신호(CS3), 로우 레벨의 제1 제어 신호(CS1) 및 로우 레벨의 제2 제어 신호(CS2)가 구동 전압 공급 회로(150)로 입력된다.
- [0159] 따라서, 제1 구동 전압 출력부(151)의 제1 트랜지스터(T1)와 제2 트랜지스터(T2)는 턴-오프 상태가 되어 제1 구동 전압(EVDD1)이 출력되지 않는다. 또한, 제2 구동 전압 출력부(152)의 제3 트랜지스터(T3)와 제4 트랜지스터(T4)는 턴-오프 상태가 되어 제2 구동 전압(EVDD2)이 출력되지 않게 된다.
- [0160] 그리고, 방전부(153)의 제5 트랜지스터(T5)가 턴-온 상태가 되어 구동 전압 출력단(EVDD\_Out)과 그라운드가 전기적으로 연결되므로, 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)이 방전되게 된다.
- [0161] 이러한 방전 과정은, 전술한 예시와 같이, 제1 구동 전압(EVDD1)의 출력 중지, 디스플레이 패널(110)의 제1 구동 전압(EVDD1) 방전 및 구동 전압 라인(DVL)의 안정화 단계로 수행될 수 있다.
- [0162] 도 14를 참조하면, 열화 센싱 기간에 하이 레벨의 제2 제어 신호(CS2), 로우 레벨의 제1 제어 신호(CS1)와 로우

레벨의 제3 제어 신호(CS3)가 구동 전압 공급 회로(150)로 입력된다.

- [0163] 따라서, 제1 구동 전압 출력부(151)의 제1 트랜지스터(T1)와 제2 트랜지스터(T2)는 턴-오프 상태를 유지하며, 제1 구동 전압(EVDD1)을 출력하지 않는다. 그리고, 방전부(153)의 제5 트랜지스터(T5)는 턴-오프 상태가 되어 구동 전압 출력단(EVDD\_Out)의 전압이 그라운드로 방전되지 않도록 한다.
- [0164] 여기서, 제2 구동 전압 출력부(152)의 제3 트랜지스터(T3)와 제4 트랜지스터(T4)는 턴-온 상태가 되므로, 제2 구동 전압(EVDD2)이 디스플레이 패널(110)의 구동 전압 라인(DVL)으로 공급되게 된다.
- [0165] 디스플레이 패널(110)의 구동 전압 라인(DVL)으로 디스플레이 구동을 위해 요구되는 제1 구동 전압(EVDD1)보다 낮은 제2 구동 전압(EVDD2)이 공급되므로, 유기발광다이오드(OLED)의 동작 전압을 일정하게 유지하며, 열화를 센싱할 수 있도록 한다.
- [0166] 이와 같이, 본 발명의 실시예들에 따른 구동 전압 공급 회로(150)는, 디스플레이 구동 기간과 열화 센싱 기간에 서로 다른 레벨의 구동 전압을 공급함으로써, 안정적인 디스플레이 구동과 정확한 열화 센싱이 가능하도록 한다.
- [0167] 또한, 디스플레이 구동 기간과 열화 센싱 기간 사이에 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)을 방전시켜줌으로써, 열화 센싱 기간에 제2 구동 전압(EVDD2)이 안정적으로 공급될 수 있도록 한다.
- [0168] 이러한 방전 과정을 통해 열화 센싱을 위해 요구되는 제2 구동 전압(EVDD2)을 안정적으로 공급할 수 있으나, 제1 구동 전압(EVDD1)과 같은 높은 레벨의 전압을 방전시키게 되므로 방전 과정에서 방전부(153)의 회로 소자가 손상될 수도 있다.
- [0169] 본 발명의 실시예들은, 방전부(153)를 통해 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)을 방전시킬 수 있도록 하며, 방전 속도를 제어함으로써 방전부(153)의 손상을 방지하며 제1 구동 전압(EVDD1)과 제2 구동 전압(EVDD2)을 안정적으로 공급할 수 있는 구동 전압 공급 회로(150)를 제공한다.
- [0170] 도 15는 도 9에 도시된 구동 전압 공급 회로(150)의 구조의 다른 예시를 나타낸 도면이다.
- [0171] 도 15를 참조하면, 본 발명의 실시예들에 따른 구동 전압 공급 회로(150)는, 제1 구동 전압 출력부(151), 제2 구동 전압 출력부(152)와, 방전부(153)를 포함할 수 있다.
- [0172] 제1 구동 전압 출력부(151)는, 외부 전원으로부터 공급되는 제1 구동 전압(EVDD1)의 입력단과 구동 전압 출력단(EVDD\_Out) 사이에 전기적으로 연결되고, 컨트롤러(140)로부터 출력되는 제1 제어 신호(CS1)에 따라 작동할 수 있다.
- [0173] 이러한 제1 구동 전압 출력부(151)는, 제1 제어 신호(CS1)에 따라 온-오프 되는 제1 트랜지스터(T1)와, 제1 구동 전압(EVDD1)의 출력을 제어하는 제2 트랜지스터(T2)를 포함할 수 있다. 그리고, 제1 트랜지스터(T1)와 제2 트랜지스터(T2)의 게이트 노드 사이에 연결된 제1 저항(R1)과, 제1 구동 전압(EVDD1)의 입력단과 제2 트랜지스터(T2)의 게이트 노드 사이에 연결된 제2 저항(R2)을 포함할 수 있다.
- [0174] 제1 구동 전압 출력부(151)는, 컨트롤러(140)로부터 하이 레벨의 제1 제어 신호(CS1)가 입력되면, 제1 트랜지스터(T1)가 턴-온 되어 제2 트랜지스터(T2)의 게이트 노드로 그라운드 전압이 인가된다. 그리고, 제2 트랜지스터(T2)가 턴-온 되어 제1 구동 전압(EVDD1)을 구동 전압 출력단(EVDD\_Out)으로 출력한다.
- [0175] 따라서, 제1 구동 전압 출력부(151)는, 디스플레이 구동 기간에 디스플레이 패널(110)로 제1 구동 전압(EVDD1)을 공급할 수 있다.
- [0176] 제2 구동 전압 출력부(152)는, 제2 구동 전압(EVDD2)의 입력단과 구동 전압 출력단(EVDD\_Out) 사이에 전기적으로 연결되고, 컨트롤러(140)로부터 출력되는 제2 제어 신호(CS2)에 따라 작동할 수 있다.
- [0177] 이러한 제2 구동 전압 출력부(152)는, 제2 제어 신호(CS2)에 따라 온-오프 되는 제3 트랜지스터(T3)와, 제2 구동 전압(EVDD2)의 출력을 제어하는 제4 트랜지스터(T4)를 포함할 수 있다. 그리고, 제3 트랜지스터(T3)와 제4 트랜지스터(T4)의 게이트 노드 사이에 연결된 제3 저항(R3)과, 제2 구동 전압(EVDD2)의 입력단과 제4 트랜지스터(T4)의 게이트 노드 사이에 연결된 제4 저항(R4)을 포함할 수 있다.
- [0178] 제2 구동 전압 출력부(152)로 입력되는 제2 구동 전압(EVDD2)은 제1 구동 전압(EVDD1)을 공급하는 전원과 별도로 구비된 전원으로부터 공급될 수 있다. 또는, 제1 구동 전압(EVDD1)을 공급하는 전원으로부터 입력된 전압의 레벨을 낮춰 생성된 전압일 수도 있다.

- [0179] 제2 구동 전압 출력부(152)는, 컨트롤러(140)로부터 하이 레벨의 제2 제어 신호(CS2)를 입력받으면, 제3 트랜지스터(T3)가 턴-온 되고 제4 트랜지스터(T4)의 게이트 노드로 그라운드 전압이 인가되어 제4 트랜지스터(T4)가 턴-온 된다. 그리고, 제4 트랜지스터(T4)가 턴-온 됨에 따라, 제2 구동 전압(EVDD2)을 구동 전압 출력단(EVDD\_Out)으로 출력하게 된다.
- [0180] 이러한 제2 구동 전압 출력부(152)와 구동 전압 출력단(EVDD\_Out) 사이에는 제1 다이오드(D1)가 배치되어, 상대적으로 전압 레벨이 낮은 제2 구동 전압 출력부(152)로 전류가 흐르는 것을 방지할 수 있다.
- [0181] 이와 같이, 제2 구동 전압 출력부(152)는, 열화 센싱 기간 동안 하이 레벨의 제2 제어 신호(CS2)를 입력받고 제2 구동 전압(EVDD2)을 출력하여, 디스플레이 패널(110)로 제2 구동 전압(EVDD2)이 인가된 상태에서 열화 센싱이 이루어지도록 할 수 있다.
- [0182] 방전부(153)는, 구동 전압 출력단(EVDD\_Out)에 연결되며, 컨트롤러(140)로부터 입력되는 제3 제어 신호(CS3)에 따라 작동할 수 있다.
- [0183] 이러한 방전부(153)는, 구동 전압 출력단(EVDD\_Out)과 그라운드 사이에 전기적으로 연결된 제5 트랜지스터(T5)와, 제5 트랜지스터(T5)의 게이트 노드에 연결된 제5 저항(R5)을 포함할 수 있다.
- [0184] 또한, 구동 전압 출력단(EVDD\_Out)과 제5 트랜지스터(T5)의 게이트 노드 사이에 전기적으로 연결된 제1 캐패시터(C1)를 포함할 수 있다. 그리고, 제5 트랜지스터(T5)의 게이트 노드와 그라운드 사이에 전기적으로 연결된 제2 캐패시터(C2)를 포함할 수 있다.
- [0185] 이러한 방전부(153)는, 디스플레이 구동 기간과 열화 센싱 기간 사이에 컨트롤러(140)로부터 출력되는 하이 레벨의 제3 제어 신호(CS3)를 입력받을 수 있다.
- [0186] 하이 레벨의 제3 제어 신호(CS3)가 인가됨에 따라 제5 트랜지스터(T5)가 턴-온 되어, 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)이 그라운드로 방전될 수 있다.
- [0187] 여기서, 구동 전압 출력단(EVDD\_Out)과 제5 트랜지스터(T5)의 게이트 노드 사이에 제1 캐패시터(C1)가 배치됨에 따라, 방전부(153)를 통해 방전되는 제1 구동 전압(EVDD1)의 방전 속도를 제어할 수 있다.
- [0188] 즉, 제1 캐패시터(C1)의 방전 속도에 기초하여, 일정한 정전 용량을 갖는 제1 캐패시터(C1)를 배치함으로써, 방전부(153)를 통해 방전되는 제1 구동 전압(EVDD1)의 방전 속도를 제어할 수 있다.
- [0189] 일 예로, 방전부(153)에 포함된 회로 소자가 아래와 같은 경우, 제1 캐패시터(C1)의 방전 속도를 아래와 같이 산출할 수 있다.

CS3(V)	R5(kΩ)	C1(nF)	EVDD1(V)	Vth(V)	방전 시간(ms)
3.3	10	4.7	27	1	0.552
3.3	10	4.7	27	2.5	1.586

- [0190]
- [0191] 제3 제어 신호(CS3)의 하이 레벨의 전압이 3.3V이고, 제5 저항(R5)이 10kΩ이며, 제1 캐패시터(C1)의 정전 용량이 4.7nF이며, 제5 트랜지스터(T5)의 문턱 전압이 1V인 경우, 제1 캐패시터(C1)의 방전 시간은  $4.7nF * 27V / \{(3.3V-1V)/10k\Omega\} = 0.552ms$ 로 산출될 수 있다. 또는, 제5 트랜지스터(T5)의 문턱 전압이 2.5V인 경우, 제1 캐패시터(C1)의 방전 시간은  $4.7nF * 27V / \{(3.3V-2.5V)/10k\Omega\} = 1.586ms$ 로 산출될 수 있다.
- [0192] 이와 같이, 제5 트랜지스터(T5)의 게이트 노드에 일정한 크기를 갖는 제5 저항(R5)을 연결하고, 구동 전압 출력단(EVDD\_Out)과 그라운드에 연결된 제5 트랜지스터(T5)의 게이트 노드 사이에 일정한 정전 용량을 갖는 제1 캐패시터(C1)를 배치하여 제1 캐패시터(C1)의 방전 속도를 산출할 수 있다.
- [0193] 그리고, 제1 캐패시터(C1)의 방전 속도에 따라 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)이 방전되는 과정에서 흐르는 전류를 아래와 같이 산출할 수 있다.

방전 시간(ms)	EVDD Cap.(μF)	EVDD1(V)	Current(A)
0.552	200	27	9.79
1.586	200	27	3.40

- [0194]
- [0195] 제1 캐패시터(C1)의 방전 시간이 0.552ms인 경우, 디스플레이 패널(110)의 구동 전압 정전 용량이 200 μF이라고 할 때, 방전 과정에서 흐르는 전류는  $200 \mu F * 27V / 0.552ms = 9.79A$ 로 산출될 수 있다. 또는, 제1 캐패시터

(C1)의 방전 시간이 1.586ms인 경우, 방전 과정에서 흐르는 전류는  $200\mu\text{F} * 27\text{V} / 1.586\text{ms} = 3.40\text{A}$ 으로 산출될 수 있다.

- [0196] 즉, 제1 캐패시터(C1)의 방전 시간이 길어질수록 방전 과정에서 흐르는 전류는 감소하게 된다. 그리고, 방전 과정에서 흐르는 전류를 감소시켜줌으로써, 방전 과정에서 제5 트랜지스터(T5)의 손상이 발생하는 것을 방지할 수 있다.
- [0197] 이와 같이, 본 발명의 실시예들은, 디스플레이 구동 기간과 열화 센싱 기간 사이에 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)의 방전 시간을 조절하여, 방전 과정에서 흐르는 전류를 제어함으로써, 방전부(153)에 포함된 회로 소자의 손상을 방지하며 제1 구동 전압(EVDD1)을 방전시킬 수 있도록 한다. 따라서, 제1 구동 전압(EVDD1)을 효과적으로 방전시키며, 열화 센싱 기간에 제2 구동 전압(EVDD2)이 안정적으로 공급될 수 있도록 한다.
- [0198] 도 16은 도 15에 도시된 구동 전압 공급 회로(150)에 의한 방전 과정에서 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)이 방전되는 파형의 예시를 나타낸 도면이다.
- [0199] 도 16을 참조하면, 디스플레이 구동 기간과 열화 센싱 기간 사이의 기간에 구동 전압 공급 회로(150)의 방전부(153)로 하이 레벨의 제3 제어 신호(CS3)가 인가된다. 따라서, 제5 트랜지스터(T5)의 게이트 노드의 전압이 상승하게 되고, 방전부(153)를 통해 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)이 방전되게 된다.
- [0200] 이때, 방전부(153)에 일정한 크기를 갖는 제5 저항(R5)과, 일정한 정전 용량을 갖는 제1 캐패시터(C1)가 배치됨에 따라, 방전 시간이 제어되어 방전 과정에서 흐르는 전류가 급격하게 증가하지 않도록 할 수 있다.
- [0201] 따라서, 구동 전압 출력단(EVDD\_Out)의 전압, 즉, 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)이 서서히 방전하게 되어, 방전부(153)에 포함된 회로 소자의 손상 없이 안정적으로 방전이 이루어질 수 있도록 한다.
- [0202] 한편, 이와 같이, 제1 캐패시터(C1)를 배치함으로써 방전 과정에서 흐르는 전류를 제어할 수 있으나, 디스플레이 구동을 위한 제1 구동 전압(EVDD1)의 공급이 시작되는 시점에 제1 캐패시터(C1)에 의한 커플링으로 인해 제5 트랜지스터(T5)의 게이트 노드의 전압이 상승할 수 있다.
- [0203] 본 발명의 실시예들은, 제5 트랜지스터(T5)의 게이트 노드와 그라운드 사이에 제1 캐패시터(C1)의 정전 용량보다 큰 정전 용량을 갖는 제2 캐패시터(C2)를 배치함으로써, 제1 구동 전압(EVDD1)이 인가되는 시점에 제5 트랜지스터(T5)의 게이트 노드의 전압 상승을 방지할 수 있도록 한다.
- [0204] 도 17은 도 15에 도시된 구동 전압 공급 회로(150)에서 디스플레이 구동을 위한 제1 구동 전압(EVDD1)의 공급을 시작하는 시기에 방전부(153)에 포함된 방전 제어 트랜지스터(T5)의 게이트 노드의 전압 상태의 예시를 나타낸 도면이다.
- [0205] 도 17을 참조하면, 디스플레이 장치(100)가 턴-온 되어 디스플레이 구동을 시작하는 시점이나, 열화 센싱 기간 이후 디스플레이 구동을 시작하는 시점에 구동 전압 공급 회로(150)의 제1 구동 전압 출력부(151)는 제1 구동 전압(EVDD1)을 출력한다.
- [0206] 제1 구동 전압 출력부(151)가 제1 구동 전압(EVDD1)을 출력함에 따라 구동 전압 출력단(EVDD\_Out)의 전압 레벨이 상승하게 된다.
- [0207] 이때, 구동 전압 출력단(EVDD\_Out)과 제5 트랜지스터(T5)의 게이트 노드 사이에 제1 캐패시터(C1)가 배치되므로, 제5 트랜지스터(T5)의 게이트 노드의 전압이 구동 전압 출력단(EVDD\_Out)과 커플링되어 상승할 수 있다.
- [0208] 이러한 경우, 제5 트랜지스터(T5)가 턴-온 되어 방전부(153)가 작동하고 제1 구동 전압(EVDD1)이 방전될 수 있다.
- [0209] 그러나, 제5 트랜지스터(T5)의 게이트 노드와 그라운드 사이에 제1 캐패시터(C1)보다 큰 정전 용량을 갖는 제2 캐패시터(C2)를 배치해줌으로써, 구동 전압 출력단(EVDD\_Out)의 전압이 상승하는 기간에도 제5 트랜지스터(T5)의 게이트 노드의 전압이 상승하지 않도록 할 수 있다.
- [0210] 즉, 더 큰 정전 용량을 갖는 제2 캐패시터(C2)를 제5 트랜지스터(T5)의 게이트 노드와 그라운드 사이에 연결하여, 제5 트랜지스터(T5)의 게이트 노드의 전압을 일정하게 유지하고, 제1 구동 전압(EVDD1)이 인가되는 시점에 제5 트랜지스터(T5)가 턴-온 되는 것을 방지할 수 있다.

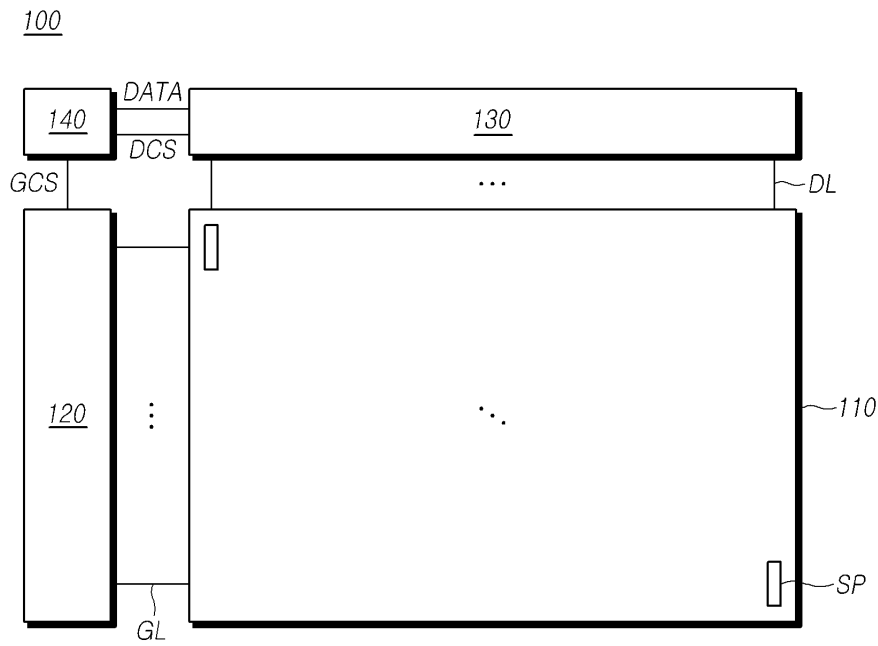
- [0211] 전술한 본 발명의 실시예들은, 유기발광다이오드(OLED)의 열화 센싱 기간에 디스플레이 구동을 위해 요구되는 제1 구동 전압(EVDD1)보다 낮은 제2 구동 전압(EVDD2)을 공급함으로써, 유기발광다이오드(OLED)의 동작 전압을 일정하게 유지하여 유기발광다이오드(OLED)의 열화를 정확히 센싱할 수 있도록 한다.
- [0212] 또한, 디스플레이 구동 기간에 제1 구동 전압(EVDD1)을 공급하고, 열화 센싱 기간에 제2 구동 전압(EVDD2)을 공급하며, 디스플레이 구동 기간과 열화 센싱 기간 사이에 디스플레이 패널(110)에 인가된 제1 구동 전압(EVDD1)을 방전시키는 구동 전압 공급 회로(150)를 제공함으로써, 디스플레이 구동과 열화 센싱에 요구되는 구동 전압(EVDD)을 안정적으로 공급할 수 있도록 한다.
- [0213] 또한, 구동 전압 공급 회로(150)의 방전부(153)에 일정한 크기를 갖는 저항과 캐패시터의 배치를 통해 제1 구동 전압(EVDD1)의 방전 시간을 제어함으로써, 방전 과정에서 전류의 급격한 증가로 인한 회로 소자의 손상을 방지하며 구동 전압(EVDD)을 공급할 수 있도록 한다.
- [0214] 이상의 설명은 본 발명의 기술 사상을 예시적으로 설명한 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 다양한 수정 및 변형이 가능할 것이다. 또한, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이므로 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리 범위에 포함되는 것으로 해석되어야 할 것이다.

**부호의 설명**

- [0216] 100: 디스플레이 장치    110: 디스플레이 패널
- 120: 게이트 구동 회로    130: 데이터 구동 회로
- 131: 센싱부            140: 컨트롤러
- 150: 구동 전압 공급 회로    151: 제1 구동 전압 출력부
- 152: 제2 구동 전압 출력부    153: 방전부
- 200: 전원 공급부

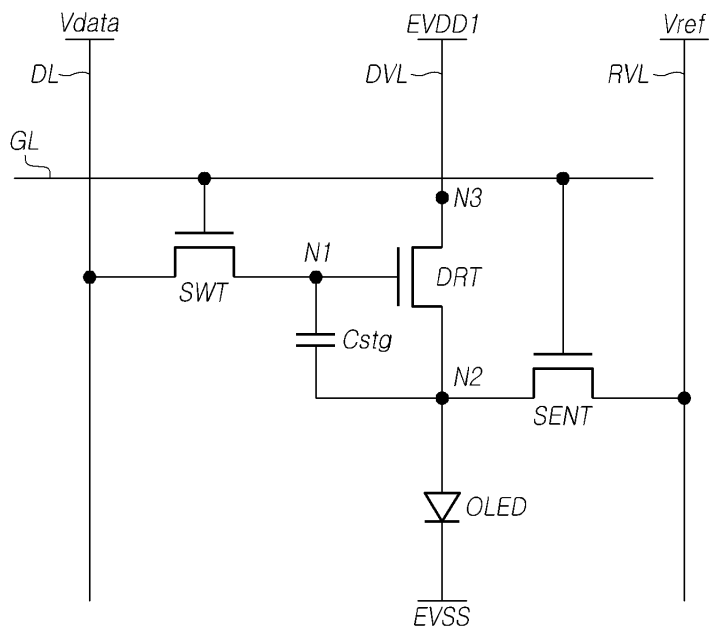
도면

도면1

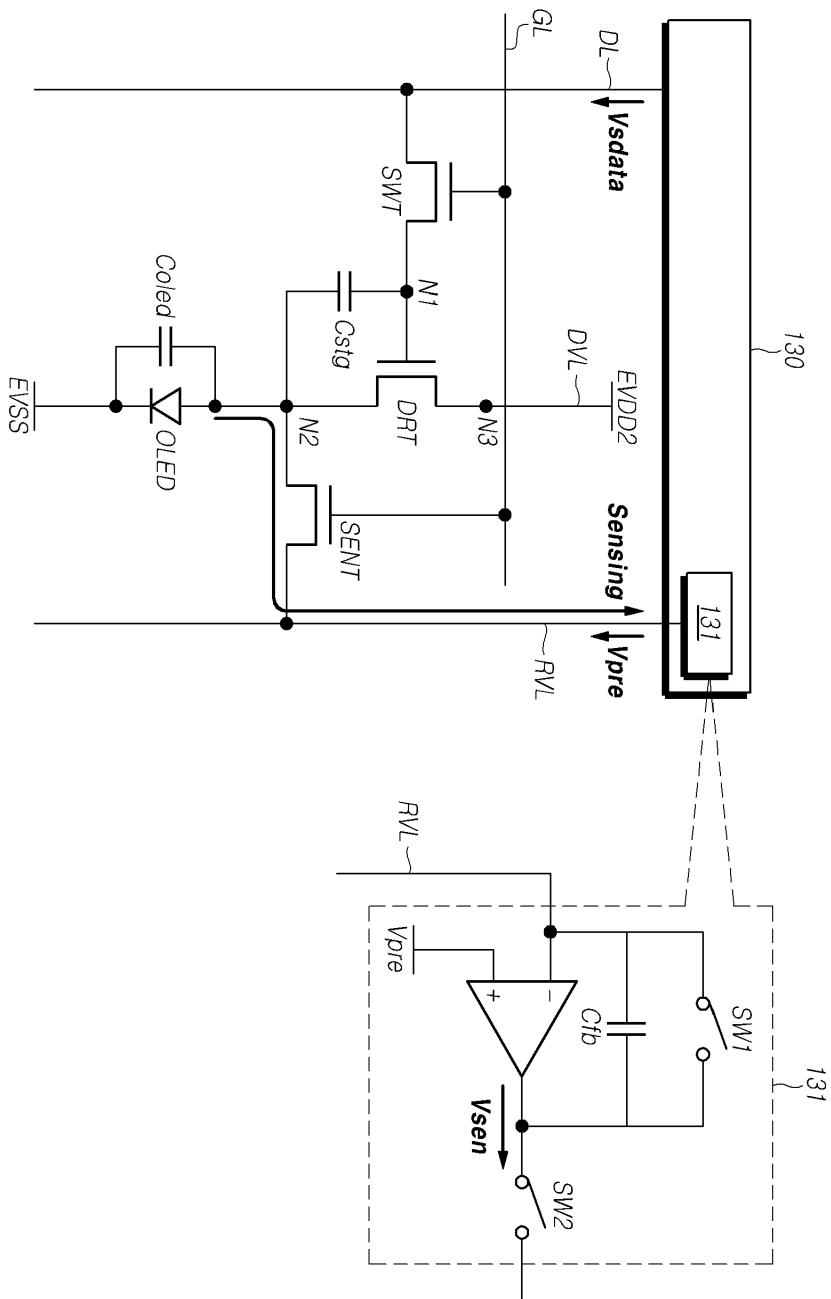


도면2

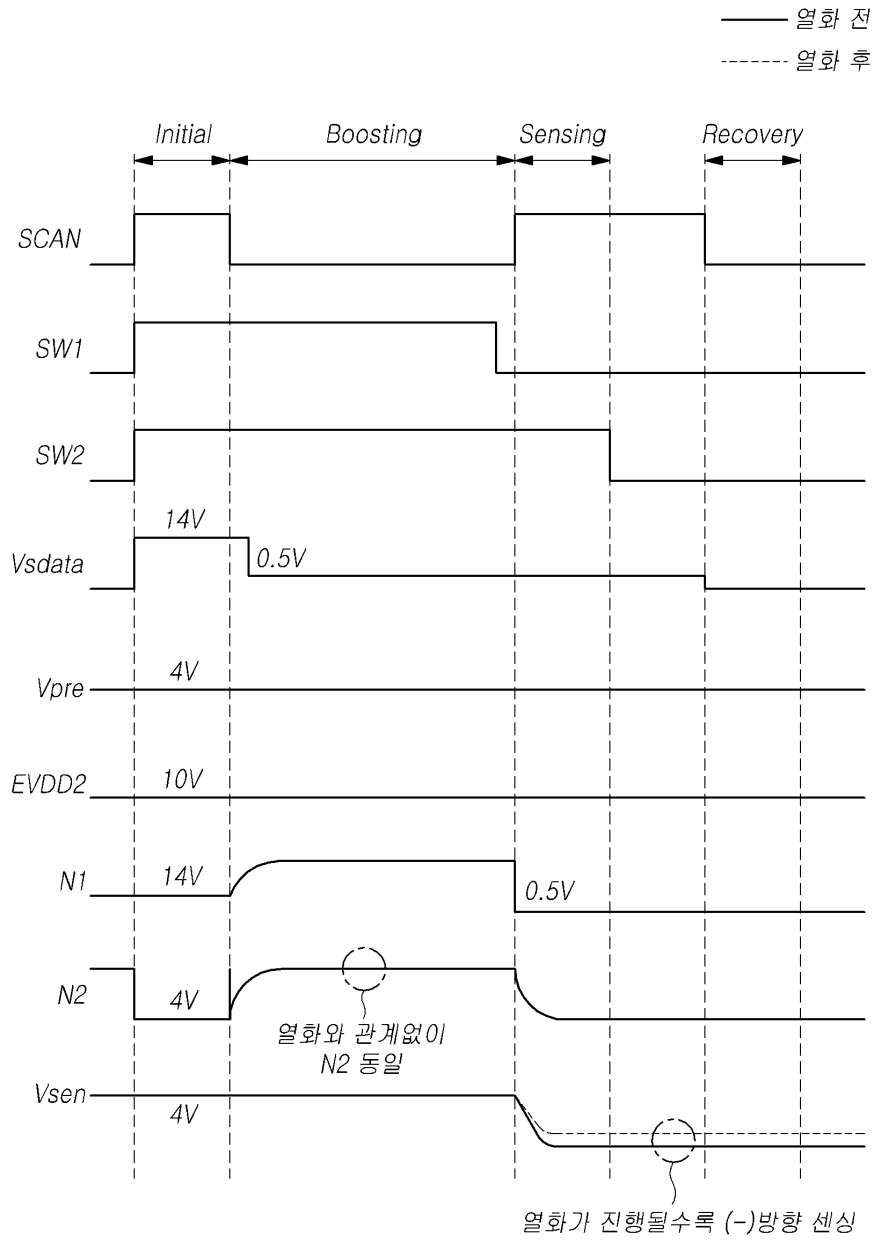
Sub-Pixel



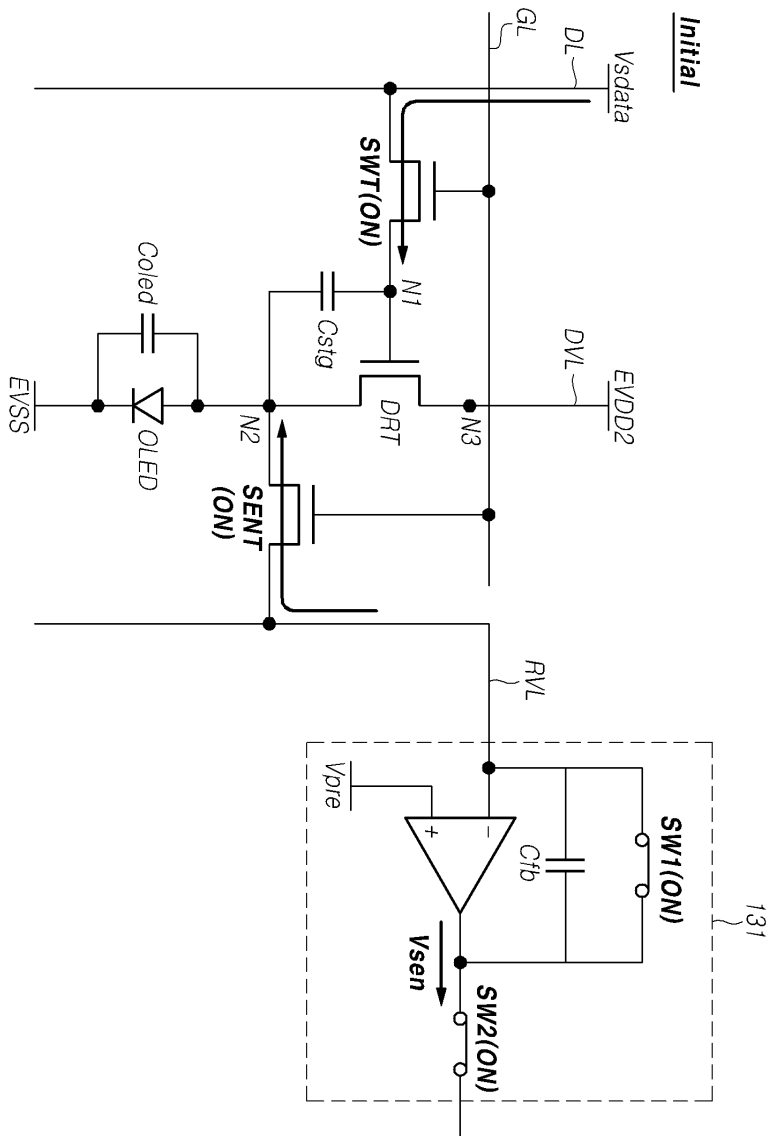
도면3



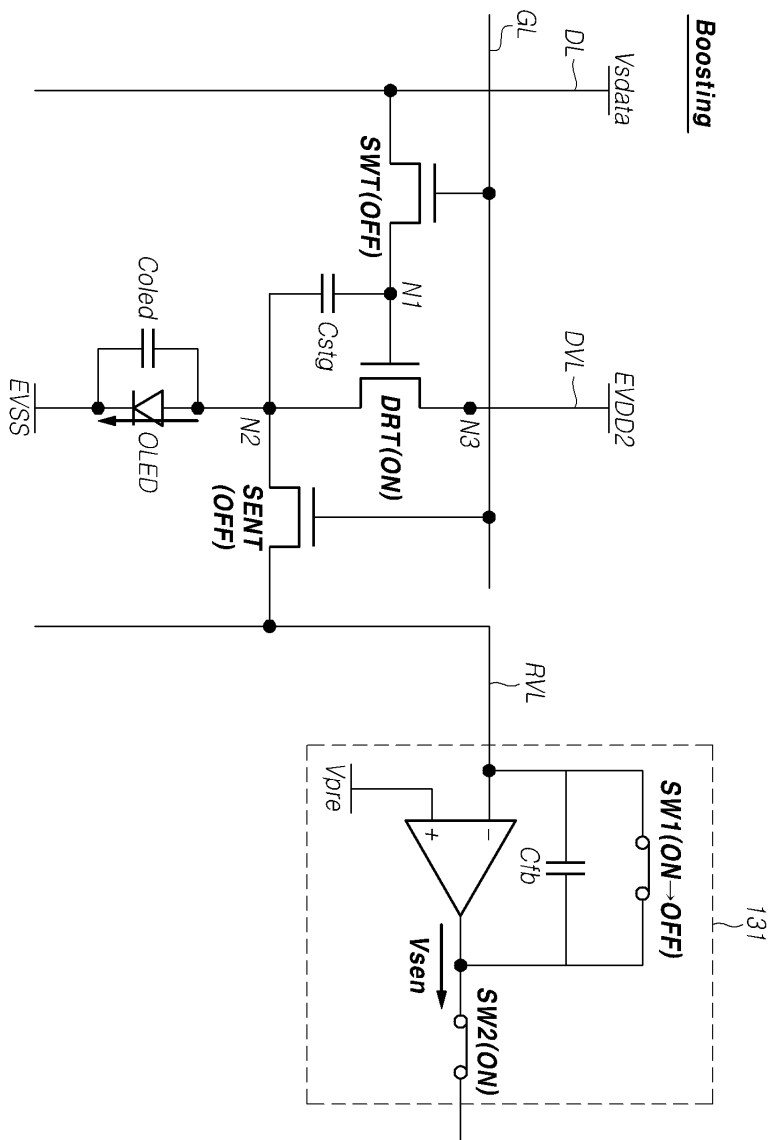
도면4



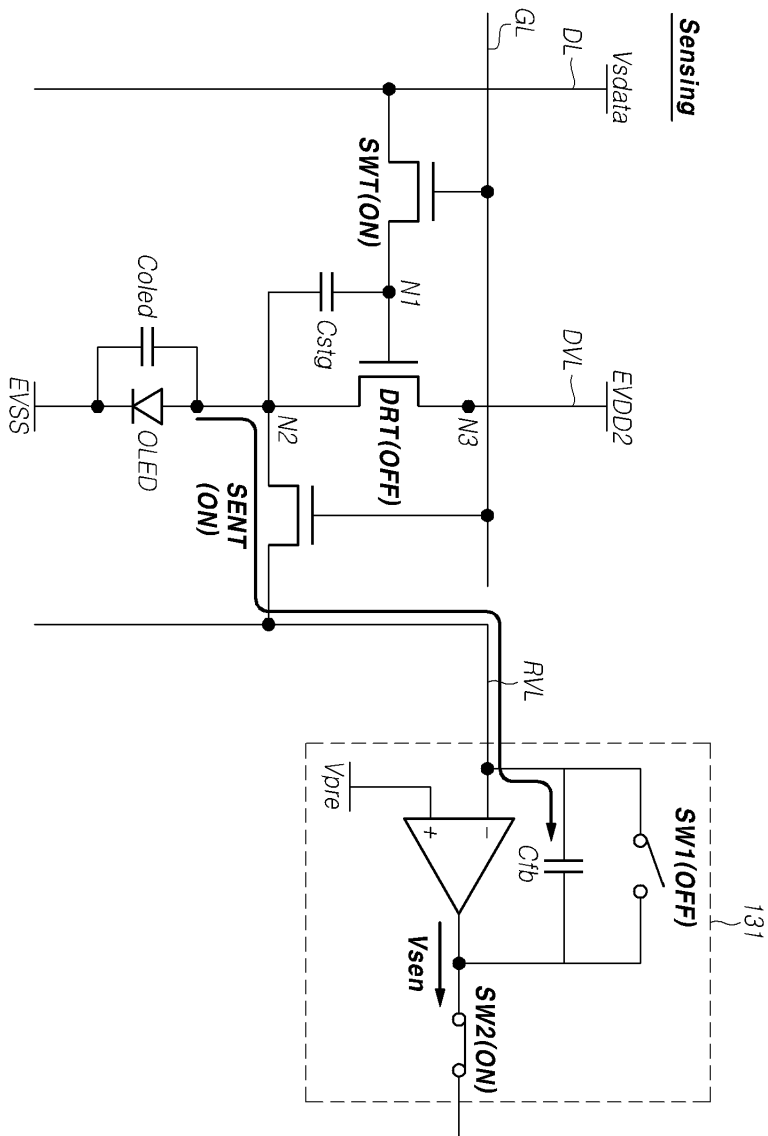
도면5



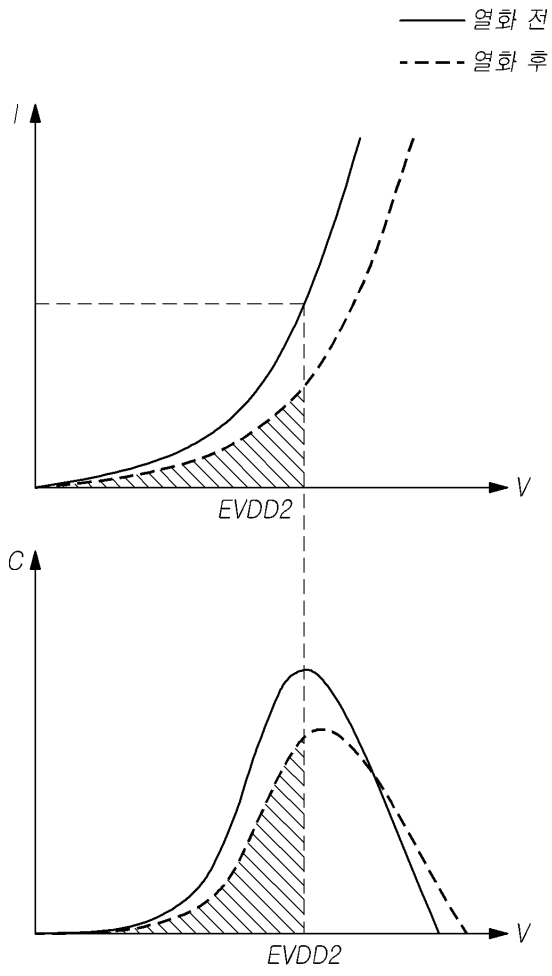
도면6



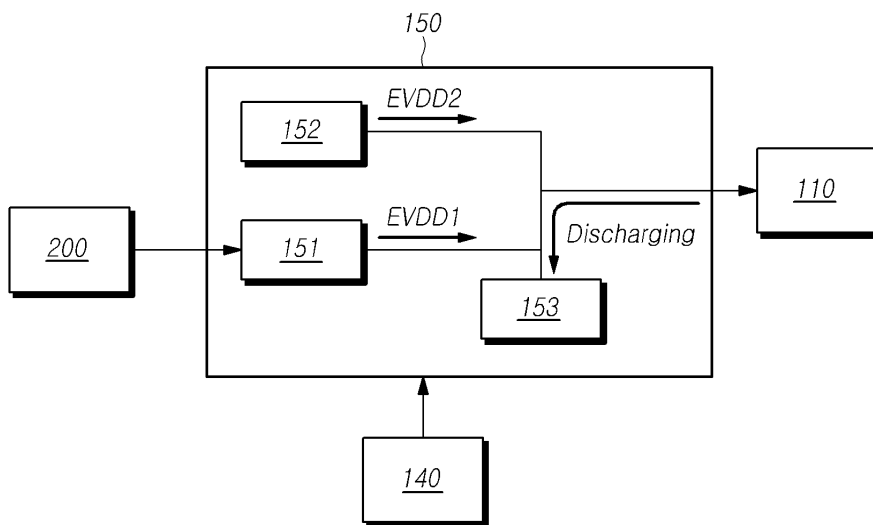
도면7



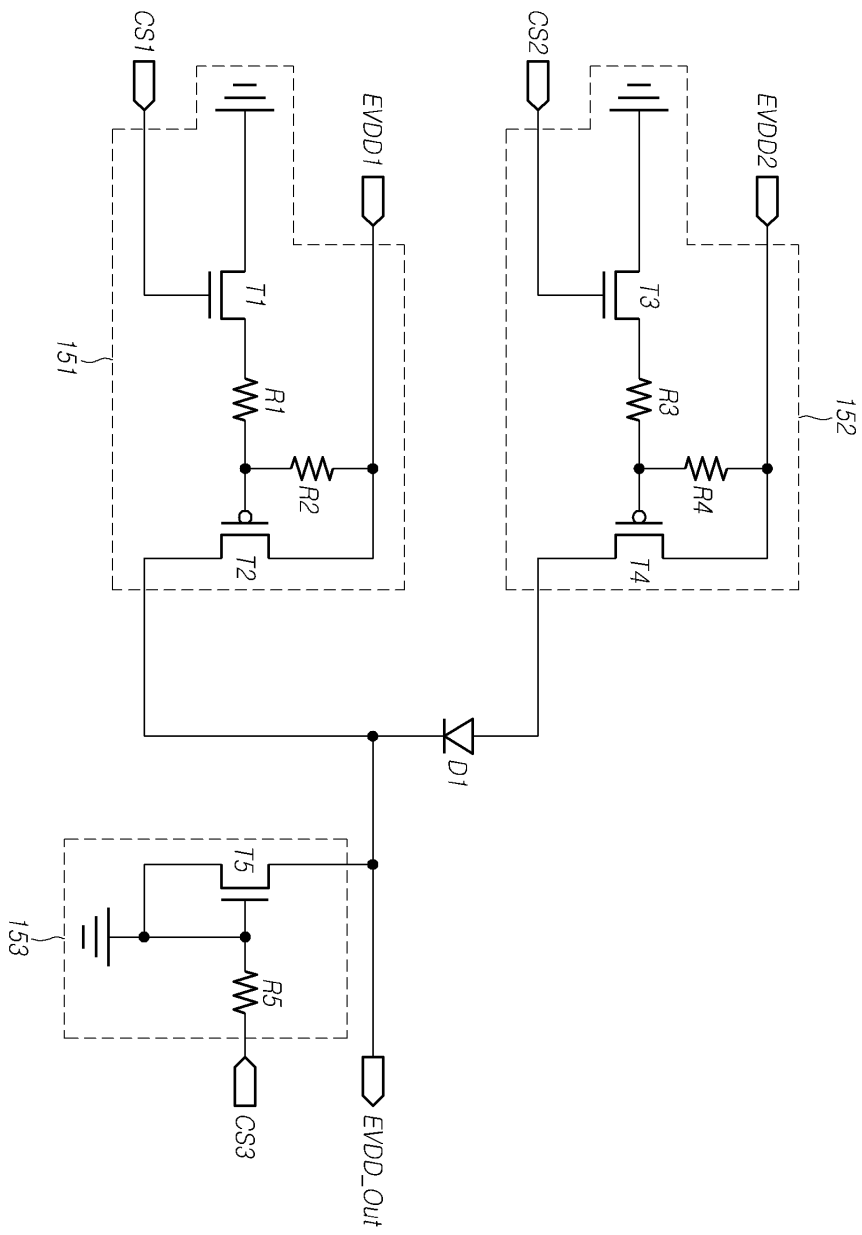
도면8



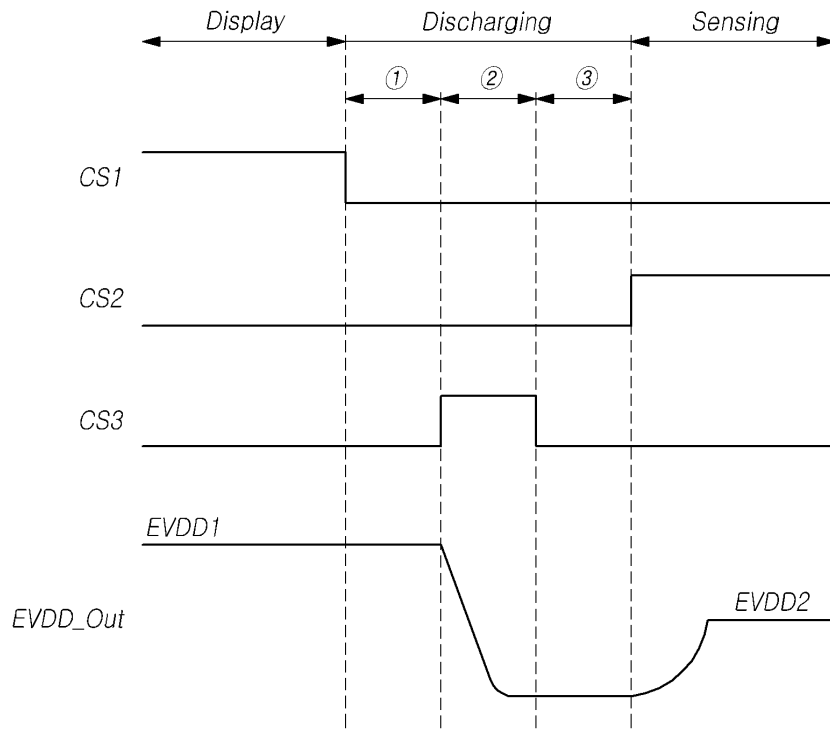
도면9



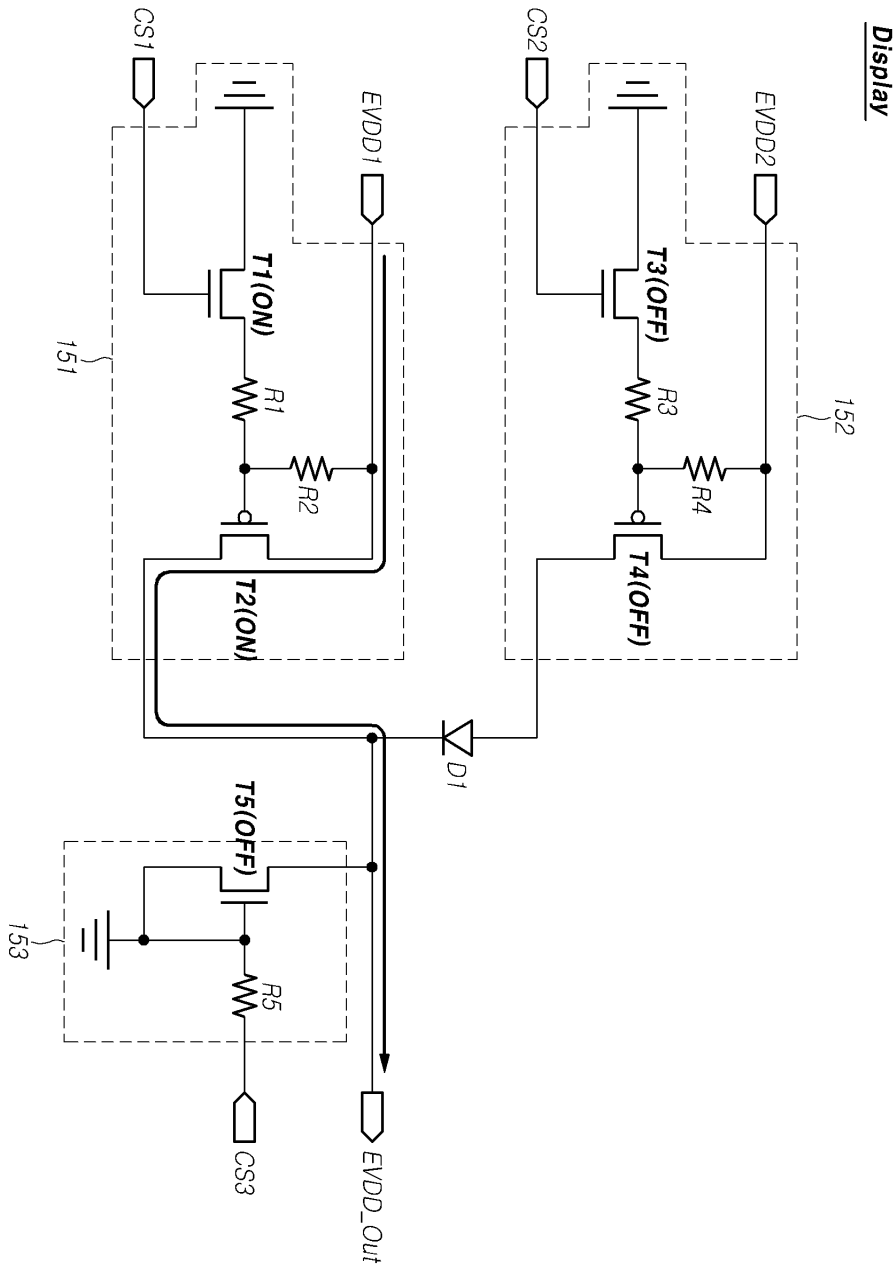
도면10



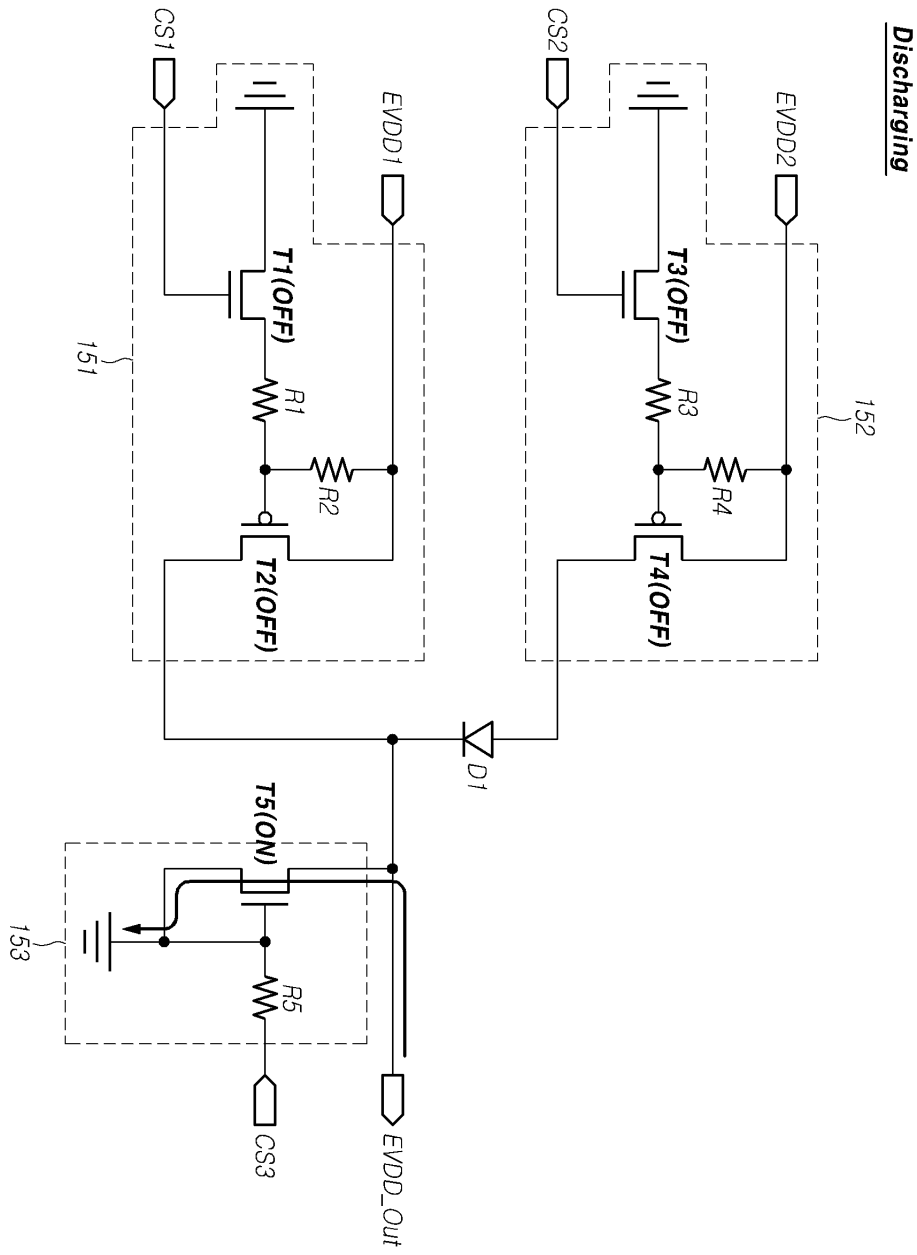
도면11



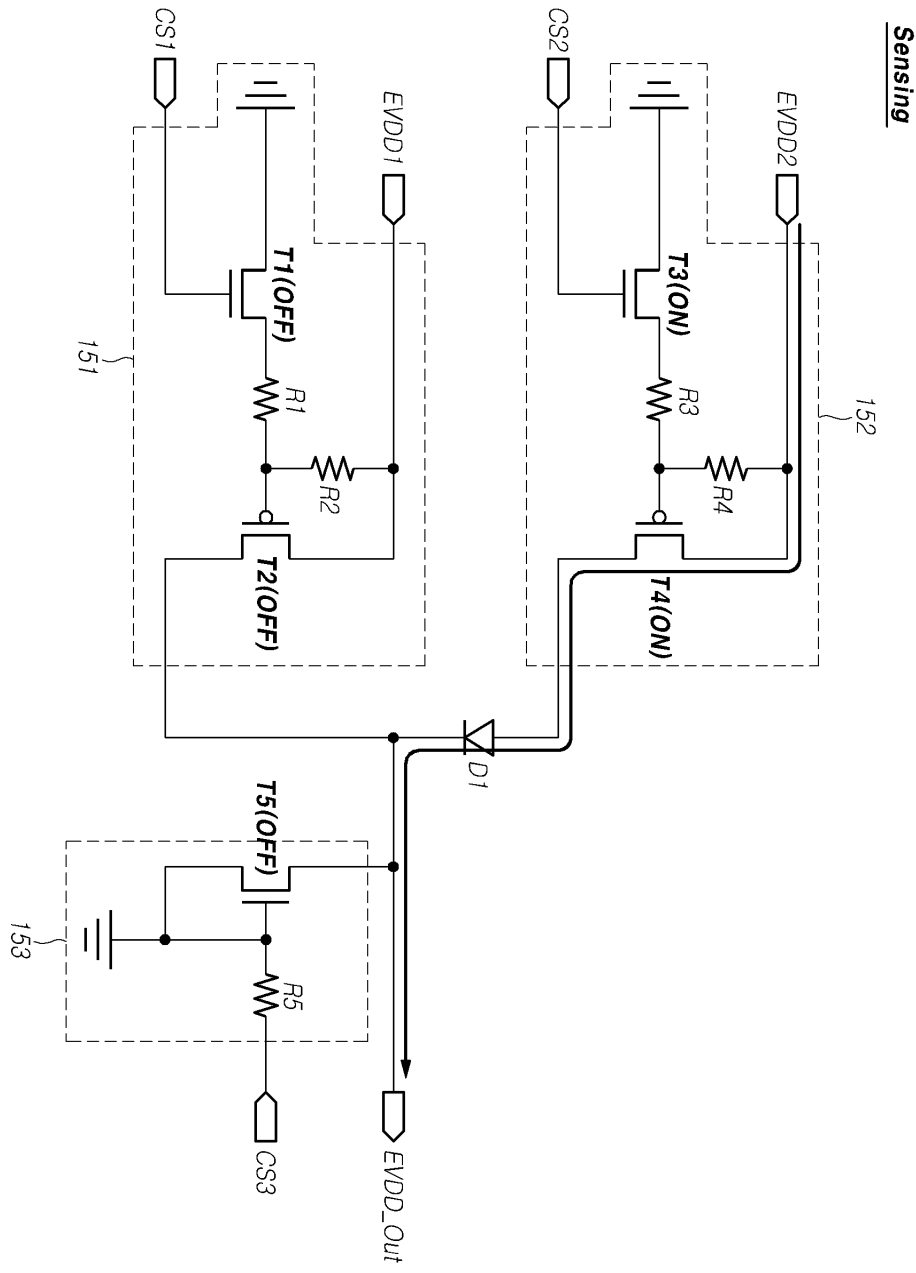
도면12



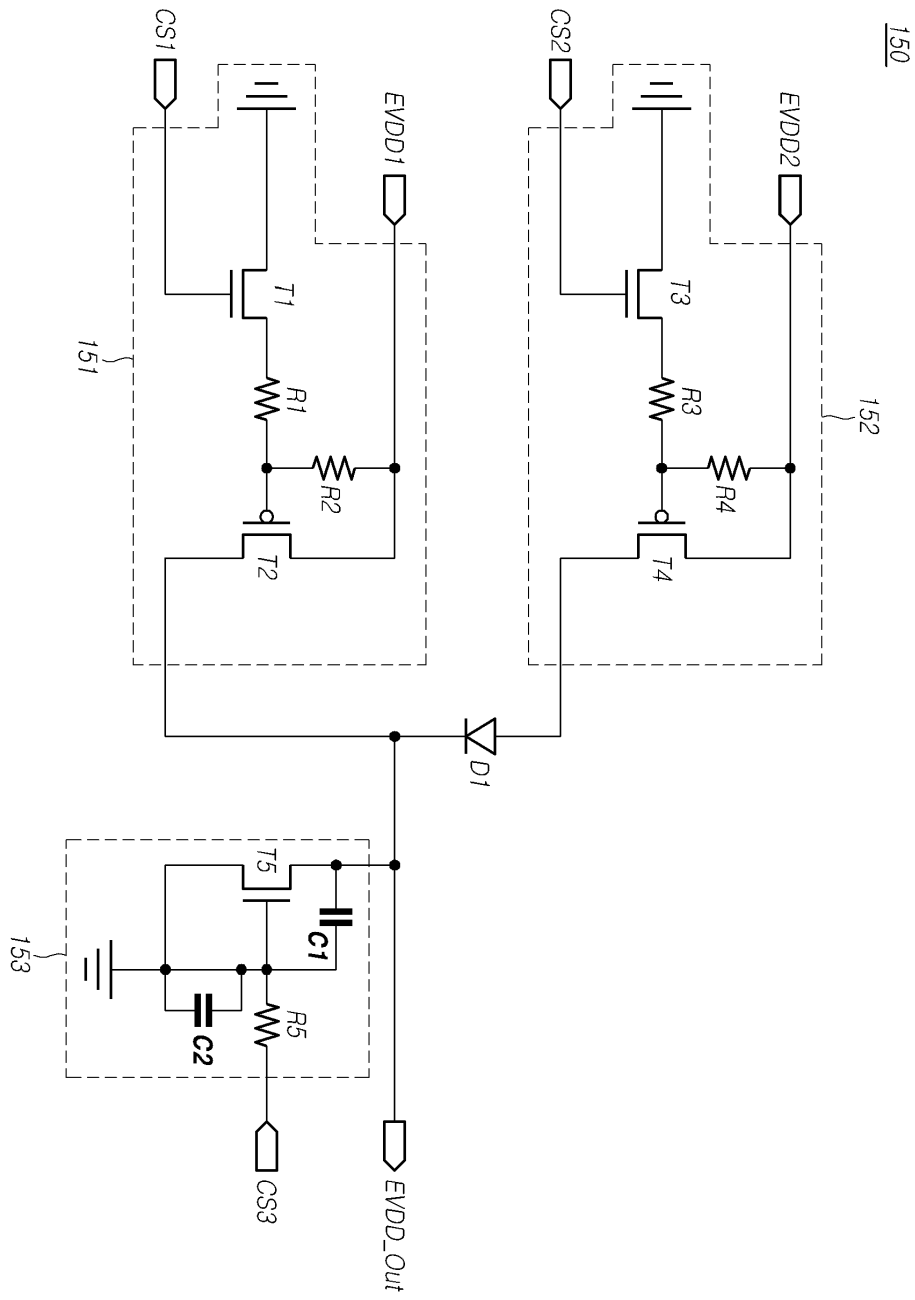
도면13



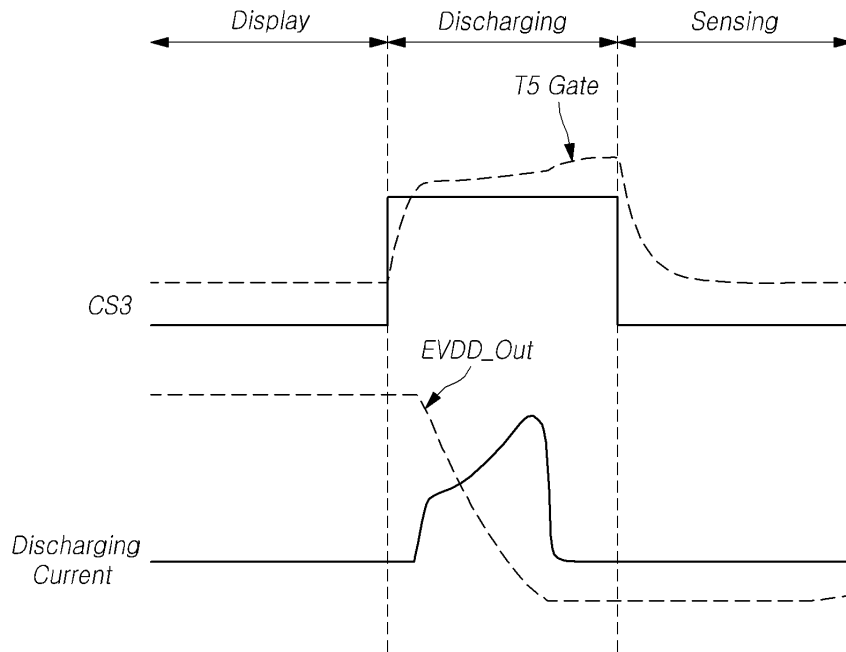
도면14



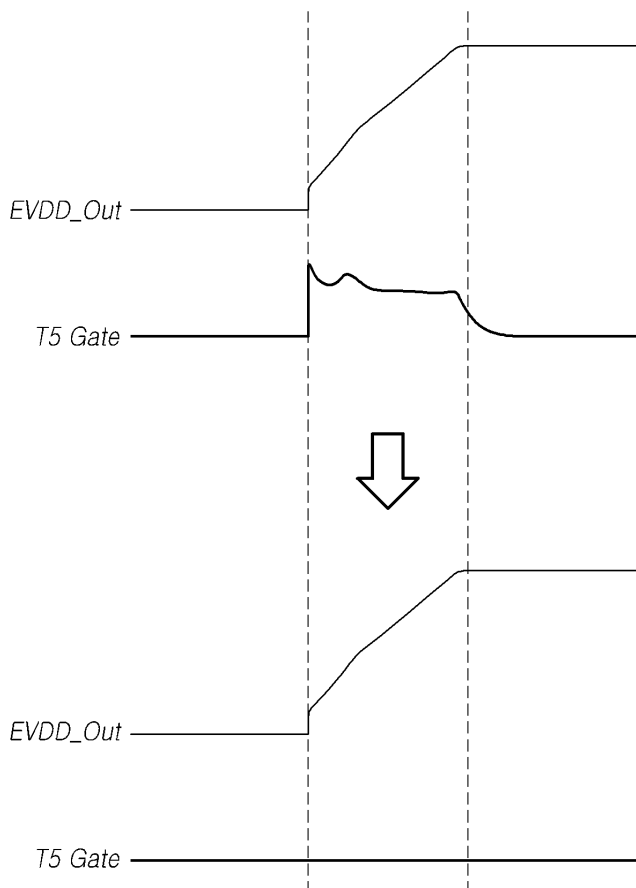
도면15



도면16



도면17



专利名称(译)	驱动电压供给电路，显示面板及装置		
公开(公告)号	<a href="#">KR1020200025088A</a>	公开(公告)日	2020-03-10
申请号	KR1020180101922	申请日	2018-08-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	이주석		
发明人	이주석		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2310/08 G09G2320/043 G09G2330/028 G09G3/3258 G09G2320/046 G05F1/571 G09G2300/0819 G09G2300/0842 G09G2310/0243 G09G2310/0251 G09G2320/0233 G09G2320/0295 G09G2320/045 G09G2330/021 G09G2330/12		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明的实施方式涉及驱动电压供给电路,显示面板以及显示装置。通过在用于感测设置在子像素中的有机发光二极管的劣化的时段期间提供低于用于驱动显示器的驱动电压的驱动电压,可以通过以下方式精确地感测有机发光二极管的劣化程度:保持有机发光二极管的工作电压恒定。另外,通过在提供用于劣化感测的驱动电压之前放电施加到显示面板的驱动电压并控制在放电过程中流动的电流,可以针对每个显示驱动时段和劣化感测稳定地提供具有不同电平的驱动电压。期。

