



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0080900
(43) 공개일자 2017년07월11일

(51) 국제특허분류(Int. Cl.)

G09G 3/32 (2016.01)

(52) CPC특허분류

G09G 3/3266 (2013.01)

(21) 출원번호 10-2015-0190549

(22) 출원일자 2015년12월31일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

이충훈

경기도 파주시 가람로116번길 130 708동 1203호
(와동동, 가람마을7단지한라비발디아파트)

박성진

경기도 파주시 청암로 27, 601동 201호 (목동동,
산내마을 6단지)

(74) 대리인

특허법인 대아

전체 청구항 수 : 총 8 항

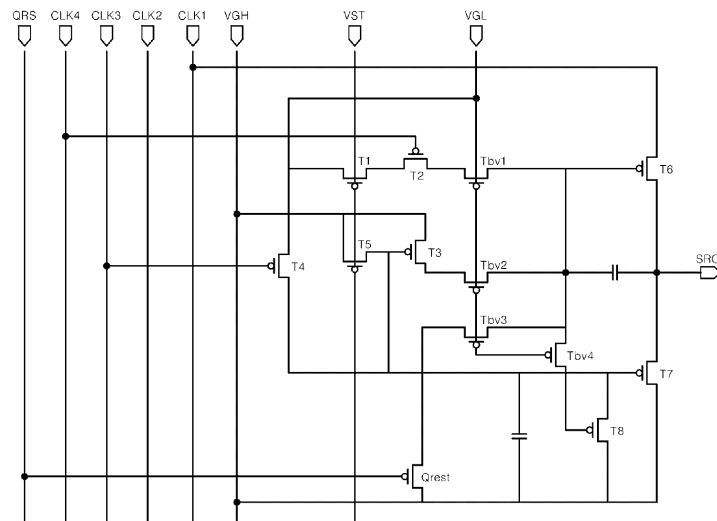
(54) 발명의 명칭 GIP 구동 장치 및 이를 구비하는 유기발광 표시 장치

(57) 요약

본 발명은, GIP 구동 장치의 배치 면적 감소를 통해 유기발광 표시 장치의 표시 영역을 상대적으로 확대시키기 위한 목적에서 제안되었다.

이를 위해, 본 발명은, GIP 구동 장치에 있어서, 공통의 게이트 신호를 사용하는 2 이상의 트랜지스터 소자를 일렬로 배치하는 구성, 그리고, 이와 같은 회로부의 배치에 대응되도록, 공통된 게이트 신호의 공급을 위한 신호 배선을 회로부 내의 해당 트랜지스터 소자 상에 형성하는 등의 구성을 제공할 수 있다.

대표도



명세서

청구범위

청구항 1

시작 신호 펄스(VST) 배선 및 VGL(Voltage Gate Low) 배선을 포함하는 복수의 신호 배선이 구비되는 배선부; 및 복수개의 트랜지스터를 구비하며, 상기 배선부를 통해 공급되는 신호를 이용해 순차적인 제어 신호를 형성하는 회로부;를 포함하고,

상기 회로부에 구비되는 트랜지스터 가운데 공통의 게이트 신호를 이용하는 2 이상의 트랜지스터가 일렬로 배치되는 GIP(Gate In Panel) 구동 장치.

청구항 2

시작 신호 펄스(VST) 배선, 및 VGL(Voltage Gate Low) 배선을 포함하는 복수의 신호 배선; 및 복수개의 트랜지스터를 구비하며, 상기 신호 배선을 통해 공급되는 신호를 이용해 순차적인 제어 신호를 형성하는 회로부;를 포함하고,

상기 신호 배선 가운데, 상기 회로부에 구비되는 2 이상의 트랜지스터에 공통의 게이트 신호로 이용되는 신호의 배선중 적어도 하나의 신호 배선이 상기 회로부 내에 형성되는 GIP 구동 장치.

청구항 3

제 2 항에 있어서,

상기 2 이상의 트랜지스터에 공통의 게이트 신호로 이용되는 신호의 배선은, 상기 시작 신호 펄스(VST) 배선 또는 VGL(Voltage Gate Low) 배선인 GIP 구동 장치.

청구항 4

제 3 항에 있어서,

상기 회로부에 구비되는 트랜지스터 가운데, 상기 시작 신호 펄스(VST) 또는 VGL(Voltage Gate Low) 신호를 공통의 게이트 신호로 이용하는 2 이상의 트랜지스터가, 해당 게이트 신호 배선의 형성 방향에 대응되도록 일렬로 배치되는 GIP 구동 장치.

청구항 5

영상을 표시하는 표시패널;

게이트 라인을 통해 상기 표시패널에 스캔 신호를 공급하는 GIP(Gate In Panel) 구동부;

상기 스캔 신호에 대응되도록, 데이터 라인을 통해 상기 표시패널에 소스 신호를 공급하는 데이터 구동부; 및

상기 GIP 구동부 및 데이터 구동부에 대한 제어 신호를 공급하는 타이밍 컨트롤러;를 포함하고,

상기 GIP 구동부는, 시작 신호 펄스(VST) 배선 및 VGL(Voltage Gate Low) 배선을 포함하는 복수의 신호 배선을 구비하는 배선부; 및

복수개의 트랜지스터를 구비하며, 상기 배선부를 통해 공급되는 신호를 이용해 순차적인 제어 신호를 형성하는 회로부;를 포함하고,

상기 회로부에 구비되는 트랜지스터 가운데 공통의 게이트 신호를 이용하는 2 이상의 트랜지스터가 일렬로 배치되는 유기발광 표시 장치.

청구항 6

영상을 표시하는 표시패널;

게이트 라인을 통해 상기 표시패널에 스캔 신호를 공급하는 GIP(Gate In Panel) 구동부;

상기 스캔 신호에 대응되도록, 데이터 라인을 통해 상기 표시패널에 소스 신호를 공급하는 데이터 구동부; 및

상기 GIP 구동부 및 데이터 구동부에 대한 제어 신호를 공급하는 타이밍 컨트롤러;를 포함하고,

상기 GIP 구동부는, 시작 신호 펄스(VST) 배선 및 VGL(Voltage Gate Low) 배선을 포함하는 복수의 신호 배선; 및

복수개의 트랜지스터를 구비하며, 상기 신호 배선을 통해 공급되는 신호를 이용해 순차적인 제어 신호를 형성하는 회로부;를 포함하고,

상기 신호 배선 가운데, 상기 회로부에 구비되는 2 이상의 트랜지스터에 공통의 게이트 신호로 이용되는 신호의 배선 중 적어도 하나의 신호 배선이 상기 회로부 내에 형성되는 유기발광 표시 장치.

청구항 7

제 6 항에 있어서,

상기 2 이상의 트랜지스터에 공통의 게이트 신호로 이용되는 신호의 배선은, 상기 시작 신호 펄스(VST) 배선 또는 VGL(Voltage Gate Low) 배선인 유기발광 표시 장치.

청구항 8

제 7 항에 있어서,

상기 회로부에 구비되는 트랜지스터 가운데, 상기 시작 신호 펄스(VST) 또는 VGL(Voltage Gate Low) 신호를 공통의 게이트 신호로 이용하는 2 이상의 트랜지스터가 해당 게이트 신호 배선의 형성 방향에 대응되도록 일렬로 배치되는 유기발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 GIP(Gate In Panel) 구동 장치 및 이를 구비하는 유기발광 표시 장치에 관한 것으로, 보다 상세하게는, GIP 구동 장치의 배선 구조 변경을 통해 내로우 베젤(narrow bezel)을 구현할 수 있도록 하기 위한 기술 및 이와 같은 기술을 이용하여 구현된 유기발광 표시 장치에 관한 것이다.

배경 기술

[0002] 정보화 사회가 발전함에 따라 영상을 표시하기 위한 표시 장치에 대한 요구가 다양한 형태로 증가하고 있으며, 근래에는 액정 표시 장치(LCD: liquid crystal display)나 유기발광 다이오드(OLED: organic light emitting diode) 표시 장치와 같은 여러 가지 평판 표시 장치(flat display device)가 널리 활용되고 있다.

[0003] 이와 같은 평판 표시 장치에 대한 영상 품질 향상 또는 영상 표시 효율 향상의 일환으로, 베젤을 축소시킴으로써 상대적으로 영상 표시 영역을 확장시키기 위한 많은 기술들이 제안되었다.

- [0004] GIP(Gate In Panel) 방식 또한 상기와 같은 목적 등에 의해 제안된 기술 가운데 하나로써, 게이트 드라이버를 표시 패널에 내장하는 방식을 나타낸다.
- [0005] 도 1은 통상의 GIP 구동 장치의 구성을 개념적으로 나타낸 설명도이다.
- [0006] 도 1을 참조하면, 통상의 GIP 구동 장치는 배선부(110) 및 회로부(120)를 구비함을 확인할 수 있다.
- [0007] GIP 구동 장치의 배선부(110)에는 시작 신호 펄스(VST), 각종 클럭 신호(clk1 내지 clk4), VGH(Voltage Gate High), VGL(Voltage Gate Low) 및 큐노드 리셋 신호(QRS) 등의 공급을 위한 배선이 형성된다.
- [0008] 그리고, 회로부(120)에는 복수개의 박막 트랜지스터(TFT)가 구비될 수 있으며, 배선부(110)를 통해 공급되는 각종 신호를 이용해 게이트 제어 신호 및 발광 제어 신호 등을 생성해 표시 패널(P)의 화소에 공급한다.
- [0009] 그런데, 이와 같은 회로부(120)에 구비되는 박막 트랜지스터들의 경우, 일반적으로 표시 패널 내부에 형성되는 박막 트랜지스터에 비해 거대한 면적을 차지한다. 또한, 제어 신호들의 신뢰성 향상을 위한 다수의 트랜지스터들의 구비가 필수적으로 요구된다.
- [0010] 특히, 표시 패널의 해상도가 향상될수록 화소의 집적도는 향상될 수밖에 없으며, 따라서, 각각의 화소의 높이가 낮아짐에 따라 설계 면적의 유지를 위해 회로부(120)의 면적은 확대될 수밖에 없다는 등의 문제가 있다.
- [0011] 따라서, 본 발명에서는 GIP 구동 장치의 면적 축소를 위한 새로운 방안을 제안하고, 이에 따라, 상대적으로 축소된 베젤을 구비하는 유기발광 표시 장치를 제공하고자 한다.

발명의 내용

해결하려는 과제

- [0012] 본 발명은 유기발광 표시 장치의 GIP 구동 장치에 있어서, 일부 배선을 회로부 상에 설치하는 구성을 통해 GIP 구동 장치가 차지하는 면적을 축소시킬 수 있도록 하는 것을 목적으로 한다.
- [0013] 즉, 본 발명은, 상대적으로 축소된 GIP 구동 장치의 제공을 통해, 상대적인 내로우 베젤(narrow bezel) 구성을 갖는 유기발광 표시 장치를 제공하기 위한 것이다.
- [0014] 이를 위해 본 발명은, GIP 구동 장치의 회로부에 구비되는 트랜지스터들 가운데 공통의 게이트 신호를 사용하는 2 이상의 트랜지스터들을 일렬로 배치하고, 이에 대응되도록, 상기 게이트 신호 공급 배선을 회로부 내에 형성하는 구성을 제공할 수 있다.
- [0015] 그리고, 이와 같은 구성을 통해, 본 발명은 통상의 GIP 구동 장치에 비해 약 30% 이상 설치 면적이 감소된 GIP 구동 장치 및 이를 구비하는 유기발광 표시 장치를 제공할 수 있다.
- [0016] 본 발명의 목적들은 이상에서 언급한 목적으로 제한되지 않으며, 언급되지 않은 본 발명의 다른 목적 및 장점들은 하기의 설명에 의해서 이해될 수 있고, 본 발명의 실시예에 의해 보다 분명하게 이해될 것이다. 또한, 본 발명의 목적 및 장점들은 특허 청구 범위에 나타난 수단 및 그 조합에 의해 실현될 수 있음을 쉽게 알 수 있을 것이다.

과제의 해결 수단

- [0017] 본 발명은, GIP 구동 장치의 배치 면적 감소를 통해 유기발광 표시 장치의 표시 영역을 상대적으로 확대시키기 위한 목적에서 제안되었다.
- [0018] 이에 따라, 본 발명은, GIP 구동 장치에 있어서, 공통의 게이트 신호를 사용하는 2 이상의 트랜지스터 소자를 게이트 신호 공급 배선을 따라 일렬로 배치하는 구성을 통해 회로부의 배치 면적을 감소시키는 구성을 제공할 수 있다.
- [0019] 또한, 상기와 같은 회로부의 배치에 대응되도록, 공통된 게이트 신호의 공급을 위한 신호 배선을 회로부 내의

해당 트랜지스터 소자 상에 형성함으로써, 배선부의 배치 면적을 감소시키는 구성을 제공할 수 있다.

[0020] 나아가, 본 발명은 이와 같은 GIP 구동 장치를 구비하는 유기발광 표시 장치의 적용을 통해, 상대적인 표시 영역의 확대에 따른 영상 표시 효율 향상 등의 장점을 갖는 유기발광 표시 장치를 제공할 수 있다.

발명의 효과

[0021] 본 발명은 유기발광 표시 장치의 GIP(Gate In Panel) 구동 장치에 있어서, 일부 배선을 회로부 내에 배치함으로써, GIP 구동 장치가 차지하는 면적을 감소시킬 수 있도록 한다는 장점을 제공한다.

[0022] 즉, 본 발명은, GIP 구동 장치의 회로부에 구비되는 트랜지스터 가운데 공통의 게이트 신호를 사용하는 2 이상의 트랜지스터를, 배선의 형성 방향에 대응되도록 일렬로 배치하는 구성을 통해 회로부의 배치 면적을 감소시킬 수 있다.

[0023] 또한, 이와 같은 회로부의 배치에 대응되도록 게이트 신호 배선을 해당 트랜지스터 상에 형성함으로써, GIP 구동 장치 배선부의 면적을 추가적으로 감소시킬 수 있다.

[0024] 이 과정에서, 본 발명은 공정의 추가 등으로 인한 공정 시간이나 공정 비용의 증가 없이, 종래의 공정과 동일한 공정을 통해 GIP 구동 장치를 형성할 수 있다는 등의 장점을 추가로 제공할 수 있다.

[0025] 아울러, 본 발명은 이상의 구성을 갖는 GIP 구동 장치의 적용을 통해, 상대적으로 축소된 베젤을 구비하는 유기발광 표시 장치를 제공할 수 있다는 등의 장점을 갖는다.

도면의 간단한 설명

[0026] 도 1은 통상의 GIP 구동 장치의 구성을 개념적으로 나타낸 설명도이다.

도 2a 및 도 2b는 통상의 GIP 구동 장치의 구성을 나타낸 설명도이다.

도 3a 및 도 3b는 본 발명의 일 실시예에 따른 GIP 구동 장치의 구성을 나타낸 설명도이다.

도 4는 본 발명의 일 실시예에 따른 GIP 구동 장치를 구비하는 유기발광 표시 장치의 구성을 나타낸 설명도이다.

발명을 실시하기 위한 구체적인 내용

[0027] 전술한 목적, 특징 및 장점은 첨부된 도면을 참조하여 상세하게 후술되며, 이에 따라 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 것이다. 본 발명을 설명함에 있어서 본 발명과 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 상세한 설명을 생략한다. 이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예를 상세히 설명하기로 한다. 도면에서 동일한 참조부호는 동일 또는 유사한 구성요소를 가리키는 것으로 사용된다.

[0028] 도 2a 및 도 2b는 통상의 GIP 구동 장치의 구성을 나타낸 설명도이다.

[0029] 도 2a 및 도 2b를 참조하면, 통상의 GIP 구동 장치는 배선부(210) 및 회로부(220) 등을 구비함을 확인할 수 있다.

[0030] GIP 구동 장치의 배선부(210)에는 시작 신호 펄스(VST), 각종 클럭 신호(clk1 내지 clk4), VGH(Voltage Gate High), VGL(Voltage Gate Low) 및 큐노드 리셋 신호(QRS) 등의 공급을 위한 배선이 형성된다.

[0031] 그리고 회로부(220)에는 복수개의 박막 트랜지스터(TFT) 등이 구비될 수 있으며, 배선부(210)를 통해 공급되는 각종 신호를 이용해 스캔 신호 등을 생성한 후 표시 패널의 화소에 공급하는 등의 기능을 수행한다.

[0032] 즉, 회로부(220)는, 배선부(210)로부터 신호를 공급받아 각각 1단의 화소에 대한 제어 신호를 생성하며, 시프트 레지스터(shift register) 등의 회로를 구비한다. 시프트 레지스터의 출력 신호(SRO)를 통해 순차적인 스캔 신호 등이 제공될 수 있음은 통상의 게이트 구동부와 동일하다.

- [0033] 이와 같은 통상의 구성을 갖는 GIP 구동 장치는, 가령, 배선부(210)가 약 $80\mu\text{m}$, 회로부(220)가 약 $380\mu\text{m}$ 의 너비를 갖도록 구성될 수 있다. 따라서, 편측 게이트 구동 방식 표시 장치의 경우, GIP 구동 장치의 차지 면적이 약 $460\mu\text{m}$ 일 수 있으며, 양측 게이트 구동 방식 표시 장치의 경우 약 $920\mu\text{m}$ 정도의 면적을 차지할 수 있다.
- [0034] 따라서, 본 발명에서는, 이와 같은 GIP 구동 장치의 회로 배치 또는 배선의 배치 변경을 통해 보다 콤팩트 한 구성을 갖는 GIP 구동 장치를 제공할 수 있도록 한다.
- [0035] 도 3a 및 도 3b는 본 발명의 일 실시예에 따른 GIP 구동 장치의 구성을 나타낸 설명도이다.
- [0036] 도 3a 및 도 3b를 참조하면, 본 발명의 일 실시예에 따른 GIP 구동 장치는 배선부(310) 및 회로부(320) 등을 구비함을 확인할 수 있다.
- [0037] 먼저, 회로부(320)를 살펴보면, 본 발명의 실시예에 따른 GIP 구동 장치의 회로부(320)는, 회로부(320) 내에 구비되는 트랜지스터 가운데 공통의 게이트 신호를 이용하는 2 이상의 트랜지스터가 일렬로 배치되는 구성을 제공할 수 있다. 참고로, 여기서 일렬 배치가 물리적인 의미의 직선적 일렬 배치만을 의미하는 것은 아니며, 직선 형태를 갖는 일 신호 배선에 대해 별도의 연결 수단 없이 직접 연결 가능한 수준의 소자 배치를 의미할 수 있다.
- [0038] 다시 말해, 도면을 참조하면, VGL(Voltage Gate Low) 신호를 게이트 신호로 이용하는 3개의 트랜지스터(Tbv1, Tbv2, Tbv3)와, 시작 신호 펄스(VST)를 공통의 게이트 신호로 사용하는 2개의 트랜지스터(T1, T5)가 각각 신호 배선의 형성 방향을 따라 일렬로 배치됨을 확인할 수 있다.
- [0039] 즉, 각각의 회로부(320)는 1단의 화소에 대한 제어 신호를 생성하기 때문에, 표시 패널은, 이와 같은 회로부(320)가 종방향으로 연속 배치된 구조를 갖는다. 따라서, 이와 같은 회로부(320)의 트랜지스터 배치 구조를 통해, 게이트 신호가 공통된 트랜지스터들이, 게이트 신호 공급 배선을 따라 GIP 구동 장치 전체적으로 일렬 배치 가능함을 알 수 있다.
- [0040] 여기서, 본 발명의 명세서에 있어 게이트 신호는, 트랜지스터 소자의 게이트 단에 입력되는 신호를 의미하며, 이와 대비되어, GIP 구동 장치로부터 표시 패널로 인가되는 순차적인 펄스 신호는 스캔 신호로 표시하도록 한다.
- [0041] 공통의 게이트 신호를 사용하는 트랜지스터들의 일렬 배치 구성을 통해, 본 발명의 회로부(320)는, 도면에 표시된 바와 같이 약 $335\mu\text{m}$ 의 너비에 형성 가능할 수 있으며, 이는 통상의 GIP 구동 장치 대비 약 88%에 해당하는 너비이다.
- [0042] 또한, 본 발명은, 상기 배선부(310)에 구비되는 다수의 신호 배선 가운데, 회로부(320)에 구비되는 2 이상의 트랜지스터들에 공통의 게이트 신호로 이용되는 신호의 전송을 위한 배선을 회로부(320) 내에 형성하도록 구성될 수 있다. 다시 말해, 도면에 도시된 바와 같이, VGL(Voltage Gate Low) 신호 배선, 또는, 시작 신호 펄스(VST) 배선을 회로부(320) 내에 형성함으로써, 이들 배선이 차지하는 만큼 배선부(310)의 폭을 감소시킬 수 있다.
- [0043] 이와 같은 구성을 통해, 본 발명은 배선부(310)를 약 $50\mu\text{m}$ 의 너비 내에 형성 가능할 수 있으며, 이는 통상의 GIP 구동 장치 대비 약 62.5%의 너비에 해당한다.
- [0044] 나아가, 본 발명은 상기 2가지 구성의 결합 구조를 제공할 수 있다. 즉, 회로부(320)에 구비되는 트랜지스터 가운데, 시작 신호 펄스(VST) 또는 VGL(Voltage Gate Low) 신호를 공통의 게이트 신호로 이용하는 2 이상의 트랜지스터가 상기 게이트 신호 배선의 형성 방향에 따라 일렬로 배치되며, 이때, 시작 신호 펄스(VST) 또는 VGL(Voltage Gate Low) 신호 배선이 회로부(320) 내에 형성될 수 있다.
- [0045] 다시 말해, 도면에 도시된 바와 같이, 공통의 게이트 신호를 이용하는 트랜지스터들을 일렬로 배치하고, 이와 같은 트랜지스터의 배치에 대응되도록 신호 배선을 회로부(320)의 해당 위치에 형성시킬 수 있다.
- [0046] 이와 같은 결합 구조가 제공되는 경우, 본 발명의 GIP 구동 장치는 약 $335\mu\text{m}$ 의 너비 내에 형성 가능할 수 있으며, 따라서, 양측 게이트 구동 방식이 적용되는 경우, 약 $670\mu\text{m}$ 의 너비 내에 형성 가능할 수 있다. 그리고 이는, 종래의 GIP 구동 장치 대비 약 30% 정도 축소된 너비이다.
- [0047] 따라서, 도 3a 및 도 3b와 같은 본 발명의 실시예에 따른 GIP 구동 장치를 적용하는 경우, 보다 콤팩트 한 구성을 갖는 GIP 구동 장치의 제공이 가능할 수 있다는 장점이 있다.

- [0048] 여기서, 도 3a 및 도 3b에 도시된 배선부(310) 및 회로부(320)의 구성과 너비 정보는 본 발명의 실시예를 설명하기 위한 예시 구성일 뿐이며, 본 발명이 반드시 이와 같은 회로 배치 및 너비를 갖는 GIP 구동 장치에 한정적으로 적용 가능함을 의미하는 것은 아니다.
- [0049] 아울러, 도면에 도시하지는 않았으나, 본 발명의 GIP 구동 장치의 배선부(310)에 구비되는 나머지 신호 배선들 역시 회로부 상에 형성 가능할 수 있다. 즉, 시작 신호 펄스(VST) 또는 VGL(Voltage Gate Low) 신호 배선 뿐만 아니라, 배선부(310)의 각종 클럭 신호(clk1 내지 clk4) 배선, VGH(Voltage Gate High) 배선, 또는, 큐노드 리셋 신호(QRS) 배선 등을 추가적으로 회로부(320) 내에 형성할 수 있다.
- [0050] 따라서, 본 발명의 구성을 응용하는 경우, 궁극적으로는, 별도의 배선부(310)가 필요하지 않은, 회로부(320) 내에 모든 배선이 형성된 GIP 구동 장치의 제공이 가능할 수 있다.
- [0051] 이때, 추가적으로 회로부(320) 내에 형성되는 배선들 역시, 이와 연결되는 트랜지스터의 신호 단자의 위치에 대응되도록 형성되는 것이 바람직할 수 있을 것이다. 그리고, 이와 같은 추가 구성을 통해 배선부(310)의 너비가 보다 더 축소된, 한층 더 콤팩트 한 구성을 갖는 GIP 구동 장치의 제공이 가능함을 알 수 있다.
- [0052] 이와 같은 구성을 갖는 본 발명의 GIP 구동 장치는, 배선부(310) 및 회로부(320)의 구성을 위한 공정 순서의 변경 없이, 종래의 공정과 동일한 공정을 통해 GIP 구동 장치의 형성이 가능할 수 있다. 다시 말해, 통상의 GIP 구동 장치를 형성하는 공정과 동일하게, 메탈(metal) 증착 공정, 포토(Photo) 공정, 에치(Etch) 공정 및 스트립(Strip) 공정 등의 순서에 의해 본 발명의 실시예와 같은 GIP 구동 장치를 형성할 수 있다. 따라서, 공정 시간이나 비용의 증가 없이, 보다 콤팩트 한 구성을 갖는 GIP 구동 장치의 제공이 가능하다는 등의 장점을 갖는다.
- [0053] 도 4는 본 발명의 일 실시예에 따른 GIP 구동 장치를 구비하는 유기발광 표시 장치의 구성을 나타낸 설명도이다.
- [0054] 도 4를 참조하면, 본 발명의 일 실시예에 따른 GIP 구동 장치를 구비하는 유기발광 표시 장치는, 표시 영역(410) 및 비표시 영역(420)을 구비하는 표시 패널(P), GIP 구동부(430) 및 데이터 구동부(440) 등을 포함함을 확인할 수 있다.
- [0055] 표시패널(P)은 서로 교차하여 다수의 화소 영역을 정의하는 다수의 데이터 라인 및 다수의 게이트 라인을 포함할 수 있다.
- [0056] 데이터 구동부(440)는 데이터 라인을 통해 각각의 화소에 소스 신호를 공급하며, GIP 구동부(430)는 게이트 라인을 통해 순차적인 스캔 신호를 공급한다.
- [0057] 즉, 데이터 구동부(440)는 타이밍 컨트롤러(미도시)로부터 전달받은 영상 신호(RGB) 및 다수의 데이터 제어 신호를 이용하여 소스 신호를 생성하며, 게이트 라인을 통해 스캔 신호가 공급되는 동안, 이를 각각의 화소에 공급할 수 있다.
- [0058] 데이터 구동부(440)가 데이터 패드(445) 등을 통해 표시 패널(P)과 연결될 수 있음은 도면에 도시된 바와 같다.
- [0059] 여기서, 본 발명의 실시예에 따른 유기발광 표시 장치에 구비되는 GIP 구동부(430)는, 배선부 및 회로부 등을 구비할 수 있으며, 이 가운데 회로부의 경우, 회로부 내에 구비되는 트랜지스터 가운데 공통의 게이트 신호를 이용하는 2 이상의 트랜지스터가 일렬로 배치되는 구성을 제공할 수 있다.
- [0060] 다시 말해, 앞서 도 3a 및 도 3b를 통해 살펴본 바와 같이, VGL(Voltage Gate Low) 신호를 게이트 신호로 이용하는 3개의 트랜지스터(Tbv1, Tbv2, Tbv3)나, 시작 신호 펄스(VST)를 공통의 게이트 신호로 사용하는 2개의 트랜지스터(T1, T5)가 각각 일렬로 배치되는 구성을 제공할 수 있다. 그리고 이를 통해, 회로부의 배치 너비를 축소시킬 수 있다.
- [0061] 또한, 본 발명의 유기발광 표시 장치에 구비되는 GIP 구동부(430)는, 상기 다수의 신호 배선 가운데 회로부에 구비되는 2 이상의 트랜지스터에 공통의 게이트 신호로 이용되는 신호의 전송을 위한 배선이 회로부 내에 형성될 수 있다. 다시 말해, 도 3a 및 도 3b와 같이, VGL(Voltage Gate Low) 신호 배선, 또는, 시작 신호 펄스(VST) 배선 등을 GIP 구동부의 회로부 내에 형성함으로써, 배선부의 폭을 감소시킬 수 있다.
- [0062] 아울러, 본 발명의 실시예에 따른 유기발광 표시 장치의 GIP 구동부(430)는 상기 2가지 구성을 모두 포함할 수 있다. 즉, 회로부에 구비되는 트랜지스터 가운데, 시작 신호 펄스(VST) 또는 VGL(Voltage Gate Low) 신호를 공

통의 게이트 신호로 이용하는 2 이상의 트랜지스터가 상기 게이트 신호의 전송을 위한 배선의 형성 방향을 따라 일렬로 배치될 수 있다. 이때, 시작 신호 펄스(VST) 또는 VGL(Voltage Gate Low) 신호 배선은 회로부 내의 해당 소자와의 대응 위치에 형성되는 것이 바람직할 수 있다.

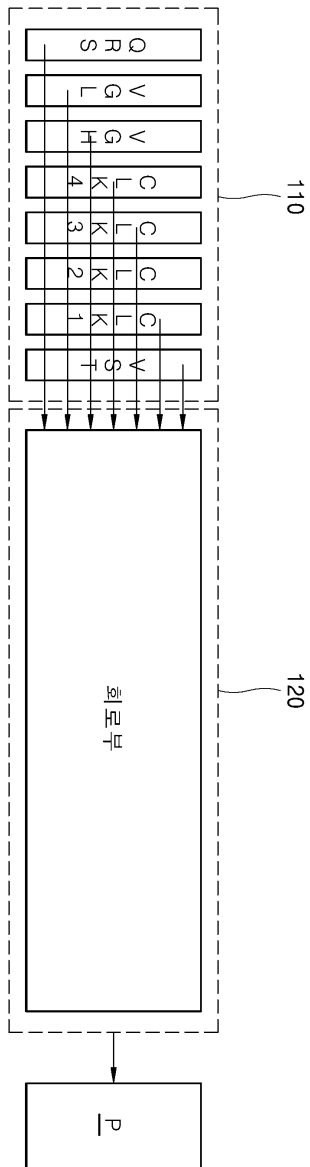
- [0063] 이와 같은 결합 구조가 제공되는 경우, 종래의 GIP 구동부 대비 약 30% 정도 축소된 너비를 갖는 GIP 구동부의 형성이 가능할 수 있음은 앞서 살펴본 바 있다.
- [0064] 아울러, 본 발명의 GIP 구동부에 구비되는 배선부의 나머지 신호 배선들, 즉, 시작 신호 펄스(VST) 또는 VGL(Voltage Gate Low) 신호 배선 뿐만 아니라, 배선부의 각종 클럭 신호(clk1 내지 clk4) 배선, VGH(Voltage Gate High) 배선, 또는, 큐노드 리셋 신호(QRS) 배선 등 역시 회로부 내에 형성 가능하다.
- [0065] 이에 따라 본 발명이, 궁극적으로, 별도의 배선부가 필요하지 않은 GIP 구동부를 구비하는 유기발광 표시 장치의 형태로 제공 가능할 수 있음은 전술한 바 있다.
- [0066] 이때, 추가적으로 회로부 상에 형성되는 각종 클럭 신호(clk1 내지 clk4) 배선, VGH(Voltage Gate High) 배선, 또는, 큐노드 리셋 신호(QRS) 배선 또한, 이와 연결되는 트랜지스터의 신호 단자의 위치와 대응되도록 형성될 수 있을 것이다.
- [0067] 이와 같은 구성을 통해, 본 발명의 실시예에 따른 유기발광 표시 장치는, 표시 패널(P)의 비표시 영역(420)의 축소에 따른 표시 영역(410)의 상대적 확대에 의해, 향상된 영상 표시 효율의 제공이 가능하다는 등의 장점을 갖는다.
- [0068] 한편, 본 발명은, 통상의 GIP 구동부 형성 공정과 동일하게, 메탈(metal) 증착 공정, 포토(Photo) 공정, 에치(Etch) 공정 및 스트립(Strip) 공정의 순서에 의해 GIP 구동 장치를 형성할 수 있다. 따라서, 공정 시간이나 비용의 증가 없이, 효율적인 배치 구조를 갖는 GIP 구동부가 적용된 유기발광 표시 장치를 제공할 수 있다는 장점을 갖는다.
- [0069] 이때, 도면을 통해 설명된 본 발명의 유기발광 표시 장치의 구성이나, GIP 구동부의 배선부 및 회로부의 구체적인 구성 정보 등이 본 발명의 실시예를 설명하기 위한 예시 구성임에 대해서는 앞서 설명한 바 있다.
- [0070] 전술한 본 발명은, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하므로 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니다.

부호의 설명

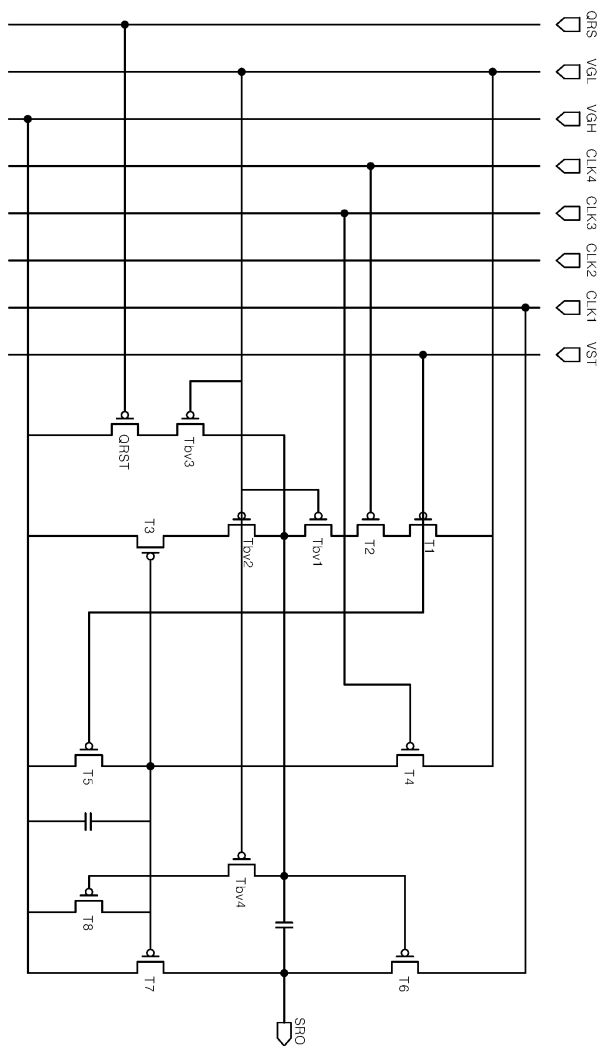
- [0071] P: 표시 패널
- 410: 표시 영역
- 420: 비표시 영역
- 430: GIP 구동부
- 440: 데이터 구동부

도면

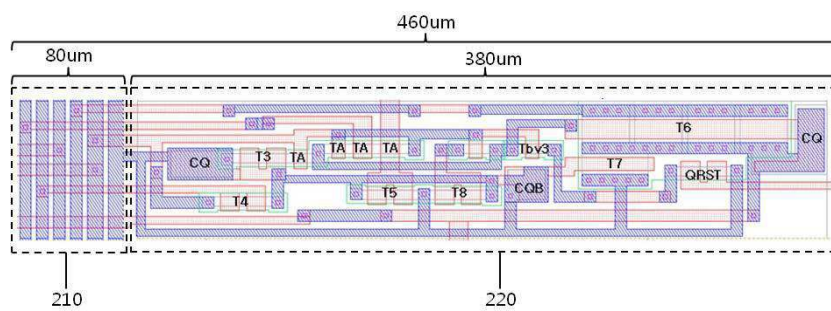
도면1



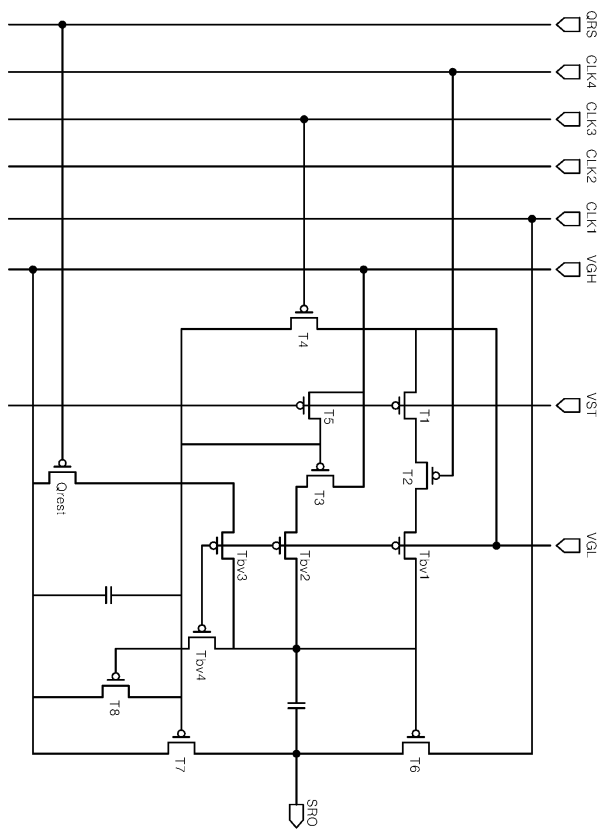
도면2a



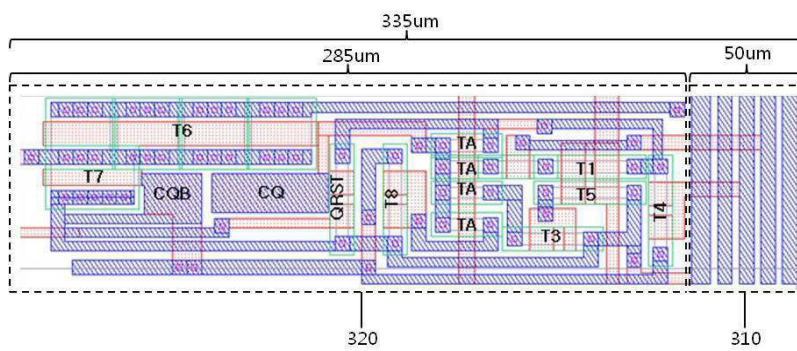
도면2b



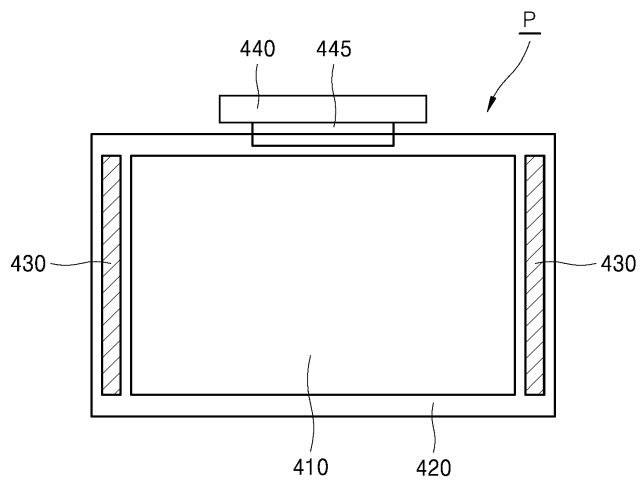
도면3a



도면3b



도면4



专利名称(译)	标题：GIP驱动装置和具有该装置的有机发光显示装置		
公开(公告)号	KR1020170080900A	公开(公告)日	2017-07-11
申请号	KR1020150190549	申请日	2015-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOONG HOON LEE 이충훈 SUNG JIN PARK 박성진		
发明人	이충훈 박성진		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3266		
外部链接	Espacenet		

摘要(译)

提出本发明的目的是通过GIP驱动装置的布置面积减小来扩大有机发光显示装置的显示区域。为此，本发明的目的是提供这样的配置，其对应于配置的布置，使用一行中的公共栅极信号来布置多于2的晶体管元件，并且这种类型的关于GIP驱动装置的电路形成用于提供栅极信号的信号布线，该信号布线在电路内的相应晶体管元件上是公共的。

