



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0026013  
(43) 공개일자 2017년03월08일

(51) 국제특허분류(Int. Cl.)

H01L 51/52 (2006.01) H01L 27/32 (2006.01)

H01L 51/50 (2006.01) H01L 51/56 (2006.01)

(52) CPC특허분류

H01L 51/5228 (2013.01)

H01L 27/3246 (2013.01)

(21) 출원번호 10-2015-0123254

(22) 출원일자 2015년08월31일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

박재희

경상북도 구미시 인동36길 23-34, 708동 1504호  
(구평동, 7단지부영아파트)

최정현

경기도 파주시 월롱면 엘씨디로8번길 15-12, 203호

한준수

경기도 고양시 일산동구 하늘마을1로 25, 507동  
1504호 (중산동, 하늘마을5단지아파트)

(74) 대리인

특허법인천문

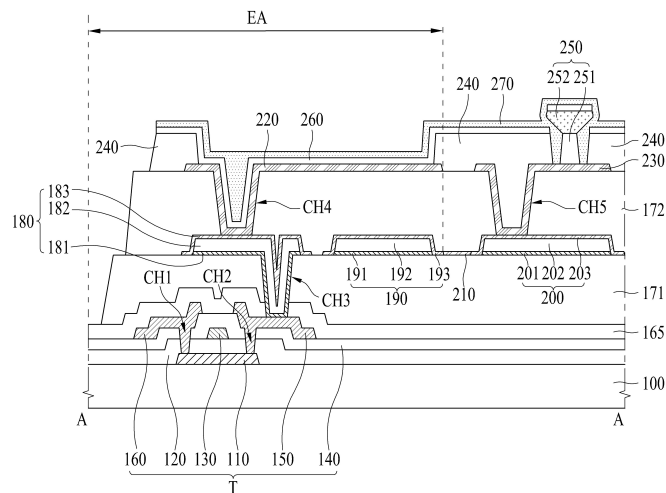
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 유기 발광 표시 장치 및 그 제조방법

(57) 요약

본 발명은 상부 발광 방식의 유기 발광 표시 장치를 제공하는 것으로, 본 발명에 따른 유기 발광 표시 장치는 기판에 애노드 전극, 유기 발광층, 보조 전극 및 캐소드 전극이 구비되어 있으며, 보조 전극은 제1보조 전극, 연결 전극을 통해 제1보조 전극에 연결되는 제2보조 전극, 및 콘택홀을 통해서 제2보조 전극과 연결되는 제3보조 전극을 포함하여 이루어진다.

대표도 - 도6



(52) CPC특허분류

*H01L 27/326* (2013.01)

*H01L 51/5012* (2013.01)

*H01L 51/5206* (2013.01)

*H01L 51/56* (2013.01)

*H01L 2227/32* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

복수의 화소를 포함하는 기관;  
 상기 기관에 구비된 애노드 전극;  
 상기 애노드 전극 상에 구비된 유기 발광층;  
 상기 유기 발광층 상에 구비된 캐소드 전극; 및  
 상기 캐소드 전극과 연결된 보조 전극을 포함하고,  
 상기 보조 전극은,  
 제1보조 전극;  
 상기 제1보조 전극과 이격되도록 구비된 제2보조 전극;  
 상기 제1보조 전극과 상기 제2보조 전극을 연결하는 연결 전극; 및  
 콘택홀을 통해 상기 제2보조 전극과 연결된 제3보조 전극을 갖는, 유기 발광 표시 장치.

#### 청구항 2

제1항에 있어서,  
 상기 연결 전극은 상기 복수의 화소 중에서 상기 캐소드 전극으로 구동 전원을 공급하는 구동 전원 공급부와 상대적으로 가까운 화소에 대응되는 제1연결 전극, 및 상기 구동 전원 공급부와 상대적으로 먼 화소에 대응되는 제2연결 전극을 포함하고,  
 상기 제1연결 전극의 저항이 상기 제2연결 전극의 저항보다 큰, 유기 발광 표시 장치.

#### 청구항 3

제1항에 있어서,  
 상기 애노드 전극은 제1애노드 전극 및 콘택홀을 통해서 상기 제1애노드 전극과 연결되는 제2애노드 전극을 포함하고,  
 상기 제1보조 전극은 상기 제2애노드 전극과 오버랩되도록 구비된, 유기 발광 표시 장치.

#### 청구항 4

제1항에 있어서,  
 상기 제1보조 전극과 상기 제2보조 전극은 동일한 층에 구비되고,  
 상기 제1보조 전극은 제1하부 보조 전극, 제1상부 보조 전극 및 제1커버 보조 전극을 포함하고,  
 상기 제2보조 전극은 제2하부 보조 전극, 제2상부 보조 전극 및 제2커버 보조 전극을 포함하는, 유기 발광 표시 장치.

#### 청구항 5

제4항에 있어서,  
 상기 연결 전극은 상기 제1커버 보조 전극 및 상기 제2커버 보조 전극과 동일한 물질의 단일층으로 이루어진, 유기 발광 표시 장치.

**청구항 6**

제1항에 있어서,

상기 제3보조 전극의 일측 및 타측에 구비된 बैं크; 및

상기 제3보조 전극 상에 구비되며 상기 बैं크와 이격되도록 구비된 격벽을 추가로 포함하고,

상기 캐소드 전극은 상기 बैं크와 상기 격벽 사이의 이격된 공간을 통해서 상기 보조 전극과 연결된, 유기 발광 표시 장치.

**청구항 7**

복수의 화소를 포함하는 기판 상에 제1애노드 전극, 상기 제1애노드 전극과 이격되는 제1보조 전극, 상기 제1보조 전극과 이격되는 제2보조 전극, 및 상기 제1보조 전극과 상기 제2보조 전극을 연결하는 연결 전극을 형성하는 공정;

상기 제1애노드 전극, 상기 제1보조 전극 및 상기 제2보조 전극 상에 평탄화층을 형성하고, 상기 평탄화층의 소정 영역을 제거하여 상기 제1애노드 전극과 상기 제2보조 전극을 외부로 노출시키는 콘택홀을 각각 형성하는 공정; 및

상기 평탄화층 상에 상기 제1애노드 전극과 연결되는 제2애노드 전극 및 상기 제2보조 전극과 연결되는 제3보조 전극을 형성하는 공정을 포함하는, 유기 발광 표시 장치의 제조방법.

**청구항 8**

제7항에 있어서,

상기 제1애노드 전극, 상기 제1보조 전극, 상기 제2보조 전극 및 상기 연결 전극을 형성하는 공정은,

제1하부 애노드 전극, 제1하부 보조 전극 및 제2하부 보조 전극을 형성하는 공정;

상기 제1하부 애노드 전극, 제1하부 보조 전극 및 제2하부 보조 전극 상에 제1상부 애노드 전극, 제1상부 보조 전극 및 제2상부 보조 전극을 각각 형성하는 공정; 및

상기 제1상부 애노드 전극, 제1상부 보조 전극 및 제2상부 보조 전극 상에 제1커버 애노드 전극, 제1커버 보조 전극 및 제2커버 보조 전극을 각각 형성하는 공정을 포함하고,

상기 제1커버 애노드 전극, 제1커버 보조 전극 및 제2커버 보조 전극을 각각 형성하는 공정 시에 상기 연결 전극을 함께 형성하는, 유기 발광 표시 장치의 제조방법.

**청구항 9**

제7항에 있어서,

상기 제3보조 전극의 일측 및 타측에 बैं크를 형성하고 상기 제3보조 전극의 상면에 격벽을 형성하는 공정;

상기 제2애노드 전극 상에 유기 발광층을 형성하는 공정; 및

상기 유기 발광층 상에 상기 제3보조 전극과 연결되는 캐소드 전극을 형성하는 공정을 추가로 포함하고,

상기 유기 발광층은 상기 बैं크와 상기 격벽 사이의 이격된 공간으로 증착되지 않도록 하고, 상기 캐소드 전극은 상기 बैं크와 상기 격벽 사이의 이격된 공간으로 증착되도록 하는 유기 발광 표시 장치의 제조방법.

**발명의 설명****기술 분야**

[0001] 본 발명은 유기 발광 표시 장치에 관한 것으로서, 보다 구체적으로는 상부 발광 방식의 유기 발광 표시 장치 및 그 제조방법에 관한 것이다.

**배경 기술**

- [0002] 유기 발광 표시 장치(OLED)는 자발광 소자로서, 소비전력이 낮고, 고속의 응답 속도, 높은 발광 효율, 높은 휘도 및 광시야각을 가지고 있다.
- [0003] 유기 발광 표시 장치(OLED)는 유기 발광 소자를 통해 발광된 광의 투과 방향에 따라 상부 발광 방식(top emission type)과 하부 발광 방식(bottom emission type)으로 나뉜다. 상기 하부 발광 방식은 발광층과 화상 표시면 사이에 회로 소자가 위치하기 때문에 상기 회로 소자로 인해서 개구율이 저하되는 단점이 있는 반면에, 상기 상부 발광 방식은 발광층과 화상 표시면 사이에 회로 소자가 위치하지 않기 때문에 개구율이 향상되는 장점이 있다.
- [0004] 도 1은 종래의 상부 발광 방식의 유기 발광 표시 장치의 화소 구조를 나타낸 도면이다.
- [0005] 도 1에 도시된 바와 같이, 표시 패널의 각 화소에는 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT), 스토리지 커패시터(C) 및 발광 소자(Organic Light Emitting Diode; OLED)가 구비된다.
- [0006] 상기 스위칭 박막 트랜지스터(ST)는 게이트 라인(GL)으로부터 공급되는 게이트 신호에 따라 스위칭되어 데이터 라인(DL)으로부터 공급되는 데이터 신호를 상기 구동 박막 트랜지스터(DT)에 공급한다.
- [0007] 상기 구동 박막 트랜지스터(DT)는 상기 스위칭 박막 트랜지스터(ST)로부터 공급되는 데이터 신호에 따라 스위칭되어 제1구동 전원 라인(VDDL)으로부터 상기 발광 소자(OLED)로 흐르는 전류를 제어한다.
- [0008] 상기 스토리지 커패시터(C)는 상기 구동 박막 트랜지스터(DT)의 게이트 전극과 소스 전극 사이에 접속되어 상기 구동 박막 트랜지스터(DT)의 게이트 전극에 공급되는 데이터 신호에 대응되는 전압을 저장하고, 저장된 전압으로 상기 구동 박막 트랜지스터(DT)를 턴온시킨다.
- [0009] 상기 발광 소자(OLED)는 애노드 전극, 유기발광층 및 캐소드 전극을 포함한다. 상기 애노드 전극은 상기 구동 박막 트랜지스터(DT)의 소스 전극에 접속되고, 상기 캐소드 전극은 제2구동 전원 라인(VSSL)에 접속되어 제2구동 전원을 공급받으며, 상기 애노드 전극과 캐소드 전극에 구동 전원이 인가되면 상기 유기발광층의 발광층에서 가시광이 발산된다.
- [0010] 도 2는 종래의 상부 발광 방식의 유기 발광 표시 장치를 간략하게 나타낸 평면도이다.
- [0011] 도 2에 도시된 바와 같이, 종래의 유기 발광 표시 장치에는 구동 전원 공급부(Vss), 구동 전원 배선(1), 보조 전극(e) 및 격벽(C)이 형성되어 있다.
- [0012] 구동 전원 공급부(Vss)는 액티브 영역(A/A) 전면에 형성된 캐소드 전극(미도시)과 연결되어 캐소드 전극으로 구동 전원을 공급한다.
- [0013] 상기 구동 전원 배선(1)은 액티브 영역(A/A) 밖의 비표시 영역을 에워싸도록 구비되어, 상기 구동 전원 공급부(Vss)의 구동 전원을 캐소드 전극으로 전달한다.
- [0014] 상기 보조 전극(e)은 캐소드 전극의 저항을 줄이는 역할을 한다. 구체적으로 상부 발광 방식의 경우 유기 발광층에서 발광된 광이 캐소드 전극을 통과하여 진행하게 되므로, 캐소드 전극은 투명한 도전물로 형성된다. 따라서, 캐소드 전극의 저항을 줄이기 위해서 캐소드 전극을 상기 보조 전극(e)에 연결한다.
- [0015] 상기 격벽(C)은 상기 보조 전극(e)과 캐소드 전극을 연결하는 통로를 제공한다.
- [0016] 최근 들어, 표시 장치의 화면이 커짐에 따라 상기 구동 전원 배선(1) 및 보조 전극(e)의 길이가 길어지고 그로 인해 배선 저항이 증가하게 되었고, 그에 따라 종래의 상부 발광 방식의 유기 발광 표시 장치에는 아래와 같은 문제점이 발생하였다.
- [0017] 도 3은 도 2에 도시된 종래의 상부 발광 방식의 유기 발광 표시 장치의 위치에 따른 캐소드 전극의 전압 분포를 나타낸 도면이다.
- [0018] 도 3에서 A는 구동 전원 공급부와 가장 가까운 위치를 나타내고, B는 상기 구동 전원 공급부와 가장 먼 위치를 나타낸다. 도 3에 도시된 바와 같이, 유기 발광 표시 장치의 액티브 영역(A/A) 영역 내에서 구동 전원 공급부로부터 멀어질수록 각 화소의 캐소드 전극에 인가되는 전압이 점차 상승하고, 그에 따라 구동 전원 공급부와 가장 가까운 A위치에서 화소의 캐소드 전극에 인가되는 전압(0.06V)과, 구동 전원 공급부와 가장 먼 B 위치에서 화소의 캐소드 전극에 인가되는 전압(1.28V)의 전위차는 1.22V로 나타남을 확인할 수 있다.
- [0019] 즉, 종래의 유기 발광 표시 장치에서는 상기 구동 전원 공급부로부터 각 화소의 캐소드 전극에 인가되는 전압이

균일하지 않았기 때문에 각 화소에서의 휘도가 균일하지 않다는 문제가 있었다.

## 발명의 내용

### 해결하려는 과제

[0020] 본 발명은 전술한 종래의 문제점을 해결하기 위해 고안된 것으로서, 본 발명은 추가 공정을 최소화하면서 표시 영역 전체에서의 균일한 휘도를 구현할 수 있는 상부 발광 방식의 유기 발광 표시 장치 및 그 제조방법을 제공하는 것을 목적으로 한다.

### 과제의 해결 수단

[0021] 상기 목적을 달성하기 위해서, 본 발명에 따른 유기 발광 표시 장치는 기판에 애노드 전극, 유기 발광층, 보조 전극 및 캐소드 전극이 구비되어 있으며, 보조 전극은 제1보조 전극, 연결 전극을 통해 제1보조 전극에 연결되는 제2보조 전극, 및 콘택홀을 통해서 제2보조 전극과 연결되는 제3보조 전극을 포함하여 이루어진다.

[0022] 본 발명에 따른 유기 발광 표시 장치의 제조방법은 기판 상에 제1애노드 전극, 제1애노드 전극과 이격되는 제1보조 전극, 제1보조 전극과 이격되고 연결 전극을 통해 제1보조 전극과 연결되는 제2보조 전극을 형성하고 제1애노드 전극, 제1보조 전극 및 제2보조 전극 상에 제2평탄화층을 형성하고 제2평탄화층 상에 제1애노드 전극과 연결되는 제2애노드 전극 및 제2보조 전극과 연결되는 제3보조 전극을 형성하는 공정을 포함하여 이루어진다.

### 발명의 효과

[0023] 이상과 같은 본 발명에 따르면 다음과 같은 효과가 있다.

[0024] 본 발명에 따르면, 구동 전원 공급부와 가까운 화소에 포함된 연결 전극의 저항을 높게 구비하고 구동 전원 공급부와 먼 화소에 포함된 연결 전극의 저항을 낮게 구비하여 각 화소로 공급되는 구동 전원의 편차를 줄임으로써, 균일한 휘도를 제공할 수 있다.

[0025] 또한, 본 발명에 따르면, 각 화소의 저항 조절을 위한 연결 전극은 제1애노드 전극, 제1보조 전극 및 제2보조 전극을 형성하는 공정 시에 동시에 형성될 수 있기 때문에 마스크 공정 증가를 방지할 수 있다.

### 도면의 간단한 설명

[0026] 도 1은 종래의 상부 발광 방식의 유기 발광 표시 장치의 화소 구조를 나타낸 도면이다.

도 2는 종래의 상부 발광 방식의 유기 발광 표시 장치를 간략하게 나타낸 평면도이다.

도 3은 도 2에 도시된 종래의 상부 발광 방식의 유기 발광 표시 장치의 위치에 따른 캐소드 전극의 전압 분포를 나타낸 도면이다.

도 4는 본 발명에 따른 유기 발광 표시 장치의 화소를 나타낸 도면이다.

도 5는 도 4에 도시된 유기 발광 표시 장치에서 하나의 서브 화소와 보조 전극을 확대해서 나타낸 도면이다.

도 6은 도 5에 도시된 "A-A"라인을 따라 절취한 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 단면도이다.

도 7은 본 발명에 따른 유기 발광 표시 장치의 위치에 따른 캐소드 전극의 전압 분포를 나타낸 도면이다.

도 8a 내지 도 8i는 본 발명에 따른 유기 발광 표시 장치의 제조방법을 도시한 개략적인 공정 단면도이다.

### 발명을 실시하기 위한 구체적인 내용

[0027] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0028] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발

명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

- [0029] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0030] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0031] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0032] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0033] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0034] 도 4는 본 발명에 따른 유기 발광 표시 장치의 화소를 나타낸 도면이다.
- [0035] 도 5는 도 4에 도시된 유기 발광 표시 장치에서 하나의 서브 화소와 보조 전극을 확대해서 나타낸 도면이다.
- [0036] 도 4 및 도 5에 도시된 바와 같이, 본 발명에 따른 유기 발광 표시 장치는 기관 상에 복수의 화소(PXL)를 포함하고, 각 화소(PXL)는 네 개의 서브 화소(SUB PXL)로 구비된 발광 영역(Emissive Area; EA) 및 투과 영역(Transmissive Area; TA)을 포함하여 이루어진다.
- [0037] 상기 네 개의 서브 화소(SUB PXL)는 각각 적색(R), 백색(W), 청색(B), 및 녹색(G)을 발광하는 화소로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 이하 각각의 구성에 대해서 상세히 설명하기로 한다.
- [0038] 상기 서브 화소(SUB PXL) 각각의 발광 영역(EA)에는 박막 트랜지스터(T), 제1애노드 전극(180), 제1보조 전극(190), 제2애노드 전극(220) 및 캐소드 전극(270)이 형성되어 있다.
- [0039] 상기 박막 트랜지스터(T)는 각 서브 화소(SUB PXL)의 화소 영역에 형성되어 있다. 상기 박막 트랜지스터(T)는 게이트 라인(미도시)으로부터의 게이트 신호에 응답하여 데이터 라인(미도시)으로부터의 데이터 신호를 상기 제1애노드 전극(180)에 공급한다.
- [0040] 상기 제1애노드 전극(180)은 화소 영역 내에 형성된다. 상기 제1애노드 전극(180)은 콘택홀을 통해 상기 박막 트랜지스터(T)의 소스 전극(미도시)과 연결되어, 상기 박막 트랜지스터(T)로부터 데이터 신호를 공급받는다.
- [0041] 상기 제1보조 전극(190)은 상기 제1애노드 전극(180)과 이격되도록 발광 영역(EA)에 형성된다. 상기 제1보조 전극(190)은 후술하는 제2보조 전극(200) 및 제3보조 전극(230)과 함께 캐소드 전극(270)에 연결되어 상기 캐소드 전극(270)의 저항을 낮춘다. 상기 제1보조 전극(190)은 상기 제1애노드 전극(180)과 동일한 층에 동일한 물질 및 동일한 두께로 형성될 수 있으며, 이 경우 상기 제1보조 전극(190)과 제1애노드 전극(180)을 동일한 공정을 통해 동시에 형성할 수 있는 장점이 있다.
- [0042] 상기 제2애노드 전극(220)은 각 서브 화소(SUB PXL)의 발광 영역(EA) 내에 형성된다. 상기 제2애노드 전극(220)은 콘택홀을 통해 상기 제1애노드 전극(180)과 연결되어, 상기 제1애노드 전극(180)으로부터 데이터 신호를 공급받는다.
- [0043] 상기 캐소드 전극(270)은 발광 영역(EA), 투과 영역(TA) 및 투과 영역들(TA) 사이를 포함하는 전 영역에 형성된다. 상기 캐소드 전극(270)은 구동 전원 공급부(미도시)에 접속되어 구동 전원을 공급받는다. 상기 구동 전원 공급부는 도 2에 도시된 바와 같이 표시 패널의 일측에 위치할 수 있으나, 본 발명은 이에 한정되는 것은 아니므로 다양한 위치에서 상기 캐소드 전극(270)으로 구동 전원을 공급할 수 있다.
- [0044] 상기 복수의 화소(PXL) 사이, 구체적으로 복수의 화소(PXL)의 투과 영역들(TA) 사이에는 제2보조 전극(200), 연

결 전극(210), 제3보조 전극(230), 격벽(250) 및 캐소드 전극(270)이 형성되어 있고, 상기 화소(PXL)의 투과 영역(TA)에는 캐소드 전극(270)이 형성되어 있다.

- [0045] 상기 제2보조 전극(200)은 상기 제1보조 전극(190)과 이격되어 복수의 화소(PXL) 사이에 형성된다. 상기 제2보조 전극(200)은 상기 제1보조 전극(190) 및 제3보조 전극(230)과 함께 상기 캐소드 전극(270)에 연결되어 상기 캐소드 전극(270)의 저항을 낮춘다. 상기 제2보조 전극(200)은 상기 제1보조 전극(190) 및 제1애노드 전극(180)과 동일한 층에 동일한 물질 및 동일한 두께로 형성될 수 있으며, 이 경우 상기 제2보조 전극(200)을 상기 제1보조 전극(190)/제1애노드 전극(180)과 동일한 공정을 통해 동시에 형성할 수 있는 장점이 있다.
- [0046] 상기 연결 전극(210)은 소정의 폭(w)과 길이(d)로 형성되어, 상기 제1보조 전극(180)과 제2보조 전극(200)을 연결한다. 상기 연결 전극(210)은 상기 제1보조 전극(180) 및 제2보조 전극(200)과 동일한 층에 형성될 수 있으며, 이 경우 상기 연결 전극(210)을 상기 제1보조 전극(180)/제2보조 전극(200)과 동일한 공정을 통해 동시에 형성할 수 있는 장점이 있다. 상기 연결 전극(210)을 상기 제1보조 전극(180)/제2보조 전극(200)과 동시에 형성하는 구체적인 과정에 대해서는 후술하기로 한다.
- [0047] 특히, 본 발명의 일 실시예에서 상기 연결 전극(210)은 복수의 화소(PXL)에 대해서 서로 다른 길이 또는 폭으로 구비됨으로써, 각 화소(PXL)에 포함된 캐소드 전극(270)으로 인가되는 구동 전원의 편차를 줄이는 역할을 한다. 구체적으로 상기 연결 전극(210)은 복수의 화소(PXL) 중에서 구동 전원 공급부와 상대적으로 가까운 화소에 대응되는 제1연결 전극(미도시) 및 상기 구동 전원 공급부와 상대적으로 먼 화소에 대응되는 제2연결 전극(미도시)을 포함하되, 상기 제1연결 전극의 저항이 상기 제2연결 전극의 저항보다 더 큰 저항을 갖도록 구비되어, 각 화소(PXL)에 공급되는 구동 전원의 편차를 줄임으로써 각 화소(PXL)의 휘도 불균일 현상을 개선할 수 있다.
- [0048] 즉, 도 3에서 살펴본 바와 같이, 구동 전원 공급부로부터 멀어질수록 각 화소의 캐소드 전극에 인가되는 전압이 증가하는 것과 같은 구동 전원 편차를 해소할 수 있도록, 본 발명의 일 실시예에서는 구동 전원 공급부로부터 가까운 화소의 캐소드 전극과 연결되는 연결 전극(210)의 저항을 상대적으로 더 크게 구비함으로써, 해당 캐소드 전극에 인가되는 전압을 증가시킬 수 있다.
- [0049] 이 때, 구동 전원 공급부로부터 가까운 화소라는 의미는 물리적으로 가까운 거리를 의미할 수도 있으나, 이에 한정되는 것은 아니고 구동 전원 공급부로부터 구동 전원이 공급되는 순서가 빠른 것을 의미할 수도 있다. 즉, 구동 전원 공급부로부터 구동 전원이 공급되는 순서가 느린 화소일수록 해당 화소의 캐소드 전극에 인가되는 전압이 상승하므로 구동 전원 공급부로부터 구동 전원이 공급되는 순서가 빠른 화소의 캐소드 전극과 연결되는 연결 전극(210)의 저항을 상대적으로 더 크게 할 수도 있을 것이다.
- [0050] 상기 제3보조 전극(230)은 상기 제2애노드 전극(220)과 이격되도록 상기 제2보조 전극(200) 상에 형성된다. 상기 제3보조 전극(230)은 콘택홀을 통해서 상기 제2보조 전극(200)에 연결되고, 상기 제1보조 전극(190) 및 제2보조 전극(200)과 함께 상기 캐소드 전극(270)에 연결되어 상기 캐소드 전극(270)의 저항을 낮춘다. 상기 제3보조 전극(230)은 상기 제2애노드 전극(220)과 동일한 층에 동일한 물질 및 동일한 두께로 형성될 수 있으며, 이 경우 상기 제3보조 전극(230)을 상기 제2애노드 전극(220)과 동일한 공정을 통해 동시에 형성할 수 있는 장점이 있다.
- [0051] 상기 격벽(250)은 상기 제3보조 전극(230) 상에 형성된다. 상기 격벽(250)은 뱅크(미도시)와 소정 거리를 두고 이격되어 있으며, 상기 격벽(250)과 뱅크 사이의 이격된 공간을 통해서 상기 제3보조 전극(230)과 상기 캐소드 전극(270)이 서로 전기적으로 연결된다.
- [0052] 상기 캐소드 전극(270)은 발광 영역(EA), 투과 영역(TA) 및 투과 영역들(TA) 사이를 포함하는 전 영역에 형성되고, 구동 전원 공급부(미도시)에 접속되어 구동 전원을 공급받는다. 본 발명의 일 실시예에서는 상기 캐소드 전극(270)을 상기 격벽(250)과 뱅크 사이의 이격된 공간을 통해서 상기 제3보조 전극(230)과 연결함으로써 상기 캐소드 전극(270)의 저항을 줄일 수 있다.
- [0053] 본 발명의 일 실시예에서는 적색(R), 백색(W), 청색(B), 및 녹색(G)을 발광하는 서브 화소(SUB PXL)의 각각의 제1보조 전극(190)이 일체화된 형태로 형성되어 있으며 상기 연결 전극(210)을 통해 상기 제2보조 전극(200)에 연결되는 것으로 도시하였으나, 본 발명은 이에 한정되는 것은 아니므로 각각의 제1보조 전극(190)이 분리되어 형성되는 것도 가능하다. 이 경우에는 각각의 서브 화소(SUB PXL)의 제1보조 전극(190)이 서브 화소(SUB PXL) 별로 별도로 존재하는 제2보조 전극(200)에 연결되어 형성될 것이다.
- [0054] 이하에서는, 복수의 화소(PXL) 간의 휘도 불균일 현상을 개선할 수 있는 본 발명의 일 실시예에 따른 유기 발광

표시 장치의 적층 구조를 구체적으로 살펴보기로 한다.

- [0055] 도 6은 도 5에 도시된 "A-A"라인을 따라 절취한 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 단면도이다.
- [0056] 도 6에 도시된 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기판(100) 상에 구비된 발광 영역(EA) 및 투과 영역(미도시)을 포함하여 이루어진다.
- [0057] 상기 기판(100) 상의 발광 영역(EA)에는 박막 트랜지스터층(T), 패시베이션층(165), 제1평탄화층(171), 제1애노드 전극(180)과 제1보조 전극(190), 제2평탄화층(172), 제2애노드 전극(220), 뱅크(240), 유기 발광층(260), 및 캐소드 전극(270)이 형성되어 있다.
- [0058] 상기 박막 트랜지스터층(T)은 액티브층(110), 게이트 절연막(120), 게이트 전극(130), 층간 절연막(140), 소스 전극(150) 및 드레인 전극(160)을 포함하여 이루어진다.
- [0059] 상기 액티브층(110)은 상기 게이트 전극(130)과 중첩되도록 상기 기판(100) 상에 형성된다. 상기 액티브층(110)은 실리콘계 반도체 물질로 이루어질 수도 있고 산화물계 반도체 물질로 이루어질 수도 있다. 도시하지는 않았지만, 상기 기판(100)과 상기 액티브층(110) 사이에 차광막이 추가로 형성될 수 있으며, 이 경우 상기 기판(100)의 하면을 통해서 입사되는 외부광이 상기 차광막에 의해서 차단됨으로써 상기 액티브층(110)이 외부광에 의해서 손상되는 문제가 방지될 수 있다.
- [0060] 상기 게이트 절연막(120)은 상기 액티브층(110) 상에 형성된다. 상기 게이트 절연막(120)은 상기 액티브층(110)과 게이트 전극(130)을 절연시키는 기능을 수행한다. 상기 게이트 절연막(120)은 무기 절연 물질 예를 들어, 실리콘 산화막(SiOX), 실리콘 질화막(SiNX), 또는 이들의 다중막으로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다. 상기 게이트 절연막(120)은 투과 영역(TA)을 포함하는 표시 영역 전체까지 연장될 수 있다.
- [0061] 상기 게이트 전극(130)은 상기 게이트 절연막(120) 상에 형성된다. 상기 게이트 전극(130)은 상기 게이트 절연막(120)을 사이에 두고 상기 액티브층(110)과 중첩되도록 형성된다. 상기 게이트 전극(130)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층일 수 있으나, 반드시 그에 한정되는 것은 아니다.
- [0062] 상기 층간 절연막(140)은 상기 게이트 전극(130) 상에 형성된다. 상기 층간 절연막(140)은 상기 게이트 절연막(120)과 동일한 무기 절연 물질 예를 들어, 실리콘 산화막(SiOX), 실리콘 질화막(SiNX), 또는 이들의 다중막으로 형성될 수 있지만, 반드시 그에 한정되는 것은 아니다. 상기 층간 절연막(140)은 상기 투과 영역(TA)을 포함하는 표시 영역 전체까지 연장될 수 있다.
- [0063] 상기 소스 전극(150) 및 드레인 전극(160)은 상기 층간 절연막(140) 상에서 서로 마주하도록 형성된다. 전술한 게이트 절연막(120)과 층간 절연막(140)에는 상기 액티브층(110)의 일단 영역을 노출시키는 제1 콘택홀(CH1) 및 상기 액티브층(110)의 타단 영역을 노출시키는 제2 콘택홀(CH2)이 구비되어 있고, 상기 소스 전극(150)은 상기 제2 콘택홀(CH2)을 통해서 상기 액티브층(110)의 타단 영역과 연결되고, 상기 드레인 전극(160)은 상기 제1 콘택홀(CH1)을 통해서 상기 액티브층(110)의 일단 영역과 연결된다.
- [0064] 상기 소스 전극(150) 및 드레인 전극(160)은 동일한 물질 및 동일한 두께로 형성될 수 있고, 이 경우 상기 소스 전극(150) 및 드레인 전극(160)을 동일한 공정을 통해 동시에 형성할 수 있는 장점이 있다.
- [0065] 본 발명의 일 실시예에서는 상기 게이트 전극(130), 소스 전극(150) 및 드레인 전극(160)을 단일층으로 도시하였으나, 본 발명은 이에 한정되는 것은 아니므로 각각의 전극(130, 150, 160)은 상부 전극 및 하부 전극을 포함하는 이중층 또는 삼중층으로 형성될 수 있을 것이다.
- [0066] 이상과 같은 박막 트랜지스터층(T)의 구성은 도시된 구조로 한정되지 않고, 당업자에게 공지된 구성으로 다양하게 변형 가능하다. 예로서, 도면에는 게이트 전극(130)이 액티브층(110)의 위에 형성되는 탑 게이트 구조(Top Gate) 구조를 도시하였지만, 게이트 전극(130)이 액티브층(110)의 아래에 형성되는 바텀 게이트 구조(Bottom Gate) 구조로 이루어질 수도 있다.
- [0067] 상기 패시베이션층(165)은 상기 박막 트랜지스터층(T) 상에, 보다 구체적으로는, 상기 소스 전극(150) 및 드레인 전극(160)의 상면 상에 형성되어 있다. 상기 패시베이션층(165)은 상기 박막 트랜지스터층(T)을 보호하는 기능을 하며, 이와 같은 패시베이션층(165)은 무기 절연 물질 예를 들어, 실리콘 산화막(SiOX) 또는 실리콘 질화막(SiNX)으로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다. 상기 패시베이션층(165)은 상기 투과 영

역(TA)을 포함하는 표시 영역 전체까지 연장될 수 있다.

- [0068] 상기 제1평탄화층(171)은 상기 패시베이션층(165) 상에 형성된다. 상기 제1평탄화층(171)은 상기 박막 트랜지스터(T)가 구비되어 있는 상기 기판(100) 상부를 평탄하게 해주는 기능을 수행한다. 상기 제1평탄화층(171)은 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin), 폴리이미드 수지(polyimide resin) 등의 유기 절연물로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다. 상기 제1평탄화층(171)은 상기 투과 영역(TA)을 포함하는 표시 영역 전체까지 연장될 수 있다.
- [0069] 상기 제1애노드 전극(180)과 상기 제1보조 전극(190)은 상기 제1평탄화층(171) 상에 형성되어 있다. 즉, 상기 제1애노드 전극(180)과 상기 제1보조 전극(190)은 동일한 층에 형성된다. 전술한 패시베이션층(165)과 제1평탄화층(171)에는 상기 소스 전극(150)을 노출시키는 제3 콘택홀(CH3)이 구비되어 있으며, 상기 제3 콘택홀(CH3)을 통하여 상기 소스 전극(150)과 상기 제1애노드 전극(180)이 연결된다.
- [0070] 상기 제1애노드 전극(180)은 제1하부 애노드 전극(181), 제1상부 애노드 전극(182), 및 제1커버 애노드 전극(183)을 포함하여 이루어질 수 있다.
- [0071] 상기 제1하부 애노드 전극(181)은 상기 제1평탄화층(171)과 상기 제1상부 애노드 전극(182) 사이에 형성되어 상기 제1평탄화층(171)과 상기 제1상부 애노드 전극(182) 사이의 접착력을 증진시키는 역할을 할 수 있다. 또한, 상기 제1하부 애노드 전극(181)은 상기 제1상부 애노드 전극(182)의 하면을 보호함으로써 상기 제1상부 애노드 전극(182)의 하면이 부식되는 것을 방지할 수 있다. 따라서, 상기 제1하부 애노드 전극(181)의 산화도는 상기 제1상부 애노드 전극(182)의 산화도보다 작을 수 있다. 즉, 상기 제1하부 애노드 전극(181)을 이루는 물질이 상기 제1상부 애노드 전극(182)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다.
- [0072] 또한, 상기 제1하부 애노드 전극(181)은 상기 소스 전극(150)의 상면을 보호함으로써 상기 소스 전극(150)의 상면이 부식되는 것을 방지할 수 있다. 따라서, 상기 제1하부 애노드 전극(181)의 산화도는 상기 소스 전극(150)의 산화도보다 작을 수 있다. 즉, 상기 제1하부 애노드 전극(181)을 이루는 물질이 상기 소스 전극(150)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같이, 상기 제1하부 애노드 전극(181)이 상기 소스 전극(150)의 상면 부식을 방지할 수 있기 때문에, 상기 소스 전극(150)을 2층 구조로 형성하는 것이 가능하다. 상기 제1하부 애노드 전극(181)은 접착력 증진층 또는 부식 방지층의 역할을 수행하는 것으로서, 몰리브덴과 티타늄의 합금(MoTi)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0073] 상기 제1상부 애노드 전극(182)은 상기 제1하부 애노드 전극(181)과 상기 제1커버 애노드 전극(183) 사이에 형성된다. 상기 제1상부 애노드 전극(182)은 저항이 낮은 금속인 구리(Cu)로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상기 제1상부 애노드 전극(182)은 상기 제1하부 애노드 전극(181) 및 상기 제1커버 애노드 전극(183)에 비하여 상대적으로 저항이 낮은 금속으로 이루어질 수 있다. 상기 제1애노드 전극(180)의 전체 저항을 줄이기 위해서 상기 제1상부 애노드 전극(182)의 두께는 상기 제1하부 애노드 전극(181) 및 상기 제1커버 애노드 전극(183) 각각의 두께보다 두껍게 형성되는 것이 바람직할 수 있다.
- [0074] 상기 제1커버 애노드 전극(183)은 상기 제1상부 애노드 전극(182) 상에 형성되어 있다. 상기 제1커버 애노드 전극(183)은 상기 제1상부 애노드 전극(182)의 상면 및 측면을 덮도록 형성됨으로써 상기 제1상부 애노드 전극(182)이 부식되는 것을 방지한다. 따라서, 상기 제1커버 애노드 전극(183)의 산화도는 상기 제1상부 애노드 전극(182)의 산화도보다 작을 수 있다. 즉, 상기 제1커버 애노드 전극(183)을 이루는 물질이 상기 제1상부 애노드 전극(182)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다.
- [0075] 또한, 상기 제1커버 애노드 전극(183)은 상기 제1하부 애노드 전극(181)의 측면까지 덮도록 형성될 수 있다. 이 때, 상기 제1커버 애노드 전극(183)의 산화도는 상기 제1하부 애노드 전극(181)의 산화도보다 작을 수 있다. 즉, 상기 제1커버 애노드 전극(183)을 이루는 물질이 상기 제1하부 애노드 전극(181)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같은 제1커버 애노드 전극(183)은 ITO와 같은 투명 도전물로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0076] 상기 제1보조 전극(190)은 전술한 제1애노드 전극(180)과 유사하게 제1하부 보조 전극(191), 제1상부 보조 전극(192), 및 제1커버 보조 전극(193)을 포함하여 이루어질 수 있다.
- [0077] 상기 제1하부 보조 전극(191)은 상기 제1평탄화층(171)과 상기 제1상부 보조 전극(192) 사이에 형성되어 상기 제1평탄화층(171)과 상기 제1상부 보조 전극(192) 사이의 접착력을 증진시키는 역할을 수행하며 또한 상기 제1상부 보조 전극(192)의 하면이 부식되는 것을 방지할 수 있다. 따라서, 상기 제1하부 보조 전극(191)의 산화도는 상기 제1상부 보조 전극(192)의 산화도보다 작을 수 있다. 즉, 상기 제1하부 보조 전극(191)을 이루는 물질

이 상기 제1상부 보조 전극(192)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같이, 상기 제1하부 보조 전극(191)은 전술한 제1하부 애노드 전극(181)과 동일한 몰리브덴과 티타늄의 합금(MoTi)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.

[0078] 상기 제1상부 보조 전극(192)은 상기 제1하부 보조 전극(191)과 제1커버 보조 전극(193) 사이에 형성되며, 전술한 제1상부 애노드 전극(182)과 동일한 구리(Cu)로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상대적으로 저항이 낮은 제1상부 보조 전극(192)의 두께는 상대적으로 저항이 높은 제1하부 보조 전극(191) 및 제1커버 보조 전극(193) 각각의 두께보다 두껍게 형성되는 것이 제1보조 전극(190)의 전체 저항을 줄일 수 있어 바람직하다.

[0079] 상기 제1커버 보조 전극(193)은 상기 제1상부 보조 전극(192) 상에 형성되어 있다. 상기 제1커버 보조 전극(193)은 상기 제1상부 보조 전극(192)의 상면 및 측면을 덮도록 형성됨으로써 상기 제1상부 보조 전극(192)이 부식되는 것을 방지한다. 따라서, 상기 제1커버 보조 전극(193)의 산화도는 상기 제1상부 보조 전극(192)의 산화도보다 작을 수 있다. 즉, 상기 제1커버 보조 전극(193)을 이루는 물질이 상기 제1상부 보조 전극(192)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다.

[0080] 또한, 상기 제1커버 보조 전극(193)은 상기 제1하부 보조 전극(191)의 측면까지 덮도록 형성될 수 있다. 이때, 상기 제1커버 보조 전극(193)의 산화도는 상기 제1하부 보조 전극(191)의 산화도보다 작을 수 있다. 즉, 상기 제1커버 보조 전극(193)을 이루는 물질이 상기 제1하부 보조 전극(191)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같은 제1커버 보조 전극(193)은 ITO와 같은 투명 도전물로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.

[0081] 상기 제1커버 보조 전극(193)은 상기 제1커버 애노드 전극(183)과 동일한 물질 및 동일한 두께로 형성될 수 있고, 상기 제1상부 보조 전극(192)은 상기 제1상부 애노드 전극(182)과 동일한 물질 및 동일한 두께로 형성될 수 있고, 상기 제1하부 보조 전극(191)은 상기 제1하부 애노드 전극(181)과 동일한 물질 및 동일한 두께로 형성될 수 있으며, 이 경우 제1보조 전극(190)과 제1애노드 전극(180)을 동일한 공정을 통해 동시에 형성할 수 있는 장점이 있다.

[0082] 상기 제2평탄화층(172)은 상기 제1보조 전극(190)과 제1애노드 전극(180) 상에 형성된다. 상기 제2평탄화층(172)은 전술한 제1평탄화층(171)과 함께 기판(100) 상부를 평탄하게 해주는 기능을 수행한다. 상기 제2평탄화층(172)은 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin), 폴리이미드 수지(polyimide resin) 등의 유기 절연물로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다. 상기 제2평탄화층(172)은 상기 투과 영역(TA)을 포함하는 표시 영역 전체까지 연장될 수 있다.

[0083] 상기 제2평탄화층(172)에는 제4 콘택홀(CH4)과 제5 콘택홀(CH5)이 구비되어 있다. 상기 제4 콘택홀(CH4)에 의해서 상기 제1애노드 전극(180)이 노출되고, 상기 제5 콘택홀(CH5)에 의해서 후술하는 제2보조 전극(200)이 노출된다.

[0084] 상기 제2애노드 전극(220)은 상기 제2평탄화층(172) 상에 형성된다. 상기 제2애노드 전극(220)은 상기 제4 콘택홀(CH4)을 통해서 상기 제1애노드 전극(180)과 연결된다. 상기 제2애노드 전극(220)은 상기 유기 발광층(260)에서 발광된 광을 상부 방향으로 반사시키는 역할을 하며, 따라서, 반사도가 우수한 물질을 포함하여 이루어진다.

[0085] 본 발명의 일 실시예에서는 상기 제2애노드 전극(220)을 단일층으로 도시하였으나, 본 발명은 이에 한정되는 것은 아니므로 상기 제2애노드 전극(220)은 상부 전극 및 하부 전극을 포함하는 이중층 또는 상부 전극, 중앙 전극 및 하부 전극을 포함하는 삼중층으로 형성될 수도 있을 것이다.

[0086] 상기 बैं크(240)는 상기 제2애노드 전극(220) 상에 형성된다.

[0087] 상기 बैं크(240)는 상기 제2애노드 전극(220)의 상면을 노출시키면서 상기 제2애노드 전극(220)의 일측 및 타측 상에 형성된다. 상기 बैं크(240)가 상기 제2애노드 전극(200)의 상면을 노출시키도록 형성됨으로써 화상이 디스플레이되는 영역을 확보할 수 있다. 또한, 상기 बैं크(240)가 상기 제2애노드 전극(220)의 일측 및 타측 상에 형성됨으로써, 부식에 취약한 상기 제2애노드 전극(220)의 측면이 외부로 노출되는 것이 방지되어 상기 제2애노드 전극(220)의 측면이 부식되는 것을 방지할 수 있다.

[0088] 또한, 상기 बैं크(240)는 상기 제2 애노드 전극(220)과 상기 제3보조 전극(230) 사이에 형성되어 상기 제2애노드 전극(220)과 상기 제3보조 전극(230)을 서로 절연시킨다. 이와 같은 बैं크(240)는 폴리이미드 수지(polyimide

resin), 아크릴 수지(acryl resin), 벤조사이클로뷰텐(BCB) 등과 같은 유기절연물로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다.

- [0089] 상기 유기 발광층(260)은 상기 제2 애노드 전극(220) 상에 형성된다. 상기 유기 발광층(260)은 정공 주입층(Hole Injecting Layer), 정공 수송층(Hole Transporting Layer), 발광층(Emitting Layer), 전자 수송층(Electron Transporting Layer), 및 전자 주입층(Electron Injecting Layer)을 포함하여 이루어질 수 있다. 상기 유기 발광층(260)의 구조는 당업계에 공지된 다양한 형태로 변경될 수 있다.
- [0090] 상기 유기 발광층(260)은 상기 बैं크(240)의 상면까지 연장될 수 있다. 다만, 상기 유기 발광층(260)은 상기 제3 보조 전극(230)의 상면을 가리면서 상기 제3 보조 전극(230)의 상면까지 연장되지는 않는다. 상기 유기 발광층(260)이 상기 제3 보조 전극(230)의 상면을 가리게 되면 상기 제3 보조 전극(230)과 상기 캐소드 전극(270) 사이의 전기적 연결이 어려워지기 때문이다. 전술한 바와 같이, 상기 유기 발광층(260)은 상기 제3 보조 전극(230)의 상면을 가리는 마스크 없이 증착 공정을 통해 형성할 수 있으며, 이 경우 상기 유기 발광층(260)은 상기 격벽(250)의 상면에도 형성될 수 있다.
- [0091] 상기 캐소드 전극(270)은 상기 유기 발광층(260) 상에 형성되어 있다. 상기 캐소드 전극(270)은 광이 방출되는 면에 형성되기 때문에 투명한 도전물질로 이루어진다. 상기 캐소드 전극(270)은 투명한 도전물질로 이루어지기 때문에 저항이 높게 되고, 따라서 상기 캐소드 전극(270)의 저항을 줄이기 위해서 상기 캐소드 전극(270)은 상기 제3 보조 전극(230)과 연결된다. 즉, 상기 캐소드 전극(270)은 상기 격벽(250)과 상기 बैं크(240) 사이의 이격된 공간을 통해서 상기 제3 보조 전극(230)과 연결되어 있다. 상기 캐소드 전극(270)은 스퍼터링(Sputtering)과 같은 증착 물질의 직진성이 좋지 않은 증착 공정을 통해 형성할 수 있기 때문에, 상기 캐소드 전극(270)의 증착 공정시 상기 격벽(250)과 상기 बैं크(240) 사이의 이격된 공간으로 상기 캐소드 전극(270)이 증착될 수 있다.
- [0092] 도면에 도시되지는 않았으나, 상기 캐소드 전극(270) 상에는 밀봉층(encapsulation layer)이 추가로 형성되어 수분의 침투를 방지할 수 있다. 상기 밀봉층은 당업계에 공지된 다양한 재료가 이용될 수 있다. 또한, 도시하지는 않았지만, 상기 캐소드 전극(270) 상에 각 화소별로 컬러 필터가 추가로 형성될 수도 있으며, 이 경우에는 상기 유기 발광층(260)에서 화이트(white) 광이 발광될 수 있다.
- [0093] 상기 기판(100) 상의 복수의 화소(PXL)에 각각 포함된 투과 영역들(TA) 사이에는 게이트 절연막(120), 층간 절연막(140), 패시베이션층(165), 제1평탄화층(171), 제2보조 전극(200), 연결 전극(210), 제2평탄화층(172), 제3보조 전극(230), बैं크(240), 격벽(250) 및 캐소드 전극(270)이 형성되어 있다. 즉, 본 발명의 실시예에서 상기 제2보조 전극(200) 내지 격벽(250)은 유기 발광 표시 장치의 개구율에 영향을 미치지 않기 위해서 복수의 화소(PXL)들 사이에 구비되는 게이트 라인(미도시)과 제1구동 전원 라인(미도시) 등과 같은 신호 배선 상에 구비될 수 있다. 이러한 신호 배선은 유기 발광 표시 장치의 설계에 따라 다양하게 구비될 수 있을 것이나, 본 발명은 신호 배선 상에 오버랩되도록 제2보조 전극(200) 내지 격벽(250)을 구비하는 것을 특징으로 한다.
- [0094] 상기 게이트 절연막(120)은 상기 기판(100) 상에 형성되어 있고, 상기 층간 절연막(140)은 상기 게이트 절연막(120) 상에 형성되어 있고, 상기 패시베이션층(165)은 상기 층간 절연막(140) 상에 형성되어 있고, 상기 제1평탄화층(171)은 상기 패시베이션층(165) 상에 형성되어 있다. 상기 게이트 절연막(120), 상기 층간 절연막(140), 상기 패시베이션층(165) 및 상기 제1평탄화층(171)은 상기 발광 영역(EA)로부터 연장되어 상기 투과 영역(TA)을 포함하는 표시 영역 전체 면 상에 형성되어 있다.
- [0095] 상기 제2보조 전극(200)은 상기 제1보조 전극(190)과 동일하게 상기 제1평탄화층(171) 상에 형성된다. 상기 제2보조 전극(200)은 연결 전극(210)을 통해서 상기 제1보조 전극(190)과 연결된다. 상기 제2보조 전극(200)은 상기 제1보조 전극(190)과 함께 상기 캐소드 전극(270)의 저항을 낮추는 역할을 한다.
- [0096] 상기 제2보조 전극(200)은 전술한 제1보조 전극(190)과 유사하게 제2하부 보조 전극(201), 제2상부 보조 전극(202), 및 제2커버 보조 전극(203)을 포함하여 이루어질 수 있다.
- [0097] 상기 제2하부 보조 전극(201)은 상기 제1평탄화층(171)과 상기 제2상부 보조 전극(202) 사이에 형성되어 상기 제1평탄화층(171)과 상기 제2상부 보조 전극(202) 사이의 접착력을 증진시키는 역할을 수행하며 또한 상기 제2상부 보조 전극(202)의 하면이 부식되는 것을 방지할 수 있다. 따라서, 상기 제2하부 보조 전극(201)의 산화도는 상기 제2상부 보조 전극(202)의 산화도보다 작을 수 있다. 즉, 상기 제2하부 보조 전극(201)을 이루는 물질이 상기 제2상부 보조 전극(202)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같이, 상기 제2하부 보조 전극(201)은 전술한 제1하부 보조 전극(191)과 동일한 몰리브덴과 티타늄의 합금(MoTi)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.

- [0098] 상기 제2상부 보조 전극(202)은 상기 제2하부 보조 전극(201)과 제2커버 보조 전극(203) 사이에 형성되며, 전술한 제1상부 보조 전극(192)과 동일한 구리(Cu)로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상대적으로 저항이 낮은 제2상부 보조 전극(202)의 두께는 상대적으로 저항이 높은 제2하부 보조 전극(201) 및 제2커버 보조 전극(203) 각각의 두께보다 두께게 형성되는 것이 제2보조 전극(200)의 전체 저항을 줄일 수 있어 바람직하다.
- [0099] 상기 제2커버 보조 전극(203)은 상기 제2상부 보조 전극(202) 상에 형성되어 있다. 상기 제2커버 보조 전극(203)은 상기 제2상부 보조 전극(202)의 상면 및 측면을 덮도록 형성됨으로써 상기 제2상부 보조 전극(202)이 부식되는 것을 방지한다. 따라서, 상기 제2커버 보조 전극(203)의 산화도는 상기 제2상부 보조 전극(202)의 산화도보다 작을 수 있다. 즉, 상기 제2커버 보조 전극(203)을 이루는 물질이 상기 제2상부 보조 전극(202)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다.
- [0100] 상기 제2커버 보조 전극(203)은 상기 제2하부 보조 전극(201)의 측면까지 덮도록 형성될 수 있다. 이때, 상기 제2커버 보조 전극(203)의 산화도는 상기 제2하부 보조 전극(201)의 산화도보다 작을 수 있다. 즉, 상기 제2커버 보조 전극(203)을 이루는 물질이 상기 제2하부 보조 전극(201)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같은 제2커버 보조 전극(203)은 ITO와 같은 투명 도전물로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0101] 상기 제2커버 보조 전극(203)은 상기 제1커버 보조 전극(193)과 동일한 물질 및 동일한 두께로 형성될 수 있고, 상기 제2상부 보조 전극(202)은 상기 제1상부 보조 전극(192)과 동일한 물질 및 동일한 두께로 형성될 수 있고, 상기 제2하부 보조 전극(201)은 상기 제1하부 보조 전극(191)과 동일한 물질 및 동일한 두께로 형성될 수 있으며, 이 경우 제2보조 전극(200)과 제1보조 전극(190)을 동일한 공정을 통해 동시에 형성할 수 있는 장점이 있다. 즉, 본 발명의 일 실시예에 따르면 상기 제1애노드 전극(180), 제1보조 전극(190) 및 제2보조 전극(200)을 동일한 공정을 통해 동시에 형성할 수 있다.
- [0102] 상기 연결 전극(210)은 상기 제1평탄화층(171) 상의 상기 제1보조 전극(190)과 제2보조 전극(200) 사이에 형성되어 상기 제1보조 전극(190)과 제2보조 전극(200)을 연결한다. 구체적으로 상기 연결 전극(210)은 제1보조 전극(190)의 제1커버 보조 전극(193) 및 제2보조 전극(200)의 제2커버 보조 전극(203)과 동일한 물질의 단일층으로 형성될 수 있으며, 이 경우 상기 제1커버 보조 전극(193), 제2커버 보조 전극(203) 및 연결 전극(210)을 동일한 공정을 통해 동시에 형성할 수 있는 장점이 있다. 특히, 상기 연결 전극(210)은 복수의 화소(PXL) 내에서 서로 다른 길이(d) 또는 폭(w)으로 구비됨으로써, 각 화소(PXL)에 포함된 캐소드 전극(270)으로 인가되는 구동 전원의 편차를 줄이는 역할을 한다.
- [0103] 즉, 본 발명의 일 실시예에서는 제1보조 전극(190), 제2보조 전극(200) 및 제3보조 전극(230)의 3개의 보조 전극을 형성하여 각 화소(PXL)에 대해서 요구되는 보조 전극의 저항 특성을 보다 용이하게 조절할 수 있을 뿐만 아니라, 각 화소(PXL) 별로 상기 연결 전극(210)의 길이 또는 폭을 다르게 구비하여 각 화소(PXL)에 포함된 캐소드 전극(270)으로 인가되는 구동 전원의 편차를 줄일 수 있다. 특히, 상기 연결 전극(210)의 최대 길이는 도 4에 도시된 투과 영역(TA)의 가로 방향 길이를 넘지 않고, 상기 연결 전극(210)의 최대 폭은 도 4에 도시된 투과 영역(TA)과 투과 영역(TA) 사이 영역의 폭을 넘지 않도록 구비된다. 보다 구체적으로 상기 연결 전극(210)의 길이는 제2보조 전극(200)과 함께 제한된 투과 영역들(TA) 사이에 구비되므로 투과 영역(TA)의 가로 방향 길이에서 제2보조 전극(200)의 길이를 뺀 길이를 넘지 않도록 구비되고, 상기 연결 전극(210)의 폭은 상기 연결 전극(210)이 오버랩되는 신호 배선(게이트 라인 또는 제1구동 전원 라인)들이 구비된 영역의 폭을 넘지 않도록 구비된다.
- [0104] 또한, 도 3에서 검토한 바와 같이 구동 전원 공급부로부터 멀어질수록 화소(PXL)에 포함된 캐소드 전극(270)의 전압이 상승하는 문제를 해결하기 위해서, 본 발명의 일 실시예에서 상기 연결 전극(210)은 구동 전원 공급부와 더 가까운 화소(PXL)의 제1보조 전극(190)에 연결된 것일수록 더 큰 저항을 갖도록 구비되어 각 화소(PXL)에 공급되는 구동 전원의 편차를 줄임으로써 각 화소(PXL)의 휘도 불균일 현상을 개선할 수 있다.
- [0105] 이를 위해서, 상기 구동 전원 공급부(Vss)와 더 가까운 화소(PXL)의 제1보조 전극(190)에 연결된 연결 전극(210)은 상기 구동 전원 공급부(Vss)와 더 먼 화소(PXL)의 제1보조 전극(190)에 연결된 연결 전극(210)에 비해서 상대적으로 더 긴 길이 또는 상대적으로 더 짧은 폭으로 구비됨으로써 더 큰 저항을 갖는다.
- [0106] 즉, 저항의 크기는 저항체의 길이가 길수록 커지고 저항체의 폭이 좁을수록 커지는 점을 이용하여, 본 발명의 일 실시예에서는 상기 구동 전원 공급부와 더 가까운 화소(PXL)의 제1보조 전극(190)에 연결된 연결 전극(210)

을 더 긴 길이로 구비함으로써 더 큰 저항을 갖게 하거나, 연결 전극(210)을 더 짧은 폭으로 구비함으로써 더 큰 저항을 갖도록 할 수 있다.

[0107] 이 때, 화소(PXL)와 화소(PXL) 사이의 제한된 영역에서 상기 연결 전극(210)의 저항을 조절해야 하는데, 상기 연결 전극(210)의 길이를 변경하여 저항을 조절할 경우에는 그에 대응되도록 상기 제2보조 전극(200)의 길이를 함께 조절할 수 있다. 상기 연결 전극(210)은 IT0와 같은 투명 도전물로 이루어질 수 있으므로, 상기 제2보조 전극(200) 대비 저항에 미치는 영향이 커서 상기 제2보조 전극(200)의 길이를 조절하더라도 상기 제1보조 전극(190), 제2보조 전극(200), 연결 전극(210) 및 제3보조 전극(230)이 모두 연결된 전체 저항에는 거의 영향을 미치지 않는다.

[0108] 상기 제2평탄화층(172)은 상기 제2보조 전극(200)과 연결 전극(210) 상에 형성되어 있고, 상기 제2평탄화층(172)은 상기 발광 영역(EA)로부터 연장되어 상기 투과 영역(TA)을 포함하는 표시 영역 전체 면 상에 형성되어 있다.

[0109] 상기 제2평탄화층(172)에는 제5 콘택홀(CH5)이 구비되어 있다. 상기 제5 콘택홀(CH5)에 의해서 상기 제2보조 전극(200)이 노출된다.

[0110] 상기 제3보조 전극(230)은 상기 제2애노드 전극(220)과 동일하게 상기 제2평탄화층(172) 상에 형성된다. 상기 제3보조 전극(230)은 상기 제5 콘택홀(CH5)을 통해서 상기 제2보조 전극(200)과 연결된다. 상기 제3보조 전극(230)은 상기 제1보조 전극(190) 및 제3보조 전극(200)과 함께 상기 캐소드 전극(270)의 저항을 낮추는 역할을 한다.

[0111] 본 발명의 일 실시예에서는 상기 제3보조 전극(230)을 단일층으로 도시하였으나, 본 발명은 이에 한정되는 것은 아니므로 상기 제3보조 전극(230)은 상부 전극 및 하부 전극을 포함하는 이중층 또는 상부 전극, 중앙 전극 및 하부 전극을 포함하는 삼중층으로 형성될 수도 있을 것이다.

[0112] 본 발명의 일 실시예에 따르면 상기 캐소드 전극(270)의 저항을 낮추기 위해서 서로 연결되는 제1보조 전극(190), 제2보조 전극(200) 및 제3보조 전극(230)의 3개의 보조 전극을 형성함으로써, 요구되는 보조 전극의 저항 특성을 보다 용이하게 조절할 수 있다.

[0113] 보다 구체적으로 설명하면, 상기 제3보조 전극(230)은 상기 제2애노드 전극(220)과 동일한 층에 형성되기 때문에 제3보조 전극(230)의 폭을 증가시키면 상기 제2애노드 전극(220)의 폭을 줄여야 하고 그 경우 표시장치의 화소 영역이 줄어드는 단점이 있기 때문에, 상기 제3보조 전극(230)의 폭을 증가시키는 데는 한계가 있다. 이에, 본 발명의 일 실시예에 따르면, 상기 제3보조 전극(230) 아래에 상기 제3보조 전극(230)과 연결되는 제1보조 전극(190) 및 제2보조 전극(200)을 추가로 형성함으로써 화소 영역을 축소시키지 않으면서 상기 캐소드 전극(270)의 저항을 효과적으로 낮출 수 있다.

[0114] 발광 영역(EA)에 구비되는 상기 제1보조 전극(190) 및 투과 영역들(TA) 사이에 구비되는 제2보조 전극(200)은 제1애노드 전극(180)과 동일한 층에 형성되는데, 상기 제1애노드 전극(180)은 상기 소스 전극(150) 및 상기 제2애노드 전극(220) 사이를 연결하는 역할을 하는 것이기 때문에, 상기 제1애노드 전극(180)의 폭을 줄일 수 있고, 그에 따라, 상기 제1보조 전극(190)의 폭을 증가시킬 수 있다. 즉, 상기 발광 영역(EA) 내에서 상기 제1보조 전극(190)의 폭을 상기 제1애노드 전극(180)의 폭보다 크게 형성할 수 있고, 더 나아가 상기 제1보조 전극(190)이 상기 제2애노드 전극(220)과 오버랩되도록 상기 제1보조 전극(190)의 폭을 증가시킬 수 있으며, 그에 따라 상기 캐소드 전극(270)의 저항을 보다 효과적으로 낮출 수 있다.

[0115] 더불어 전술한 바와 같이, 본 발명의 일 실시예에서는 상기 제1보조 전극(190)과 제2보조 전극(200)을 연결 전극(210)을 통해 연결하되, 구동 전원 공급부와 인접한 정도에 따라 각 화소(PXL)에 대해서 서로 다른 폭 또는 길이를 갖도록 연결 전극(210)을 형성함으로써, 각 화소(PXL)에 포함된 캐소드 전극(270)으로 인가되는 구동 전원의 편차를 줄일 수 있다. 구체적으로 상기 연결 전극(210)은 구동 전원 공급부와 더 가까운 화소(PXL)의 제1보조 전극(190)에 연결된 것일수록 더 큰 저항으로 구비되어, 각 화소(PXL)에 공급되는 구동 전원의 편차를 줄임으로써 표시 영역 전체에서 각 화소(PXL)의 휘도 불균일 현상을 개선할 수 있다.

[0116] 상기 बैं크(240)는 상기 제3보조 전극(230)의 상면을 노출시키면서 상기 제3보조 전극(230)의 일측 및 타측 상에 형성된다. 상기 बैं크(240)가 상기 제3보조 전극(230)의 상면을 노출시키도록 형성됨으로써 상기 제3보조 전극(230)과 상기 캐소드 전극(270) 사이의 전기적 연결 공간을 확보할 수 있다. 또한, 상기 बैं크(240)가 상기 제3보조 전극(230)의 일측 및 타측 상에 형성됨으로써, 부식에 취약한 상기 제3보조 전극(230)의 측면이 외부로 노

출되는 것이 방지되어 상기 제3보조 전극(230)의 측면이 부식되는 것을 방지할 수 있다.

- [0117] 상기 격벽(250)은 상기 제3보조 전극(230) 상에 형성되어 있다. 상기 격벽(250)은 상기 बैं크(240)와 소정 거리를 두고 이격되어 있으며, 상기 격벽(250)과 बैं크(240) 사이의 이격된 공간을 통해서 상기 제3보조 전극(230)과 상기 캐소드 전극(270)이 서로 전기적으로 연결된다. 상기 격벽(250)을 형성하지 않고 상기 제3보조 전극(230)과 상기 캐소드 전극(270)을 전기적으로 연결할 수도 있다. 그러나, 상기 격벽(250)을 형성하게 되면, 상기 유기 발광층(260)을 보다 용이하게 증착 형성할 수 있는 장점이 있다. 이에 대해서 보다 구체적으로 설명하면 다음과 같다.
- [0118] 만약, 상기 격벽(250)을 형성하지 않을 경우에는 상기 유기 발광층(260)에 의해서 상기 제3보조 전극(230)의 상면이 가려지지 않도록 하기 위해서 상기 유기 발광층(260)을 증착할 때 상기 제3보조 전극(230)의 상면을 가리는 마스크 패턴이 필요하게 된다. 그러나, 상기 격벽(250)을 형성한 경우에는 상기 유기 발광층(260)의 증착시 상기 격벽(250)의 상면이 처마(eaves)와 같은 역할을 함으로써 처마(eaves) 아래 영역에는 상기 유기 발광층(260)이 증착되지 않게 되어 상기 제3보조 전극(230)의 상면을 가리는 마스크 패턴이 필요 없게 된다. 즉, 정면에서 본 경우를 기준으로, 처마의 역할을 하는 상기 격벽(250)의 상면이 상기 격벽(250)과 상기 बैं크(240) 사이의 이격된 공간을 가리도록 구성할 경우, 상기 유기 발광층(260)이 상기 격벽(250)과 상기 बैं크(240) 사이의 이격된 공간으로 침투하지 않게 되어 상기 격벽(250)과 상기 बैं크(240) 사이의 이격된 공간에서 상기 제3보조 전극(230)이 노출될 수 있다. 특히, 상기 유기 발광층(260)은 증발법(Evaporation)과 같은 증착 물질의 직진성이 우수한 증착 공정을 통해 형성할 수 있기 때문에, 상기 유기 발광층(260)의 증착 공정시 상기 격벽(250)과 상기 बैं크(240) 사이의 이격된 공간으로 상기 유기 발광층(260)이 증착되지 않게 된다.
- [0119] 상술한 바와 같이 상기 격벽(250)의 상면이 처마(eaves) 역할을 하기 위해서, 상기 격벽(250)의 상면의 폭은 상기 격벽(250)의 하면의 폭보다 크게 형성된다. 상기 격벽(250)은 하부의 제1격벽(251)과 상부의 제2격벽(252)을 포함하여 이루어질 수 있다. 상기 제1 격벽(251)은 상기 제3보조 전극(230)의 상면에 형성되며, 상기 बैं크(240)와 동일한 물질로 동일한 공정을 통해 형성할 수 있다. 상기 제2 격벽(252)은 상기 제1격벽(251)의 상면에 형성된다. 상기 제2격벽(252)의 상면의 폭은 상기 제2격벽(252)의 하면의 폭보다 크게 형성되며, 특히 상기 제2격벽(252)의 상면이 상기 격벽(250)과 상기 बैं크(240) 사이의 이격된 공간을 가리도록 구성됨으로써 처마(eaves) 역할을 수행할 수 있다.
- [0120] 상기 캐소드 전극(270)은 상기 유기 발광층(260) 상에 형성되며, 상기 격벽(250)과 상기 बैं크(240) 사이의 이격된 공간을 통해서 상기 제3보조 전극(230)과 연결되어 있다. 상기 캐소드 전극(270)은 스퍼터링(Sputtering)과 같은 증착 물질의 직진성이 좋지 않은 증착 공정을 통해 형성할 수 있기 때문에, 상기 캐소드 전극(270)의 증착 공정시 상기 격벽(250)과 상기 बैं크(240) 사이의 이격된 공간으로 상기 캐소드 전극(270)이 증착될 수 있다.
- [0121] 전술한 바와 같이, 본 발명의 일 실시예에서는 상기 제1보조 전극(190), 제2보조 전극(200) 및 제3보조 전극(230)을 상기 캐소드 전극(270)과 연결함으로써 상기 캐소드 전극(270)의 저항을 낮출 수 있으며, 특히 구동 전원 공급부와 더 가까운 화소(PXL)의 제1보조 전극(190)에 연결된 연결 전극(210)이 더 큰 저항을 갖도록 구비함으로써 각 화소(PXL)에 공급되는 구동 전원의 편차를 줄여 각 화소(PXL)의 휘도 불균일을 개선할 수 있다.
- [0122] 도 7은 본 발명에 따른 유기 발광 표시 장치의 위치에 따른 캐소드 전극의 전압 분포를 나타낸 도면이다.
- [0123] 도 7에서 A는 구동 전원 공급부와 가장 가까운 위치를 나타내고, B는 상기 구동 전원 공급부와 가장 먼 위치를 나타낸다.
- [0124] 도 7에 도시된 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치에서 구동 전원 공급부와 가장 가까운 A에 위치한 화소(PXL)의 캐소드 전극에 인가되는 전압은 0.77V로 측정되고, 상기 구동 전원 공급부와 가장 먼 B에 위치한 화소(PXL)의 캐소드 전극에 인가되는 전압은 1.37V로 측정됨을 알 수 있다.
- [0125] 그 결과 A 위치와 B 위치의 캐소드 전극 간의 전위차는 0.6V로 나타남을 확인할 수 있으며, 도 3에서 확인한 종래의 유기 발광 표시 장치에 비해서 각 화소(PXL)의 캐소드 전극에 인가되는 전압의 편차가 절반 이상으로 줄어든 것을 확인할 수 있다.
- [0126] 이와 같이, 본 발명의 일 실시예에서는 구동 전원 공급부와 더 가까운 화소(PXL)의 제1보조 전극(190)에 연결된 연결 전극의 저항을 더 큰 값으로 구비하여 캐소드 전극에 인가되는 전압을 증가시킴으로써 표시 영역에서 화소(PXL)의 캐소드 전극에 인가되는 전압의 편차를 줄일 수 있다.
- [0127] 도 8a 내지 도 8i는 본 발명에 따른 유기 발광 표시 장치의 제조방법을 도시한 개략적인 공정 단면도로서, 이는

전술한 도 6에 따른 유기 발광 표시 장치의 제조방법에 관한 것이다. 따라서, 동일한 구성에 대해서는 동일한 도면부호를 부여하였고, 각각의 구성의 물질 및 구조 등에 있어서 반복되는 부분에 대한 중복 설명은 생략된다.

- [0128] 우선, 도 8a에 도시된 바와 같이, 기판(100) 상에 액티브층(110), 게이트 절연막(120), 게이트 전극(130), 층간 절연막(140), 소스 전극(150) 및 드레인 전극(160)을 차례로 형성한다.
- [0129] 보다 구체적으로 설명하면, 상기 기판(100) 상에 상기 액티브층(110)을 형성하고, 상기 액티브층(110) 상에 상기 게이트 절연막(120)을 형성하고, 상기 게이트 절연막(120) 상에 상기 게이트 전극(130)을 형성하고, 상기 게이트 전극(130) 상에 상기 층간 절연막(140)을 형성하고, 상기 게이트 절연막(120) 및 상기 층간 절연막(140)에 제1 콘택홀(CH1)과 제2 콘택홀(CH2)을 형성하고, 그 후 상기 제1 콘택홀(CH1)을 통해서 상기 액티브층(110)의 일단 영역과 연결되는 상기 드레인 전극(160), 상기 제2 콘택홀(CH2)을 통해 상기 액티브층(110)의 타단 영역과 연결되는 상기 소스 전극(150)을 형성한다.
- [0130] 여기서, 상기 액티브층(110), 상기 게이트 전극(130), 상기 소스 전극(150), 및 상기 드레인 전극(160)은 기판(100)의 발광 영역(EA)에 형성하고, 상기 게이트 절연막(120) 및 상기 층간 절연막(140)은 발광 영역(EA)에서 투과 영역(TA)을 포함하는 표시 영역 전체까지 연장되도록 형성한다. 이와 같은 공정에 의해서, 상기 발광 영역(EA)에 박막 트랜지스터층(T)이 형성된다.
- [0131] 상기 소스 전극(150) 및 드레인 전극(160)은 동일한 물질로 동일한 패터닝 공정에 의해서 동시에 형성할 수 있다.
- [0132] 다음, 도 8b에 도시된 바와 같이, 상기 소스 전극(150) 및 상기 드레인 전극(160) 상에 패시베이션층(165)을 형성하고, 상기 패시베이션층(165) 상에 제1평탄화층(171)을 형성한다. 상기 패시베이션층(165) 및 제1평탄화층(171)은 발광 영역(EA)에서 투과 영역(TA)을 포함하는 표시 영역 전체까지 연장되도록 형성한다.
- [0133] 상기 패시베이션층(165)과 상기 제1평탄화층(171)은 상기 발광 영역(EA)에서 제3 콘택홀(CH3)을 구비하도록 형성되어, 상기 제3 콘택홀(CH3)을 통해 상기 소스 전극(150)이 외부로 노출된다.
- [0134] 다음, 도 8c에 도시된 바와 같이, 상기 발광 영역(EA) 내의 제1평탄화층(171) 상에 서로 이격되도록 제1하부 애노드 전극(181)/제1상부 애노드 전극(182), 및 제1하부 보조 전극(191)/제1상부 보조 전극(192)을 형성하고, 상기 투과 영역(TA) 내의 제1평탄화층(171) 상에 제2하부 보조 전극(201)/제2상부 보조 전극(202)을 형성한다.
- [0135] 상기 제1하부 애노드 전극(181)/제1하부 보조 전극(191)/제2하부 보조 전극(201)은 서로 동일한 물질로 동일한 패터닝 공정을 통해서 동시에 형성할 수 있고, 상기 제1상부 애노드 전극(182)/제1상부 보조 전극(192)/제2상부 보조 전극(202)은 서로 동일한 물질로 동일한 패터닝 공정을 통해서 동시에 형성할 수 있다.
- [0136] 다음, 도 8d에 도시된 바와 같이, 상기 제1상부 애노드 전극(182), 제1상부 보조 전극(192) 및 제2상부 보조 전극(202) 상에 제1커버 애노드 전극(183), 제1커버 보조 전극(193) 및 제2커버 보조 전극(203)을 형성하고, 상기 제1보조 전극(190)과 제2보조 전극(200) 사이에 상기 제1보조 전극(190)과 제2보조 전극(200)을 연결하기 위한 연결 전극(210)을 형성한다.
- [0137] 특히, 상기 연결 전극(210)은 상기 제1 애노드 전극(180), 제1 보조 전극(190) 및 제2 보조 전극(200)을 형성하는 공정 시에 함께 형성할 수 있기 때문에 마스크 공정 증가를 방지할 수 있으며, 구체적으로 상기 제1커버 애노드 전극(183), 제1커버 보조 전극(193) 및 제2커버 보조 전극(203)을 형성하는 공정 시에 함께 형성할 수 있다.
- [0138] 상기 제1커버 애노드 전극(183), 제1커버 보조 전극(193), 제2커버 보조 전극(203) 및 연결 전극(210)은 IT0와 같은 투명 도전물로 동일한 패터닝 공정을 통해서 동시에 형성할 수 있다.
- [0139] 다만, 본 발명의 일 실시예에 따른 연결 전극(210)은 복수의 화소(PXL)에서의 휘도 불균일을 개선하기 위해서 복수의 화소(PXL)에 대해서 서로 다른 길이(d) 또는 폭(w)으로 구비된다. 따라서, 상기 IT0 물질을 패터닝하기 위한 마스크에서 상기 연결 전극(210)에 대응되는 영역의 길이 또는 폭만을 상이하게 하여 복수의 화소(PXL)에 대해 서로 다른 저항을 갖는 연결 전극(210)을 각각 형성할 수 있다.
- [0140] 다음, 도 8e에 도시된 바와 같이, 상기 발광 영역(EA) 내의 제1애노드 전극(180)과 제1보조 전극(190) 상에 제2평탄화층(172)을 형성하고, 상기 투과 영역들(TA) 사이의 제2보조 전극(200) 상에 제2평탄화층(172)을 형성한다.
- [0141] 상기 제2평탄화층(172)은 제4 콘택홀(CH4) 및 제5 콘택홀(CH5)을 구비하도록 형성되어, 상기 제4 콘택홀(CH4)을

통해 상기 제1애노드 전극(180)이 외부로 노출되고, 상기 제5 콘택홀(CH5)을 통해 상기 제2보조 전극(200)이 외부로 노출된다.

- [0142] 다음, 도 8f에 도시된 바와 같이, 상기 발광 영역(EA) 내의 제2평탄화층(172) 상에 서로 이격되도록 제2애노드 전극(220)과 제3보조 전극(230)을 형성한다.
- [0143] 상기 제2애노드 전극(220)과 제3보조 전극(230)은 서로 동일한 물질을 동일한 패터닝 공정을 통해서 동시에 형성할 수 있다.
- [0144] 다음, 도 8g에 도시된 바와 같이, 상기 제2애노드 전극(220)의 상면을 노출시키면서 상기 제2애노드 전극(220)의 일측 및 타측 상에 बैं크(240)를 형성함과 더불어 제3보조 전극(230)의 상면을 노출시키면서 상기 제3보조 전극(230)의 일측 및 타측 상에 बैं크(240)를 형성한다.
- [0145] 또한, 상기 노출된 제3보조 전극(230)의 상면 상에 제1 격벽(251)과 제2 격벽(252)을 차례로 형성한다. 상기 제1 격벽(251)은 상기 बैं크(240)와 동일한 물질을 동일한 패턴 형성 공정을 통해서 동시에 형성할 수 있다. 상기 격벽(250)은 상기 बैं크(240)와 소정 거리를 두고 이격되도록 형성하며, 따라서, 상기 격벽(250)과 बैं크(240) 사이에 이격된 공간이 마련된다.
- [0146] 상기 격벽(250)의 상면이 처마(eaves) 역할을 하기 위해서, 상기 제2격벽(252)의 상면의 폭은 상기 제2격벽(252)의 하면의 폭보다 크게 형성한다. 특히, 정면에서 본 경우를 기준으로, 상기 제2격벽(252)의 상면이 상기 격벽(250)과 상기 बैं크(240) 사이의 이격된 공간을 가리도록 함으로써 후술하는 유기 발광층(260) 증착 공정시 상기 유기 발광층(260)이 상기 격벽(250)과 상기 बैं크(240) 사이의 이격된 공간에 증착되는 것을 방지할 수 있다.
- [0147] 다음, 도 8h에 도시된 바와 같이, 상기 제2애노드 전극(220) 상에 유기 발광층(260)을 형성한다. 상기 유기 발광층(260)은 증발법(Evaporation)과 같은 증착 물질의 직진성이 우수한 증착 공정을 통해 형성하며, 그에 따라, 상기 유기 발광층(260)은 상기 बैं크(240) 및 상기 격벽(250)의 상면에는 증착될 수 있지만 상기 격벽(250)과 상기 बैं크(240) 사이의 이격된 공간에는 증착되지 않게 된다. 즉, 상기 유기 발광층(260)의 증착시 상기 격벽(250)의 상면이 처마(eaves)와 같은 역할을 하기 때문에, 상기 제3보조 전극(230)의 상면을 가리는 마스크 패턴 없이 상기 유기 발광층(260)을 증착하여도 상기 격벽(250)과 상기 बैं크(240) 사이의 이격된 공간으로 상기 유기 발광층(260)이 증착되는 것이 방지될 수 있다.
- [0148] 다음, 도 8i에 도시된 바와 같이, 상기 유기 발광층(260) 상에 캐소드 전극(270)을 형성한다.
- [0149] 상기 캐소드 전극(270)은 상기 격벽(250)과 상기 बैं크(240) 사이의 이격된 공간을 통해서 상기 제3보조 전극(230)과 연결되도록 형성한다. 상기 캐소드 전극(270)은 스퍼터링(Sputtering)과 같은 증착 물질의 직진성이 좋지 않은 증착 공정을 통해 형성할 수 있으며, 그에 따라 상기 캐소드 전극(270)의 증착 공정시 상기 격벽(250)과 상기 बैं크(240) 사이의 이격된 공간으로 상기 캐소드 전극(270)이 증착될 수 있다.
- [0150] 상기에서는 상부 발광 방식의 투명 유기 발광 표시 장치에 대해서 설명하였지만, 본 발명은 투명 유기 발광 표시 장치에 한정되는 것은 아니고, 투과 영역이 구비되지 않은 상부 발광 방식의 유기 발광 표시 장치에도 적용될 수 있다.
- [0151] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 보호 범위는 청구 범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리 범위에 포함되는 것으로 해석되어야 할 것이다.

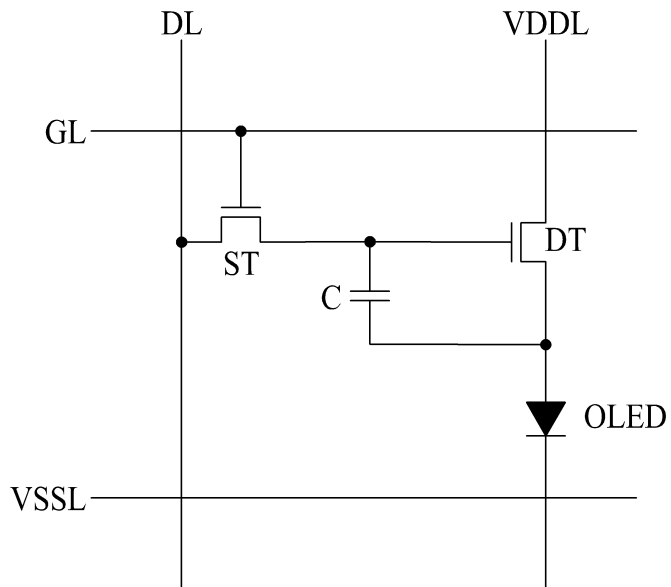
## 부호의 설명

- [0152] 100: 기판      T: 박막 트랜지스터층  
165: 패시베이션층      171, 172: 제1, 제2평탄화층  
180: 제1애노드 전극      190: 제1보조 전극

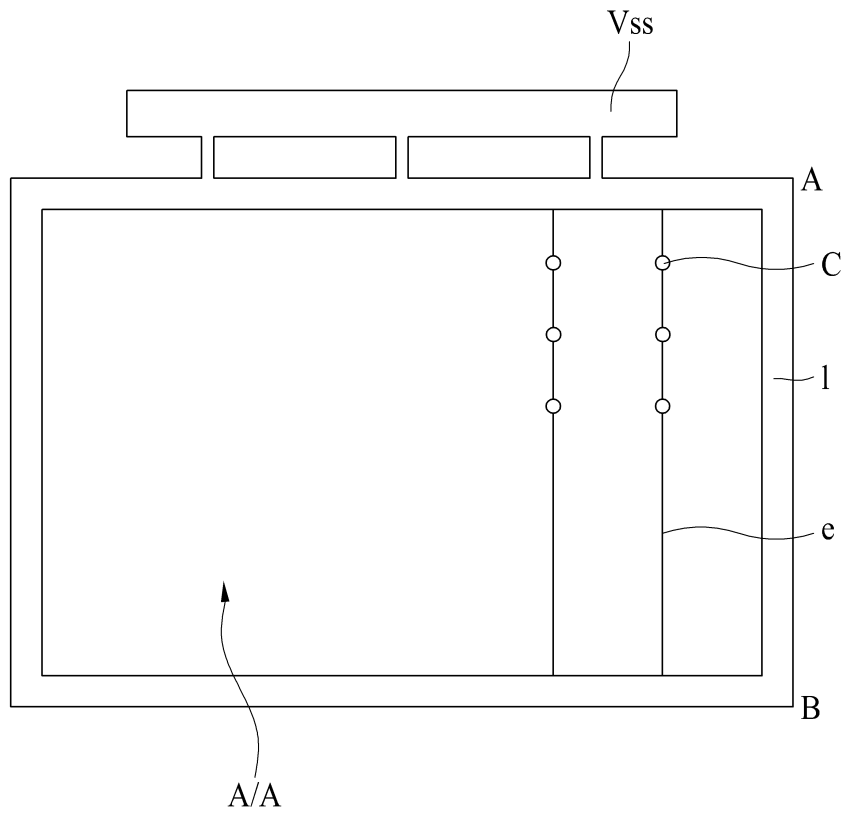
200: 제2보조 전극    210: 연결 전극  
 220: 제2에노드 전극    230: 제2보조 전극  
 240: 뱅크    250: 격벽  
 260: 유기 발광층    270: 캐소드 전극

## 도면

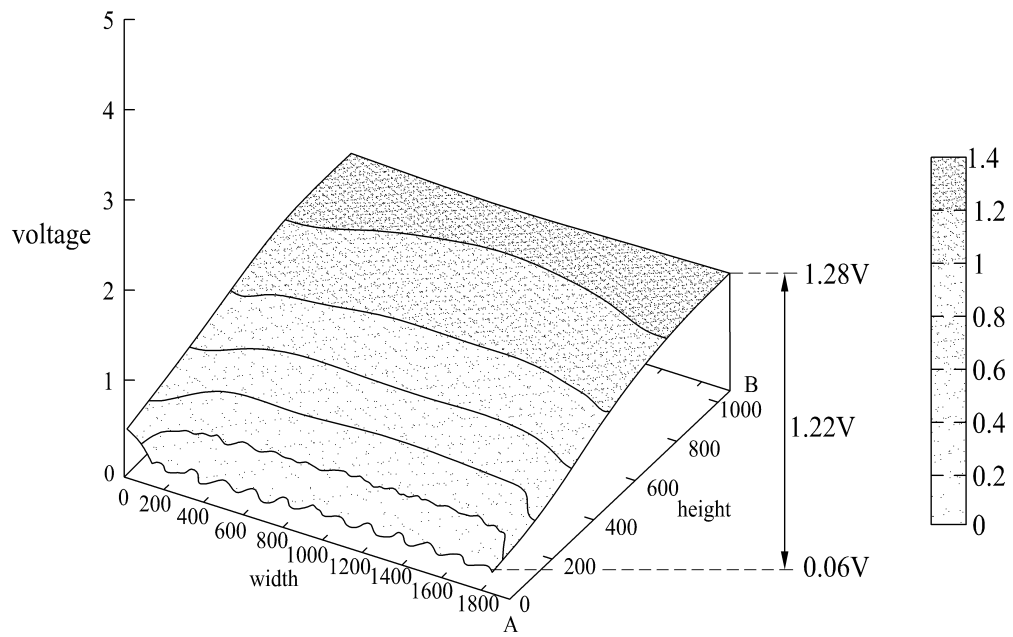
### 도면1



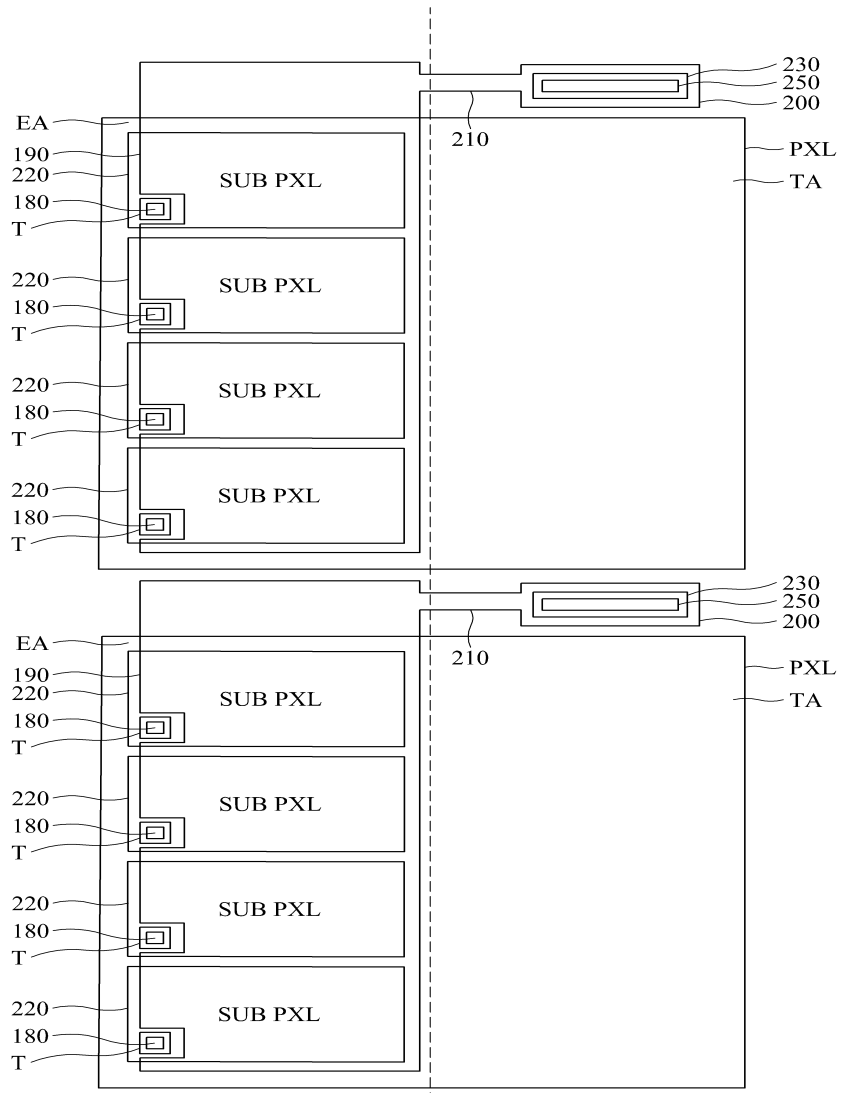
도면2



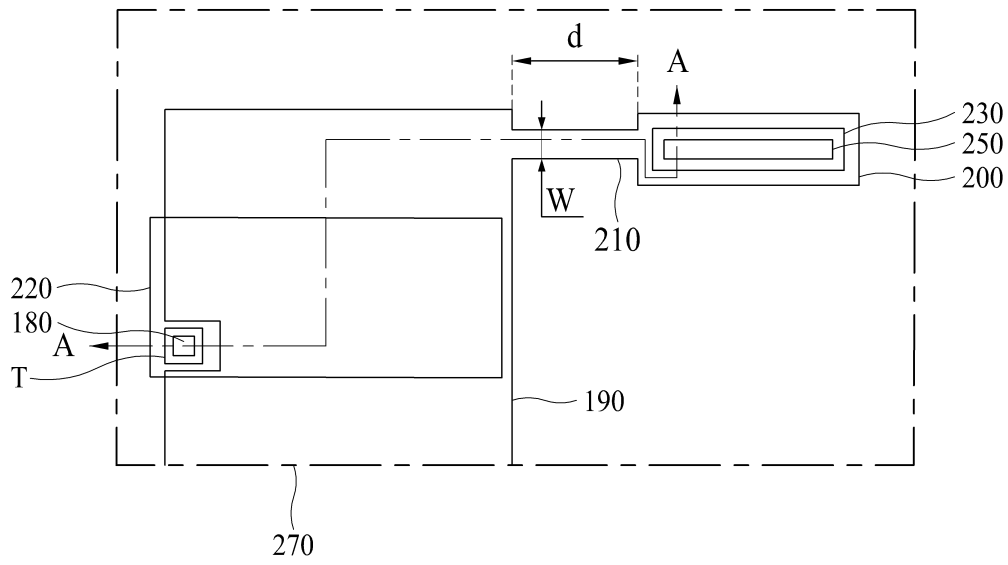
도면3



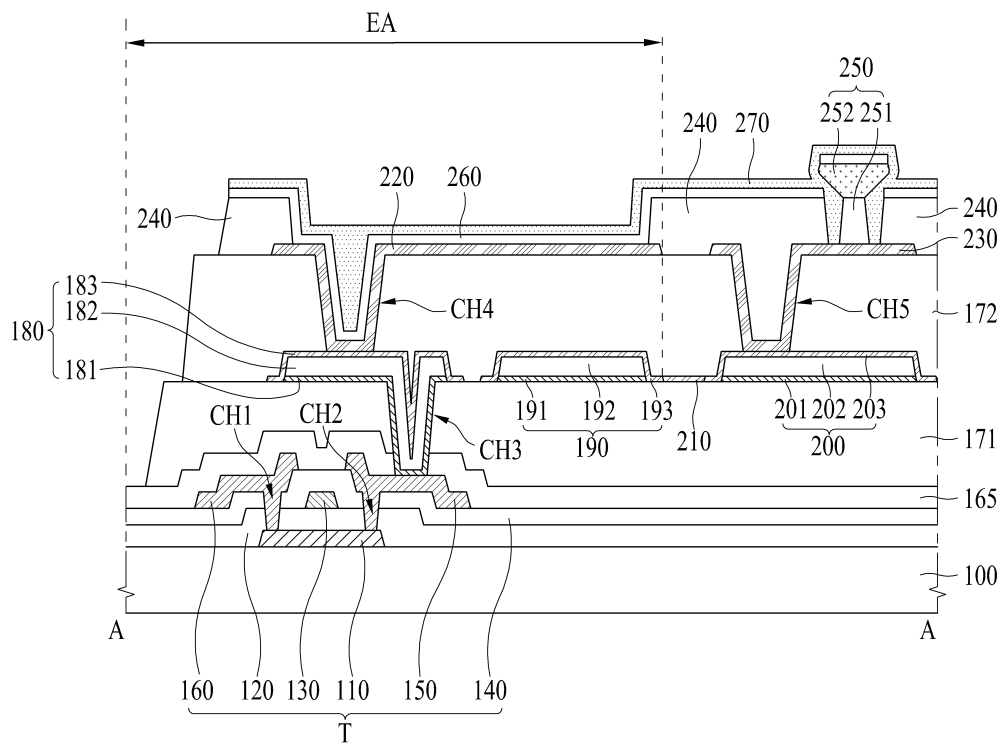
도면4



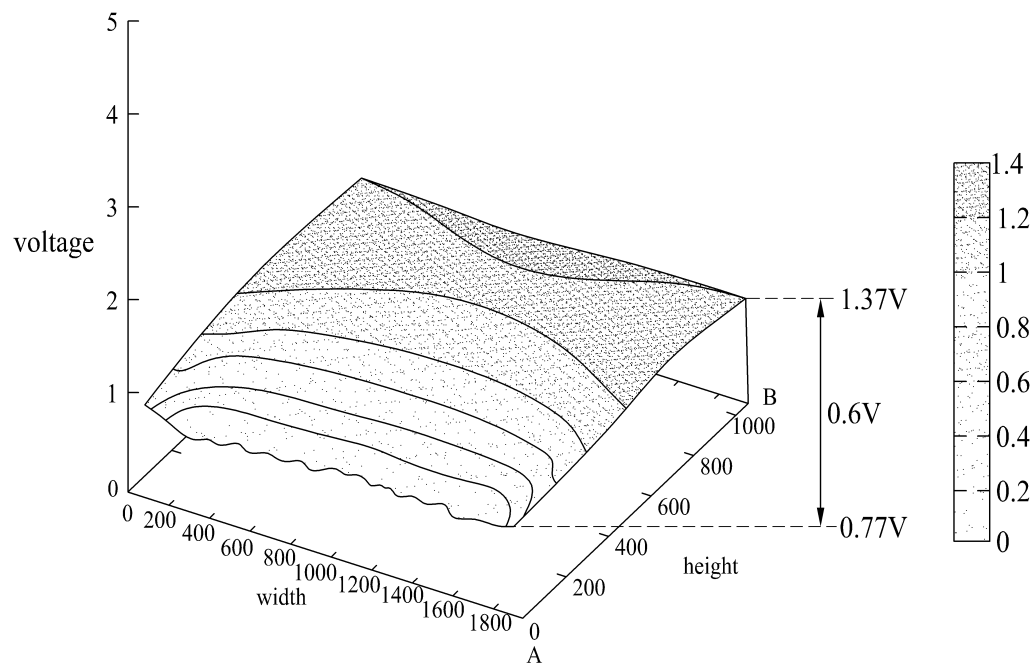
도면5



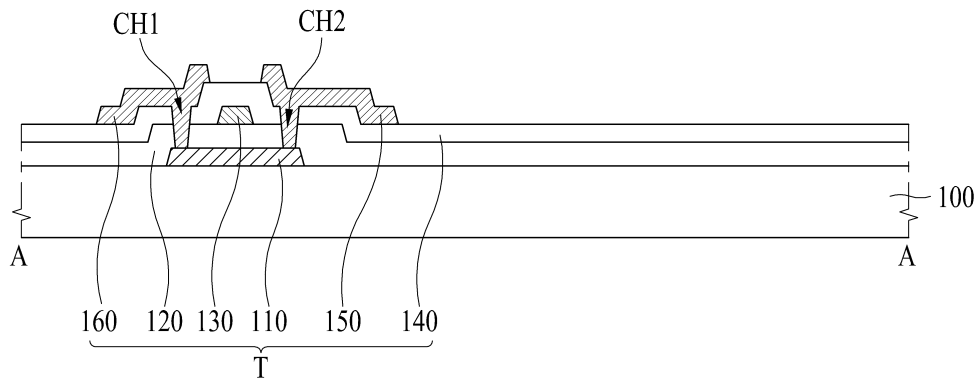
도면6



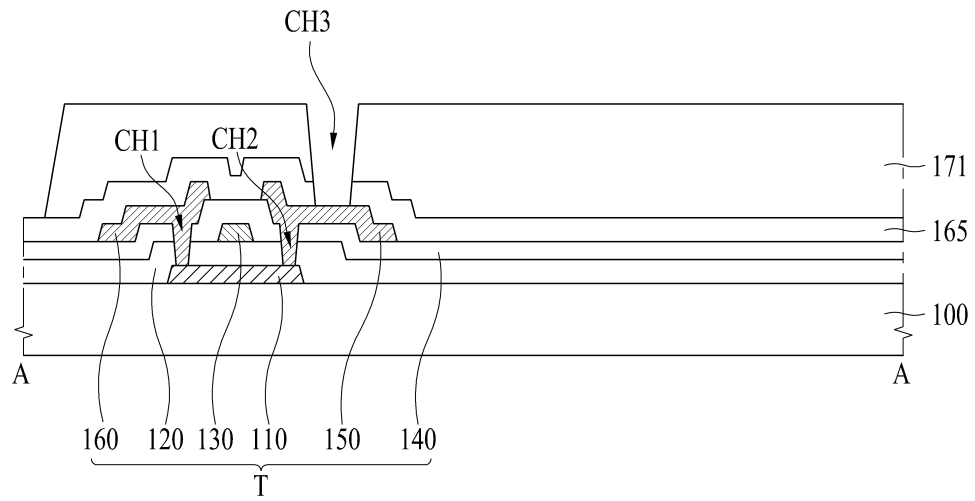
도면7



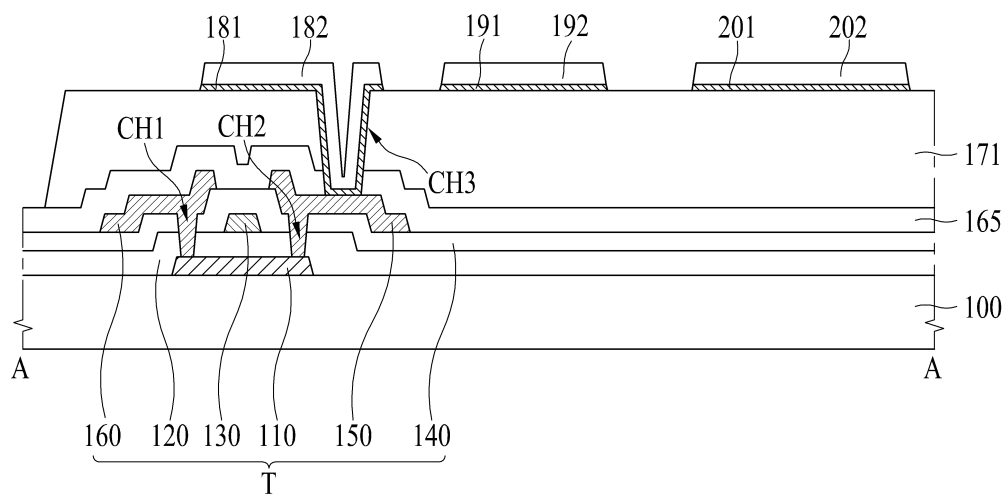
도면8a



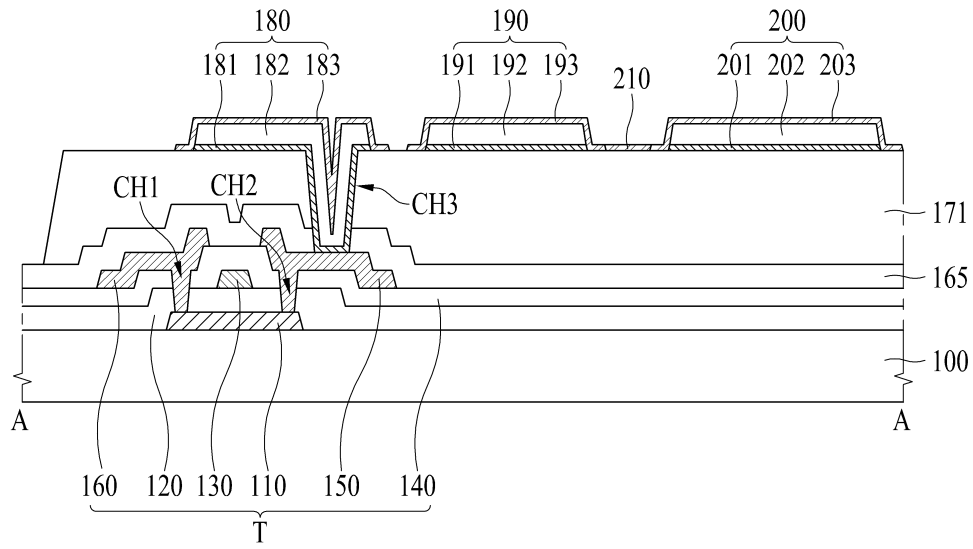
도면8b



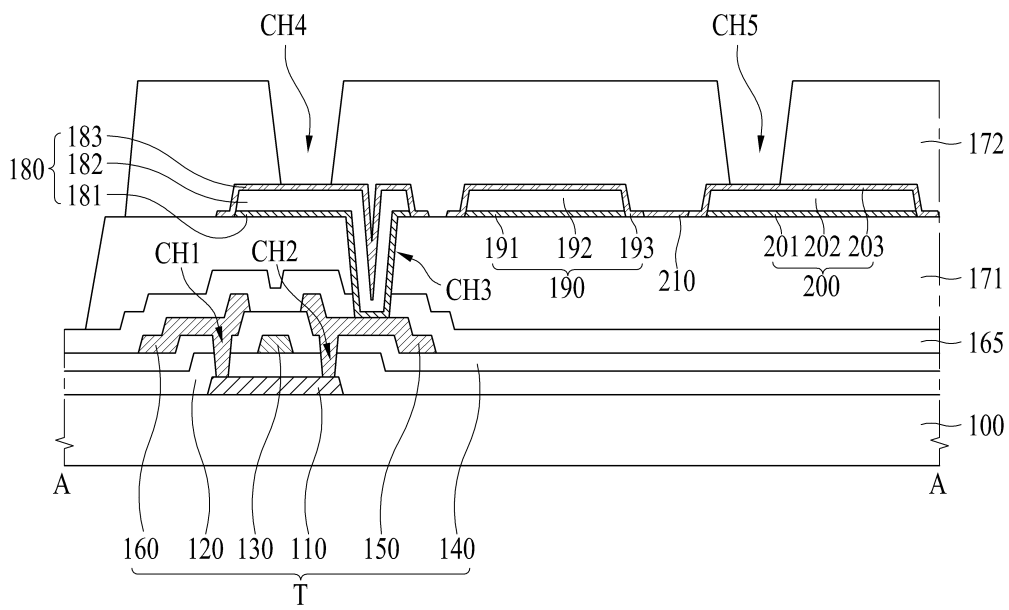
도면8c



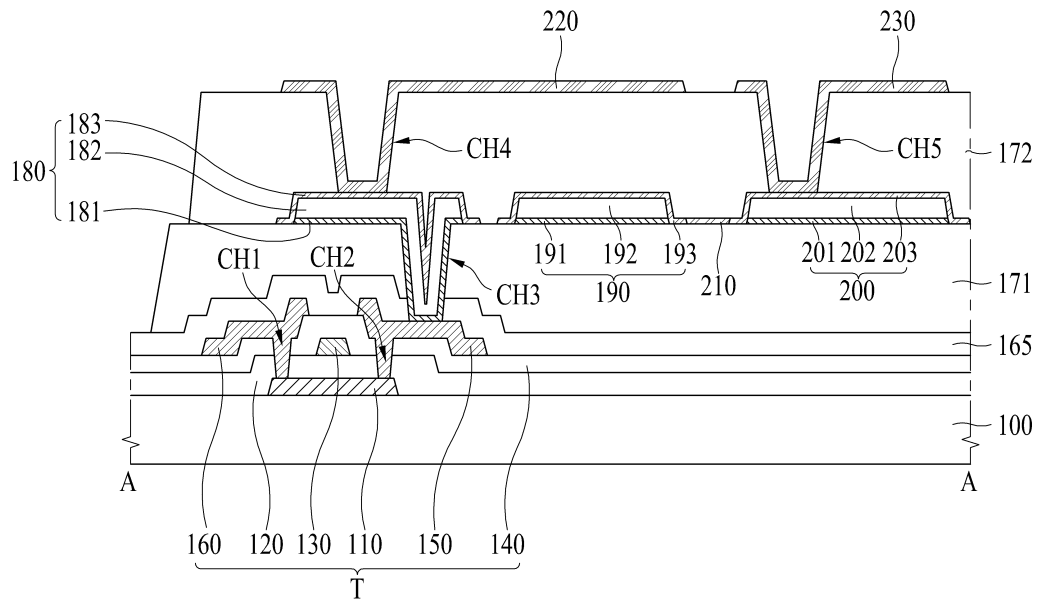
도면8d



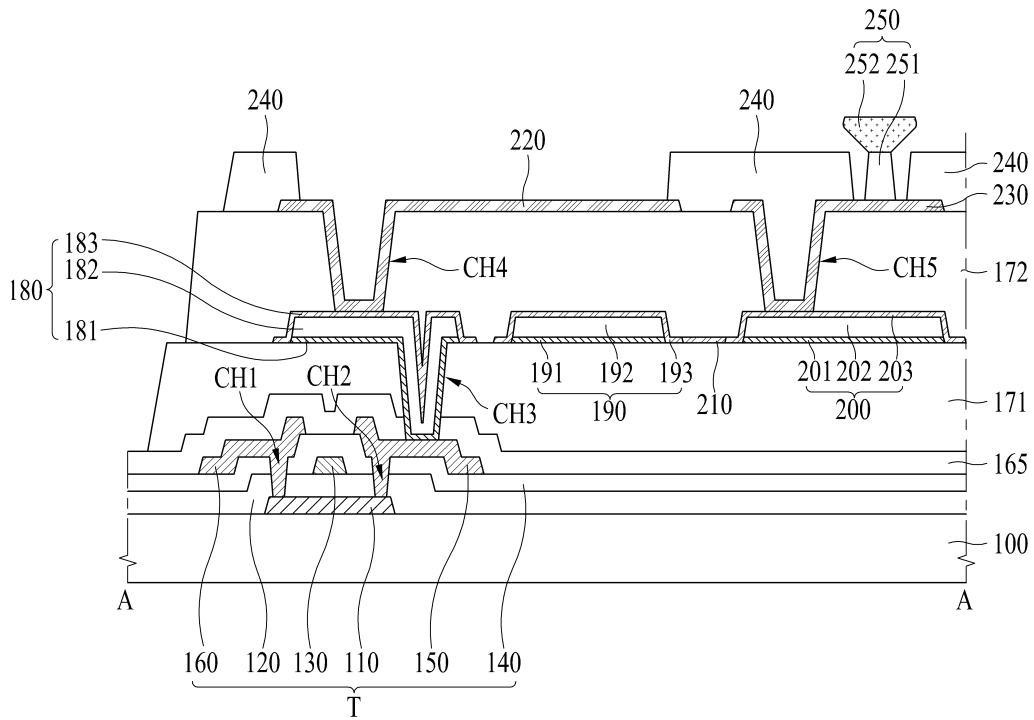
도면8e



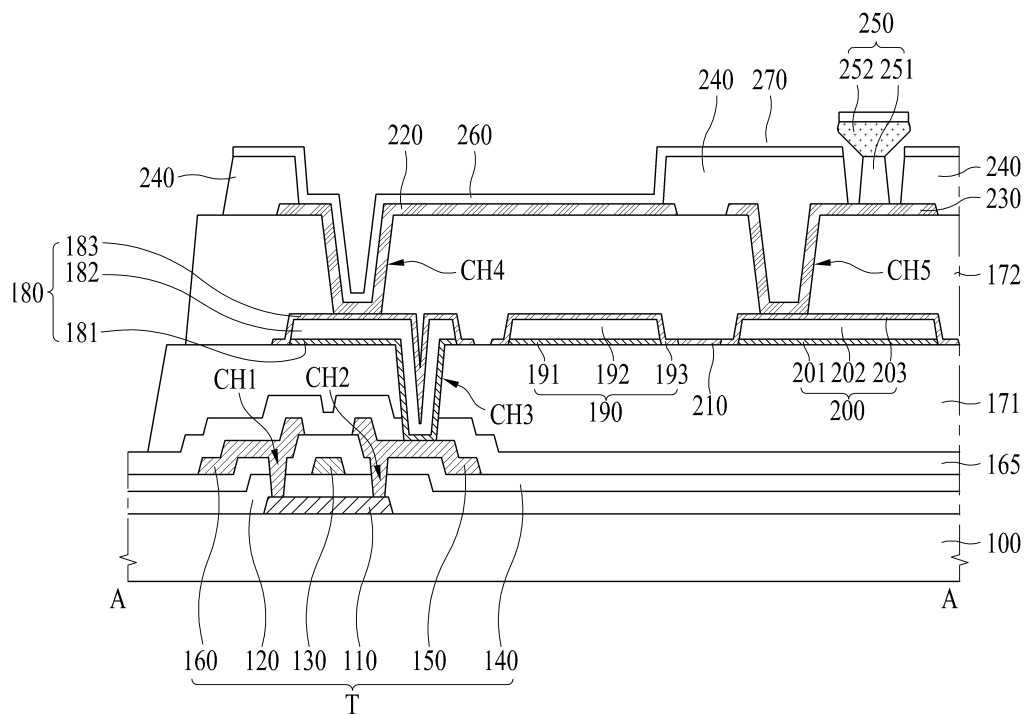
도면8f



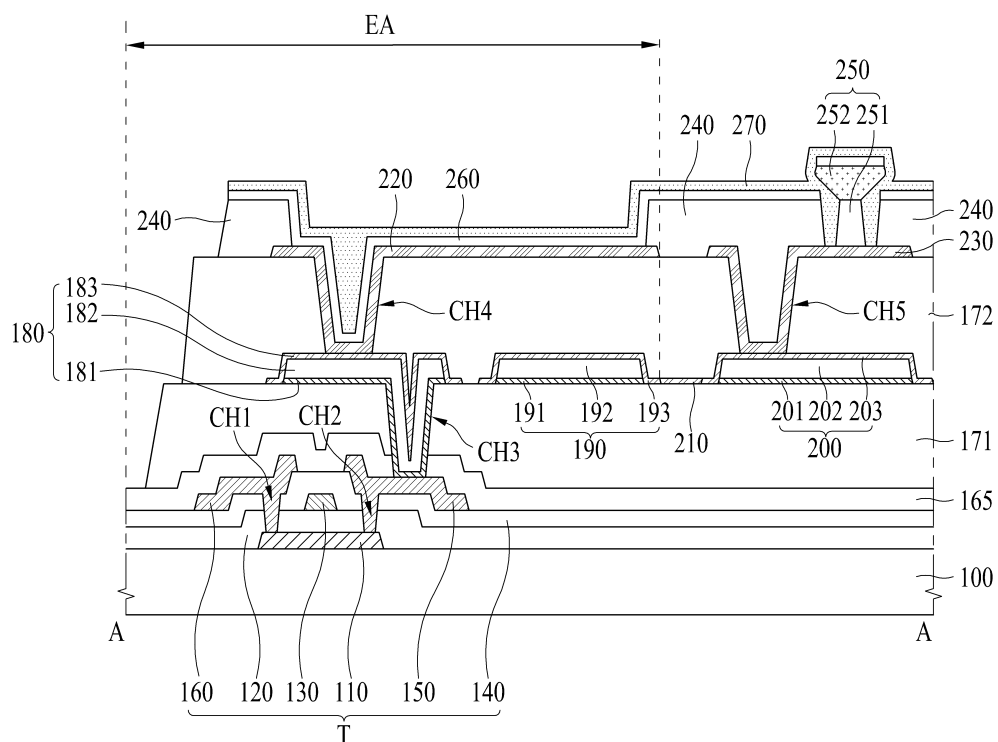
도면8g



도면 8h



도면8i



|                |                                                                                  |         |            |
|----------------|----------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 标题：OLED显示器及其制造方法                                                                 |         |            |
| 公开(公告)号        | <a href="#">KR1020170026013A</a>                                                 | 公开(公告)日 | 2017-03-08 |
| 申请号            | KR1020150123254                                                                  | 申请日     | 2015-08-31 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                                                                         |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司                                                                        |         |            |
| 当前申请(专利权)人(译)  | LG显示器有限公司                                                                        |         |            |
| [标]发明人         | JAEHEE PARK<br>박재희<br>JEONGHYEON CHOI<br>최정현<br>JOONSOO HAN<br>한준수               |         |            |
| 发明人            | 박재희<br>최정현<br>한준수                                                                |         |            |
| IPC分类号         | H01L51/52 H01L51/50 H01L27/32 H01L51/56                                          |         |            |
| CPC分类号         | H01L51/5228 H01L51/5206 H01L51/5012 H01L27/326 H01L27/3246 H01L51/56 H01L2227/32 |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                        |         |            |

## 摘要(译)

本发明提供顶部发光型有机发光显示装置，使得能够实现根据本发明的有机发光显示装置，阳极，有机发光层，以及辅助电极和阴极在基板上配备电极，辅助电极包括通过第一对向电极连接的第二辅助电极，以及通过接触孔与第一对向电极和第二辅助电极连接的第二辅助电极。

