



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0080948  
(43) 공개일자 2016년07월08일

(51) 국제특허분류(Int. Cl.)  
H01L 27/32 (2006.01) H01L 51/56 (2006.01)  
(21) 출원번호 10-2014-0193629  
(22) 출원일자 2014년12월30일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
이정현  
경기도 파주시 월롱면 엘씨디로 201, 101동 222호(LG디스플레이 정다운마을)  
(74) 대리인  
김은구, 송해모

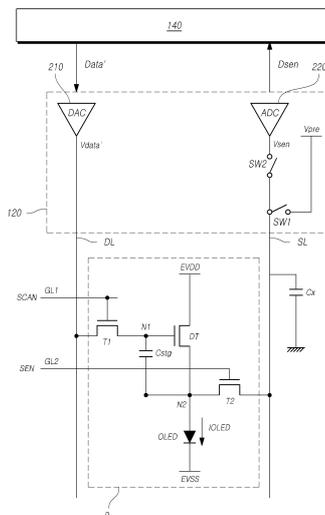
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 유기발광표시장치 및 그 화질 보상 장치 및 방법

**(57) 요약**

본 발명은 구동 트랜지스터와 유기발광다이오드를 포함하는 화소들을 포함하는 표시패널, 디지털 데이터를 데이터 전압으로 변환하여 각 화소에 공급하는 데이터 구동부 및 화소들로부터 검출된 구동 트랜지스터의 이동도에 대응되는 센싱 전압을 기반으로 이동도 편차의 보상에 이용되는 보상값을 화소별로 산출하고 구동 트랜지스터와 유기발광다이오드 사이 센싱 노드에 공급되는 초기화 전압을 고려하여 데이터 전압에 따른 데이터 전송 효율을 수정하고 수정된 데이터 전압에 따른 데이터 전송 효율과 산출된 화소별 상기 보상값을 이용하여 각 화소에 입력될 디지털 데이터로부터 화소들 간 이동도 편차를 보상한 보상 디지털 데이터를 데이터 구동부에 공급하는 타이밍 컨트롤러를 포함하는 유기발광표시장치를 구비한다.

**대표도 - 도3**



## 명세서

### 청구범위

#### 청구항 1

구동 트랜지스터와 유기발광다이오드를 포함하는 화소들을 포함하는 표시패널;

디지털 데이터를 데이터 전압으로 변환하여 각 화소에 공급하는 데이터 구동부; 및

상기 화소들로부터 검출된 상기 구동 트랜지스터의 이동도에 대응되는 센싱 전압을 기반으로 이동도 편차의 보상에 이용되는 보상값을 상기 화소별로 산출하고, 상기 구동 트랜지스터와 상기 유기발광다이오드 사이 센싱 노드에 공급되는 초기화 전압을 고려하여 데이터 전압에 따른 데이터 전송 효율을 수정하고, 수정된 데이터 전압에 따른 상기 데이터 전송 효율과 산출된 화소별 상기 보상값을 이용하여, 각 화소에 입력될 디지털 데이터로부터 화소들 간 이동도 편차를 보상한 보상 디지털 데이터를 상기 데이터 구동부에 공급하는 타이밍 컨트롤러를 포함하는 유기발광표시장치.

#### 청구항 2

제 1 항에 있어서,

기준 초기화 전압에 대한 데이터 전압에 따른 데이터 전송 효율을 저장하는 메모리를 추가로 포함하고,

상기 타이밍 컨트롤러는, 상기 센싱 노드에 공급되는 상기 초기화 전압과 상기 기준 초기화 전압을 비교하고, 그 차이에 따라 상기 메모리에 저장된 데이터 전압에 따른 데이터 전송 효율을 수정하는 것을 특징으로 하는 유기발광표시장치.

#### 청구항 3

제 1 항에 있어서,

각 화소에 입력될 디지털 데이터는 상기 초기화 전압에 따라 그레이별로 다른 것을 특징으로 하는 유기발광표시장치.

#### 청구항 4

구동 트랜지스터와 유기발광다이오드를 포함하는 화소들로부터 검출된 상기 구동 트랜지스터의 이동도에 대응되는 센싱 전압을 기반으로 이동도 편차의 보상에 이용되는 보상값을 상기 화소별로 산출하는 보상값 산출부;

상기 구동 트랜지스터와 상기 유기발광다이오드 사이 센싱 노드에 공급되는 초기화 전압을 고려하여 데이터 전압에 따른 데이터 전송 효율을 수정하는 DTE 수정부; 및

수정된 데이터 전압에 따른 상기 데이터 전송 효율과 산출된 화소별 상기 보상값을 이용하여, 각 화소에 입력될 디지털 데이터를 화소들 간 이동도 편차를 보상한 보상 디지털 데이터로 변환하는 데이터 보상부를 포함하는 화질 보상 장치.

#### 청구항 5

제 4 항에 있어서,

기준 초기화 전압에 대한 데이터 전압에 따른 데이터 전송 효율을 저장하는 메모리를 추가로 포함하고,

상기 DTE 수정부는, 상기 센싱 노드에 공급되는 상기 초기화 전압과 상기 기준 초기화 전압을 비교하고, 그 차이에 따라 상기 메모리에 저장된 데이터 전압에 따른 데이터 전송 효율을 수정하는 것을 특징으로 하는 화질 보상 장치.

#### 청구항 6

제 4 항에 있어서,

상기 화질 보상 장치는 유기발광표시장치의 타이밍 컨트롤러에 포함되는 것을 특징으로 하는 화질 보상 장치.

**청구항 7**

구동 트랜지스터와 유기발광다이오드를 포함하는 화소들로부터 검출된 상기 구동 트랜지스터의 이동도에 대응되는 센싱 전압을 기반으로 이동도 편차의 보상에 이용되는 보상값을 상기 화소별로 산출하는 단계;

상기 구동 트랜지스터와 상기 유기발광다이오드 사이 센싱 노드에 공급되는 초기화 전압을 고려하여 데이터 전압에 따른 데이터 전송 효율을 수정하는 단계; 및

수정된 데이터 전압에 따른 상기 데이터 전송 효율과 산출된 화소별 상기 보상값을 이용하여, 각 화소에 입력될 디지털 데이터를 화소들 간 이동도 편차를 보상한 보상 디지털 데이터로 변환하는 단계를 포함하는 화질 보상 방법.

**청구항 8**

제 7 항에 있어서,

상기 데이터 전송 효율을 수정하는 단계에서, 저장된 데이터 전압에 따른 데이터 전송 효율에서 기준이 되는 기준 초기화 전압과 상기 센싱 노드에 공급되는 상기 초기화 전압을 비교하고, 그 차이에 따라 저장된 데이터 전압에 따른 데이터 전송 효율을 수정하는 것을 특징으로 하는 화질 보상 방법.

**청구항 9**

제 7 항에 있어서,

각 화소에 입력될 디지털 데이터는 상기 초기화 전압에 따라 그레이별로 다른 것을 특징으로 하는 화질 보상 방법.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 영상을 표시하는 유기발광표시장치에 관한 것이다.

**배경 기술**

[0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있으며, 근래에는 액정표시장치(LCD: Liquid Crystal Display Device), 플라즈마표시장치(PDP: Plasma Display Panel), 유기발광표시장치(OLED: Organic Light Emitting Display Device) 등과 같은 여러 가지 표시장치가 활용되고 있다.

[0003] 이러한 표시장치는 데이터 라인들과 게이트 라인들이 형성되고, 데이터 라인들과 게이트 라인들이 서로 교차하는 지점에 화소들이 정의된 표시패널을 포함하고, 데이터 라인들로 데이터 신호를 공급하는 데이터 구동부와, 게이트 라인들로 스캔 신호를 공급하는 게이트 구동부 등을 더 포함한다.

[0004] 표시패널에 정의된 각 화소에는 트랜지스터가 배치되는데, 각 화소 내 트랜지스터의 특성치가 구동 시간에 따라 변화되거나, 각 화소 간 트랜지스터의 특성치 편차가 발생할 수 있다. 또는, 표시장치가 유기발광표시장치인 경우, 각 화소 내 유기발광다이오드(OLED: Organic Light Emitting Diode)의 열화의 편차가 발생할 수 있다. 이러한 현상은 각 화소 간 휘도 불균일을 발생시켜 화질을 저하시킬 수 있다.

[0005] 따라서, 화소 간 휘도 불균일을 해결하기 위해, 회로 내 소자(예: 트랜지스터, 유기발광다이오드)의 특성치 변화 또는 편차를 보상해주기 위한 화소 보상 기술이 제안되었다.

[0006] 이러한 화소 보상은 화소 내 회로의 특정 노드를 센싱하고, 그 센싱 결과를 이용하여, 각 화소로 공급되는 데이터를 변경함으로써, 화소의 휘도 불 균일을 방지 또는 줄여주는 기술이다.

[0007] 이러한 화소 보상은 여전히 과보상되거나 정밀하게 화소간 특성 보상을 수행하지 못하는 문제점이 있다.

**발명의 내용**

**해결하려는 과제**

- [0008] 따라서, 본 발명의 목적은 저계조 구간에서의 과보상을 방지하면서 더욱 정밀하게 화소간 이동도 편차를 보상한 유기발광표시장치 및 그 화질 보상 장치 및 방법을 제공하는 데 있다.
- [0009] 또한 본 발명의 목적은 화소간 이동도 편차 보상 능력을 향상시켜 패널 휘도 균일도를 개선한 유기발광표시장치 및 그 화질 보상 장치 및 방법을 제공하는 데 있다.

**과제의 해결 수단**

- [0010] 상기 목적을 달성하기 위하여, 일측면에서, 본 발명은 표시패널과 데이터 구동부, 타이밍 컨트롤러를 포함하는 유기발광표시장치를 제공한다. 표시패널은 구동 트랜지스터와 유기발광다이오드를 포함하는 화소들을 포함할 수 있다. 데이터 구동부는 디지털 데이터를 데이터 전압으로 변환하여 각 화소에 공급할 수 있다. 타이밍 컨트롤러는 화소들로부터 검출된 구동 트랜지스터의 이동도에 대응되는 센싱 전압을 기반으로 이동도 편차의 보상에 이용되는 보상값을 화소별로 산출할 수 있다. 또한 타이밍 컨트롤러는 구동 트랜지스터와 유기발광다이오드 사이 센싱 노드에 공급되는 초기화 전압을 고려하여 데이터 전압에 따른 데이터 전송 효율을 수정할 수 있다. 또한 타이밍 컨트롤러는 수정된 데이터 전압에 따른 상기 데이터 전송 효율과 산출된 화소별 상기 보상값을 이용하여, 각 화소에 입력될 디지털 데이터로부터 화소들 간 이동도 편차를 보상한 보상 디지털 데이터를 데이터 구동부에 공급할 수 있다.
- [0011] 다른 측면에서 본 발명은 보상값 산출부, DTE 수정부 및 보상부를 포함하는 화질 보상 장치를 제공한다. 보상값 산출부는 구동 트랜지스터와 유기발광다이오드를 포함하는 화소들로부터 검출된 상기 구동 트랜지스터의 이동도에 대응되는 센싱 전압을 기반으로 이동도 편차의 보상에 이용되는 보상값을 상기 화소별로 산출할 수 있다. DTE 수정부는 구동 트랜지스터와 유기발광다이오드 사이 센싱 노드에 공급되는 초기화 전압을 고려하여 데이터 전압에 따른 데이터 전송 효율을 수정할 수 있다. 데이터 보상부는 수정된 데이터 전압에 따른 데이터 전송 효율과 산출된 화소별 보상값을 이용하여, 각 화소에 입력될 디지털 데이터를 화소들 간 이동도 편차를 보상한 보상 디지털 데이터로 변환할 수 있다.
- [0012] 또 다른 측면에서, 본 발명은 구동 트랜지스터와 유기발광다이오드를 포함하는 화소들로부터 검출된 상기 구동 트랜지스터의 이동도에 대응되는 센싱 전압을 기반으로 이동도 편차의 보상에 이용되는 보상값을 상기 화소별로 산출하는 단계, 구동 트랜지스터와 유기발광다이오드 사이 센싱 노드에 공급되는 초기화 전압을 고려하여 데이터 전압에 따른 데이터 전송 효율을 수정하는 단계 및 수정된 데이터 전압에 따른 상기 데이터 전송 효율과 산출된 화소별 보상값을 이용하여, 각 화소에 입력될 디지털 데이터를 화소들 간 이동도 편차를 보상한 보상 디지털 데이터로 변환하는 단계를 포함하는 화질 보상 방법을 제공한다.

**발명의 효과**

- [0013] 본 발명은 실제 표시패널에 사용되는 초기화 전압을 고려하여 데이터 전압에 따른 데이터 전송 효율을 수정하고 이 수정된 데이터 전송 효율과 보상값을 이용하여 디지털 데이터를 보상하므로 저계조 구간에서의 과보상을 방지하면서 더욱 정밀한 화소간 이동도 편차를 보상할 수 있는 효과가 있다.
- [0014] 또한, 본 발명은 표시장치에서 화소간 이동도 편차 보상 능력을 향상시켜 패널 휘도 균일도를 개선할 수 있다.

**도면의 간단한 설명**

- [0015] 도 1은 실시예에 따른 표시장치(100)의 개략적인 시스템 구성도이다.
- 도 2는 실시예에 따른 표시장치(100)의 화소 보상을 예시적으로 나타낸 개념도이다.
- 도 3은 실시예에 따른 표시장치(100)가 유기발광표시장치인 경우, 화소 구조와 ADC 및 센싱 라인을 나타낸 도면이다.
- 도 4는 데이터 전압에 따른 데이터 전송 효율을 도시하고 있다.
- 도 5는 데이터 전송 효율의 정의에 기초하여 따라 데이터 전압에 따른 데이터 전송 효율을 도시하고 있다.
- 도 6은 도 3의 구동 트랜지스터(DT)의 게이트 및 소스에 입력되는 전압 상태를 도시하고 있다.
- 도 7은 센싱 노드에 공급되는 초기화 전압과 기준 초기화 전압을 비교하고, 그 차이에 따라 저장된 데이터 전압

에 따른 데이터 전송 효율을 수정한 도면이다.

도 8은 다른 실시예에 따른 유기발광표시장치의 화질 보상 장치의 블록도이다.

도 9는 또 다른 실시예에 따른 유기발광표시장치의 화질 보상 방법의 흐름도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0016] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조 부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.
- [0017] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.
- [0018] 도 1은 실시예에 따른 표시장치(100)의 개략적인 시스템 구성도이다.
- [0019] 도 1을 참조하면, 실시예에 따른 표시장치(100)는, 표시패널(110), 데이터 구동부(120), 게이트 구동부(130), 타이밍 컨트롤러(140), 메모리(150) 등을 포함한다.
- [0020] 표시패널(110)에는, 데이터 라인들(DL1, DL2, ... , DLm) 및 게이트 라인들(GL1, GL2 ... , GLn)이 형성되고, 데이터 라인들(DL1, DL2, ... , DLm) 및 게이트 라인들(GL1, GL2 ... , GLn)이 교차하는 지점마다 화소들(Pixels)이 형성된다.
- [0021] 데이터 구동부(120)는 데이터 라인들(DL1, DL2, ... , DLm)로 데이터 전압을 공급한다. 이러한 데이터 구동부(120)는 둘 이상의 데이터 구동 집적회로들(DICs: Data Driver Integrated Circuits)을 포함할 수 있다. 데이터 구동부(120)는 디지털 데이터를 데이터 전압으로 변환하여 데이터 라인들(DL1, DL2, ... , DLm) 각각을 통해 각 화소에 공급한다.
- [0022] 게이트 구동부(130)는 게이트 라인들(GL1, GL2 ... , GLn)로 스캔 신호를 순차적으로 공급한다.
- [0023] 타이밍 컨트롤러(140)는 데이터 구동부(120) 및 게이트 구동부(130)를 제어한다. 후술하는 바와 같이 타이밍 컨트롤러(140)는 화소들로부터 검출된 구동 트랜지스터의 이동도에 대응되는 센싱 전압을 기반으로 이동도 편차의 보상에 이용되는 보상값( $\alpha$ )을 화소별로 산출한다. 또한 타이밍 컨트롤러(140)는 구동 트랜지스터와 유기발광 다이오드 사이 센싱 노드에 공급되는 초기화 전압( $V_{pre}$ )에 따라 데이터 전압에 따른 데이터 전송 효율을 수정하고, 수정된 데이터 전압에 따른 데이터 전송 효율과 산출된 화소별 보상값( $\alpha$ )을 이용하여, 각 화소에 입력될 디지털 데이터로부터 화소들 간 이동도 편차를 보상한 보상 디지털 데이터를 데이터 구동부(120)에 공급할 수 있다.
- [0024] 한편, 표시패널(110)에 형성된 화소들에는 적어도 하나의 구동 트랜지스터(Driving Transistor)를 포함하는 회로가 구성되어 있다. 여기서, 화소 내 회로는, 적어도 하나의 구동 트랜지스터 이외에, 회로 설계 방식 또는 표시장치 종류 등에 따라, 적어도 하나의 캐패시터 및 OLED(Organic Light Emitting Diode) 등을 더 포함할 수도 있다.
- [0025] 실시예에 따른 표시장치(100)는, 화소 내 회로에 포함된 트랜지스터의 특성치(예: 문턱전압, 이동도 등)의 변화 또는 편차에 따라 발생하는 화소 간 휘도 편차를 보상해주기 위한 "화소 보상 기능"을 제공할 수 있다.
- [0026] 실시예에 따른 표시장치(100)는, 화소 보상 기능을 제공하기 위해, 화소 내 회로에 포함된 트랜지스터의 특성치를 센싱하기 위한 구성이 필요하다.
- [0027] 이에, 표시패널(110)에는, 화소 내 회로와 연결되며, 하나 또는 둘 이상의 화소 열마다 존재하는 "센싱 라인(SL: Sensing Line)"이 하나씩 형성될 수 있다. 이러한 센싱 라인은 데이터 라인과 평행하고 배치될 수 있다. 또한, 하나의 센싱 라인은 하나의 화소 열마다 존재할 수도 있고, 둘 이상의 화소 열마다 존재할 수도 있다. 예를 들어, 하나의 센싱 라인이 둘 이상의 화소 열마다 존재하는 공유 구조를 적용하는 경우, 하나의 센싱

라인은, 3개 서브화소 열(적색 서브화소 열, 녹색 서브화소 열, 청색 서브화소 열) 마다 존재할 수도 있다. 즉, 1개의 화소가 3개의 서브화소(적색 서브화소(R), 녹색 서브화소(G), 청색 서브화소(B))로 이루어진 경우, 하나의 센싱 라인은 1개의 화소 열마다 존재한다고 볼 수 있다.

- [0028] 다른 예를 들어, 하나의 센싱 라인은, 4개 서브화소 열(적색 서브화소 열, 흰색 서브화소 열, 녹색 서브화소 열, 청색 서브화소 열) 마다 존재할 수도 있다. 즉, 1개의 화소가 4개의 서브화소(적색 서브화소(R), 흰색 서브화소(W), 녹색 서브화소(G), 청색 서브화소(B))로 이루어진 경우, 하나의 센싱 라인은 1개의 화소 열마다 존재한다고 볼 수 있다.
- [0029] 한편, 화소 보상 기능을 제공하기 위하여, 실시예에 따른 표시장치(100)는, "센싱 라인" 구성 이외에, 각 센싱 라인(SL)을 통해 측정된 센싱 전압(Vsen: Sensing Voltage)을 디지털 형태의 센싱 데이터(Dsen: Sensing Data)로 변환하는 "센싱 유닛"과, 이러한 센싱 유닛에 의해 센싱되어 출력된 센싱 데이터를 토대로 화소 보상을 위해 화소로 공급할 데이터를 변환하는 "화소 보상 유닛"을 더 포함할 수 있다.
- [0030] 이하에서는, 위에서 언급한 센싱 유닛을 아날로그 디지털 컨버터(ADC: Analog Digital Converter)라고도 하며, 줄여서, "ADC"라고 기재한다. 이러한 ADC는, 표시장치(100) 내 그 어떠한 위치에 있어서도 무방하나, 본 명세서 및 도면에서는 데이터 구동부(120) 내부에 포함된 것으로 예시적으로 설명한다.
- [0031] 또한, 위에서 언급한 화소 보상 유닛은, 표시장치(100) 내 그 어떠한 위치에 있어서도 무방하나, 본 명세서 및 도면에서는 타이밍 컨트롤러(140) 내부에 포함된 것으로 예시적으로 설명한다.
- [0032] 메모리(150)는 타이밍 컨트롤러(140)의 동작 및 제어를 위한 각종 데이터 및 정보를 저장하고 있다. 예를 들어 메모리(150)는 데이터 전압(Vdata)에 따른 데이터 전송 효율(DTE(Vdata))을 룩업 테이블(Look-Up Table, LUT) 형태로 저장하고 있다. 특히 전술한 바와 같이 타이밍 컨트롤러(140)가 초기화 전압(Vpre)에 따라 데이터 전압에 따른 데이터 전송 효율을 수정하도록 메모리(150)는 후술하는 바와 같이 기준 초기화 전압(rVpre)에 대한 데이터 전압에 따른 데이터 전송 효율을 저장하고 있다. 이에 따라 타이밍 컨트롤러(140)는 후술하는 바와 같이 센싱 노드에 공급되는 초기화 전압(Vpre)과 기준 초기화 전압(rVpre)을 비교하고, 그 차이에 따라 메모리(150)에 저장된 저장된 데이터 전압에 따른 데이터 전송 효율을 수정할 수 있다.
- [0033] 도 2는 실시예에 따른 표시장치(100)의 화소 보상을 예시적으로 나타낸 개념도이다.
- [0034] 도 2를 참조하면, 데이터 구동부(120)는, 담당하는 다수의 화소로 데이터 전압(Vdata)를 공급하기 위한 구동 구성과, 담당하는 다수의 화소에 대한 센싱 구성을 포함한다.
- [0035] 데이터 구동부(120)는, 타이밍 컨트롤러(140)로부터 입력된 디지털 데이터(Data)를 아날로그 데이터 전압(Vdata)으로 변환하는 디지털 아날로그 컨버터(DAC: Digital Analog Converter, 이하 "DAC"라고 함, 210)를 포함한다.
- [0036] 데이터 구동부(120), 담당하는 다수의 화소 내 회로의 센싱 노드의 전압(Vsen)을 둘 이상의 센싱 라인(센싱채널과 동일한 개념일 수 있음)을 통해 센싱하여 디지털 형태의 센싱 데이터(Dsen)로 변환하여 출력하는 ADC(220)를 포함할 수 있다.
- [0037] 여기서, 1개의 센싱 라인(SL)은 ADC(220)와 1개 또는 2개 이상의 화소 열을 연결해준다. 즉, 1개의 ADC(220)에 연결된 둘 이상의 센싱 라인 각각은, 1개의 화소 내 회로의 센싱 노드의 전압을 센싱하는 라인일 수도 있지만, 공유 구조의 경우, 2개 이상의 서브화소 내 회로의 센싱 노드의 전압을 동시에 또는 순차적으로 센싱하는 라인일 수도 있다.
- [0038] 하나의 데이터 구동 집적회로(200)에 포함된 ADC(220)는, 둘 이상의 센싱 라인 각각에 대응되는 센싱채널을 통해 측정된 센싱 전압(Vsen)을 디지털 센싱 데이터(Dsen)로 변환하여 출력한다.
- [0039] ADC(220)는, 화소 내 회로에 연결된 센싱 라인(SL)을 통해 화소 내 회로 상의 센싱 노드(예: 트랜지스터의 소스 또는 드레인 노드)의 전압(Vsen)을 센싱하고 이를 디지털 센싱 데이터(Dsen)로 변환하여 출력한다.
- [0040] 타이밍 컨트롤러(140)는, 센싱 데이터(Dsen)를 이용하여, 화소 내 트랜지스터(TR)의 특성치(예: 문턱전압(Vth), 이동도( $\mu$ ) 등)를 보상해 주기 위하여, 해당 화소로 공급할 데이터(Data)를 변경하고, 변경 데이터(Data')를 출력한다.
- [0041] 이에 따라, DAC(210)는, 변경 데이터(Data')를 데이터 전압(Vdata')으로 변환하여 출력한다.

- [0042] 따라서, 해당 화소는 트랜지스터(TR)의 특성치를 보상할 수 있는 데이터 전압(Vdata')을 데이터 라인(DL)을 통해 공급받게 되고, 해당 화소의 휘도 불균일이 방지 또는 저감될 수 있다.
- [0043] 도 3은 실시예에 따른 표시장치(100)가 유기발광표시장치인 경우, 화소 구조와 ADC 및 센싱 라인을 나타낸 도면이다.
- [0044] 도 3을 참조하면, 실시예에 따른 표시장치(100)가 유기발광표시장치인 경우, 각 화소는, 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 유기발광다이오드를 구동하는 구동 트랜지스터(DT: Driving Transistor)와, 제1게이트 라인(GL1)을 통해 공급되는 제1스캔신호(SCAN)에 의해 제어되며 데이터 라인(DL)과 구동 트랜지스터(DT)의 N1 노드(게이트 노드) 사이에 연결되는 제1트랜지스터(T1), 제2게이트 라인(GL2)을 통해 공급되는 제2스캔신호(SENSE)에 의해 제어되며, 초기화 전압(Vpre: Initiation Voltage) 또는 기준 전압(Vref: Reference Voltage)이 공급되는 기준 전압 라인 또는 센싱 라인 역할을 하는 라인(SL)과 구동 트랜지스터(DT)의 N2 노드(소스 또는 드레인 노드) 사이에 연결되는 제2트랜지스터(T2)와, 구동 트랜지스터(DT)의 N1 노드와 N2 노드 사이에 연결되는 캐패시터(Cst) 등을 포함한다.
- [0045] 제1트랜지스터(T1)는, 턴 온 된 경우, 데이터 구동부(120)을 통해 공급된 데이터 전압(Vdata)을 구동 트랜지스터(DT)의 N1 노드(게이트 노드)로 인가해준다.
- [0046] 제2트랜지스터(T2)은, 턴 온 되어, 센싱 라인(SL)을 통해 공급된 초기화 전압(Vpre)을 구동 트랜지스터(DT)의 N2 노드(소스 또는 드레인 노드)로 인가해준다. 이때 센싱 라인(SL)은 기준전압 라인 역할을 한다.
- [0047] 또한, SW 동작에 따라서는, 제2트랜지스터(T2)은, 턴 온 되어, 구동 트랜지스터(DT)의 N2 노드의 전압이 센싱 라인(SL)에 인가되도록 하여, 데이터 구동부(120) 내 ADC(220)가 센싱 라인(SL)을 통해 구동 트랜지스터(DT)의 N2 노드의 전압을 센싱할 수 있도록 해준다. 이때, 센싱 라인(SL)은 센싱 라인 역할을 하고, 구동 트랜지스터(DT)의 N2 노드가 센싱 노드가 된다.
- [0048] 데이터 구동부(120)는 전술한 바와 같이 DAC(210), ADC(220), 제1 및 제2 스위치(SW1, SW2)등을 포함한다.
- [0049] DAC(210)는 타이밍 컨트롤러(140)로부터 입력되는 디지털 데이터(Data)를 아날로그 데이터 전압(Vdata)으로 변환하여 데이터 라인(DL)에 인가한다. 제1 스위치(SW1)는 초기화 전압(Vpre) 입력단과 센싱 라인(SL) 사이의 전류 흐름을 스위칭한다. 제2 스위치(SW2)는 센싱 라인(SL)과 ADC 사이의 전류 흐름을 스위칭한다. ADC(220)는 센싱 캐패시터(Cx)에 저장된 아날로그 센싱 전압(Vsen)을 디지털 값으로 변환한 디지털 센싱 데이터(Dsen)을 타이밍 컨트롤러(140)에 인가한다.
- [0050] 타이밍 컨트롤러(140)는 ADC(220)로부터 모든 화소들에 대한 디지털 센싱 데이터(Dsen)를 입력 받은 후 이 디지털 센싱 데이터(Dsen)로부터 각 화소에 대해 보상값( $\alpha$ )을 계산한다.
- [0051] 각 화소(P)로부터 검출되는 디지털 센싱 데이터(Dsen)는 구동 트랜지스터(DT)의 이동도( $\mu$ )에만 대응된다. 이를 위해, 본 발명은 디지털 센싱 데이터(Dsen)를 검출하기에 앞서, 구동 트랜지스터(DT)의 문턱전압이 보상된 데이터 전압(Vdata)을 데이터 구동부(120)의 DAC(210)를 통해 각 화소(P)에 인가하여, 구동 트랜지스터(DT)의 문턱전압 편차를 보정한 상태이다.
- [0052] 제1트랜지스터(T1)는 온 되어 문턱전압이 보상된 데이터 전압(Vdata)을 제1 노드(N1)에 공급하고, 제1 스위치(SW1)와 제2트랜지스터(T2)는 온 되어 초기화 전압(Vpre)을 제2 노드(N2)에 공급한다. 이때, 제2 스위치(SW2)는 오프 되어 있다.
- [0053] 다음으로, 제2트랜지스터(T2)는 온 상태로 유지되고, 나머지들(T1, SW1, SW2)은 오프 된다. 이 기간에서 구동 트랜지스터(DT)를 통해 흐르는 구동전류(Ioled)에 의해 제2 노드(N2)의 전위는 증가되며, 제2 노드(N2)의 충전 전압이 제2트랜지스터(T2)를 경유하여 센싱 캐패시터(Cx)에 저장되게 된다.
- [0054] 제2트랜지스터(T2)외에 제2 스위치(SW2)도 온 된다. 따라서, 센싱 캐패시터(Cx)에 저장된 전압은 아날로그 센싱 전압(Vsen)으로 샘플링되어 ADC(220)로 입력되게 된다.
- [0055] 이동도 편차 보상시에는, 검출된 센싱 전압(Vsen)을 각 화소에 대해 보상값( $\alpha$ )을 계산하고, 그 보상값( $\alpha$ )을 입력 디지털 데이터(Data)에 곱하여 보상 디지털 데이터(Data')를 구한다. 보상 디지털 데이터(Data')는 구동 트랜지스터(DT)의 이동도 편차를 보상하기 위한 것으로, 보상 구동 이후의 정상 구동시 아날로그 보상 데이터 전압(Vdata')으로서 구동 트랜지스터(DT)의 게이트에 인가되게 된다.
- [0056] 한편, 이러한 센싱 과정을 포함한 보상 구동이 종료되고 나면, 보상 데이터 전압(Vdata')을 화소들에 인가하여

이동도 편차가 보상된 정상적인 화상을 표시하는 노멀 구동이 진행된다.

- [0057] 노멀 구동시 데이터 구동부(120)의 제1 스위치(SW1)는 계속해서 온 상태로 유지되는 데 반해, 제2 스위치(SW2)는 계속해서 오프 상태로 유지된다.
- [0058] 먼저 제2트랜지스터(T2)는 온 되어 제2 노드(N2)를 초기화 전압(Vpre)으로 리셋시킨다. 다음으로 제1트랜지스터(T1)는 온 되어 이동도( $\mu$ )가 보상된 보상 데이터 전압(Vdata')을 제1 노드(N1)에 공급한다.
- [0059] 이때, 제2 노드(N2)는 제2트랜지스터(T2)를 통해 초기화 전압(Vpre)을 유지하고 있다. 따라서, 이 기간에서 구동 트랜지스터(DT)의 게이트-소스 간 전압(Vgs)은 원하는 레벨로 프로그래밍된다. 다음으로 제1 및 제2 트랜지스터들(T1,T2)이 오프되고, 구동 트랜지스터(DT)는 프로그래밍된 레벨로 구동전류(Ioled)를 발생하여 OLED에 인가한다. OLED는 구동전류(Ioled)에 대응되는 밝기로 발광하여 계조를 표시한다.
- [0060] 이러한 이동도 편차 보상 방법은 설정한 구동 트랜지스터(DT)의 게이트-소스 간 전압(Vgs)이 발광시에도 동일하게 유지된다는 전제하에 보상 과정을 수행한다. 보상 단계에서 구동 트랜지스터(DT)의 게이트-소스 간 전압(Vgs)은 편리한 보상 수행을 위해 데이터 전압(Vdata)과 동일하게 셋팅된다. 하지만, 실제 발광시 구동 트랜지스터(DT)의 게이트-소스 간 전압(Vgs)은 보상 단계에서 셋팅된 데이터 전압(Vdata)으로 유지되지 못하고 그보다 작아진다. 즉, 발광시 구동 전류는  $I_{oled} = k(V_{gs})^2 \neq k(V_{data})^2$ 이 되기 때문에, 전술한 이동도 편차 보상 방법에 의하는 경우 과보상이 초래된다.
- [0061] 또한 발광시 구동 트랜지스터(DT)의 게이트-소스 간 전압(Vgs)은 데이터 전압(Vdata)의 계조에 따라 비선형적으로 변하기 때문에 특정 계조의 데이터 전압(Vdata)을 기반으로 구해진 보상값을 모든 계조에 적용하게 되면 과보상이 증가하게 되고, 특히 과보상은 저계조로 갈수록 증가하게 된다.
- [0062] 도 4는 데이터 전압에 따른 데이터 전송 효율을 도시하고 있다.
- [0063] 타이밍 컨트롤러(140)는 도 4에 도시한 데이터 전압(Vdata)에 따른 데이터 전송 효율(DTE(Vdtat))과 화소별 보상값( $\alpha$ )을 이용하여 화상 표시를 위해 화소들에 표시될 입력 디지털 데이터(Data)에 곱하여 화소들 간 이동도 편차를 보상한 보상 디지털 데이터(Data')를 계산한다. 타이밍 컨트롤러(140)는 화소들 간 이동도 편차 보상시 메모리(150)에 저장된 데이터 전압(Vdata)에 따른 데이터 전송 효율(DTE(Vdtat))을 읽어와 화소별 보상값( $\alpha$ )과 함께 보상 디지털 데이터(Data')를 계산할 수 있다.
- [0064] 도 5는 데이터 전송 효율의 정의에 기초하여 따라 데이터 전압에 따른 데이터 전송 효율을 도시하고 있다. 도 6은 도 3의 구동 트랜지스터(DT)의 게이트 및 소스에 입력되는 전압 상태를 도시하고 있다.
- [0065] 데이터 전송 효율(DTE(Vdata))은, 도 5에 도시한 바와 같이 발광시 구동 트랜지스터의 게이트-소스 간 전압(Vgs)에 대한 입력 데이터 전압(Vdata)의 비( $V_{gs}(\text{emission})/V_{data}(\text{input})$ )로 정의된다. 그런데 도 4에 도시한 데이터 전압(Vdata)에 따른 데이터 전송 효율은 도 6에 도시한 바와 같이 제1트랜지스터(T1)가 온 되어 제1 노드(N1)에 공급된 데이터 전압(Vdata), 즉 구동 트랜지스터(DT) 관점에서 게이트 전압(Vg)만을 고려하고 제1 스위치(SW1)와 제2트랜지스터(T2)가 온 되어 제2노드(N2)에 공급되는 초기화 전압(Vpre) 또는 기준 전압(Vref), 즉 구동 트랜지스터(DT) 관점에서 소스 전압(Vs)을 고려하지 않고 있다.
- [0066] 예를 들어 표 1과 같이 초기화 전압(Vpre)이 각각 3.5V(VpreR 3.5) 및 4.0V(VpreR 4)인 표시패널에서 그레이별 데이터 전압이 서로 다를 수 있다. 따라서 구동 트랜지스터(DT)의 게이트 전압인 데이터 전압(Vdata)뿐만 아니라 구동 트랜지스터(DT)의 소스 전압인 초기화 전압(Vpre) 또는 기준 전압(Vref)을 고려하여 데이터 전송 효율(DTE)을 산출해야 한다.

**표 1**

계조/초기화 전압	VpreR 3.5	VpreR 4.0
8G	1.244	1.710
16G	1.381	1.850
32G	1.585	2.062
64G	1.997	2.459
127G	2.860	3.311
255G	3.023	3.477

- [0068] 특히 표시패널(110)마다 초기화 전압(Vpre))이 다를 뿐만 아니라 다른 조건 등으로 초기화 전압(Vpre)에 변경될 수 있다.
- [0069] 전술한 바와 같이 메모리(150)에 저장된 데이터 전압(Vdata)에 따른 데이터 전송 효율(DTE(Vdtat))은 특정 초기화 전압(Vpre)에 대한 것이다. 타이밍 컨트롤러(140)가 화소들 간 이동도 편차 보상시 메모리(150)에 저장된 데이터 전압(Vdata)에 따른 데이터 전송 효율(DTE(Vdtat))을 읽어와 화소별 보상값( $\alpha$ )과 함께 보상 디지털 데이터(Data')를 계산할 때, 표시패널(110)마다 또는 다른 조건 등으로 변경된 각 표시패널(110)의 초기화 전압(Vpre)을 고려한다. 이때 메모리(150)에 저장된 데이터 전압(Vdata)에 따른 데이터 전송 효율(DTE(Vdtat))의 기준이 되는 특정 초기화 전압(Vpre)을 기준 초기화 전압(rVpre)이라고 한다. 기준 초기화 전압(rVpre)에 대한 데이터 전압(Vdata)에 따른 데이터 전송 효율(DTE(Vdtat))을 메모리(150)에 저장해 놓고 화소간 이동도 편차를 보상하므로 별도로 표시패널(110)의 데이터 전압(Vdata)에 따른 데이터 전송 효율(DTE(Vdtat))을 산출하지 않으므로 화소간 이동도 편차 보상에 따른 보상 시간을 최소화할 수 있다.
- [0070] 타이밍 컨트롤러(140)는 구동 트랜지스터(DT)와 유기발광다이오드(OLED) 사이 센싱 노드(즉 제2노드(N2))에 공급되는 초기화 전압(Vpre)에 따라 데이터 전압에 따른 데이터 전송 효율을 수정한다. 수정된 데이터 전송 효율은 초기화 전압(Vpre)을 고려하여 수정되기 때문에 수정된 데이터 전송 효율을 DTE(Vdtat, Vpre)로 병기한다.
- [0071] 타이밍 컨트롤러(140)는 각 화소에 입력될 디지털 데이터로부터 화소들 간 이동도 편차를 보상한 보상 디지털 데이터를 데이터 구동부에 공급한다.
- [0072] 구체적으로 타이밍 컨트롤러(140)는, 센싱 노드에 공급되는 초기화 전압(Vpre)과 기준 초기화 전압(rVpre)을 비교하고, 그 차이에 따라 메모리(150)에 저장된 데이터 전압에 따른 데이터 전송 효율을 수정할 수 있다. 도 7에 도시한 바와 같이 계조가 낮을 때 수정되는 데이터 전송 효율의 폭이 계조가 높을 때 수정되는 데이터 전송 효율의 폭보다 크다. 따라서, 타이밍 컨트롤러(140)가 실제 표시패널(110)에 사용되는 초기화 전압(Vpre)을 고려하여 데이터 전압에 따른 데이터 전송 효율을 수정하고 이 수정된 데이터 전송 효율(DTE(Vdata, Vpre))과 보상값( $\alpha$ )을 이용하여 더욱 정밀한 화소간 이동도 편차를 보상할 수 있다.
- [0073] 도 8은 다른 실시예에 따른 유기발광표시장치의 화질 보상 장치의 블럭도이다.
- [0074] 도 8을 참조하면, 다른 실시예에 따른 유기발광표시장치의 화질 보상 장치(800)는 보상값 산출부(810), DTE 수정부(820), 데이터 보상부(830)를 포함한다. 다른 실시예에 따른 유기발광표시장치의 화질 보상 장치(800)는 도 1 내지 도 3에 도시한 타이밍 컨트롤러(140) 내에 포함될 수 있으나 이에 제한되지 않고 일부 구성요소는 타이밍 컨트롤러(140) 외부에 구현될 수 있다.
- [0075] 또한 다른 실시예에 따른 유기발광표시장치의 화질 보상 장치(800)는 기준 초기화 전압(rVpre)에 대한 데이터 전압에 따른 데이터 전송 효율을 저장하는 메모리(840)를 추가로 포함할 수 있다. 이 메모리(840)는 도 1 내지 도 3에 도시한 메모리(150)과 동일할 수도 있고 동일하지 않을 수 있다.
- [0076] 보상값 산출부(810)는 도 3을 참조하여 설명한 바와 같이 구동 트랜지스터(DT)와 유기발광다이오드(OLED)를 포함하는 화소들(P)로부터 검출된 구동 트랜지스터(DT)의 이동도( $\mu$ )에 대응되는 센싱 전압(Vsen)을 기반으로 이동도 편차의 보상에 이용되는 보상값( $\alpha$ )을 화소별로 산출한다.
- [0077] DTE 수정부(820)는 구동 트랜지스터(DT)와 유기발광다이오드(OLED) 사이 센싱 노드(도 3에서 제2노드(N2))에 공급되는 초기화 전압(Vpre)을 고려하여 데이터 전압에 따른 데이터 전송 효율을 수정할 수 있다. DTE 수정부(820)는, 센싱 노드에 공급되는 초기화 전압(Vpre)과 기준 초기화 전압(rVpre)을 비교하고, 그 차이에 따라 메모리에 저장된 데이터 전압(Vdata)에 따른 데이터 전송 효율(DTE(Vdata))을 수정할 수 있다.
- [0078] 데이터 변조부(830)는 수정된 데이터 전압에 따른 데이터 전송 효율(DTE(Vdata, Vpre))과 산출된 화소별 보상값( $\alpha$ )을 이용하여, 각 화소에 입력될 디지털 데이터(Data)를 화소들 간 이동도 편차를 보상한 보상 디지털 데이터(Data')로 변환한다.
- [0079] 도 9는 또 다른 실시예에 따른 유기발광표시장치의 화질 보상 방법의 흐름도이다.
- [0080] 또 다른 실시예에 따른 유기발광표시장치의 화질 보상 방법(900)은 구동 트랜지스터와 유기발광다이오드를 포함하는 화소들로부터 검출된 구동 트랜지스터의 이동도( $\mu$ )에 대응되는 센싱 전압을 기반으로 이동도 편차의 보상에 이용되는 보상값( $\alpha$ )을 화소별로 산출하는 단계(S910), 구동 트랜지스터와 유기발광다이오드 사이 센싱 노드에 공급되는 초기화 전압(Vpre)에 따라 데이터 전압에 따른 데이터 전송 효율을 수정하는 단계(S920), 수정된 데이터 전압에 따른 데이터 전송 효율(DTE(Vdata, Vpre))과 산출된 화소별 보상값( $\alpha$ )을 이용하여, 각 화소에

입력될 디지털 데이터(Data)를 화소들 간 이동도 편차를 보상한 보상 디지털 데이터(Data')로 변환하는 단계(S930)를 포함한다.

[0081] 데이터 전송 효율을 수정하는 단계(S930)에서, 저장된 데이터 전압에 따른 데이터 전송 효율에서 기준이 되는 기준 초기화 전압( $rV_{pre}$ )과 상기 센싱 노드에 공급되는 상기 초기화 전압( $V_{pre}$ )을 비교하고, 그 차이에 따라 저장된 데이터 전압( $V_{data}$ )에 따른 데이터 전송 효율( $DTE(V_{data})$ )을 수정할 수 있다. 이때 각 화소에 입력될 디지털 데이터(Data)는 초기화 전압( $V_{pre}$ )에 따라 그레이별로 다를 수 있다.

[0082] 전술한 실시예들에 따르면, 표시장치(100)에서, 화소들 간 이동도 편차 보상시 수정된 데이터 전압( $V_{data}$ )에 따른 데이터 전송 효율( $DTE(V_{data}, V_{pre})$ ) 및 화소별 보상값( $\alpha$ )을 함께 이용하여 보상 디지털 데이터(Data')를 산출하고 보상 디지털 데이터(Data')를 디지털-아날로그 변환 과정을 통해 아날로그 보상 데이터 전압( $V_{data}'$ )으로 변환한 후 각 화소에 인가한다.

[0083] 이때 전술한 실시예들에 따르면, 표시장치(100)에서, 실제 표시패널(110)에 사용되는 초기화 전압( $V_{pre}$ )을 고려하여 데이터 전압에 따른 데이터 전송 효율을 수정하고 이 수정된 데이터 전송 효율과 보상값( $\alpha$ )을 이용하여 디지털 데이터(Data)를 보상하므로 저계조 구간에서의 과보상을 방지하면서 더욱 정밀한 화소간 이동도 편차를 보상할 수 있다.

[0084] 또한, 본 발명에 따르면, 표시장치(100)에서 화소간 이동도 편차 보상 능력을 향상시켜 패널 휘도 균일도를 개선할 수 있다.

[0085] 구체적으로 화소간 이동도 편차 보상시 표시패널(110)의 메모리(도 1의 150, 도 8의 840)에 저장된 기준 초기화 전압( $rV_{pre}$ )에 대한 데이터 전송 효율( $DTE(V_{data})$ )만을 고려하였을 때와 메모리(도 1의 150, 도 8의 840)에 저장된 기준 초기화 전압( $rV_{pre}$ )에 대한 데이터 전송 효율을 기준 초기화 전압( $rV_{pre}$ )과 실제 표시패널(110)의 초기화 전압( $V_{pre}$ )을 비교하여, 그 차이에 따라 데이터 전송 효율을 수정한 후 수정된 데이터 전송 효율( $DTE(V_{data}, V_{pre})$ )을 고려하였을 때 각 계조별 균일도(화이트)를 비교한 결과는 표 2와 같다. 표 2를 통해 전 계조에서 후자의 각 계조별 균일도(화이트)가 의미 있게 향상된 것을 확인할 수 있다.

표 2

[0086]

	수정 전 DTE	수정된 DTE
8G	23.2%	28.8%
16G	33.9%	43.4%
32G	56.5%	62.4%
64G	81.2%	85.7%
127G	84.7%	87.1%
255G	86.9%	87.7%

[0087] 이상에서 설명한 실시예에 따른 표시장치(100)는, 유기발광표시장치를 예시적으로 설명하였으나, 액정표시장치(LCD: Liquid Crystal Display), 플라즈마표시장치(PDP: Plasma Display Panel) 등 어떤 표시장치일 수 있다.

[0088] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

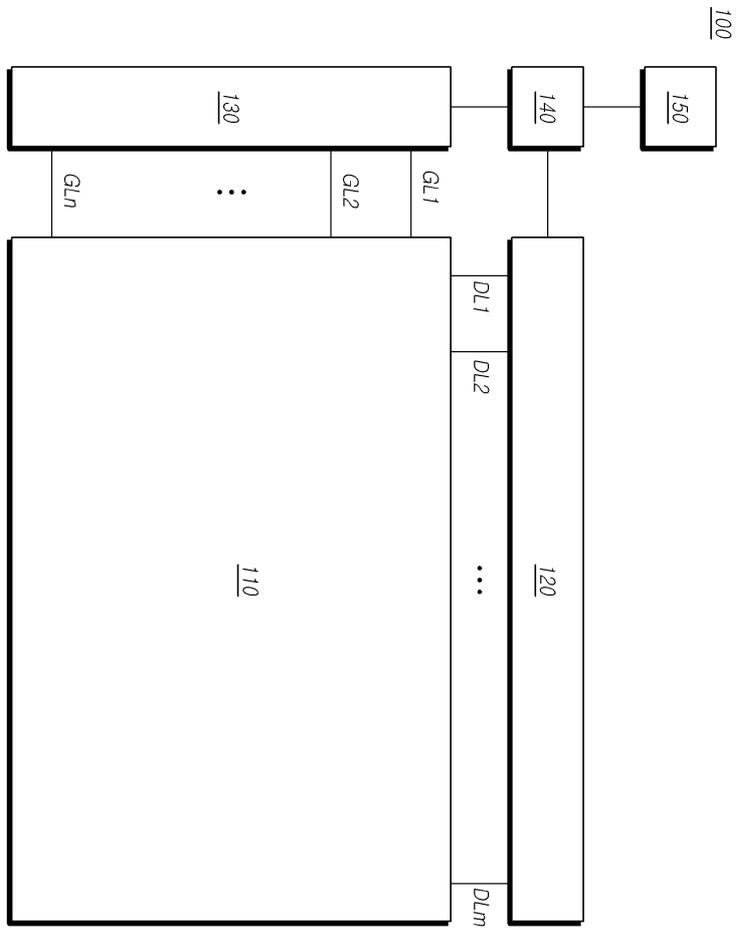
부호의 설명

[0089]

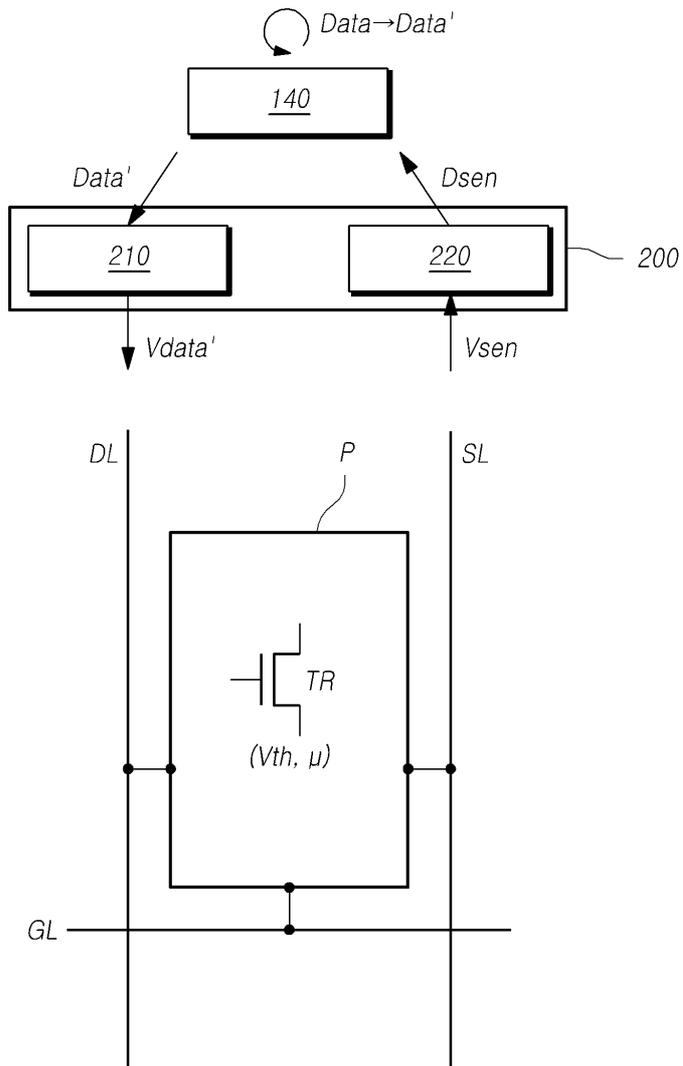
- 110 : 표시패널      140 : 타이밍 컨트롤러
- 120 : 데이터 구동부      130 : 게이트 구동부
- 150 : 메모리      810 : 보상값 산출부
- 820 : DTE 수정부      830 : 데이터 변조부

도면

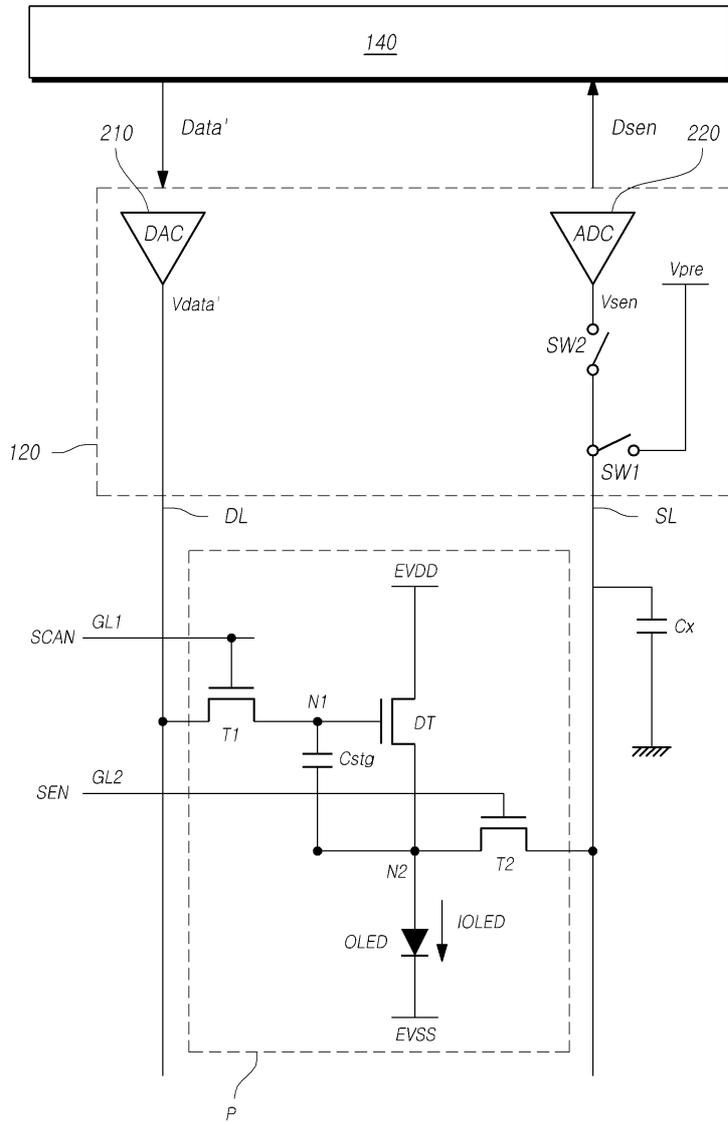
도면1



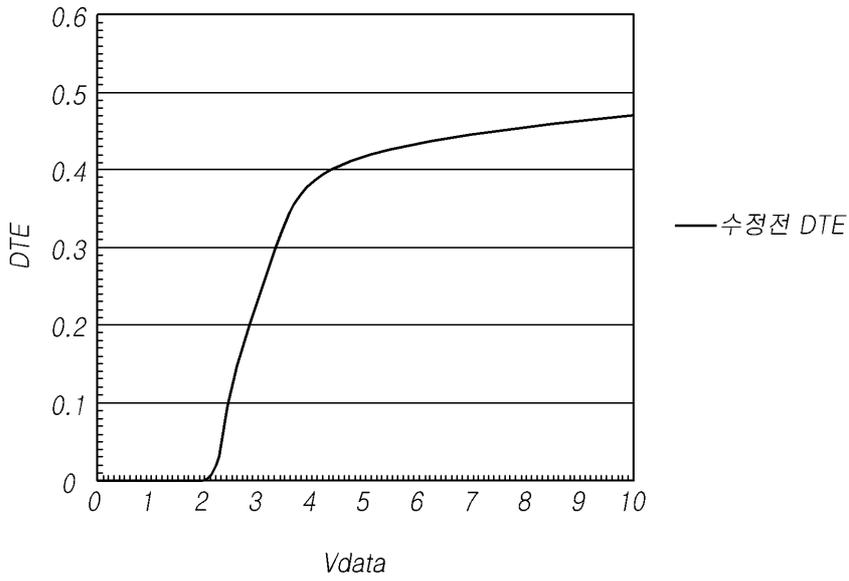
도면2



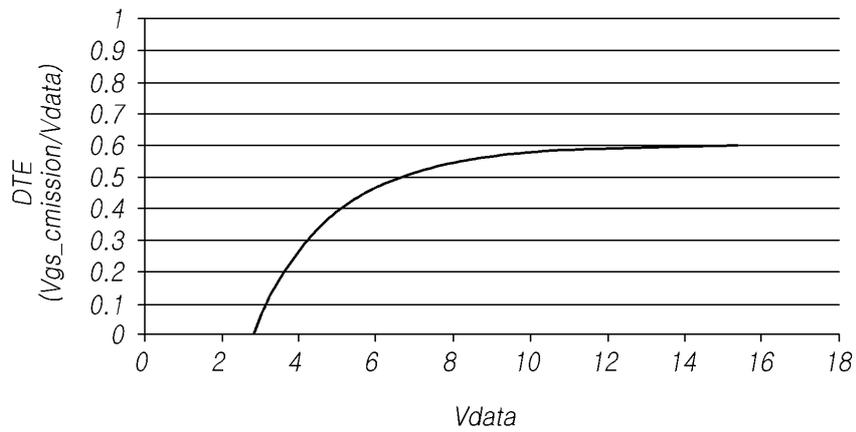
도면3



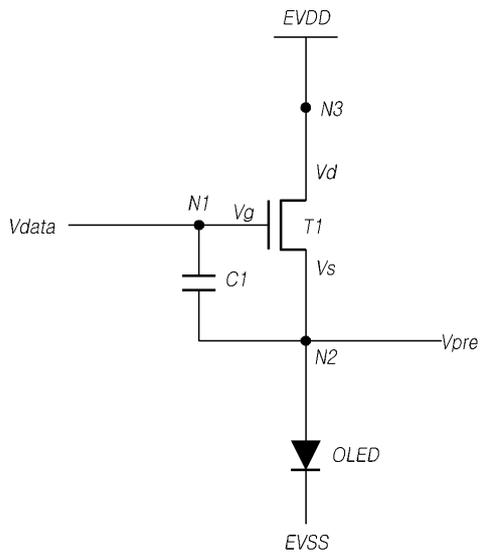
도면4



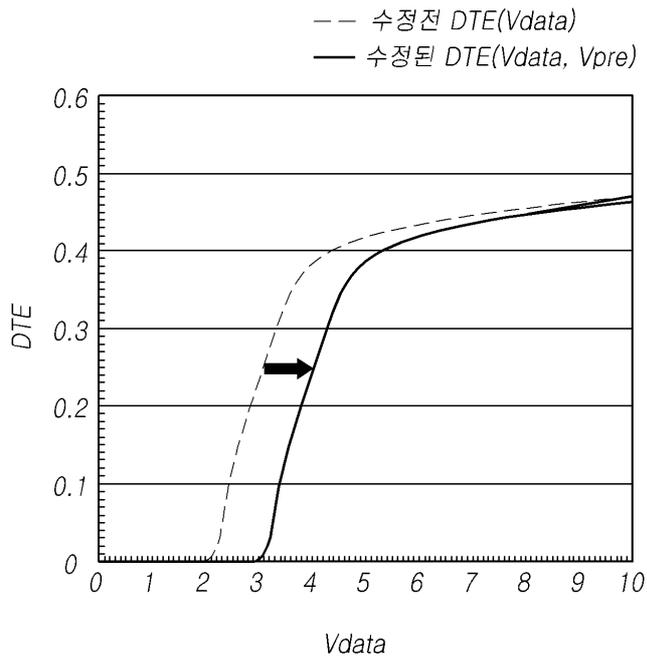
도면5



도면6

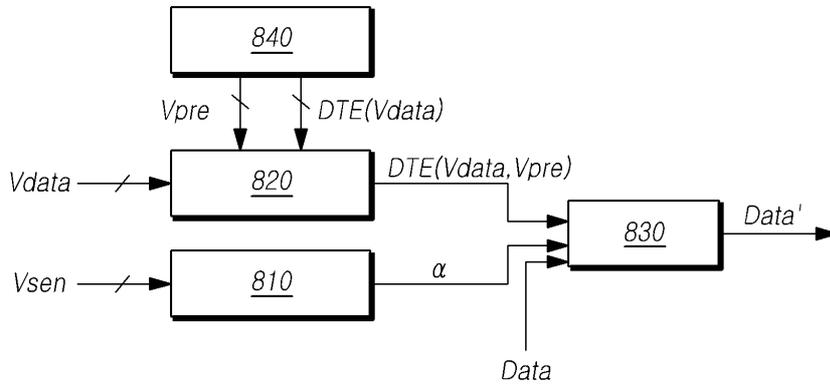


도면7



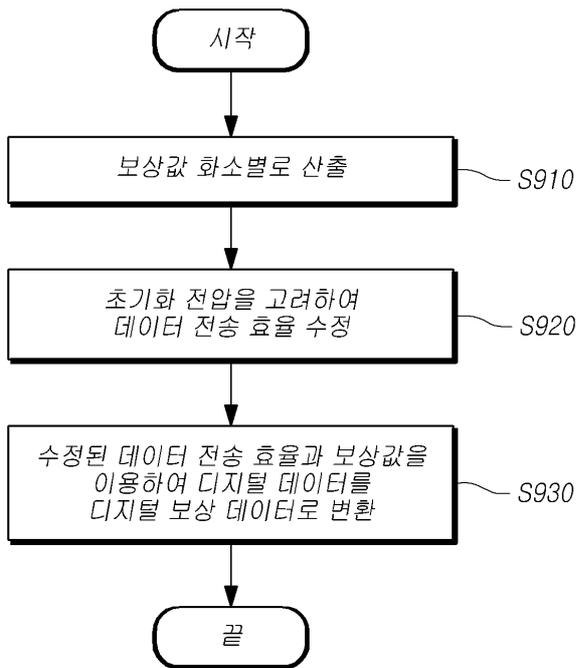
도면8

800



도면9

900



专利名称(译)	标题：有机发光显示装置和图像质量补偿装置及其方法		
公开(公告)号	<a href="#">KR1020160080948A</a>	公开(公告)日	2016-07-08
申请号	KR1020140193629	申请日	2014-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JUNG HYUN 이정현		
发明人	이정현		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/32 H01L51/56 H01L27/3202		
代理人(译)	Gimeungu 宋.		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

显示面板和感测电压技术领域本发明涉及一种包括包括驱动晶体管和有机发光二极管的像素的显示面板，用于将数字数据转换为数据电压并将数据电压提供给每个像素的数据驱动器，以及感测电压针对每个像素计算用于补偿迁移率偏差的补偿值，并且考虑到提供给驱动晶体管和有机发光二极管之间的感测节点的初始化电压来校正根据数据电压的数据传输效率，并且，用于通过使用针对每个像素计算的补偿值来提供补偿数字数据的定时控制器，补偿来自要输入到每个像素的数字数据的像素之间的迁移率偏差，和。

