



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0006110
(43) 공개일자 2016년01월18일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01)
(52) CPC특허분류
H01L 27/3248 (2013.01)
H01L 27/3211 (2013.01)
(21) 출원번호 10-2015-0090667
(22) 출원일자 2015년06월25일
심사청구일자 없음
(30) 우선권주장
1020140085414 2014년07월08일 대한민국(KR)

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
임종혁
부산광역시 연제구 고분로 260, 1동 711호 (연산동, 경남아파트)
김세준
경기도 파주시 미래로 347, 701동 1102호 (동패동, 한울마을7단지 삼부르네상스 아파트)
(뒷면에 계속)
(74) 대리인
박장원

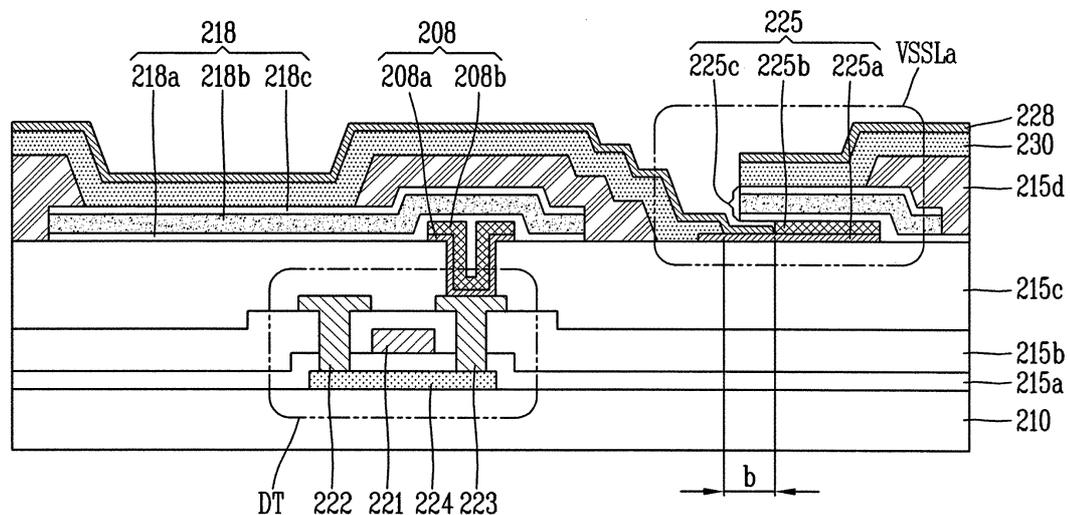
전체 청구항 수 : 총 19 항

(54) 발명의 명칭 유기전계발광 표시장치 및 그 제조방법

(57) 요약

본 발명의 유기전계발광 표시장치 및 그 제조방법은 유기전계발광 표시장치에 있어, 식각 속도가 다른 가진 이종(異種) 금속의 다층 구조로 보조전극을 형성한 후에, 양극 형성 시 보조전극 내에 컨택공간(void)을 형성하여 공정을 단순화 하면서, 음극과 보조전극간의 컨택 신뢰성을 높이고, 음극의 저항을 감소시키는 것을 특징으로 한다.

대표도 - 도5



(52) CPC특허분류

H01L 27/3262 (2013.01)

H01L 51/5203 (2013.01)

H01L 2227/32 (2013.01)

(72) 발명자

이준석

서울특별시 관악구 난곡로 55, 214동 601호(
신림동, 관악산휴먼시아2단지아파트)

이소정

경기도 파주시 번영로 55, 108동 1104호 (금촌동,
새꽃마을아파트)

이재성

서울특별시 송파구 양재대로 1218, 239동 202호 (
방이동, 올림픽선수촌아파트)

명세서

청구범위

청구항 1

기관의 서브-화소 각각에 배치된 제 1 전극;

상기 제 1 전극과 이격되고, 식각 속도가 서로 다른 적어도 두 개의 금속층에 의해서 컨택공간(void)이 구성된 보조전극; 및

상기 컨택공간(void)을 통해 상기 보조전극과 직접 컨택되는 제 2 전극을 포함하는 유기전계발광 표시장치.

청구항 2

제 1 항에 있어서, 상기 보조전극 중 상층에 배치된 금속층의 식각 속도는 하층에 배치된 금속층의 식각 속도보다 느린 것을 특징으로 하는 유기전계발광 표시장치.

청구항 3

제 2 항에 있어서, 상기 상층에 배치된 금속층은 ITO, Ag, Ag 합금 또는 MoTi 중 적어도 하나를 포함하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 4

제 2 항에 있어서, 상기 하층에 배치된 금속층은 Cu를 포함하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 5

제 2 항에 있어서, 상기 상층에 배치된 금속층의 적어도 일 단부는 상기 하층에 배치된 금속층의 일 단부보다 더 돌출되어 상기 컨택공간을 형성하도록 구성된 것을 특징으로 하는 유기전계발광 표시장치.

청구항 6

제 5 항에 있어서, 상기 제 2 전극은 상기 하층에 배치된 금속층의 측면과 접촉하도록 구성된 것을 특징으로 하는 유기전계발광 표시장치.

청구항 7

제 6 항에 있어서, 상기 제 2 전극은 상기 돌출된 상층의 돌출부의 배면과 접촉하도록 구성된 것을 특징으로 하는 유기전계발광 표시장치.

청구항 8

제 5 항에 있어서, 상기 보조전극은 상기 하층 하부의 최하층에 배치된 금속층을 더 포함하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 9

제 8 항에 있어서, 상기 최하층에 배치된 금속층의 적어도 일 단부는 상기 상층에 배치된 금속층의 적어도 일 단부보다 더 돌출되어 상기 컨택공간(void)을 형성하도록 구성된 것을 특징으로 하는 유기전계발광 표시장치.

청구항 10

제 9 항에 있어서, 상기 제 2 전극은 상기 돌출된 최하층의 돌출부의 상면과 접촉하도록 구성된 것을 특징으로 하는 유기전계발광 표시장치.

청구항 11

제 8 항에 있어서, 상기 최하층에 배치된 금속층은 MO 또는 MoTi를 포함하는 것을 특징으로 하는 유기전계발광

표시장치.

청구항 12

제 8 항에 있어서, 상기 상층에 배치된 금속층은 상기 제 1 전극과 동일한 물질로 이루어진 것을 특징으로 하는 유기전계발광 표시장치.

청구항 13

제 8 항에 있어서, 상기 제 1 전극 하부에 배치되며, 상기 최하층 및 상기 하층에 배치된 금속층과 동일한 구조로 이루어진 연결전극을 더 포함하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 14

기판의 복수의 서브-화소들 각각에 배치된 제 1 전극;

상기 제 1 전극과 이격되고, 적어도 2층 이상이고, 상기 적어도 2층 중 상층 하부에 배치된 적어도 하나의 층의 단부는 상기 상층의 단부보다 내측에 배치된 보조전극;

상기 제 1 전극 및 상기 보조전극의 상기 상층 위에 있는 유기 화합물층; 및

상기 유기 화합물층을 덮으며, 상기 보조전극의 상기 적어도 하나의 층과 전기적으로 연결되는 제 2 전극을 포함하는 유기전계발광 표시장치.

청구항 15

제 14 항에 있어서, 상기 보조전극의 상기 상층은 상기 보조전극의 상기 적어도 하나의 층보다 식각속도가 느린 물질로 이루어진 것을 특징으로 하는 유기전계발광 표시장치.

청구항 16

제 15 항에 있어서, 상기 보조전극은 적어도 3층 이상이고, 상기 적어도 3층 중 상기 적어도 하나의 층의 하부에 배치된 최하층을 더 포함하고, 상기 최하층의 단부는 상기 상층의 단부보다 더 외측으로 노출된 것을 특징으로 하는 유기전계발광 표시장치.

청구항 17

제 16 항에 있어서, 상기 보조전극의 상기 적어도 하나의 층은 상기 적어도 3층 중 식각 속도가 상대적으로 빠른 물질로 이루어진 것을 특징으로 하는 유기전계발광 표시장치.

청구항 18

기판 위에 구동 박막 트랜지스터를 형성하는 단계;

상기 기판 위에 서로 다른 적어도 2층 이상의 금속층으로 이루어진 보조전극패턴을 형성하는 단계;

상기 보조전극패턴이 형성된 기판 위에 패터닝된 제 1 전극을 형성하되, 상기 패터닝 시 상기 보조전극패턴도 함께 식각하여 상기 서로 다른 적어도 2층 이상의 금속층으로 이루어진 보조전극을 형성하는 단계;

상기 제 1 전극과 상기 보조전극 위에 유기 화합물층을 형성하는 단계; 및

상기 유기 화합물층이 형성된 기판 위에 제 2 전극을 형성하는 단계를 포함하며,

상기 패터닝 시, 상기 서로 다른 적어도 2층 이상의 금속층 중 최하층에 배치된 금속층의 위에 배치된 적어도 하나의 금속층이 내부로 더 식각되어, 상기 적어도 하나의 금속층의 단부는 상기 최하층에 배치된 금속층의 단부보다 내측에 배치되어 컨택공간(void)을 형성하며,

상기 컨택공간(void)을 통해 상기 제 2 전극과 상기 보조전극이 직접 접촉되는 것을 특징으로 하는 유기전계발광 표시장치의 제조방법.

청구항 19

제 18 항에 있어서, 상기 제 2 전극은 상기 보조전극의 상기 최하층에 배치된 금속층의 상면과 상기 적어도 하

나의 금속층의 측면과 직접 접촉되도록 형성하는 것을 특징으로 하는 유기전계발광 표시장치의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기전계발광 표시장치 및 그 제조방법에 관한 것으로, 보다 상세하게는 전면발광(top emission) 방식의 유기전계발광 표시장치 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 최근 정보 디스플레이에 관한 관심이 고조되고 휴대가 가능한 정보매체를 이용하려는 요구가 높아지면서 경량 박형 평판표시장치(Flat Panel Display; FPD)에 대한 연구 및 상업화가 중점적으로 이루어지고 있다.

[0003] 이러한 평판표시장치 분야에서, 액정표시장치(Liquid Crystal Display Device; LCD)는 가볍고 전력소모가 적어 주목 받는 디스플레이 장치 중 하나이다.

[0004] 다른 디스플레이 장치로 유기전계발광 표시장치는 자체발광형이기 때문에 액정표시장치에 비해 시야각과 명암비에서 우수하다. 또한, 백라이트(backlight)가 필요하지 않기 때문에 경량 박형이 가능하고, 소비전력 측면에서도 유리하다. 그리고, 직류 저전압 구동이 가능하고 응답속도가 빠르다는 장점이 있다.

[0005] 이하, 유기전계발광 표시장치의 기본적인 구조 및 동작 특성에 대해서 도면을 참조하여 상세히 설명한다.

[0006] 도 1은 일반적인 유기발광다이오드의 발광원리를 설명하는 다이어그램이다.

[0007] 유기전계발광 표시장치는 일반적으로 도 1과 같은 구조의 유기발광다이오드를 구비한다.

[0008] 도 1을 참조하면, 유기발광다이오드는 화소전극인 양극(anode)(18)과 공통전극인 음극(cathode)(28) 및 이들 사이에 형성된 유기 화합물층(31, 32, 35, 36, 37)을 구비한다.

[0009] 이때, 유기 화합물층(31, 32, 35, 36, 37)은 정공주입층(hole injection layer)(31), 정공수송층(hole transport layer)(32), 발광층(emission layer)(35), 전자수송층(electron transport layer)(36) 및 전자주입층(electron injection layer)(37)을 포함한다.

[0010] 이렇게 구성되는 유기발광다이오드는 양극(18)과 음극(28)에 각각 양(+)과 음(-)의 구동전압이 인가되면, 정공수송층(32)을 통과한 정공과 전자수송층(36)을 통과한 전자가 발광층(35)으로 이동되어 엑시톤(exciton)을 형성한다. 그리고, 엑시톤이 여기상태(excited state)에서 기저상태, 즉 안정한 상태(stable state)로 전이될 때 소정 파장의 빛이 발생된다.

[0011] 유기전계발광 표시장치는 전술한 구조의 유기발광다이오드가 형성된 서브-화소를 매트릭스 형태로 배열하고 그 서브-화소들을 데이터전압과 스캔전압으로 선택적으로 제어함으로써 화상을 표시한다.

[0012] 이때, 유기전계발광 표시장치는 수동 매트릭스(passive matrix) 방식 또는 스위칭소자로써 TFT를 이용하는 능동 매트릭스(active matrix) 방식으로 나뉘어진다. 이 중 능동 매트릭스 방식은 능동소자인 TFT를 선택적으로 턴-온(turn on)시켜 서브-화소를 선택하고 스토리지 커패시터(storage capacitor)에 유지되는 전압으로 서브-화소의 발광을 유지한다.

[0013] 또한, 유기전계발광 표시장치는 빛이 방출되는 방향에 따라 전면발광(top emission) 방식과 후면발광(bottom emission) 방식 및 양면발광(dual emission) 방식으로 구분될 수 있다.

[0014] 전면발광 방식 유기전계발광 표시장치는 서브-화소가 배열된 기관의 반대방향으로 빛이 방출되는 방식이다. 이러한 전면발광 방식 유기전계발광 표시장치는 서브-화소가 배열된 기관 방향으로 빛이 방출되는 후면발광 방식에 비하여 개구율을 증가시킬 수 있다는 장점이 있다.

[0015] 이러한 전면발광 방식 유기전계발광 표시장치는 유기 화합물층의 하부에 양극을 형성하고, 빛이 투과되는 유기 화합물층의 상부에 음극을 형성한다.

[0016] 이때, 음극은 일 함수가 낮은 반투과막으로 구현되기 위하여 얇게 형성되어야 한다. 따라서, 음극은 높은 저항을 가진다.

[0017] 이와 같이 전면발광 방식 유기전계발광 표시장치는 음극의 높은 비저항에 의해 전압강하(IR drop)가 발생한다.

이에 따라 서브-화소별로 서로 다른 레벨의 전압이 인가되어 휘도 또는 화질의 불균일을 초래하게 된다. 특히, 표시 패널의 크기가 증가할수록 전압강하가 심화될 수 있다.

발명의 내용

해결하려는 과제

[0018] 본 발명은 상기한 문제를 해결하기 위한 것으로, 전면발광 방식의 유기전계발광 표시장치에 있어, 공정을 단순화하면서 음극의 전압 강하를 방지할 수 있는 유기전계발광 표시장치 및 그 제조방법을 제공하는데 목적이 있다.

[0019] 본 발명의 다른 목적은 음극과 보조전극간 컨택의 신뢰성을 향상시키면서 음극의 전압 강하를 방지할 수 있는 유기전계발광 표시장치 및 그 제조방법을 제공하는데 있다.

[0020] 기타, 본 발명의 다른 목적 및 특징들은 후술되는 발명의 구성 및 특허청구범위에서 설명될 것이다.

과제의 해결 수단

[0021] 상기한 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 유기전계발광 표시장치는 기관의 서브-화소 각각에 배치된 제 1 전극; 상기 제 1 전극과 이격되고, 식각 속도가 서로 다른 적어도 두 개의 금속층에 의해서 컨택공간(void)이 구성된 보조전극; 및 상기 컨택공간(void)을 통해 상기 보조전극과 직접 컨택되는 제 2 전극을 포함하여 구성될 수 있다.

[0022] 이때, 상기 보조전극 중 상층에 배치된 금속층의 식각 속도는 하층에 배치된 금속층의 식각 속도보다 느릴 수 있다.

[0023] 이때, 상기 상층에 배치된 금속층은 ITO, Ag, Ag 합금 또는 MoTi 중 적어도 하나를 포함할 수 있다.

[0024] 상기 하층에 배치된 금속층은 Cu를 포함할 수 있다.

[0025] 상기 상층에 배치된 금속층의 적어도 일 단부는 상기 하층에 배치된 금속층의 일 단부보다 더 돌출되어 상기 컨택공간을 형성하도록 구성될 수 있다

[0026] 이때, 상기 제 2 전극은 상기 하층에 배치된 금속층의 측면과 접촉하도록 구성될 수 있다.

[0027] 이때, 상기 제 2 전극은 상기 돌출된 상층의 돌출부의 배면과 접촉하도록 구성될 수 있다.

[0028] 상기 보조전극은 상기 하층 하부의 최하층에 배치된 금속층을 더 포함할 수 있다.

[0029] 이때, 상기 최하층에 배치된 금속층의 적어도 일 단부는 상기 상층에 배치된 금속층의 적어도 일 단부보다 더 돌출되어 상기 컨택공간(void)을 형성하도록 구성될 수 있다.

[0030] 이때, 상기 제 2 전극은 상기 돌출된 최하층의 돌출부의 상면과 접촉하도록 구성될 수 있다.

[0031] 상기 최하층에 배치된 금속층은 MO 또는 MoTi를 포함할 수 있다.

[0032] 상기 상층에 배치된 금속층은 상기 제 1 전극과 동일한 물질로 이루어질 수 있다.

[0033] 상기 제 1 전극 하부에 배치되며, 상기 최하층 및 상기 하층에 배치된 금속층과 동일한 구조로 이루어진 연결전극을 더 포함할 수 있다.

[0034] 본 발명의 다른 일 실시예에 따른 유기전계발광 표시장치는 기관의 복수의 서브-화소들 각각에 배치된 제 1 전극; 상기 제 1 전극과 이격되고, 적어도 2층 이상이고, 상기 적어도 2층 중 상층 하부에 배치된 적어도 하나의 층의 단부는 상기 상층의 단부보다 내측에 배치된 보조전극; 상기 제 1 전극 및 상기 보조전극의 상기 상층 위에 있는 유기 화합물층; 및 상기 유기 화합물층을 덮으며, 상기 보조전극의 상기 적어도 하나의 층과 전기적으로 연결되는 제 2 전극을 포함하여 구성될 수 있다.

[0035] 이때, 상기 보조전극의 상기 상층은 상기 보조전극의 상기 적어도 하나의 층보다 식각속도가 느린 물질로 이루어질 수 있다.

[0036] 이때, 상기 보조전극은 적어도 3층 이상이고, 상기 적어도 3층 중 상기 적어도 하나의 층의 하부에 배치된 최하층을 더 포함하고, 상기 최하층의 단부는 상기 상층의 단부보다 더 외측으로 노출될 수 있다.

[0037] 이때, 상기 보조전극의 상기 적어도 하나의 층은 상기 적어도 3층 중 식각 속도가 상대적으로 빠른 물질로 이루어질 수 있다.

[0038] 본 발명의 일 실시예에 따른 유기전계발광 표시장치의 제조방법은 기판 위에 구동 박막 트랜지스터를 형성하는 단계; 상기 기판 위에 서로 다른 적어도 2층 이상의 금속층으로 이루어진 보조전극패턴을 형성하는 단계; 상기 보조전극패턴이 형성된 기판 위에 패터닝된 제 1 전극을 형성하되, 상기 패터닝 시 상기 보조전극패턴도 함께 식각하여 상기 서로 다른 적어도 2층 이상의 금속층으로 이루어진 보조전극을 형성하는 단계; 상기 제 1 전극과 상기 보조전극 위에 유기 화합물층을 형성하는 단계; 및 상기 유기 화합물층이 형성된 기판 위에 제 2 전극을 형성하는 단계를 포함하며, 상기 패터닝 시, 상기 서로 다른 적어도 2층 이상의 금속층 중 최하층에 배치된 금속층의 위에 배치된 적어도 하나의 금속층이 내부로 더 식각되어, 상기 적어도 하나의 금속층의 단부는 상기 최하층에 배치된 금속층의 단부보다 내측에 배치되어 콘택공간(void)을 형성하며, 상기 콘택공간(void)을 통해 상기 제 2 전극과 상기 보조전극이 직접 접촉될 수 있다.

[0039] 이때, 상기 제 2 전극은 상기 보조전극의 상기 최하층에 배치된 금속층의 상면과 상기 적어도 하나의 금속층의 측면과 직접 접촉되도록 형성할 수 있다.

발명의 효과

[0040] 본 발명의 일 실시예에 따른 유기전계발광 표시장치 및 그 제조방법은 식각 속도가 다른 이종 금속의 다층 구조로 보조전극을 형성하고, 양극 형성 시 보조전극 내에 콘택공간(void)을 형성하여 음극과 직접 콘택(contact)시키는 것을 특징으로 한다. 따라서, 공정을 단순화하면서 음극의 저항을 감소시킬 수 있게 된다.

[0041] 본 발명의 일 실시예에 따른 유기전계발광 표시장치 및 그 제조방법은 불량 감소 및 생산성 향상을 가져오는 동시에 유기전계발광 표시장치의 휘도 균일도 및 신뢰성을 향상시킬 수 있는 효과를 제공한다.

도면의 간단한 설명

- [0042] 도 1은 일반적인 유기발광다이오드의 발광원리를 설명하는 다이어그램.
- 도 2는 유기전계발광 표시장치의 서브-화소 구조를 설명하는 도면.
- 도 3은 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치의 구조 일부를 개략적으로 나타내는 단면도.
- 도 4는 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치의 화소부 일부를 개략적으로 나타내는 평면도.
- 도 5는 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 구조 일부를 개략적으로 나타내는 단면도.
- 도 6a 내지 도 6e는 도 5에 도시된 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 제조방법을 순차적으로 나타내는 단면도.
- 도 7a 내지 도 7c는 도 6c에 도시된 마스크공정을 구체적으로 나타내는 단면도.
- 도 8은 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치의 구조 일부를 개략적으로 나타내는 단면도.
- 도 9a 내지 도 9e는 도 8에 도시된 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치의 제조방법을 순차적으로 나타내는 단면도.
- 도 10a 내지 도 10c는 도 9c에 도시된 마스크공정을 구체적으로 나타내는 단면도.

발명을 실시하기 위한 구체적인 내용

[0043] 이하, 첨부한 도면을 참조하여 본 발명에 따른 유기전계발광 표시장치 및 그 제조방법의 바람직한 실시예를 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.

[0044] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성요소를 지칭한다. 도면에서 층 및 영역들의 크기 및 상대적인 크기는 설명의 명료성을 위해 과장될 수 있다.

- [0045] 소자(element) 또는 층이 다른 소자 또는 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 또는 층의 바로 위뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 반면, 소자가 "직접 위(directly on)" 또는 "바로 위"로 지칭되는 것은 중간에 다른 소자 또는 층을 개재하지 않는 것을 나타낸다.
- [0046] 공간적으로 상대적인 용어인 "아래(below, beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 예를 들면, 도면에 도시되어 있는 소자를 뒤집을 경우, 다른 소자의 "아래(below)" 또는 "아래(beneath)"로 기술된 소자는 다른 소자의 "위(above)"에 놓여질 수 있다. 따라서, 예시적인 용어인 "아래"는 아래와 위의 방향을 모두 포함할 수 있다.
- [0047] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며, 따라서 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprise)" 및/또는 "포함하는(comprising)"은 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.
- [0048] 도 2는 유기전계발광 표시장치의 서브-화소 구조를 설명하는 도면이다.
- [0049] 도 2를 참조하면, 유기전계발광 표시장치는 제 1 방향으로 배열된 게이트라인(GL) 및 제 1 방향과 교차하는 제 2 방향으로 서로 이격하여 배열된 데이터라인(DL)과 구동 전원라인(VDDL)에 의해 서브-화소영역이 정의된다.
- [0050] 하나의 서브-화소영역 내에는 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT), 스토리지 커패시터(C) 및 유기발광다이오드(OLED)가 포함될 수 있다.
- [0051] 스위칭 박막 트랜지스터(ST)는 게이트라인(GL)에 공급되는 게이트 신호에 따라 스위칭 되어 데이터라인(DL)에 공급되는 데이터 신호를 구동 박막 트랜지스터(DT)에 공급한다.
- [0052] 그리고, 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)로부터 공급된 데이터 신호에 따라 스위칭 되어 구동 전원라인(VDDL)으로부터 유기발광다이오드(OLED)로 흐르는 전류를 제어한다.
- [0053] 스토리지 커패시터(C)는 구동 박막 트랜지스터(DT)의 게이트전극과 기저 전원라인(VSSL) 사이에 접속되어 구동 박막 트랜지스터(DT)의 게이트전극에 공급된 데이터 신호에 대응되는 전압을 저장하고, 저장된 전압으로 구동 트랜지스터(DT)의 턴-온 상태를 1 프레임 동안 일정하게 유지시킨다.
- [0054] 유기발광다이오드(OLED)는 구동 박막 트랜지스터(DT)의 소오스전극 또는 드레인전극과 기저 전원라인(VSSL) 사이에 전기적으로 접속되어 구동 박막 트랜지스터(DT)로부터 공급된 데이터 신호에 대응되는 전류에 의해 발광한다.
- [0055] 도 3은 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치의 구조 일부를 개략적으로 나타내는 단면도이다. 그리고, 도 4는 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치의 화소부 일부를 개략적으로 나타내는 평면도이다.
- [0056] 이때, 도 3은 코플라나 구조의 TFT를 이용한 전면발광 방식의 유기전계발광 표시장치를 예로 들어 나타내고 있다. 다만, 본 발명이 코플라나 구조의 TFT에 한정되는 것은 아니다.
- [0057] 도 3 및 도 4를 참조하면, 본 발명의 제 1 실시예에 따른 전면발광 방식의 유기전계발광 표시장치는 기관(110), 구동 박막 트랜지스터(DT), 유기발광다이오드 및 보조전극라인(VSSLa)을 포함하여 구성될 수 있다.
- [0058] 우선, 구동 박막 트랜지스터(DT)는 반도체층(124), 게이트전극(121), 소오스전극(122) 및 드레인전극(123)을 포함한다.
- [0059] 반도체층(124)은 투명한 플라스틱이나 고분자 필름 등의 절연물질로 이루어진 기관(110) 위에 형성된다.
- [0060] 반도체층(124)은 비정질 실리콘막 또는 비정질 실리콘을 결정화한 다결정 실리콘막, 산화물(oxide) 반도체, 또는 유기물(organic) 반도체 등으로 구성될 수 있다.
- [0061] 이때, 기관(110)과 반도체층(124) 사이에는 버퍼층(미도시)이 더 형성될 수 있다. 버퍼층은 기관(110)으로부터 유출되는 알칼리 이온과 같은 불순물로부터 후속 공정에서 형성되는 박막 트랜지스터를 보호하기 위해서 형성될 수 있다.

- [0062] 반도체층(124) 위에는 실리콘질화막(SiNx) 또는 실리콘산화막(SiO₂) 등으로 이루어진 게이트절연막(115a)이 형성된다. 그리고, 그 위에 게이트전극(121)을 포함하는 게이트라인(미도시) 및 제 1 유지전극(미도시)이 형성된다.
- [0063] 게이트전극(121)과 게이트라인 및 제 1 유지전극은 저저항 특성을 갖는 제 1 금속 물질, 예를 들면 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다.
- [0064] 게이트전극(121)과 게이트라인 및 제 1 유지전극 위에는 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(inter insulation layer)(115b)이 형성된다. 그리고, 그 위에 데이터라인(미도시), 구동 전압라인(미도시) 및 소오스/드레인전극(122, 123) 및 제 2 유지전극(미도시)이 형성된다.
- [0065] 소오스전극(122)과 드레인전극(123)은 소정 간격으로 이격하여 형성되어 반도체층(124)과 전기적으로 연결된다. 보다 구체적으로는, 게이트절연막(115a) 및 층간절연막(115b)에는 반도체층(124)을 노출시키는 반도체층 컨택홀이 형성되어 있으며, 반도체층 컨택홀을 통해 소오스/드레인전극(122, 123)이 반도체층(124)과 전기적으로 접속된다.
- [0066] 이때, 제 2 유지전극은 층간절연막(115b)을 사이에 두고 그 하부의 제 1 유지전극의 일부와 중첩하여 스토리지 커패시터를 형성한다.
- [0067] 데이터라인, 구동 전압라인, 소오스/드레인전극(122, 123) 및 제 2 유지전극은 저저항 특성을 갖는 제 2 금속 물질, 예를 들면 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다.
- [0068] 데이터라인, 구동 전압라인, 소오스/드레인전극(122, 123) 및 제 2 유지전극이 형성된 기판(110) 위에는 실리콘 질화막 또는 실리콘산화막 등으로 이루어진 평탄화막(115c)이 형성된다.
- [0069] 다음으로, 유기발광다이오드는 제 1 전극(118), 유기 화합물층(130) 및 제 2 전극(128)을 포함하여 구성될 수 있다.
- [0070] 이러한 유기발광다이오드는 구동 박막 트랜지스터(DT)와 전기적으로 연결된다. 보다 구체적으로, 구동 박막 트랜지스터(DT) 상부에 형성된 평탄화막(115c)에는 구동 박막 트랜지스터(DT)의 드레인전극(123)을 노출시키는 드레인 컨택홀이 형성된다. 유기발광다이오드는 드레인 컨택홀을 통해 구동 박막 트랜지스터(DT)의 드레인전극(123)과 전기적으로 접속된다.
- [0071] 즉, 제 1 전극(118)은 평탄화막(115c) 위에 형성되고, 드레인 컨택홀을 통해 구동 박막 트랜지스터(DT)의 드레인전극(123)과 전기적으로 접속된다.
- [0072] 제 1 전극(118)은 유기 화합물층(130)에 전류(또는 전압)를 공급한다.
- [0073] 또한, 제 1 전극(118)은 양극(anode)으로서 역할을 수행한다. 이에 따라, 제 1 전극(118)은 일함수가 비교적 큰 투명 도전성 물질을 포함할 수 있다. 예를 들어, 제 1 전극(118)은 인듐-틴-옥사이드(Indium Tin Oxide; ITO) 또는 인듐-징크-옥사이드(Indium Zinc Oxide; IZO)를 포함할 수 있다. 그리고, 반사효율을 향상시키기 위해서, 제 1 전극(118)은 하부에 반사효율이 높은 금속 물질로 이루어진 반사층(미도시)을 더 포함할 수 있다. 예를 들어, 반사효율이 높은 금속 물질은 알루미늄(Al), 은(Ag), 금(Au), 백금(Pt), 크롬(Cr) 또는 이들을 함유하는 합금을 포함할 수 있다.
- [0074] 제 1 전극(118)이 형성된 기판(110) 위에는 뱅크(bank)(115d)가 형성된다. 이때, 뱅크(115d)는 제 1 전극(118) 가장자리 주변을 둘러싸서 제 1 개구부(opening)를 정의하며 유기 절연물질 또는 무기 절연물질로 만들어질 수 있다. 뱅크(115d)는 또한 검정색 안료를 포함하는 감광제로 만들어질 수 있는데, 이 경우 뱅크(115d)는 차광부재의 역할을 한다.
- [0075] 이 때, 본 발명의 제 1 실시예에서, 뱅크(115d)는 후술할 보조전극(125)의 일부를 노출시키는 제 2 개구부를 더 포함한다.
- [0076] 유기 화합물층(130)은 제 1 전극(118)과 제 2 전극(128) 사이에 형성된다. 유기 화합물층(130)은 제 1 전극(118)으로부터 공급되는 정공과 제 2 전극(128)으로부터 공급되는 전자의 결합에 의해 발광한다.
- [0077] 이 때, 도 3에서는 기판(110) 전면에 유기 화합물층(130)이 형성된 경우를 나타내고 있으나, 본 발명이 이에 한

정되는 것은 아니다. 제 1 전극(118) 위에만 유기 화합물층(130)이 형성될 수도 있다.

- [0078] 유기 화합물층(130)은 빛을 내는 발광층 외에 발광층의 발광 효율을 향상하기 위한 부대층(auxiliary layer)을 포함하는 다층 구조를 가질 수 있다.
- [0079] 제 2 전극(128)은 유기 화합물층(130) 위에 형성되어 유기 화합물층(130)에 전자를 제공한다.
- [0080] 제 2 전극(128)은 음극(cathode)으로서 역할을 수행한다. 이에 따라, 제 2 전극(128)은 투명 도전성 물질로 이루어질 수 있다. 예를 들어, 투명 도전성 물질은 ITO 또는 IZO를 포함할 수 있다. 제 2 전극(128)은 유기 화합물층(130)과 접하는 쪽에 일 함수가 낮은 금속 물질로 이루어진 얇은 금속막(미도시)을 더 포함할 수 있다. 예를 들어, 일 함수가 낮은 금속 물질은 마그네슘(Mg), 은(Ag) 및 이들의 화합물을 포함할 수 있다.
- [0081] 전면발광 방식의 경우 제 2 전극(128)은 일 함수가 낮고 반투과성을 만족해야 하기 때문에 얇은 두께로 형성된다. 따라서, 제 2 전극(128)은 저항이 높아지고, 높은 저항에 의하여 전압 강하(IR drop)가 발생한다.
- [0082] 이에 본 발명의 제 1 실시예에서는 제 2 전극(128)의 저항을 감소시키기 위해서 보조전극라인(VSSLa)과 제 1 전극(118)이 평탄화막(115c)위에 형성될 수 있다. 즉, 보조전극라인(VSSLa)과 제 1 전극(118)은 동일층 위에 형성될 수 있다. 또한, 보조전극라인(VSSLa)은 보조전극(125) 및 스페이서(spacer)(140)를 포함하여 구성될 수 있다.
- [0083] 보조전극(125)은 제 1 전극(118)과 동일층 위에 이격하여 형성된다. 도 4에서 알 수 있듯이, 일 예로 보조전극(125)은 세로 방향으로 연장되어 외부의 VSS 패드(미도시)와 연결될 수 있다.
- [0084] 이러한 보조전극(125)은 제 1 전극(118)과 동일한 물질로 형성될 수 있으나, 이에 한정되는 것은 아니다.
- [0085] 보조전극(125)은 제 2 전극(128)과 연결된다. 이 때, 제 2 개구부에 위치하는 유기 화합물층(130)에는 보조전극(125)을 노출시키는 전극 콘택홀이 형성된다. 보조전극(125)은 전극 콘택홀을 통해 제 2 전극(128)과 전기적으로 접속된다.
- [0086] 스페이서(140)는 보조전극(125) 위에 형성된다.
- [0087] 이때, 스페이서(140)는 상부에서 하부로 갈수록 단면적이 작아지는 역 테이퍼(taper) 형상을 가질 수 있다. 이때, 스페이서(140)의 측면과 보조전극(125)이 이루는 각도는 20도 내지 80도로 이루어질 수 있으나, 이에 한정되는 것은 아니다.
- [0088] 스페이서(140)는 유기 화합물층(130)에 보조전극(125)을 노출시키는 전극 콘택홀을 형성시킨다. 유기 화합물층(130)은 셰이딩(shading) 효과에 의하여 스페이서(140)의 상부에만 형성되고, 스페이서(140) 아래 부분의 노출된 보조전극(125) 표면에는 형성되지 않는다. 즉, 유기 화합물층(130)은 직진성을 가지는 증발에 의해 기관(110) 위에 증착 되되, 역 테이퍼 형상을 가지는 스페이서(140)에 의해 스페이서(140)의 상부 아래에는 형성되지 않는다. 따라서, 유기 화합물층(130)에 보조전극(125)과 제 2 전극(128)이 접속하는 전극 콘택홀이 형성된다.
- [0089] 스페이서(140) 상부에는 유기 화합물층(130)과 제 2 전극(128)이 순차적으로 적층 된다.
- [0090] 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치는 제 2 전극(128)과 보조전극(125)간 접속하는 콘택영역(a)이 제한적일 수 있다. 특히, 유기 화합물층(130)을 형성하는데 증착 마스크를 이용하는 방식은 대면적 패널에서는 구현이 어려울 수 있다. 이러한 사안은 제 2 전극(128)과 보조전극(125)간 콘택이 유기 화합물층(130)이 증착된 후에 이루어지기 때문인데, 보조전극(125)을 형성한 후에 유기 화합물층(130)을 전면 증착하고 나서 제 2 전극(128)을 증착하기 때문에 콘택영역(a)이 제한적일 수밖에 없다.
- [0091] 이에 본 발명의 제 2 실시예 및 제 3 실시예에서는 식각 속도(또는 식각 비(etch rate))가 서로 다른 이종 금속의 다층 구조로 보조전극을 형성한 후에, 양극 형성 시 보조전극 내에 콘택공간(void)을 형성하여 음극과 직접 콘택 되도록 하는 것을 특징으로 한다. 이에 의하면 공정을 단순화하면서 음극의 저항을 감소시킬 수 있게 되는 데, 이를 도면을 참조하여 상세히 설명한다.
- [0092] 도 5는 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 구조 일부를 개략적으로 나타내는 단면도이다.
- [0093] 이때, 도 5는 코플라나 구조의 TFT를 이용한 전면발광 방식의 유기전계발광 표시장치를 예로 들어 나타내고 있다. 다만, 본 발명이 코플라나 구조의 TFT에 한정되는 것은 아니다.
- [0094] 도 5를 참조하면, 본 발명의 제 2 실시예에 따른 전면발광 방식의 유기전계발광 표시장치는 기관(210), 구동 박

막 트랜지스터(DT), 유기발광다이오드 및 보조전극라인(VSSLa)을 포함할 수 있다.

- [0095] 전술한 제 1 실시예와 동일하게 구동 박막 트랜지스터(DT)는 반도체층(224), 게이트전극(221), 소오스전극(222) 및 드레인전극(223)을 포함한다.
- [0096] 반도체층(224)은 투명한 플라스틱이나 고분자 필름 등의 절연물질로 이루어진 기판(201) 위에 형성된다.
- [0097] 반도체층(224)은 비정질 실리콘막 또는 비정질 실리콘을 결정화한 다결정 실리콘막, 산화물(oxide) 반도체, 또는 유기물(organic) 반도체 등으로 구성될 수 있다.
- [0098] 이 때, 기판(210)과 반도체층(224) 사이에는 버퍼층(미도시)이 더 형성될 수 있다. 버퍼층은 기판(210)으로부터 유출되는 알칼리 이온과 같은 불순물로부터 후속 공정에서 형성되는 박막 트랜지스터를 보호하기 위해서 형성될 수 있다.
- [0099] 반도체층(224) 위에는 실리콘질화막(SiNx) 또는 실리콘산화막(SiO₂) 등으로 이루어진 게이트절연막(215a)이 형성된다. 그리고, 게이트절연막(215a) 위에 게이트전극(221)을 포함하는 게이트라인(미도시) 및 제 1 유지전극(미도시)이 형성된다.
- [0100] 게이트전극(221)과 게이트라인 및 제 1 유지전극은 저저항 특성을 갖는 제 1 금속 물질, 예를 들면 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다.
- [0101] 게이트전극(221)과 게이트라인 및 제 1 유지전극 위에는 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(215b)이 형성된다. 그리고, 그 위에 데이터라인(미도시), 구동 전압라인(미도시) 및 소오스/드레인전극(222, 223) 및 제 2 유지전극(미도시)이 형성된다.
- [0102] 소오스전극(222)과 드레인전극(223)은 소정 간격으로 이격하여 형성되어 반도체층(224)과 전기적으로 연결된다. 이 때, 게이트절연막(215a) 및 층간절연막(215b)에는 반도체층(224)을 노출시키는 반도체층 콘택홀이 형성되어 있으며, 반도체층 콘택홀을 통해 소오스/드레인전극(222, 223)이 반도체층(224)과 전기적으로 접속된다.
- [0103] 이 때, 제 2 유지전극은 층간절연막(215b)을 사이에 두고 그 하부의 제 1 유지전극의 일부와 중첩하여 스토리지 커패시터를 형성한다.
- [0104] 데이터라인, 구동 전압라인, 소오스/드레인전극(222, 223) 및 제 2 유지전극은 저저항 특성을 갖는 제 2 금속 물질, 예를 들면 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다.
- [0105] 데이터라인, 구동 전압라인, 소오스/드레인전극(222, 223) 및 제 2 유지전극이 형성된 기판(210) 위에는 실리콘질화막 또는 실리콘산화막 등으로 이루어진 평탄화막(215c)이 형성된다.
- [0106] 다음으로, 유기발광다이오드는 제 1 전극(218), 유기 화합물층(230) 및 제 2 전극(228)을 포함할 수 있다.
- [0107] 이러한 유기발광다이오드는 구동 박막 트랜지스터(DT)와 전기적으로 연결된다. 보다 구체적으로, 구동 박막 트랜지스터(DT) 상부에 형성된 평탄화막(215c)에는 구동 박막 트랜지스터(DT)의 드레인전극(223)을 노출시키는 드레인 콘택홀이 형성된다. 유기발광다이오드는 드레인 콘택홀을 통해 구동 박막 트랜지스터(DT)의 드레인전극(223)과 전기적으로 접속된다.
- [0108] 즉, 제 1 전극(218)은 평탄화막(215c) 위에 형성되고, 연결전극(208)과 드레인 콘택홀을 통해 구동 박막 트랜지스터(DT)의 드레인전극(223)과 전기적으로 접속된다.
- [0109] 제 1 전극(218)은 유기 화합물층(230)에 전류(또는 전압)를 공급하는 것으로서, 소정 면적의 발광 영역을 정의한다.
- [0110] 또한, 제 1 전극(218)은 양극으로서 역할을 수행한다. 이에 따라, 제 1 전극(218)은 일함수가 비교적 큰 투명 도전성 물질로 이루어질 수 있다. 예를 들어, 제 1 전극(218)은 인듐-틴-옥사이드(Indium Tin Oxide; ITO) 또는 인듐-징크-옥사이드(Indium Zinc Oxide; IZO)로 이루어진 상, 하층 제 1 전극(218c, 218a)을 포함할 수 있다. 그리고, 반사효율을 향상시키기 위해서, 제 1 전극(218)은 반사효율이 높은 금속 물질로 이루어진 반사층(218b)을 더 포함할 수 있다. 예를 들어, 반사효율이 높은 금속 물질은 알루미늄(Al), 은(Ag), 금(Au), 백금(Pt), 크롬(Cr) 또는 이들을 함유하는 합금을 포함할 수 있다.

- [0111] 따라서, 본 발명의 제 2 실시예에 따른 제 1 전극(218)은 상, 하층 제 1 전극(218c, 218a) 및 상층 제 1 전극(218c)과 하층 제 1 전극(218a) 사이의 반사층(218b)의 삼중층 구조로 이루어질 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0112] 제 1 전극(218)이 형성된 기판(210) 위에는 बैं크(215d)가 형성된다. 이 때, बैं크(215d)는 제 1 전극(218) 가장자리 주변을 독처럼 둘러싸서 제 1 개구부를 정의하며 유기 절연물질 또는 무기 절연물질로 만들어질 수 있다. बैं크(215d)는 또한 검정색 안료를 포함하는 감광제로 만들어질 수 있는데, 이 때, बैं크(215d)는 차광부재의 역할을 한다.
- [0113] 본 발명의 제 2 실시예에서, बैं크(215d)는 후술할 보조전극(225)의 일부를 노출시키는 제 2 개구부를 더 포함한다.
- [0114] 이 때, 본 발명의 제 2 실시예에 따른 보조전극(225)은 제 1 전극(218)의 에천트에 대해 식각 속도(또는 식각비(etch rate))가 서로 다른 이중 금속의 하층 및 최하층 보조전극(225b, 225a)을 포함하는 상, 하층 및 최하층 보조전극(225c, 225b, 225a)으로 구성하는 것을 특징으로 한다. 또한, 제 2 전극(228) 증착 시 제 2 전극(228)이 보조전극(225) 자체와 컨택 되는 것을 특징으로 한다.
- [0115] 식각 속도는 하나의 물질이 단위시간당 용해되는 두께 또는 양으로 정의할 수 있으며, 두 개의 물질의 식각 속도를 상대적으로 비교하여 식각 비로 표현할 수 있다. 보통 두 개의 물질의 식각 비를 표현할 때 식각 속도가 빠를수록 식각 비가 크다고 할 수 있다.
- [0116] 다만, 본 발명이 이에 한정되는 것은 아니며, 본 발명의 제 2 실시예에 따른 보조전극(225)은 이중 금속의 상, 하층 보조전극(225c, 225b)을 포함하는 적어도 2층 이상이고, 하층 보조전극(225b)은 상층 보조전극(225c)보다 내측에 배치되는 구조를 가질 수 있다.
- [0117] 이를 위해서 최소 3종 이상의 금속을 사용하여 상, 하층 및 최하층 보조전극(225c, 225b, 225a)을 형성하고, 하층 및 최하층 보조전극(225b, 225a)을 구성하는 금속 각각의 식각 속도는 상층 보조전극(225c)과 제 1 전극(218)의 패터닝에 사용되는 에천트에 대해 서로 다른 것을 특징으로 한다.
- [0118] 즉, 최하층 보조전극(225a)은 MoTi나 Ti와 같이, 제 1 전극(218)의 패터닝 시 식각되지 않는 금속으로 구성하며, 일 예로 Ag 합금의 에천트에 손상이 없는 금속으로 구성할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 최하층 보조전극(225a)은 제 1 전극(218)의 패터닝 시 식각 속도가 가장 느린 금속으로 구성할 수도 있다.
- [0119] Ag 합금으로 이루어진 제 1 전극(218)의 패터닝에는 인산계 에천트, 질산계 에천트, 인산계+질산계 에천트, 인산계+초산계 에천트, 질산계+초산계 에천트 또는 인산계+질산계+초산계 에천트를 사용할 수 있다.
- [0120] 참고로, Ag는 (아래와 같은 화학반응에 따라) 인산이나 질산 음이온에 의해 식각 되어 식출될 수 있다.
- [0121] $2Ag + NO_3^- + 3H^- \rightarrow 2Ag^+ + HNO_2 + H_2O$
- [0122] $2Ag + N_3PO_4 + 2H^+ \rightarrow 2Ag^+ + H_3PO_4 + 2H_2O$
- [0123] 이러한 Ag 합금의 에천트로는 MoTi가 식각 될 수 없다. MoTi나 Ti의 경우 식각 공정을 진행하기 위해서는 에천트 내에 H₂O₂, F 성분이 요구된다.
- [0124] H₂O₂계에 의한 산화(oxidation)공정은 다음과 같다.
- [0125] $Mo + 3H_2O_2 \rightarrow MoO_3 + 3H_2O$
- [0126] $Ti + 2H_2O_2 \rightarrow TiO_2 + 2H_2O$
- [0127] 그리고, MoO₃, TiO₂는 F⁻ 이온에 의해 다음과 같이 용해, 식각 된다.
- [0128] $MoO_3 + 3KHF_2 \rightarrow MoF_6 + 3KOH$
- [0129] $TiO_2 + 2KHF_2 \rightarrow TiF_4 + 2KOH$

- [0130] 하층 보조전극(225b)은 Cu와 같이 제 1 전극(218)의 패터닝 시 식각 속도(또는 식각 비(etch rate))가 가장 빠른 금속으로 구성하며, 이에 따라 Ag 합금의 에천트에 가장 빨리 식각 된다.
- [0131] 상층 보조전극(225c)은 제 1 전극(218)과 동일한 삼중층 구조로 이루어질 수 있으며, 제 1 전극(218)의 패터닝 시 동일한 식각 속도로 패터닝 된다. 일 예로, 상층 보조전극(225c)을 구성하는 금속층은 IT0, Ag, Ag 합금 또는 MoTi 중 적어도 하나를 포함할 수 있다.
- [0132] 이러한 식각 조건에 따라 제 1 전극(218)의 IT0/Ag 합금/IT0 식각 시 최하층 보조전극(225a)의 MoTi는 식각되지 않고, 하층 보조전극(225b)의 Cu는 IT0/Ag 합금/IT0보다 더 빠른 속도로 식각 된다. 그리고, 상층 보조전극(225c)의 IT0/Ag 합금/IT0는 제 1 전극(218)과 동일한 속도로 식각 됨에 따라 보조전극(225) 내에 소정의 컨택 공간(void)(V)이 형성된다.
- [0133] 이후의 증발(evaporation)에 의한 유기 화합물층(230) 증착 시 컨택공간(V) 내에는 유기 화합물층(230)이 증착되지 않는다. 반면, 스퍼터링(sputtering)에 의한 제 2 전극(228)용 금속 증착 시 컨택공간(V) 내에도 제 2 전극(228)용 금속이 증착되어 비교적 넓은 컨택영역(b)을 가지며 제 2 전극(228)이 보조전극(225)과 컨택 된다.
- [0134] 이 때, 상층 보조전극(225c)은 최하층 보조전극(225a)의 일부가 노출되도록 패터닝됨에 따라 제 2 전극(228)과 보조전극(225)의 컨택이 원활하게 이루어질 수 있다. 즉, 상층 보조전극(225c)의 일 단부는 하층 보조전극(225b)의 일 단부보다 돌출되어 컨택공간(V)을 형성하도록 구성될 수 있으며, 최하층 보조전극(225a)의 일 단부는 하층 보조전극(225b)의 일 단부보다 더 돌출되어 컨택공간(V)을 형성하도록 구성될 수 있다.
- [0135] 이러한 보조전극(225)의 다중층 구조 중 Cu/MoTi의 2중층 구조는 보조전극(225)뿐만 아니라 연결전극(208), 패드전극(미도시)에도 적용될 수 있다. 따라서, 연결전극(208)은 상, 하층 연결전극(208b, 208a)으로 구성될 수 있다.
- [0136] 이 때, 도 5에서는 연결전극(208)이 드레인전극(223) 상부에 한정되어 형성된 경우를 예를 들어 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니다. 본 발명의 연결전극(208)은 제 1 전극(218)과 실질적으로 동일한 형태로 발광 영역 전체에 걸쳐 형성될 수도 있다.
- [0137] 이와 같이 본 발명의 제 2 실시예에 따르면, 상, 하층 및 최하층 보조전극(225c, 225b, 225a) 각각의 식각 속도 차이를 이용하여 제 1 전극(218) 패터닝 시 보조전극(225) 내에 컨택공간(V)을 형성함에 따라 제 2 전극(228)과 보조전극(225)간 비교적 넓은 컨택영역(b)을 가지며 직접 컨택을 할 수 있다. 특히, 최하층 보조전극(225a)의 표면뿐만 아니라 하층 보조전극(225b)의 측면 모두 컨택영역(b)으로 이용함으로써 컨택의 신뢰성을 높이는 효과를 얻을 수 있다. 또한, 제 2 전극(228)은 상층 보조전극(225c)의 돌출부의 배면과 접촉하도록 구성될 수도 있다.
- [0138] 또한, 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치는 전술한 본 발명의 제 1 실시예와는 달리 제 2 전극(228)과 보조전극(225)간 직접 컨택을 하게 됨에 따라 마스크수를 줄일 수 있다.
- [0139] 즉, 전술한 바와 같이 전면발광 방식 유기전계발광 표시장치는 제 2 전극의 저항이 높아서 대면적 구현 시 패널 내 휘도 불균일이 발생한다. 이를 보완하기 위해서는 보조전극이 필요하나, 유기 화합물층 증착 시 보조전극 위에도 유기 화합물이 증착되어 제 2 전극과 보조전극간 컨택이 이루어지지 않는다. 이를 해결하기 위해서는 제 2 전극과 보조전극간 컨택을 보조하기 위한 구조물이 필요하며, 이로 인하여 마스크수와 공정이 증가한다.
- [0140] 이에 비해 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치는 제 1 전극(218) 패터닝 시 보조전극(225) 내에 컨택공간(V)을 형성하여 제 2 전극(228)과 보조전극(225)간 직접 컨택을 하게 함으로써 공정을 단순화하면서 제 2 전극(228)의 저항을 감소시킬 수 있다. 저항의 감소는 패널 내의 각 서브-화소에 공급되는 전류를 일정하게 할 수 있고, 휘도 균일도를 향상시킬 수 있다.
- [0141] 전술한 본 발명의 제 1 실시예와 동일하게 유기 화합물층(230)은 제 1 전극(218)과 제 2 전극(228) 사이에 형성된다. 유기 화합물층(230)은 제 1 전극(218)으로부터 공급되는 정공과 제 2 전극(228)으로부터 공급되는 전자의 결합에 의해 발광한다.
- [0142] 이 때, 도 5에서는 기관(210) 전면에 유기 화합물층(230)이 형성된 경우를 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니다. 제 1 전극(218) 위에만 유기 화합물층(230)이 형성될 수도 있다.
- [0143] 유기 화합물층(230)은 빛을 내는 발광층 외에 발광층의 발광 효율을 향상하기 위한 부대층을 포함하는 다층 구조를 가질 수 있다.

- [0144] 제 2 전극(228)은 유기 화합물층(230) 위에 형성되어 유기 화합물층(230)에 전자를 제공한다.
- [0145] 제 2 전극(228)은 음극으로서 역할을 수행한다. 따라서, 제 2 전극(228)은 투명 도전성 물질로 이루어질 수 있다. 예를 들어, 투명 도전성 물질은 ITO 또는 IZO를 포함할 수 있다. 제 2 전극(228)은 유기 화합물층(230)과 접하는 쪽에 일 함수가 낮은 금속 물질로 이루어진 얇은 금속막(미도시)을 더 포함할 수 있다. 예를 들어, 일 함수가 낮은 금속 물질은 마그네슘(Mg), 은(Ag) 및 이들의 화합물을 포함할 수 있다.
- [0146] 이하, 상기와 같이 구성되는 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 제조방법을 도면을 참조하여 상세히 설명한다.
- [0147] 도 6a 내지 도 6e는 도 5에 도시된 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 제조방법을 순차적으로 나타내는 단면도이다.
- [0148] 그리고, 도 7a 내지 도 7c는 도 6c에 도시된 마스크공정을 구체적으로 나타내는 단면도이다.
- [0149] 도 6a에 도시된 바와 같이, 투명한 유리재질 또는 유연성이 우수한 투명한 플라스틱이나 고분자 필름 등의 절연 물질로 이루어진 기판(210)을 준비한다.
- [0150] 그리고, 자세히 도시하지 않았지만, 기판(210)의 적, 녹 및 청색의 서브-화소 각각에 TFT와 스토리지 커패시터를 형성한다.
- [0151] 우선, 기판(210) 위에 버퍼층(미도시)을 형성한다.
- [0152] 이 때, 버퍼층은 반도체층의 결정화 시 기판(210)으로부터 유출되는 알칼리 이온과 같은 불순물로부터 박막 트랜지스터를 보호하기 위해서 형성할 수 있으며, 실리콘산화막으로 형성할 수 있다.
- [0153] 다음으로, 버퍼층이 형성된 기판(210) 위에 반도체 박막과 절연막 및 제 1 도전막(또는, 금속층)을 형성한다.
- [0154] 반도체 박막은 비정질 실리콘이나 다결정 실리콘, 산화물 반도체, 또는 유기물 반도체 등으로 형성할 수 있다.
- [0155] 이 때, 다결정 실리콘은 기판(210) 위에 비정질 실리콘을 증착한 후 여러 가지 결정화 방식을 이용하여 형성할 수 있다. 그리고, 반도체 박막으로 산화물 반도체를 이용하는 경우 산화물 반도체를 증착한 후에 소정의 열처리 공정을 진행할 수 있다.
- [0156] 제 1 도전막은 게이트 배선을 형성하기 위해 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금과 같은 저저항 불투명 도전물질을 사용할 수 있다. 이 때, 상기 제 1 도전막은 물리적 성질이 다른 2개의 도전막을 포함하는 다중층 구조를 가질 수 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속일 수 있다. 예를 들어, 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어질 수 있다.
- [0157] 이후, 포토리소그래피공정을 통해 반도체 박막과 절연막 및 제 1 도전막을 선택적으로 제거함으로써 반도체 박막으로 이루어진 반도체층(224)을 형성한다.
- [0158] 이 때, 반도체층(224) 위에는 절연막으로 이루어진 게이트절연막(215a)이 형성된다.
- [0159] 그리고, 그 위에 제 1 도전막으로 이루어진 게이트전극(221)을 포함하는 게이트라인(미도시) 및 제 1 유지전극(미도시)이 형성 된다.
- [0160] 다음으로, 게이트전극(221)을 포함하는 게이트라인 및 제 1 유지전극이 형성된 기판(210) 전면에 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(215b)을 형성한다.
- [0161] 그리고, 포토리소그래피공정을 통해 층간절연막(215b)을 선택적으로 패터닝하여 반도체층(224)의 소오스/드레인 영역을 노출시키는 반도체층 컨택홀을 형성한다.
- [0162] 다음으로, 층간절연막(215b)이 형성된 기판(210) 전면에 제 2 도전막을 형성한다. 이후, 포토리소그래피공정을 통해 제 2 도전막을 선택적으로 제거함으로써 제 2 도전막으로 이루어진 데이터 배선(즉, 소오스/드레인전극(222, 223), 구동 전압라인(미도시), 데이터라인(미도시) 및 제 2 유지전극(미도시))을 형성한다.
- [0163] 이 때, 제 2 도전막은 데이터 배선을 형성하기 위해 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금과 같은 저저항 불투명 도전물질을 사용할 수 있다. 이 때, 상기 제 2 도전막은 물리적 성질이 다른 2개의 도전막을 포함하는 다중층 구조를 가질 수 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계

열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어질 수 있다.

- [0164] 이 때, 소오스/드레인전극(222, 223)은 반도체층 컨택홀을 통해 반도체층(224)의 소오스/드레인영역에 전기적으로 접속한다. 그리고, 제 2 유지전극은 층간절연막(215b)을 사이에 두고 그 하부의 제 1 유지전극의 일부와 중첩하여 스토리지 커패시터를 형성한다.
- [0165] 다음으로, 소오스/드레인전극(222, 223), 구동 전압라인, 데이터라인 및 제 2 유지전극이 형성된 기판(210) 위에 실리콘질화막 또는 실리콘산화막 등으로 이루어진 평탄화막(215c)이 형성된다.
- [0166] 그리고, 포토리소그래피공정을 통해 평탄화막(215c)을 선택적으로 패터닝하여 드레인전극(223)을 노출시키는 드레인 컨택홀(H)을 형성한다.
- [0167] 다음으로, 도 6b에 도시된 바와 같이, 평탄화막(215c)이 형성된 기판(210) 전면에서 제 3 도전막과 제 4 도전막을 형성한다. 이후, 포토리소그래피공정을 통해 제 3 도전막과 제 4 도전막을 선택적으로 제거함으로써 제 3 도전막과 제 4 도전막으로 이루어진 연결전극(208) 및 보조전극패턴(225')을 형성한다.
- [0168] 연결전극(208)은 후에 형성될 제 1 전극과 식각 속도가 다른 이중 금속의 제 3 도전막 및 제 4 도전막 각각으로 이루어진 하층 연결전극(208a) 및 상층 연결전극(208b)으로 구성될 수 있다. 또한, 보조전극패턴(225')은 제 1 전극과 식각 속도가 다른 제 3 도전막 및 제 4 도전막 각각으로 이루어진 제 1 보조전극패턴(225a') 및 제 2 보조전극패턴(225b')으로 구성될 수 있다.
- [0169] 전술한 바와 같이 연결전극(208)과 보조전극패턴(225')을 구성하는 제 3 도전막 및 제 4 도전막 각각의 식각 속도는 상층 보조전극, 즉 제 1 전극의 패터닝에 사용되는 에천트에 대해 서로 다른 것을 특징으로 한다.
- [0170] 일 예로, 제 3 도전막은 MoTi나 Ti와 같이 제 1 전극의 패터닝 시 식각되지 않는 금속으로 이루어지며, Ag 합금의 에천트에 손상이 없는 것을 특징으로 한다. 다만, 본 발명이 이에 한정되는 것은 아니며, 제 3 도전막은 제 1 전극의 패터닝 시 식각 속도가 가장 느린 금속으로 구성할 수도 있다.
- [0171] 제 4 도전막은 Cu와 같이 제 1 전극의 패터닝 시 식각 속도가 가장 빠른 금속으로 형성할 수 있다. 이 때, Ag 합금의 에천트에 가장 빨리 식각 된다. 따라서, 제 4 도전막은 컨택공간(V)을 형성할 수 있도록, 다른 도전막들 중 가장 많이 식각 된다.
- [0172] 다음으로, 도 6c에 도시된 바와 같이, 컨택공간(V)을 형성하기 위해, 마스크 공정을 한다. 도 7a 내지 도 7c에 도시된 단면도는 상기 마스크공정을 구체적으로 나타낸다.
- [0173] 도 7a에 도시된 바와 같이, 연결전극(208)과 보조전극패턴(225')이 형성된 기판(210) 전면에서 제 5 도전막(250), 제 6 도전막(260) 및 제 7 도전막(270)을 형성한다.
- [0174] 다만, 본 발명이 이에 한정되는 것은 아니며, 일 예로 연결전극(208)과 보조전극패턴(225')이 형성된 기판(210) 전면에서 제 5 도전막(250)의 단일층만을 형성할 수도 있다.
- [0175] 제 5 도전막(250)과 제 7 도전막(270)은 ITO 또는 IZO와 같은 투명 도전성 물질로 이루어질 수 있다.
- [0176] 제 6 도전막(260)은 알루미늄(Al), 은(Ag), 금(Au), 백금(Pt), 크롬(Cr) 또는 이들을 함유하는 합금으로 이루어질 수 있다.
- [0177] 이후, 도 7b에 도시된 바와 같이, 제 7 도전막(270)이 형성된 기판(210) 위에 포토리소그래피공정을 통해 포토레지스트로 이루어진 감광막패턴(280)을 형성한다.
- [0178] 이때, 감광막패턴(280)은 그 하부의 보조전극패턴(225') 일부와 중첩되도록, 즉 보조전극패턴(225') 다른 일부와는 중첩되지 않도록 패터닝되며, 후술할 제 1 전극의 패터닝 시 중첩되지 않은 부분에서 제 2 보조전극패턴(225b')의 식각이 이루어져 컨택공간을 확보할 수 있다.
- [0179] 도 7b에는 감광막패턴(280)이 보조전극패턴(225')의 왼쪽 일부와 중첩되지 않도록 패터닝된 경우를 예로 들어 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니다. 감광막패턴(280)이 보조전극패턴(225')의 오른쪽 일부와 중첩되지 않도록 패터닝 되거나, 왼쪽과 오른쪽 일부와 중첩되지 않도록 패터닝 될 수 있다.
- [0180] 다음으로, 도 6c 및 도 7c에 도시된 바와 같이, 제 5 도전막, 제 6 도전막 및 제 7 도전막을 선택적으로 제거함으로써 제 5 도전막, 제 6 도전막 및 제 7 도전막으로 이루어진 제 1 전극(218)을 형성한다.
- [0181] 이 때, 제 1 전극(218)은 제 5 도전막, 제 6 도전막 및 제 7 도전막 각각으로 이루어진 하층 제 1 전극(218a),

반사층(218b) 및 상층 제 1 전극(218c)으로 구성될 수 있다.

- [0182] 예를 들어, 제 5 도전막, 제 6 도전막 및 제 7 도전막이 ITO/Ag 합금/ITO로 이루어질 경우, 전술한 식각조건에 따라 ITO/Ag 합금/ITO 식각 시 제 1 보조전극패턴(225a')의 MoTi는 식각되지 않는다. 그리고, 제 2 보조전극패턴(225b')의 Cu는 ITO/Ag 합금/ITO보다 더 빠른 속도로 식각 되어 소정의 컨택공간(V)을 가지는 보조전극(225)이 패터닝 된다.
- [0183] 이때, Ag 합금으로 이루어진 제 1 전극(218)의 패터닝에는 인산계 에천트, 질산계 에천트, 인산계+질산계 에천트, 인산계+초산계 에천트, 질산계+초산계 에천트 또는 인산계+질산계+초산계 에천트를 사용할 수 있다. 또한, 전술한 바와 같이 이러한 Ag 합금의 에천트로는 MoTi가 식각 될 수 없다. 따라서, ITO/Ag 합금/ITO 식각 시 제 1 보조전극패턴(225a')의 MoTi는 식각되지 않는다. 이때, 보조전극(225)은 제 3 도전막과 제 4 도전막, 일 예로 MoTi와 Cu 각각으로 이루어진 최하층 보조전극(225a)과 하층 보조전극(225b) 및 제 5 도전막, 제 6 도전막, 제 7 도전막, 일 예로 ITO/Ag 합금/ITO로 이루어진 상층 보조전극(225c)으로 구성될 수 있다.
- [0184] 이 경우 제 1 전극(218)과 상층 보조전극(225c)은 감광막패턴의 형상대로 패터닝되는 반면에, 최하층 보조전극(225a)은 식각되지 않는다. 그리고, 하층 보조전극(225b)은 상층 보조전극(225c)에 비해 더 빠른 속도로 식각됨에 따라 상층 보조전극(225c)과 최하층 보조전극(225a) 사이로 하층 보조전극(225b)이 식각 되어 이루어진 컨택공간(V)이 형성 된다.
- [0185] 즉, 상층 보조전극(225c)의 일 단부는 하층 보조전극(225b)의 일 단부보다 돌출되어 컨택공간(V)을 형성하도록 구성될 수 있으며, 최하층 보조전극(225a)의 일 단부는 하층 보조전극(225b)의 일 단부보다 더 돌출되어 컨택공간(V)을 형성하도록 구성될 수 있다.
- [0186] 일 예로, 전술한 Ag 합금의 에천트를 사용할 경우, 식각조건에 따라 다르지만, 상층 보조전극(225c)의 일단이 측면으로 약 0.5 μm 내지 2.0 μm 식각 될 경우 하층 보조전극(225b)의 일단은 약 3.0 μm 내지 5.0 μm 식각 될 수 있다.
- [0187] 양극인 제 1 전극(218)은 연결전극(208)을 통해 구동 박막트랜지스터의 드레인전극(223)과 전기적으로 접속 된다.
- [0188] 이 때, 제 1 전극(218)은 기관(210) 상부에 적, 녹 및 청색의 서브-화소 각각에 대응하여 형성 된다.
- [0189] 상기 마스크 공정 다음으로, 도 6d에 도시된 바와 같이, 제 1 전극(218)이 형성된 기관(210) 위에 소정의 बैं크(215d)를 형성한다.
- [0190] 이때, बैं크(215d)는 제 1 전극(218) 가장자리 주변을 둘러싸서 개구부를 정의하며 유기 절연물질 또는 무기 절연물질로 만들어질 수 있다. बैं크(215d)는 또한 검정색 안료를 포함하는 감광제로 만들어질 수 있는데, 이 때, बैं크(215d)는 차광부재의 역할을 한다.
- [0191] 그리고, 도 6e에 도시된 바와 같이, बैं크(215d)가 형성된 기관(210) 위에 증발(evaporation)에 의해 유기 화합물층(230)을 형성한다.
- [0192] 이 때, 증발에 의한 증착은 직진성을 가지며, 상층 보조전극(225c)이 차단막의 역할을 하기 때문에 유기 화합물층(230)은 보조전극(225) 내의 컨택공간(V)에는 증착되지 않는다.
- [0193] 이때, 자세히 도시하지 않았지만, 이를 위해 우선, 기관(210) 위에 정공주입층과 정공수송층을 차례대로 형성할 수 있다.
- [0194] 이때, 정공주입층과 정공수송층은 적, 녹 및 청색의 서브-화소에 공통으로 형성되어, 정공의 주입 및 수송을 원활하게 하는 역할을 한다. 이 때, 정공주입층과 정공수송층 중 어느 하나의 층은 생략될 수 있다.
- [0195] 다음으로, 정공수송층이 형성된 기관(210) 위에 발광층을 형성할 수 있다.
- [0196] 이 때, 발광층은 적, 녹 및 청색의 서브-화소에 대응하여 적색 발광층과 녹색 발광층 및 청색 발광층을 포함할 수 있다.
- [0197] 다음으로, 발광층이 형성된 기관(210) 위에 전자수송층을 형성할 수 있다.
- [0198] 이 때, 전자수송층은 발광층 상부의 적, 녹 및 청색의 서브-화소에 공통으로 형성되어 전자의 수송을 원활하게 하는 역할을 한다.

- [0199] 이 때, 전자수송층 상부에는 전자의 주입을 원활하게 하기 위하여 전자주입층이 더욱 형성될 수 있다.
- [0200] 그리고, 전자수송층이 형성된 기판(210) 위에 스퍼터링(sputtering)에 의해 제 8 도전막으로 이루어진 제 2 전극(228)을 형성한다.
- [0201] 이 때, 스퍼터링에 의한 제 8 도전막의 증착 시 컨택공간(V) 내에도 제 8 도전막이 증착되기 때문에 비교적 넓은 컨택영역을 가지며 제 2 전극(228)과 보조전극(225)간 컨택이 이루어진다.
- [0202] 이 때, 최하층 보조전극(225a)의 상부 표면뿐만 아니라 하층 보조전극(225b)의 측면에서도 컨택이 이루어짐으로써 컨택의 신뢰성을 높일 수 있다. 또한, 제 2 전극(228)은 상층 보조전극(225c)의 돌출부의 배면과 접촉하도록 구성될 수도 있다. 이렇게 제조된 유기발광다이오드 위에는 소정의 박막 봉지층으로 유기발광다이오드를 밀봉한다.
- [0203] 박막 봉지층 상면에는 유기전계발광 표시장치의 외광의 반사를 줄여 콘트라스트를 향상시키기 위해 편광 필름(polarization film)이 구비될 수 있다.
- [0204] 도 8은 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치의 구조 일부를 개략적으로 나타내는 단면도이다.
- [0205] 이 때, 도 8에 도시된 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치는 보조전극의 양측에 컨택공간을 형성하고, 제 1 전극과 실질적으로 동일한 형태로 연결전극을 패터닝하는 것을 제외하고는 전술한 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치와 실질적으로 동일한 구성으로 이루어져 있다.
- [0206] 그리고, 도 8은 코플라나 구조의 TFT를 이용한 전면발광 방식의 유기전계발광 표시장치를 예로 들어 나타내고 있다. 다만, 본 발명이 코플라나 구조의 TFT에 한정되는 것은 아니다.
- [0207] 도 8을 참조하면, 본 발명의 제 3 실시예에 따른 전면발광 방식의 유기전계발광 표시장치는 기판(310), 구동 박막 트랜지스터(DT), 유기발광다이오드 및 보조전극라인(VSSLa)을 포함할 수 있다.
- [0208] 전술한 제 1, 제 2 실시예와 동일하게 구동 박막 트랜지스터(DT)는 반도체층(324), 게이트전극(321), 소오스전극(322) 및 드레인전극(323)을 포함한다.
- [0209] 이 때, 기판(310)과 반도체층(324) 사이에는 버퍼층(미도시)이 더 형성될 수 있다.
- [0210] 반도체층(324) 위에는 실리콘질화막(SiNx) 또는 실리콘산화막(SiO₂) 등으로 이루어진 게이트절연막(315a)이 형성된다. 그리고, 그 위에 게이트전극(321)을 포함하는 게이트라인(미도시) 및 제 1 유지전극(미도시)이 형성된다.
- [0211] 게이트전극(321)과 게이트라인 및 제 1 유지전극 위에는 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(315b)이 형성된다. 그리고, 그 위에 데이터라인(미도시), 구동 전압라인(미도시) 및 소오스/드레인전극(322, 323) 및 제 2 유지전극(미도시)이 형성된다.
- [0212] 소오스전극(322)과 드레인전극(323)은 소정 간격으로 이격하여 형성되어 반도체층(324)과 전기적으로 연결된다. 보다 구체적으로는, 게이트절연막(315a) 및 층간절연막(315b)에는 반도체층(324)을 노출시키는 반도체층 컨택홀이 형성되어 있으며, 반도체층 컨택홀을 통해 소오스/드레인전극(322, 323)이 반도체층(324)과 전기적으로 접속된다.
- [0213] 이 때, 제 2 유지전극은 층간절연막(315b)을 사이에 두고 그 하부의 제 1 유지전극의 일부와 중첩하여 스토리지 커패시터를 형성한다.
- [0214] 데이터라인, 구동 전압라인, 소오스/드레인전극(322, 323) 및 제 2 유지전극이 형성된 기판(310) 위에는 실리콘질화막 또는 실리콘산화막 등으로 이루어진 평탄화막(315c)이 형성된다.
- [0215] 다음으로, 유기발광다이오드는 제 1 전극(318), 유기 화합물층(330) 및 제 2 전극(328)을 포함할 수 있다.
- [0216] 이러한 유기발광다이오드는 구동 박막 트랜지스터(DT)와 전기적으로 연결된다. 보다 구체적으로, 구동 박막 트랜지스터(DT) 상부에 형성된 평탄화막(315c)에는 구동 박막 트랜지스터(DT)의 드레인전극(323)을 노출시키는 드레인 컨택홀이 형성된다. 유기발광다이오드는 드레인 컨택홀을 통해 구동 박막 트랜지스터(DT)의 드레인전극(323)과 전기적으로 접속된다.
- [0217] 즉, 제 1 전극(318)은 평탄화막(315c) 위에 형성되고, 연결전극(308)과 드레인 컨택홀을 통해 구동 박막 트랜지스터(DT)의 드레인전극(323)과 전기적으로 접속된다.

- [0218] 제 1 전극(318)은 유기 화합물층(330)에 전류(또는 전압)를 공급하는 것으로서, 소정 면적의 발광 영역을 정의한다.
- [0219] 또한, 제 1 전극(318)은 양극으로서 역할을 수행한다. 따라서, 제 1 전극(318)은 일함수가 비교적 큰 투명 도전성 물질로 이루어질 수 있다. 일 예로, 제 1 전극(318)은 인듐-틴-옥사이드(Indium Tin Oxide; ITO) 또는 인듐-징크-옥사이드(Indium Zinc Oxide; IZO)로 이루어진 상, 하층 제 1 전극을 포함할 수 있다. 그리고, 반사효율을 향상시키기 위해서, 제 1 전극(318)은 반사효율이 높은 금속 물질로 이루어진 반사층을 더 포함할 수 있다. 예를 들어, 반사율이 높은 금속 물질은 알루미늄(Al), 은(Ag), 금(Au), 백금(Pt), 크롬(Cr) 또는 이들을 함유하는 합금을 포함할 수 있다.
- [0220] 이 때, 도 8에서는 설명의 편의를 위해 상, 하층 제 1 전극과 반사층의 구분 없이 제 1 전극(318)으로 나타내고 있다.
- [0221] 이와 같이 본 발명의 제 3 실시예에 따른 제 1 전극(318)은 상, 하층 제 1 전극 및 상층 제 1 전극과 하층 제 1 전극 사이의 반사층의 삼중층 구조로 이루어질 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0222] 제 1 전극(318)이 형성된 기관(310) 위에는 बैं크(315d)가 형성되어 있다. 이때, बैं크(315d)는 제 1 전극(318) 가장자리 주변을 둘러싸서 제 1 개구부를 정의하며 유기 절연물질 또는 무기 절연물질로 만들어질 수 있다. बैं크(315d)는 또한 검정색 안료를 포함하는 감광제로 만들어질 수 있는데, 이 경우 बैं크(315d)는 차광부재의 역할을 한다.
- [0223] 본 발명의 제 3 실시예에서, बैं크(315d)는 후술할 보조전극(325)을 완전히 노출시키는 제 2 개구부를 더 포함한다.
- [0224] 그리고, 본 발명의 제 3 실시예에 따른 보조전극(325)은 제 1 전극(318)의 에천트에 대해 식각 속도가 다른 이종 금속의 하층 및 최하층 보조전극(325b, 325a)을 포함하는 상, 하층 및 최하층 보조전극(325c, 325b, 325a)으로 구성하는 것을 특징으로 한다. 또한, 제 2 전극(328) 증착 시 제 2 전극(328)이 보조전극(325) 자체와 컨택되는 것을 특징으로 한다.
- [0225] 다만, 전술한 바와 같이 본 발명이 이에 한정되는 것은 아니며, 본 발명의 제 3 실시예에 따른 보조전극(325)은 이종 금속의 상, 하층 보조전극(325c, 325b)을 포함하는 적어도 2층 이상이고, 하층 보조전극(325b)은 상층 보조전극(325c)보다 내측에 배치되는 구조를 가질 수 있다.
- [0226] 이를 위해서 최소 3종 이상의 금속을 사용하여 상, 하층 및 최하층 보조전극(325c, 325b, 325a)을 형성하고, 하층 및 최하층 보조전극(325b, 325a)을 구성하는 금속 각각의 식각 속도는 상층 보조전극(325c)과 제 1 전극(318)의 패터닝에 사용되는 에천트에 대해 서로 다른 것을 특징으로 한다.
- [0227] 즉, 최하층 보조전극(325a)은 MoTi나 Ti와 같이, 제 1 전극(318)의 패터닝 시 식각되지 않는 금속으로 구성하며, 일 예로 Ag 합금의 에천트에 손상이 없는 금속으로 형성할 수 있다. 다만, 전술한 바와 같이 본 발명이 이에 한정되는 것은 아니며, 최하층 보조전극(325a)은 제 1 전극(318)의 패터닝 시 식각 속도가 가장 느린 금속으로 구성할 수도 있다.
- [0228] 전술한 바와 같이 Ag 합금으로 이루어진 제 1 전극(318)의 패터닝에는 인산계 에천트, 질산계 에천트, 인산계+질산계 에천트, 인산계+초산계 에천트, 질산계+초산계 에천트 또는 인산계+질산계+초산계 에천트를 사용할 수 있다.
- [0229] 하층 보조전극(325b)은 Cu와 같이 제 1 전극(318)의 패터닝 시 식각 비가 가장 빠른 금속으로 구성하며, 이에 따라 Ag 합금의 에천트에 가장 빨리 식각 된다.
- [0230] 상층 보조전극(325c)은 제 1 전극(318)과 동일한 단일층 또는 삼중층 구조로 이루어질 수 있으며, 제 1 전극(318)의 패터닝 시 동일한 식각 속도로 패터닝 된다. 일 예로, 상층 보조전극(325c)을 구성하는 금속층은 ITO, Ag, Ag 합금 또는 MoTi 중 적어도 하나를 포함할 수 있다.
- [0231] 이러한 식각 조건에 따라 제 1 전극(318)의 ITO/Ag 합금/ITO 식각 시 최하층 보조전극(325a)의 MoTi는 거의 식각되지 않고, 하층 보조전극(325b)의 Cu는 ITO/Ag 합금/ITO보다 더 빠른 속도로 식각 된다. 그리고, 상층 보조전극(325c)의 ITO/Ag 합금/ITO는 제 1 전극(218)과 동일한 속도로 식각 됨에 따라 보조전극(325) 내에 소정의 컨택공간(V)이 형성된다.
- [0232] 이 때, 전술한 바와 같이 본 발명의 제 3 실시예의 경우에는 보조전극(325)의 양측에 컨택공간(V)이 형성될 수

있으며, 이 경우 전술한 제 2 실시예에 비해 컨택 신뢰성을 더욱 향상시킬 수 있다. 즉, 상층 보조전극(325c)의 양 단부는 하층 보조전극(325b)의 양 단부보다 돌출되어 컨택공간(V)을 형성하도록 구성될 수 있으며, 최하층 보조전극(325a)의 양 단부는 하층 보조전극(325b)의 양 단부보다 더 돌출되어 컨택공간(V)을 형성하도록 구성될 수 있다.

- [0233] 보조전극(325)은 다중 테이퍼 형상으로 만들 수 있으며, 특히 보조전극(325)의 하단부에 희생층을 도입하여 다중 테이퍼 형상으로 만들 수 있다.
- [0234] 이후의 증발에 의한 유기 화합물층(330) 증착 시 컨택공간(V) 내에는 유기 화합물층(330)이 증착되지 않는다. 반면, 스퍼터링에 의한 제 2 전극(328)용 금속 증착 시 보조전극(325) 양측의 컨택공간(V) 내에도 제 2 전극(328)용 금속이 증착되어 비교적 넓은 컨택영역(c)을 가지며 제 2 전극(328)이 보조전극(325)과 컨택 된다.
- [0235] 특히, 상층 보조전극(325c)이 차단막의 역할을 하기 때문에 유기 화합물층(330)은 보조전극(325) 내의 컨택공간(V)에는 증착되지 않는다.
- [0236] 이러한 보조전극(325)의 다중층 구조 중 Cu/MoTi 2중층 구조는 보조전극(325)뿐만 아니라 연결전극(308), 패드 전극(미도시)에도 적용될 수 있다. 따라서, 연결전극(308)은 상, 하층 연결전극(308b, 308a)으로 구성될 수 있다.
- [0237] 이 때, 연결전극(308)은 그 상부의 제 1 전극(318)과 실질적으로 동일한 형태로 발광 영역 전체에 걸쳐 형성될 수 있다.
- [0238] 이와 같이 본 발명의 제 3 실시예에 따르면, 상, 하층 및 최하층 보조전극(325c, 325b, 325a) 각각의 식각 속도 차이를 이용하여 제 1 전극(318) 패터닝 시 보조전극(325) 내에 컨택공간(V)을 형성함에 따라 제 2 전극(328)과 보조전극(325)간 비교적 넓은 컨택영역(b)을 가지며 직접 컨택을 할 수 있다. 특히, 최하층 보조전극(325a)의 표면뿐만 아니라 하층 보조전극(325b)의 측면 모두 컨택영역(c)으로 이용하는 동시에 이러한 컨택영역(c)이 보조전극(325) 양측에 존재함으로써 컨택의 신뢰성을 높이는 효과를 얻을 수 있다. 또한, 제 2 전극(328)은 상층 보조전극(325c)의 돌출부의 배면과 접촉하도록 구성될 수도 있다.
- [0239] 또한, 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치는 전술한 본 발명의 제 1 실시예와는 달리 제 2 전극(328)과 보조전극(325)간 직접 컨택을 하게 됨에 따라 마스크수를 줄일 수 있다.
- [0240] 전술한 본 발명의 제 1, 제 2 실시예와 동일하게 유기 화합물층(330)은 제 1 전극(318)과 제 2 전극(328) 사이에 형성된다. 유기 화합물층(330)은 제 1 전극(318)으로부터 공급되는 정공과 제 2 전극(228)으로부터 공급되는 전자의 결합에 의해 발광한다.
- [0241] 이 때, 도 8에서는 기관(310) 전면에 유기 화합물층(330)이 형성된 경우를 예로 들어 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니다. 제 1 전극(318) 위에만 유기 화합물층(330)이 형성될 수도 있다.
- [0242] 유기 화합물층(330)은 빛을 내는 발광층 외에 발광층의 발광 효율을 향상하기 위한 부대층을 포함하는 다층 구조를 가질 수 있다.
- [0243] 제 2 전극(328)은 유기 화합물층(330) 위에 형성되어 유기 화합물층(330)에 전자를 제공한다.
- [0244] 제 2 전극(328)은 음극으로서 역할을 수행한다. 이에 따라, 제 2 전극(328)은 투명 도전성 물질로 이루어질 수 있다. 예를 들어, 투명 도전성 물질은 ITO 또는 IZO를 포함할 수 있다. 제 2 전극(328)은 유기 화합물층(330)과 접하는 쪽에 일 함수가 낮은 금속 물질로 이루어진 얇은 금속막(미도시)을 더 포함할 수 있다. 예를 들어, 일 함수가 낮은 금속 물질은 마그네슘(Mg), 은(Ag) 및 이들의 화합물을 포함할 수 있다.
- [0245] 이하, 상기와 같이 구성되는 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치의 제조방법을 도면을 참조하여 상세히 설명한다.
- [0246] 도 9a 내지 도 9e는 도 8에 도시된 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치의 제조방법을 순차적으로 나타내는 단면도이다.
- [0247] 그리고, 도 10a 내지 도 10c는 도 9c에 도시된 마스크공정을 구체적으로 나타내는 단면도이다.
- [0248] 도 9a에 도시된 바와 같이, 투명한 유리재질 또는 유연성이 우수한 투명한 플라스틱이나 고분자 필름 등의 절연 물질로 이루어진 기관(310)을 준비한다.
- [0249] 그리고, 자세히 도시하지 않았지만, 기관(310)의 적, 녹 및 청색의 서브-화소 각각에 TFT와 스토리지 커패시터

를 형성한다.

- [0250] 전술한 바와 같이, 포토리소그래피공정을 통해 기판(310) 위에 반도체 박막으로 이루어진 반도체층(324)을 형성한다.
- [0251] 이때, 반도체층(324) 위에는 절연막으로 이루어진 게이트절연막(315a)이 형성되어 있다.
- [0252] 그리고, 그 위에 제 1 도전막으로 이루어진 게이트전극(321)을 포함하는 게이트라인(미도시) 및 제 1 유지전극(미도시)이 형성 된다.
- [0253] 다음으로, 게이트전극(321)을 포함하는 게이트라인 및 제 1 유지전극이 형성된 기판(310) 전면에 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(315b)을 형성한다.
- [0254] 그리고, 포토리소그래피공정을 통해 층간절연막(315b)을 선택적으로 패터닝하여 반도체층(324)의 소오스/드레인 영역을 노출시키는 반도체층 콘택홀을 형성한다.
- [0255] 다음으로, 층간절연막(315b)이 형성된 기판(310) 전면에 제 2 도전막을 형성한다. 이후, 포토리소그래피공정을 통해 제 2 도전막을 선택적으로 제거함으로써 제 2 도전막으로 이루어진 데이터 배선(즉, 소오스/드레인전극(322, 323), 구동 전압라인(미도시), 데이터라인(미도시) 및 제 2 유지전극(미도시))을 형성한다.
- [0256] 이 때, 소오스/드레인전극(322, 323)은 반도체층 콘택홀을 통해 반도체층(324)의 소오스/드레인영역에 전기적으로 접속한다. 그리고, 제 2 유지전극은 층간절연막(315b)을 사이에 두고 그 하부의 제 1 유지전극의 일부와 중첩하여 스토리지 커패시터를 형성한다.
- [0257] 다음으로, 소오스/드레인전극(322, 323), 구동 전압라인, 데이터라인 및 제 2 유지전극이 형성된 기판(310) 위에 실리콘질화막 또는 실리콘산화막 등으로 이루어진 평탄화막(315c)이 형성된다.
- [0258] 그리고, 포토리소그래피공정을 통해 평탄화막(315c)을 선택적으로 패터닝하여 드레인전극(323)을 노출시키는 드레인 콘택홀(H)을 형성한다.
- [0259] 다음으로, 도 9b에 도시된 바와 같이, 평탄화막(315c)이 형성된 기판(310) 전면에 제 3 도전막과 제 4 도전막을 형성한다. 이후, 포토리소그래피공정을 통해 제 3 도전막과 제 4 도전막을 선택적으로 제거함으로써 제 3 도전막과 제 4 도전막으로 이루어진 연결전극(308) 및 보조전극패턴(325')을 형성한다.
- [0260] 연결전극(308)은 후에 형성될 제 1 전극과 선택적 식각 비를 가지는 이중 금속의 제 3 도전막 및 제 4 도전막 각각으로 이루어진 하층 연결전극(308a) 및 상층 연결전극(308b)으로 구성될 수 있다.
- [0261] 또한, 보조전극패턴(325')은 제 1 전극과 식각 속도가 다른 제 3 도전막 및 제 4 도전막 각각으로 이루어진 제 1 보조전극패턴(325a') 및 제 2 보조전극패턴(325b')으로 구성될 수 있다.
- [0262] 전술한 바와 같이 연결전극(308)과 보조전극패턴(325')을 구성하는 제 3 도전막 및 제 4 도전막 각각의 식각 속도는 상층 보조전극, 즉 제 1 전극의 패터닝에 사용되는 에천트에 대해 서로 다른 것을 특징으로 한다.
- [0263] 일 예로, 제 3 도전막은 MoTi나 Ti와 같이 제 1 전극의 패터닝 시 식각되지 않는 금속으로 이루어지며, Ag 합금의 에천트에 손상이 없는 것을 특징으로 한다. 다만, 본 발명이 이에 한정되는 것은 아니며, 제 3 도전막은 제 1 전극의 패터닝 시 식각 속도가 가장 느린 금속으로 구성할 수도 있다.
- [0264] 제 4 도전막은 Cu와 같이 제 1 전극의 패터닝 시 식각 속도가 가장 빠른 금속으로 형성할 수 있으며, 이에 따라 Ag 합금의 에천트에 가장 빨리 식각 된다. 따라서, 제 4 도전막은 콘택공간(V)을 형성할 수 있도록, 다른 도전막들 중 가장 많이 식각 된다.
- [0265] 다음으로, 도 6c에 도시된 바와 같이, 콘택공간(V)을 형성하기 위해, 마스크 공정을 한다. 도 10a 내지 도 10c에 도시된 단면도는 상기 마스크 공정을 구체적으로 나타낸다.
- [0266] 도 10a에 도시된 바와 같이, 연결전극(308)과 보조전극패턴(325')이 형성된 기판(310) 전면에 제 5 도전막(350)을 형성한다.
- [0267] 이 때, 제 5 도전막(350)은 ITO 또는 IZO와 같은 투명 도전성 물질로 이루어진 상, 하층과 상기 상, 하층 사이에 알루미늄(Al), 은(Ag), 금(Au), 백금(Pt), 크롬(Cr) 또는 이들을 함유하는 합금으로 이루어진 반사층의 3층을 포함할 수 있으며, 단지 도 10a에는 편의상 이를 한 층으로 나타내고 있다.
- [0268] 다만, 본 발명이 이에 한정되는 것은 아니며, 제 5 도전막(350)은 단일층이나 2층, 또는 4층 이상의 다층으로

이루어질 수도 있다.

- [0269] 이후, 도 10b에 도시된 바와 같이, 제 5 도전막(350)이 형성된 기판(310) 위에 포토리소그래피공정을 통해 포토 레지스트로 이루어진 소정의 감광막패턴(380)을 형성한다.
- [0270] 이 때, 일부 영역, 즉 보조전극이 형성될 영역의 감광막패턴(380)은 그 하부의 보조전극패턴(325')과 실질적으로 동일한 형태로 패터닝 된다.
- [0271] 다음으로, 도 9c 및 도 10c에 도시된 바와 같이, 제 5 도전막을 선택적으로 제거함으로써 제 5 도전막으로 이루어진 제 1 전극(318)을 형성한다.
- [0272] 이 때, 전술한 바와 같이 제 1 전극(318)은 제 5 도전막으로 이루어진 하층 제 1 전극, 반사층 및 상층 제 1 전극으로 구성될 수 있다.
- [0273] 이 때, 일 예로 제 5 도전막이 ITO/Ag 합금/ITO로 이루어질 경우, 전술한 식각조건에 따라 ITO/Ag 합금/ITO 식각 시 제 1 보조전극패턴(325a')의 MoTi는 식각되지 않는다. 그리고, 제 2 보조전극패턴(325b')의 Cu는 ITO/Ag 합금/ITO보다 더 빠른 속도로 식각 되어 소정의 컨택공간(V)을 가지는 보조전극(325)이 패터닝 된다.
- [0274] 이 때, Ag 합금으로 이루어진 제 1 전극(318)의 패터닝에는 인산계 에천트, 질산계 에천트, 인산계+질산계 에천트, 인산계+초산계 에천트, 질산계+초산계 에천트 또는 인산계+질산계+초산계 에천트를 사용할 수 있다. 또한, 전술한 바와 같이 이러한 Ag 합금의 에천트로는 MoTi가 식각 될 수 없다. 따라서, ITO/Ag 합금/ITO 식각 시 제 1 보조전극패턴(325a')의 MoTi는 식각되지 않는다.
- [0275] 이 때, 보조전극(325)은 제 3 도전막과 제 4 도전막, 일 예로 MoTi와 Cu 각각으로 이루어진 최하층 보조전극(325a)과 하층 보조전극(325b) 및 제 5 도전막, 일 예로 ITO/Ag 합금/ITO로 이루어진 상층 보조전극(325c)으로 구성될 수 있다.
- [0276] 이 경우 제 1 전극(318)과 상층 보조전극(325c)은 감광막패턴의 형상대로 패터닝되는 반면에, 최하층 보조전극(325a)은 거의 식각되지 않는다. 그리고, 하층 보조전극(325b)은 상층 보조전극(325c)에 비해 더 빠른 속도로 식각 됨에 따라 상층 보조전극(325c)과 최하층 보조전극(325a) 사이로 하층 보조전극(325b)이 식각 되어 이루어진 한 쌍의 컨택공간(V)이 형성 된다.
- [0277] 즉, 상층 보조전극(325c)의 양 단부는 하층 보조전극(325b)의 양 단부보다 돌출되어 컨택공간(V)을 형성하도록 구성될 수 있으며, 최하층 보조전극(325a)의 양 단부는 하층 보조전극(325b)의 양 단부보다 더 돌출되어 컨택공간(V)을 형성하도록 구성될 수 있다.
- [0278] 일 예로, 전술한 Ag 합금의 에천트를 사용할 경우, 식각조건에 따라 다르지만, 상층 보조전극(325c)의 일단이 측면으로 약 0.5 μm 내지 2.0 μm 식각 될 경우 하층 보조전극(325b)의 일단은 약 3.0 μm 내지 5.0 μm 식각 될 수 있다.
- [0279] 양극인 제 1 전극(318)은 연결전극(308)을 통해 구동 박막트랜지스터의 드레인전극(323)과 전기적으로 접속 된다.
- [0280] 이 때, 제 1 전극(318)은 기판(310) 상부에 적, 녹 및 청색의 서브-화소 각각에 대응하여 형성 된다.
- [0281] 다음으로, 도 9d에 도시된 바와 같이, 제 1 전극(318)이 형성된 기판(310) 위에 소정의 बैं크(315d)를 형성하게 된다.
- [0282] 그리고, 도 9e에 도시된 바와 같이, बैं크(315d)가 형성된 기판(310) 위에 증발에 의해 유기 화합물층(330)을 형성한다.
- [0283] 이 때, 증발에 의한 증착은 직진성을 가지며, 상층 보조전극(325c)이 차단막의 역할을 하기 때문에 유기 화합물층(330)은 보조전극(325) 내의 컨택공간(V)에는 형성되지 않는다.
- [0284] 그리고, 유기 화합물층(330)이 형성된 기판(310) 위에 스퍼터링에 의해 제 6 도전막으로 이루어진 제 2 전극(328)을 형성한다.
- [0285] 이 때, 스퍼터링에 의한 제 6 도전막의 증착 시 한 쌍의 컨택공간(V) 내에도 제 6 도전막이 증착되기 때문에 비교적 넓은 컨택영역을 가지며 제 2 전극(328)과 보조전극(325)간 컨택이 이루어진다.
- [0286] 이 때, 하층 보조전극(325a)의 상부 표면뿐만 아니라 하층 보조전극(325b)의 측면에서도 컨택이 이루어지는 동

시에 이러한 컨택이 보조전극(325)의 양측에서 이루어짐으로써 컨택의 신뢰성을 높일 수 있다. 또한, 제 2 전극(328)은 상층 보조전극(225c)의 돌출부의 배면과 접촉하도록 구성될 수도 있다.

[0287] 이렇게 제조된 유기발광다이오드 위에는 소정의 박막 봉지층으로 유기발광다이오드를 밀봉한다.

[0288] 박막 봉지층 상면에는 유기전계발광 표시장치의 외광의 반사를 줄여 콘트라스트를 향상시키기 위해 편광 필름이 구비될 수 있다.

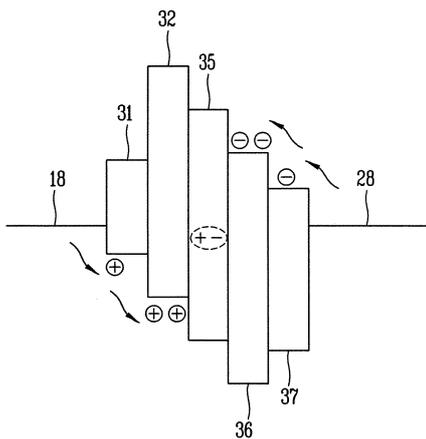
[0289] 상기한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여져야 한다.

부호의 설명

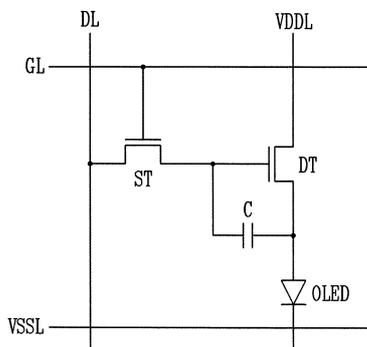
[0290] 110, 210, 310 : 기판 118, 218, 318 : 제 1 전극
 125, 225, 325 : 보조전극 128, 228, 328 : 제 2 전극
 208, 308 : 연결전극

도면

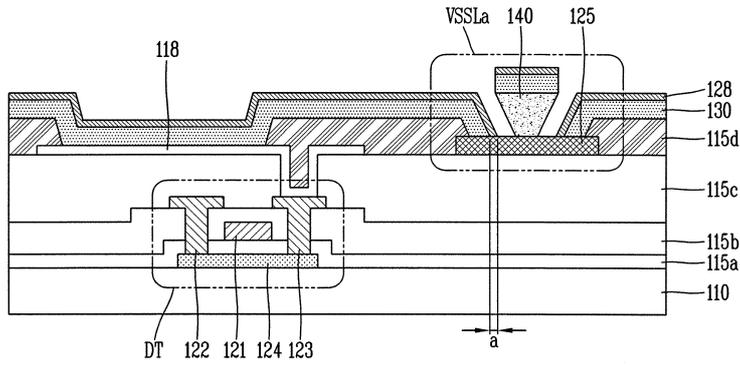
도면1



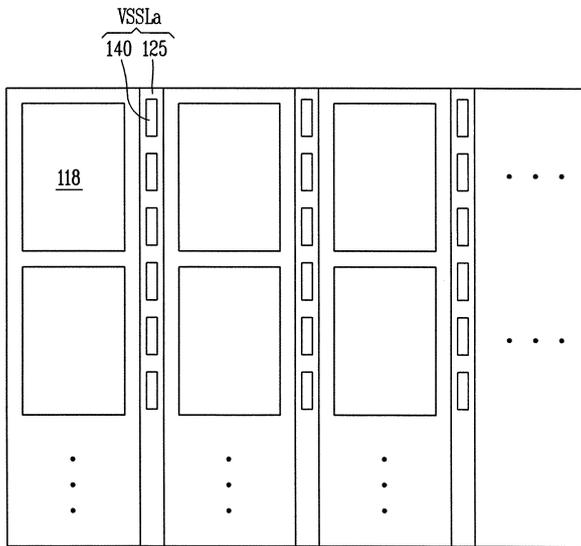
도면2



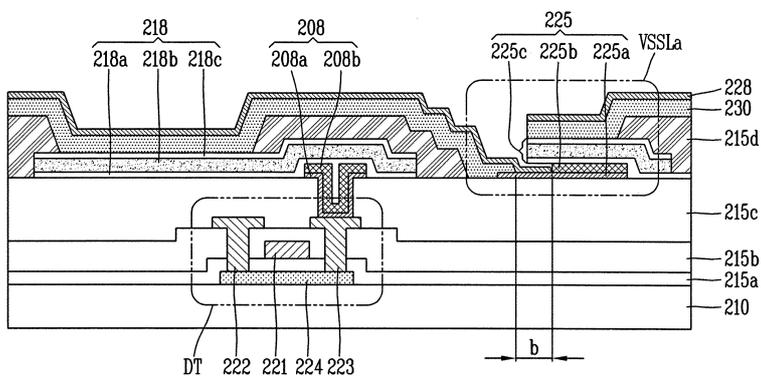
도면3



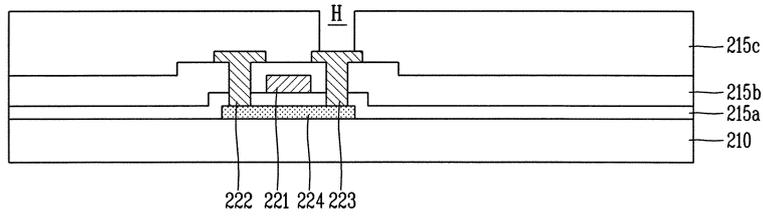
도면4



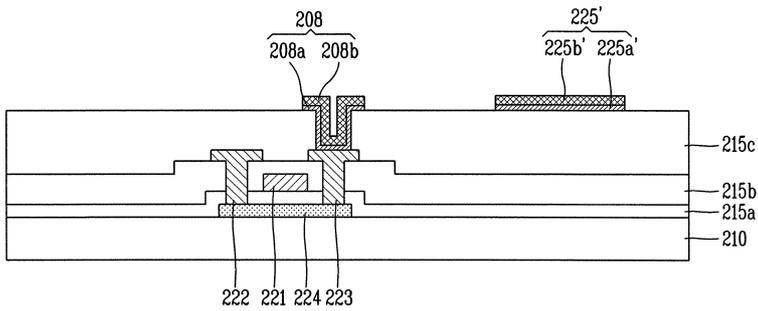
도면5



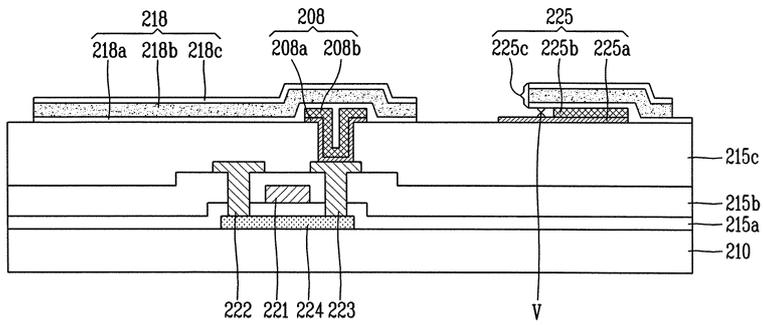
도면6a



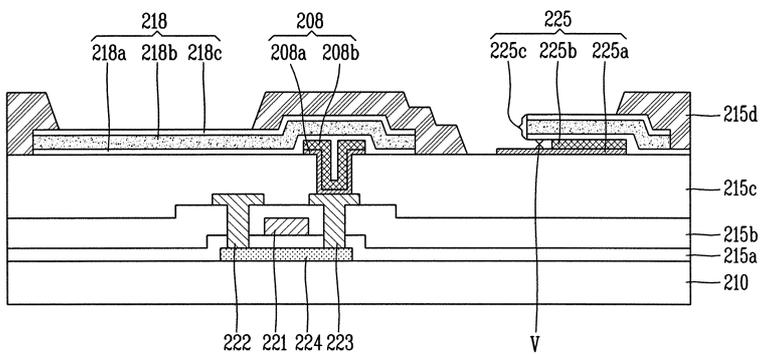
도면6b



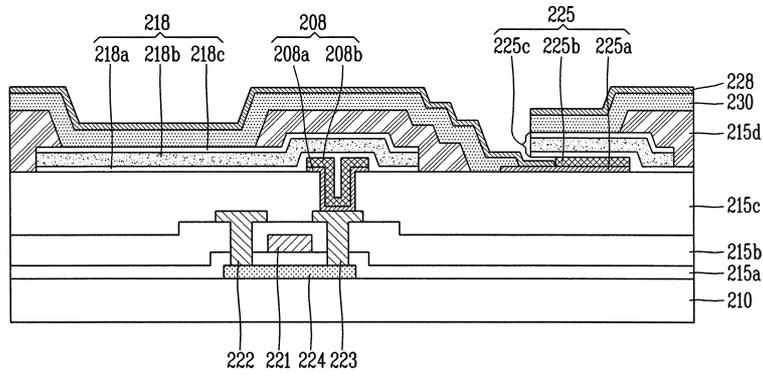
도면6c



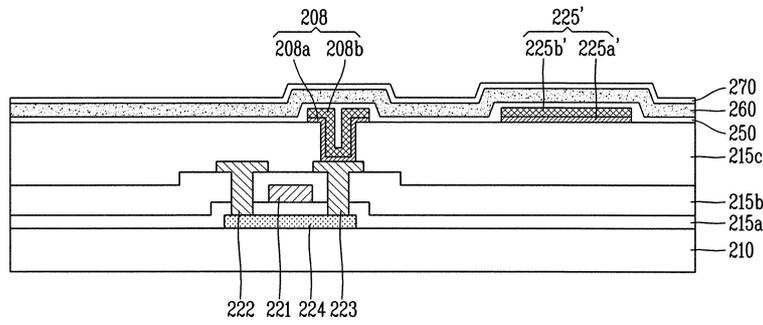
도면6d



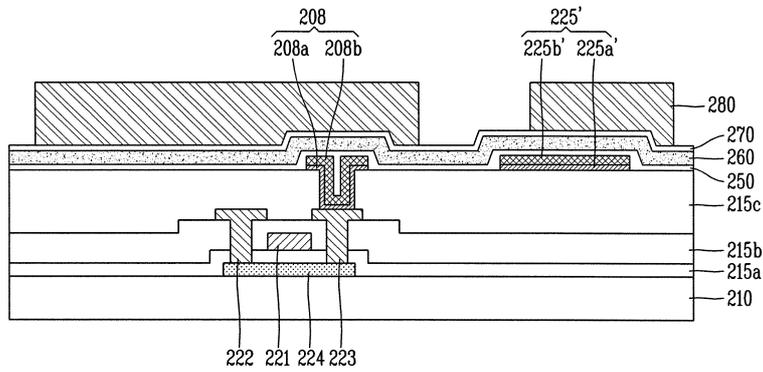
도면6e



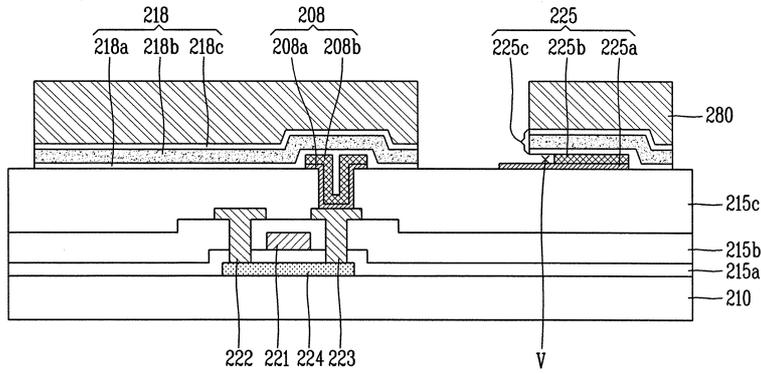
도면7a



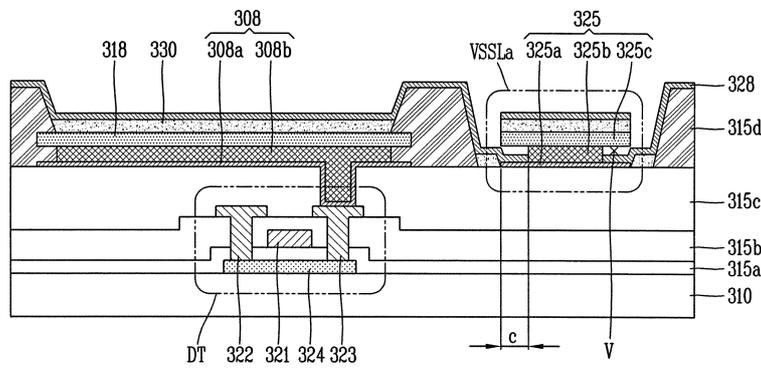
도면7b



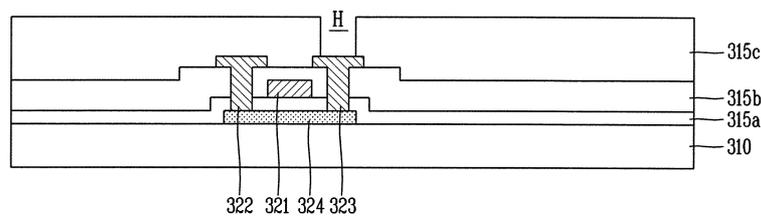
도면7c



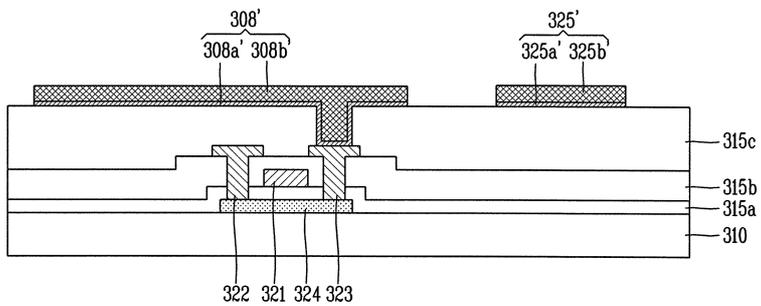
도면8



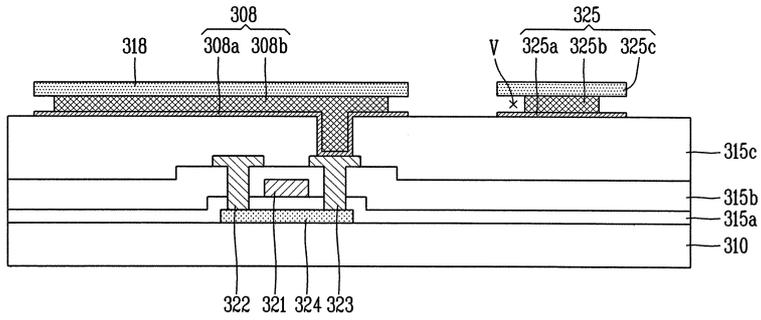
도면9a



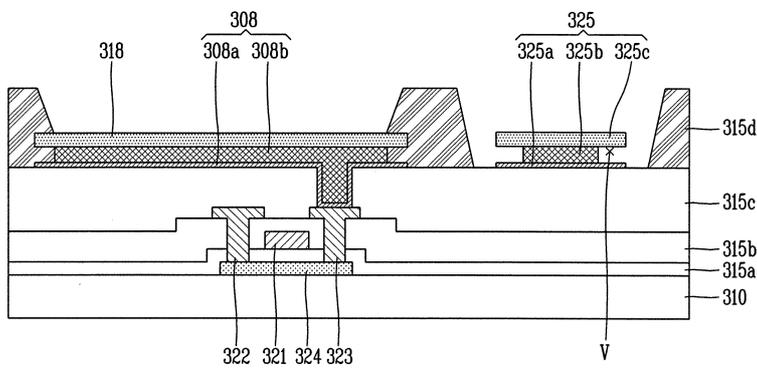
도면9b



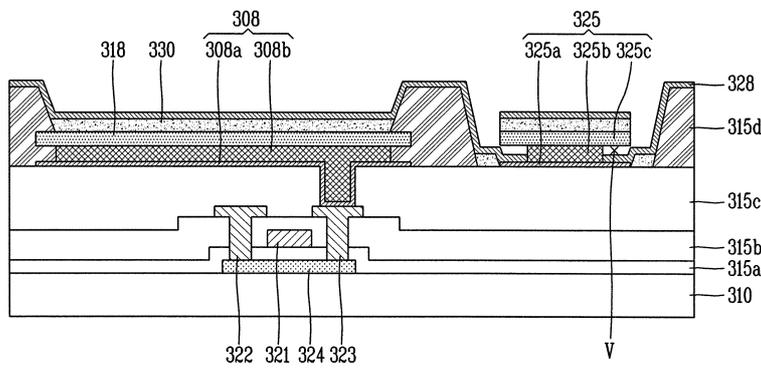
도면9c



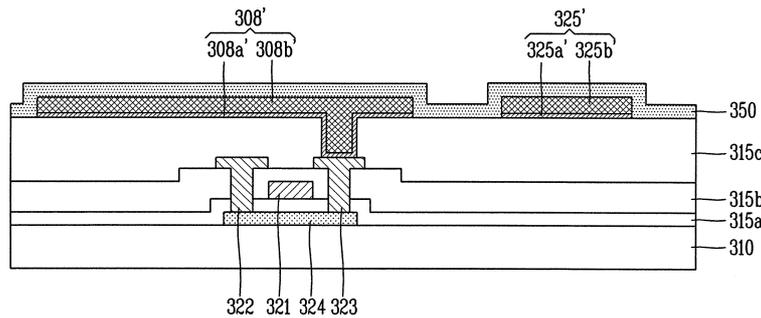
도면9d



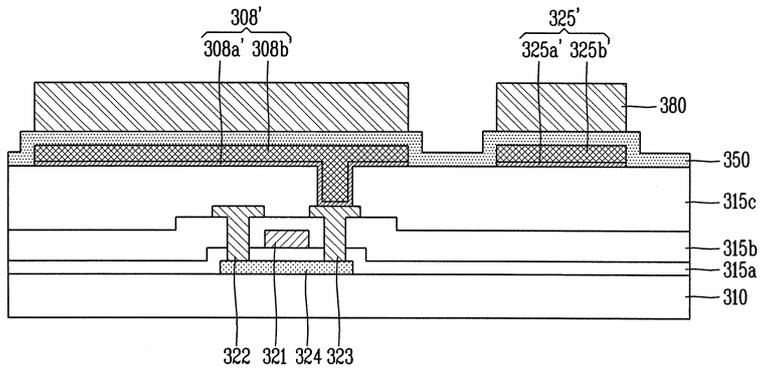
도면9e



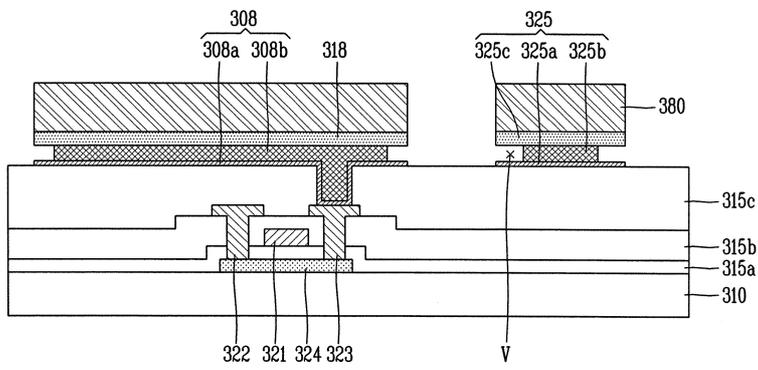
도면10a



도면10b



도면10c



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020160006110A	公开(公告)日	2016-01-18
申请号	KR1020150090667	申请日	2015-06-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	IM JONGHYEOK 임중혁 KIM SEJUNE 김세준 LEE JOONSUK 이준석 LEE SOJUNG 이소정 LEE JAESUNG 이재성		
发明人	임중혁 김세준 이준석 이소정 이재성		
IPC分类号	H01L27/32		
代理人(译)	PARK , JANG WON PARK , JANG WON박장원		
优先权	1020140085414 2014-07-08 KR		
外部链接	Espacenet		

摘要(译)

根据本发明的有机电致发光显示装置及其制造方法的特征在于，辅助电极形成为具有不同蚀刻速率的不同种类金属的多层结构，在阴极和辅助电极之间形成空隙，以简化工艺，同时提高阴极和辅助电极之间的接触可靠性并降低阴极的电阻。 李在星

