



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0141376
(43) 공개일자 2014년12월10일

(51) 국제특허분류(Int. Cl.)
H01L 51/56 (2006.01) *H05B 33/10* (2006.01)
(21) 출원번호 10-2013-0063079
(22) 출원일자 2013년05월31일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성2로 95 (농서동)
(72) 발명자
이상필
경기도 용인시 기흥구 삼성2로 95 (농서동)
(74) 대리인
리엔록특허법인

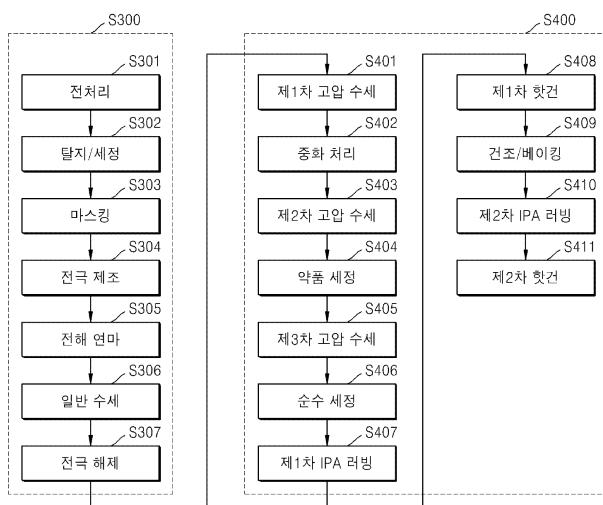
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 **박막 증착기의 제조 방법 및 이를 이용한 유기 발광 디스플레이 장치의 제조 방법**

(57) 요 약

박막 증착기의 제조 방법 및 이를 이용한 유기 발광 디스플레이 장치의 제조 방법을 개시한다. 본 발명은 체결부를 이용하여 챔버 내에 형성된 복수의 텁 홀의 오염을 방지하도록 챔버를 가공하는 단계;와, 챔버를 전해 연마하는 단계;와, 세정액을 이용하여 챔버 내의 텁 홀의 오염을 제거하도록 챔버를 세정하는 단계;를 포함한다.

대 표 도



특허청구의 범위

청구항 1

체결부를 이용하여 챔버 내에 형성된 복수의 텁 홀의 오염을 방지하도록 챔버를 가공하는 단계;

상기 챔버를 전해 연마하는 단계; 및

세정액을 이용하여 상기 챔버 내의 텁 홀의 오염을 제거하도록 상기 챔버를 세정하는 단계;를 포함하는 박막 증착기의 제조 방법.

청구항 2

제 1 항에 있어서,

상기 챔버를 가공하는 단계에서는,

상기 챔버의 형상을 가공하는 단계;

상기 복수의 텁 홀에 복수의 체결부를 체결하는 단계;

상기 챔버를 베핑 연마하는 단계;

상기 텁 홀로부터 체결부를 해제하는 단계; 및

상기 챔버를 세정하는 단계;를 포함하는 박막 증착기의 제조 방법.

청구항 3

제 2 항에 있어서,

상기 체결부는 상기 텁 홀과 대응되는 형상의 보울트를 포함하며,

상기 텁 홀에는 상기 보울트가 각각 체결 및 해제되는 박막 증착기의 제조 방법.

청구항 4

제 1 항에 있어서,

상기 챔버를 전해 연마하는 단계에서는,

상기 챔버의 영역에 금속재를 이용하여 마스킹하는 단계;

상기 마스크에 전기적으로 연결되는 전극을 설치하여 전해욕에서 전해 연마하는 단계; 및

상기 전극을 해체하는 단계;를 포함하는 박막 증착기의 제조 방법.

청구항 5

제 4 항에 있어서,

상기 전해욕에는 질산, 황산, 인산액중 적어도 어느 하나를 포함하는 산세액을 포함하는 박막 증착기의 제조 방법.

청구항 6

제 4 항에 있어서,

상기 전해 연마 공정 이전에,

탈지 및 세정을 더 수행하는 박막 증착기의 제조 방법.

청구항 7

제 1 항에 있어서,

챔버를 세정하는 단계에서는,
적어도 1회의 수세를 수행하는 단계;
상기 텁 홀에 상기 세정액을 이용하여 오염원을 제거하는 단계; 및
상기 챔버를 건조 및 베이킹하는 단계;를 포함하는 박막 증착기의 제조 방법.

청구항 8

제 7 항에 있어서,
상기 세정액은 상기 텁 홀에 접촉시키고, 러빙에 의하여 오염원을 제거하는 박막 증착기의 제조 방법.

청구항 9

제 8 항에 있어서,
상기 세정액은 이소 프로필 알코올을 포함하는 박막 증착기의 제조 방법.

청구항 10

제 8 항에 있어서,
상기 세정액을 이용한 이후에는
상기 텁 홀에 핫 건을 이용하여 세정액을 증발시키는 공정을 더 포함하는 박막 증착기의 제조 방법.

청구항 11

기판 상에 형성되는 박막 트랜지스터와, 상기 박막 트랜지스터와 전기적으로 연결되며, 제 1 전극, 유기 발광층, 및 제 2 전극을 포함하는 유기 발광 소자와, 상기 박막 트랜지스터 및 유기 발광 소자를 커버하는 엔캡슐레이션 기판을 포함하되, 상기 박막 트랜지스터, 유기 발광 소자, 및 엔캡슐레이션 기판중 어느 하나에 형성된 박막층은 텁 홀의 오염을 방지하도록 버핑 연마 전후에 상기 텁 홀에 체결부를 체결 및 해제하여서 챔버를 가공하는 단계와, 전해 연마하는 단계와, 상기 텁 홀에 세정액을 접촉시키고 러빙에 의하여 세정하는 단계를 거친 박막 증착기를 이용하여 형성되는 유기 발광 디스플레이 장치의 제조 방법.

명세서

기술 분야

[0001]

본 발명은 챔버의 오염도를 줄인 박막 증착기의 제조 방법 및 이를 이용한 유기 발광 디스플레이 장치의 제조 방법에 관한 것이다.

배경 기술

[0002]

통상적으로, 박막 트랜지스터(Thin film transistor, TFT)를 구비한 유기 발광 디스플레이 장치(Organic light emitting display device, OLED)는 스마트 폰, 태블릿 퍼스널 컴퓨터, 초슬림 노트북, 디지털 카메라, 비디오 카메라, 휴대 정보 단말기와 같은 모바일 기기용 디스플레이 장치나, 초박형 텔레비전과 같은 전자/기기 제품 등에 적용할 수 있어서 각광받고 있다.

[0003]

상기한 디스플레이 장치는 기판 상의 박막층을 형성하기 위하여 다양한 장치를 이용할 수 있다. 이중에서 박막 증착기는 기판 상에 박막의 두께를 가지는 박막층을 용이하게 제조할 수 있어서 널리 사용되고 있다.

[0004]

이러한 박막 증착기는 사용 용도에 맞춰서 챔버를 제조시에 챔버 내에 다양한 오염원이 존재한다. 오염원이 제대로 제거되지 않은 상태에서 박막층을 제조하게 되면, 오염원이 패널에 영향을 미치게 되어서 패널의 수명에 악영향을 끼치게 된다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 챔버의 제조시에 챔버 내에 잔존하는 오염원을 제거하여 패널의 수명에 영향을 최소화시키는 박막 증착기의 제조 방법 및 이를 이용한 유기 발광 디스플레이 장치의 제조 방법을 제공하는 것이다.

과제의 해결 수단

[0006] 본 발명의 일 측면에 따른 박막 증착기의 제조 방법은,

[0007] 체결부를 이용하여 챔버 내에 형성된 복수의 텁 홀의 오염을 방지하도록 챔버를 가공하는 단계;

[0008] 상기 챔버를 전해 연마하는 단계; 및

[0009] 세정액을 이용하여 상기 챔버 내의 텁 홀의 오염을 제거하도록 상기 챔버를 세정하는 단계;를 포함한다.

[0010] 일 실시예에 있어서, 상기 챔버를 가공하는 단계에서는,

[0011] 상기 챔버의 형상을 가공하는 단계;와, 상기 복수의 텁 홀에 복수의 체결부를 체결하는 단계;와, 상기 챔버를 베핑 연마하는 단계;와, 상기 텁 홀로부터 체결부를 해제하는 단계;와, 상기 챔버를 세정하는 단계;를 포함한다.

[0012] 일 실시예에 있어서, 상기 체결부는 상기 텁 홀과 대응되는 형상의 보울트를 포함하며, 상기 텁 홀에는 상기 보울트가 각각 체결 및 해제된다.

[0013] 일 실시예에 있어서, 상기 챔버를 전해 연마하는 단계에서는,

[0014] 상기 챔버의 영역에 금속재를 이용하여 마스킹하는 단계;와, 상기 마스크에 전기적으로 연결되는 전극을 설치하여 전해욕에서 전해 연마하는 단계;와, 상기 전극을 해체하는 단계;를 포함한다.

[0015] 일 실시예에 있어서, 상기 전해욕에는 질산, 황산, 인산액중 적어도 어느 하나를 포함하는 산세액을 포함한다.

[0016] 일 실시예에 있어서, 상기 전해 연마 공정 이전에,

[0017] 탈지 세정을 더 수행한다.

[0018] 일 실시예에 있어서, 챔버를 세정하는 단계에서는,

[0019] 적어도 1회의 수세를 수행하는 단계;와, 상기 텁 홀에 상기 세정액을 이용하여 오염원을 제거하는 단계;와, 상기 챔버를 건조 및 베이킹하는 단계;를 포함한다.

[0020] 일 실시예에 있어서, 상기 세정액은 상기 텁 홀에 접촉시키고, 러빙에 의하여 오염원을 제거한다.

[0021] 일 실시예에 있어서, 상기 세정액은 이소 프로필 알코올을 포함한다.

[0022] 일 실시예에 있어서, 상기 세정액을 이용한 이후에는

[0023] 상기 텁 홀에 핫 건을 이용하여 세정액을 증발시키는 공정을 더 포함한다.

[0024] 본 발명의 다른 측면에 따른 박막 증착기를 이용한 유기 발광 디스플레이 장치의 제조 방법은,

[0025] 기판 상에 형성되는 박막 트랜지스터와, 상기 박막 트랜지스터와 전기적으로 연결되며, 제 1 전극, 유기 발광층, 및 제 2 전극을 포함하는 유기 발광 소자와, 상기 박막 트랜지스터 및 유기 발광 소자를 커버하는 엔캡슐레이션 기판을 포함하되, 상기 박막 트랜지스터, 유기 발광 소자, 및 엔캡슐레이션 기판중 어느 하나에 형성된 박막층은 텁 홀의 오염을 방지하도록 베핑 연마 전후에 상기 텁 홀에 체결부를 체결 및 해제하여서 챔버를 가공하는 단계와, 전해 연마하는 단계와, 상기 텁 홀에 세정액을 접촉시키고 러빙에 의하여 세정하는 단계를 거친 박막 증착기를 이용하여 형성된다.

발명의 효과

[0026] 이상과 같이, 본 발명의 박막 증착기의 제조 방법 및 이를 이용한 유기 발광 디스플레이 장치의 제조 방법은 챔버의 가공 단계에서 텁 홀에 보울트와 같은 체결부를 체결하여 베핑 연마를 진행함으로써, 오염을 방지할 수 있다.

[0027] 또한, 챔버의 세정 단계에서 텁 홀이 형성된 부분에 이소 프로필 알코올과 같은 세정액을 러빙하는 것에 의하여 오염원을 제거할 수 있다.

도면의 간단한 설명

[0028]

도 1은 본 발명의 일 실시예에 따른 박막 증착기를 개략적으로 도시한 구성도이다.

도 2는 본 발명의 일 실시예에 따른 박막 증착기의 제조 방법을 순차적으로 도시한 순서도이다.

도 3은 도 1의 챔버를 가공하는 단계를 순차적으로 도시한 순서도이다.

도 4는 도 1의 챔버를 전해 연마 및 세정하는 단계를 순차적으로 도시한 순서도이다.

도 5는 본 발명의 일 실시예에 따른 박막 증착기를 이용하여 제조된 유기 발광 디스플레이 장치의 일 서브 퍽셀을 도시한 단면도이다.

도 6a는 도 1의 챔버의 텁 홀에 체결부가 체결되기 이전의 상태를 도시한 부분 단면도이다.

도 6b는 도 6a의 챔버의 텁 홀에 체결부가 체결된 이후의 상태를 도시한 부분 단면도이다.

도 7은 텁 홀의 오염도를 비교한 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0029]

본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고, 상세한 설명에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변환, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 본 발명을 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.

[0030]

제 1, 제 2 등의 용어는 다양한 구성 요소들을 설명하는데 사용될 수 있지만, 구성 요소들은 용어들에 의하여 한정되어서는 안된다. 용어들은 하나의 구성 요소를 다른 구성 요소로부터 구별하는 목적으로만 사용된다.

[0031]

본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, “포함한다” 또는 “가지다” 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성 요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나, 숫자, 단계, 동작, 구성 요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성은 미리 배제하지 않는 것으로 이해되어야 한다.

[0032]

이하, 본 발명에 따른 박막 증착기의 제조 방법 및 이를 이용한 유기 발광 디스플레이 장치의 제조 방법의 일 실시예를 첨부 도면을 참조하여 상세히 설명하기로 하며, 첨부 도면을 참조하여 설명함에 있어, 동일하거나 대응하는 구성 요소는 동일한 도면 번호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.

[0033]

도 1은 본 발명의 일 실시예에 따른 박막 증착기(100)를 개략적으로 도시한 구성도이다.

[0034]

여기서, 상기 박막 증착기(100)는 스퍼터링 증착기(sputtering deposition device)나, 열 증착기(thermal evaporation device)나, 화학 기상 증착기(chemical vaporization deposition)나, 전자 빔 스퍼터(E-beam sputter) 등 기판 상에 박막층을 형성시키는 장치라면, 어느 하나에 한정되는 것은 아니다.

[0035]

도면을 참조하면, 상기 박막 증착기(100)에는 증착 공간을 제공하는 챔버(110)가 마련되어 있다. 상기 챔버(110) 내부에는 기판(120)을 장착하는 기판 홀더(130)와, 증착용 타겟(140)이 설치되는 타겟 홀더(150)가 설치되어 있다. 상기 기판 홀더(130)는 상기 챔버(110)의 상부 측에 설치되고, 상기 타겟 홀더(150)는 상기 챔버(110)의 하부 측에 설치되나, 이들의 위치는 반드시 이에 한정되는 것은 아니다.

[0036]

상기 기판 홀더(130)는 상기 챔버(110) 내부로 공급되는 기판(120)을 지지한다. 상기 기판 홀더(130)는 상기 기판(120)의 증착되는 면과 반대되는 면을 진공 흡착하거나, 다른 클램프 부재에 의하여 지지가능하다. 상기 기판 홀더(130)는 제 1 모터(160)에 의하여 일방향으로 회전가능하다.

[0037]

상기 기판 홀더(130)에는 상기 증착용 타겟(140)으로부터 비산되는 증착용 원소재가 상기 기판(120) 상에 용이하게 증착될 수 있도록 상기 기판(120)을 가열하는 히터(미도시)가 더 설치될 수 있다.

- [0038] 상기 타겟 홀더(150)는 상기 증착용 기판(120) 상에 증착되는 원소재로 이루어진 상기 증착용 타겟(140)을 고정 한다. 상기 타겟 홀더(150)는 제 2 모터(170)에 의하여 일방향으로 회전 가능하다.
- [0039] 상기 챔버(110)의 일측에는 상기 챔버(100) 내에 아르곤 가스와 같은 반응 가스를 공급하기 위한 가스 공급부(180)가 형성되어 있다.
- [0040] 한편, 상기 챔버(110)의 타측에는 상기 챔버(110) 내의 진공을 형성하기 위하여 진공 펌프(190)가 설치되어 있다.
- [0041] 상기와 같은 구조를 가지는 박막 증착기(100)는 챔버(110)의 제조시 다양한 부품이 챔버(110) 내부에 조립되기 때문에 상기 챔버(110) 내부에 크기가 서로 다른 수많은 텁 홀(도 6a의 111)을 가공하게 된다. 이러한 텁 홀(111)을 포함하여 상기 챔버(110)의 내면에 오염원이 존재할 경우, 상기 증착용 기판(120) 상에 박막층을 형성 시에 박막층 계면, 예컨대, 유기 발광 소자(OLED)의 전극 계면 및 유기 발광층 계면 사이에 악영향을 미치게 되어 패널의 수명을 단축시킬 수 있다.
- [0042] 따라서, 상기 챔버(110)의 제조시에 챔버(110)에 존재하는 오염원을 제거하는 것이 필요하다.
- [0043] 도 2는 본 발명의 일 실시예에 따른 박막 증착기(도 1의 100)를 제조하는 방법을 도시한 순서도이다.
- [0044] 먼저, 상기 챔버(도 1의 110)를 소망하는 규격에 맞춰서 완성하게 된다. 이후, 챔버(110)의 표면을 매끈하게 하기 위한 연마 공정을 수행하는 등의 챔버(110)의 가공 공정을 수행하게 된다.(S200)
- [0045] 상기 챔버(110)의 가공 공정이 완료되면, 상기 챔버(110)의 텁 홀(111)이나 내표면에 잔존하는 오염원을 제거하기 위하여 전해 연마 공정을 수행하게 된다.(S300)
- [0046] 전해 연마 공정이 완료되면, 상기 챔버(110)의 세정 공정을 수행하는 것에 의하여 상기 텁 홀(111) 등의 챔버(110)의 내면 오염을 세정하여서 챔버(100)의 제조 공정이 완료된다.(S400)
- [0047] 보다 상세하게 설명하면 다음과 같다.
- [0048] 도 3은 도 2의 박막 증착기(100)의 챔버(110)를 가공하는 단계를 순차적으로 도시한 순서도이다.
- [0049] 도면을 참조하면, 상기 챔버(110)을 소망하는 설계 규격에 맞춰서 가공하게 된다.(S201)
- [0050] 상기 챔버(110)는 SUS와 같은 금속재를 이용하여 제조하게 되므로, 상기 챔버(110) 내면의 표면 거칠기는 거친 편이다. 따라서, 상기 챔버(110)의 내면이 평활한 면을 얻기 위하여 베핑 연마를 할 필요가 있다.
- [0051] 이때, 상기 챔버(110)의 내면에는 다수의 부품이 조립되기 위한 크기가 서로 다른 복수의 텁 홀(111)이 형성되어 있다. 상기 베핑 연마시, 상기 챔버(110)의 내면은 베핑 컴파운드(buffing compound), 오일(oil), 그리스(grease) 등에 의하여 오염이 발생하게 된다. 발생된 오염원, 이를테면, 파라핀, 질산(HNO₃), 황산(H₂SO₄), 인산(H₃PO₄) 등은 상기 텁 홀(111)로 침투하여 전해 연마 공정 및 세정 공정시 완전하게 제거되지 않게 되어서, 챔버(110) 내에서 패널의 제조시에 박막층의 계면 사이에 악영향을 끼치게 된다.
- [0052] 이에 따라, 챔버(110)의 형상이 가공된후, 상기 챔버(110)의 베핑 연마 공정이 이루어지기 이전 사이에 상기 텁 홀(111)에는 체결부(601)가 체결된다.(S202)
- [0053] 도 6a 및 도 6b에 도시된 바와 같이, 상기 체결부(601)는 상기 텁 홀(111)과 대응되는 형상의 보울트를 포함한다. 상기 체결부(601)는 복수개 마련되어서, 상기 복수의 텁 홀(111)마다 체결하게 된다. 상기 체결부(601)의 형상은 상기 텁 홀(111)의 형상과 대응된다. 상기 체결부(601)는 체결 수단에 의하여 상기 텁 홀(111)이 형성된 공간을 밀폐하도록 체결된다.
- [0054] 다음으로, 상기 챔버(110)는 베핑 연마 공정을 수행하게 된다.(S203)
- [0055] 베핑 연마는 베프(buff)를 고속으로 회전시켜서, 상기 챔버(110)와의 사이에 발생하는 압력에 의하여 가공하게 된다. 베핑 컴파운드(buffing compound)를 이용한 베핑 연마에 의하여 상기 챔버(100)의 내면은 흡집이 없는 평활한 면을 가지게 된다. 경우에 따라서는 상기 챔버(100) 내표면은 광을 낼 수도 있다.
- [0056] 상기 챔버(110)의 연마면은 눈으로 보기에는 매끄러운 표면처럼 보이지만, 연마면을 확대하여 보면 전체적으로 미세한 스크래치가 많이 가해져 있다. 따라서, 연마면의 스크래치에는 베핑 컴파운드 등의 제거되지 않게 되므로, 세정 공정이 요구된다.

- [0057] 상기 베핑 연마 공정이 완료되면, 상기 텁 홀(111)에 체결되어진 체결부(601)를 해제하게 된다.(S204)
- [0058] 상기와 같이, 베핑 연마 공정 전후에 상기 텁 홀(111)을 체결 및 해제를 하게 되므로, 베핑 컴파운드나, 오일이나, 그리스 등이 상기 텁 홀(100)로 침투하지 않게 되므로, 오염을 방지할 수 있다.
- [0059] 이어서, 상기 챔버(110)를 세정하게 된다.(S205)
- [0060] 상기 챔버(110)의 가공시 세정은 온수를 이용하여 상기 챔버(110)의 텁 홀(111) 주변이나, 내부면 등에 잔존하는 베핑 컴파운드나, 오일이나, 그리스나, 기타 오염원을 1차적으로 러프(rough)하게 세정한다.
- [0061] 상기와 같은 세정 공정을 통하여 베핑 컴파운드 등의 오염원을 완전하게 제거하지 못하고, 오염원은 챔버(110)의 표면에 남아 있게 된다. 이렇게 잔존하는 오염원은 챔버(110)의 내식성을 저하시키는 원인이 된다.
- [0062] 이에 따라, 상기한 오염원을 최소화하기 위하여, 상기 챔버(100)에 대하여 전해 연마 및 세정하는 단계를 거치게 된다. 전해 연마를 진행하게 되면, 챔버(100)의 가공 변질층을 제거하는 것에 의하여 내식성 저하 현상을 방지해주고, 연마면의 조도가 좋아지게 된다.
- [0063] 도 4는 도 2의 박막 증착기(100)의 챔버(110)를 전해 연마 및 세정하는 단계를 순차적으로 도시한 것이다.
- [0064] 도면을 참조하면, 상기 챔버(110)는 가공이 완료된 다음에 전해 연마(Electro polishing)를 하기 이전에 세정수를 이용하여 전처리 공정을 수행하고(S301), 브러쉬 룰을 이용한 기계적 탈지 및 세정이나, 탈지제를 이용한 화학적 탈지등의 방식으로 탈지 공정 및 세정 공정을 수행하게 된다.(S302)
- [0065] 탈지 및 세정 공정이 완료된 다음에는 전해 연마를 위하여 상기 챔버(110)의 소망하는 영역을 마스킹하게 된다.(S303) 상기 마스킹 공정시, 상기 챔버(110)에 구리(Cu)같은 도전성이 우수한 금속재를 소망하는 영역을 커버하게 된다.
- [0066] 이어서, 상기 금속재와 전기적으로 연결되도록 전해 연마용 전극을 설치하게 된다.(S304)
- [0067] 상기 챔버(110)는 질산(HNO₃), 황산(H₂SO₄), 인산(H₃PO₄)을 포함하는 전해액이 저장된 전해욕에 디핑되고, 상기 챔버(110)에 소정의 전압을 인가하여 전해 연마 공정을 수행하게 된다.(S305)
- [0068] 전해 연마 공정이 완료된 다음에는 상기 챔버(110)를 전해욕에서 꺼내어서 일반 수세를 하게 된다.(S306)
- [0069] 일반 수세가 완료되면, 상기 챔버(110)에 설치된 마스킹용 금속재와 전해 연마용 전극을 해체하게 된다.(S307)
- [0070] 이때, 질산, 황산, 인산 등의 산성분은 일반 수세에 의하여 완전하게 제거되지 않고, 챔버(110)의 홀이나, 틈새 등의 세정이 제대로 이루어지지 않은 부분에 잔류하게 된다.
- [0071] 이에 따라, 상기 챔버(110)에 잔류하는 산성분 등의 오염원을 제거하기 위하여 다단의 세정 공정을 수행한다.
- [0072] 즉, 상기 챔버(110)을 고압, 예컨대, 10bar 내지 100bar로 제 1 차 수세 공정을 수행하고(S401), 알칼리 성분의 중화제를 이용하여 상기 챔버(110)의 표면을 중화 처리시키고(S402), 고압으로 제 2 차 수세 공정을 수행한다.(S403)
- [0073] 이어서, 약품 세정 공정을 수행하고(S404)하고, 고압으로 제 3 차 수세 공정을 수행하고(S405), 증류수(distilled water)를 이용하여 순수 세정 공정을 수행한다(S406)
- [0074] 다음으로, 상기 챔버(110)를 건조하기 이전에, 상기 텁 홀(111)에 잔존하여 산성분의 오염원이 완전하게 제거하기 위하여, 세정액을 이용하여 산성분의 오염원을 제거하게 된다.(S407)
- [0075] 이를 위하여, 상기 텁 홀(111)에는 이소 프로필 알코올(Isopropyl alcohol, IPA)같은 세정액을 상기 텁 홀(111)에 접촉시키고, 러빙(Rubbing)에 의하여 오염원을 제거하게 된다. 이때, 러빙 공정을 수행하기 위하여, 상기 세정액은 브러쉬나, 천이나, 면봉 등에 적시어서 상기 텁 홀(111)에 삽입시켜서, 상기 텁 홀(111)에 잔존하는 산성분의 오염원을 완전하게 닦아내게 된다.
- [0076] 이어서, 핫 건(Hot gun)을 이용하여서, 상기 텁 홀(111)에 열풍을 공급하여 세정액을 증발시킨다.(S408)
- [0077] 상기한 방식으로 상기 텁 홀(111)에 잔존하는 산성분의 오염원은 효과적으로 제거된다.
- [0078] 다음으로, 상기 챔버(110)를 건조 및 베이킹 공정을 수행한다.(S409) 상기 건조 및 베이킹 후에는 상기 IPA 러빙 공정(S410)이나 핫 건 공정(S411)을 추가적으로 더 수행할 수 있다.

- [0079] 상기와 같이, 챔버를 가공하는 단계에서, 상기 텁 홀(111)에 보울트와 같은 체결부(601)를 체결하여 베핑 연마를 진행하여서 상기 텁 홀(111) 및 상기 텁 홀(111) 주변에서 오염을 방지하고, 또한, 챔버를 세정하는 단계에서, 상기 텁 홀(111) 등에서 잔존하는 산성분의 오염원을 건조 및 베이킹 전후의 IPA 러빙 및 핫 건을 이용하여 효과적으로 산성분의 오염도를 낮출 수 있다.
- [0080] 상기와 같은 챔버(110)의 텁 홀(111)에 IPA 러빙 및 핫 건 공정 여부에 따른 오염도를 도 7을 참조하여 비교하면, 종래의 IPA 러빙 및 핫 건을 사용하지 않은 경우(B)에는 오염도가 353 ppb를 나타나는데 비하여, 본 실시예에 따른 IPA 러빙 및 핫 건을 적용한 경우(A)에는 오염도가 93 ppb이다. 이처럼, IPA 러빙 및 핫 건을 사용한 경우가 상기 챔버(110)의 오염도가 현저히 줄어들을 알 수 있다.
- [0081] 한편, 도 5는 도 1의 박막 증착기(100)를 이용하여 제조된 유기 발광 디스플레이 장치(500)의 일 서브 픽셀을 도시한 단면도이다.
- [0082] 여기서, 유기 발광 디스플레이 장치(500)에 구비된 서브 픽셀들은 적어도 하나의 박막 트랜지스터(TFT)와, 유기 발광 소자(OLED)를 가진다. 상기 박막 트랜지스터는 반드시 도 5의 구조로만 가능한 것은 아니며, 그 수와 구조는 다양하게 변형가능하다.
- [0083] 또한, 상기 박막 증착기(100)를 이용하여 형성된 유기 발광 디스플레이 장치(500)의 박막층은 박막 트랜지스터(TFT)에 구비된 박막층이나, 유기 발광 소자(OLED)에 구비된 복수의 전극 및 유기 발광층이나, 기판을 커버하는 엔캡슐레이션 기판에 구비된 유기막이나 무기막층 적어도 어느 하나의 박막층을 포함한다.
- [0084] 도면을 참조하면, 기판(520) 상에는 배리어막(501)이 형성되어 있다. 상기 배리어막(501)은 실리콘 옥사이드(SiO_x), 실리콘 나이트라이드(SiNx), 실리콘 옥시나이트라이드(SiON), 알루미늄 옥사이드(AlO), 알루미늄나이트라이드(AlON) 등의 무기물이나, 아크릴, 폴리이미드, 폴리에스테르 등의 유기물로 이루어지거나, 유기물과 무기물이 교대로 적층될 수 있다.
- [0085] 상기 배리어막(501)은 산소와 수분을 차단하는 역할을 수행하고, 상기 기판(520)을 통한 수분이나, 불순물의 확산을 방지하고, 기판(520)의 상부에 평탄한 면을 제공한다.
- [0086] 상기 배리어막(501) 상에는 박막 트랜지스터(Thin film transistor, TFT)가 형성되어 있다. 본 실시예에 있어서, 박막 트랜지스터는 텁 게이트(Top gate) 방식의 박막 트랜지스터를 예시하나, 바텀 게이트(Bottom gate) 방식 등 다른 구조의 박막 트랜지스터가 구비될 수 있음을 물론이다.
- [0087] 상기 배리어막(501) 상에는 소정 패턴의 반도체 활성층(502)이 형성되어 있다. 상기 반도체 활성층(502)은 폴리 실리콘으로 형성될 경우에는 아몰퍼스 실리콘을 형성하고, 이를 결정화시키는 것에 의하여 폴리 실리콘으로 변화시키게 된다.
- [0088] 아몰퍼스 실리콘의 결정화 방법으로는 RTA(Rapid Thermal Annealing)법, SPC(Solid Phase Crystallization)법, ELA(Eximer Laser Annealing)법, MIC(Metal Induced Crystallization)법, MILC(Metal Induced Lateral Crystallization)법, SLS(Sequential Lateral Solidification)법 등 다양한 방법이 적용될 수 있으나, 본 실시예에 따른 기판(110)을 적용하기 위해서는 고온의 가열 공정이 요구되지 않는 방법을 이용하는 것이 바람직하다.
- [0089] 예컨대, 저온 폴리 실리콘(Low Temperature Poly-Silicon, LTPS) 공정에 의한 결정화시, 상기 반도체 활성층(502)의 활성화를 레이저를 단시간 조사하여 진행함으로써, 기판(520)이 300°C 이상의 고온에 노출되는 시간을 제거하여 전체 공정을 300°C 이하에서 진행가능하다. 이에 따라, 상기 기판(520)을 적용하여 박막 트랜지스터를 형성할 수 있다.
- [0090] 상기 반도체 활성층(502)에는 N형이나, P형 불순물 이온을 도핑하는 것에 의하여 소스 영역(514)과, 드레인 영역(515)이 형성되어 있다. 상기 소스 영역(514)과, 드레인 영역(515) 사이의 영역은 불순물이 도핑되지 않는 채널 영역(516)이다.
- [0091] 대안으로는, 상기 반도체 활성층(502)은 산화물 반도체로 형성될 수 있다. 예컨대, 산화물 반도체는 아연(Zn), 인듐(In), 갈륨(Ga), 주석(Sn), 카드뮴(Cd), 게르마늄(Ge), 하프늄(Hf)과 같은 12, 13, 14족 금속 원소 및 이들의 조합에서 선택된 물질의 산화물을 포함할 수 있다. 예를 들면, 반도체 활성층(502)은 G-I-Z-O[In₂O₃]a(Ga₂O₃)b(ZnO)c](a, b, c는 각각 a≥0, b≥0, c≥0의 조건을 만족시키는 실수)을 포함할 수 있다.
- [0092] 상기 반도체 활성층(502) 상에는 게이트 절연막(503)이 증착되어 있다. 상기 게이트 절연막(503)은 SiO₂로 된

단일층이나, SiO_2 와 SiNx 의 이중층 구조로 형성되어 있다.

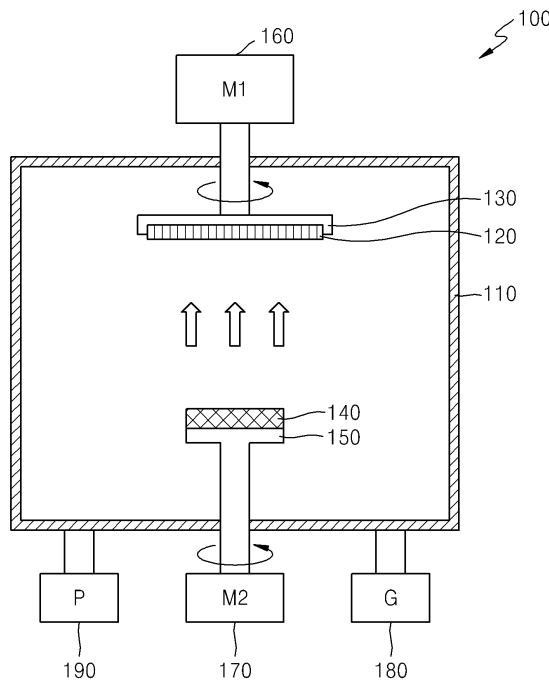
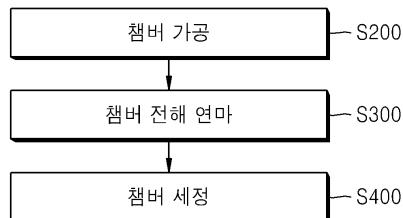
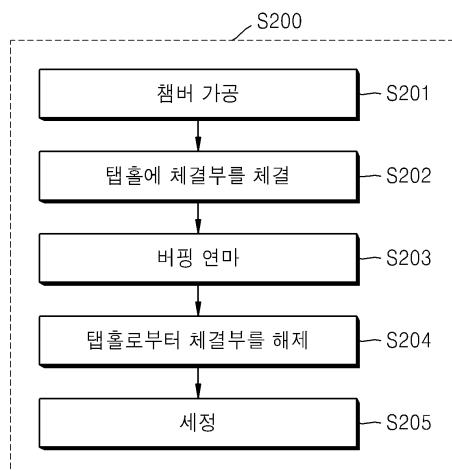
- [0093] 상기 게이트 절연막(503) 상의 소정 영역에는 게이트 전극(504)이 형성되어 있다. 상기 게이트 전극(504)은 박막 트랜지스터 온/오프 신호를 인가하는 게이트 라인(미도시)과 연결되어 있다. 상기 게이트 전극(504)은 단일이나, 다중 금속의 사용이 가능하다. 예컨대, 상기 게이트 전극(504)은 Au, Ag, Cu, Ni, Pt, Pd, Al, Mo, Cr 등의 단일막이나, 다층막을 포함하거나, Al:Nd, Mo:W 와 같은 합금을 포함할 수 있으며, 밀착성, 평탄성, 전기 저항성 및 가공성 등을 고려하여 다양한 도전성 소재를 사용할 수 있다.
- [0094] 상기 게이트 전극(504) 상에는 충간 절연막(505)이 형성되어 있다. 상기 충간 절연막(505)은 SiO_2 나, SiNx 등과 같은 절연성 소재로 형성될 수 있으며, 이외에도 절연성 유기물 등으로 형성될 수 있다.
- [0095] 상기 충간 절연막(505) 상에는 소스 전극(506) 및 드레인 전극(507)이 형성되어 있다. 상세하게는, 상기 게이트 절연막(503) 및 충간 절연막(505)에는 이들을 선택적으로 제거하는 것에 의하여 콘택 홀(517)이 형성되고, 상기 콘택 홀(517)을 통하여 소스 영역(514)에 대하여 소스 전극(506)이 전기적으로 연결되고, 드레인 영역(515)에 대하여 드레인 전극(507)이 전기적으로 연결되어 있다.
- [0096] 상기 소스 전극(506) 및 드레인 전극(507)을 이루는 소재는 Au, Pd, Pt, Ni, Rh, Ru, Ir, Os, Al, Mo이나, Al:Nd 합금, Mo:W 합금 등과 같은 2종 이상의 금속으로 이루어진 합금을 사용할 수 있으며, 상기한 소재에만 한정되는 것은 아니다.
- [0097] 이에 따라, 상기 반도체 활성층(502), 게이트 전극(504), 소스 전극(506), 및 드레인 전극(507)을 포함하는 박막 트랜지스터(TFT)가 형성된다.
- [0098] 상기 소스 전극(506) 및 드레인 전극(507)을 덮도록 보호막(페시베이션막 및/또는 평탄화막, 508)이 형성되어 있다. 상기 보호막(508)은 하부의 박막 트랜지스터를 보호하고, 평탄화시킨다. 상기 보호막(508)은 다양한 형태로 구성될 수 있는데, BCB(Benzocyclobutene)나, 아크릴(Acryl) 등과 같은 유기물이나, SiNx 와 같은 무기물로 형성될 수 있고, 단층으로 형성되거나, 이중층이나, 다중층으로 구성될 수 있는 등 다양한 변형이 가능하다.
- [0099] 상기 박막 트랜지스터의 상부에는 유기 발광 소자(OLED)가 형성되어 있다. 본 실시예에 있어서, 디스플레이 소자는 유기 발광 소자를 예시하고 있으나, 이에 한정되는 것은 아니고, 다양한 디스플레이 소자가 적용 가능하다.
- [0100] 박막 트랜지스터 상에는 유기 발광 소자를 형성하기 위하여 소스 전극(506)이나, 드레인 전극(507) 중 어느 한 전극에 콘택 홀(518)을 통하여 픽셀 전극과 대응되는 제 1 전극(510)이 전기적으로 연결되어 있다.
- [0101] 제 1 전극(510)은 유기 발광 소자에 구비되는 전극들 중 애노우드 전극으로 기능하는 것으로서, 다양한 도전성 소재로 형성될 수 있다. 상기 제 1 전극(510)은 목적에 따라 투명 전극이나, 반사형 전극으로 형성될 수 있다.
- [0102] 이를테면, 상기 제 1 전극(510)이 투명 전극으로 사용될 때에는 ITO, IZO, ZnO, In_2O_3 등을 구비할 수 있으며, 반사형 전극으로 사용될 때에는 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr 및 이들의 화합물 등으로 반사막을 형성한 이후에 그 상부에 ITO, IZO, ZnO, In_2O_3 등을 형성할 수 있다.
- [0103] 상기 보호막(508) 상에는 유기 발광 소자의 제 1 전극(510)의 가장자리를 덮도록 유기물로 된 픽셀 정의막(Pixel define layer, 513)이 형성되어 있다. 상기 제 1 전극(510) 상에는 상기 픽셀 정의막(513)의 일부를 식각하는 것에 의하여 노출되는 부분에 유기 발광층(511)이 형성되어 있다.
- [0104] 상기 유기 발광층(511)은 저분자 유기물을, 고분자 유기물을 구비할 수 있다.
- [0105] 상기 유기 발광층(511)이 저분자 유기물을 사용할 경우, 정공 주입층(Hole injection layer, HIL), 정공 수송층(Hole transport layer, HTL), 발광층(Emissive layer, EML), 전자 수송층(Electron transport layer, ETL), 전자 주입층(Electron injection layer, EIL) 등이 단일이나, 복합의 구조로 적층되어 형성될 수 있다.
- [0106] 사용 가능한 유기 재료는 구리 프탈로시아닌(Copper phthalocyanine, CuPc), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘 (N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine, NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯해 다양하게 적용 가능하다. 저분자 유기물은 마스크들을 이용한 진공 증착 등의 방법으로 형성될 수 있다.
- [0107] 상기 유기 발광층(511)이 고분자 유기물을 사용할 경우, 정공 수송층(HTL) 및 발광층(EML)을 구비한 구조를 가질 수 있다. 상기 정공 수송층으로는 PEDOT를 사용하고, 발광층으로는 PPV(Poly-phenylenevinylene)계 및 폴리

플루오렌(Polyfluorene)계 등 고분자 유기 물질을 사용한다. 고분자 유기물은 스크린 인쇄나 잉크젯 인쇄 방법 등으로 형성할 수 있다.

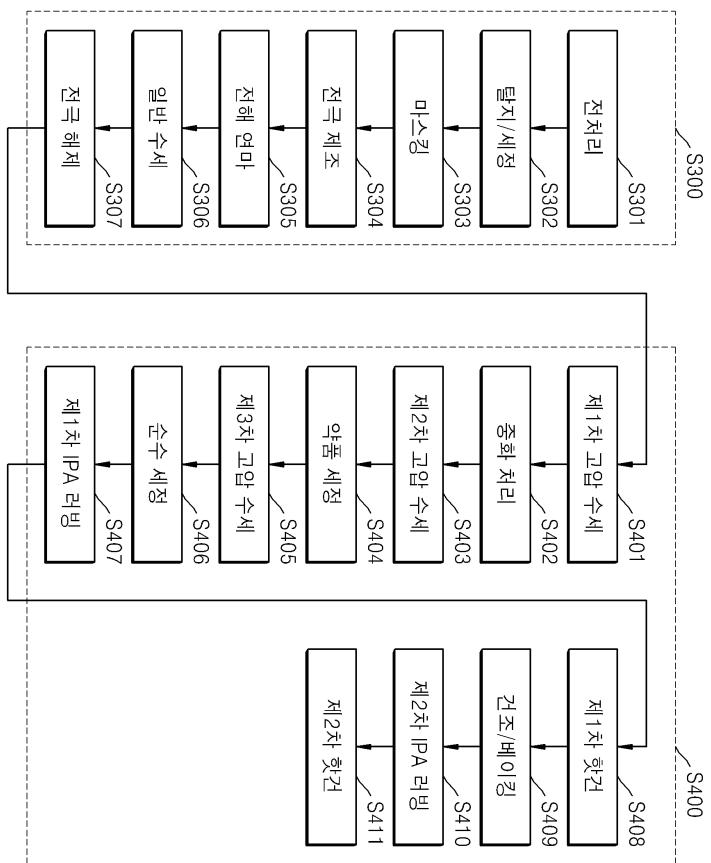
- [0108] 상기와 같은 유기 발광층(511)은 반드시 이에 한정되는 것은 아니고, 다양한 실시예들이 적용될 수 있음을 물론이다.
- [0109] 상기 유기 발광층(511) 상에는 유기 발광 소자의 커먼 전극과 대응되는 제 2 전극(512)이 형성되어 있다.
- [0110] 상기 제 1 전극(510)과 제 2 전극(512)은 유기 발광층(511)에 의하여 서로 절연되어 있다. 상기 제 1 전극(510) 및 제 2 전극(512)에 전압이 인가되면, 상기 유기 발광층(511)에서 가시광이 발광하여 사용자가 인식할 수 있는 화상이 구현된다.
- [0111] 상기 제 2 전극(512)은 제 1 전극(510)과 마찬가지로 투명 전극이나, 반사형 전극으로 형성할 수 있다. 상기 제 2 전극(512)이 투명 전극으로 사용될 경우, 일 함수가 작은 금속, 즉, Li, Ca, LiF/Ca, LiF/Al, Al, Mg 및 이들의 화합물이 유기발광층(511) 상에 증착된 후, 그 위에 ITO, IZO, ZnO, In₂O₃ 등의 투명 전극 형성용 물질로 형성된 전극을 형성할 수 있다.
- [0112] 상기 제 2 전극(512)이 반사형 전극으로 사용될 경우, Li, Ca, LiF/Ca, LiF/Al, Al, Mg 및 이들의 화합물을 전면 증착하여 형성한다.
- [0113] 한편, 상기 제 1 전극(510)은 투명 전극이나, 반사형 전극으로 형성시에 각 서브 픽셀의 개구 형태에 대응되는 형태로 형성될 수 있다. 상기 제 2 전극(512)은 투명 전극이나, 반사형 전극을 디스플레이 영역 전체에 전면 증착하여 형성될 수 있다.
- [0114] 상기 기판(520) 상에는 엔캡슐레이션 기판(530)이 형성되어 있다. 상기 엔캡슐레이션 기판(530)는 외부의 수분이나 산소 등으로부터 유기 발광층(511) 및 다른 박막층을 보호하기 위하여 형성하는 것이다.
- [0115] 상기와 같은 구조를 가지는 유기 발광 디스플레이 장치(500)는 텁 홀(111)에 체결부(601)를 체결하여서 챔버(도 1의 110)를 가공하고, IPA 러빙 및 핫 건을 이용하여 챔버(도 1의 110)를 세정함으로써, 상기 챔버(110)를 이용하여 기판(520) 층에 소정의 박막층을 제조시에 패널의 수명에 영향을 미치는 오염원을 줄이고, 결과적으로, 챔버(110)의 가동시에 끼치는 오염원으로 인한 영향을 최소화시킬 수 있다.

부호의 설명

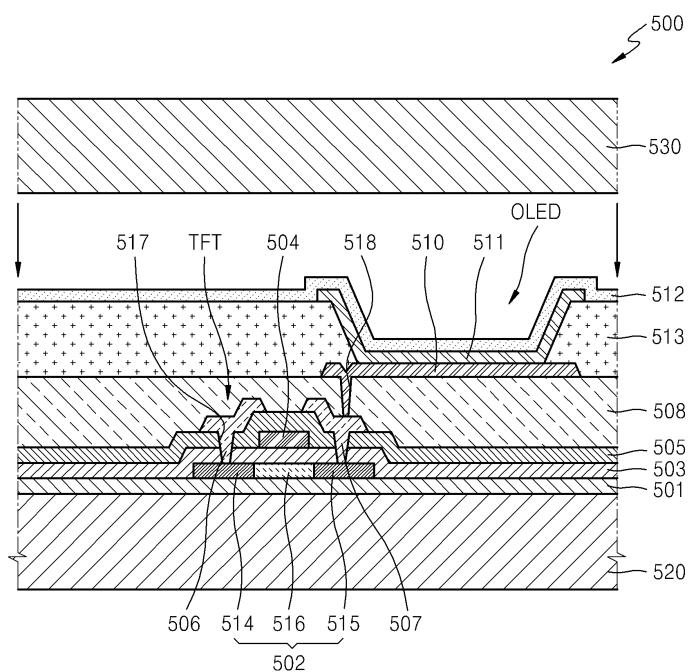
100...박막 증착기	110...챔버
111...텅 홀	120...증착용 기판
130...기판 홀더	140...증착용 타겟
150...타겟 홀더	180...가스 공급부
190...진공 펌프	601...체결부

도면**도면1****도면2****도면3**

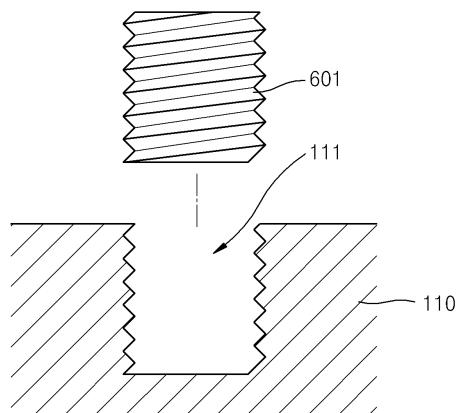
도면4



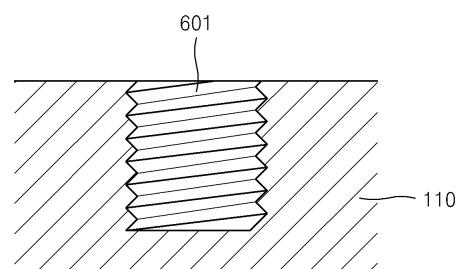
도면5



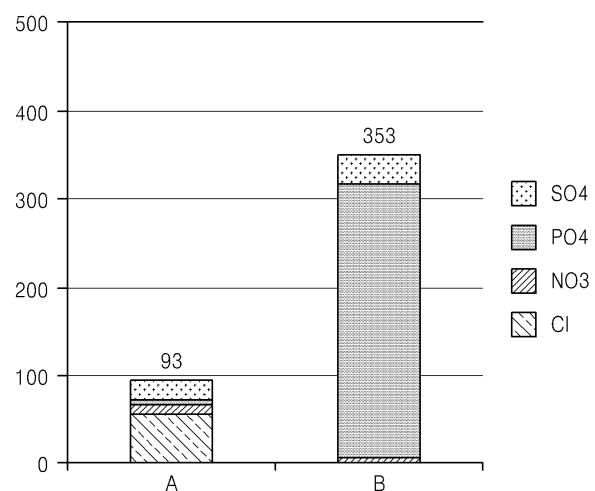
도면6a



도면6b



도면7



专利名称(译)	标题 : 制造薄膜体开发者的方法和使用相同的方法制造OLED显示器件的方法		
公开(公告)号	KR1020140141376A	公开(公告)日	2014-12-10
申请号	KR1020130063079	申请日	2013-05-31
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE SANG PIL		
发明人	LEE, SANG PIL		
IPC分类号	H01L51/56 H05B33/10		
CPC分类号	H01L51/56 C23C14/505 H01L51/001		
外部链接	Espacenet		

摘要(译)

它公开了一种制造薄膜蒸发器及其制造使用其的有机发光显示装置的方法。本发明包括为了防止多个形成在使用紧固部件的腔室片孔污染的机械加工出腔室的步骤;清洗所述腔室使用的清洗液,以除去在腔室中的污染抽头孔;以及电解腔室的步骤它包括;所述方法包括。

