



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0066452
(43) 공개일자 2013년06월20일

(51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01) H01L 51/50 (2006.01)
(21) 출원번호 10-2011-0133275
(22) 출원일자 2011년12월12일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
권재욱
경기도 파주시 월롱면 엘씨디로 201, LG디스플레이 정다운마을 102동 1324호
한인효
충청북도 청원군 강외면 오송생명1로 152, 807동 501호 (오송힐데스하임아파트)
한성만
경기도 파주시 창곡동길 40-48 (야동동)
(74) 대리인
서교준

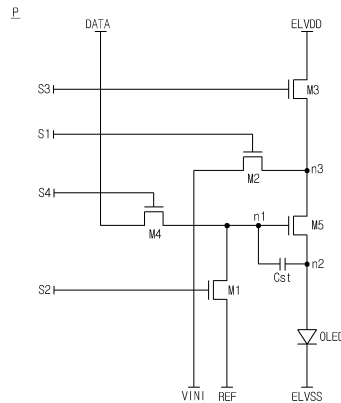
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 유기발광 표시장치

(57) 요약

유기발광 표시장치는 다수의 화소 영역을 포함한다. 각 화소 영역은 기준 전압의 공급을 제어하기 위해 제1 노드에 연결되는 제1 트랜지스터와, 초기화 전압의 공급을 제어하기 위해 제3 노드에 연결되는 제2 트랜지스터와, 전원 전압의 공급을 제어하기 위해 제3 노드에 연결되는 제3 트랜지스터와, 데이터 전압의 공급을 제어하기 위해 제1 노드에 연결되는 제4 트랜지스터와, 광을 발광하기 위해 제2 노드에 연결되는 유기발광 소자와, 유기발광 소자로 공급하기 위한 구동 전류를 생성하기 위해 제1 내지 제3 노드 사이에 연결되는 구동 트랜지스터와, 데이터 전압을 유지시켜 주기 위해 제1 및 제2 노드 사이에 연결되는 스토리지 캐패시터를 포함한다.

대표도 - 도3



특허청구의 범위

청구항 1

다수의 화소 영역을 포함하고,

상기 각 화소 영역은,

기준 전압의 공급을 제어하기 위해 제1 노드에 연결되는 제1 트랜지스터;

초기화 전압의 공급을 제어하기 위해 제3 노드에 연결되는 제2 트랜지스터;

전원 전압의 공급을 제어하기 위해 상기 제3 노드에 연결되는 제3 트랜지스터;

데이터 전압의 공급을 제어하기 위해 상기 제1 노드에 연결되는 제4 트랜지스터;

광을 발광하기 위해 제2 노드에 연결되는 유기발광 소자;

상기 유기발광 소자로 공급하기 위한 구동 전류를 생성하기 위해 상기 제1 내지 제3 노드 사이에 연결되는 구동 트랜지스터; 및

상기 데이터 전압을 유지시켜 주기 위해 상기 제1 및 제2 노드 사이에 연결되는 스토리지 캐패시터를 포함하는 유기발광 표시장치.

청구항 2

제1항에 있어서,

제1 구간 동안 상기 기준 전압이 상기 제1 노드로 공급되고 상기 초기화 전압으로 상기 제3 노드가 초기화되도록 상기 제1 및 제2 트랜지스터가 턴온되는 유기발광 표시장치.

청구항 3

제1항에 있어서,

제2 구간 동안 상기 기준 전압이 상기 제1 노드로 공급되고 상기 전원 전압이 상기 제3 노드로 공급되도록 상기 제1 및 제3 트랜지스터가 턴온되는 유기발광 표시장치.

청구항 4

제1항 내지 제3항의 어느 한 항에 있어서,

제3 구간 동안 상기 데이터 전압이 상기 제1 노드로 공급되도록 상기 제4 트랜지스터가 턴온되는 유기발광 표시장치.

청구항 5

제4항에 있어서,

상기 제3 구간 동안 상기 제5 트랜지스터의 문턱 전압이 센싱되는 유기발광 표시장치.

청구항 6

제4항에 있어서,

제4 구간 동안 상기 전원 전압이 상기 제3 노드로 공급되도록 상기 제3 트랜지스터가 턴온되어 상기 제5 트랜지스터로부터 상기 구동 전류가 생성되는 유기발광 표시장치.

청구항 7

제6항에 있어서,

제 5 구간 동안 상기 데이터 전압이 상기 제1 노드로 공급되고 상기 전원 전압이 상기 제3 노드로 공급되도록

상기 제3 및 제4 트랜지스터가 턴온되는 유기발광 표시장치.

청구항 8

제7항에 있어서,

상기 제5 구간 동안 상기 제5 트랜지스터의 이동도가 센싱되는 유기발광 표시장치.

청구항 9

제8항에 있어서,

상기 구동 전류는 상기 이동도를 반영하는 이동도 센싱 전압을 포함하는 유기발광 표시장치.

청구항 10

제9항에 있어서,

상기 구동 전류는 상기 이동도 센싱 전압의 대소에 반비례하여 가변되는 유기발광 표시장치.

청구항 11

제7항에 있어서,

상기 제5 구간은 상기 제3 구간과 상기 제4 구간 사이에 위치되는 유기발광 표시장치.

명세서

기술분야

[0001] 실시예는 유기발광 표시장치에 관한 것이다.

배경기술

[0002] 정보를 표시하기 위한 표시장치가 널리 개발되고 있다.

[0003] 표시장치는 액정표시장치, 유기발광 표시장치, 전기영동 표시장치, 전계방출 표시장치, 플라즈마 표시장치를 포함한다.

[0004] 이 중에서, 유기발광 표시장치는 액정표시장치에 비해, 소비 전력이 낮고, 시야각이 넓으며, 더욱 가볍고, 휘도가 높아, 차세대 표시장치로서 각광받고 있다.

[0005] 유기발광 표시장치에 사용되는 박막 트랜지스터는 아몰포스 실리콘을 결정화를 통해 폴리실리콘으로 형성한 반도체층에 의해 이동도를 증가시켜 고속 구동이 가능하게 되었다.

[0006] 결정화는 레이저를 이용한 스캔 방식이 널리 이용되고 있다. 이러한 결정화 공정시, 레이저의 파워 불안정으로 인해, 스캔이 지나간 자리를 의미하는 스캔 라인에 형성된 박막 트랜지스터의 문턱 전압이 서로 상이해지게 되어, 각 화소 영역에서의 화질 불균일이 초래되는 문제가 있다.

[0007] 이러한 화질 불균일은 각 화소의 박막 트랜지스터의 문턱 전압의 편차나 이동도의 편차에 기인한다.

발명의 내용

해결하려는 과제

[0008] 실시예는 문턱 전압을 보상하여 화질 불균일을 방지할 수 있는 유기발광 표시장치를 제공한다.

[0009] 실시예는 이동도를 보상하여 화질 불균일을 방지할 수 있는 유기발광 표시장치를 제공한다.

과제의 해결 수단

[0010] 실시예에 따르면, 유기발광 표시장치는 다수의 화소 영역을 포함하고, 상기 각 화소 영역은, 기준 전압의 공급을 제어하기 위해 제1 노드에 연결되는 제1 트랜지스터; 초기화 전압의 공급을 제어하기 위해 제3 노드에 연결되는 제2 트랜지스터; 전원 전압의 공급을 제어하기 위해 상기 제3 노드에 연결되는 제3 트랜지스터; 데이터 전

압의 공급을 제어하기 위해 상기 제1 노드에 연결되는 제4 트랜지스터; 광을 발광하기 위해 제2 노드에 연결되는 유기발광 소자; 상기 유기발광 소자로 공급하기 위한 구동 전류를 생성하기 위해 상기 제1 내지 제3 노드 사이에 연결되는 구동 트랜지스터; 및 상기 데이터 전압을 유지시켜 주기 위해 상기 제1 및 제2 노드 사이에 연결되는 스토리지 캐패시터를 포함한다.

발명의 효과

- [0011] 실시예는 문턱 전압 보상뿐만 아니라 전원 전압의 변동도 보상하여 줌으로써, 휘도 불균일을 방지할 수 있다.
- [0012] 실시예는 각 화소 영역의 구동 전류가 이동도의 대소에 반비례하여 가변됨으로써, 이동도 보상으로 인해 휘도 불균일이 방지될 수 있다.

도면의 간단한 설명

- [0013] 도 1은 실시예에 따른 유기발광 표시장치를 도시한 블록도이다.
- 도 2는 도 1의 유기발광 패널을 도시한 회로도이다.
- 도 3은 도 2의 화소 영역의 상세 회로도이다.
- 도 4는 도 2의 화소 영역을 구동하기 위한 제1 파형도이다.
- 도 5a 내지 도 5d는 시간별로 화소 영역을 구동할 때의 트랜지스터의 스위칭 모습을 도시한 회로도이다.
- 도 6은 도 2의 화소 영역을 구동하기 위한 제2 파형도이다.
- 도 7a 및 도 7b는 시간별로 화소 영역을 구동할 때의 트랜지스터의 스위칭 모습을 도시한 회로도이다.
- 도 8a 및 도 8b는 종래와 실시예의 문턱 전압 편차를 도시한 도면이다.
- 도 9a 및 도 9b는 종래와 실시예의 이동도 편차를 도시한 도면이다.
- 도 10a 및 도 10b는 종래와 실시예의 제1 전원 전압의 편차를 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0014] 발명에 따른 실시 예의 설명에 있어서, 각 구성 요소의 "상(위) 또는 하(아래)"에 형성되는 것으로 기재되는 경우에 있어, 상(위) 또는 하(아래)는 두개의 구성 요소들이 서로 직접 접촉되거나 하나 이상의 또 다른 구성 요소가 두 개의 구성 요소들 사이에 배치되어 형성되는 것을 모두 포함한다. 또한 "상(위) 또는 하(아래)"으로 표현되는 경우 하나의 구성 요소를 기준으로 위쪽 방향 뿐만 아니라 아래쪽 방향의 의미도 포함할 수 있다.
- [0015] 도 1은 실시예에 따른 유기발광 표시장치를 도시한 블록도이다.
- [0016] 도 1을 참조하면, 실시예에 따른 유기발광 표시장치는 유기발광 패널(10), 제어부(30), 전원 생성부(20), 감마 전압 생성부(50), 스캔 드라이버(40) 및 데이터 드라이버(60)를 포함할 수 있다.
- [0017] 상기 스캔 드라이버(40)는 스캔 신호를 상기 유기발광 패널(10)으로 제공할 수 있다.
- [0018] 상기 데이터 드라이버(60)는 데이터 전압을 상기 유기발광 패널(10)으로 제공할 수 있다.
- [0019] 상기 감마전압 생성부(50)는 상기 제어부(30)로부터 제공된 영상 신호(RGB)에 대응하는 데이터 전압을 생성하도록 도와주는 감마전압을 생성할 수 있다.
- [0020] 즉, 상기 데이터 드라이버(60)는 상기 영상 신호에 대응하는 데이터 전압을 상기 감마전압 생성부(50)에서 제공된 감마전압을 이용하여 생성할 수 있다.
- [0021] 상기 유기발광 패널(10)은 도 2에 도시한 바와 같이, 다수의 게이트 라인(GL1 내지 GLn), 다수의 데이터 라인(DL1 내지 DLm), 다수의 제1 전원전압 라인 및 다수의 제2 전원전압 라인을 포함할 수 있다.
- [0022] 도시되지 않았지만, 상기 유기발광 패널(10)은 이 이외에 필요에 따라 다수의 신호 라인들을 더 포함할 수 있다.
- [0023] 상기 게이트 라인과 상기 데이터 라인의 교차에 의해 다수의 화소 영역(P)이 정의될 수 있다.

- [0024] 상기 화소 영역(P)들은 매트릭스로 배열될 수 있다.
- [0025] 상기 각 화소 영역(P)은 게이트 라인, 데이터 라인 및 제1 및 제2 전원전압 라인에 전기적으로 연결될 수 있다.
- [0026] 예컨대, 상기 게이트 라인은 수평 방향으로 배열된 다수의 화소 영역(P)들에 전기적으로 연결되고, 상기 데이터 라인은 수직 방향으로 배열된 다수의 화소 영역(P)들에 전기적으로 연결될 수 있다.
- [0027] 상기 화소 영역(P)에는 스캔 신호(Scan), 데이터 전압(DATA), 제1 및 제2 전원 전압(ELVDD, ELVSS) 등이 공급될 수 있다. 즉, 상기 스캔 신호(Scan)는 상기 게이트 라인을 통해 상기 화소 영역(P)에 공급되고, 상기 데이터 전압(DATA)은 상기 데이터 라인을 통해 상기 화소 영역(P)에 공급되며, 상기 제1 및 제2 전원 전압(ELVDD, ELVSS)은 상기 제1 및 제2 전원전압 라인을 통해 상기 화소 영역(P)에 공급될 수 있다.
- [0028] 각 화소 영역(P)은 도 3에 도시한 바와 같이, 제1 내지 제5 트랜지스터(M1 내지 M5), 스토리지 캐패시터(Cst) 및 유기발광 소자(OLED)가 형성될 수 있지만, 이에 대해서는 한정하지 않는다. 즉, 각 화소 영역(P)에 형성된 트랜지스터의 개수와 이들 간의 연결 구조는 설계자에 의해 다양하게 변형 가능할 수 있으며, 실시예는 설계자에 의해 변형 가능한 모든 화소 영역의 회로 구조에 적용될 수 있다.
- [0029] 상기 제1 내지 제4 트랜지스터(M1 내지 M4)는 신호의 전달을 위한 스위칭 트랜지스터일 수 있고, 상기 제5 트랜지스터(M5)는 상기 유기발광 소자(OLED)를 구동하기 위한 구동 전류(Ioled)를 생성하여 주는 구동 트랜지스터일 수 있다.
- [0030] 상기 스토리지 캐패시터(Cst)는 데이터 전압(DATA)을 한 프레임 동안 유지시켜주는 역할을 할 수 있다.
- [0031] 상기 유기발광 소자(OLED)는 광을 생성하는 부재로서, 구동 전류(Ioled)의 세기에 따라 서로 상이한 휘도를 갖는 광이 생성될 수 있다.
- [0032] 상기 유기발광 소자(OLED)는 적색 광을 생성하는 적색 유기발광 소자(OLED), 녹색 광을 생성하는 녹색 유기발광 소자(OLED) 및 청색 광을 생성하는 청색 유기발광 소자(OLED)를 포함할 수 있다.
- [0033] 상기 제1 내지 제5 트랜지스터(M1 내지 M5)는 NMOS형 박막 트랜지스터일 수 있지만, 이에 대해서는 한정하지 않는다. 상기 제1 내지 제5 트랜지스터(M1 내지 M5)는 하이 레벨의 신호에 의해 턴 온되고, 로우 레벨의 신호에 의해 턴 오프될 수 있다.
- [0034] 여기서, 로우 레벨은 그라운드 전압이나 이에 근접한 전압일 수 있고, 하이 레벨은 그라운드 전압보다 낮은 전압일 수 있다.
- [0035] 예컨대, 로우 레벨은 -11V이고, 하이 레벨은 22V일 수 있지만, 이에 대해서는 한정하지 않는다.
- [0036] 상기 제1 전원전압(ELVDD)은 하이 레벨의 신호이고 상기 제2 전원전압(ELVSS)은 로우 레벨의 신호일 수 있다.
- [0037] 상기 제1 및 제2 전원전압(ELVDD, ELVSS)은 항상 일정한 레벨을 갖는 DC 전압일 수 있다.
- [0038] 상기 제1 트랜지스터(M1)는 제1 노드(n1)에 전기적으로 연결될 수 있다. 즉, 상기 제1 트랜지스터(M1)는 게이트 전극이 제2 선택 신호의 라인에 연결되고, 소오스 전극이 기준 전압의 라인에 연결되며, 드레인 전극이 상기 제1 노드(n1)에 연결될 수 있다. 따라서, 상기 제1 트랜지스터(M1)는 제2 선택 신호(S2)의 하이 레벨에 의해 턴 온되어 기준 전압(REF)이 상기 제1 노드(n1)에 공급될 수 있다. 상기 기준 전압(REF)은 하이 레벨과 같거나 이에 근접한 값을 가질 수 있지만, 이에 대해서는 한정하지 않는다.
- [0039] 상기 제2 트랜지스터(M2)는 제3 노드(n3)에 전기적으로 연결될 수 있다. 즉, 상기 제2 트랜지스터(M2)는 게이트 전극이 제1 선택 신호의 라인에 연결되고, 소오스 전극이 초기화 전압의 라인에 연결되며, 드레인 전극이 상기 제3 노드(n3)에 연결될 수 있다. 따라서, 상기 제2 트랜지스터(M2)는 제1 선택 신호(S1)의 하이 레벨에 의해 턴 온되어 제3 노드(n3)가 초기화 전압(VINI)으로 초기화될 수 있다. 상기 초기화 전압(VINI)은 로우 레벨과 같거나 이에 근접한 값을 가질 수 있지만, 이에 대해서는 한정하지 않는다.
- [0040] 상기 제3 트랜지스터(M3)는 상기 제3 노드(n3)에 전기적으로 연결될 수 있다. 즉, 상기 제3 트랜지스터(M3)는 게이트 전극이 제3 선택 신호의 라인에 연결되고, 소오스 전극이 제1 전원 전압의 라인에 연결되며, 드레인 전극이 상기 제3 노드(n3)에 연결될 수 있다. 따라서, 상기 제3 트랜지스터(M3)는 제3 선택 신호(S3)에 의해 턴 온되어 제3 노드(n3)를 경유하여 상기 제5 트랜지스터(M5)에 공급될 수 있다.
- [0041] 상기 제4 트랜지스터(M4)는 상기 제1 노드(n1)에 전기적으로 연결될 수 있다. 즉, 상기 제4 트랜지스터(M4)는

게이트 전극이 제4 선택 신호의 라인에 연결되고, 소오스 전극은 데이터 라인에 연결되며, 드레인 전극은 상기 제1 노드(n1)에 연결될 수 있다. 따라서, 상기 제4 트랜지스터(M4)는 제4 선택 신호(S4)에 의해 턴온되어 데이터 전압(DATA)이 상기 제1 노드(n1)에 공급될 수 있다.

[0042] 상기 제5 트랜지스터(M5)는 상기 제1 노드(n1), 상기 제2 노드(n2) 및 상기 제3 노드(n3)에 연결될 수 있다. 즉, 상기 제5 트랜지스터(M5)는 게이트 전극이 상기 제1 노드(n1)에 연결되고, 드레인 전극이 상기 제3 노드(n3)에 연결되며, 소오스 전극이 상기 제2 노드(n2)에 연결될 수 있다. 따라서, 상기 제5 트랜지스터(M5)는 상기 제1 노드(n1)에 충전된 데이터 전압(DATA)에 따른 구동 전류(Ioled)를 생성하여 상기 제2 노드(n2)를 경유하여 상기 유기발광 소자(OLED)로 공급될 수 있다.

[0043] 상기 스토리지 캐패시터(Cst)는 상기 제1 및 제2 노드(n1, n2) 사이에 전기적으로 연결될 수 있다. 즉 상기 스토리지 캐패시터는 제1 단자가 상기 제1 노드(n1)에 연결되고 제2 단자가 상기 제2 노드(n2)에 연결될 수 있다. 따라서, 상기 스토리지 캐패시터(Cst)는 상기 제1 노드(n1)에 충전된 전압, 예컨대 기준 전압(REF) 또는 데이터 전압(DATA)을 상기 제2 노드(n2)에도 충전되도록 할 수 있다.

[0044] 상기 유기발광 소자(OLED)는 상기 제2 노드(n2)에 전기적으로 연결될 수 있다. 즉, 상기 유기발광 소자(OLED)는 제1 단자가 상기 제2 노드(n2)에 연결되고, 제2 단자가 제2 전원 전압의 라인에 연결될 수 있다. 상기 유기발광 소자(OLED)는 상기 제5 트랜지스터(M5)에서 생성된 구동 전류(Ioled)를 제공받아, 상기 구동 전류(Ioled)에 상응하는 휘도 또는 계조의 광을 발광되도록 한다.

[0045] 도 3의 화소 영역의 회로 구조는 도 4 또는 도 6에 도시한 파형에 의해 구동될 수 있지만, 이에 대해서는 한정하지 않는다.

[0046] 도 4에 도시한 바와 같이, 화소 영역의 회로 구조는 4개의 개별 구간에 의해 구동될 수 있다.

[0047] 초기화 구간은 유기발광 소자(OLED)를 초기화하는 구간일 수 있다.

[0048] 문턱 전압 센싱 구간은 제5 트랜지스터(M5)의 문턱 전압을 센싱하는 구간일 수 있다.

[0049] 라이팅 구간은 데이터 전압(DATA)을 공급하는 구간일 수 있다.

[0050] 발광 구간은 유기발광 소자(OLED)를 발광시키는 구간일 수 있다.

[0051] 각 구간의 동작을 도 5a 내지 도 5d를 참고로 상세히 설명한다.

[0052] <초기화 구간>

[0053] 도 5a에 도시한 바와 같이, 초기화 구간에서 하이 레벨의 제1 및 제2 선택 신호(S1, S2)가 화소 영역으로 공급될 수 있다. 이때, 상기 제3 및 제4 선택 신호(S3, S4)는 로우 레벨로 유지될 수 있다.

[0054] 하이 레벨의 제1 선택 신호(S1)에 의해 상기 제2 트랜지스터(M2)가 턴온되어, 초기화 전압(VINI)에 의해 제3 노드(n3)가 초기화될 수 있다. 즉, 상기 제3 노드(n3)의 전압은 상기 초기화 전압(VINI)으로 방전될 수 있다.

[0055] 하이 레벨의 제2 선택 신호(S2)에 의해 상기 제1 트랜지스터(M1)가 턴온되어, 기준 전압(REF)이 상기 제1 트랜지스터(M1)를 경유하여 제1 노드(n1)로 공급될 수 있다. 이때, 제2 노드(n2), 즉 제5 트랜지스터(M5)의 소오스 전극 또한 제3 노드(n3)의 초기화 전압(VINI)으로 초기화될 수 있다.

[0056] <문턱 전압 센싱 구간>

[0057] 도 5b에 도시한 바와 같이, 문턱 전압 센싱 구간에서 하이 레벨의 제2 및 제3 선택 신호(S2, S3)가 화소 영역으로 공급될 수 있다. 이때, 상기 제1 및 제4 선택 신호(S1, S4)는 로우 레벨로 유지될 수 있다.

[0058] 하이 레벨의 제2 선택 신호(S2)에 의해 상기 제1 트랜지스터(M1)의 턴온이 계속하여 유지되므로, 상기 제1 노드(n1) 또한 기준 전압(REF)으로 유지될 수 있다.

[0059] 하이 레벨의 제3 선택 신호(S3)에 의해 상기 제3 트랜지스터(M3)가 턴온되어, 제1 전원 전압(ELVDD)이 상기 제3 트랜지스터(M3)를 경유하여 제3 노드(n3)로 공급될 수 있다.

[0060] 상기 제2 노드(n2), 즉 제5 트랜지스터(M5)의 드레인 전극은 스토리지 캐패시터(Cst)에 의해 상기 제1 노드(n

1)에 충전된 기준 전압(REF)과 상기 제5 트랜지스터(M5)의 문턱 전압 사이의 차이값이 될 수 있다. 이에 따라, 상기 제5 트랜지스터(M5)의 문턱 전압이 센싱될 수 있다.

[0061] <라이팅 구간>

[0062] 도 5c에 도시한 바와 같이, 라이팅 구간에서 하이 레벨의 제4 선택 신호(S4)가 화소 영역으로 공급될 수 있다. 이때, 상기 제1 내지 제3 선택 신호(S1 내지 S3)는 로우 레벨로 유지될 수 있다.

[0063] 하이 레벨의 제4 선택 신호(S4)에 의해 제4 트랜지스터(M4)가 턴온되어, 데이터 전압(DATA)이 상기 제4 트랜지스터(M4)를 경유하여 상기 제1 노드(n1)로 공급될 수 있다. 상기 제1 노드(n1)가 데이터 전압(DATA)으로 충전됨에 따라 상기 스토리지 캐패시터에 연결된 제2 노드(n2), 즉 상기 제5 트랜지스터(M5)의 소오스 전극에는 데이터 전압(DATA)과 기준 전압(REF)의 차이값이 더해질 수 있다.

[0064] <발광 구간>

[0065] 도 5d에 도시한 바와 같이, 발광 구간에서 하이 레벨의 제3 선택 신호(S3)가 화소 영역으로 공급될 수 있다. 이때, 상기 제1 및 제2 선택 신호(S1, S2) 및 제4 선택 신호(S4)는 로우 레벨로 유지될 수 있다.

[0066] 하이 레벨의 제3 선택 신호(S3)에 의해 제3 트랜지스터(M3)가 턴온되어, 제1 전원 전압(ELVDD)이 상기 제3 트랜지스터(M3)를 경유하여 제3 노드(n3)로 공급될 수 있다.

[0067] 따라서, 상기 제5 트랜지스터(M5)는 상기 제1 노드(n1)에 충전된 데이터 전압(DATA)에 의해 변경된 제2 노드(n2)의 전압에 의한 구동 전류(Ioled)가 발생되어 상기 유기발광 소자(OLED)로 공급될 수 있다. 상기 유기발광 소자(OLED)는 상기 구동 전류(Ioled)에 의해 발광될 수 있다.

[0068] 이때, 문턱 전압이 보상되어 상기 구동 전류(Ioled)와 무관한 인자(factor)가 될 수 있다. 따라서, 각 화소 영역 모두 이와 같은 방식으로 문턱 전압이 보상되므로, 휘도 불균일이 방지될 수 있다.

[0069] 각 구간에서의 제2 노드(n2), 즉 제5 트랜지스터(M5)의 드레인 전극에 충전된 전압을 수식으로 표현하면 다음의 표 1과 같다.

표 1

구간	게이트 전극(제1 노드)	드레인 전극(제2 노드)
초기화 구간	REF	VINI
문턱전압 센싱구간	REF	REF-Vth
라이팅구간	DATA	REF-Vth+(DATA-REF)*C'
발광 구간	$I_{old}=k*(DATA(1-C')-REF(1+C'))^2$	

[0071] 여기서, $C' = C_{st} / (C_{st} + C_{oled})$ 일 수 있다. C_{oled} 는 유기발광 소자(OLED)의 캐패시터일 수 있다.

[0072] 아울러, k는 상수일 수 있지만, 이에 대해서는 한정하지 않는다.

[0073] 구동 전류(Ioled)의 수식을 구하는 과정을 설명한다.

[0074] 발광 구간에서 제4 트랜지스터(M4)는 턴오프가 되므로, 상기 제1 노드(n1)의 데이터 전압(DATA)은 플로팅 상태(floating state)가 될 수 있다. 상기 제3 트랜지스터(M3)의 턴온에 의해 제3 노드(n3)로 공급된 제1 전원 전압(ELVDD)이 외부 요인에 의해 변동이 발생하면, 상기 제1 노드(n1)의 데이터 전압(DATA) 또한 변동이 발생할 수 있다 데이터 전압(DATA)의 변동폭을 α 라 명명한다.

[0075] 따라서, 제1 노드(n1)의 전압은 $DATA + \alpha$ 로 변동될 수 있고, 이에 따라, 스토리지 캐패시터(C_{st})에 연결된 제2 노드(n2) 또한 $REF - V_{th} + (DATA - REF) * C' + \alpha$ 로 변동될 수 있다.

[0076] 최종적으로 구동 전류(Ioled)는 수학식 1로 표현될 수 있다.

[0077] [수학식1]

- [0078] $I_{oled} = k * (V_{gs} - V_{th})^2 = k * (V_g - V_s - V_{th})^2 = k * (DATA + \alpha - REF + V_{th} - (DATA - REF) * C' - \alpha - V_{th})^2 = k * (DATA - REF - (DATA - REF) * C')^2 = k * (DATA(1 - C') - REF(1 - C'))^2$
- [0079] V_g 는 제5 트랜지스터(M5)의 게이트 전극, 즉 제1 노드(n1)의 전압을 나타내고, V_s 는 제5 트랜지스터(M5)의 드레인 전극, 즉 제2 노드(n2)의 전압을 나타낼 수 있다.
- [0080] 상기 구동 전류(I_{oled})의 수식으로부터 상기 구동 전류(I_{oled})는 제5 트랜지스터(M5)의 문턱 전압에 관계없이 그리고 제1 전원 전압(ELVDD)의 변동에 관계없음을 알 수 있다.
- [0081] 따라서, 실시예에 따르면, 문턱 전압 보상뿐만 아니라 제1 전원 전압(ELVDD)의 변동도 보상하여 줌으로써, 휘도 불균일을 방지할 수 있다.
- [0082] 한편, 도 6에 도시한 바와 같이, 화소 영역의 회로 구조는 4개의 개별 구간에 의해 구동될 수 있다.
- [0083] 도 6의 제2 파형도는 이동도 센싱 구간이 추가되는 것을 제외하고는 도 4의 제1 파형도와 거의 유사하다.
- [0084] 따라서, 도 6의 제2 파형도에서 초기화 구간, 문턱 전압 센싱 구간 및 라이팅 구간은 도 4의 제1 파형도와 동일하므로, 이에 대한 설명은 생략하고, 이동도 센싱 구간과 발광 구간을 중심으로 설명한다.
- [0085] <이동도 센싱 구간>
- [0086] 도 6에 도시한 바와 같이, 이동도 센싱 구간에서 제3 선택 신호(S3)는 로우 레벨에서 하이 레벨로 전위되고 제4 선택 신호(S4)는 하이 레벨에서 로우 레벨로 전위될 수 있지만, 이에 대해서는 한정하지 않는다.
- [0087] 상기 제3 선택 신호(S3)는 이동도 센싱 구간의 시작 시점부터 로우 레벨에서 하이 레벨로 전위되는데 반해, 상기 제4 선택 신호(S4)는 이동도 센싱 구간의 적어도 중간 시점부터 하이 레벨에서 로우 레벨로 전위될 수 있지만, 이에 대해서는 한정하지 않는다.
- [0088] 따라서, 이동도 센싱 구간은 상기 제3 및 제4 선택 신호(S3, S4)가 동시에 하이 레벨을 갖는 구간을 포함할 수 있다.
- [0089] 이동도 센싱은 이와 같이 동시에 하이 레벨을 갖는 제3 및 제4 선택 신호(S3, S4)에 의해 수행될 수 있다.
- [0090] 도 7a에 도시한 바와 같이, 동시에 하이 레벨을 갖는 제3 및 제4 선택 신호(S3, S4)에 의해 제3 및 제4 트랜지스터(M3, M4)가 동시에 턴온될 수 있다.
- [0091] 따라서, 라이팅 구간에서 공급되었던 데이터 전압(DATA)이 계속하여 제4 트랜지스터(M4)를 경유하여 제1 노드(n1)에 공급되고, 제1 전원 전압(ELVDD)이 제3 트랜지스터(M3)를 경유하여 제3 노드(n3)로 공급될 수 있다.
- [0092] 상기 제3 노드(n3)로 공급된 제1 전원 전압(ELVDD)에 의해 제5 트랜지스터(M5)가 서서히 턴온되게 되어 구동 전류(I_{oled})가 생성될 수 있다.
- [0093] 이에 따라, 상기 제5 트랜지스터(M5)의 드레인 전극, 즉 제2 노드(n2)에는 제5 트랜지스터(M5)의 이동도를 반영하는 예컨대 이동도 센싱 전압(ΔV)이 추가될 수 있지만, 이에 대해서는 한정하지 않는다.
- [0094] 다시 말해 이동도 센싱 전압(ΔV)은 제5 트랜지스터(M5)의 이동도의 대소에 비례하여 가변될 수 있다.
- [0095] 예컨대, 제5 트랜지스터(M5)의 이동도가 큰 경우, 상기 이동도 센싱 전압(ΔV) 또한 비교적 큰 값을 가질 수 있다.
- [0096] 예컨대, 제5 트랜지스터(M5)의 이동도가 작은 경우, 상기 이동도 센싱 전압(ΔV) 또한 비교적 작은 값을 가질 수 있다.
- [0097] <발광 구간>
- [0098] 도 7b에 도시한 바와 같이, 발광 구간에서 하이 레벨의 제3 선택 신호(S3)가 화소 영역으로 공급될 수 있다. 이때, 상기 제1 및 제2 선택 신호(S1, S2) 및 제4 선택 신호(S4)는 로우 레벨로 유지될 수 있다.
- [0099] 하이 레벨의 제3 선택 신호(S3)에 의해 제3 트랜지스터(M3)가 턴온되어, 제1 전원 전압(ELVDD)이 상기 제3 트랜

지스터(M3)를 경유하여 제3 노드(n3)로 공급될 수 있다.

[0100] 따라서, 상기 제5 트랜지스터(M5)는 상기 제1 노드(n1)에 충전된 데이터 전압(DATA)에 의해 변경된 제2 노드(n2)의 전압에 의한 구동 전류(Ioled)가 발생되어 상기 유기발광 소자(OLED)로 공급될 수 있다. 상기 유기발광 소자(OLED)는 상기 구동 전류(Ioled)에 의해 발광될 수 있다.

[0101] 이때의 구동 전류(Ioled)에는 이동도 센싱 구간에서 반영된 이동도 센싱 전압(ΔV)이 포함될 수 있다.

[0102] 즉, 상기 구동 전류(Ioled)는 다음과 같은 수학적 식 2로 표현될 수 있다.

[0103] [수학적식2]

$$I_{oled} = k * (DATA(1 - C') - REF(1 - C') - \Delta V)^2$$

[0105] 따라서, 제5 트랜지스터(M5)의 이동도 센싱 전압이 커지는 경우 구동 전류(Ioled)는 작아지게 되며, 제5 트랜지스터(M5)의 이동도 센싱 전압이 작아지는 경우 구동 전류(Ioled)는 커지게 될 수 있다.

[0106] 다시 말해, 상기 구동 전류(Ioled)는 제5 트랜지스터(M5)의 이동도 센싱 전압의 대소에 반비례하여 가변될 수 있지만, 이에 대해서는 한정하지 않는다.

[0107] 그러므로, 이동도가 큰 화소 영역의 구동 전류(Ioled)는 작아지고 이동도가 작은 화소 영역의 구동 전류(Ioled)는 커지게 됨으로써, 전체적으로 각 화소 영역은 동일한 데이터 전압(DATA)에 대해 동일한 구동 전류(Ioled)가 생성될 수 있으므로, 이동도 보상으로 인해 휘도 불균일이 방지될 수 있다.

[0108] 도 8a 및 도 8b는 종래와 실시예의 문턱 전압 편차를 도시한 도면이고, 도 9a 및 도 9b는 종래와 실시예의 이동도 편차를 도시한 도면이며, 도 10a 및 도 10b는 종래와 실시예의 제1 전원 전압(ELVDD)의 편차를 도시한 도면이다.

[0109] 도 8a에 도시한 바와 같이, 종래는 문턱 전압의 편차가 0.5V인 경우 7% 내지 9%의 에러율을 보이는데 반해, 실시예는 문턱 전압의 편차가 0.5V인 경우 1%의 에러율을 보이고 있다.

[0110] 도 9a에 도시한 바와 같이, 종래는 이동도의 편차가 5%인 경우 저계조 영역에서 9%의 에러율을 보이는데 반해, 실시예는 이동도의 편차가 5%인 경우 계조와 관계없이 1%의 에러율을 보이고 있다.

[0111] 도 10a에 도시한 바와 같이, 종래는 제1 전원 전압(ELVDD)이 정상(12V)보다 약간만 낮아져도 5% 내지 9%의 에러율을 보이는데 반해, 실시예는 제1 전원 전압(ELVDD)이 정상(12)보다 낮은 11.5V이더라도 1% 이내의 에러율을 보이고 11V인 경우 3%의 에러율을 보인다.

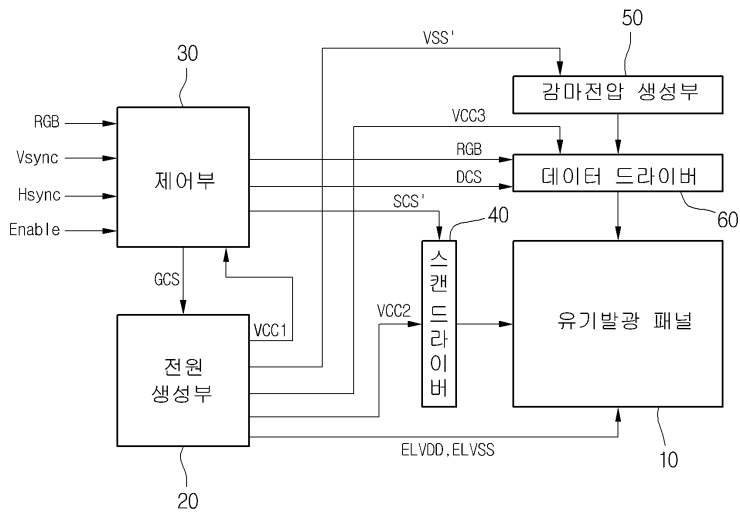
[0112] 따라서, 도 8 내지도 10에 도시한 바와 같이, 종래에 비해 실시예는 문턱 전압, 이동도 및 제1 전원 전압의 변동 모두 보상이 되어 휘도 불균일이 방지될 수 있다.

부호의 설명

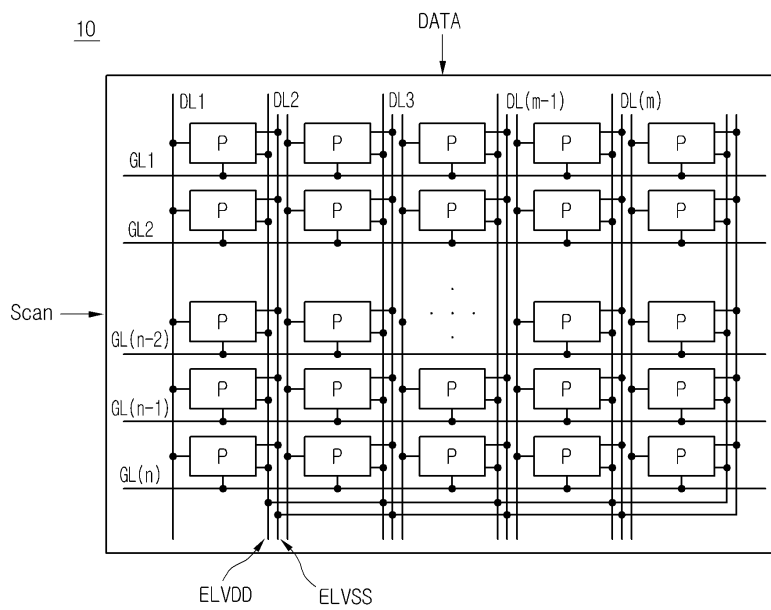
[0113]	10: 유기발광 패널	20: 전원 생성부
	30: 제어부	40: 스캔 드라이버
	50: 감마전압 생성부	60: 데이터 드라이버

도면

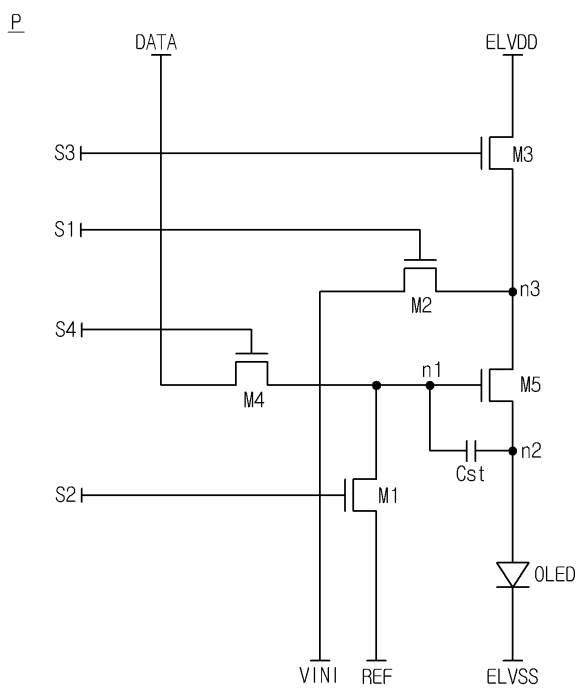
도면1



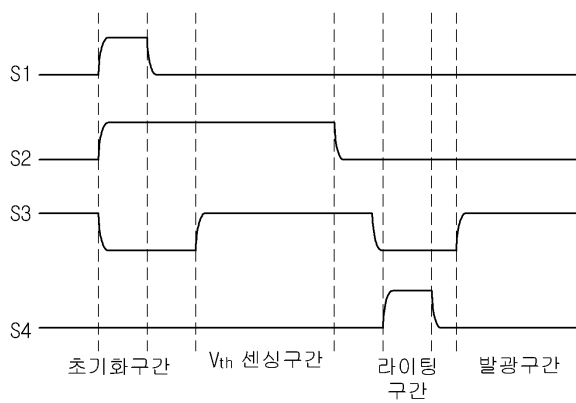
도면2



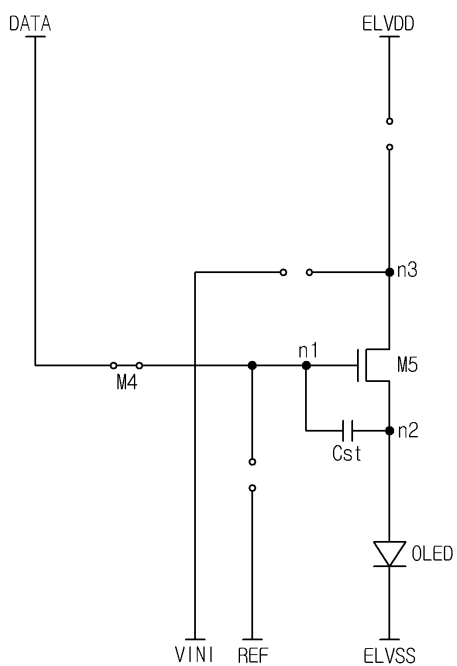
도면3



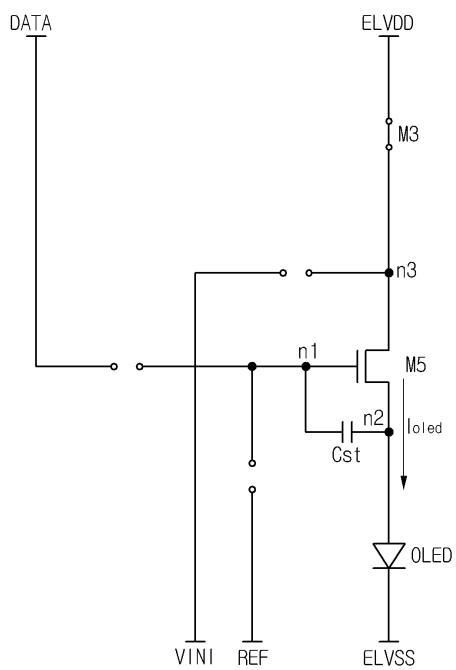
도면4



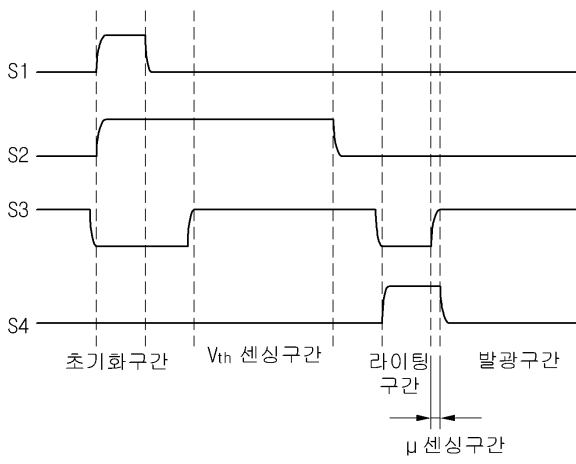
도면5c



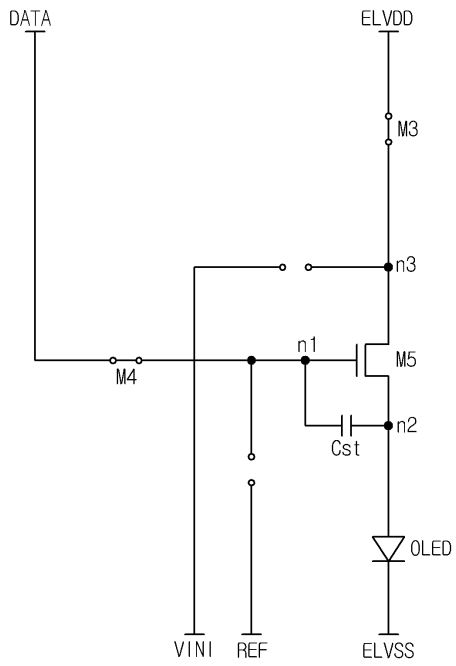
도면5d



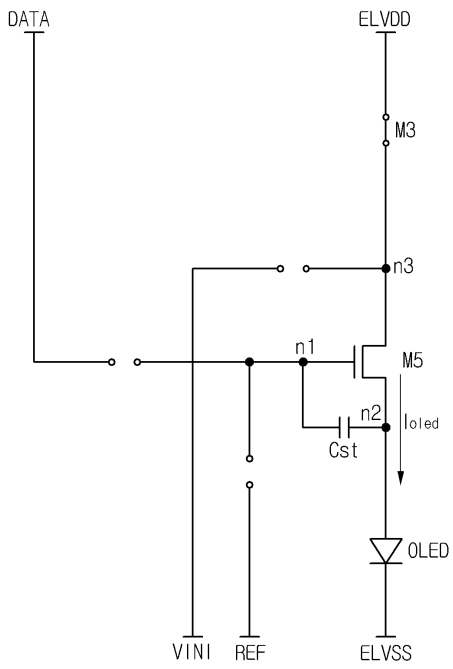
도면6



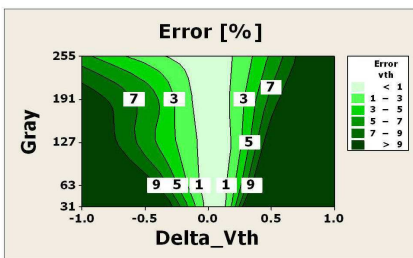
도면7a



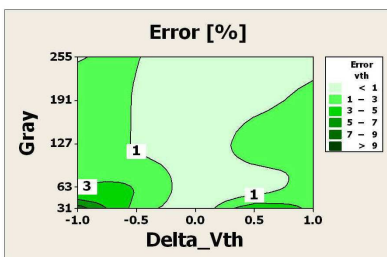
도면7b



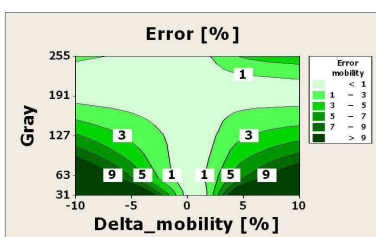
도면8a



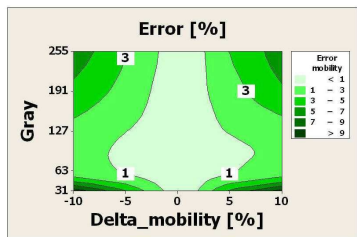
도면8b



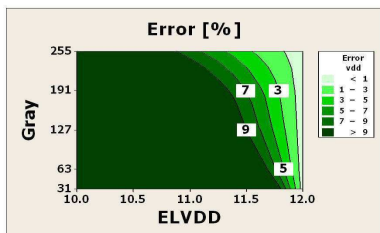
도면9a



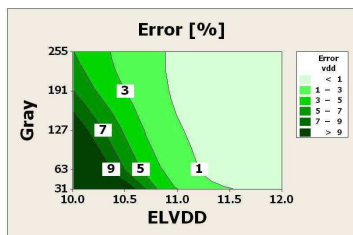
도면9b



도면10a



도면10b



专利名称(译)	相关技术的描述		
公开(公告)号	KR1020130066452A	公开(公告)日	2013-06-20
申请号	KR1020110133275	申请日	2011-12-12
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KWON JAE WOOK 권재욱 HAN IN HYO 한인효 HAN SUNG MAN 한성만		
发明人	권재욱 한인효 한성만		
IPC分类号	G09G3/30 H01L51/50		
CPC分类号	G09G3/325 G09G3/3258 H01L27/326 H01L27/3265		
其他公开文献	KR101983562B1		
外部链接	Espacenet		

摘要(译)

有机发光显示装置包括多个像素区域。每个像素区域包括第一晶体管，其连接到第一节点，其控制参考电压的供应;第二晶体管，其连接到第三节点，第二晶体管，控制初始电压的供应和第三晶体管，它连接到第三节点，它控制电源电压的供应，第四晶体管连接到第一节点，它控制数据电压的供应，连接到第二节点的有机发光装置节点它辐射光和驱动晶体管，它连接在第一到第三节点之间它产生驱动电流以供给有机发光器件和连接在第一和第二节点之间的存储电容器以保持数据电压。

