



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2018년08월17일

(11) 등록번호 10-1878186

(24) 등록일자 2018년07월09일

- (51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/52 (2006.01)
H01L 51/56 (2006.01)
- (52) CPC특허분류
H01L 27/3246 (2013.01)
H01L 27/3262 (2013.01)
- (21) 출원번호 10-2016-0096623
- (22) 출원일자 2016년07월29일
심사청구일자 2016년07월29일
- (65) 공개번호 10-2018-0013225
- (43) 공개일자 2018년02월07일
- (56) 선행기술조사문헌
US20160079325 A1*
KR1020060077898 A*
KR1020160016339 A
KR1020080102496 A
- *는 심사관에 의하여 인용된 문헌

- (73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
- (72) 발명자
김용일
충청남도 당진시 송악읍 여망길 19-4
김정오
경기도 고양시 일산서구 고양대로 624, 106동 1503호 (일산동, 일산태영데시앙1단지아파트)
- (74) 대리인
박영복

전체 청구항 수 : 총 14 항

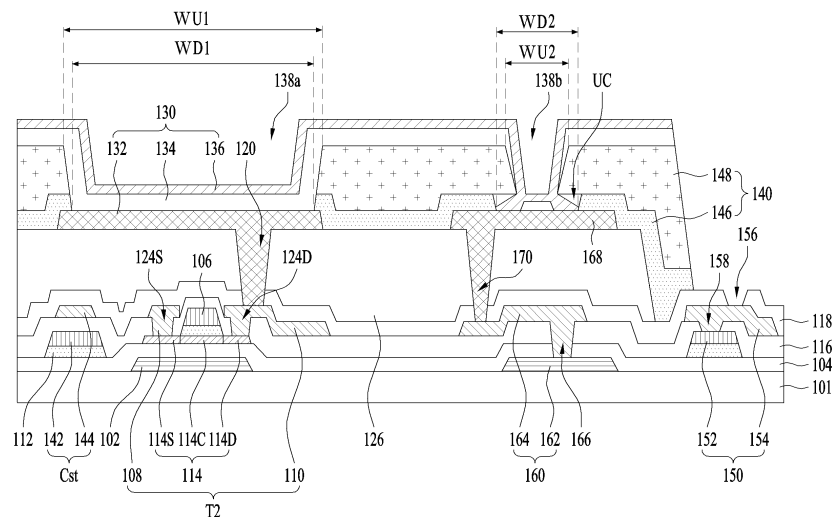
심사관 : 조성수

(54) 발명의 명칭 유기 발광 표시 장치 및 그 제조 방법

(57) 요약

본 발명은 유기 발광 표시 장치 및 그 제조 방법에 관한 것으로, 본 발명에 따른 유기 발광 표시 장치에서는 유기 발광 소자의 캐소드 전극과 접속되는 보조 전극을 노출시키는 뱅크가 다층으로 이루어지며, 다층 중 상기 보조 전극과 인접한 상기 뱅크의 최하부층은 언더컷을 포함하므로, 별도의 격벽 구조물 없이 캐소드 전극 및 보조 전극이 전기적으로 접속될 수 있어 구조 및 제조 공정을 단순화할 수 있다.

대표도 - 도2



(52) CPC특허분류

H01L 27/3276 (2013.01)

H01L 51/5212 (2013.01)

H01L 51/56 (2013.01)

H01L 2251/105 (2013.01)

H01L 2251/558 (2013.01)

명세서

청구범위

청구항 1

기관 상에 배치되는 차광층과;

상기 차광층 상에 배치되는 박막트랜지스터와;

상기 박막트랜지스터의 드레인 전극과 접속되는 애노드 전극과;

상기 애노드 전극 상에 배치되는 발광층과;

상기 발광층 상에 배치되는 캐소드 전극과;

상기 차광층과 동일 평면 상에 상기 차광층과 동일 재질로 이루어지는 제1 저전위 전원 라인과;

상기 제1 저전위 전원 라인과 접속되며, 상기 드레인 전극과 동일 평면 상에 상기 드레인 전극과 동일 재질로 이루어지는 제2 저전위 전원 라인과;

상기 캐소드 전극 및 상기 제2 저전위 전원 라인 사이에서 상기 캐소드 전극 및 상기 제2 저전위 전원 라인과 접속되는 보조 전극과;

상기 보조 전극 상에서 다층으로 이루어지며, 상기 다층 중 상기 보조 전극과 인접한 최하부층이 언더컷을 포함하는 बैं크를 구비하는 유기 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 बैं크의 적어도 일측면을 정테이퍼 형상으로 노출시키고 상기 애노드 전극의 상부면을 노출시키는 제1 बैं크홀과,

상기 बैं크의 적어도 일측면을 역테이퍼 형상으로 노출시키고 보조 전극의 상부면을 노출시키는 제2 बैं크홀을 더 구비하는 유기 발광 표시 장치.

청구항 3

제 2 항에 있어서,

상기 बैं크는

상기 언더컷을 포함하는 제1 बैं크와;

상기 제1 बैं크 상에 적층되는 제2 बैं크를 구비하는 유기 발광 표시 장치.

청구항 4

제 3 항에 있어서,

상기 제2 बैं크홀에 의해 노출된 제2 बैं크의 양측면은 상기 제2 बैं크홀에 의해 노출된 제1 बैं크의 양측면보다 돌출된 유기 발광 표시 장치.

청구항 5

제 3 항에 있어서,

상기 제2 बैं크홀에 의해 노출된 제2 बैं크의 일측면은 상기 제2 बैं크홀에 의해 노출된 제1 बैं크의 일측면보다 돌출된 유기 발광 표시 장치.

청구항 6

제 3 항에 있어서,

상기 제2뱅크홀과 상기뱅크를 사이에 두고 이격되며 상기 보조 전극을 노출시키는 제3뱅크홀을 추가로 구비하며,

상기 제2 및 제3뱅크홀 사이에 배치되는 제2뱅크의 양측면은 상기 제2 및 제3뱅크홀 사이에 배치되는 상기 제1뱅크의 양측면보다 돌출된 유기 발광 표시 장치.

청구항 7

제 4 항 내지 제6 항 중 어느 한 항에 있어서,

상기 제1뱅크는 무기 절연 재질로 이루어지며,

상기 제2뱅크는 유기 절연 재질로 이루어지는 유기 발광 표시 장치.

청구항 8

제 7 항에 있어서,

상기 제1뱅크의 두께는 상기 발광층의 두께보다 두꺼운 유기 발광 표시 장치.

청구항 9

기관 상에 차광층을 형성함과 아울러 상기 차광층과 동일 평면 상에 동일 재질로 이루어지는 제1저전위 전원 라인을 형성하는 단계와;

상기 차광층 상에 배치되는 박막트랜지스터를 형성함과 아울러 상기 제1저전위 전원 라인과 접속되며, 상기 박막트랜지스터의 드레인 전극과 동일 평면 상에 동일 재질로 이루어지는 제2저전위 전원 라인을 형성하는 단계와;

상기 박막트랜지스터가 형성된 기관 상에 상기 제2저전위 전원 라인과 접속되는 보조 전극과, 상기 박막트랜지스터와 접속되는 애노드 전극을 형성하는 단계와;

상기 보조 전극 상에서 다층으로 이루어진 뱅크를 형성하는 단계와;

상기 애노드 전극 상에 발광층을 형성하는 단계와;

상기 보조 전극과 접속되는 캐소드 전극을 형성하는 단계를 포함하며,

상기 뱅크는 상기 다층 중 상기 보조 전극과 인접한 최하부층이 언더컷을 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 10

제 9 항에 있어서,

상기 뱅크를 형성하는 단계는

상기 보조 전극이 형성된 기관 상에 제1 및 제2뱅크를 순차적으로 적층하는 단계와;

상기 제1 및 제2뱅크를 관통하여 상기 애노드 전극을 노출시키는 제1뱅크홀과, 상기 제1 및 제2뱅크를 관통하여 상기 보조 전극을 노출시키는 제2뱅크홀을 형성하는 단계를 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 11

제 10 항에 있어서,

상기 제1 및 제2뱅크홀을 형성하는 단계는

상기 제2뱅크홀에 의해 노출된 제2뱅크의 양측면을 상기 제2뱅크홀에 의해 노출된 제1뱅크의 양측면보다 돌출시키는 단계를 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 12

제 10 항에 있어서,

상기 제1 및 제2 뱅크홀을 형성하는 단계는

상기 제2 뱅크홀에 의해 노출된 제2 뱅크의 일측면을 상기 제2 뱅크홀에 의해 노출된 제1 뱅크의 일측면보다 돌출시키는 단계를 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 13

제 10 항에 있어서,

상기 제2 뱅크홀과 상기 뱅크를 사이에 두고 이격되며 상기 보조 전극을 노출시키는 제3 뱅크홀을 형성하는 단계를 추가로 포함하며,

상기 제2 및 제3 뱅크홀 사이에 배치되는 제2 뱅크의 양측면은 상기 제2 및 제3 뱅크홀 사이에 배치되는 상기 제1 뱅크의 양측면보다 돌출된 유기 발광 표시 장치의 제조 방법.

청구항 14

제 11 항 내지 제13 항 중 어느 한 항에 있어서,

상기 언더컷을 포함하는 상기 제1 뱅크는 무기 절연 재질로 이루어지며,

상기 제2 뱅크는 유기 절연 재질로 이루어지는 유기 발광 표시 장치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치 및 그 제조 방법에 관한 것으로, 특히 구조 및 제조 공정을 단순화할 수 있는 유기 발광 표시 장치 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 다양한 정보를 화면으로 구현해 주는 영상 표시 장치는 정보 통신 시대의 핵심 기술로 더 얇고 더 가볍고 휴대가 가능하면서도 고성능의 방향으로 발전하고 있다. 이러한 표시 장치로는 액정 표시 장치(Liquid Crystal Display; LCD), 유기 발광 다이오드(Organic Light Emitting Diode; OLED) 표시 장치 등이 대표적이다.

[0003] 이러한, 표시장치를 제조하기 위해서는 포토 마스크를 이용한 마스크 공정이 다수번 수행된다. 각 마스크 공정은 세정, 노광, 현상 및 식각 등의 부속 공정들을 수반한다. 이에 따라, 한 번의 마스크 공정이 추가될 때마다, 유기 발광 표시장치를 제조하기 위한 제조 시간 및 제조 비용이 상승하고, 불량 발생률이 증가하여 제조 수율이 낮아지는 문제점이 있다. 따라서, 생산비를 절감하고, 생산수율 및 생산효율을 개선하기 위해서 구조 및 제조 공정을 단순화할 수 있는 방안이 요구되고 있다.

발명의 내용

해결하려는 과제

[0004] 본 발명은 상기 문제점을 해결하기 위한 것으로서, 본 발명은 구조 및 제조 공정을 단순화할 수 있는 유기 발광 표시 장치 및 그 제조 방법을 제공하는 것을 기술적 과제로 한다.

과제의 해결 수단

[0005] 상기 목적을 달성하기 위하여, 본 발명에 따른 유기 발광 표시 장치 및 그 제조 방법은 유기 발광 소자의 캐소드 전극과 접속되는 보조 전극을 노출시키는 뱅크가 다층으로 이루어지며, 다층 중 상기 보조 전극과 인접한 상기 뱅크의 최하부층은 언더컷을 포함한다.

발명의 효과

[0006] 본 발명의 실시예들에 따르면, 별도의 격벽 구조물 없이 캐소드 전극 및 보조 전극이 전기적으로 접속될 수 있어 구조 및 제조 공정을 단순화할 수 있다.

도면의 간단한 설명

- [0007] 도 1은 본 발명의 제1 실시 예에 따른 유기 발광 표시 장치를 나타내는 평면도이다.
 도 2는 도 1에 도시된 유기 발광 표시 장치를 나타내는 단면도이다.
 도 3a 및 도 3b는 도 1에 도시된 제1 बैं크와 유기 발광층의 두께 관계를 설명하기 위한 단면도들이다.
 도 4a 내지 도 4i는 도 2에 도시된 유기 발광 표시 장치의 제조 방법을 설명하기 위한 단면도들이다.
 도 5a 내지 도 5d는 도 4i에 도시된 बैं크의 제조 방법을 구체적으로 설명하기 위한 단면도들이다.
 도 6은 본 발명의 제2 실시 예에 따른 유기 발광 표시 장치를 나타내는 단면도이다.
 도 7a 내지 도 7d는 도 6에 도시된 बैं크의 제조 방법을 구체적으로 설명하기 위한 단면도들이다.
 도 8은 본 발명의 제3 실시 예에 따른 유기 발광 표시 장치를 나타내는 단면도이다.
 도 9a 내지 도 9d는 도 8에 도시된 बैं크의 제조 방법을 구체적으로 설명하기 위한 단면도들이다.

발명을 실시하기 위한 구체적인 내용

- [0008] 이하, 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.
- [0009] 도 1은 본 발명에 따른 유기 발광 표시 장치를 나타내는 평면도이며, 도 2는 도 1에 도시된 유기 발광 표시 장치를 나타내는 단면도이다.
- [0010] 도 1 및 도 2에 도시된 유기 발광 표시 장치는 액티브 영역과 패드 영역을 구비한다.
- [0011] 패드 영역에는 액티브 영역에 게이트 라인(GL), 데이터 라인(DL), 고전위 전원(VDD) 라인(161) 및 저전위 전원(VSS) 라인(160) 각각에 구동 신호를 공급하는 다수의 패드(150)들이 형성된다.
- [0012] 다수의 패드(150)들 각각은 패드 하부 전극(152) 및 패드 상부 전극(154)을 구비한다.
- [0013] 패드 하부 전극(152)은 그 패드 하부 전극(152)과 동일 형상의 게이트 절연 패턴(112) 상에 게이트 전극(106)과 동일한 재질로 형성된다.
- [0014] 패드 상부 전극(154)은 소스 및 드레인 전극(108, 110)과 동일층인 층간 절연막(116) 상에서 소스 및 드레인 전극(108, 110)과 동일 재질로 형성된다. 이러한 패드 상부 전극(154)은 층간 절연막(116)을 관통하는 제1 패드 콘택홀(158)을 통해 노출된 패드 하부 전극(152)과 전기적으로 접속된다. 또한, 패드 상부 전극(154)은 제2 패드 콘택홀(156)을 통해 외부로 노출되어 구동 회로와 접속된 회로 전송 필름과 접촉된다. 이 때, 외부로 노출되는 패드 상부 전극(154)이 외부의 수분 등에 의해 부식되는 것을 방지하기 위해, 패드 상부 전극(154)은 내식성 및 내산성이 강한 금속인 Mo, Ti 또는 Ta이 최상층에 위치하는 단층 또는 다층 구조로 형성된다. 예를 들어, 패드 상부 전극(154)은 MoTi/Cu/MoTi 순으로 적층된 다층 구조로 이루어진다.
- [0015] 액티브 영역은 다수의 서브 화소들이 매트릭스 형태로 배열되어 영상이 표시되는 영역이다. 이러한 액티브 영역에 배치된 각 서브 화소는 회로 영역(CA)에 배치되는 화소 구동 회로와, 화소 구동 회로와 접속되는 발광 소자(130)를 구비한다.
- [0016] 화소 구동 회로는 스위칭 트랜지스터(T1), 구동 트랜지스터(T2) 및 스토리지 커패시터(Cst)를 구비한다.
- [0017] 스위칭 트랜지스터(T1)는 스캔 라인(SL)에 스캔 펄스가 공급되면 턴-온되어 데이터 라인(DL)에 공급된 데이터 신호를 스토리지 커패시터(Cst) 및 구동 트랜지스터(T2)의 게이트 전극으로 공급한다.
- [0018] 구동 트랜지스터(T2)는 그 구동 트랜지스터(T2)의 게이트 전극에 공급되는 데이터 신호에 응답하여 고전위 전원(VDD) 라인(161)으로부터 발광 소자(130)로 공급되는 전류(I)를 제어함으로써 발광 소자(130)의 발광량을 조절하게 된다. 그리고, 스위칭 트랜지스터(T1)가 턴-오프되더라도 스토리지 커패시터(Cst)에 충전된 전압에 의해 구동 트랜지스터(T2)는 다음 프레임의 데이터 신호가 공급될 때까지 일정한 전류(I)를 공급하여 발광 소자(130)가 발광을 유지하게 한다.
- [0019] 이를 위해, 구동 트랜지스터(T2)는 도 3에 도시된 바와 같이 게이트 전극(106), 소스 전극(108), 드레인 전극(110) 및 액티브층(114)을 구비한다.

- [0020] 게이트 전극(106)은 그 게이트 전극(106)과 동일 패턴의 게이트 절연 패턴(112) 상에 형성된다. 이 게이트 전극(106)은 게이트 절연 패턴(112)을 사이에 두고, 액티브층(114)의 채널 영역(114C)과 중첩된다. 이러한 게이트 전극(106)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층일 수 있으나, 이에 한정되지 않는다. 예를 들어, 게이트 전극(106)은 Cu/MoTi 순으로 적층된 다층 구조로 이루어진다.
- [0021] 소스 전극(108)은 층간 절연막(116)을 관통하는 소스 콘택홀(124S)을 통해 액티브층의 소스 영역(114S)과 접속된다. 드레인 전극(110)은 층간 절연막(116)을 관통하는 드레인 콘택홀(124D)을 통해 액티브층의 드레인 영역(114D)과 접속된다. 또한, 드레인 전극(110)은 보호막(118) 및 평탄화층(126)을 관통하도록 형성된 화소 콘택홀(120)을 통해 노출되어 애노드 전극(132)과 접속된다.
- [0022] 이러한 소스 전극(108) 및 드레인 전극(110)은 예를 들어, 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층일 수 있지만, 이에 한정되지 않는다.
- [0023] 액티브층(114)은 채널 영역(114C)을 사이에 두고 마주보는 소스 영역(114S) 및 드레인 영역(114D)을 구비한다. 채널 영역(114C)은 게이트 절연 패턴(112)을 사이에 두고 게이트 전극(106)과 중첩된다. 소스 영역(114S)은 소스 콘택홀(124S)을 통해 소스 전극(108)과 접속되며, 드레인 영역(114D)은 드레인 콘택홀(124D)을 통해 드레인 전극(110)과 접속된다. 이 소스 영역(114S) 및 드레인 영역(114D) 각각은 n형 또는 p형 불순물이 주입된 반도체 물질로 형성되며, 채널 영역(114C)은 n형 또는 p형 불순물이 주입되지 않은 반도체 물질로 형성된다.
- [0024] 액티브층(114)과 기판(101) 사이에는 버퍼막(104)과 차광층(102)이 형성된다. 차광층(102)은 액티브층의 채널 영역(114C)과 중첩되도록 기판(101) 상에 형성된다. 이 차광층(102)은 외부로부터 입사되는 광을 흡수하거나 반사하므로, 채널 영역(114C)으로 입사되는 광을 최소화할 수 있다. 여기서, 차광층(102)은 버퍼막(104) 및 층간 절연막(116)을 관통하는 버퍼 콘택홀(도시하지 않음)을 통해 노출되어 드레인 전극(110)과 전기적으로 접속될 수도 있다. 이러한 차광층(102)은 Mo, Ti, Al, Cu, Cr, Co, W, Ta, Ni과 같은 불투명 금속으로 형성된다.
- [0025] 버퍼막(104)은 유리 또는 폴리이미드(PI) 등과 같은 플라스틱 수지로 형성된 기판(101) 상에 산화 실리콘 또는 질화 실리콘으로 단층 또는 복층 구조로 형성된다. 이 버퍼막(104)은 기판(101)에서 발생하는 수분 또는 불순물의 확산을 방지하거나 결정화시 열의 전달 속도를 조절함으로써, 액티브층(114)의 결정화가 잘 이루어질 수 있도록 하는 역할을 한다.
- [0026] 스토리지 커패시터(Cst)는 층간 절연막(116)을 사이에 두고 스토리지 하부 전극(142) 및 스토리지 상부 전극(144)이 중첩됨으로써 형성된다. 이 때, 스토리지 하부 전극(142)은 게이트 전극(106)과 동일층에 동일 재질로 형성되며, 스토리지 상부 전극(144)은 소스 전극(108)과 동일층에 동일 재질로 형성된다. 이러한 스토리지 캐패시터(Cst)에 충전된 전압에 의해 스위칭 트랜지스터(T1)가 턴-오프되더라도 구동 트랜지스터(T2)는 다음 프레임의 데이터 신호가 공급될 때까지 일정한 전류를 공급하여 발광 소자(130)의 발광을 유지하게 한다.
- [0027] 발광 소자(130)는 구동 트랜지스터(T2)의 드레인 전극(110)과 접속된 애노드 전극(132)과, 애노드 전극(132) 상에 형성되는 유기 발광층(134)과, 유기 발광층(134) 위에 형성된 캐소드 전극(136)을 구비한다.
- [0028] 애노드 전극(132)은 보호막(118) 및 평탄화층(126)을 관통하는 화소 콘택홀(120)을 통해 드레인 전극(110)과 접속된다.
- [0029] 애노드 전극(132)은 बैं크(140)을 관통하도록 형성된 제1 बैं크홀(138a)에 의해 노출되도록 평탄화층(126) 상에 배치된다. 이 애노드 전극(132)은 전면 발광형 유기 발광 표시 장치에 적용되는 경우, 투명 도전막 및 반사효율이 높은 불투명 도전막을 포함하는 다층 구조로 이루어진다. 투명 도전막으로는 인듐-탄-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)과 같은 일함수값이 비교적 큰 재질로 이루어지고, 불투명 도전막으로는 Al, Ag, Cu, Pb, Mo, Ti 또는 이들의 합금을 포함하는 단층 또는 다층 구조로 이루어진다. 예를 들어, 애노드 전극(132)은 투명 도전막, 불투명 도전막 및 투명 도전막이 순차적으로 적층된 구조로 형성된다. 이러한 불투명 도전막을 포함하는 애노드 전극(132)은 화소 구동 회로와 중첩됨으로써 회로 영역(CA)까지도 발광영역(EA)으로 이용할 수 있어 개구율을 향상시킬 수 있다.
- [0030] 유기 발광층(134)은 애노드 전극(132) 상에 정공 관련층, 발광층, 전자 관련층 순으로 또는 역순으로 적층되어 형성된다. 이러한 유기 발광층(134)은 बैं크(140)을 관통하도록 형성된 제1 बैं크홀(138a)에 의해 마련된 발광 영역(EA)에 배치된다. 또한, 유기 발광층(134)은 제2 बैं크홀(138b) 내에서 인접한 서브 화소에 배치되는 유기 발

광층(134)과 बैं크(140)을 통해 분리된다. 특히, 서로 다른 색을 구현하는 인접한 서브 화소들에 배치되는 유기 발광층들(134)은 제2 बैं크홀(138b) 내에서 बैं크(140)를 통해 분리된다.

- [0031] 캐소드 전극(136)은 제1 बैं크홀(138a) 내에서 유기 발광층(134)을 사이에 두고 애노드 전극(132)과 대향하도록 유기 발광층(134) 및 बैं크(140)의 상부면 및 측면 상에 형성된다. 이 캐소드 전극(136)은 전면 발광형 유기 발광 표시 장치에 적용되는 경우, 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)과 같은 투명 도전막으로 이루어진다.
- [0032] 이러한 캐소드 전극(136)은 제2 बैं크홀(138b)을 통해 노출된 보조 전극(168)을 통해 저전위 전원(VSS) 라인(160)과 접속된다. 이 보조 전극(168)은 보조 컨택홀(170)을 통해 저전위 전원 라인(160)과 전기적으로 접속된다.
- [0033] 저전위 전원 라인(160)은 전원 컨택홀(166)을 통해 서로 연결되는 제1 및 제2 저전위 전원 라인(162, 164)을 구비한다. 제1 저전위 전원 라인(162)은 차광층(102)과 동일 평면인 기관(101) 상에 차광층(102)과 동일 재질로 형성된다. 제2 저전위 전원 라인(164)은 스토리지 상부 전극(144)과 동일 평면인 층간 절연막(116) 상에서 스토리지 상부 전극(144)과 동일 재질로 형성된다. 이러한 제2 저전위 전원라인(164)은 버퍼층(104) 및 층간 절연막(116)을 관통하는 전원 컨택홀(166)을 통해 노출된 제1 저전위 전원 라인(162)과 접속된다.
- [0034] 또한, 저전위 전원 라인(160)의 제2 저전위 전원 라인(164)은 보호막(118) 및 평탄화층(126)을 관통하도록 형성된 보조 컨택홀(170)을 통해 노출되어 보조 전극(168)과 접속된다. 한편, 본 발명에서는 저전위 전원 라인(160)이 다층 구조로 형성되는 구조를 예로 들어 설명하였지만, 이외에도 저전위 전원 라인(160)은 차광층(102), 게이트 전극(106) 및 소스 전극(108) 중 적어도 어느 하나와 동일 재질을 이용하여, 단층 구조로 형성될 수도 있다.
- [0035] बैं크(140)는 평탄화층(126) 상에 다층 구조로 형성된다. 이 때, बैं크(140)의 다층 중 보조 전극(168)과 인접한 최하부층은 언더컷(UC)을 포함하도록 형성된다. 본 발명에서는 बैं크(140)가 언더컷(UC)을 포함하는 제1 बैं크(146)와, 제1 बैं크(146) 상에 적층되는 제2 बैं크(148)를 구비하는 구조를 예로 들어 설명하기로 한다.
- [0036] 제1 बैं크(146)는 애노드 전극(132) 및 보조 전극(168)이 형성된 평탄화층(126) 상에 SiN_x 또는 SiO_x 와 같은 무기 절연 재질로 형성된다. 이러한 제1 बैं크(146)는 발광영역(EA)을 마련할 뿐만 아니라, 외부의 수분이나 산소에 취약한 유기 발광층(134)으로 외부의 수분이나 산소가 침투되는 것을 차단한다.
- [0037] 여기서, SiN_x 재질의 제1 बैं크(146)를 형성하는 경우, 제1 बैं크(146)는 실란 가스(SiH_4)와 수소를 포함하지 않는 가스를 반응가스로 하여 평탄화층(126) 상에 증착된다. 실란 가스를 제외한 반응 가스가 수소를 함유하는 경우, 증착과정에서 반응 가스에 함유된 수소와 실란(SiH_4)의 결합으로, SiN_x 재질의 बैं크가 형성될 뿐만 아니라, 다량의 수소가 잔존하게 된다. 다량의 수소가 액티브층(114)으로 확산되면, 액티브층(114)과 반응하여 박막트랜지스터의 특성(예를 들어, 문턱 전압 등)이 변동된다. 이에 따라, 박막트랜지스터의 특성 변동을 방지하기 위해, 실란 가스(SiH_4)와 질소 가스(N_2)를 반응가스로 하여 SiN_x 재질의 제1 बैं크(146)를 형성하는 것이 바람직하다.
- [0038] 제2 बैं크(148)는 제1 बैं크(146) 상에 감광성의 유기 절연 재질로 형성된다. 제2 बैं크(148)는 제1 बैं크(146)와 함께 발광영역(EA)을 마련한다.
- [0039] 이러한 제1 및 제2 बैं크(146, 148) 각각은 애노드 전극(132)의 상부면을 노출시키는 제1 बैं크홀(138a) 및 보조 전극(168)의 상부면을 노출시키는 제2 बैं크홀(138b)에 의해 양측면이 노출된다.
- [0040] 제2 बैं크홀(138b)에 의해 노출된 제2 बैं크(148)의 양측면은 제2 बैं크홀(138b)에 의해 노출되는 제1 बैं크(146)의 양측면보다 돌출되므로, 제2 बैं크홀(138b)과 대응되는 영역에서 제1 बैं크(146)는 언더컷(UC)을 포함하게 된다. 이 경우, 제1 बैं크(146)를 관통하는 제2 बैं크홀(138b)의 하부폭(WD2)은 제2 बैं크(148)를 관통하는 제2 बैं크홀(138b)의 상부폭(WU2)보다 크게 형성된다. 즉, 제2 बैं크홀(138b)은 보조 전극(168)과 가까운 하부폭(WD2)이 보조 전극(168)과 먼 상부폭(WU2)보다 넓도록 형성되므로, 제2 बैं크홀(138b)에 의해 노출된 बैं크(140)의 측면은 역테이퍼 형상을 가진다. 이에 따라, 수직 방향의 직진성을 가지고 성막되는 유기 발광층(134)은 언더컷(UC) 영역에 형성되지 않는다. 제1 बैं크(146)의 언더컷(UC)에 의해 인접한 서브 화소의 유기 발광층(134)들은 제2 बैं크홀(174) 내에서 분리된다. 반면에 수직, 수평 및 경사 방향으로의 회절성을 가지고 성막되는 캐소드 전극(136)은 유기 발광층(134)에 비해 스텝커버리지가 좋아 언더컷(UC) 영역에도 형성된다. 이에 따라, 캐소드 전극(136)은 제2 बैं크홀(138b)에 의해 노출된 보조 전극(168)과 언더컷(UC) 영역에서 접속된다.

- [0041] 그리고, 제1뱅크홀(138a)에 의해 노출되는 제2뱅크(148)의 측면은 제1뱅크홀(138a)에 의해 노출되는 제1뱅크(146)의 측면보다 돌출되지 않으므로, 제1뱅크(146)를 관통하는 제1뱅크홀(138a)의 하부폭(WD1)은 제2뱅크(148)를 관통하는 제1뱅크홀(138a)의 상부폭(WU1) 이하로 형성된다. 즉, 제1뱅크홀(138a)은 애노드 전극(132)으로부터 멀어질수록 선평이 넓어지도록 형성되므로, 제1뱅크홀(138a)에 의해 노출된 뱅크(140)의 측면은 정테이퍼 형상을 가진다. 이에 따라, 직진성을 가지고 성막되는 유기발광층(134)은 애노드 전극(132)의 상부면 및 뱅크(140)의 측면 상에 형성되며, 회절성을 가지고 성막되는 캐소드 전극(136)은 유기발광층(134)의 상부면 및 측면 상에 형성된다.
- [0042] 한편, 본 발명에 따른 유기발광 표시 장치에서는 제1뱅크(146)의 두께(TB)가 도 3a에 도시된 바와 같이 유기발광층(134)의 두께(TE) 이상으로 형성된다. 제2뱅크(148)의 하부면은 보조 전극(168) 상에 형성되는 유기발광층(134)의 상부면보다 상부에 위치하게 된다. 이 경우, 제2뱅크(148)의 측면에 형성된 유기발광층(134)의 측면과, 보조 전극(168) 상에 형성되는 유기발광층(134)의 측면은 좌우로 마주보지 않고 상하로 이격되어 있다. 이러한 상하 이격 공간(S1)을 통과하는 캐소드 전극(136)을 이루는 도전 물질은 제1뱅크(146)의 언더컷 영역의 보조 전극(168) 상에서 상대적으로 넓은 면적으로 증착된다. 이에 따라, 본 발명에 따른 유기발광 표시 장치는 인접한 서브 화소의 캐소드 전극들(136)이 보조 전극(168)을 통해 서로 전기적으로 연결되고, 보조 전극(168)을 통해 저전위 전원 라인(160)과 캐소드 전극(136)이 전기적으로 연결되므로, 수율이 저하되는 것을 방지할 수 있다.
- [0043] 반면에, 제1뱅크(146)의 두께(TB)가 도 3b에 도시된 바와 같이 유기발광층(134) 두께(TE)보다 작게 형성된 비교예의 경우, 보조 전극(168) 상에 형성되는 유기발광층(134)의 상부면은 제2뱅크(148)의 하부면보다 상부에 위치하게 된다. 이 경우, 제2뱅크(148)의 측면에 형성된 유기발광층(134)의 측면과, 보조 전극(168) 상에 형성되는 유기발광층(134)의 측면은 좌우로 마주보도록 이격된다. 이 좌우 이격 공간(S2)은 도 3a에 도시된 상하 이격공간(S1)보다 좁으므로, 캐소드 전극(136)을 이루는 도전 물질은 언더컷(UC) 영역의 보조 전극(168) 상에 상대적으로 좁은 면적으로 증착된다. 즉, 비교예에서는 캐소드 전극(136)이 보조 전극(168) 상에 제대로 증착되지 못해 비교예의 캐소드 전극(136)과 보조 전극(168) 간의 접촉 면적이 감소하게 된다. 이에 따라, 비교예의 유기발광 표시 장치는 인접한 서브 화소의 캐소드 전극들(136)이 서로 전기적으로 연결되지 못하고, 보조 전극(168)과 접속된 저전위 전원 라인(160)과 캐소드 전극(136)이 전기적으로 연결되지 못해 수율이 낮아지게 된다.
- [0044] 도 4a 내지 도 4i는 도 2에 도시된 유기발광 표시 장치의 제조방법을 설명하기 위한 단면도들이다.
- [0045] 도 4a에 도시된 바와 같이 기판(101) 상에 차광층(102) 및 제1저전위 전원 라인(162)이 형성된다.
- [0046] 구체적으로, 기판(101) 상에 증착 공정을 통해 불투명 금속층이 형성된다. 그런 다음, 제1마스크를 이용한 포토리소그래피공정과 식각 공정을 통해 불투명 금속층이 패터닝됨으로써 차광층(102) 및 제1저전위 전원 라인(162)이 형성된다. 여기서, 불투명 금속층으로는 Mo, Ti, Cu, AlNd, Al 또는 Cr 또는 이들의 합금과 같이 금속 물질이 단일층으로 이용되거나, 또는 이들을 이용하여 다층 구조로 이용된다.
- [0047] 도 4b를 참조하면, 차광층(102) 및 제1저전위 전원 라인(162)이 형성된 기판(101) 상에 버퍼막(104)이 형성되고, 그 버퍼막(104) 상에 액티브층(114)이 형성된다.
- [0048] 구체적으로, 차광층(102) 및 제1저전위 전원 라인(162)이 형성된 기판(101) 상에 SiO_x 또는 SiN_x 등과 같은 무기 절연 물질이 전면 증착됨으로써 버퍼막(104)이 형성된다. 그런 다음, 버퍼막(104)이 형성된 기판(101) 상에 LPCVD(Low Pressure Chemical Vapor Deposition), PECVD(Plasma Enhanced Chemical Vapor Deposition) 등의 방법을 통해 아몰퍼스 실리콘 박막이 형성된다. 그런 다음, 아몰퍼스 실리콘 박막을 결정화함으로써 폴리 실리콘 박막으로 형성된다. 그리고, 폴리 실리콘 박막을 제2마스크를 이용한 포토리소그래피 공정 및 식각 공정으로 패터닝함으로써 액티브층(114)이 형성된다.
- [0049] 도 4c를 참조하면, 액티브층(114)이 형성된 버퍼막(104) 상에 게이트 절연 패턴(112)과, 그 게이트 절연 패턴(112) 상에 게이트 전극(106), 스토리지 하부 전극(142) 및 패드 하부 전극(152)이 형성된다.
- [0050] 구체적으로, 액티브층(114)이 형성된 버퍼막(104) 상에 게이트 절연막이 형성되고, 그 위에 스퍼터링 등의 증착 방법으로 게이트 금속층이 형성된다. 게이트 절연막으로는 SiO_x 또는 SiN_x 등과 같은 무기 절연 물질이 이용된다. 게이트 금속층으로는 Mo, Ti, Cu, AlNd, Al 또는 Cr 또는 이들의 합금과 같이 금속 물질이 단일층으로 이용되거나, 또는 이들을 이용하여 다층 구조로 이용된다. 그런 다음, 제3마스크를 이용한 포토리소그래피 공정 및 식각 공정을 통해 게이트 금속층 및 게이트 절연막을 동시에 패터닝함으로써 스토리지 하부 전극(142), 게이트 전극(106), 및 패드 하부 전극(152) 각각과, 그들 각각의 하부에 게이트 절연 패턴(112)이 동일 패턴으로 형성

된다.

- [0051] 그리고, 게이트 전극(106)을 마스크로 이용하여 액티브층(114)에 n⁺형 또는 p⁺형 불순물을 주입함으로써 액티브층(114)의 소스 영역(114S) 및 드레인 영역(114D)이 형성된다.
- [0052] 도 4d를 참조하면, 게이트 전극(106), 스토리지 하부 전극(142) 및 패드 하부 전극(152)이 형성된 기판(101) 상에 소스 및 드레인 콘택홀(124S, 124D)과 제1 패드 콘택홀(158) 및 전원 콘택홀(166)을 가지는 층간 절연막(116)이 형성된다.
- [0053] 구체적으로, 게이트 전극(106), 스토리지 중간 전극(144) 및 패드 하부 전극(152)이 형성된 기판(101) 상에 PECVD 등의 증착 방법으로 층간 절연막(116)이 형성된다. 그런 다음, 제4 마스크를 이용한 포토리소그래피 공정 및 식각 공정을 통해 층간 절연막(116) 및 버퍼막(104)이 선택적으로 패터닝됨으로써 소스 및 드레인 콘택홀(124S, 124D), 제1 패드 콘택홀(158) 및 전원 콘택홀(166)이 형성된다. 소스 및 드레인 콘택홀(124S, 124D) 및 제1 패드 콘택홀(158) 각각은 층간 절연막(116)을 관통하도록 형성됨으로써 소스 전극(108), 드레인 전극(110) 및 패드 하부 전극(152)을 노출시키며, 전원 콘택홀(166)은 층간 절연막(116) 및 버퍼막(104)을 관통하도록 형성됨으로써 제1 저전위 전원 라인(162)을 노출시킨다.
- [0054] 도 4e를 참조하면, 소스 및 드레인 콘택홀(124S, 124D)과 제1 패드 콘택홀(158) 및 전원 콘택홀(166)을 가지는 층간 절연막(116) 상에 소스 전극(108), 드레인 전극(110), 스토리지 상부 전극(144), 패드 상부 전극(154) 및 제2 저전위 전원 라인(164)이 형성된다.
- [0055] 구체적으로, 소스 및 드레인 콘택홀(124S, 124D)과 제1 패드 콘택홀(158) 및 전원 콘택홀(166)을 가지는 층간 절연막(116) 상에 스퍼터링 등의 증착 방법으로 데이터 금속층이 형성된다. 데이터 금속층으로는 Mo, Ti, Cu, AlNd, Al, Cr 또는 이들의 합금과 같이 금속 물질이 단일층으로 이용되거나, 또는 이들을 이용하여 다층 구조로 이용된다. 그런 다음, 제5 마스크를 이용한 포토리소그래피 공정 및 식각 공정을 통해 데이터 금속층 패터닝함으로써 층간 절연막(116) 상에 소스 전극(108), 드레인 전극(110), 스토리지 상부 전극(144), 패드 상부 전극(154) 및 제2 저전위 전원 라인(164)이 형성된다.
- [0056] 도 4f를 참조하면, 소스 전극(108), 드레인 전극(110), 스토리지 상부 전극(144), 패드 상부 전극(154) 및 제2 저전위 전원 라인(164)이 형성된 층간 절연막(116) 상에 화소 콘택홀(120), 보조 콘택홀(170) 및 제2 패드 콘택홀(156)을 가지는 보호막(118) 및 평탄화층(126)이 형성된다.
- [0057] 구체적으로, 소스 전극(108), 드레인 전극(110), 스토리지 상부 전극(144), 패드 상부 전극(154) 및 제2 저전위 전원 라인(164)이 형성된 층간 절연막(116) 상에 보호막(118) 및 평탄화층(126)이 순차적으로 적층된다. 여기서, 보호막(118)으로는 SiO_x, SiN_x 등과 같은 무기 절연 물질이 이용되며, 평탄화층(126)으로는 포토아크릴 등과 같은 감광성 유기 절연 물질이 이용된다. 그런 다음, 평탄화층(126)을 하프톤 마스크 또는 슬릿 마스크와 같은 제6 마스크를 이용한 포토리소그래피공정을 통해 패터닝함으로써 다단 구조의 평탄화층(126)이 형성된다. 다단 구조의 평탄화층(126)은 패드 영역에서 제1 두께로 형성되고, 액티브 영역에서 제1 두께보다 두꺼운 제2 두께로 형성되고, 화소 콘택홀(120), 보조 콘택홀(170) 및 제2 패드 콘택홀(156)이 형성될 영역에는 평탄화층(126)이 형성되지 않는다. 이러한 다단 구조의 평탄화층(126)을 마스크로 이용한 식각 공정을 통해 보호막(118)이 식각됨으로써 화소 콘택홀(120), 보조 콘택홀(170) 및 제2 패드 콘택홀(156)이 형성된다. 그런 다음, 다단 구조의 평탄화층(126)을 에칭함으로써 패드 영역에 배치된 제1 두께의 평탄화층(126)은 제거되어 패드 영역의 보호막(118)이 노출되고, 제2 두께의 평탄화층(126)은 두께가 얇아져 액티브 영역의 보호막(118) 상에 배치된다.
- [0058] 도 4g를 참조하면, 평탄화층(126)이 형성된 기판(101) 상에 애노드 전극(132) 및 보조 전극(168)이 형성된다.
- [0059] 구체적으로, 평탄화층(126)이 형성된 기판(101) 상에 애노드용 도전층이 전면 증착된다. 여기서, 애노드용 도전층은 투명 도전막 및 반사효율이 높은 불투명 도전막을 포함하는 다층 구조로 이루어진다. 그런 다음, 제7 마스크를 이용한 포토리소그래피 공정 및 식각 공정을 통해 애노드용 도전층을 패터닝함으로써 층간 절연막(126) 상에 애노드 전극(132) 및 보조 전극(168)이 형성된다.
- [0060] 도 4h를 참조하면, 애노드 전극(132) 및 보조 전극(168)이 형성된 기판(101) 상에 제1 및 제2 뱅크홀(138a, 138b)을 가지는 뱅크(140)가 형성된다. 이에 대해, 도 5a 내지 도 5d를 결부하여 구체적으로 설명하기로 한다.
- [0061] 구체적으로, 애노드 전극(132) 및 보조 전극(168)이 형성된 기판(101) 상에 도 5a에 도시된 바와 같이 무기 절

연막(147) 및 감광성을 가지는 유기 절연막(149)을 순차적으로 적층한다. 그런 다음, 유기 절연막(149)을 제8 마스크를 이용한 포토리소그래피 공정을 통해 패터닝함으로써 다단 구조의 유기 절연막(149)이 형성된다. 다단 구조의 유기 절연막(149)은 제2 뱅크홀이 형성될 영역에는 형성되지 않고, 제1 뱅크홀이 형성될 영역 및 패드 영역에서는 제1 두께로 형성되고, 뱅크가 형성될 영역에서 제2 두께로 형성된다. 이러한 다단 구조의 유기 절연막(149)을 마스크로 이용한 식각 공정을 통해 무기 절연막(147)을 과식각함으로써 도 5b에 도시된 바와 같이 보조 전극(168)을 노출시키는 언더컷(UC) 구조의 제2 뱅크홀(138b)이 형성된다. 그런 다음, 다단 구조의 유기 절연막(149)을 에칭함으로써 도 5c에 도시된 바와 같이 제1 두께의 유기 절연막(149)은 제거되어 패드 영역 및 애노드 전극(132) 상의 무기 절연막(147)이 노출되고, 제2 두께의 유기 절연막(149)은 두께가 얇아져 제2 뱅크(148)가 된다.

[0062] 그런 다음, 제2 뱅크(148)를 마스크로 이용하여 무기 절연막(147)이 식각된다. 이에 따라, 도 5d에 도시된 바와 같이 패드 영역 상의 무기 절연막(147)이 제거되어 패드 상부 전극(154)이 노출됨과 동시에, 애노드 전극(132) 상의 무기 절연막(147)이 제거되어 애노드 전극(132)을 노출시키는 제1 뱅크홀(138a)을 가지는 제1 뱅크(146)가 형성된다.

[0063] 도 4i를 참조하면, 제1 및 제2 뱅크(146, 148)가 형성된 기판(101) 상에 유기 발광층(134) 및 캐소드(136) 전극이 순차적으로 형성된다.

[0064] 구체적으로, 새도우마스크를 이용한 증착 공정을 통해 제1 및 제2 뱅크(146, 148)가 형성된 기판(101) 상에 유기 발광층(134) 및 캐소드 전극(136)이 순차적으로 형성된다. 이 때, 수직 방향으로의 직진성을 가지고 성막되는 유기 발광층(134)은 언더컷(UC) 영역에 형성되지 않고, 수직, 수평 및 경사 방향으로의 회절성을 가지고 성막되는 캐소드 전극(136)은 언더컷 영역(UC)에 형성된다.

[0065] 이와 같이, 본 발명에서는 제1 뱅크홀(138a)에 의해 노출되는 뱅크(140)의 양측면이 정테이퍼 형상으로 형성되고, 제2 뱅크홀(138b)에 의해 노출되는 뱅크(140)의 양측면이 역테이퍼 형상으로 형성된다. 이 역테이퍼 형상을 이루는 제2 뱅크(148) 하부에 위치하는 제1 뱅크(146)는 언더컷(UC)을 포함하게 된다. 이러한 언더컷(UC)에 의해, 별도의 격벽 구조물없이도 보조 전극(168)은 제2 뱅크홀(138b) 내에서 노출되므로 보조 전극(168)과 캐소드 전극(136)이 전기적으로 접속된다. 이에 따라, 본 발명에서는 격벽 구조물을 형성하기 위한 별도의 마스크 공정을 생략할 수 있어 구조 및 제조 공정을 단순화할 수 있으므로 생산성을 향상시킬 수 있다.

[0066] 도 6은 본 발명의 제2 실시 예에 따른 유기 발광 표시 장치를 나타내는 단면도이다.

[0067] 도 6에 도시된 유기 발광 표시 장치는 도 2에 도시된 유기 발광 표시 장치와 대비하여 제2 뱅크홀(138b)에 의해 노출된 뱅크(140)의 일측면이 역테이퍼 형상을 가지고 뱅크(140)의 타측면이 정테이퍼 형상을 가지도록 형성되는 것을 제외하고는 동일한 구성요소를 구비한다. 이에 따라, 동일한 구성요소에 대한 상세한 설명은 생략하기로 한다.

[0068] 제2 뱅크홀(138b)에 의해 노출된 제2 뱅크(148)의 일측면은 제2 뱅크홀(138b)에 의해 노출되는 제1 뱅크(146)의 일측면보다 돌출되므로, 제2 뱅크홀(138b)과 대응되는 영역에서 제1 뱅크(146)는 언더컷(UC)을 포함하게 된다. 이 경우, 제1 뱅크(146)를 관통하는 제2 뱅크홀(138b)의 하부폭(WD2)은 제2 뱅크를 관통하는 제2 뱅크홀(138b)의 상부폭(WU2)보다 크게 형성된다. 즉, 제2 뱅크홀(138b)은 보조 전극(168)과 가까운 하부폭(WD2)이 보조 전극(168)과 먼 상부폭(WU2)보다 넓도록 형성되므로, 제2 뱅크홀(138b)에 의해 노출된 뱅크(140)의 일측면은 역테이퍼 형상을 가진다. 이에 따라, 수직 방향의 직진성을 가지고 성막되는 유기 발광층(134)은 언더컷(UC) 영역에 형성되지 않는다. 이에 따라, 제1 뱅크(146)의 언더컷(UC)에 의해 인접한 서브 화소의 유기 발광층(134)들은 제2 뱅크홀(174) 내에서 분리된다. 반면에 수직, 수평 및 경사 방향으로의 회절성을 가지고 성막되는 캐소드 전극(136)은 유기 발광층(134)에 비해 스텝커버리지가 좋아 언더컷(UC) 영역에도 형성된다. 이에 따라, 캐소드 전극(136)은 제2 뱅크홀(138b)에 의해 노출된 보조 전극(168)과 언더컷(UC) 영역에서 접속된다.

[0069] 제2 뱅크홀(138b)에 의해 노출된 제2 뱅크(148)의 타측면은 제2 뱅크홀(138b)에 의해 노출되는 제1 뱅크(146)의 타측면보다 돌출되지 않으므로, 제2 뱅크홀(138b)에 의해 노출된 뱅크(140)의 타측면은 정테이퍼 형상을 가진다. 이 경우, 제2 뱅크홀(138b)에 의해 노출된 정테이퍼 형상을 가지는 뱅크(140)의 타측면에 의해 제2 뱅크홀(138b)의 크기는 도 2에 도시된 제2 뱅크홀(138b)의 크기보다 크게 형성할 수 있다. 이에 따라, 캐소드 전극(136)의 증착면적이 넓어져 캐소드 전극(136)의 단선불량을 방지할 수 있다.

[0070] 이와 같이, 본 발명에서는 제2 뱅크홀(138b)에 의해 노출되는 뱅크(140)의 일측면이 역테이퍼 형상으로 형성됨으로써 보조 전극(168)을 노출시키는 제1 뱅크(146)는 언더컷(UC)을 포함하게 된다. 이러한 언더컷(UC)에 의해,

별도의 격벽 구조물없이도 보조 전극(168)은 제2뱅크홀(138b) 내에서 노출되므로 보조 전극(168)과 캐소드 전극(136)이 전기적으로 접속된다. 이에 따라, 본 발명에서는 격벽 구조물을 형성하기 위한 별도의 마스크 공정을 생략할 수 있어 구조 및 제조 공정을 단순화할 수 있으므로 생산성을 향상시킬 수 있다.

[0071] 도 7a 및 도 7b는 도 6에 도시된 본 발명의 제2 실시 예에 따른 유기 발광 표시 장치의 뱅크의 제조 방법을 설명하기 위한 단면도들이다. 본 발명의 제2 실시 예에 따른 유기 발광 표시 장치의 제조 방법 중 애노드 전극(132)까지의 제1 내지 제7 마스크 공정은 본 발명의 제1 실시 예와 동일하므로, 이에 대한 상세한 설명은 생략하기로 한다.

[0072] 구체적으로, 애노드 전극(132) 및 보조 전극(168)이 형성된 기판(101) 상에 도 7a에 도시된 바와 같이 무기 절연막(147) 및 감광성을 가지는 유기 절연막(149)을 순차적으로 적층한다. 그런 다음, 유기 절연막(149)을 제8마스크를 이용한 포토리소그래피 공정을 통해 패터닝함으로써 다단 구조의 유기 절연막(149)이 형성된다. 다단 구조의 유기 절연막(149)은 뱅크의 일측면을 노출시키는 제2뱅크홀이 형성될 일부 영역에는 형성되지 않고, 뱅크의 타측면을 노출시키는 제2뱅크홀이 형성될 나머지 영역, 제1뱅크홀이 형성될 영역 및 패드 영역에서는 제1 두께로 형성되고, 뱅크가 형성될 영역에서 제2 두께로 형성된다. 이러한 다단 구조의 유기 절연막(149)을 마스크로 이용한 식각 공정을 통해 무기 절연막(147)을 과식각함으로써 도 7b에 도시된 바와 같이 보조 전극(168)을 노출시키는 언더컷(UC) 구조의 제2뱅크홀(138b)이 형성된다. 그런 다음, 다단 구조의 유기 절연막(149)을 에칭함으로써 도 7c에 도시된 바와 같이 제1 두께의 유기 절연막(149)은 제거되어 패드 영역 및 애노드 전극(132) 상의 무기 절연막(147)이 노출되고, 제2 두께의 유기 절연막(149)은 두께가 얇아져 제2뱅크(148)가 된다.

[0073] 그런 다음, 제2뱅크(148)를 마스크로 이용하여 무기 절연막(147)이 식각된다. 이에 따라, 도 7d에 도시된 바와 같이 제2뱅크홀(138b)의 타측면과 인접한 보조 전극(168) 및 패드 영역 상의 무기 절연막(147)이 제거되어 패드 상부 전극(154)이 노출됨과 동시에, 애노드 전극(132) 상의 무기 절연막(147)이 제거되어 애노드 전극(132)을 노출시키는 제1뱅크홀(138a)을 가지는 제1뱅크(146)가 형성된다.

[0074] 그런 다음, 제1 및 제2뱅크(146, 148)가 형성된 기판(101) 상에 유기 발광층(134) 및 캐소드(136) 전극이 순차적으로 형성된다.

[0075] 도 8은 본 발명의 제3 실시 예에 따른 유기 발광 표시 장치를 나타내는 단면도이다.

[0076] 도 8에 도시된 유기 발광 표시 장치는 도 1에 도시된 유기 발광 표시 장치와 대비하여 제2뱅크홀(138b)과 뱅크(140)를 사이에 두고 이격되는 제3뱅크홀(138c)을 추가로 구비하는 것을 제외하고는 동일한 구성요소를 구비한다. 이에 따라, 동일한 구성요소에 대한 상세한 설명은 생략하기로 한다.

[0077] 제3뱅크홀(138c)은 제2뱅크홀(138b)과 마찬가지로 제1 및 제2뱅크(146, 148)를 관통하도록 형성되어 보조 전극(168)의 상부면 및 제1 및 제2뱅크(146, 148)의 측면을 노출시킨다.

[0078] 이러한 제2 및 제3뱅크홀(138b) 사이에 배치되는 제2뱅크(148)의 양측면은 그 제2뱅크(148) 하부에 배치되는 제1뱅크(146)의 양측면보다 돌출된다. 이에 따라, 제2 및 제3뱅크홀(138b) 사이에 배치되는 제1뱅크(146)는 양측에 언더컷(UC)을 포함하게 된다. 즉, 제2 및 제3뱅크홀(138b, 138c) 사이에 배치되는 뱅크(140)의 양측면은 역테이퍼 형상을 가진다. 이에 따라, 수직 방향의 직진성을 가지고 성막되는 유기 발광층(134)은 언더컷(UC) 영역에 형성되지 않는다. 이에 따라, 제1뱅크(146)의 언더컷(UC)에 의해 인접한 서브 화소의 유기 발광층(134)들은 제2 및 제3뱅크홀(138b, 138c) 내에서 분리된다. 반면에 수직, 수평 및 경사 방향으로의 회절성을 가지고 성막되는 캐소드 전극(136)은 유기 발광층(134)에 비해 스텝커버리지가 좋아 언더컷(UC) 영역에도 형성된다. 이에 따라, 캐소드 전극(136)은 제2 및 제3뱅크홀(138b, 138c)에 의해 노출된 보조 전극(168)과 언더컷(UC) 영역에서 접속된다.

[0079] 제2뱅크홀(138b)에 의해 노출된 제2뱅크(148)의 타측면은 제2뱅크홀(138b)에 의해 노출되는 제1뱅크(146)의 타측면보다 돌출되지 않고, 제3뱅크홀(138c)에 의해 노출된 제2뱅크(148)의 일측면은 제2뱅크홀(138b)에 의해 노출되는 제1뱅크(146)의 일측면보다 돌출되지 않는다. 이에 따라, 제2뱅크홀(138b)에 의해 노출된 뱅크(140)의 타측면은 정테이퍼 형상을 가지고, 제3뱅크홀(138c)에 의해 노출된 뱅크(140)의 일측면도 정테이퍼 형상을 가진다. 이 경우, 제2 및 제3뱅크홀(138b)에 의해 노출되는 보조 전극(168)의 면적이 넓으므로, 캐소드 전극(136)의 증착면적이 넓어져 캐소드 전극(136)의 단선불량을 방지할 수 있다.

[0080] 이와 같이, 본 발명에서는 제2 및 제3뱅크홀(138b, 138c) 사이에 배치되는 뱅크(140)의 적어도 일측면이 역테이퍼 형상으로 형성됨으로써 제2 및 제3뱅크홀(138b, 138c)을 통해 보조 전극(168)을 노출시키는 제1뱅크(146)는

다수개의 언더컷(UC)을 포함하게 된다. 이러한 언더컷(UC)에 의해, 별도의 격벽 구조물없이도 보조 전극(168)은 제2 및 제3 뱅크홀(138b, 138c) 내에서 노출되므로 보조 전극(168)과 캐소드 전극(136)이 전기적으로 접속된다. 이에 따라, 본 발명에서는 격벽 구조물을 형성하기 위한 별도의 마스크 공정을 생략할 수 있어 구조 및 제조 공정을 단순화할 수 있으므로 생산성을 향상시킬 수 있다.

[0081] 도 9a 내지 도 9d는 도 8에 도시된 본 발명의 제3 실시 예에 따른 유기 발광 표시 장치의 뱅크 및 격벽의 제조 방법을 설명하기 위한 단면도들이다. 본 발명의 제3 실시 예에 따른 유기 발광 표시 장치의 제조 방법 중 애노드 전극(132)까지의 제1 내지 제7 마스크 공정은 본 발명의 제1 실시 예와 동일하므로, 이에 대한 상세한 설명은 생략하기로 한다.

[0082] 구체적으로, 애노드 전극(132) 및 보조 전극(168)이 형성된 기판(101) 상에 도 9a에 도시된 바와 같이 무기 절연막(147) 및 감광성을 가지는 유기 절연막(149)을 순차적으로 적층한다. 그런 다음, 유기 절연막(149)을 제8 마스크를 이용한 포토리소그래피 공정을 통해 패터닝함으로써 다단 구조의 유기 절연막(149)이 형성된다. 다단 구조의 유기 절연막(149)은 제2 및 제3 뱅크홀 각각이 형성될 일부 영역에는 형성되지 않고, 제2 및 제3 뱅크홀 각각이 형성될 나머지 영역, 제1 뱅크홀이 형성될 영역 및 패드 영역에서는 제1 두께로 형성되고, 뱅크가 형성될 영역에서 제2 두께로 형성된다. 이러한 다단 구조의 유기 절연막(149)을 마스크로 이용한 식각 공정을 통해 무기 절연막(147)을 과식각함으로써 도 9b에 도시된 바와 같이 보조 전극(168)의 적어도 두 영역을 노출시키는 언더컷(UC) 구조의 제2 및 제3 뱅크홀(138b, 138c)이 형성된다. 그런 다음, 다단 구조의 유기 절연막(149)을 에칭함으로써 도 9c에 도시된 바와 같이 제1 두께의 유기 절연막(149)은 제거되어 패드 영역 및 애노드 전극(132) 상의 무기 절연막(147)이 노출되고, 제2 두께의 유기 절연막(149)은 두께가 얇아져 제2 뱅크(148)가 된다.

[0083] 그런 다음, 제2 뱅크(148)를 마스크로 이용하여 무기 절연막(147)이 식각된다. 이에 따라, 도 9d에 도시된 바와 같이 제2 뱅크홀(138b)의 타측면과 인접한 보조 전극(168) 및 패드 영역 상의 무기 절연막(147)이 제거되어 보조 전극(168) 및 패드 상부 전극(154)이 노출됨과 동시에, 애노드 전극(132) 상의 무기 절연막(147)이 제거되어 애노드 전극(132)을 노출시키는 제1 뱅크홀(138a)을 가지는 제1 뱅크(146)가 형성된다.

[0084] 그런 다음, 제1 및 제2 뱅크(146, 148)가 형성된 기판(101) 상에 유기 발광층(134) 및 캐소드(136) 전극이 순차적으로 형성된다.

[0085] 이상의 설명은 본 발명을 예시적으로 설명한 것에 불과하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 본 발명의 기술적 사상에서 벗어나지 않는 범위에서 다양한 변형이 가능할 것이다. 따라서 본 발명의 명세서에 개시된 실시 예들은 본 발명을 한정하는 것이 아니다. 본 발명의 범위는 아래의 특허청구범위에 의해 해석되어야 하며, 그와 균등한 범위 내에 있는 모든 기술도 본 발명의 범위에 포함되는 것으로 해석해야 할 것이다.

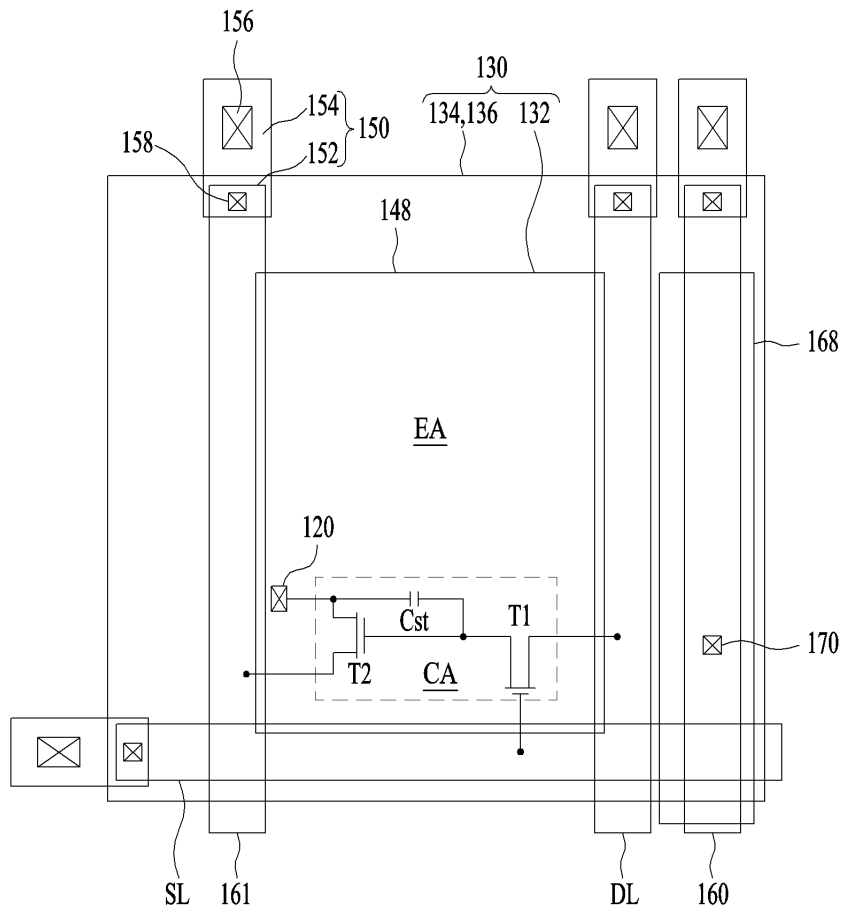
부호의 설명

[0086]

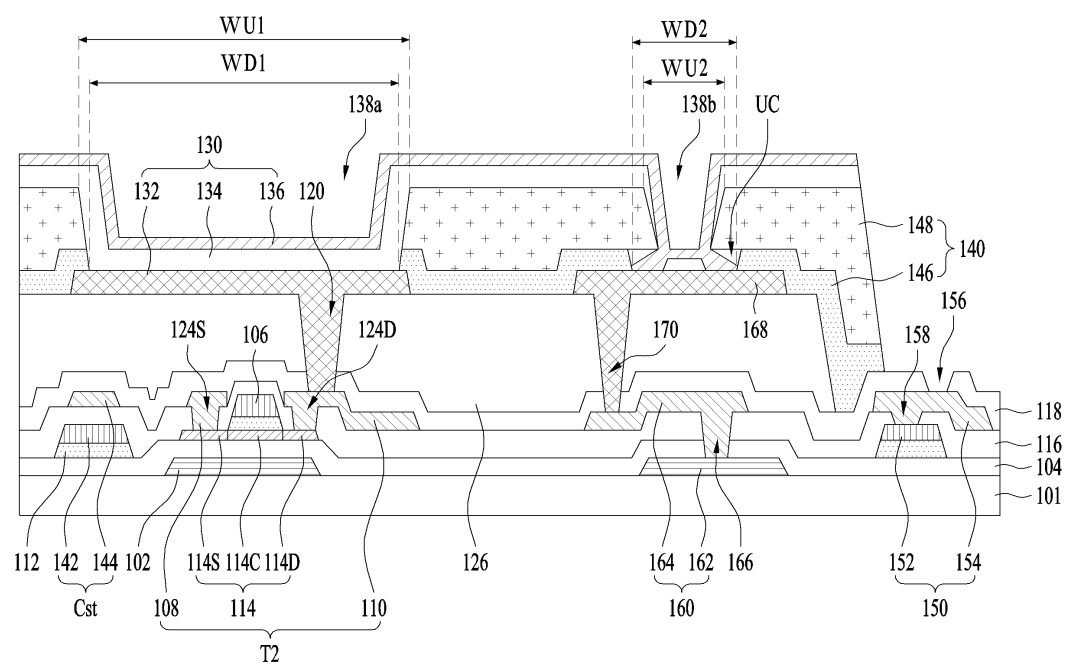
101 : 기판	126 : 평탄화층
132 : 애노드 전극	134 : 발광층
136 : 캐소드 전극	140 : 뱅크
146: 제1 뱅크	148 : 제2 뱅크

도면

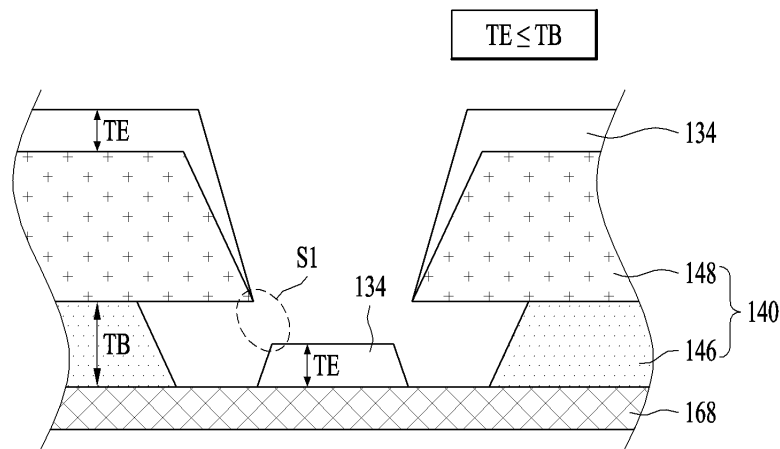
도면1



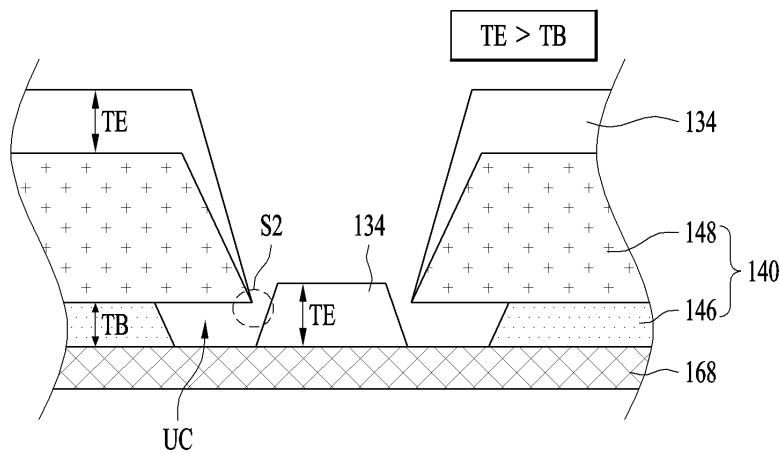
도면2



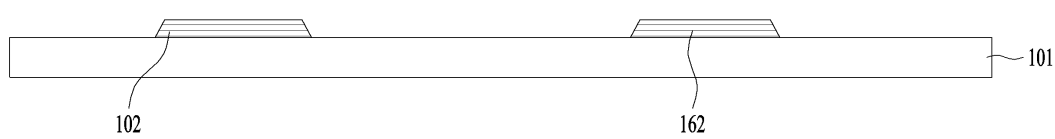
도면3a



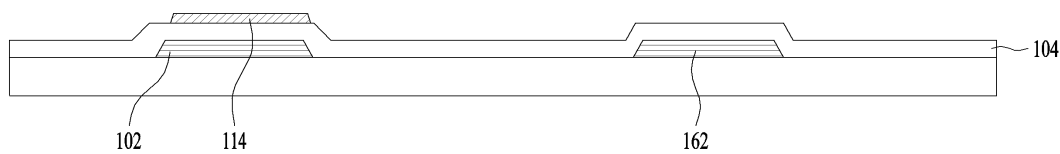
도면3b



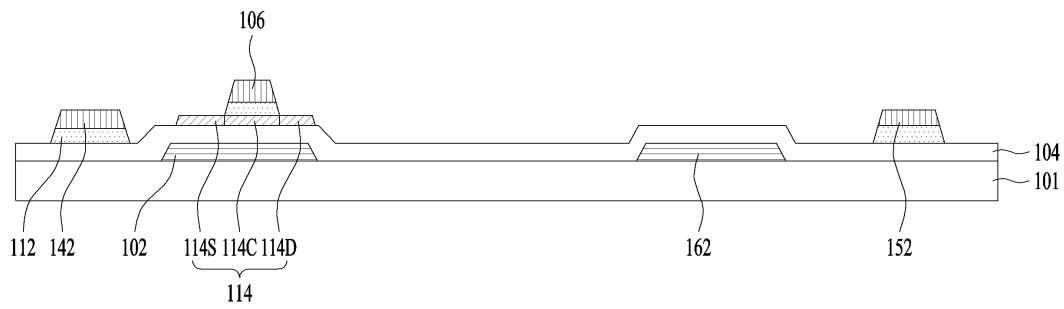
도면4a



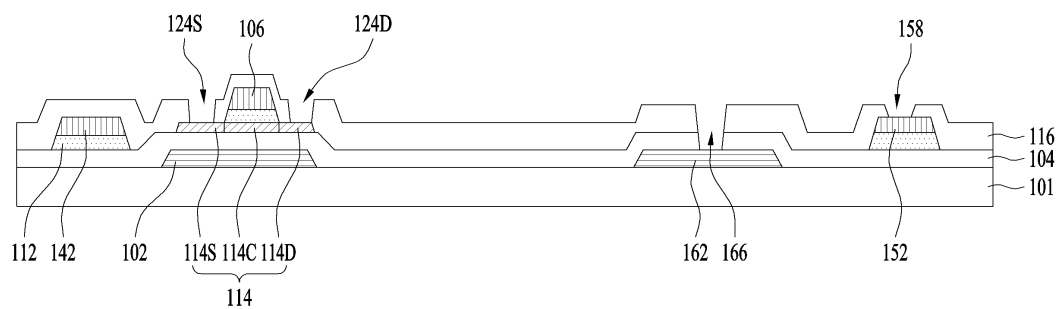
도면4b



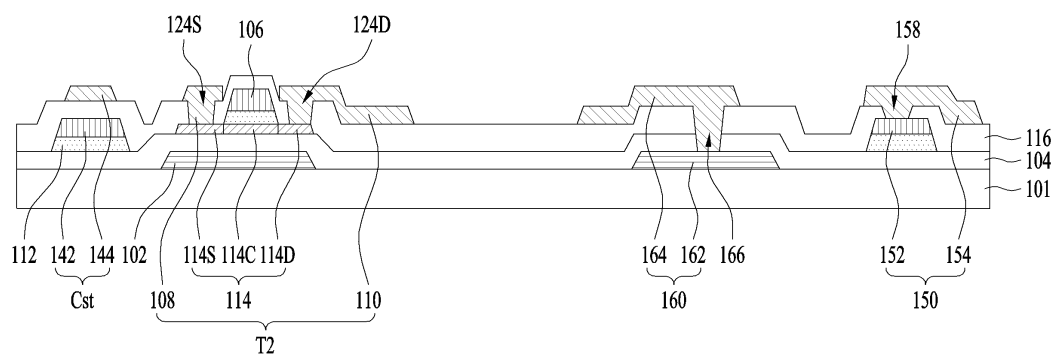
도면4c



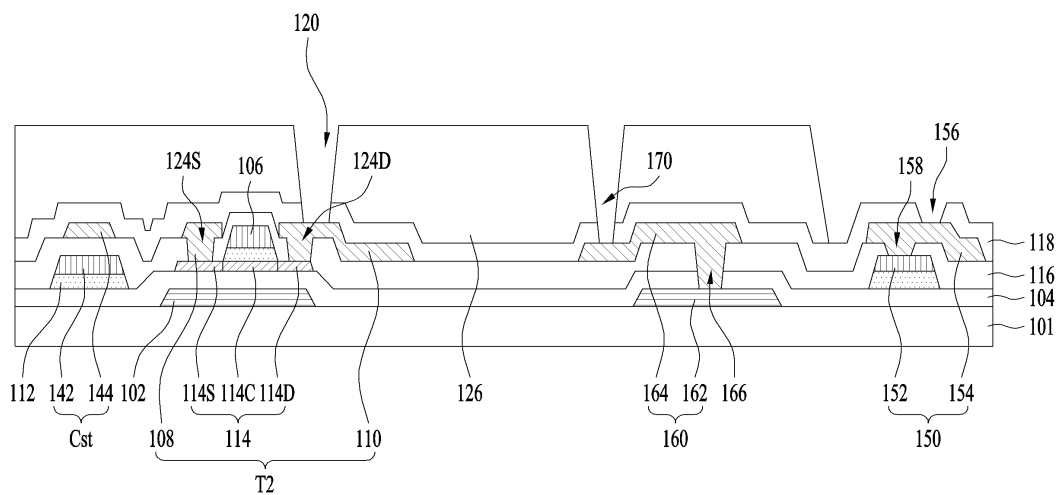
도면4d



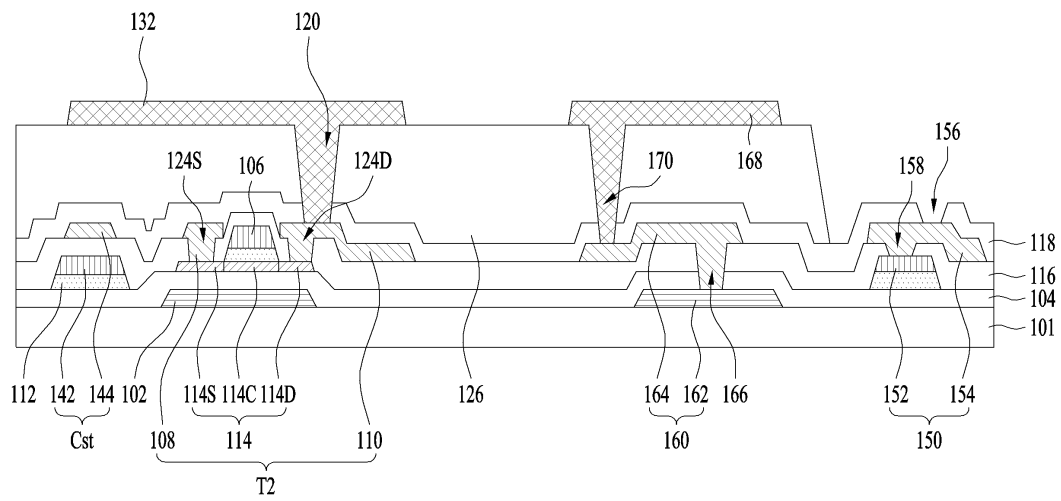
도면4e



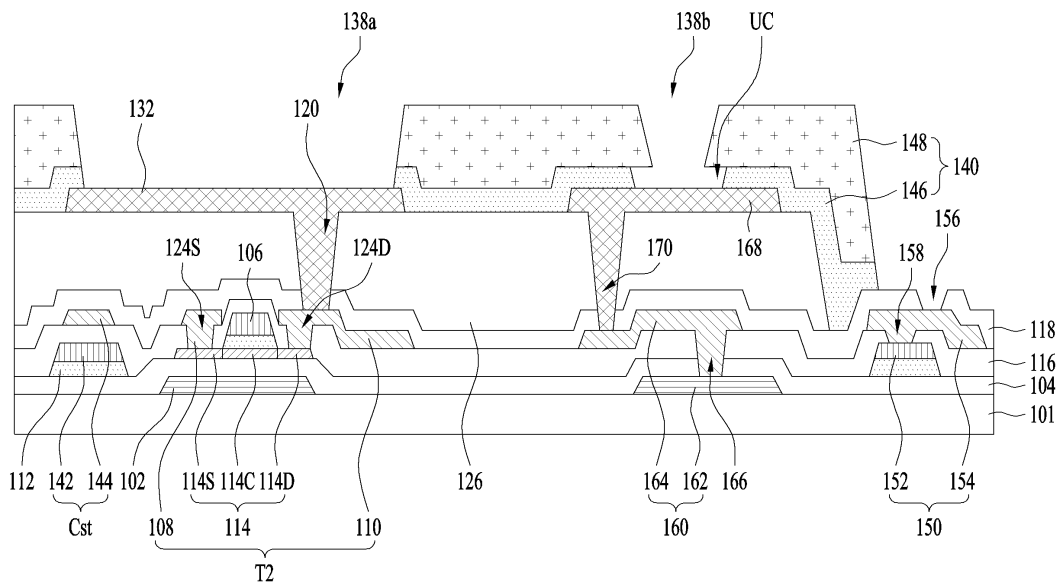
도면4f



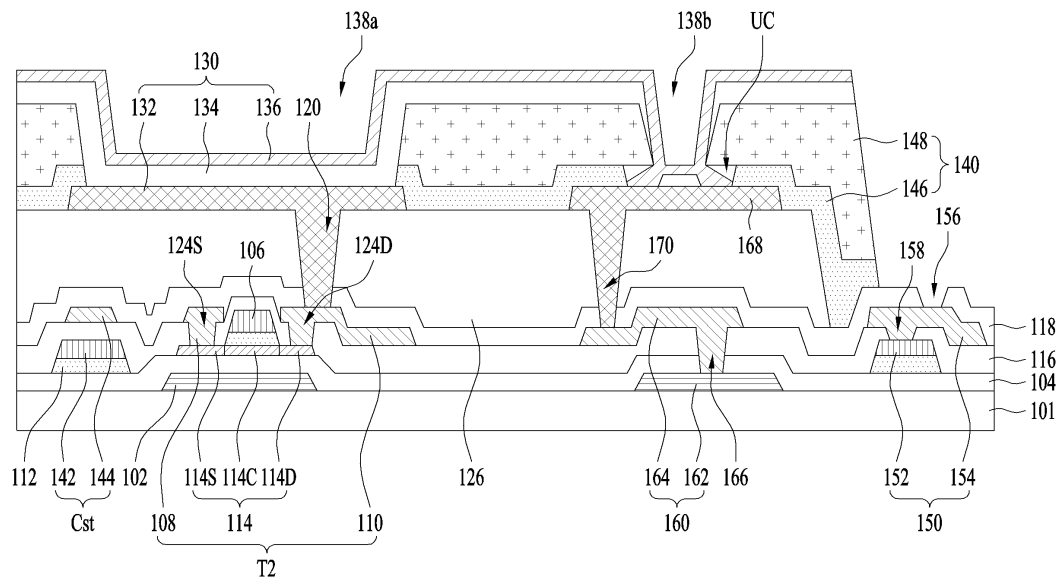
도면4g



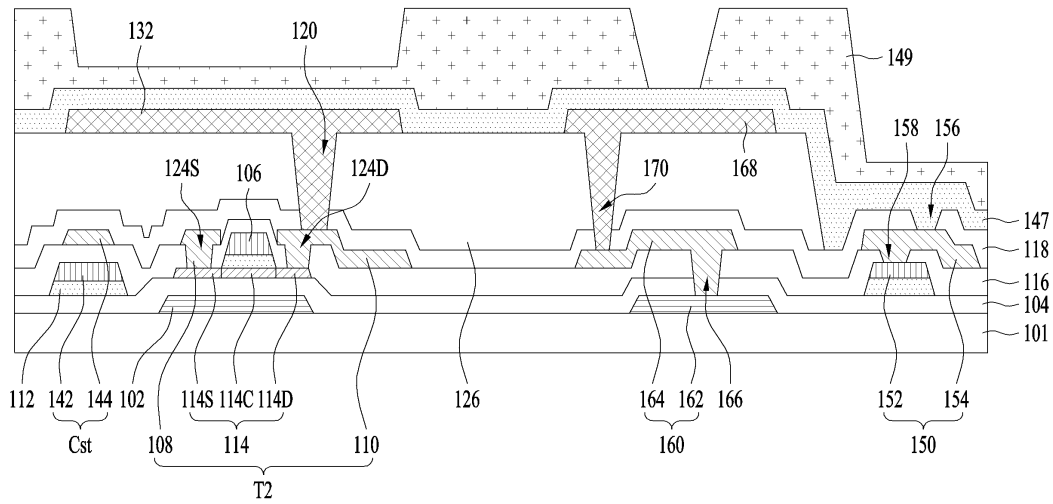
도면4h



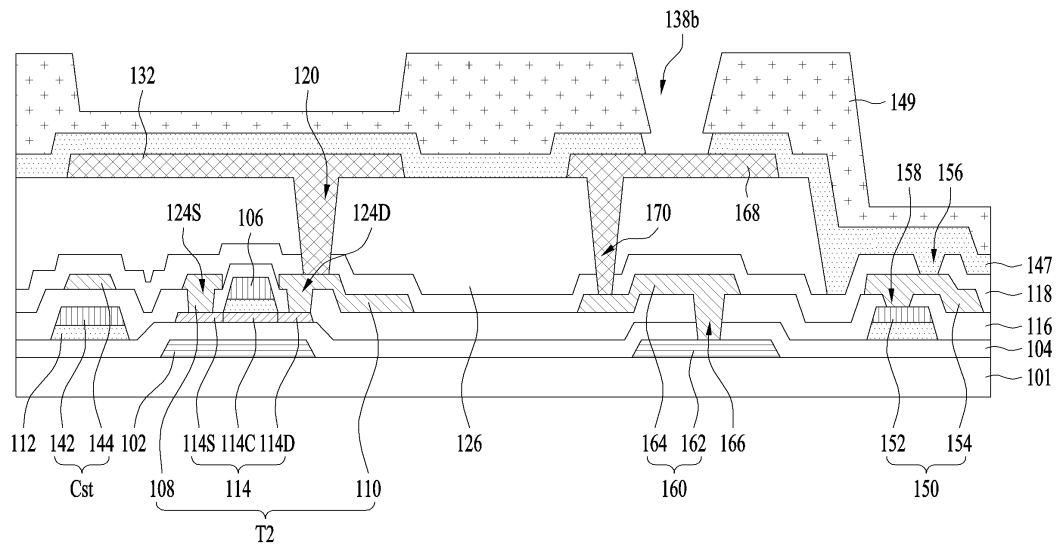
도면4i



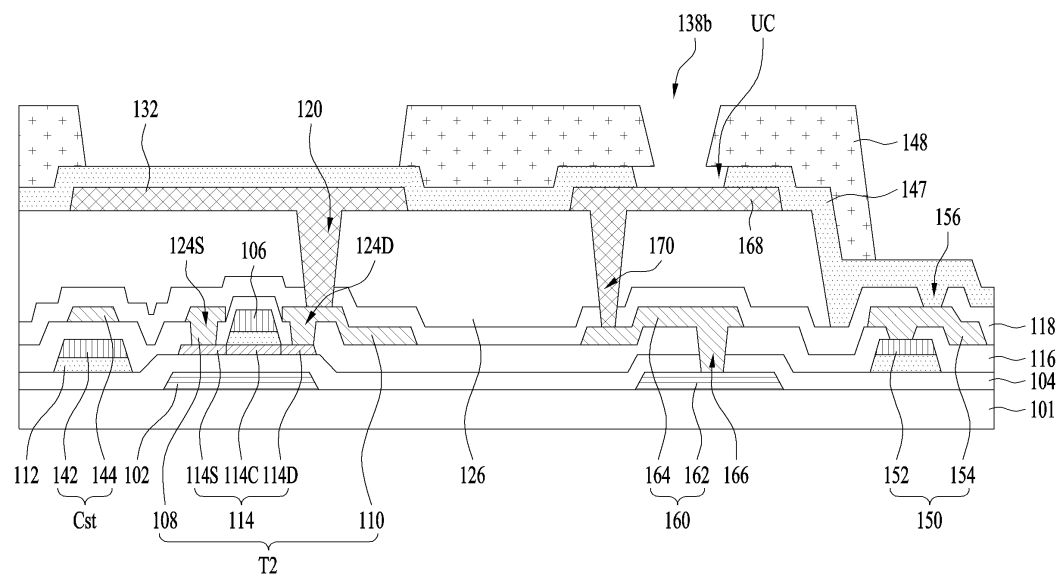
도면5a



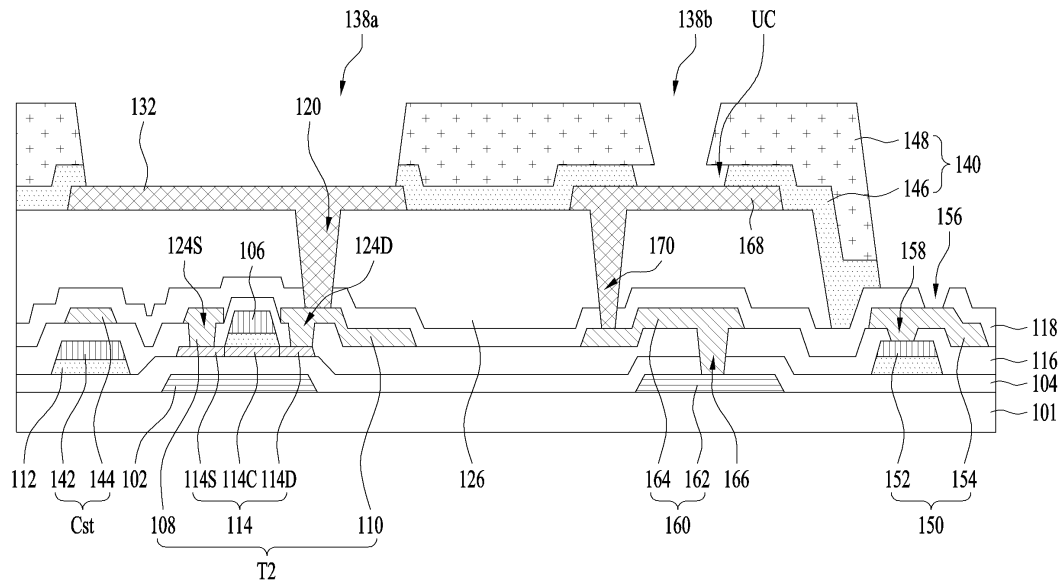
도면5b



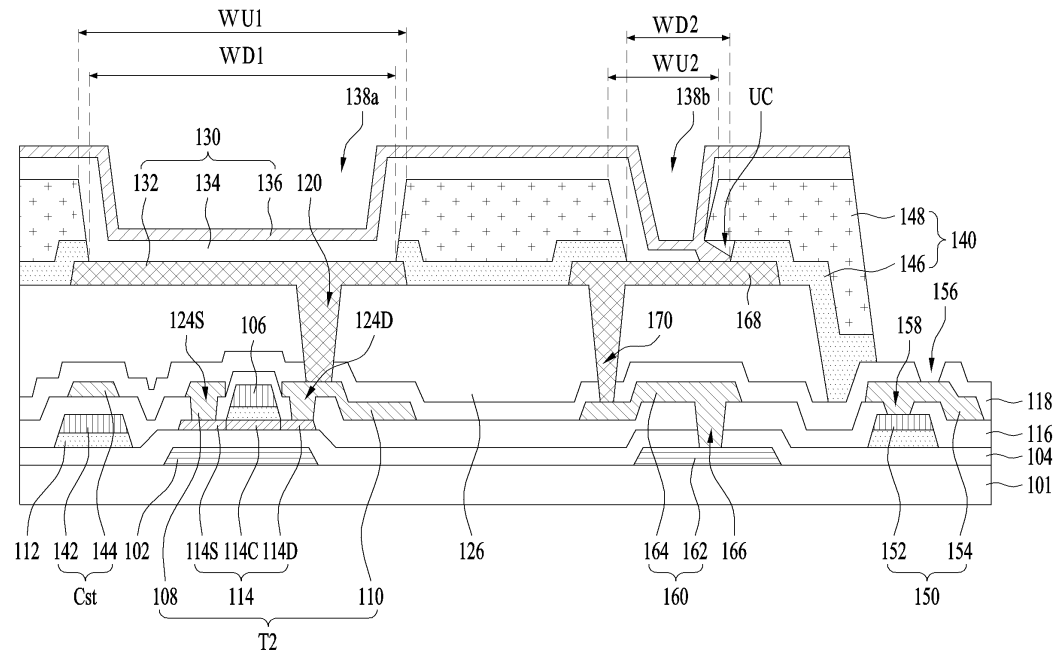
도면5c



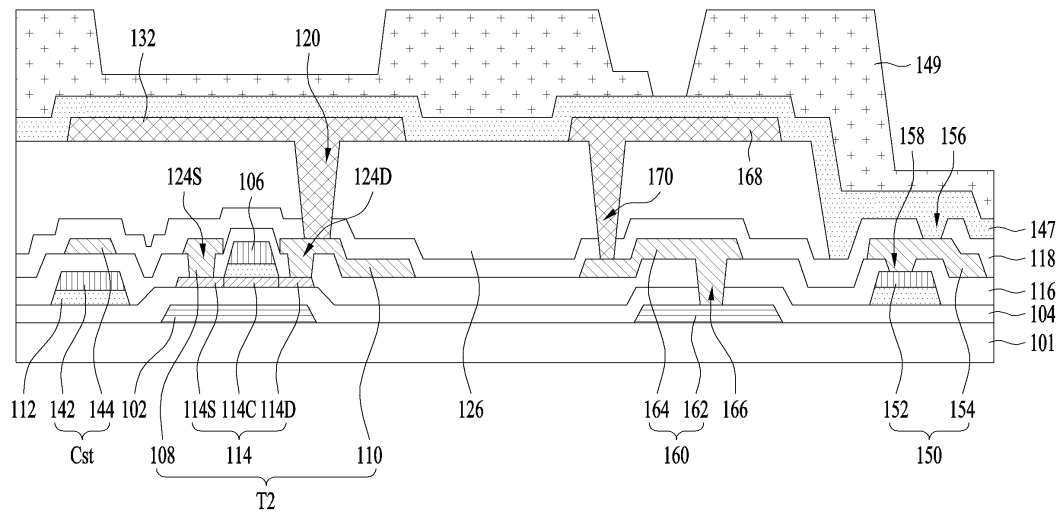
도면5d



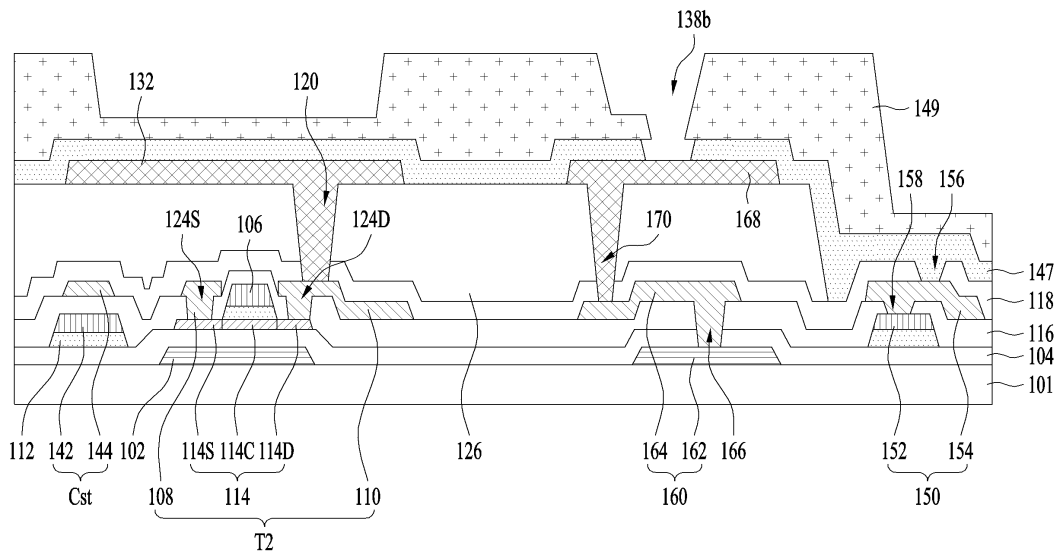
도면6



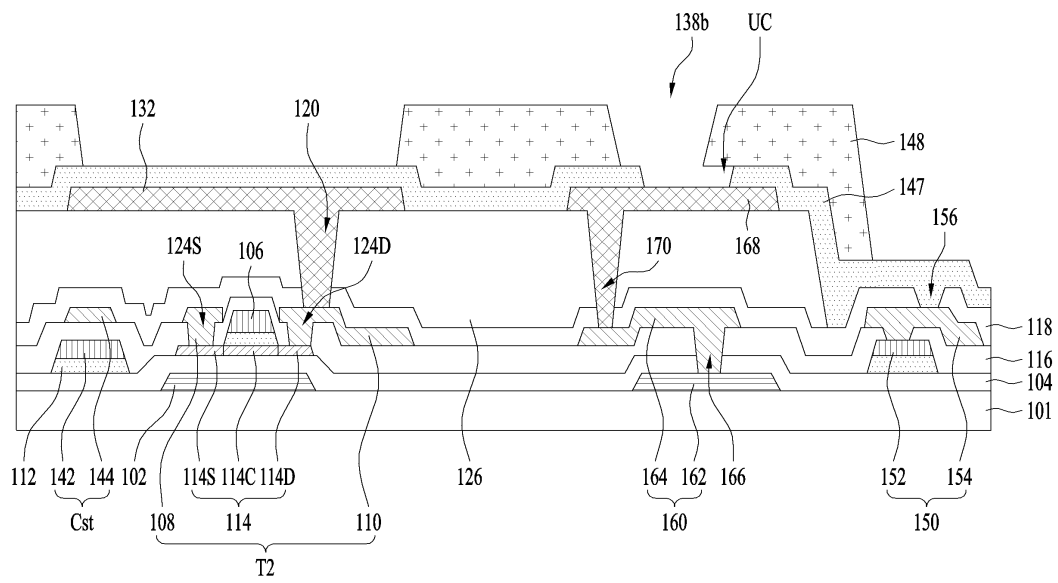
도면7a



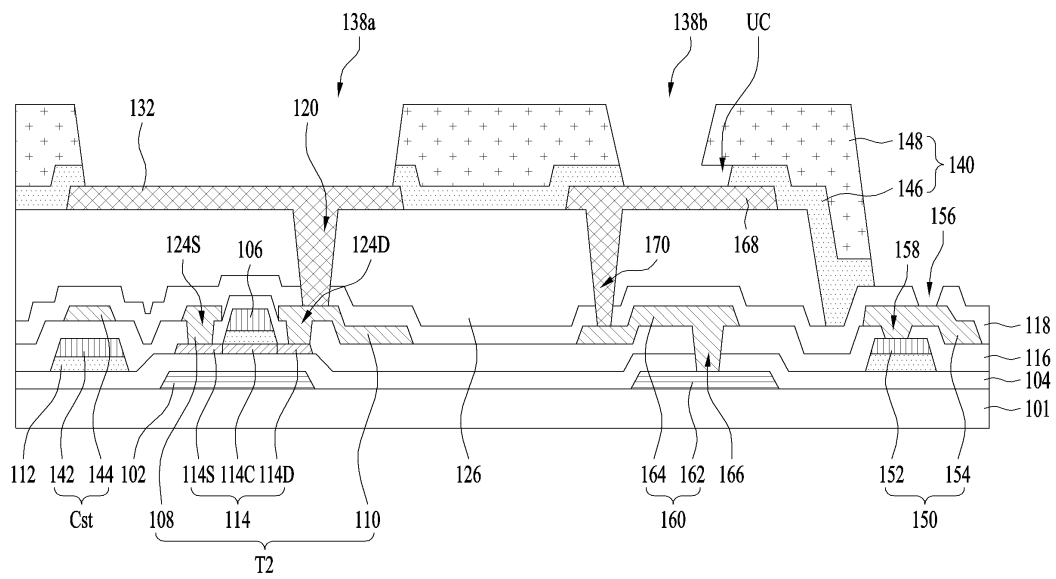
도면7b



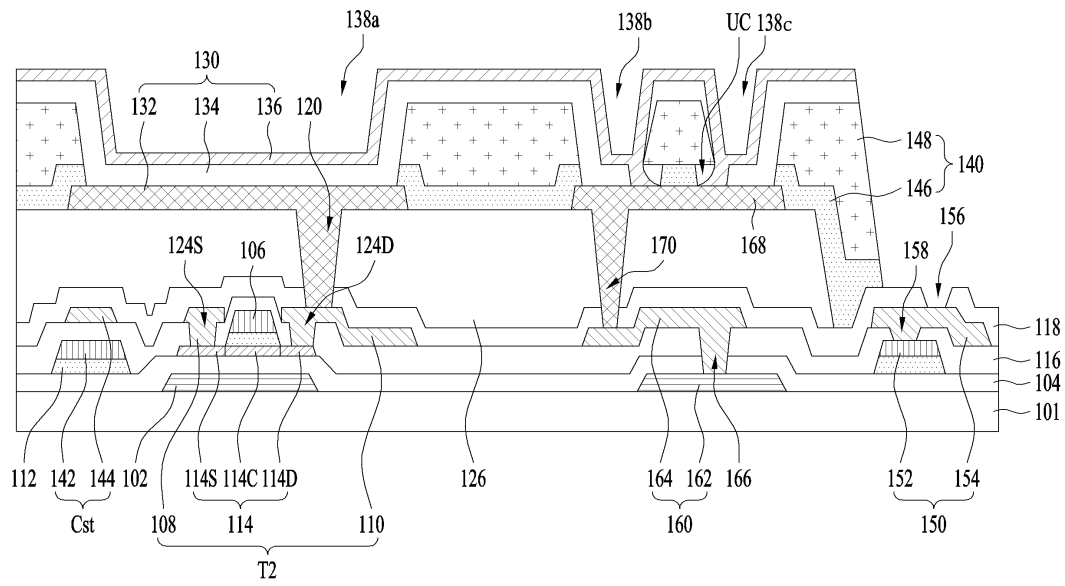
도면7c



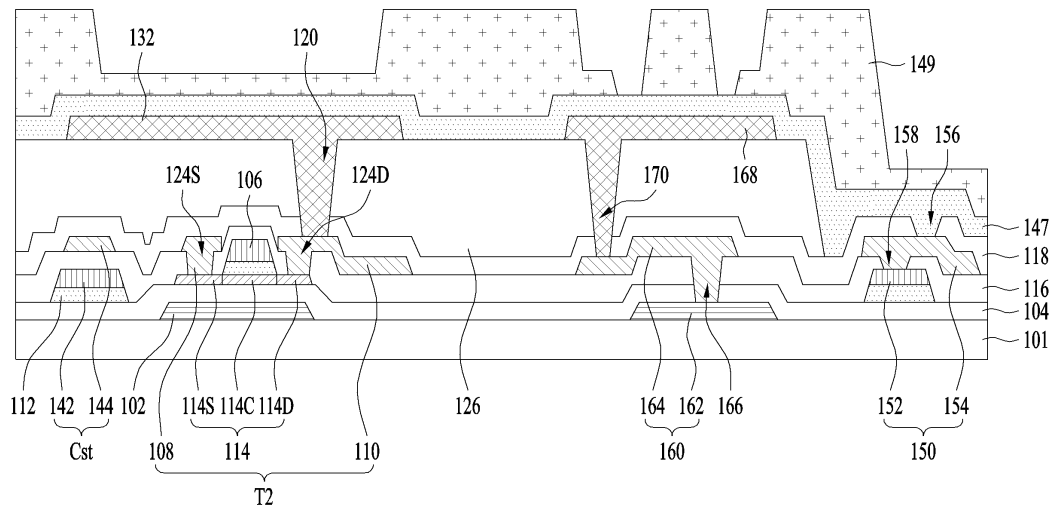
도면7d



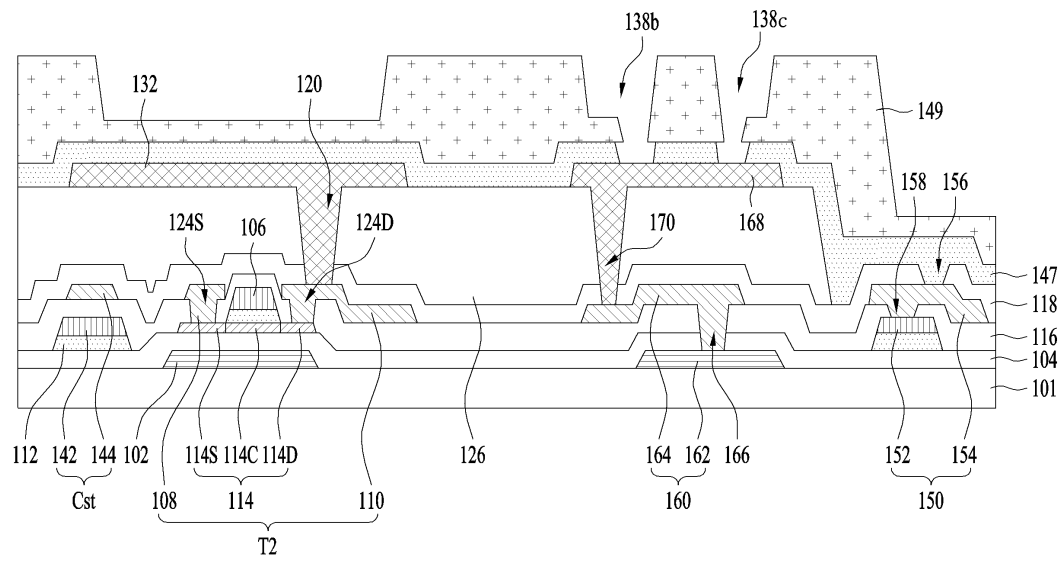
도면8



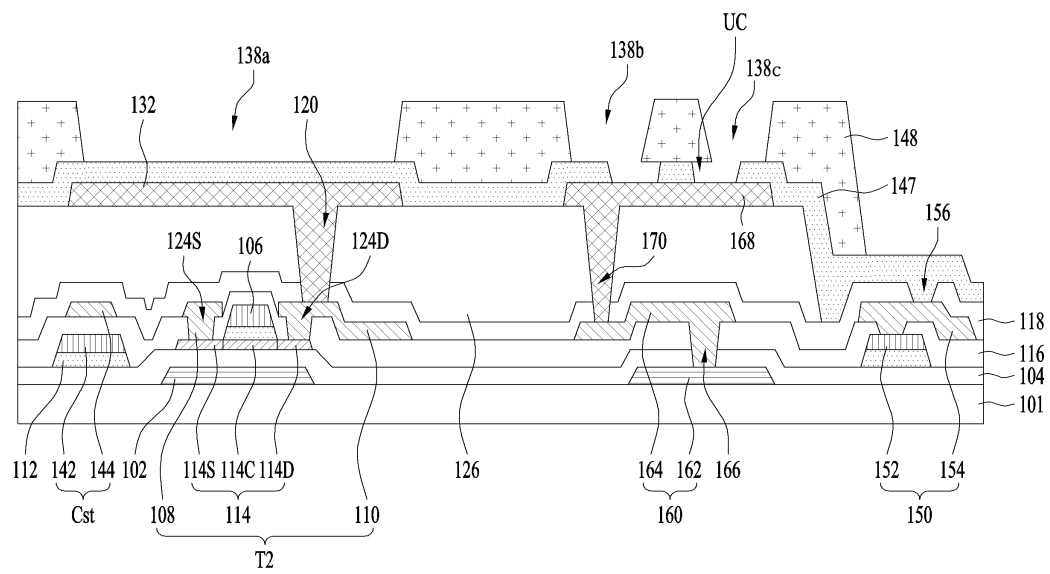
도면9a



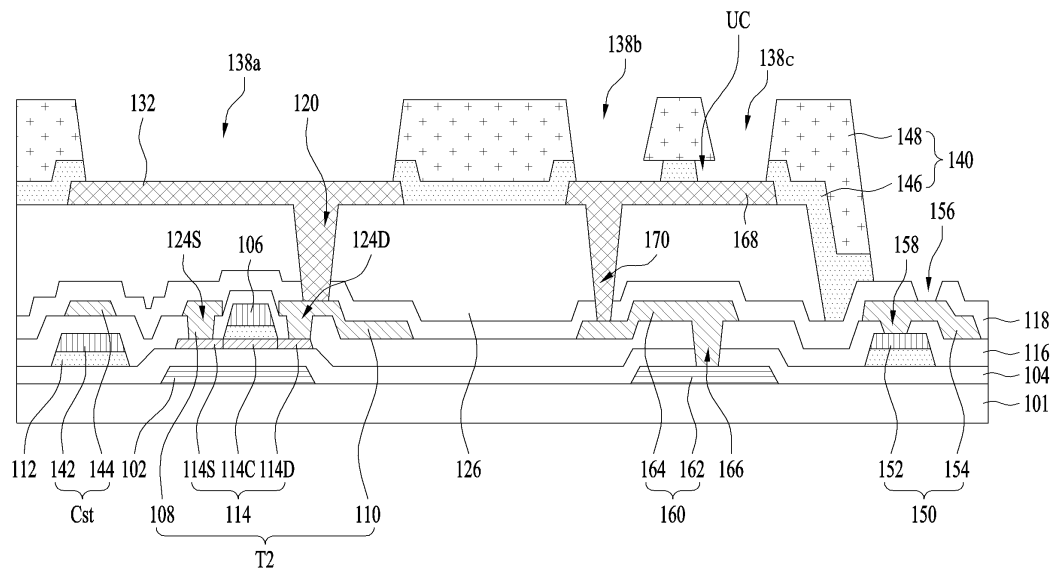
도면9b



도면9c



도면9d



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항9의 4번째 행

【변경전】

접속되며, 상기 드레인 전극과 동일 평면 상에

【변경후】

접속되며, 상기 박막트랜지스터의 드레인 전극과 동일 평면 상에

【직권보정 2】

【보정항목】 청구범위

【보정세부항목】 청구항2의 2번째 행

【변경전】

상기 **뱅크**의 적어도 일측면을 상기 정테이퍼 형상으로

【변경후】

상기 BANK의 적어도 일측면을 정테이퍼 형상으로

有机发光显示器及其制造方法技术领域本发明涉及有机发光显示器及其制造方法，在根据本发明的有机发光显示器中，用于暴露连接到有机发光二极管的阴极的辅助电极的堤形成为多层，并且与第一电极相邻的堤的最下层包括底切，阴极和辅助电极可以在没有单独的阻挡结构的情况下电连接，从而简化了结构和制造工艺。 专利号10-1878186

