



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2017년06월16일  
 (11) 등록번호 10-1747737  
 (24) 등록일자 2017년06월09일

(51) 국제특허분류(Int. Cl.)  
 H05B 33/26 (2006.01) HO1L 31/0224 (2006.01)  
 (52) CPC특허분류  
 H05B 33/26 (2013.01)  
 HO1L 21/0271 (2013.01)  
 (21) 출원번호 10-2016-0076787(분할)  
 (22) 출원일자 2016년06월20일  
 심사청구일자 2016년06월20일  
 (65) 공개번호 10-2016-0075476  
 (43) 공개일자 2016년06월29일  
 (62) 원출원 특허 10-2008-0095845  
 원출원일자 2008년09월30일  
 심사청구일자 2013년09월03일  
 (30) 우선권주장  
 1020080059890 2008년06월24일 대한민국(KR)  
 (56) 선행기술조사문헌  
 KR1020060084794 A\*  
 (뒷면에 계속)  
 전체 청구항 수 : 총 8 항

(73) 특허권자  
 엘지디스플레이 주식회사  
 서울특별시 영등포구 여의대로 128(여의도동)  
 (72) 발명자  
 최호원  
 경기도 파주시 후곡로 50, 402동 1401호(금촌동, 후곡마을아파트)  
 박재희  
 경상북도 구미시 인동36길 23-34, 708동 1504호(구평동, 7단지부영아파트)  
 (74) 대리인  
 박영복

심사관 : 이백수

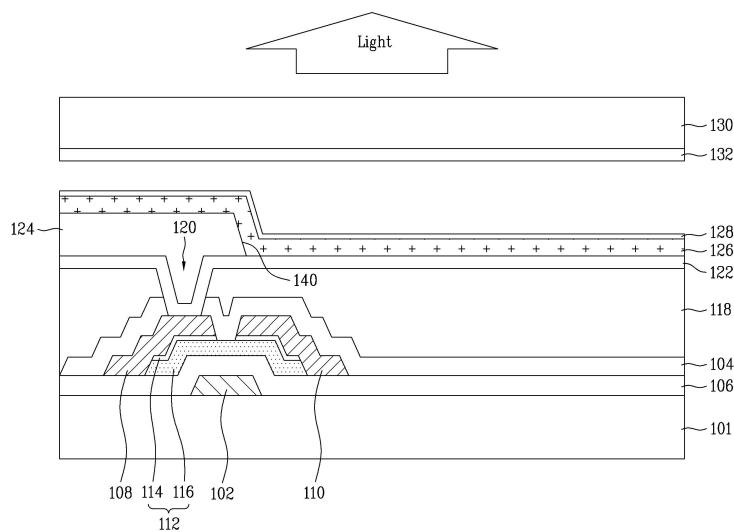
(54) 발명의 명칭 **발광 표시 패널 및 그의 제조 방법**

**(57) 요약**

본 발명은 제조 공정 중에 유기층 손상 없이 제조할 수 있는 발광 표시 패널 및 그의 제조 방법을 제공하는 것이다.

본 발명에 따른 발광 표시 패널은 하부 기판 상에 형성된 제1 전극과; 상기 제1 전극 상에 형성되며 발광층을 포함하는 유기층과; 상기 유기층 상에 형성되는 박막 형태의 제2 전극과; 상기 하부 기판과 대향하는 상부 기판 상에 상기 제2 전극과 접촉되도록 형성되는 보조 전극을 구비하며, 상기 제2 전극은 상기 제1 전극 및 보조 전극 중 적어도 어느 하나보다 두께가 얇게 형성되는 것을 특징으로 한다.

**대표도 - 도2**



(52) CPC특허분류

*H01L 31/0224* (2013.01)  
*H01L 31/022475* (2013.01)  
*H01L 51/0002* (2013.01)  
*H01L 51/0008* (2013.01)  
*H01L 51/442* (2013.01)  
*H01L 2251/308* (2013.01)  
*H01L 2251/558* (2013.01)  
*H01L 2924/01042* (2013.01)

(56) 선행기술조사문헌

KR1020050098596 A\*  
KR100688791 B1\*  
JP2005268062 A\*  
JP2005063928 A\*  
JP2003092192 A\*  
US20050077816 A1\*  
\*는 심사관에 의하여 인용된 문헌

## 명세서

### 청구범위

#### 청구항 1

삭제

#### 청구항 2

삭제

#### 청구항 3

삭제

#### 청구항 4

삭제

#### 청구항 5

하부 기관 상에 위치하는 박막 트랜지스터;

상기 박막 트랜지스터를 덮는 무기 보호막;

상기 무기 보호막 상에 위치하는 유기 보호막;

상기 유기 보호막 상에 위치하고, 무기 절연물질로 이루어진 버퍼층;

상기 버퍼층 상에 위치하는 제1 전극;

상기 제1 전극이 구비된 하부 기관상에 제1 전극을 노출시키는 유기홀이 포함되고, 유기 절연 물질로 이루어진 बैं크 절연막;

상기 बैं크 절연막의 상부에 위치하는 컨택 스페이서;

상기 유기홀을 통해 노출된 제1 전극의 상부에 구비된 발광층을 포함하는 유기층;

상기 유기층 위 상기 하부 기관의 일면 전체에 구비된 박막 형태의 제2 전극;

상기 하부 기관과 대향하는 상기 상부 기관의 일면에 상기 컨택 스페이서와 중첩하도록 위치하는 버스 전극; 및

상기 버스 전극을 덮으며, 상기 상부 기관의 일면 전체에 위치하는 보조 전극을 포함하고,

상기 발광층을 갖는 유기층은 제 1 유기 관련층과, 발광층 및 제 2 유기 관련층으로 이루어지고, 상기 제 1 및 제 2 유기 관련층은 상기 컨택 스페이서를 포함한 상기 하부 기관의 일면 전체에 위치하고,

상기 제 2 전극은 상기 제 1 전극 및 보조 전극 중 어느 하나보다 두께가 얇고,

상기 보조 전극은 상기 컨택 스페이서의 상부에서만 상기 제 2 전극과 접촉되는 발광 표시 패널.

#### 청구항 6

삭제

#### 청구항 7

제 5 항에 있어서,

상기 상부 기관과 하부 기관을 합착하기 위한 프릿 재료의 실런트를 추가로 구비하는 발광 표시 패널.

#### 청구항 8

제 7 항에 있어서,

상기 상부 기관 및 하부 기관 중 적어도 어느 하나에는 상기 프릿 재질의 실런트와 대응하는 영역에 흠이 구비된 발광 표시 패널.

**청구항 9**

삭제

**청구항 10**

삭제

**청구항 11**

삭제

**청구항 12**

삭제

**청구항 13**

하부 기관 상에 박막 트랜지스터를 형성하는 단계;

상기 박막 트랜지스터를 덮는 무기 보호막을 형성하는 단계;

상기 무기 보호막 상에 유기 보호막을 형성하는 단계;

상기 유기 보호막 상에 무기 절연물질로 버퍼층을 형성하는 단계;

상기 버퍼층 상에 제1 전극을 형성하는 단계;

상기 제1 전극이 형성된 하부 기관상에 제1 전극을 노출시키는 유기홀이 포함되고, 유기 절연 물질을 이용하여 बैं크 절연막을 형성하는 단계;

상기 बैं크 절연막의 상부에 컨택 스페이서를 형성하는 단계;

상기 컨택 스페이서가 형성된 상기 하부 기관의 일면 전체에 제 1 유기 관련층을 형성하는 단계;

상기 유기홀을 통해 노출된 제1 전극 및 제 1 유기 관련층 위에 발광층을 포함하는 유기층을 형성하는 단계;

상기 제 1 유기 관련층, 발광층 및 제 2 유기 관련층을 포함하는 유기층 상에 박막 형태의 제 2 전극을 형성하는 단계;

상기 하부 기관과 대향하는 상부 기관상에 버스 전극을 형성하는 단계;

상기 버스 전극이 형성된 상기 상부 기관의 일면 전체에 보조 전극을 형성하는 단계; 및

상기 제2 전극과 상기 보조 전극이 접촉하도록 상기 상부 기관 및 하부 기관을 합착하는 단계를 포함하며,

상기 제2 전극은 상기 제1 전극 및 보조 전극 중 적어도 어느 하나보다 두께가 얇게 형성되고,

상기 보조 전극은 상기 컨택 스페이서가 형성된 영역에서만 상기 제2 전극에 접촉되며,

상기 버스 전극은 상기 컨택 스페이서와 중첩되는 영역에 형성되는 발광 표시 패널의 제조 방법.

**청구항 14**

제13항에 있어서,

상기 버스 전극을 형성하는 단계는

상기 보조 전극과 접촉되도록 도전성 재질로 형성되는 발광 표시 패널의 제조 방법.

**청구항 15**

제 13 항에 있어서,

상기 상부 기관과 하부 기관은 프릿 재질의 실린트에 의해 합착되는 발광 표시 패널의 제조 방법.

**청구항 16**

제 15 항에 있어서,

상기 상부 기관 및 하부 기관 중 적어도 어느 하나에는 상기 프릿 재질의 실린트와 대응하는 영역에 홈이 형성되는 발광 표시 패널의 제조 방법.

**청구항 17**

제 13 항에 있어서,

상기 유기층과 상기 제2 전극은 열증착 방법, 또는 스퍼터링 방법, 또는 열증착 방법 및 스퍼터링 방법의 조합 방법으로 형성되는 발광 표시 패널의 제조 방법.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 제조 공정 중 유기층 손상없이 제조할 수 있는 발광 표시 패널 및 그의 제조 방법에 관한 것이다.

**배경 기술**

[0002] 다양한 정보를 화면으로 구현해 주는 영상 표시 장치는 정보 통신 시대의 핵심 기술로 더 얇고 더 가볍고 휴대가 가능하면서도 고성능의 방향으로 발전하고 있다. 이에 음극선관(CRT)의 단점인 무게와 부피를 줄일 수 있는 평판 표시 장치로 유기 발광층의 발광량을 제어하여 영상을 표시하는 유기 전계 발광 표시 장치(OLED) 등이 각광 받고 있다. OLED는 전극 사이의 얇은 발광층을 이용한 자발광 소자로 종이와 같이 박막화가 가능하다는 장점을 갖고 있다.

[0003] 액티브 매트릭스 OLED(AMOLED)는 3색(R, G, B) 서브 화소로 구성된 화소들이 매트릭스 형태로 배열되어 화상을 표시하게 된다. 각 서브 화소는 유기 전계 발광(OEL) 셀과, 그 OEL 셀을 독립적으로 구동하는 셀 구동부를 구비한다.

[0004] OEL 셀은 셀 구동부와 접속된 제1 전극과, 제1 전극 위에 형성된 유기층과, 유기층 위에 형성된 제2 전극으로 구성된다.

[0005] 셀 구동부는 스캔 신호를 공급하는 게이트 라인과, 비디오 데이터 신호를 공급하는 데이터 라인과, 공통 전원 신호를 공급하는 공통 전원 라인 사이에 접속된 적어도 2개의 박막 트랜지스터와 스토리지 캐패시터로 구성되어 OEL 셀을 구동한다.

[0006] 종래 OEL셀의 제2 전극은 스퍼터링 방법으로 증착되므로 제2 전극의 하부에 위치하는 유기층에 손상을 주게 된다. 이에 따라, 손상된 유기층은 발광 효율이 저하되어 그 손상된 유기층을 통해 화상을 구현하는 영역에는 블랙 포인트(Black) 또는 다크 스팟(Dark spot) 등과 같은 화질 저하가 발생하게 된다.

[0007] 또한, 유기층 상에 형성되는 제2 전극은 유기층의 손상을 고려하여 고온에서 증착하기 어려운 문제점이 있다.

**발명의 내용**

**해결하려는 과제**

[0008] 상기와 같은 문제점을 해결하기 위하여, 본 발명은 제조 공정 중에 유기층 손상 없이 제조할 수 있는 발광 표시 패널 및 그의 제조 방법을 제공하는 것이다.

**과제의 해결 수단**

[0009] 상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 발광 표시 패널은 하부 기관 상에 형성된 제1 전극과; 상기 제1 전극 상에 형성되며 발광층을 포함하는 유기층과; 상기 유기층 상에 형성되는 박막 형태의 제2 전극과; 상기 하부 기관과 대향하는 상부 기관 상에 상기 제2 전극과 접속되도록 형성되는 보조 전극을 구비하며, 상기

제2 전극은 상기 제1 전극 및 보조 전극 중 적어도 어느 하나보다 두께가 얇게 형성되는 것을 특징으로 한다.

[0010] 상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 발광 표시 패널의 제조 방법은 하부 기판 상에 제1 전극을 형성하는 단계와; 상기 제1 전극 상에 발광층을 포함하는 유기층을 형성하는 단계와; 상기 유기층 상에 박막 형태의 제2 전극을 형성하는 단계와; 상기 하부 기판과 대향하는 상부 기판 상에 보조 전극을 형성하는 단계와; 상기 제2 전극과 상기 보조 전극이 접촉하도록 상기 상부 기판 및 하부 기판을 합착하는 단계를 포함하며, 상기 제2 전극은 상기 제1 전극 및 보조 전극 중 적어도 어느 하나보다 두께가 얇게 형성되는 것을 특징으로 한다.

**발명의 효과**

[0011] 본 발명에 따른 발광 표시 패널 및 그의 제조 방법은 유기층 상에 형성되는 제2 전극을 유기층에 영향주지 않을 정도의 두께를 가지는 박막 형태로 열증착 방법, 또는 스퍼터링 방법 또는 그의 조합 방법으로 형성함으로써 유기층에 손상을 방지할 수 있다.

[0012] 또한, 본 발명에 따른 발광 표시 패널 및 그의 제조 방법은 제2 전극과 접속되는 보조 전극을 상부 기판 상에 형성함으로써 유기층을 고려하지 않고 고온 공정이 가능하며, 고온 공정이 가능함으로써 막 특성을 향상시킬 수 있다.

[0013] 그리고, 본 발명에 따른 발광 표시 패널 및 그의 제조 방법은 상부 기판과 하부 기판 사이의 셀갭을 유지시키는 컨택 스페이서에 의해 발광 표시 패널의 중앙부와 외곽부의 단차발생을 방지하므로 뉴턴링과 같은 화질 불량을 방지할 수 있다. 또한, 이러한 컨택 스페이서는 유기층 형성시 새도우 마스크와 접촉하게 되므로 유기층의 손상을 최소화할 수 있다.

**도면의 간단한 설명**

- [0014] 도 1은 본 발명의 제1 실시 예에 따른 발광 표시 패널의 한 화소에 대한 등가 회로도이다.
- 도 2는 본 발명의 제1 실시 예에 따른 발광 표시 패널의 단면도이다.
- 도 3은 도 2에 도시된 발광 표시 패널의 유기층을 상세히 설명하기 위한 단면도이다.
- 도 4는 도 2에 도시된 제2 전극에 대한 다른 실시 예를 도시한 단면도이다.
- 도 5는 도 2에 도시된 제2 전극에 대한 또 다른 실시 예를 도시한 단면도이다.
- 도 6a 내지 도 6h는 본 발명에 따른 제1 실시 예의 발광 표시 패널의 제조 방법을 설명하기 위한 단면도들이다.
- 도 7은 본 발명의 제2 실시 예에 따른 발광 표시 패널의 유기층을 나타낸 단면도이다.
- 도 8은 본 발명의 제3 실시 예에 대한 발광 표시 패널의 단면도이다.
- 도 9는 본 발명의 제4 실시 예에 따른 발광 표시 패널을 간략히 나타낸 단면도이다.
- 도 10은 본 발명의 제1 내지 제4 실시 예에 따른 발광 표시 패널의 상부 기판과 하부 기판을 합착시키는 실린트를 나타내는 단면도이다.

**발명을 실시하기 위한 구체적인 내용**

[0015] 이하, 첨부된 도면 및 실시 예를 통해 본 발명의 실시 예를 구체적으로 살펴보면 다음과 같다.

[0016] 도 1은 본 발명에 따른 발광 표시 패널의 한 화소에 대한 등가 회로도이다.

[0017] 도 1에 도시된 발광 표시 패널의 한 화소는 게이트 라인(GL) 및 데이터 라인(DL)과 접속된 스위치 박막 트랜지스터(T1)와, 스위치 박막 트랜지스터(T1) 및 전원 라인(PL)과 OEL 셀과 접속된 구동 박막 트랜지스터(T2)와, 전원 라인(PL)과 스위치 박막 트랜지스터(T1)의 드레인 전극 사이에 접속된 스토리지 커패시터(C)와, 구동 박막 트랜지스터(T2)와 접속된 OEL 셀을 포함한다.

[0018] 스위치 박막 트랜지스터(T1)의 게이트 전극은 게이트 라인(GL)과 접속되고 소스 전극은 데이터 라인(DL)과 접속되며 드레인 전극은 구동 박막 트랜지스터(T2)의 게이트 전극 및 스토리지 캐패시터(C)와 접속된다. 구동 박막 트랜지스터(T2)의 소스 전극은 전원 라인(PL)과 접속되고 드레인 전극은 OEL 셀의 전극 중 어느 하나와 접속된다. 스토리지 캐패시터(C)는 전원 라인(PL)과 구동 박막 트랜지스터(T2)의 게이트 전극 사이에 접속된다.

- [0019] 스위치 박막 트랜지스터(T1)는 게이트 라인(GL)에 스캔 펄스가 공급되면 턴-온되어 데이터 라인(DL)에 공급된 데이터 신호를 스토리지 캐패시터(C) 및 구동 박막 트랜지스터(T2)의 게이트 전극으로 공급한다. 구동 박막 트랜지스터(T2)는 게이트 전극으로 공급되는 데이터 신호에 응답하여 전원 라인(PL)으로부터 OEL 셀로 공급되는 전류(I)을 제어함으로써 OEL 셀의 발광량을 조절하게 된다. 그리고, 스위치 박막 트랜지스터(T1)가 턴-오프되더라도 스토리지 캐패시터(C)에 충전된 전압에 의해 구동 박막 트랜지스터(T2)는 다음 프레임의 데이터 신호가 공급될 때까지 일정한 전류(I)를 공급하여 OEL 셀이 발광을 유지하게 한다.
- [0020] 구동 박막 트랜지스터(T2)는 도 2에 도시된 바와 같이 하부 기판(101) 위에 형성된 게이트 전극(102)과, 게이트 전극(102)을 덮는 게이트 절연막(106), 게이트 절연막(106)을 사이에 두고 게이트 전극(102)과 중첩되어 채널을 형성하는 활성층(116)과, 소스 전극(110) 및 드레인 전극(108)과의 오믹 접촉을 위하여 채널부를 제외한 활성층(116) 위에 형성된 오믹 접촉층(114)과, 채널부를 사이에 두고 대향하는 소스 전극(110) 및 드레인 전극(108)으로 이루어진다. 또한, 하부 기판(101) 상에 형성된 구동 박막 트랜지스터(T2) 상에 무기 절연 물질로 형성된 무기 보호막(104)과, 유기 절연 물질로 형성된 유기 보호막(118)을 형성할 수 있다.
- [0021] OEL 셀은 구동 박막 트랜지스터를 덮는 무기 보호막(104) 및 유기 보호막(118) 상에 제1 전극(122)과, 제1 전극(122)을 노출시키는 유기홀(140)이 형성된 बैं크 절연막(124)과, 유기홀(140)을 통해 노출된 제1 전극(122) 위에 형성된 발광층을 포함하는 유기층(126)과, 유기층(126) 위에 형성된 제2 전극(128)과, 상부 기판(130) 상에 형성된 보조 전극(132)으로 구성된다.
- [0022] 제1 전극(122)은 음극으로 알루미늄(Al) 등과 같은 불투명한 도전 물질로 형성된다.
- [0023] 유기층(126)은 제1 전극(122) 상에 전자 주입층(Electron Injection layer;EIL)(210), 전자 수송층(Electron Transport Layer; ETL)(208), 발광층(206), 정공 수송층(Hole Transport Layer;HTL)(204), 정공 주입층(Hole Injection Layer;HIL)(202)으로 순차적으로 적층되어 형성된다. 발광층(206)은 제1 전극(122)으로부터의 전자와 보조 전극(132) 및 제2 전극(128)으로부터의 정공이 재결합되어 생성된 여기자가 바닥상태로 되돌아가면서 특정 파장의 빛을 상부 기판(130) 방향으로 전면 발광하게 된다.
- [0024] 제2 전극(128)은 유기층(126) 상에 박막 형태로 형성된다. 이러한 제2 전극(128)은 TCO(Transparent Conductive Oxide; 이하, TCO)와 같은 물질 또는 불투명 도전 물질을 이용하여 적어도 1층 구조로 형성되거나 이들의 조합으로 다층 구조로 형성된다. 제2 전극(128)은 유기층(126)에 영향을 주지 않도록 유기층(126) 상에 열증착 방법하거나, 스퍼터링 방법 또는 그의 조합 방법을 사용한다. 이때, 제2 전극(128)은 유기층(126) 상에 스퍼터링 방법으로 증착되어도 유기층(126) 상에 영향을 주지 않을 정도의 박막 형태로 형성됨으로써 유기층(126)이 손상되지 않는다. 또한, 제2 전극(128)에 포함되는 불투명 도전 물질은 유기층(126)에서 생성된 빛이 투과될 수 있을 정도의 박막 형태로 형성된다. 이러한 제2 전극(128)은 제1 전극(122) 및 보조 전극(132) 중 적어도 어느 하나보다 얇은 두께로, 약 10~500Å 정도의 두께로 형성된다.
- [0025] 보조 전극(132)은 유기층(126) 상에 형성된 제2 전극(128)과 접촉되도록 상부 기판(130) 상에 형성된다. 이러한 보조 전극(132)은 ITO(Indium Tin Oxide; 이하, ITO), IZO(Indium Zinc Oxide; 이하, IZO)와 같은 TCO 물질로 적어도 1층 구조로 형성된다. 또는, 상부 기판(130) 상에 투명 도전 물질 및 박막 형태의 금속층으로 적층되어 다층 구조로 형성될 수 있다. 보조 전극(132)에 포함되는 박막 형태의 불투명 금속층은 광이 투과될 수 있을 정도의 두께로, 약 10~500Å 정도의 두께로 형성된다. 이와 같이 보조 전극(132)을 적어도 2층으로 형성될 경우에 제2 전극(128)과 접촉시 접촉저항을 작게 할 수 있다.
- [0026] 또한, 보조 전극(132)은 상부 기판(130) 상에 직접 적층되거나, 도 4에 도시된 바와 같이 상부 기판(130)과 보조 전극(132) 사이에는 보호막(132)을 형성할 수 있다. 그리고, 도 5에 도시된 바와 같이 보조 전극(132)과, 그 보조 전극(132)과 접촉하는 제2 전극(128) 각각의 계면을 플라즈마, UV등으로 표면 처리하여 요철 형태로 형성할 수 있다. 이러한 보조 전극(132)의 요부는 제2 전극(128)의 철부와 접촉하고, 보조 전극(132)의 철부는 제2 전극(128)의 요부와 접촉하게 된다. 따라서, 보조 전극(132)은 제2 전극(128)과의 접촉 면적이 넓어져 제2 전극(128)의 접촉 저항을 줄여주고 상/하판(101,130) 진공 합착시 제2 전극(128)과의 접착력이 향상된다. 또한, 표면 처리에 의해 보조 전극(132)의 일함수가 증가되어 전기적 특성이 향상된다.
- [0027] 도 6a 내지 도 6h는 본 발명에 따른 제1 실시 예의 발광 표시 패널의 제조 방법을 설명하기 위한 단면도들이다.
- [0028] 도 6a를 참조하면, 하부 기판(101) 상에 게이트 전극(102), 게이트 라인을 포함하는 게이트 금속 패턴이 형성된다.

- [0029] 구체적으로, 하부 기판(101) 상에 스퍼터링 등의 증착 방법을 통해 게이트 금속층이 증착된다. 게이트 금속층은 알루미늄(Al), 알루미늄 합금, 알루미늄-네오디뮴(AlAd), 구리(Cu), 티탄(Ti), 크롬(Cr) 등으로 이용된다. 게이트 금속층은 포토리소그래프 공정 및 식각 공정을 통해 패터닝됨으로써 게이트 라인, 게이트 전극(102)을 포함하는 게이트 금속 패턴이 형성된다.
- [0030] 도 6b를 참조하면, 게이트 전극 패턴이 형성된 하부 기판(101) 상에 게이트 절연막(106)이 형성되고, 활성층(116) 및 오믹 접촉층(114)을 포함하는 반도체 패턴(112)이 형성된다.
- [0031] 구체적으로, 게이트 금속 패턴이 형성된 하부 기판(101) 상에 PECVD(Plasma Enhanced Chemical Vapor Deposition) 등의 증착 방법 통해 무기 절연 물질이 전면 증착됨으로써 게이트 절연막(106)이 형성된다. 게이트 절연막과 동일한 증착 방법으로 비정질 실리콘층, 불순물이 도핑된 비정질 실리콘층이 순차적으로 형성된다. 이어서, 포토리소그래피 공정 및 식각 공정으로 비정질 실리콘층 및 불순물이 도핑된 비정질 실리콘층이 패닝됨으로써 활성층(116) 및 오믹 접촉층(114)을 포함하는 반도체 패턴(112)이 형성된다. 게이트 절연막(106)으로는 질화 실리콘(SiOx), 산화 실리콘(SiNx) 등과 같은 무기 절연 물질이 이용된다.
- [0032] 도 6c를 참조하면, 반도체 패턴(112)이 형성된 게이트 절연막(106) 상에 소스 전극(110), 드레인 전극(108)을 포함하는 소스/드레인 전극 패턴이 형성된다.
- [0033] 구체적으로, 반도체 패턴(112)이 형성된 게이트 절연막(106) 위에 소스/드레인 금속층은 스퍼터링 등의 증착 방법으로 형성된다. 소스/드레인 금속층으로는 몰리브덴(Mo), 몰리브덴 텅스텐(MoW), 구리(Cu) 등으로 이용된다. 이 소스/드레인 금속층이 포토리소그래피 공정 및 식각 공정으로 패터닝됨으로써 소스 전극(110), 드레인 전극(108)을 포함하는 소스/드레인 전극 패턴이 형성된다. 이어서, 소스 전극(110)과 드레인 전극(108)을 마스크로 하여 두 전극 사이로 노출된 오믹 접촉층(114)을 제거하여 활성층(116)이 노출되게 한다.
- [0034] 도 6d를 참조하면, 소스/드레인 전극 패턴이 형성된 게이트 절연막(106) 상에 컨택홀(120)을 포함하는 무기 및 유기 보호막(104, 118)이 형성된다.
- [0035] 구체적으로, 소스/드레인 전극 패턴이 형성된 게이트 절연막(106) 상에 PECVD 등의 증착 방법을 통해 무기 보호막(104)이 형성된다. 이 무기 보호막 상에 스핀 코팅(Spin Coating), 스핀리스 코팅(Spinless Coating) 등의 방법을 통해 유기 보호막(118)이 형성된다. 그리고 무기 및 유기 보호막(104, 118)이 포토리소그래피 공정 및 식각 공정으로 패터닝됨으로써 컨택홀(120)이 형성된다. 여기서, 무기 보호막(104)으로는 게이트 절연막(106)과 같은 무기 절연 물질이 이용되며, 유기 보호막(118)으로는 아크릴 등과 같은 유기 절연 물질이 이용된다.
- [0036] 도 6e를 참조하면, 유기 보호막(118) 상에 제1 전극(122)이 형성된다.
- [0037] 구체적으로, 제1 전극(122)은 유기 보호막(118) 상에 알루미늄(Al)과 같은 불투명한 도전 물질이 스퍼터링 등과 같은 증착 방법으로 형성된다. 제1 전극(122)은 박막 트랜지스터의 드레인 전극(108)과 컨택홀(120)을 통해 접속된다.
- [0038] 도 6f를 참조하면, 제1 전극(122)이 형성된 하부 기판(101) 상에 유기홀(140)이 포함된 बैं크 절연막(124)이 형성된다.
- [0039] 구체적으로, 제1 전극(122)이 형성된 하부 기판(101) 상에 스핀리스 또는 스핀 코팅 등의 코팅 방법을 통해 감광성 유기 절연 물질이 전면 도포됨으로써 बैं크 절연막(124)이 형성된다. 이러한 बैं크 절연막(124)을 포토리소그래피 공정 및 식각 공정으로 패터닝함으로써 제1 전극(122)을 노출시키는 유기홀(140)이 형성된다.
- [0040] 도 6g를 참조하면, 유기홀(140)이 포함된 बैं크 절연막(124)이 형성된 하부 기판(101) 상에 유기층(126), 제2 전극(128)이 순차적으로 형성된다.
- [0041] 구체적으로, 제1 전극(122) 상에는 전자 주입층(EIL), 전자 수송층(ETL), 발광층, 정공 수송층(HTL), 정공 주입층(HIL)이 포함된 유기층(126)이 열증착 방법, 스퍼터링 방법 또는 그의 조합 방법으로 순차적으로 형성된다. 이후, 유기층(126)이 형성된 하부 기판(101) 상에 제2 전극(128)이 형성된다.
- [0042] 제2 전극(128)은 유기층(126)과 동일한 방법으로 투명 도전 물질이나 금속 물질을 이용하여 적어도 1층 구조로 형성되거나 투명 도전 물질 및 금속 물질을 이용하여 다층 구조로 형성될 수 있다. 제2 전극(128)의 두께는 증착 공정에 의해 유기층(126)에 영향을 주지 않고 유기층(126)에서 생성된 빛을 통과시킬 수 있을 정도의 두께, 약 10~500Å 정도의 두께로 형성된다.
- [0043] 도 6h를 참조하면, 보조 전극(132)이 형성된 상부 기판(130)과 박막 트랜지스터, 제1 전극(122), 유기층(126),

제2 전극(128)이 형성된 하부 기관(101)을 진공 합착하여 발광 표시 패널을 형성한다.

- [0044] 구체적으로, 보조 전극(132)은 상부 기관(130) 상에 적어도 한 층의 투명 도전층이 스퍼터링 등과 같은 증착 방법으로 형성된다. 투명 도전 물질으로는 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 등이 이용된다. 또한, 상부 기관(101) 상에 투명 도전 물질, 박막 형태의 금속층, 투명 도전 물질로 순차적으로 적층된 다수의 도전층으로 형성될 수 있다. 그리고, 보조 전극(132)에 플라즈마, UV 등으로 표면 처리하여 보조 전극(132)의 일함수를 증가시켜 전기적 특성이 향상시킬 수 있다. 보조 전극(132)이 형성된 상부 기관(130)과 박막 트랜지스터, 제1 전극(122), 유기층(126), 제2 전극(128)이 형성된 하부 기관(101)을 진공 합착하여 발광 표시 패널을 형성한다.
- [0045] 이와 같이, 본 발명의 제1 실시 예에 따른 발광 표시 패널 및 그 제조 방법은 유기층(126) 상에 유기층의 손상 없이 보조 전극(132)을 형성할 수 있으므로 화질 저하를 방지할 수 있습니다. 또한, 본 발명의 제1 실시 예에 따른 발광 표시 패널 및 그 제조 방법은 하부 기관 상에 형성되는 유기층(126)의 손상을 고려하지 않고서 보조 전극(132)과 보호막(134)을 상부기관(130) 상에 고온으로 증착하여 형성할 수 있으므로 유기층(126), 보조 전극(132) 및 보호막(134)의 특성을 향상할 수 있다.
- [0046] 도 7은 본 발명의 제2 실시 예에 따른 발광 표시 패널의 유기층을 나타낸 도면이다.
- [0047] 본 발명의 제2 실시 예에 따른 발광 표시 패널은 제1 실시 예에 따른 발광 표시 패널의 OEL 셀을 제외하고 동일하므로 그에 따른 설명은 생략하기로 한다.
- [0048] 본 발명의 제2 실시 예에 따른 발광 표시 패널의 OEL 셀은 구동 박막 트랜지스터를 덮는 무기 보호막(104) 및 유기 보호막(118) 상에 제1 전극(122)과, 제1 전극(122)을 노출시키는 유기홀(140)이 형성된 बैं크 절연막(124)과, 유기홀(140)을 통해 노출된 제1 전극(122) 위에 형성된 발광층을 포함하는 유기층(126)과, 유기층(126) 위에 형성된 제2 전극(128)과, 상부 기관(130) 상에 형성된 보조 전극(132)으로 구성된다.
- [0049] 제1 전극(122)은 양극으로 금속 물질과 투명 도전 물질로 형성되며, 예로 들어, 알루미늄(Al), 은(Ag), 몰리브덴(Mo) 등과 같이 반사율이 높은 금속 물질과, ITO와 같은 투명 물질로 형성될 수 있다.
- [0050] 유기층(126)은 제1 전극(122) 상에 정공 주입층(202), 정공 수송층(204), 발광층(206), 전자 수송층(208), 전자 주입층(210)으로 순차적으로 적층되어 형성된다. 이러한, 유기층(126)에 포함된 발광층은 보조 전극(132) 및 제2 전극(128)으로부터의 전자와, 제1 전극(122)으로부터의 정공이 재결합되어 생성된 여기자가 바닥상태로 되돌아가면서 특정 파장의 빛을 상부 기관(130) 방향으로 전면 발광하게 된다.
- [0051] 보조 전극(132)은 상부 기관(130) 상에 형성되며, 상부 기관(130) 상에 형성된 보조 전극(132)은 유기층(126) 상에 형성된 제2 전극(128)에 의해 접촉된다. 제2 전극(128)은 유기층(126) 상에 박막 형태로 형성된다. 이러한, 제2 전극(128)은 TCO와 같은 투명 도전 물질이나, 알루미늄-은(AlAg) 합금 등과 같은 금속 물질로 박막 형태로 적어도 한층으로 형성되거나, 투명 도전 물질 및 금속 물질의 이중층으로 형성될 수 있다. 보조 전극(132)에 포함되는 박막 형태의 불투명 금속층은 광이 투과될 수 있을 정도의 두께, 약 10~500Å 정도의 두께로 형성된다.
- [0052] 제2 전극(128)은 음극으로 증착 공정시 열증착 공정, 또는 스퍼터링 방법, 또는 그의 조합 방법으로 형성되며, 제1 실시 예와 동일하게 투명 도전 물질이나 금속 물질로 형성할 경우에 증착 공정에 의해 유기층에 영향을 주지 않을 두께로 예로 들어 10~500Å 정도의 두께로 형성된다.
- [0053] 또한, 보조 전극(132)은 도 3 및 도 4에 도시된 바와 같이 제1 실시예와 동일하게 형성하여 동일한 효과를 가지게 된다.
- [0054] 도 8는 본 발명의 제3 실시 예에 따른 발광 표시 패널의 단면도이다.
- [0055] 본 발명의 제3 실시 예에 따른 발광 표시 패널은 후면 발광하도록 제1 실시 예에 따른 발광 표시 패널의 OEL 셀을 제외하고 동일하므로 그에 따른 설명은 생략하기로 한다.
- [0056] 도 8를 참조하면, 본 발명의 제3 실시 예에 따른 발광 표시 패널의 제1 전극(122)은 양극으로 투명 도전 물질로 형성되며, 예로 들어 ITO, ZTO, IZO 등으로 형성된다.
- [0057] 유기층(126)은 제1 전극(122) 상에 정공 주입층(HIL), 정공 수송층(HTL), 발광층, 전자 수송층(ETL), 전자 주입층(EIL)으로 순차적으로 적층되어 형성된다. 이러한, 유기층(126)에 포함된 발광층은 보조 전극(132) 및 제2 전극(128)으로부터의 전자와, 제1 전극(122)으로부터의 정공이 재결합되어 생성된 여기자가 바닥상태로 되돌아

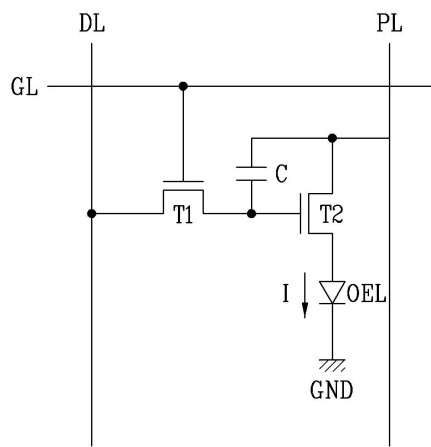
가면서 특정 파장의 빛을 하부 기판(101) 방향으로 후면 발광하게 된다.

- [0058] 보조 전극(132)은 상부 기판(130) 상에 알루미늄(Al), 구리(Cu), 마그네슘(Mg), 은(Ag) 등과 같은 불투명 도전 물질로 적어도 한 층으로 형성되며, 상부 기판(130) 상에 형성된 보조 전극(132)은 유기층(126) 상에 형성된 제 2 전극(128)과 접속된다.
- [0059] 제2 전극(128)은 유기층(126) 상에 박막 형태로 형성된다. 이러한, 제2 전극(128)은 TCO와 같은 투명 도전 물질이나, 금속 물질로 박막 형태로 적어도 한층으로 형성되거나, 투명 도전 물질 및 금속 물질의 이중층으로 형성될 수 있으며, 제1 실시 예와 동일하게 형성되어 동일한 효과를 가지게 된다.
- [0060] 또한, 보조 전극(132)은 도 4 및 도 5에 도시된 바와 같이 보호막(134)이 형성된 상부 기판(130) 상에 형성되거나, 요철 형태로 형성될 수 있다.
- [0061] 도 9는 본 발명의 제4 실시 예에 따른 발광 표시 패널을 간략히 나타낸 단면도이다.
- [0062] 본 발명의 제4 실시 예에 따른 발광 표시 패널은 제1 실시 예에 따른 발광 표시 패널과 대비하여 제1 전극(122)과 유기 보호막(118) 사이에 무기 보호막(104)과 같은 무기 절연물질로 형성되는 버퍼층(154)과, 컨택 스페이서(142) 및 버스 전극(138)을 추가로 구비하는 것을 제외하고 동일한 구성요소를 구비한다. 따라서, 동일한 구성요소에 대한 상세한 설명은 생략하기로 한다.
- [0063] 도 9에 도시된 컨택 스페이서(142)는 बैं크 절연막(124) 상에 형성된다. 이 컨택 스페이서(142)는 상부 기판(130)과 하부 기판(101) 사이의 셀갭을 일정하게 유지하므로 발광 표시 패널의 외곽부와 중앙부의 단차 발생을 방지한다. 반면에, 실린트로 셀갭을 유지하는 종래 발광 표시 패널의 경우, 실린트가 형성된 외곽부보다 중앙부로 갈수록 셀갭이 좁아져 발광 표시 패널의 외곽부와 중앙부 사이에 단차가 발생된다. 이러한 단차로 인해 종래 발광 표시 패널은 실린트가 형성된 외곽부를 제외한 중앙부에 물결 무늬의 뉴턴링(Newton's ring) 현상과 같은 화질 불량 발생되는 반면에 본원 발명은 발광 표시 패널의 외곽부와 중앙부에서 단차가 발생되지 않으므로 뉴턴링 현상과 같은 화질 불량을 방지할 수 있다.
- [0064] 또한, 컨택 스페이서(142)는 제1 유기 관련층(148), 발광층(146) 및 제2 유기 관련층(150) 형성시 이들 각각을 형성하기 위한 새도우 마스크와 접촉하게 된다. 반면에, 컨택 스페이서를 구비하지 않은 종래 발광 표시 패널에서는 제1 유기 관련층, 발광층 및 제2 유기 관련층 형성시 이들 각각을 형성하기 위한 새도우 마스크가 제1 전극, 제1 유기 관련층 및 발광층과 접촉하게 된다. 따라서, 종래 발광 표시 패널에서는 발광 영역에 위치하는 제1 유기관련층 및 발광층에 새도우 마스크로 인한 스크래치 등이 발생하는 이들에 손상되어 화질이 저하되는 반면에 본원 발명의 발광 표시 패널에서는 비발광 영역에 위치하는 컨택 스페이서(142)에 스크래치 등이 발생되므로 화질에 영향을 주지 않게 된다.
- [0065] 이러한 컨택 스페이서(142) 상부에 형성된 제2 전극(128)은 상부 기판(130) 상에 형성된 보조 전극(132)과 접속된다. 이 보조 전극(132)은 TCO물질로 적어도 1층 구조로 형성되거나 TCO와 박막 형태의 불투명 금속층으로 이루어진 다층 구조로 형성된다. 보조 전극(132)에 포함되는 박막 형태의 불투명 금속층은 광이 투과될 수 있을 정도의 두께, 약 10~500Å 정도의 두께로 형성된다. 이러한 보조 전극(132) 또는 상부 기판(130) 상에는 컨택 스페이서(142)와 중첩되는 버스 전극(138)이 형성된다. 이 버스 전극(138)은 도전율이 높은 금속으로 형성되어 제2 전극(128) 및 보조 전극(132) 중 적어도 어느 하나의 저항 성분을 보상함으로써 보조 전극(132)과 제2 전극(128) 간의 접촉 저항은 상대적으로 낮아진다.
- [0066] 제2 전극(128)과 제1 전극(122) 사이에는 제1 유기 관련층(148), 발광층(146) 및 제2 유기 관련층(150)을 포함하는 유기층이 형성된다.
- [0067] 제1 및 제2 유기 관련층(148, 150)은 하부 기판(101)의 외곽부를 제외한 나머지 영역을 노출시키는 새도우 마스크를 통해 형성되므로 컨택 스페이서(142)가 형성된 하부 기판(101) 전면에 형성된다. 제1 유기 관련층(148)은 제1 전극(122)이 음극이고, 제2 전극(128)이 양극인 경우, 발광층(146)에 전자를 제공하는 전자 관련층으로 형성되며, 제2 유기 관련층(150)은 발광층(146)에 정공을 제공하는 정공 관련층으로 형성된다. 또는 제1 전극(122)이 양극이고, 제2 전극(128)이 음극인 경우, 제1 유기 관련층(148)은 발광층(146)에 정공을 제공하는 정공 관련층으로 형성되며, 제2 유기 관련층(150)은 발광층(146)에 전자를 제공하는 전자 관련층으로 형성된다.
- [0068] 발광층(146)은 각 화소의 발광 영역을 노출시키는 새도우 마스크를 통해 형성되므로 각 화소의 발광 영역에 형성된다. 이러한 발광층(146)은 제1 및 제2 유기 관련층(148, 150)으로부터의 전자와 정공이 재결합되어 생성된 여기자가 바닥 상태로 되돌아가면서 특정 파장의 빛을 생성한다. 이 빛은 상부기판(130) 방향으로 전면 발광하

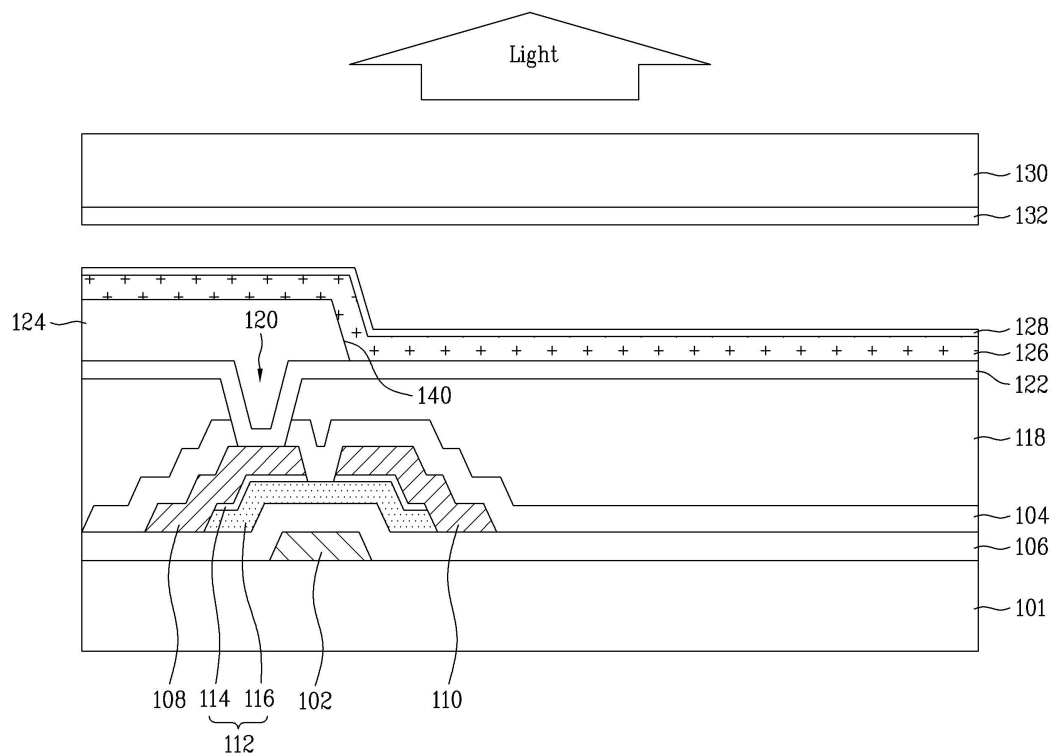


도면

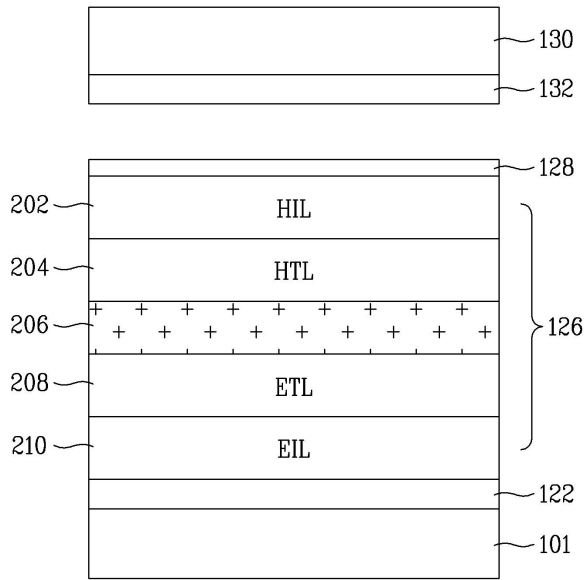
도면1



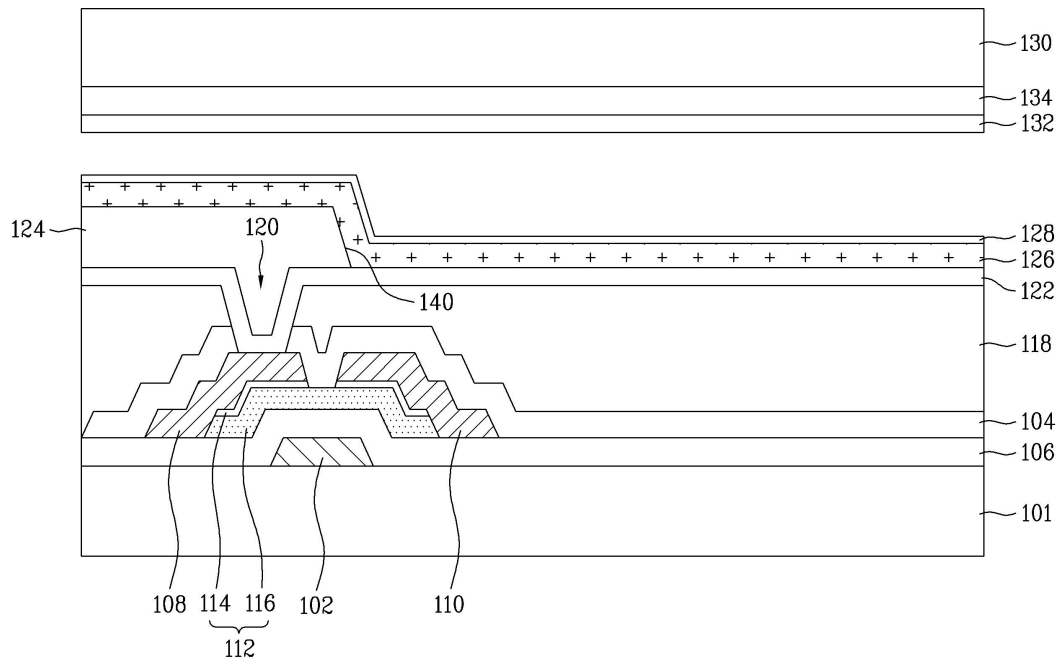
도면2



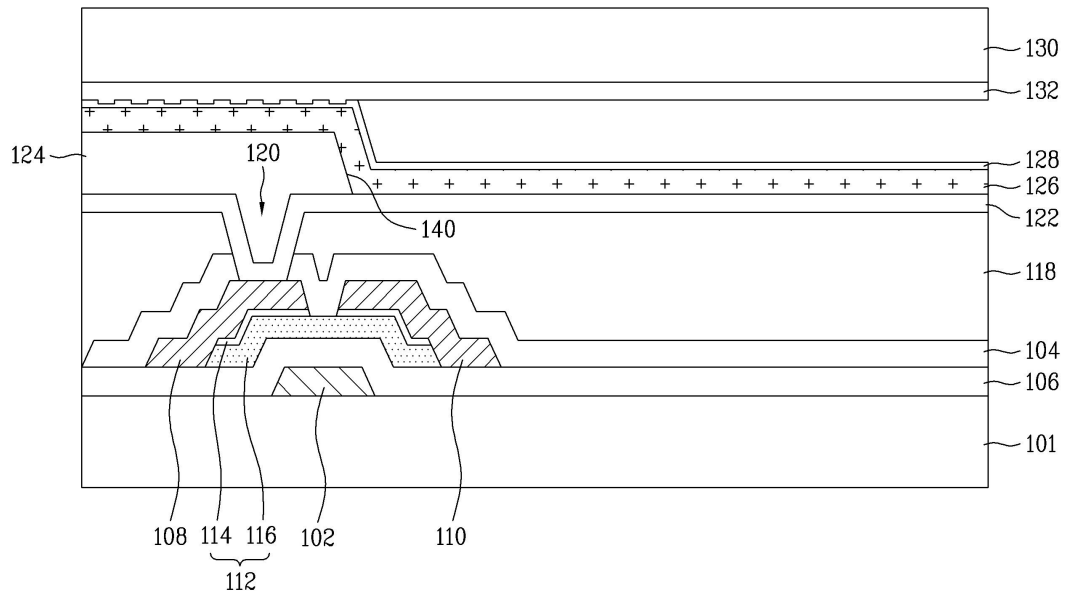
도면3



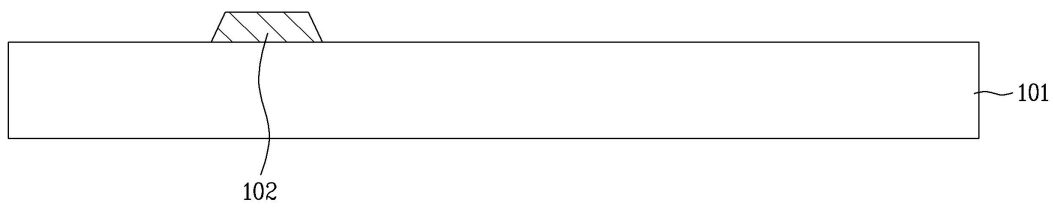
도면4



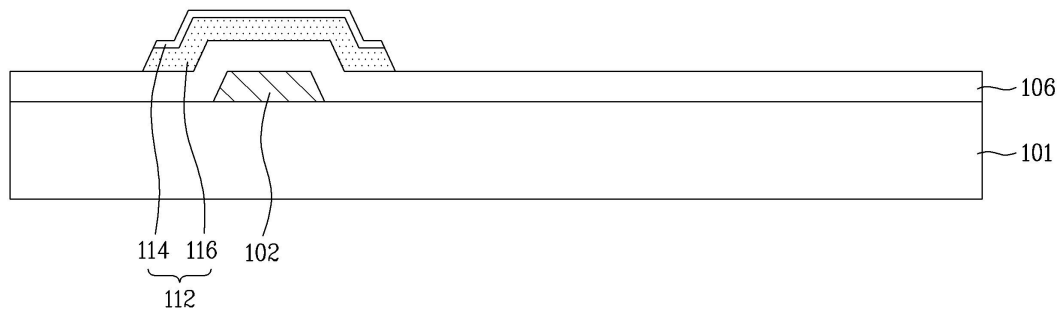
도면5



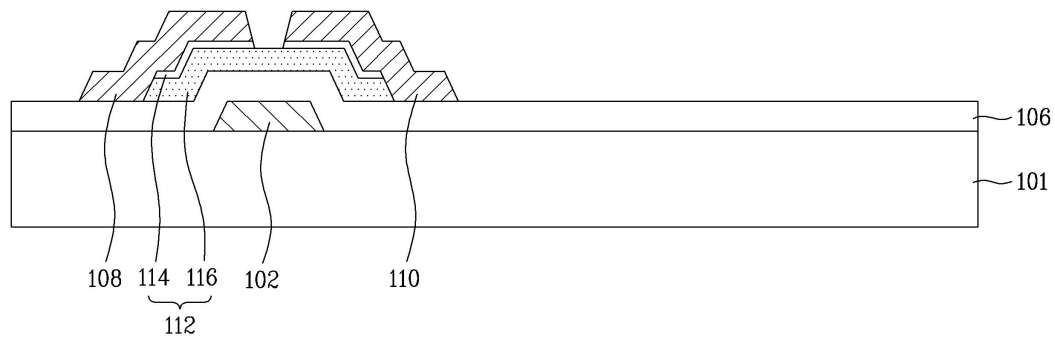
도면6a



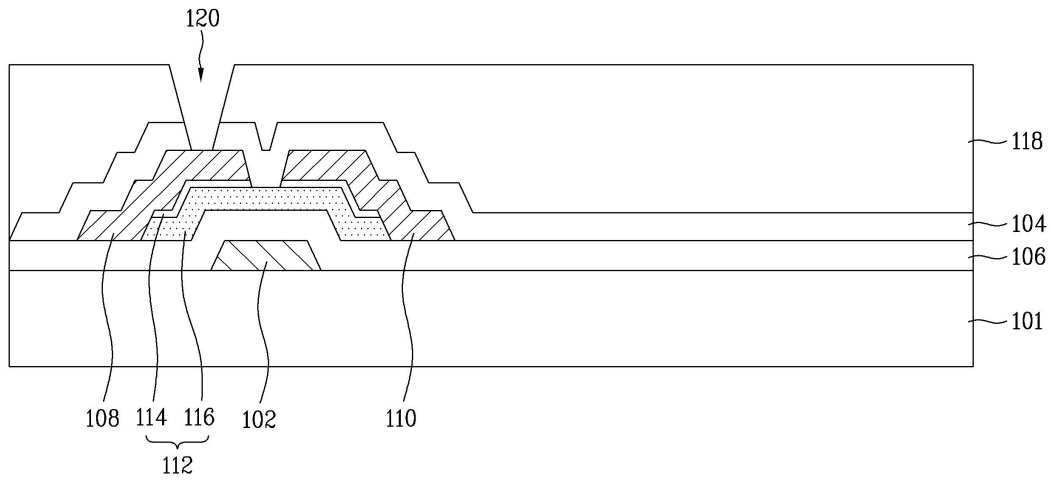
도면6b



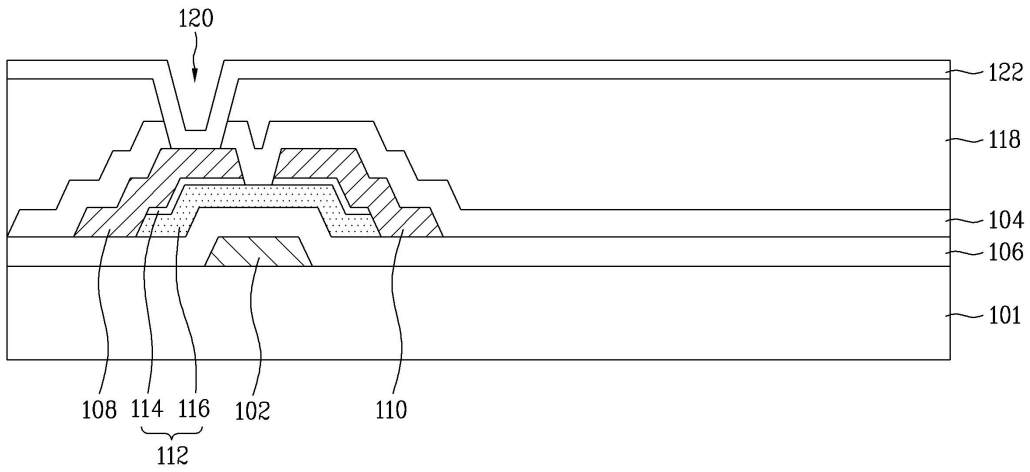
도면6c



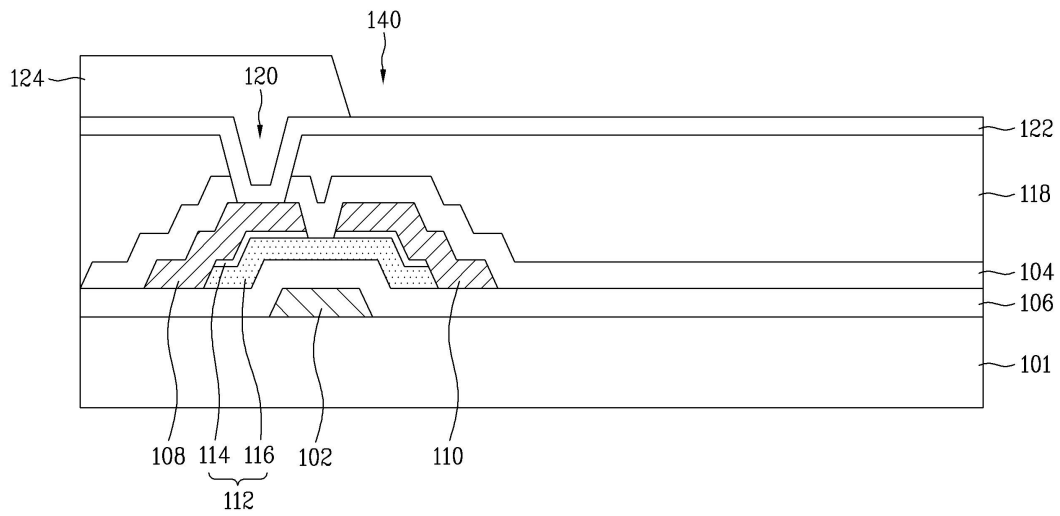
도면6d



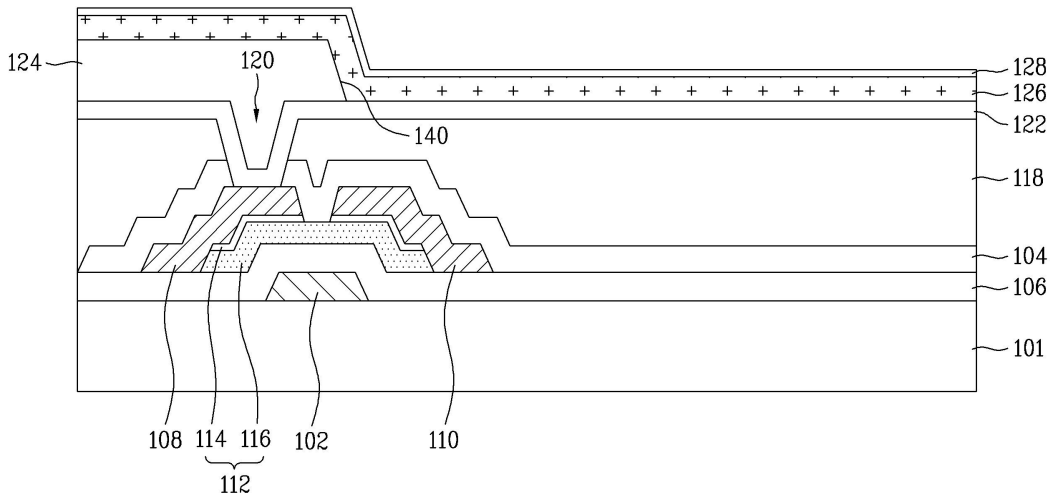
도면6e



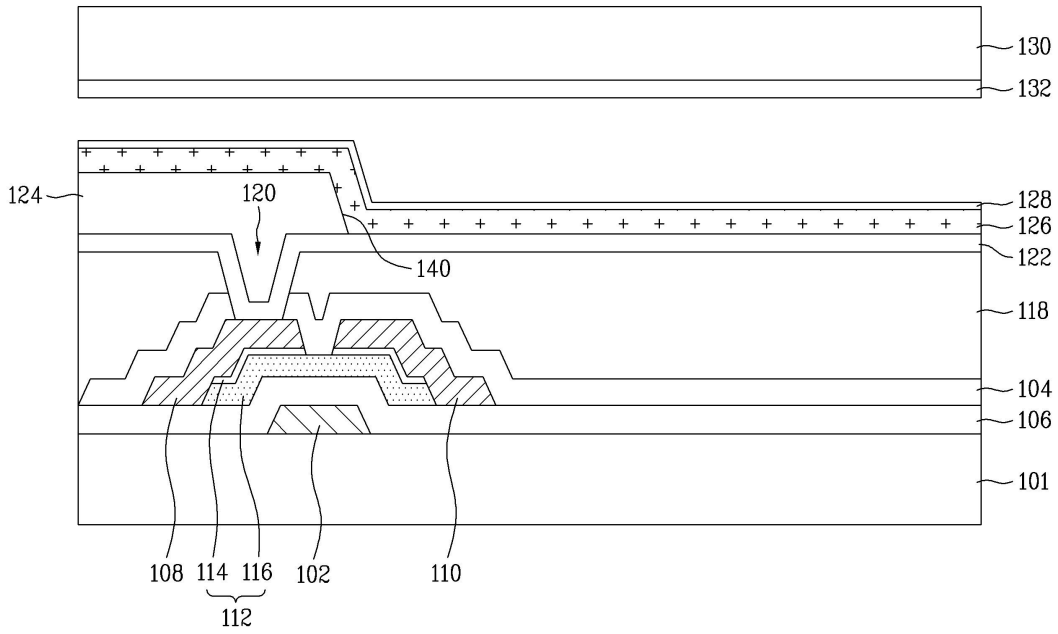
도면6f



도면6g

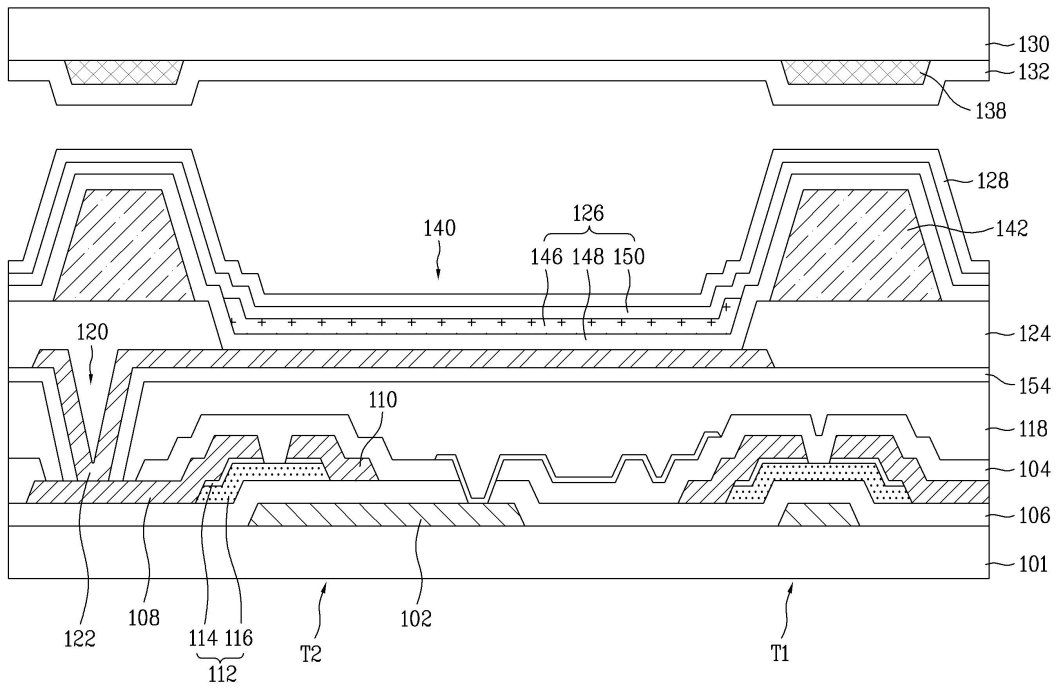


도면6h

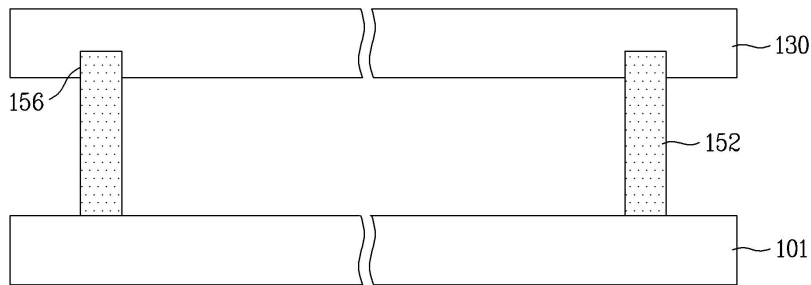




도면9



도면10



专利名称(译)	标题：发光显示板及其制造方法		
公开(公告)号	<a href="#">KR101747737B1</a>	公开(公告)日	2017-06-16
申请号	KR1020160076787	申请日	2016-06-20
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI HO WON 최호원 PARK JAE HEE 박재희		
发明人	최호원 박재희		
IPC分类号	H05B33/26 H01L31/0224		
CPC分类号	H05B33/26 H01L31/022475 H01L51/442 H01L51/0008 H01L51/0002 H01L2924/01042 H01L2251/558 H01L21/0271 H01L2251/308 H01L31/0224 Y02E10/549		
代理人(译)	Bakyounbok		
优先权	1020080059890 2008-06-24 KR		
其他公开文献	KR1020160075476A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明提供一种能够在制造过程中不损坏有机层而制造的发光显示面板及其制造方法。根据本发明的发光显示面板包括：形成在下基板上的第一电极；形成在第一电极上的有机层，包括发光层；第二电极，具有薄膜形状并形成在有机层上；辅助电极形成在面对下基板的上基板上，以与第二电极连通。第二电极形成为具有比第一电极和辅助电极中的至少任一个更薄的厚度。COPYRIGHT KIPO 2016

