



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2019년09월19일  
 (11) 등록번호 10-2022991  
 (24) 등록일자 2019년09월11일

(51) 국제특허분류(Int. Cl.)  
 G09G 3/30 (2006.01) H01L 51/50 (2006.01)  
 (21) 출원번호 10-2012-0122572  
 (22) 출원일자 2012년10월31일  
 심사청구일자 2017년10월12일  
 (65) 공개번호 10-2014-0055544  
 (43) 공개일자 2014년05월09일  
 (56) 선행기술조사문헌  
 KR1020070051748 A\*  
 (뒷면에 계속)

(73) 특허권자  
 엘지디스플레이 주식회사  
 서울특별시 영등포구 여의대로 128(여의도동)  
 (72) 발명자  
 김중철  
 경기도 파주시 책향기로 209, 1404동 801호 (동패동, 책향기마을우남퍼스트빌아파트)  
 이지노  
 경기도 파주시 조리읍 두루봉로 33-37, 103동 202호 (성호아파트)  
 (74) 대리인  
 특허법인인벤싱크

전체 청구항 수 : 총 7 항

심사관 : 이옥우

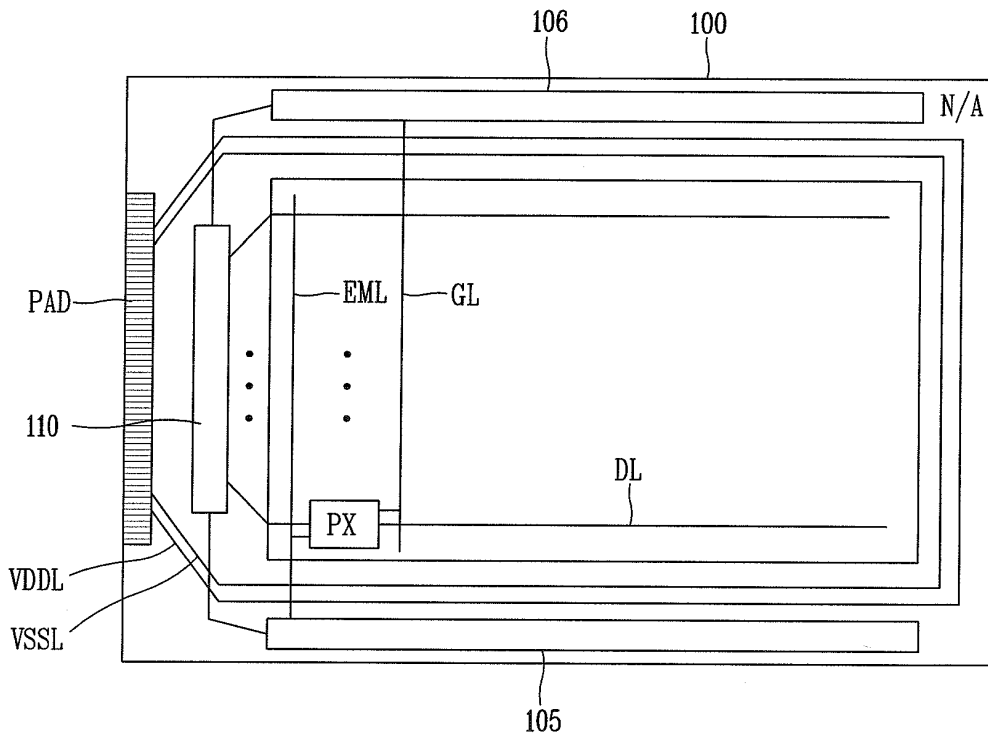
(54) 발명의 명칭 **유기발광 표시장치**

**(57) 요약**

본 발명은 유기발광 표시장치를 개시한다. 특히, 본 발명은 전압보상 방식에서 기준전압의 인가시 순간적으로 유입되는 피크 전류(peak current)에 의한 화질저하를 개선한 유기발광 표시장치에 관한 것이다.

본 발명의 실시예에 따른 유기발광 표시장치는, 유기전계 발광 다이오드와 스캔신호에 대응하여 데이터신호를 출력(뒷면에 계속)

**대표도** - 도3



력단에 인가하는 스위칭 트랜지스터와, 상기 데이터신호에 대응하는 전압을 저장하는 캐패시터와, 상기 캐패시터에 저장된 전압에 대응하여 상기 유기발광 다이오드에 흐르는 전류를 결정하는 구동 트랜지스터와, EM신호 및 상기 스캔신호에 따라, 접지전압을 기준전압으로 이용하여 상기 캐패시터에 저장된 전압에 상기 구동 트랜지스터의 문턱전압 성분을 제거하는 복수의 샘플링 트랜지스터를 포함한다.

본 발명의 실시예에 따른 유기발광 표시장치는 문턱전압 보상구조에서 각 화소에 인가되는 기준전압을 접지전압으로 대체하여 문턱전압 보상을 수행함으로써, 휘도 변동에 따른 화질저하문제를 개선할 수 있다.

(56) 선행기술조사문헌

KR1020110057534 A\*

JP2006292906 A

KR1020090000446 A

KR1020110053708 A

KR1020110053709 A

KR1020110121889 A

\*는 심사관에 의하여 인용된 문헌

**명세서**

**청구범위**

**청구항 1**

유기전계 발광 다이오드;  
 스캔신호에 대응하여 데이터신호를 출력단에 인가하는 스위칭 트랜지스터;  
 상기 데이터신호에 대응하는 전압을 저장하는 캐패시터;  
 상기 캐패시터에 저장된 전압에 대응하여 상기 유기전계 발광 다이오드에 흐르는 전류를 결정하는 구동 트랜지스터;  
 EM신호 및 상기 스캔신호에 따라, 접지전압을 기준전압으로 이용하여 상기 캐패시터에 저장된 전압에 상기 구동 트랜지스터의 문턱전압 성분을 제거하는 복수의 샘플링 트랜지스터를 포함하고,  
 상기 복수의 샘플링 트랜지스터는,  
 상기 EM신호에 따라 턴-온 되어 상기 스위칭 트랜지스터 및 구동 트랜지스터의 출력단에 상기 접지전압을 인가하는 제1 및 제3 샘플링 트랜지스터; 및  
 상기 스캔신호에 대응하여 상기 접지전압을 상기 구동 트랜지스터의 출력단 및 제어단으로 인가하는 제2 및 제4 샘플링 트랜지스터  
 를 포함하는 유기발광 표시장치.

**청구항 2**

삭제

**청구항 3**

제 1 항에 있어서,  
 상기 제4 샘플링 트랜지스터는,  
 입력단과 출력단이 서로 연결되고, 상기 구동트랜지스터의 제어단 및 출력단 사이에 구비되는 제4-1 및 제4-2 샘플링 트랜지스터로 구분되는 것을 특징으로 하는 유기발광 표시장치.

**청구항 4**

제 1 항에 있어서,  
 상기 접지전압은 상기 유기전계 발광 다이오드의 캐소드 전극에 인가되는 전압인 것을 특징으로 하는 유기발광 표시장치.

**청구항 5**

제 1 항에 있어서,  
 상기 접지전압은 표시패널에 별도로 형성된 배선 또는 상기 표시패널 전면에 형성된 전극을 통해 인가되는 것을 특징으로 하는 유기발광 표시장치.

**청구항 6**

게이트 배선, 데이터 배선, EM신호배선 및 전원공급배선을 포함하는 복수의 신호배선;  
 게이트전극이 상기 게이트 배선에 연결되고, 소스전극이 상기 데이터배선에 연결되며, 드레인전극이 제1 노드에 연결되는 스위칭 트랜지스터;

게이트전극이 상기 EM신호배선과 연결되고, 소스전극이 상기 제1 노드에 연결되며, 드레인전극이 접지되는 제1 샘플링 트랜지스터;

게이트 전극이 상기 게이트 배선과 연결되고, 드레인전극이 접지되며, 소스전극이 제2 노드에 연결되는 제2 샘플링 트랜지스터;

게이트전극이 상기 EM신호배선과 연결되고, 소스전극이 제3 노드에 연결되며, 드레인 전극이 상기 제2 노드에 연결되는 제3 샘플링 트랜지스터;

게이트 전극이 상기 게이트 배선과 연결되고, 드레인 및 소스전극이 서로 연결되며, 소스전극이 제4 노드에 연결되는 제4-1 샘플링 트랜지스터 및 드레인전극이 제3 노드에 연결되는 제4-2 샘플링 트랜지스터;

양 전극이 각각 상기 제1 노드 및 제4 노드에 연결되는 캐패시터; 및

캐소드에 접지전압이 인가되고, 애노드가 상기 제2 노드에 연결되는 유기전계 발광다이오드를 포함하는 유기발광 표시장치.

**청구항 7**

삭제

**청구항 8**

제 6 항에 있어서,

상기 접지전압은 표시패널에 별도로 형성된 배선 또는 상기 표시패널 전면에 형성된 전극을 통해 인가되는 것을 특징으로 하는 유기발광 표시장치.

**청구항 9**

제 1 항 및 제 6 항 중, 어느 하나의 항에 있어서,

상기 유기전계 발광다이오드에 흐르는 전류(IOLED)는,

이하의 수학적식,

$$\begin{aligned}
 IOLED &= \frac{1}{2} K (V_{gs} - |V_{th}|)^2 \\
 &= \frac{1}{2} K (VDD - VDD + |V_{th}| + DATA - VSS - |V_{th}|)^2 \\
 &= \frac{1}{2} K (DATA - VSS)^2
 \end{aligned}$$

을 만족하는 것을 특징으로 하는 유기발광 표시장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 유기발광 표시장치에 관한 것으로, 특히 전압보상 방식에서 기준전압의 인가시 순간적으로 유입되는 피크 전류(peak current)에 의한 화질저하를 개선한 유기발광 표시장치에 관한 것이다.

**배경 기술**

[0002] 기존의 음극선관(Cathode Ray Tube)표시장치를 대체하기 위한 평판표시장치(Flat Panel Display)로는 액정표시 소자(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시장치(Plasma

Display Panel) 및 유기발광 표시장치(Organic Light-Emitting Diode Display, OLED Display) 등이 있다.

- [0003] 이중, 유기발광 표시장치에 구비되는 유기전계 발광다이오드는 높은 휘도와 낮은 동작 전압 특성을 가지며, 또한 스스로 빛을 내는 자체발광형이기 때문에 명암대비(contrast ratio)가 크고, 초박형 디스플레이의 구현이 가능하다. 또한, 응답시간이 수 마이크로초( $\mu$ s) 정도로 동화상 구현이 쉽고, 시야각의 제한이 없으며 저온에서도 안정적이라는 장점이 있다.
- [0004] 도 1은 종래의 유기발광 표시장치의 일 화소에 대한 등가 회로도를 나타낸 도면이다.
- [0005] 도시된 바와 같이, 유기발광 표시장치는 게이트 배선(GL) 및 데이터 배선(DL)이 교차형성되고, 이와 소정간격 이격되어 전원전압(VDD)를 공급하는 전원공급배선(VDDL)이 형성되어, 하나의 화소(PX)을 정의한다.
- [0006] 또한, 게이트 배선(GL)과 데이터 배선(DL)이 교차하는 지점에는 스위칭 트랜지스터(SWT)가 접속되어 있고, 스위칭 트랜지스터(SWT)와 전원공급배선(VDDL)사이에는 캐패시터(C1)가 접속되어 있으며, 캐패시터(C1)의 양 전극에는 구동 트랜지스터(DT)가 접속되어 있고, 그 구동 트랜지스터(DT)의 드레인 전극에는 유기전계 발광다이오드(Organic Light-Emitting Diode)(EL)가 접속된다.
- [0007] 여기서, 전술한 스위칭 트랜지스터(SWT1)는 게이트배선(GL)으로부터 인가되는 스캔신호(Scan)에 따라, 구동 트랜지스터(DT)에 데이터신호(DATA)를 인가하여 유기전계 발광다이오드(Organic Light-Emitting Diode)에 데이터 신호(DATA)에 대응하는 전류를 인가한다.
- [0008] 또한, 구동 트랜지스터(DT1)는 데이터 신호(DATA)에 대응하여, 문턱전압에 따른 전류를 유기전계 발광다이오드(EL)에 인가한다.
- [0009] 그리고, 캐패시터(C1)는 일측 전극이 스위칭 트랜지스터(SWT)의 드레인전극 및 구동 트랜지스터(DT)의 게이트전극 사이에 접속되며 그 타측 전극이 구동 트랜지스터(DT)의 소스전극 및 전원공급배선(VDDL)에 접속되어 1 프레임 동안 구동 트랜지스터(DT)에 데이터 신호에 대응하는 전압이 지속적으로 인가되도록 한다.
- [0010] 그리고, 유기전계 발광다이오드(EL)는 구동 트랜지스터(DT)의 드레인전극에 애노드전극이 접속되며, 캐소드전극이 접지(VSS)되며, 캐소드전극과 애노드전극사이에 형성되는 유기발광층을 포함한다. 전술한 유기발광층은 정공수송층, 발광층 및 전자수송층으로 구성될 수 있다.
- [0011] 전술한 유기발광 표시장치는 구동 트랜지스터(DT)에 의해 유기전계 발광다이오드에 흐르는 전류의 양을 조절하여 영상의 계조를 표시하는 것으로, 구동 트랜지스터(DT)의 특성에 의해 화질이 결정된다.
- [0012] 그러나, 하나의 표시패널 내에서도 각 화소간 구동 트랜지스터간 문턱전압의 편차가 발생하며, 각 유기전계 발광다이오드(EL)들에 흐르는 전류가 변화하여 원하는 계조를 구현하지 못하는 문제가 발생하였다.
- [0013] 전술한 문제를 개선하기 위해, 구동 트랜지스터의 문턱전압 변동을 보상하는 화소구조가 제안되었다.
- [0014] 도 2a는 종래의 구동트랜지스터 문턱전압 보상구조를 갖는 유기발광 표시장치의 일 화소에 대한 등가회로도이고, 도 2b는 도 2a의 화소에 대한 신호파형을 나타낸 도면이다.
- [0015] 도시된 바와 같이, 문턱전압 보상구조를 갖는 유기발광 표시장치는 6개의 트랜지스터와 하나의 캐패시터 및 유기전계 발광다이오드로 구성된다.
- [0016] 스위칭 트랜지스터(SWT)는 게이트 전극이 게이트 배선(GL)에 연결되고, 소스 및 드레인 전극이 각각 데이터배선(DL) 및 제1 노드(N1)에 연결된다. 제1 샘플링 트랜지스터(SPT1)는 게이트 전극이 EM신호배선(EML)과 연결되고, 소스 전극 및 드레인 전극이 각각 기준전압 공급배선(RL) 및 제1 노드(N1)에 연결된다. 제2 샘플링 트랜지스터(SPT2)는 게이트 전극이 게이트 배선(GL)에 연결되고, 소스 및 드레인 전극이 각각 기준전압배선(RL) 및 제2 노드(N2)에 연결된다.
- [0017] 그리고, 제3 샘플링 트랜지스터(SPT3)는 게이트 전극이 EM신호배선(EML)에 연결되고, 소스 및 드레인전극이 각각 제3 노드(N3) 및 제2 노드(N2)에 연결된다. 제4 샘플링 트랜지스터(SPT4)는 게이트 전극이 게이트배선(GL)과 연결되고, 소스 및 드레인 전극이 각각 제3 노드(N3) 및 제4 노드(N4)에 연결된다. 구동 트랜지스터(DT)는 게이트 전극이 제4 노드(N4)에 연결되고, 소스 및 드레인 전극이 각각 전원공급배선(VDDL) 및 제3 노드(N3)와 연결된다. 캐패시터(C1)는 양 전극이 각각 제1 노드(N1) 및 제4 노드(N4)에 연결된다.
- [0018] 이러한 유기발광 표시장치의 문턱전압 보상방법을 도 2b의 신호파형을 참조하여 설명하면 다음과 같다.
- [0019] 먼저, 제1 구간(1T)에서 EM신호(EM)는 로우레벨상태이고, 제1 및 제2 샘플링 트랜지스터(SPT1,2)는 턴-온 상태

이다. 따라서, 제1 내지 제3 노드(N1 ~ N3)의 전압레벨은 기준전압(Vref)레벨이 된다. 이후, 로우레벨의 스캔신호(Scan)가 인가되면, 스위칭 트랜지스터(SWT) 및 제4 샘플링 트랜지스터(SPT4)가 서서히 턴-온되어 제4 노드(N4)를 기준전압(Vref)레벨로 초기화 시키게 된다. 여기서, 기준전압(Vref)은 통상적으로 0V ~ 2V 사이의 전압레벨로 설정된다.

[0020] 이어서, 제2 구간(2T)에서 스캔신호(Scan)가 완전히 로우레벨로 천이되면, EM신호(EM)가 하이레벨로 천이되며, 이때 제2 샘플링 트랜지스터(SPT2)의 턴-오프 지연에 따라, 제2 노드(N2)는 기준전압레벨을 유지하게 된다. 또한, 스위칭 트랜지스터(SWT)의 턴-온에 따라, 제1 노드(N1)는 데이터신호(DATA)레벨이 되고, 제4 노드(N4)는 전원전압(VDD)과 구동트랜지스터(DT)의 문턱전압의 절대값이 차가 되어(VDD-|Vth|), 캐패시터(C1)에 저장된다.

[0021] 다음으로, 제3 구간(3T)에서 스캔신호(Scan)가 하이레벨로 서서히 천이됨에 따라, 스위칭 트랜지스터(SWT) 및 제4 샘플링 트랜지스터(SPT4)가 턴-오프되며, 제1 노드(N1)는 기준전압레벨(Vref)이 되고, 이러한 제1 노드(N1)의 전압변화에 따라 제4 노드(N4)의 전압이 부트스트랩핑(booststrapping)되어 유기전계 발광다이오드(EL)에 흐르는 전류를 데이터신호와 기준전압에 대한 함수로 전환되어 문턱전압을 보상하게 된다. 이후, 제4 구간(4T)에서 완전히 턴-온된 제3 샘플링 트랜지스터(SPT3)를 통해 보상된 전류가 유기전계 발광다이오드(EL)에 흐르게 된다.

[0022] 전술한 단계 중, 특히 제1 구간(1T)에서 서서히 전압레벨이 로우레벨로 천이되는 제2 샘플링 트랜지스터(SPT2)를 통해 순간적인 피크전류(peak current)(PC1)가 발생하여 기준전압 공급배선(Vref)으로 유입될 수 있으며, 이에 따라 기준전압 공급회로(미도시)에 손상이 가해지는 문제가 발생할 수 있다. 또한, 피크전류(PC1)에 의해 기준전압(Vref)이 변동될 수 있으며, 기준전압 공급배선(Vref)의 배선저항이 클수록 발생된 원 전압레벨로 복귀하는 데 시간이 지연됨에 따라 각 화소들간 휘도를 변동시키며, 이는 수직 및 수평 크로스 토크(cross talk)의 원인이 된다.

### 발명의 내용

#### 해결하려는 과제

[0023] 본 발명은 전술한 문제점을 해결하기 위해 안출된 것으로, 문턱전압 보상구조의 유기발광 표시장치의 휘도변동에 따른 화질저하문제를 개선하는 데 목적이 있다.

#### 과제의 해결 수단

[0024] 전술한 목적을 달성하기 위해, 본 발명의 바람직한 실시예에 따른 유기발광 표시장치는, 유기전계 발광 다이오드; 스캔신호에 대응하여 데이터신호를 출력단에 인가하는 스위칭 트랜지스터; 상기 데이터신호에 대응하는 전압을 저장하는 캐패시터; 상기 캐패시터에 저장된 전압에 대응하여 상기 유기발광 다이오드에 흐르는 전류를 결정하는 구동 트랜지스터; EM신호 및 상기 스캔신호에 따라, 접지전압을 기준전압으로 이용하여 상기 캐패시터에 저장된 전압에 상기 구동 트랜지스터의 문턱전압 성분을 제거하는 복수의 샘플링 트랜지스터를 포함한다.

[0025] 상기 복수의 샘플링 트랜지스터는, 상기 EM신호에 따라 턴-온 되어 상기 스위칭 트랜지스터 및 구동 트랜지스터의 출력단에 상기 접지전압을 인가하는 제1 및 제3 샘플링 트랜지스터; 및 상기 스캔신호에 대응하여 상기 접지전압을 상기 구동 트랜지스터의 출력단 및 제어단으로 인가하는 제2 및 제4 샘플링 트랜지스터를 포함하는 것을 특징으로 한다.

[0026] 상기 제4 샘플링 트랜지스터는, 입력단과 출력단이 서로 연결되고, 상기 구동트랜지스터의 제어단 및 출력단 사이에 구비되는 제4-1 및 제4-2 샘플링 트랜지스터로 구분되는 것을 특징으로 한다.

[0027] 상기 접지전압은 상기 유기전계 발광 다이오드의 캐소드 전극에 인가되는 전압인 것을 특징으로 한다.

[0028] 상기 접지전압은 표시패널에 별도로 형성된 배선 또는 상기 표시패널 전면에 형성된 전극을 통해 인가되는 것을 특징으로 한다.

[0029] 전술한 목적을 달성하기 위해, 본 발명의 바람직한 실시예에 따른 유기발광 표시장치는, 게이트 배선, 데이터 배선, EM신호배선 및 전원공급배선을 포함하는 복수의 신호배선; 게이트전극이 상기 게이트 배선에 연결되고, 소스전극이 상기 데이터배선에 연결되며, 드레인전극이 제1 노드에 연결되는 스위칭 트랜지스터; 게이트전극이 상기 EM신호배선과 연결되고, 소스전극이 상기 제1 노드에 연결되며, 드레인전극이 접지되는 제1 샘플링 트랜지스터; 게이트 전극이 상기 게이트 배선과 연결되고, 드레인전극이 접지되며, 소스전극이 제2 노드에 연결되는

제2 샘플링 트랜지스터; 게이트전극이 상기 EM신호배선과 연결되고, 소스전극이 제3 노드에 연결되며, 드레인 전극이 상기 제2 노드에 연결되는 제3 샘플링 트랜지스터; 게이트 전극이 상기 게이트 배선과 연결되고, 드레인 및 소스전극이 서로 연결되며, 소스전극이 제4 노드에 연결되는 제4-1 샘플링 트랜지스터 및 드레인전극이 제3 노드에 연결되는 제4-2 샘플링 트랜지스터; 양 전극이 각각 상기 제1 노드 및 제4 노드에 연결되는 캐패시터; 및 캐소드가 접지되고, 애노드가 상기 제2 노드에 연결되는 유기전계 발광다이오드를 포함한다.

[0030] 상기 접지전압은 상기 유기전계 발광 다이오드의 캐소드 전극에 인가되는 전압인 것을 특징으로 한다.

[0031] 상기 접지전압은 표시패널에 별도로 형성된 배선 또는 상기 표시패널 전면에 형성된 전극을 통해 인가되는 것을 특징으로 한다.

[0032] 상기 유기전계 발광다이오드에 흐르는 전류(IOLED)는,

[0033] 이하의 수학적식,

$$IOLED = \frac{1}{2} K (V_{gs} - |V_{th}|)^2$$

$$= \frac{1}{2} K (VDD - VDD + |V_{th}| + DATA - VSS - |V_{th}|)^2$$

$$= \frac{1}{2} K (DATA - VSS)^2$$

[0037] 을 만족하는 것을 특징으로 한다.

**발명의 효과**

[0038] 본 발명의 실시예에 따른 유기발광 표시장치는 문턱전압 보상구조에서 각 화소에 인가되는 기준전압을 접지전압으로 대체하여 문턱전압 보상을 수행함으로써, 휘도 변동에 따른 화질저하문제를 개선할 수 있다.

[0039] 또한, 본 발명의 유기발광 표시장치는 기준전압을 인가하기 위한 배선을 생략함으로써, 유기발광 표시장치의 베젤영역을 줄일 수 있는 효과가 있다.

**도면의 간단한 설명**

[0040] 도 1은 종래의 유기발광 표시장치의 일 화소에 대한 등가 회로도를 나타낸 도면이다.

도 2a는 종래의 구동트랜지스터 문턱전압 보상구조를 갖는 유기발광 표시장치의 일 화소에 대한 등가회로도이고, 도 2b는 도 2a의 화소에 대한 신호파형을 나타낸 도면이다.

도 3은 본 발명의 실시예에 따른 유기발광 표시장치의 전체구조를 나타낸 도면이다.

도 4는 본 발명의 유기발광 표시장치의 일 실시예에 따른 일 화소의 구조 일부를 나타낸 도면이다.

도 5a는 본 발명의 유기발광 표시장치의 다른 실시예에 따른 일 화소의 구조 일부를 나타낸 도면이고, 도 5b는 도 5a의 A 부분에 대한 단면을 나타내는 도면이다.

도 6a는 본 발명의 실시예에 따른 유기발광 표시장치의 일 화소에 대한 등가회로도를 나타낸 도면이고, 도 6b는 도 6a의 화소에 대한 신호파형을 나타낸 도면이다.

**발명을 실시하기 위한 구체적인 내용**

[0041] 이하, 도면을 참조하여 본 발명의 바람직한 실시예에 따른 유기발광 표시장치를 설명한다.

[0042] 도 3은 본 발명의 실시예에 따른 유기발광 표시장치의 전체구조를 나타낸 도면이다.

[0043] 도면을 참조하면, 본 발명의 유기발광 표시장치는 플라스틱 기판(100)상에 서로 교차되도록 복수의 게이트 배선(GL) 및 데이터 배선(DL)이 형성되고, 게이트 배선(GL) 및 데이터 배선(DL)이 교차하는 지점에 화소들을 정의한

다. 또한, 게이트 배선(GL)과 나란한 방향으로 배열되는 EM신호배선(EML)이 형성되어 화소(PX)와 연결된다.

- [0044] 각 화소(PX)들은 유기발광 표시장치의 중앙부의 표시영역(A/A)상에 형성되며, 표시영역(A/A)을 둘러싸는 비표시 영역(N/A)에는 게이트 배선(GL)들에 스캔신호를 인가하는 스캔 구동부(105)와, EM배선(EML)들에 EM신호를 인가하는 EM 구동부(106)와, 데이터 배선(DL)들에 데이터신호를 인가하는 데이터 구동부(110)가 배치된다.
- [0045] 도시하지는 않았지만, 전술한 화소(PX)는 적어도 하나의 유기전계 발광다이오드, 박막트랜지스터 및 커패시터 이루어진다. 여기서, 유기발광다이오드는 제 1 전극(정공주입 전극)과 유기 화합물층 및 제 2 전극(전자주입 전극)을 포함한다.
- [0046] 유기 화합물층은 실제 발광이 이루어지는 발광층 이외에 정공 또는 전자의 캐리어를 발광층까지 효율적으로 전달하기 위한 다양한 유기 층들을 더 포함할 수 있다. 이러한 유기 층들은 제 1 전극과 발광층 사이에 위치하는 정공주입층 및 정공수송층, 제 2 전극과 발광층 사이에 위치하는 전자주입층 및 전자수송층일 수 있다.
- [0047] 또한 전술한 바와 같이, 유기발광 표시장치의 일 화소는, 적어도 스위칭 트랜지스터, 샘플링 트랜지스터, 구동 트랜지스터 및 커패시터를 포함한다.
- [0048] 스위칭 트랜지스터는 게이트배선과 데이터배선에 연결되고, 게이트배선에 입력되는 스위칭 전압에 따라 데이터 배선에 입력되는 데이터신호를 구동 트랜지스터로 전송한다. 커패시터는 스위칭 트랜지스터와 전원 배선에 연결되며, 스위칭 트랜지스터로부터 전송되는 데이터전압과 기준전압을 통해 샘플링된 구동트랜지스터의 문턱전압이 제거된 전압과의 차에 비례하는 전압을 저장한다.
- [0049] 샘플링 트랜지스터는 복수개가 구비되며, 접지전압배선으로부터 인가되어 접지전압 레벨의 기준전압을 통해 후술하는 구동 트랜지스터의 문턱전압을 샘플링하여, 구동트랜지스터를 통해 흐르는 전류에 문턱전압성분을 제거하는 역할을 한다.
- [0050] 구동 트랜지스터는 전원공급배선과 커패시터에 연결되어 커패시터에 저장된 전압에 대응하는 출력 전류를 유기 발광다이오드로 공급하고, 유기발광다이오드는 출력 전류에 의해 발광한다. 여기서, 구동 트랜지스터는 게이트 전극과 소오스전극 및 드레인전극을 포함하며, 유기전계 발광다이오드의 애노드 전극이 구동 트랜지스터의 드레인전극에 연결될 수 있다.
- [0051] 또한, 데이터 구동부(110)의 상부로는 외부로부터 유기발광 표시장치의 구동을 위한 전원전압 및 접지전압과 기타 신호를 공급받기 위한 인쇄회로기판이 본딩되는 패드(PAD)가 형성된다.
- [0052] 화소(PX)들은 각 게이트 배선(GL)들을 통해 인가되는 스캔신호(Scan)에 의해 게이트 배선(GL)단위로 순차적으로 구동되고, 데이터 배선(DL1)들을 통해 인가되는 데이터신호에 대응하는 계조를 표시하게 된다. 도시하지는 않았지만, 각 화소(PX)들은 유기전계 발광다이오드와 이를 구동하기 위한 복수의 박막 트랜지스터를 구비하며, 각 박막트랜지스터는 전술한 게이트 배선(GL), 데이터 배선(DL) 및 EM신호배선(EML)과, 전원공급배선(VDDL) 및 접지공급배선(VSSL) 연결되어 인가되는 신호에 따라 계조를 표시한다.
- [0053] 특히, 본 발명의 실시예에 따른 유기발광 표시장치는 별도의 기준전압 배선이 생략되며, 화소의 문턱전압을 보상하기 위한 샘플링 트랜지스터는 기준전압배선이 아닌 접지전압배선(VSSL)과 연결되는 것을 특징으로 한다. 이에 따라, 종래 전원공급배선(VDDL) 및 접지전압배선(VSSL)과 나란히 형성되는 기준전압배선을 형성하지 않음으로서, 그 영역만큼의 공간을 줄일 수 있다.
- [0054] 도 4는 본 발명의 유기발광 표시장치의 일 실시예에 따른 일 화소의 구조 일부를 나타낸 도면이다.
- [0055] 도면을 참조하면, 하나의 화소(PX)를 중심으로 일 방향으로 전원공급배선(VDDL), 접지전압배선(VSSL) 및 데이터 배선(DL)이 형성되며, 각 배선들은 동일층에 형성될 수 있다. 기타 다른 배선(ex. 게이트배선, EM신호배선)들은 설명의 편의상 생략하였다.
- [0056] 이 중, 접지전압배선(VSSL)은 데이터 배선(DL)을 지나 화소(PX)내의 유기전계 발광다이오드의 캐소드 전극 및 샘플링 트랜지스터들의 소스전극과 전기적으로 연결되며, 데이터배선(DL)의 상부층 또는 하부층의 금속층과 콘택홀(H)을 통해 화소에서 연장된 배선(XL)과 접촉된다.
- [0057] 도 5a 는 본 발명의 유기발광 표시장치의 다른 실시예에 따른 일 화소의 구조 일부를 나타낸 도면이고, 도 5b는 도 5a의 A 부분에 대한 단면을 나타내는 도면이다.
- [0058] 도면을 참조하면, 하나의 화소(PX)를 중심으로 일 방향으로 전원공급배선(VDDL) 및 데이터 배선(DL)이

형성되며, 각 배선들은 동일층에 형성될 수 있다. 그리고, 화소(PX)에 접지전압을 공급하기 위한 배선은 기관 전면에 형성되는 접지전압전극(VSST)으로 대체되어 있다. 문턱전압 보상구조 화소에서 샘플링 트랜지스터를 제외하고 접지전압이 필요한 소자는 유기전계 발광다이오드의 캐소드 전극이며, 본 실시예에서는 상기 캐소드 전극을 접지전압전극(VSST)으로 기관전면에 형성된 구조이다. 이러한 구조에 따라, 각 화소에 구비되는 샘플링 트랜지스터들은 화소에서 연장된 배선(XL)과 콘택홀(H)을 통해 접속된다.

- [0059] 전술한 콘택홀(H)은 도 5b에 도시된 바와 같이, 기관(100)상부에 게이트 금속층(150) 및 게이트 절연층(170)이 형성되고, 게이트 절연층(170)의 일부영역이 패터닝되어 상부에 형성되는 데이터 메탈층(180)과 콘택된다. 그리고, 데이터 메탈층(180)의 상부로 형성된 평탄화층(190)의 일부가 패터닝되어 상부에 형성되는 접지전압전극(VSST)과 콘택되는 구조일 수 있다.
- [0060] 전술한 실시예들에 따르면, 종래의 문턱전압 보상구조 화소의 샘플링 트랜지스터들의 소스전극에 연결되는 기준 전압배선을 생략하고, 기존의 접지전압배선을 연결하여 유기발광 표시장치의 베젤 폭을 줄일 수 있다.
- [0061] 이하, 도면을 참조하여 전술한 실시예들에 적용되는 문턱전압 보상구조 화소의 등가회로도를 통해 본 발명의 유기발광 표시장치의 구조를 설명한다.
- [0062] 도 6a는 본 발명의 실시예에 따른 유기발광 표시장치의 일 화소에 대한 등가회로도를 나타낸 도면이고, 도 6b는 도 6a의 화소에 대한 신호파형을 나타낸 도면이다.
- [0063] 도시된 바와 같이, 문턱전압 보상구조를 갖는 유기발광 표시장치는 6개의 트랜지스터와 하나의 캐패시터 및 유기전계 발광다이오드로 구성된다.
- [0064] 스위칭 트랜지스터(SWT)는 게이트 전극이 게이트 배선(GL)에 연결되고, 소스 및 드레인 전극이 각각 데이터배선(DL) 및 제1 노드(N1)에 연결된다.
- [0065] 제1 샘플링 트랜지스터(SPT1)는 게이트 전극이 EM신호배선(EML)과 연결되고, 소스 전극 및 드레인 전극이 각각 제1 노드(N1) 및 접지전압배선(VSSL)에 연결된다.
- [0066] 제2 샘플링 트랜지스터(SPT2)는 게이트 전극이 게이트 배선(GL)에 연결되고, 소스 및 드레인 전극이 제2 노드(N2) 및 접지전압배선(VSSL)에 연결된다.
- [0067] 제3 샘플링 트랜지스터(SPT3)는 게이트 전극이 EM신호배선(EML)에 연결되고, 소스 및 드레인전극이 각각 제3 노드(N3) 및 제2 노드(N2)에 연결된다.
- [0068] 제4-1 및 제4-2 샘플링 트랜지스터(SPT4-1, SPT4-2)는 서로 소스 및 드레인전극이 연결되어 있으며, 각 게이트 전극은 게이트배선(GL)과 연결되고, 제4-1 샘플링 트랜지스터(SPT4-1)의 드레인전극은 제4 노드(N4)에 연결되며, 제4-2 샘플링 트랜지스터(SPT4-2)의 소스전극은 제3 노드(N3)에 연결된다.
- [0069] 여기서, 제4-1 및 제4-2 샘플링 트랜지스터는 소자 특성을 보완하기 위한 것으로, 경우에 따라 하나가 생략될 수도 있다.
- [0070] 구동 트랜지스터(DT)는 게이트 전극이 제4 노드(N4)에 연결되고, 소스 및 드레인 전극이 각각 전원공급배선(VDDL) 및 제3 노드(N3)와 연결된다. 캐패시터(C1)는 양 전극이 각각 제1 노드(N1) 및 제4 노드(N4)에 연결된다.
- [0071] 이하, 전술한 구조의 본 발명의 실시예에 따른 유기발광 표시장치의 문턱전압 보상방법을 도 6b의 신호파형을 참조하여 설명하면 다음과 같다.
- [0072] 먼저, 제1 구간(1T)에서 EM신호(EM)는 로우레벨 상태이며 제1 샘플링 트랜지스터(SPT1)는 턴-온 상태로서, 접지 전압(VSS)이 제1 노드(N1)에 인가된다.
- [0073] 이후, 게이트 배선(GL)을 통해 로우레벨의 스캔신호(Scan)가 인가되면, 제2 샘플링 트랜지스터(SPT2)가 서서히 턴-온되며, 제2 및 제3 노드(N2, N3)를 종래의 기준전압(Vref)전압에 같음하는 접지전압(VSS)레벨로 천이시킨다. 또한, 스위칭 트랜지스터(SWT) 및 제4-1, 제4-2 샘플링 트랜지스터(SPT4-1, SPT4-2)가 서서히 턴-온되어 제1 노드(N1)와 제3 및 제4 노드(N4)를 접지레벨(VSS)로 초기화 시키게 된다.
- [0074] 이어서, 제2 구간(2T)에서 스캔신호(Scan)가 완전히 로우레벨로 천이되고 EM신호(EM)가 하이레벨로 완전히 천이 되면, 제2 샘플링 트랜지스터(SPT2)의 턴-오프 지연에 따라, 제2 노드(N2)는 접지전압(VSS)레벨을 유지하게 된다. 또한, 스위칭 트랜지스터(SWT)의 턴-온에 따라, 제1 노드(N1)는 데이터신호(DATA)레벨이 되고, 제4 노드

(N4)는 전원전압(VDD)과 구동트랜지스터(DT)의 문턱전압의 절대값이 차가 되어(VDD-|Vth|), 캐패시터(C1)에 저장된다.

[0075] 다음으로, 제3 구간(3T)에서 스캔신호(Scan)가 하이레벨로 서서히 천이됨에 따라, 스위칭 트랜지스터(SWT) 및 제4-1, 제4-2 샘플링 트랜지스터(SPT4-1, SPT4-2)가 턴-오프되며, 제1 노드(N1)는 접지전압(VSS)이 되고, 이러한 제1 노드(N1)의 전압변화에 따라 제4 노드(N4)의 전압이 하기의 수학식 1에 따라 부트스트랩핑(bootstrapping)된다.

**수학식 1**

$$VDD - |V_{th}| - DATA + VSS$$

[0076]

[0077] 이에 따라, 구동 트랜지스터(DT)의 게이트 전극에 인가되는 전압이 달라지게 되고, 상기의 수학식 1에 따라, 구동 트랜지스터(DT)를 통해 유기발광 다이오드(EL)에 흐르는 전류(IOLED)는 하기의 수학식 2를 만족한다.

**수학식 2**

$$IOLED = \frac{1}{2} K (V_{gs} - |V_{th}|)^2$$

[0078]

$$= \frac{1}{2} K (VDD - VDD + |V_{th}| + DATA - VSS - |V_{th}|)^2$$

[0079]

$$= \frac{1}{2} K (DATA - VSS)^2$$

[0080]

[0081]

[0082] 상기의 수학식 2 에서 Vgs 는 구동 트랜지스터(DT)의 게이트-소스간 전압이고, Vth 는 구동 트랜지스터(DT)의 문턱전압이다. 또한, K 는 구동트랜지스터(DT)의 특성값으로, K = u X Cox X W/L 이다.

[0083] 따라서, 유기전계 발광다이오드(EL)에 흐르는 전류(IOLED)는 데이터신호(DATA)와 접지전압(VSS)에 대한 함수로 전환됨으로서 문턱전압이 보상되게 된다.

[0084] 이후, 제4 구간(4T)에서 완전히 턴-온된 제3 샘플링 트랜지스터(SPT3)를 통해 보상된 전류(IOLED)가 유기전계 발광다이오드(EL)에 흐르게 되어 화상의 계조를 표시하게 된다.

[0085] 특히, 도 6b 의 시간에 따른 전류의 신호파형을 도 2b의 종래의 신호파형과 대비하여 보면, 본 발명의 유기발광 표시장치는 종래의 고저항 배선을 통해 기준전압(Vref)을 인가하는 것이 아닌, 유기전계 발광 다이오드(EL)의 캐소드에 인가되는 접지전압(VSS)과 동일한 전압을 인가함으로써, 고저항의 기준전압 배선과 달리 제2 샘플링 트랜지스터(SPT2)를 통해 흐르는 전류가 빠른 속도로 빠져나가 피크전류(PC2) 발생시 제2 노드(N2)에 흐르는 전류가 안정화 된다.

[0086] 따라서, 종래의 기준전압(Vref)배선을 생략함에 따라 배선의 폭을 감소시키는 효과 이외에도, 각 화소의 구동을 안정화시키는 효과를 얻을 수 있다.

[0087] 전술한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와

특허청구범위에 균등한 것에 의하여 정하여져야 한다.

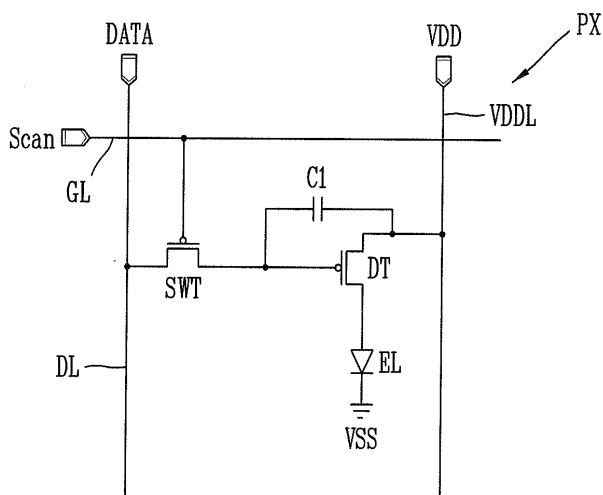
**부호의 설명**

[0088]

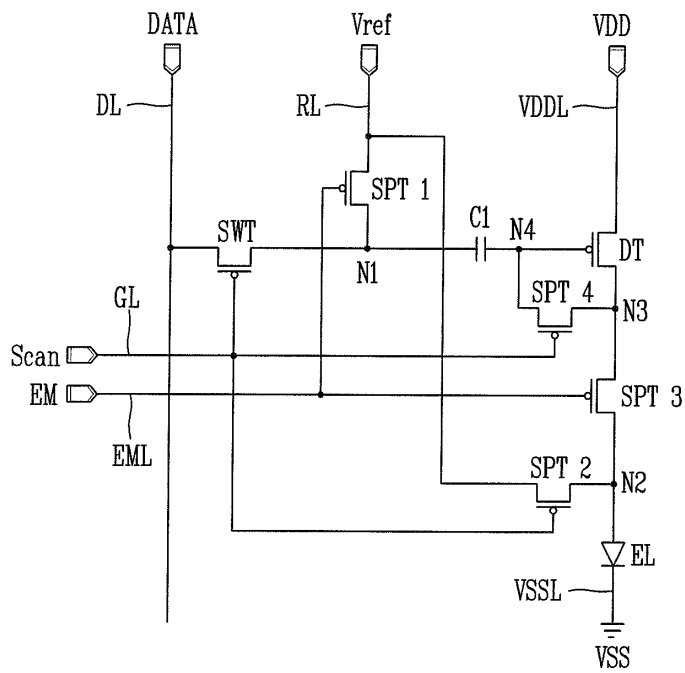
- Scan : 스캔신호
- VDD : 전원전압
- DATA : 데이터신호
- DL : 데이터배선
- VSSL : 접지전압배선
- SWT : 스위칭 트랜지스터
- SPT1 ~ SPT3 : 제1 ~ 제3 샘플링 트랜지스터
- SPT4-1, SPT4-2 : 제4-1, 제4-2 샘플링 트랜지스터
- DT : 구동트랜지스터
- C1 : 캐패시터
- EM : EM신호
- VSS : 접지전압
- GL : 게이트 배선
- EML : EM신호배선
- VDDL : 전원공급배선
- EL : 유기전계 발광다이오드
- N1 ~ N4 : 제1 ~ 제4 노드

**도면**

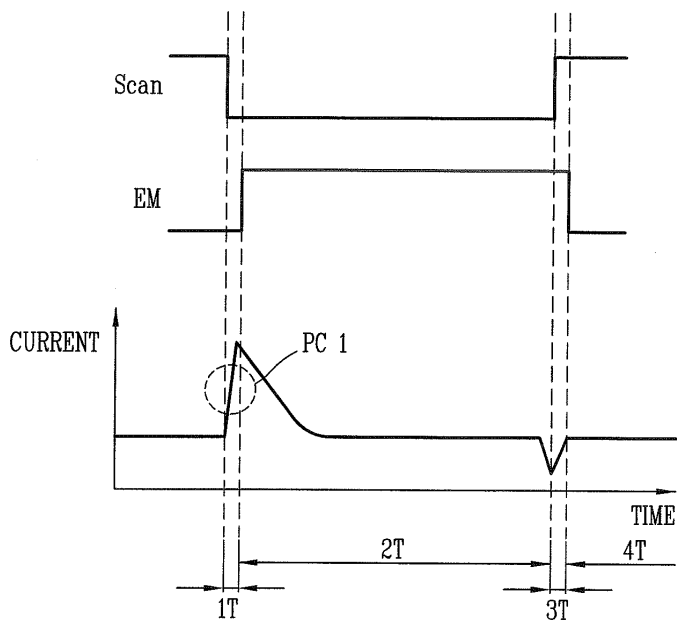
**도면1**



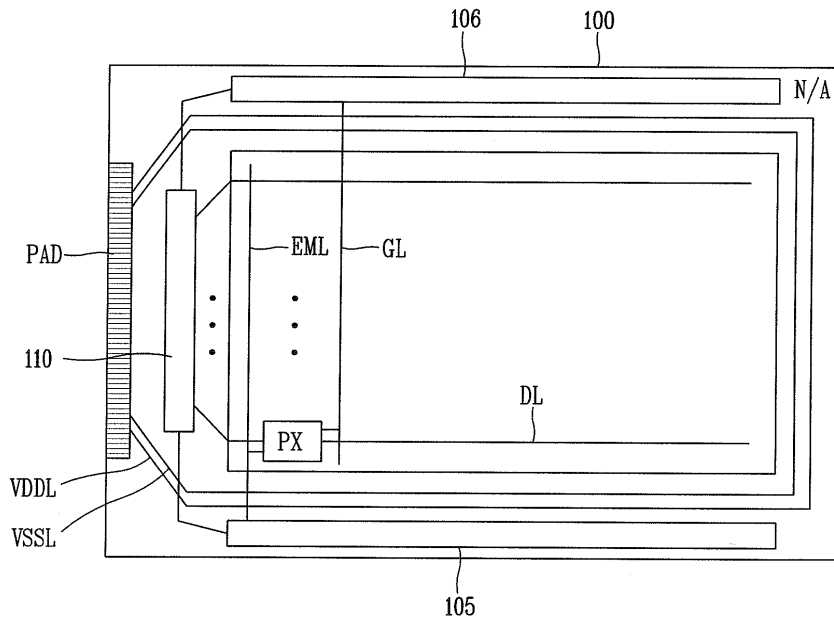
도면2a



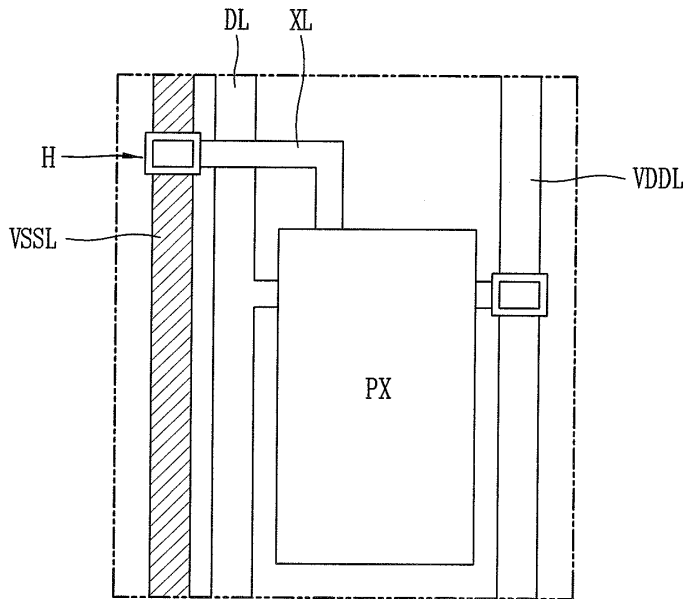
도면2b



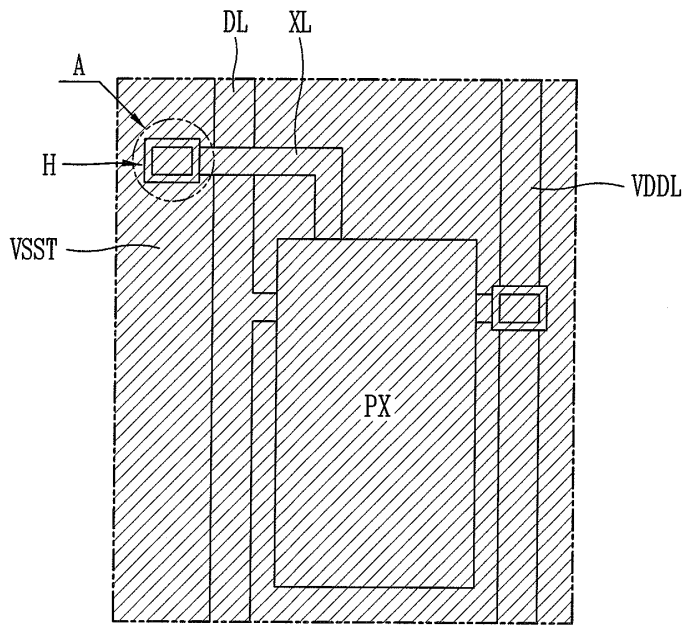
도면3



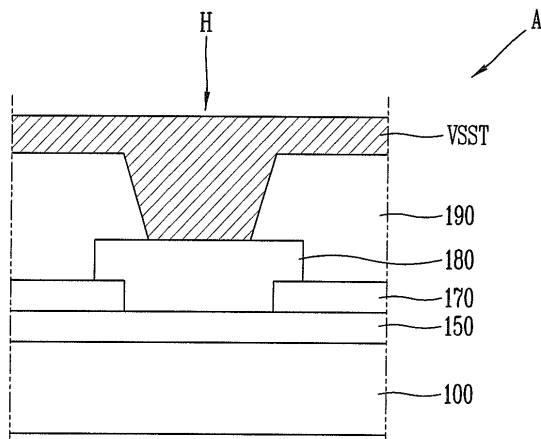
도면4



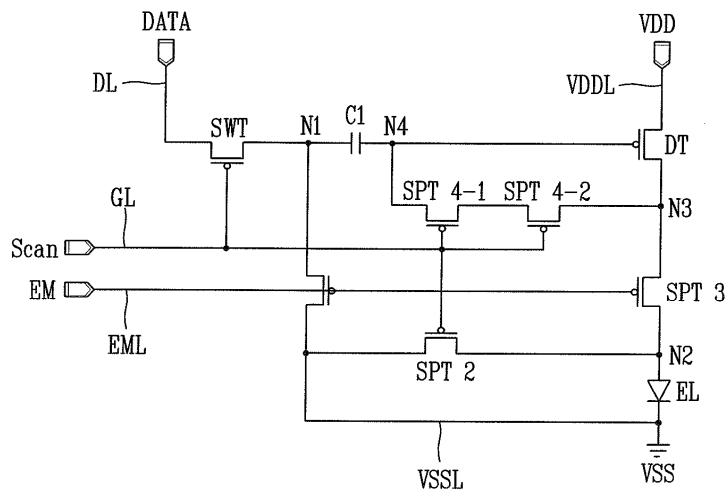
도면5a



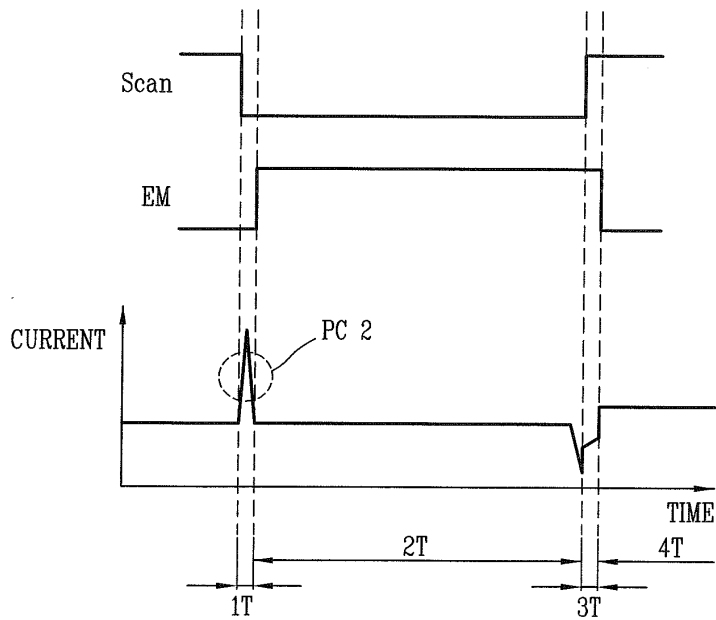
도면5b



도면6a



도면6b



专利名称(译)	有机发光显示器		
公开(公告)号	<a href="#">KR102022991B1</a>	公开(公告)日	2019-09-19
申请号	KR1020120122572	申请日	2012-10-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김중철 이지노		
发明人	김중철 이지노		
IPC分类号	G09G3/30 H01L51/50		
审查员(译)	这蓬莱		
其他公开文献	KR1020140055544A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明公开了一种有机发光显示装置。特别地，本发明涉及一种有机发光显示装置，该有机发光显示装置由于在电压补偿方法中施加参考电压时瞬间引入的峰值电流而具有改善的图像质量劣化。根据本发明实施例的有机发光显示装置包括：有机发光二极管和用于响应于扫描信号将数据信号施加到输出端子的开关晶体管；用于存储与数据信号相对应的电压的电容器；以及电容器。驱动晶体管，用于响应于所存储的电压确定流过有机发光二极管的电流，并根据EM信号和扫描信号以及驱动晶体管的阈值电压分量相对于存储在电容器中的电压，将地电压用作参考电压。去除多个采样晶体管。在根据本发明示例性实施例的有机发光二极管显示器中，通过在阈值电压补偿结构中用接地电压替换施加到每个像素的参考电压来执行阈值电压补偿，从而改善了由于亮度变化而导致图像质量劣化的问题。

도 - 도3

