



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0013370
(43) 공개일자 2020년02월07일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) H01L 51/50 (2006.01)
(52) CPC특허분류
H01L 51/5203 (2013.01)
H01L 27/3213 (2013.01)
(21) 출원번호 10-2018-0088502
(22) 출원일자 2018년07월30일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
유준석
경기도 파주시 월롱면 엘지로 245
이호영
경기도 파주시 월롱면 엘지로 245
(뒷면에 계속)
(74) 대리인
특허법인천문

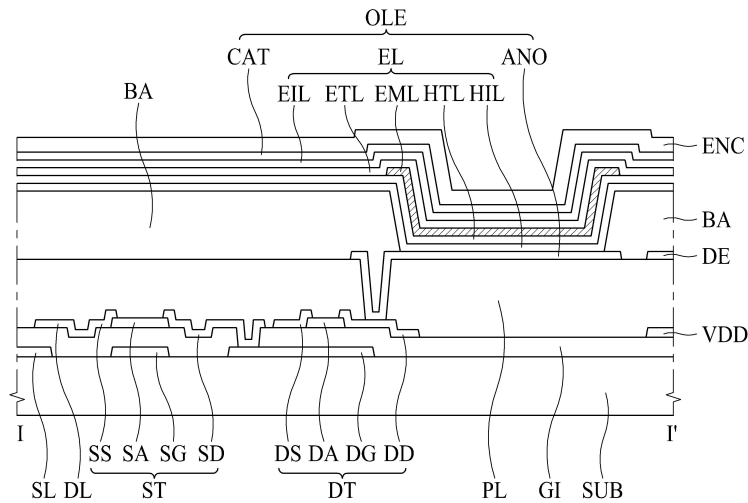
전체 청구항 수 : 총 17 항

(54) 발명의 명칭 초고 해상도를 갖는 전계발광 표시장치

(57) 요약

본 명세서는 이웃하는 화소 사이에서 수평 누설 전류를 방지하는 구조를 갖는 전계발광 표시장치에 관한 것이다. 본 명세서에 의한 전계발광 표시장치는, 기판, 제1 화소, 제2 화소, 제1 애노드 전극, 제2 애노드 전극 및 공핍 전극을 포함한다. 제1 화소는, 기판 위에 정의되며 제1 색상을 구현한다. 제2 화소는, 기판 위에서 제1 화소와 인접하여 배치되며 제2 색상을 구현한다. 제1 애노드 전극은, 제1 화소 내에 배치되고, 제2 애노드 전극은, 제2 화소 내에 배치된다. 공핍 전극은, 제1 애노드 전극과 제2 애노드 전극 사이에 배치되어, 공핍 영역을 형성한다.

대표도 - 도4



(52) CPC특허분류

H01L 27/3276 (2013.01)

H01L 51/5012 (2013.01)

H01L 51/5048 (2013.01)

(72) 발명자

이능희

경기도 파주시 월롱면 엘지로 245

김규리

경기도 파주시 월롱면 엘지로 245

명세서

청구범위

청구항 1

기관 위에 정의된 제1 색상을 구현하는 제1 화소;

상기 기관 위에서 상기 제1 화소와 인접하여 제2 색상을 구현하는 제2 화소;

상기 제1 화소에 있는 제1 애노드 전극;

상기 제2 화소에 있는 제2 애노드 전극;

상기 제1 애노드 전극과 상기 제2 애노드 전극 사이에 있고, 공핍 영역을 형성하는 공핍 전극을 포함하는 전계 발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 공핍 전극은,

상기 제1 애노드 전극과 상기 제2 애노드 전극으로부터 각각 일정 거리 이격된 전계발광 표시장치.

청구항 3

제 2 항에 있어서,

상기 공핍 전극은,

상기 제1 애노드 전극과 상기 제2 애노드 전극 사이의 이격 거리인 애노드 간격의 30% 내지 60%의 폭을 갖는 전계발광 표시장치.

청구항 4

제 1 항에 있어서,

상기 공핍 전극은,

상기 제1 애노드 전극 및 상기 제2 애노드 전극 중 적어도 어느 하나의 둘레를 모두 감싸는 폐곡선 형태인 전계 발광 표시장치.

청구항 5

제 1 항에 있어서,

상기 공핍 전극은,

상기 제1 애노드 전극과 상기 제2 애노드 전극 사이에서 가장 가까운 부분은 최대 폭을 갖고,

그 외의 부분은 최소 폭을 갖는 전계발광 표시장치.

청구항 6

제 1 항에 있어서,
상기 기관은,
상기 제1 화소 및 상기 제2 화소들이 배치된 표시 영역; 그리고
상기 표시 영역 주변에 정의된 비표시 영역을 구비하고,
상기 공핍 전극은,
상기 비표시 영역에 배치된 고 전위 전압을 인가하는 배선과 연결된 전계발광 표시장치.

청구항 7

제 1 항에 있어서,
상기 공핍 전극은,
상기 애노드 전극과 같거나 높은 전압을 인가받는 전계발광 표시장치.

청구항 8

제 1 항에 있어서,
상기 제1 애노드 전극과 상기 제2 애노드 전극을 덮는 정공 기능층;
상기 정공 기능층 상에 있는 발광층;
상기 발광층을 덮는 전자 기능층; 및
상기 전자 기능층을 덮는 캐소드 전극을 더 포함하는 전계발광 표시장치.

청구항 9

제 8 항에 있어서,
상기 정공 기능층과 상기 전자 기능층은,
상기 제1 화소 및 상기 제2 화소를 포함하는 모든 화소 영역에 공통인 전계발광 표시장치.

청구항 10

제 8 항에 있어서,
상기 캐소드 전극은 저 전위 전압이 인가되는 저 전원 배선과 연결되고,
상기 공핍 전극은 고 전위 전압이 인가되는 구동 전류 배선과 연결되며,
상기 제1 애노드 전극과 상기 제2 애노드 전극에는 상기 고전위 전압과 상기 저 전위 전압 사이의 어느 한 전위가 인가되는 전계발광 표시장치.

청구항 11

제 8 항에 있어서,
상기 발광층은,
상기 제1 애노드 전극과 중첩되는 영역에 있는 제1 발광층; 그리고

상기 제2 애노드 전극과 중첩되는 영역에 있는 제2 발광층을 포함하는 전계발광 표시장치.

청구항 12

제 8 항에 있어서,
상기 정공 기능층은,
p형 불순물을 적어도 1.0% 이상 포함하는 전계발광 표시장치.

청구항 13

제 12 항에 있어서,
상기 정공 기능층은,
상기 제1 애노드 전극 및 상기 제2 애노드 전극 상에 있는 정공 주입층; 그리고
상기 정공 주입층 상에 있는 정공 수송층을 포함하는 전계발광 표시장치.

청구항 14

제 8 항에 있어서,
상기 전자 기능층은,
상기 발광층 상에 있는 전자 수송층; 그리고
상기 전자 수송층 상에 있는 전자 주입층을 포함하는 전계발광 표시장치.

청구항 15

제 1 항에 있어서,
상기 기판 위에서 상기 제1 화소 및 상기 제2 화소 중 적어도 어느 하나와 인접하여 제3 색상을 구현하는 제3 화소; 그리고
상기 제3 화소에 있는 제3 애노드 전극을 더 포함하고,
상기 공핍 전극은,
상기 제1 애노드 전극과 상기 제3 애노드 전극 사이 그리고
상기 제2 애노드 전극과 상기 제3 애노드 전극 사이에서 상기 공핍 영역을 더 형성하는 전계발광 표시장치.

청구항 16

제 15 항에 있어서,
상기 제1 색상 내지 상기 제3 색상은 서로 다른 색인 전계발광 표시장치.

청구항 17

제 1 항에 있어서,
상기 제1 애노드 전극과 상기 제2 애노드 전극 간의 거리가 최소인 영역에서 상기 공핍 전극의 폭은,

상기 제1 애노드 전극과 상기 제2 애노드 전극 간의 거리가 최소인 영역 이외의 영역에서 상기 공핍 전극의 폭보다 더 넓은, 전계발광 표시장치.

발명의 설명

기술 분야

[0001] 본 명세서는 이웃하는 화소 사이에서 누설 전류를 방지하는 구조를 갖는 전계발광 표시장치에 관한 것이다. 본 명세서는 초고 해상도에서 화소 사이 간격이 좁아져 발생하는 이웃하는 화소 사이의 누설 전류에 의한 시인성 불량을 해결하기 위한 것으로, 누설 전류를 완전히 차단하여 우수한 색 재현율을 확보한 전계발광 표시장치에 관한 것이다.

배경 기술

[0002] 정보화 사회가 발전함에 따라 영상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있다. 이에 따라, 최근에는 액정 표시장치(LCD: Liquid Crystal Display), 전계발광 표시장치(EL: Electroluminescence Display), 양자점 표시장치(QD: Quantum Dot Display)와 같은 여러 가지 표시장치가 활용되고 있다.

[0003] 표시장치들 중에서 전계발광 표시장치는 자체 발광형으로서, 시야각, 대조비 등이 우수하며, 별도의 백 라이트가 필요하지 않아 경량 박형이 가능하며, 소비 전력이 유리한 장점이 있다. 특히, 전계발광 표시장치 중 유기 발광 표시장치는 직류 저전압 구동이 가능하고, 응답 속도가 빠르며, 제조 비용이 저렴한 장점이 있다.

[0004] 전계발광 표시장치는 다수 개의 전계발광 다이오드를 포함한다. 전계발광 다이오드는, 애노드 전극, 애노드 전극 상에 형성되는 발광층, 그리고 발광층 위에 형성되는 캐소드 전극을 포함한다. 애노드 전극에 고전위 전압이 인가되고 캐소드 전극에 저전위 전압이 인가되면, 애노드 전극에서는 정공이 캐소드 전극에서는 전자가 각각 발광층으로 이동된다. 발광층에서 정공과 전자가 결합할 때, 여기 과정에서 여기자(exiton)가 형성되고, 여기자로부터의 에너지로 인해 빛이 발생한다. 전계발광 표시장치는, बैं크에 의해 개별적으로 구분되는 다수 개의 전계발광 다이오드의 발광층에서 발생하는 빛의 양을 전기적으로 제어하여 영상을 표시한다.

[0005] 고 품질의 영상 정보를 제공하기 위해, 표시장치의 해상도가 점점 높아지고 있다. 예를 들어, 대각선 길이가 10인치 이하인 휴대용 장치에 적용되는 표시장치에서도 300PPI(Pixel Per Inch)를 넘어 500PPI 이상의 초고 해상도를 구현하는 표시장치가 개발되고 있다. 특히, 전계발광 표시장치에서 초고 해상도를 구현함에 있어서, 해결해야 할 문제점이 매우 많다. 그 중에서 해상도가 높아짐에 따라 전계발광 다이오드의 이격 거리가 좁아지는 데, 이웃하는 전계발광 다이오드로부터 측면 방향으로 누설된 전류에 의해 화상 정보가 왜곡되는 문제가 발생한다.

[0006] 이러한 문제들을 해결하기 위해 여러 방안들이 시도되고 있으나, 다른 문제가 발생하여 실제 제품에 적용하기 어렵거나, 제조 비용이 너무 높아져, 실제 제품화 할 수 없는 경우가 많다. 따라서, 초고 해상도 전계발광 표시장치를 구현하기 위해서는, 측면 방향 누설 전류(Lateral Leakage Current)를 방지하기 위한 기술적 고안이 필요하다.

발명의 내용

해결하려는 과제

[0007] 본 명세서는 초고해상도를 구현함에 있어 화소 간격이 줄어들어 따라 증가하는 수평 누설 전류를 차단하는 구조를 갖는 전계발광 표시장치를 제공한다. 본 명세서는 이웃하는 화소들 사이에서 발생하는 수평 누설 전류를 차단하고, p형 불순물의 농도를 높여 구동 소비 전력을 낮춘 전계발광 표시장치를 제공한다.

과제의 해결 수단

[0008] 본 명세서에 의한 전계발광 표시장치는, 기관, 제1 화소, 제2 화소, 제1 애노드 전극, 제2 애노드 전극 및 공핍 전극을 포함한다. 제1 화소는, 기관 위에 정의되며 제1 색상을 구현한다. 제2 화소는, 기관 위에서 제1 화소와 인접하여 배치되며 제2 색상을 구현한다. 제1 애노드 전극은, 제1 화소 내에 배치된다. 제2 애노드 전극은, 제2 화소 내에 배치된다. 공핍 전극은, 제1 애노드 전극과 제2 애노드 전극 사이에 배치되어, 공핍 영역을 형성한다.

- [0009] 일례로, 공핍 전극은, 제1 애노드 전극과 제2 애노드 전극으로부터 각각 일정 거리 이격될 수 있다.
- [0010] 일례로, 공핍 전극은, 제1 애노드 전극과 제2 애노드 전극 사이의 이격 거리인 애노드 간격의 30% 내지 60%의 폭을 가질 수 있다.
- [0011] 일례로, 공핍 전극은, 제1 애노드 전극 및 제2 애노드 전극 중 적어도 어느 하나의 둘레를 모두 감싸는 폐곡선 형태를 가질 수 있다.
- [0012] 일례로, 공핍 전극은, 제1 애노드 전극과 제2 애노드 전극 사이에서 가장 가까운 부분은 최대 폭을 갖고, 그 외의 부분은 최소 폭을 가질 수 있다.
- [0013] 일례로, 기판은, 표시 영역과 비표시 영역을 구비한다. 표시 영역에는, 제1 화소 및 제2 화소들이 배치될 수 있다. 비표시 영역은, 표시 영역 주변에 배치될 수 있다. 공핍 전극은, 비표시 영역에 배치된 고 전위 전압을 인가하는 배선과 연결될 수 있다.
- [0014] 일례로, 공핍 전극은, 애노드 전극과 같거나 높은 전압을 인가받을 수 있다.
- [0015] 일례로, 정공 기능층, 발광층, 전자 기능층 및 캐소드 전극을 더 포함할 수 있다. 정공 기능층은, 제1 애노드 전극과 제2 애노드 전극을 덮는다. 발광층은, 정공 기능층 위에 있고, 기능층은, 발광층을 덮을 수 있으며, 캐소드 전극은, 전자 기능층을 덮을 수 있다.
- [0016] 일례로, 정공 기능층과 전자 기능층은 제1 화소 및 제2 화소를 포함하는 모든 화소 영역에 공통으로 도포될 수 있다.
- [0017] 일례로, 캐소드 전극은 저 전위 전압이 인가되는 저 전위 배선과 연결될 수 있고, 공핍 전극은 고 전위 전압이 인가되는 구동 전류 배선과 연결될 수 있다. 제1 애노드 전극과 상기 제2 애노드 전극에는 고전위 전압과 저 전위 전압 사이의 어느 한 전위가 인가될 수 있다.
- [0018] 일례로, 발광층은, 제1 발광층 및 제2 발광층을 포함할 수 있고, 제1 발광층은, 제1 애노드 전극과 중첩되는 영역에 있을 수 있다. 그리고 제2 발광층은, 제2 애노드 전극과 중첩되는 영역에 있을 수 있다.
- [0019] 일례로, 정공 기능층은, p형 불순물을 적어도 1.0% 이상 포함할 수 있다.
- [0020] 일례로, 정공 기능층은, 정공 주입층 및 정공 수송층을 포함할 수 있고, 정공 주입층은, 제1 애노드 전극 및 제2 애노드 전극 위에 있을 수 있다. 정공 수송층은, 정공 주입층 위에 있을 수 있다.
- [0021] 일례로, 전자 기능층은, 전자 수송층 및 전자 주입층을 포함할 수 있고, 전자 수송층은, 발광층 위에 있을 수 있다. 전자 주입층은, 전자 수송층 위에 있을 수 있다.
- [0022] 일례로, 제3 화소 및 제3 애노드 전극을 더 포함할 수 있고, 제3 화소는, 기판 위에서 제1 화소 및 제2 화소 중 적어도 어느 하나와 인접하여 제3 색상을 구현할 수 있다. 제3 애노드 전극은, 제3 화소 내에 있을 수 있다. 공핍 전극은, 제1 애노드 전극과 제3 애노드 전극 사이 그리고 제2 애노드 전극과 제3 애노드 전극 사이에서 공핍 영역을 더 형성할 수 있다.
- [0023] 일례로, 제1 색상 내지 제3 색상은 서로 다른 색일 수 있다.
- [0024] 일례로, 제1 애노드 전극과 제2 애노드 전극간의 거리가 최소인 영역에서 공핍 전극의 폭은, 제1 애노드 전극과 제2 애노드 전극간의 거리가 최소인 영역 이외의 영역에서 공핍 전극의 폭 보다 넓을 수 있다.

발명의 효과

- [0025] 본 명세서의 실시 예에 의하면, 전계발광 다이오드의 서브 화소들 사이에서 누설 전류가 이웃하는 서브 화소로 전달되는 것을 차단하는 공핍 전극을 구비함으로써, 초고 해상도에서 감마 구현 능력을 개선할 수 있다. 본 명세서에 의하면, 정공수송층 및 정공주입층에 주입되는 p형 불순물의 농도를 증가하여도, 애노드 전극들 사이에 공핍 전극이 배치됨으로 인해, 서브 화소들 사이에서의 수평 전류 누설을 차단할 수 있다. 따라서, 전계발광 다이오드의 구동 전력을 낮출 수 있다.
- [0026] 본 명세서에 의하면, 서브 화소의 애노드 전극들 사이에 애노드 전극과 동일한 물질로 공핍 전극을 형성하므로, 공핍 전극을 위한 별도의 제조 공정을 요구하지 않는다. 따라서, 제조 공정을 단순화하고, 간단한 구조를 가지면서도 우수한 화질을 제공하는 장점이 있다. 또한, 공핍 전극에는 전계발광 다이오드를 구동하는 데 사용하는 고 전위 전압을 이용함으로써, 누설 전류를 차단하기 위한 회로의 구성을 간단하게 구현할 수 있다는 장점이 있

다.

도면의 간단한 설명

- [0027] 도 1은 본 명세서의 일 실시 예에 따른 전계발광 표시장치의 개략적인 구조를 나타내는 도면이다.
- 도 2는 본 명세서의 일 실시 예에 따른 서브 화소의 회로 구성을 나타낸 도면이다.
- 도 3은 본 명세서의 일 실시 예에 따른 서브 화소들의 평면도이다.
- 도 4는 도 3의 I-I'를 따라 도시한 전계발광 표시장치의 단면도이다.
- 도 5는 도 3의 II-II'를 따라 도시한 전계발광 표시장치의 단면도이다.
- 도 6a는 본 명세서의 비교예에 따른 공핍 전극이 없는 전계발광 다이오드의 단면도이다.
- 도 6b는 본 명세서 일 실시 예에 따른 전계발광 다이오드의 단면도이다.
- 도 7은 본 명세서의 일 실시 예에 따른 화소 구조를 나타내는 도면이다.
- 도 8a는 본 명세서의 일 실시 예에 따른 이웃하는 두 애노드 전극 사이에서 공핍 전극의 배치 구조를 나타내는 단면도이다.
- 도 8b는 본 명세서의 일 실시 예에 따른 이웃하는 두 애노드 전극 사이에서 공핍 전극의 배치 구조를 나타내는 평면도이다.
- 도 9는 본 명세서의 제1 실시 예에 따른 공핍 전극의 배치를 나타내는 평면도이다.
- 도 10은 본 명세서의 제2 실시 예에 따른 공핍 전극의 배치를 나타내는 평면도이다.

발명을 실시하기 위한 구체적인 내용

- [0028] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시 예들을 참조하면 명확해질 것이다. 그러나 본 명세서는 이하에서 개시되는 실시 예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 명세서는 청구항의 범주에 의해 정의될 뿐이다.
- [0029] 본 발명의 실시 예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다.
- [0030] 본 명세서에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0031] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0032] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0033] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0034] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0035] "X축 방향", "Y축 방향" 및 "Z축 방향"은 서로 간의 관계가 수직으로 이루어진 기하학적인 관계만으로 해석되어서는 아니 되며, 본 발명의 구성이 기능적으로 작용할 수 있는 범위 내에서보다 넓은 방향성을 가지는 것을 의미할 수 있다.

- [0036] "적어도 하나"의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야 한다. 예를 들어, "제 1 항목, 제 2 항목 및 제 3 항목 중에서 적어도 하나"의 의미는 제 1 항목, 제 2 항목 또는 제 3 항목 각각 뿐만 아니라 제 1 항목, 제 2 항목 및 제 3 항목 중에서 2개 이상으로부터 제시될 수 있는 모든 항목의 조합을 의미할 수 있다.
- [0037] 본 명세서의 여러 실시 예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0038] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시 예들을 상세히 설명한다. 도 1은 본 명세서의 일 실시 예에 따른 전계발광 표시장치의 개략적인 구조를 나타내는 도면이다. 도 1에서 X축은 스캔 배선과 나란한 방향을 나타내고, Y축은 데이터 배선과 나란한 방향을 나타내며, Z축은 표시 장치의 높이 방향을 나타낸다.
- [0039] 도 1을 참조하면, 본 명세서에 따른 전계발광 표시장치는 베이스 기관(110), 게이트(혹은 스캔) 구동부(200), 데이터 패드부(300), 소스 구동 집적회로(410), 연성필름(430), 회로 보드(450), 및 타이밍 제어부(500)를 포함한다.
- [0040] 베이스 기관(110)은 절연 물질, 또는 유연성(flexibility)을 가지는 재료를 포함할 수 있다. 베이스 기관(110)은 유리, 금속, 또는 플라스틱 등으로 이루어질 수 있으나, 이에 한정되는 것은 아니다. 전계발광 표시장치가 플렉서블(flexible) 표시장치인 경우, 베이스 기관(110)은 플라스틱 등과 같은 유연한 재질로 이루어질 수도 있다. 예를 들어 투명 폴리이미드(polyimide) 재질을 포함할 수 있다.
- [0041] 베이스 기관(110)은 표시 영역(DA), 및 비표시 영역(NDA)으로 구분될 수 있다. 표시 영역(DA)은 영상이 표시되는 영역으로서, 베이스 기관(110)의 중앙부를 포함한 대부분 영역에 정의될 수 있으나, 이에 한정되는 것은 아니다. 표시 영역(DA)에는 스캔 배선들(혹은 게이트 배선들), 데이터 배선들 및 화소들이 형성된다. 화소들은 복수의 서브 화소들을 포함하며, 복수의 서브 화소들은 각각 스캔 배선들과 데이터 배선들을 포함한다.
- [0042] 비표시 영역(NDA)은 영상이 표시되지 않는 영역으로서, 표시 영역(DA)의 전체 또는 일부를 둘러싸도록 베이스 기관(110)의 가장자리 부분에 정의될 수 있다. 비표시 영역(NDA)에는 게이트 구동부(200)와 데이터 패드부(300)가 형성될 수 있다.
- [0043] 게이트 구동부(200)는 타이밍 제어부(500)로부터 입력되는 게이트 제어신호에 따라 스캔 배선들에 스캔(혹은 게이트) 신호들을 공급한다. 게이트 구동부(200)는 베이스 기관(110)의 표시 영역(DA)의 일측 바깥쪽의 비표시 영역(NDA)에 GIP(gate driver in panel) 방식으로 형성될 수 있다. GIP 방식은 게이트 구동부(200)가 기관(110) 상에 직접 형성되어 있는 구조를 일컫는다.
- [0044] 데이터 패드부(300)는 타이밍 제어부(500)로부터 입력되는 데이터 제어신호에 따라 데이터 배선들에 데이터 신호들을 공급한다. 데이터 패드부(300)는 구동 칩으로 제작되어 연성 필름(430)에 실장되고 TAB(tape automated bonding) 방식으로 베이스 기관(110)의 표시 영역(DA)의 일측 바깥 쪽의 비표시 영역(NDA)에 부착될 수 있다.
- [0045] 소스 구동 집적 회로(410)는 타이밍 제어부(500)로부터 디지털 비디오 데이터와 소스 제어신호를 입력받는다. 소스 구동 집적 회로(410)는 소스 제어 신호에 따라 디지털 비디오 데이터를 아날로그 데이터 전압들로 변환하여 데이터 배선들에 공급한다. 소스 구동 집적 회로(410)가 칩으로 제작되는 경우, COF(chip on film) 또는 COP(chip on plastic) 방식으로 연성 필름(430)에 실장될 수 있다.
- [0046] 연성 필름(430)에는 데이터 패드부(300)와 소스 구동 집적 회로(410)를 연결하는 배선들, 데이터 패드부(300)와 회로 보드(450)를 연결하는 배선들이 형성될 수 있다. 연성 필름(430)은 이방성 도전 필름(ant isotropic conducting film)을 이용하여 데이터 패드부(300) 상에 부착되며, 이로 인해 데이터 패드부(300)와 연성 필름(430)의 배선들이 연결될 수 있다.
- [0047] 회로 보드(450)는 연성 필름(430)들에 부착될 수 있다. 회로 보드(450)는 구동 칩들로 구현된 다수의 회로들이 실장될 수 있다. 예를 들어, 회로 보드(450)에는 타이밍 제어부(500)가 실장될 수 있다. 회로 보드(450)는 인쇄회로보드(printed circuit board) 또는 연성 인쇄회로보드(flexible printed circuit board)일 수 있다.
- [0048] 타이밍 제어부(500)는 회로 보드(450)의 케이블을 통해 외부의 시스템 보드로부터 디지털 비디오 데이터와 타이밍 신호를 입력 받는다. 타이밍 제어부(500)는 타이밍 신호에 기초하여 게이트 구동부(200)의 동작 타이밍을 제어하기 위한 게이트 제어신호와 소스 구동 집적 회로(410)들을 제어하기 위한 소스 제어신호를 발생한다. 타이밍 제어부(500)는 게이트 제어신호를 게이트 구동부(200)에 공급하고, 소스 제어신호를 소스 구동 집적 회로

(410)들에 공급한다. 제품에 따라 타이밍 제어부(500)는 소스 구동 집적 회로(410)와 한 개의 구동 칩으로 형성되어 기관(110) 상에 실장될 수도 있다.

- [0049] 도 2는 본 명세서의 일 실시 예에 따른 서브 화소의 회로 구성을 나타낸 도면이다. 도 3은 본 명세서의 일 실시 예에 따른 서브 화소들의 평면도이다. 도 4는 도 3의 I-I'를 따라 도시한 전계발광 표시장치의 단면도이다. 도 2 내지 도 4에서는 전계발광 표시장치의 한 종류인 유기발광 표시장치를 예로서 설명한다.
- [0050] 도 2 내지 도 4를 참조하면, 유기발광 표시장치의 한 화소는 스캔 배선(SL), 데이터 배선(DL) 및 구동 전류 배선(VDD)에 의해 정의된다. 유기발광 표시장치의 한 화소 내부에는 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT), 유기발광 다이오드(OLE) 그리고 보조 용량(Cst)을 포함한다. 구동 전류 배선(VDD)은 유기발광 다이오드(OLE)를 구동하기 위한 고 전위 전압이 인가된다.
- [0051] 예를 들어, 스위칭 박막 트랜지스터(ST)는 스캔 배선(SL)과 데이터 배선(DL)이 교차하는 부분에 배치될 수 있다. 스위칭 박막 트랜지스터(ST)는 스위칭 게이트 전극(SG), 스위칭 소스 전극(SS) 및 스위칭 드레인 전극(SD)을 포함한다. 스위칭 게이트 전극(SG)은 스캔 배선(SL)에 연결된다. 스위칭 소스 전극(SS)은 데이터 배선(DL)에 연결되며, 스위칭 드레인 전극(SD)은 구동 박막 트랜지스터(DT)에 연결된다. 스위칭 박막 트랜지스터(ST)는 구동 박막 트랜지스터(DT)에 데이터 신호를 인가함으로써 구동 시킬 화소를 선택하는 기능을 한다.
- [0052] 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)에 의해 선택된 화소의 유기발광 다이오드(OLE)를 구동하는 기능을 한다. 구동 박막 트랜지스터(DT)는 구동 게이트 전극(DG), 구동 소스 전극(DS) 및 구동 드레인 전극(DD)을 포함한다. 구동 게이트 전극(DG)은 스위칭 박막 트랜지스터(ST)의 스위칭 드레인 전극(SD)에 연결된다. 구동 소스 전극(DS)은 구동 전류 배선(VDD)에 연결되며, 구동 드레인 전극(DD)은 유기발광 다이오드(OLE)의 애노드 전극(ANO)에 연결된다. 구동 박막 트랜지스터(DT)의 구동 게이트 전극(DG)과 유기발광 다이오드(OLE)의 애노드 전극(ANO) 사이에는 보조 용량(Cst)이 배치된다.
- [0053] 구동 박막 트랜지스터(DT)는 구동 전류 배선(VDD)과 유기발광 다이오드(OLE) 사이에 배치된다. 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)의 드레인 전극에 연결된 게이트 전극의 전압의 크기에 따라 구동 전류 배선(VDD)으로부터 유기발광 다이오드(OLE)로 흐르는 전류량을 조정한다.
- [0054] 유기발광 다이오드(OLE)는 애노드 전극(ANO), 유기 발광층(EL) 및 캐소드 전극(CAT)을 포함한다. 유기발광 다이오드(OLE)는 구동 박막 트랜지스터(DT)에 의해 조절되는 전류에 따라 발광한다. 다시 설명하면, 유기발광 다이오드(OLE)는 구동 박막 트랜지스터(DT)에 의해 조절되는 전류에 따라 발광량이 조절되므로, 전계발광 표시장치의 휘도를 조절할 수 있다. 유기발광 다이오드(OLE)의 애노드 전극(ANO)은 구동 박막 트랜지스터(DT)의 구동 드레인 전극(DD)에 접속되고, 캐소드 전극(CAT)은 저 전위 전압이 공급되는 저전원 배선(VSS)에 접속된다. 즉, 유기발광 다이오드(OLE)는 저 전위 전압과 구동 박막 트랜지스터(DT)에 의해 조절된 고 전위 전압에 의해 구동된다.
- [0055] 도 4를 참고하여, 본 명세서에 의한 유기발광 표시장치의 단면 구조를 설명한다. 기관(SUB) 위에 스위칭 게이트 전극(SG), 구동 게이트 전극(DG) 그리고 스캔 배선(SL)이 형성된다. 스위칭 게이트 전극(SG), 구동 게이트 전극(DG) 및 스캔 배선(SL) 위에는 게이트 절연막(GI)이 덮고 있다.
- [0056] 게이트 절연막(GI) 위에서 스위칭 게이트 전극(SG)과 중첩되는 위치에는 스위칭 반도체 층(SA)이, 구동 게이트 전극(DG)과 중첩되는 위치에는 구동 반도체 층(DA)이 형성된다. 스위칭 반도체 층(SA) 위에는 일정 간격으로 이격된 스위칭 소스 전극(SS)과 스위칭 드레인 전극(SD)이 배치된다. 그리고 구동 반도체 층(DA) 위에도 일정 간격으로 이격된 구동 소스 전극(DS)과 구동 드레인 전극(DD)이 배치된다.
- [0057] 스위칭 박막 트랜지스터(ST)의 스위칭 드레인 전극(SD)은 게이트 절연막(GI)에 형성된 드레인 콘택홀(DH)을 통해 구동 박막 트랜지스터(DT)의 구동 게이트 전극(DG)과 연결된다. 스위칭 박막 트랜지스터(ST)와 구동 박막 트랜지스터(DT)는 외부의 영향을 받지 않도록 보호할 필요가 있다. 또한, 박막 트랜지스터들(ST, DT)이 형성된 기관의 표면은 평탄하지 못하고 단차가 많이 형성되어 있다. 유기 발광층(EL)은 평탄한 표면에 형성되어야 빛이 일정하고 고르게 발산될 수 있다. 따라서, 소자들을 보호하고, 기관(SUB)의 표면을 평탄하게 하는 평탄화 막(PL)이 기관(SUB) 전체 표면 위에 도포된다. 경우에 따라서, 평탄화 막(PL) 아래에 박막 트랜지스터들(ST, DT)을 덮는 보호막이 더 포함될 수 있다. 이 경우, 소자는 박막 트랜지스터 및 커패시터 등을 통칭하여 일컫는다.
- [0058] 평탄화 막(PL) 위에는 유기발광 다이오드(OLE)의 애노드 전극(ANO)이 형성된다. 애노드 전극(ANO)은 평탄화 막(PL)에 형성된 화소 콘택홀(PH)을 통해 구동 박막 트랜지스터(DT)의 구동 드레인 전극(DD)과 연결된다. 애노드

전극(ANO)은 스캔 배선(SL), 데이터 배선(DL) 및 구동 전류 배선(VDD)에 의해 정의된 화소 영역 내에서 최대 면적을 갖도록 형성할 수 있다.

- [0059] 애노드 전극(ANO)이 형성된 기관(SUB) 위에는 발광 영역을 정의하는 बैं크(BA)가 형성된다. बैं크(BA)는 애노드 전극(ANO)의 대부분을 노출하며, 이웃하는 애노드 전극(ANO)과 구분시킨다. बैं크(BA)에 의해 노출된 애노드 전극(ANO)의 대부분 영역이 발광 영역으로 정의된다. बैं크(BA)에 의해 노출된 애노드 전극(ANO) 위에 유기 발광층(EL)을 형성한다. 유기 발광층(EL) 위에는 캐소드 전극(CAT)이 형성된다.
- [0060] 유기발광 다이오드(OLE) 위에는 봉지층(ENC)이 더 적층될 수 있다. 봉지층(ENC)은 캐소드 전극(CAT) 위에 적층되어, 기관(SUB) 전체 표면을 덮도록 형성될 수 있다. 봉지층(ENC)은 외부의 충격으로부터 박막 트랜지스터(ST, DT) 및 유기발광 다이오드(OLE)를 보호한다. 또한, 봉지층(ENC)은 유기발광 다이오드(OLE) 내부로 수분, 공기 혹은 이물질이 침투하는 것을 방지하여, 유기발광 다이오드(OLE)의 수명을 오랫동안 유지할 수 있도록 한다.
- [0061] 유기 발광층(EL)은 정공 주입층(HIL), 정공 수송층(HTL), 발광층(EML), 전자 수송층(ETL) 및 전자 주입층(EIL)을 포함한다. 정공 주입층(HIL), 정공 수송층(HTL), 전자 수송층(ETL) 및 전자 주입층(EIL)은 기관(SUB) 전체 표면에 도포되어 복수의 유기발광 다이오드(OLE)들에 공통으로 적층될 수 있다. 발광층(EML)을 제외한 유기 발광층(EL)은 복수의 화소에 공통으로 적용되는 층이므로, 기관(SUB) 전체 표면에 도포될 수 있지만, 기관(SUB)의 일부에만 도포될 수도 있다. 여기서, 정공 주입층(HIL) 및 정공 수송층(HTL)은 발광층(EML)으로 정공의 이동도를 높여주기 위한 것으로 정공 기능층이라고 한다. 마찬가지로, 전자 주입층(EIL) 및 전자 수송층(ETL)은 발광층(EML)으로 전자의 이동도를 높여주기 위한 것으로 전자 기능층이라고 한다.
- [0062] 또한, 유기 발광층(EL)이 백색광을 방출하는 경우, 발광층(EML)도 기관(SUB) 전체 표면에 도포되어 복수의 유기 발광 다이오드(OLE)들에 공통으로 적층될 수 있다. 이 경우, 각 화소별로 색상을 나타내기 위한 칼라 필터가 유기발광 다이오드(OLE)의 상부 혹은 하부에 더 배치될 수 있다.
- [0063] 유기 발광층(EL)이 각 화소 별로 고유의 색상을 방출하는 경우, 발광층(EML)은 각 화소별로 나누어 형성된다. 적색 화소에는 적색 발광층이, 녹색 화소에는 녹색 발광층이 그리고 청색 화소에는 청색 발광층이 할당될 수 있다. 경우에 따라서, 칼라 필터를 더 구비하여 색 재현율을 더 향상시킬 수 있다.
- [0064] 유기발광 표시장치는 기관(SUB) 위에 박막 트랜지스터(ST, DT)가 먼저 형성되고, 그 위에 유기발광 다이오드(OLE)가 적층된 구조를 갖는다. 유기발광 다이오드(OLE)에서 방출되는 빛의 방향에 따라 상부 발광형(Top Emission), 하부 발광형(Bottom Emission) 그리고 양면 발광형(Double Emission)으로 구분된다. 상부 발광형(Top Emission)은 유기발광 다이오드(OLE)에서 상부에 배치된 봉지층(ENC) 방향으로 빛을 방출한다. 하부 발광형(Bottom Emission)은 유기발광 다이오드(OLE)에서 하부에 배치된 기관(SUB) 방향으로 방출한다. 양면 발광형(Double Emission)은 기관(SUB)의 양면 방향 모두로 빛을 방출한다.
- [0065] 상부 발광형(Top Emission)의 경우, 도 3에서, 애노드 전극(ANO)은 투명 도전 물질 아래에 반사율이 높은 금속 물질로 적층된 구조를 갖는 것이 바람직하다. 투명 도전 물질은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), IZTO(indium zinc tin oxide), ICO(indium cesium oxide) 또는 IWO(indium tungsten oxide)와 같은 물질을 포함할 수 있다. 반사율이 높은 금속 물질은, 금(Au), 은(Ag), 알루미늄(Al), 몰리브덴(Mo) 또는 마그네슘(Mg), 또는 이들의 합금을 포함할 수 있다.
- [0066] 하부 발광형(Bottom Emission)의 경우, 애노드 전극(ANO)은 투명 도전 물질로 형성할 수 있다. 경우에 따라서는, 불투명한 금속이라도, 아주 얇은 두께로 형성하여 투명도를 높여 하부 발광을 구현할 수 있다.
- [0067] 애노드 전극(ANO)은 정공(hole)을 공급하는 양극이다. 정공 주입층(HIL)은 애노드 전극(ANO)으로부터 공급받은 정공을 정공 수송층(HTL)으로 주입하는 역할을 한다. 정공 주입층(HIL)은 CuPc(copper phthalocyanine), PEDOT(poly(3,4)-ethylenedioxythiophene), PANI(polyaniline) 또는 NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine)로 형성될 수 있다. 경우에 따라, 정공 주입층(HIL)은 생략될 수 있다. 정공 수송층(HTL)은 정공 주입층(HIL)으로부터 주입된 정공을 발광층(EML)에 전달한다. 정공 수송층(HTL)은 NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine), TPD(N,N'-bis-(3-methylphenyl)-N,N'-bis-(phenyl)-benzidine), TCTA(4-(9H-carbazol-9-yl)-N,N-bis[4-(9H-carbazol-9-yl)phenyl]-benzenamine), CBP(4,4'-N,N'-dicarbazole-biphenyl), s-TAD 또는 MTDATA(4,4',4"-Tris(N-3-methylphenyl-N-phenyl-amino)-triphenylamine)로 형성될 수 있다.
- [0068] 캐소드 전극(CAT)은 전자(electron)를 공급하는 음극이다. 전자 주입층(EIL)은 캐소드 전극(CAT)으로부터 공급받은 전자를 전자 수송층(ETL)으로 주입하는 역할을 한다. 전자 주입층(EIL)은 생략될 수 있다. 전자 수송층

(ETL)은 전자 주입층(EIL)으로부터 주입된 전자를 발광층(EML)에 전달한다. 전자 수송층(ETL)은 PBD(2-(4-biphenyl)-5-(4-tert-butylphenyl)-1,3,4-oxadiazole), TAZ(3-(4-biphenyl)-4-phenyl-5-tertbutylphenyl-1,2,4-triazole), Liq(8-hydroxyquinolinolato-lithium), BALq(Bis(2-methyl-8-quinolinolate)-4-(phenylphenolato)aluminium), TPBi(2,2',2'-(1,3,5-benzinetriyl)-tris(1-phenyl-1-H-benzimidazole) 등으로 이루어질 수 있다.

- [0069] 발광층(EML)에서는 정공 수송층(HTL)을 통해 공급된 정공과 전자 수송층(ETL)을 통해 공급된 전자들이 재 결합되어 여기자(exiton)가 생성된다. 생성된 여기자가 여기 상태(excited state)로부터 기저 상태(ground state)로 떨어질 때 광이 발생한다.
- [0070] 발광층(EML)은 호스트와 도펀트를 포함한다. 또한, 발광층(EML)은 적색, 녹색, 청색 및 백색을 발광하는 물질을 포함할 수 있으며, 인광 또는 형광물질을 이용하여 형성할 수 있다.
- [0071] 발광층(EML)이 적색 광을 발광하는 유기 발광층인 경우, CBP(carbazole biphenyl) 또는 mCP(1,3-bis(carbazol-9-yl)를 포함하는 호스트 물질을 포함하며, PIQIr(acac)(bis(1-phenylisoquinoline)acetylacetonate iridium), PQIr(acac)(bis(1-phenylquinoline)acetylacetonate iridium), PQIr(tris(1-phenylquinoline)iridium) 및 PtOEP(octaethylporphyrin platinum) 중에서 선택된 어느 하나 이상을 포함하는 도펀트를 포함하는 인광물질일 수 있다. 이와는 달리 PBD:Eu(DBM)3(Phen) 또는 Perylene을 포함하는 형광물질일 수도 있다.
- [0072] 발광층(EML)이 녹색 광을 발광하는 유기 발광층인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, Ir(ppy)3(fac tris(2-phenylpyridine)iridium)을 포함하는 도펀트 물질을 포함하는 인광물질일 수 있다. 또는, Alq3(tris(8-hydroxyquinolino)aluminum)을 포함하는 형광물질일 수 있다.
- [0073] 발광층(EML)이 청색 광을 발광하는 유기발광층인 경우, CBP, 또는 mCP를 포함하는 호스트 물질을 포함하며, (4,6-F2ppy)2Irpic 또는 L2BD111을 포함하는 도펀트 물질을 포함하는 인광물질일 수 있다.
- [0074] 발광층(EML)의 중앙부에서 여기자가 생성되어야 양호한 발광 효율 및 성능을 얻을 수 있다. 그렇지 않고, 전자와 정공이 결합되는 여기자(exciton) 생성 영역인 재결합 영역 또는 발광 영역이 발광층(EML)의 중심 영역에서 벗어나면, 정상적인 발광 성능을 얻을 수 없다. 즉, 발광층(EML) 내에서 빛이 생성되지 못하므로, 정상적인 색상을 나타내지 못할뿐 아니라, 여기자의 생성이 정공 기능층 혹은 전자 기능층에서 이루어지므로, 유기발광 표시장치의 수명이 저하되는 문제점이 생긴다.
- [0075] 이와 같이 발광층(EML) 내부에서 여기자를 생성하기 위해서는, 정공과 전자가 원활하게 발광층(EML) 내부로 전달되어야 한다. 이러한 정공 및 전자의 전달을 원활하게 하기 위해, 정공 기능층들에 p형 불순물을 도핑하고, 전자 기능층들에 n형 불순물을 도핑할 수 있다.
- [0076] 예를 들어, 정공 주입층(HIL) 및/또는 정공 수송층(HTL)에 p형 불순물을 약 1~1.2% 주입하여, 정공 기능층에서 정공이 발광층(EL)로의 이동도를 높일 수 있다. 또한, 전자 주입층(EIL) 및/또는 전자 수송층(ETL)에 n형 불순물을 수% 정도 주입하여 전자 기능층에서 발광층(EL)으로 전자의 이동을 향상시킬 수 있다. 따라서, 소비 전력을 낮추고 발광 효율을 향상시킬 수 있다. 여기서, 불순물 도핑 %는 불순물을 첨가하는 양의 단위로서, 호스트 물질 대비의 부피 비율을 의미한다.
- [0077] 예를 들어, 정공 기능층은 호스트 물질과 도펀트 물질을 포함할 수 있다. 도펀트 물질은 p형 불순물 물질로, 호스트 물질의 부피 대비 1.0~1.2%의 부피비를 가질 수 있다. 또한, 전자 기능층도 호스트 물질과 도펀트 물질을 포함할 수 있다. 도펀트 물질은 n형 불순물 물질로, 호스트 물질의 부피 대비 1.0~1.2%의 부피비를 가질 수 있다.
- [0078] p형 불순물 및 n형 불순물을 정공 기능층 및 전자 기능층에 각각 주입하는 대신에, 별도의 p형 불순물 도핑 정공 기능층과 별도의 n형 불순물 도핑 전자 기능층을 더 추가할 수도 있다. 별도의 정공 기능층은 정공 수송 촉매층일 수 있으며, 별도의 전자 기능층은 전자 수송 촉매층일 수 있다.
- [0079] 정공 주입층(HIL) 및/또는 정공 수송층(HTL)과 같은 정공 기능층에 p형 불순물을 도핑하여, 여러 장점을 얻을 수 있으나, 그에 따른 문제점도 발생할 수 있다. 이를 방지하기 위해 본 명세서에서는 도 5와 같은 구조를 제공한다. 도 5는 도 3의 II-II'를 따라 도시한 전계발광 표시장치의 단면도이다.
- [0080] 도 5를 참조하면, 본 명세서에 의한 유기발광 표시장치는, 각 화소들 사이에 배치된 공핍 전극(DE)을 더 구비한다. 공핍 전극(DE)은 평탄화 막(PL) 위의 애노드 전극(ANO)들 사이에 일정 거리 이격하여 배치된다. 애노드 전극(ANO) 사이에는 데이터 배선(DL)과 구동 전류 배선(VDD)이 배치될 수 있지만, 이에 한정되지는 않는다. 공

핍 전극(DE)은 평탄화 막(PL) 위에서 데이터 배선(DL)과 구동 전류 배선(VDD)을 덮도록 형성하는 것이 바람직하다.

- [0081] 공핍 전극(DE)은 이웃하는 두 유기발광 다이오드(OLE) 사이에 배치되어, 두 화소 사이에 공통으로 적층된 정공 기능층을 통해 측면 방향으로 유도되는 측면 누설 전류(Lateral Leakage Current)를 차단하는 기능을 한다. 이를 위해, 공핍 전극(DE)에는 유기발광 다이오드(OLE)를 구동하는 고 전위 전압과 같거나 더 큰 전압을 인가할 수 있다. 그 결과, 공핍 전극(DE)의 상부에 적층된 정공 주입층(HIL) 및 정공 수송층(HTL)에는 공핍 영역(Depletion Area)이 형성된다.
- [0082] 예를 들어, 공핍 전극(DE)은 구동 전류 배선(VDD)과 연결될 수 있다. 이 경우, 공핍 전극(DE)은 비표시 영역(NDA)에서 평탄화 막(PL)을 관통하는 별도의 콘택홀을 통해 구동 전류 배선(VDD)과 연결할 수 있다.
- [0083] 다른 예로, 표시장치의 비표시 영역(NDA)에 배치되는 GIP 방식의 게이트 구동부(200)에는 구동 전류 배선(VDD)에 인가되는 전압보다 더 높은 전압이 필요하다. 이 경우, 공핍 전극(DE)을 표시 패널의 비표시 영역(NDA)까지 연장하여, 게이트 구동부(200)에서 사용하는 고 전위 배선과 연결할 수 있다.
- [0084] 이하, 도면 등을 참조하여, 본 명세서에 의한 공핍 전극에 대해 상세히 설명한다. 도 6a는 본 명세서의 비교예로써 공핍 전극이 없는 경우에 발생하는 측면 누설 전류에 의한 문제점을 설명하는 도면이다. 도 6b는 본 명세서의 일 실시 예에 따른 전계발광 다이오드의 단면도이다. 여기서, 설명의 편의상 정공 기능층을 대표하여 정공 수송층(HTL)만 도시하였고, 전자 기능층을 대표하여 전자 수송층(ETL)만을 도시하였다.
- [0085] 도 6a에서는 적색, 녹색 및 청색(서브) 화소들을 포함하는 단위 화소에 녹색 화소에만 전압을 인가하는 경우를 예로 설명한다. 도 6a를 참조하면, 녹색 화소(G)에 배치된 녹색 애노드 전극(ANOG)에 6V의 전압이 인가되고, 이웃하는 적색 화소(R)에 배치된 적색 애노드 전극(ANOR)에 0V의 전압이 인가되며, 캐소드 전극(CAT)에 0V 전압이 인가된다. 애노드 전극 및 캐소드 전극에 입력된 전압의 수치는 이에 한정되지는 않는다. 따라서, 녹색 애노드 전극(ANOG)과 캐소드 전극(CAT) 사이에 6V 전압차이가 발생하고, 녹색 애노드 전극(ANOG)과 인접하는 정공 수송층(HTL)에서 녹색 발광층(ELG)으로 정공이 이동한다. 이와 동시에 캐소드 전극(CAT)과 인접하는 전자 수송층(ETL)에서 녹색 발광층(ELG)으로 전자가 이동한다. 녹색 발광층(ELG)에서는 정공과 전자가 재 결합하여 녹색 광을 출광한다.
- [0086] 한편, 적색 화소(R)에 배치된 애노드 전극(ANOR)과 캐소드 전극(CAT)에는 전위차가 발생하지 않아 정공 및 전자가 적색 발광층(ELR)으로 이동하지 않는다. 그 결과, 적색 발광층(ELR)에서는 아무런 빛이 발생하지 않는다.
- [0087] 하지만, 적색 화소(R)와 녹색 화소(G)가 충분히 가까이 배치된 경우, 정공 수송층(ETL)을 통해 분포되어 있는 p형 불순물에 의해 녹색 애노드 전극(ANOG)으로부터 주입된 정공들이 이웃하는 적색 화소(R)로 누설될 수 있다. 그 결과, 적색 발광층(ELR)에서 미약한 적색 광이 출광될 수 있다.
- [0088] 이 경우, 한 단위 화소에서 순수한 녹색을 표현하고자 함에도 불구하고, 적색이 함께 발광되어 순수한 녹색이 왜곡되는 문제가 발생한다. 이러한 문제는, 화소 사이의 간격 즉, 애노드 전극(ANO) 사이의 간격이 매우 좁은 고해상도 표시장치에서 심각한 문제를 야기할 수 있다.
- [0089] 본 명세서에 의한 전계발광 표시장치는 애노드 전극(ANO)들 사이에 공핍 전극(DE)을 더 포함한다. 공핍 전극(DE)에는 애노드 전극(ANO)에 인가되는 전압과 같거나 더 큰 전압이 인가된다. 그 결과, 공핍 전극(DE)과 캐소드 전극(CAT) 사이에 전계가 형성되고, 이 전계로 인해 공핍 영역(Depletion Area)이 형성된다. 공핍 영역은, 도전성이 제거된 영역으로 정공과 같은 도전 물질이 이 영역을 통과하지 못하므로, 측면 누설 전류(Lateral Leakage Current)를 차단할 수 있다.
- [0090] 도 6b를 참조하면, 본 명세서에 의한 공핍 영역은, 공핍 전극(DE), बैं크(BA), 정공 주입층(HIL), 정공 수송층(HTL), 전자 수송층(ETL), 전자 주입층(EIL) 및 캐소드 전극(CAT)이 순차적으로 적층된 구조를 갖는다. 여기서, 정공 주입층(HIL) 및 정공 수송층(HTL)에는 p형-불순물이 도핑되어 있으며, 전자 수송층(ETL) 및 전자 주입층(EIL)에는 n-형 불순물이 도핑되어 있다. 즉, P형 반도체 물질과 N형 반도체 물질이 PN접합을 이루는 반도체 소자의 구조를 갖는다.
- [0091] 그리고 PN 접합 구조를 갖는 반도체 소자의 하부에는 유기 절연막인 बैं크(BA)를 사이에 두고 공핍 전극(DE)이 배치된다. 즉, 공핍 전극(DE)과 캐소드 전극(CAT) 각각에 고 전위와 저 전위가 인가되면, PN 접합을 이루는 반도체 소자에 전계(field)가 형성된다. 이 전계에 의해 정공이 P형 반도체 층에서 흐르는 것이 방지된다. 즉, 공핍 전극(DE)은 p형 불순물이 도포된 정공 주입층(HIL) 및/또는 정공 수송층(HTL)에서 게이트 역할을 하여 공

픽층을 유도함으로써, 전류의 흐름을 차단할 수 있다.

[0092] 이하에서는 본 명세서에 의한 공핍 전극(DE)의 특징들에 대해 좀 더 상세히 설명한다. 표시장치의 현실감을 높이기 위해서 해상도를 높이는 것은 필수적인 방법이다. 예를 들어, HD 해상도는 1280*720의 화소 수를 갖는다. 여기서, 화소는 영상의 최소 단위인 단위 화소로 정의한다. 하나의 단위 화소가 적색, 녹색 및 청색을 나타내는 서브 화소를 포함하는 것을 고려할 경우, HD 해상도는 3840*720의 해상도를 갖는다.

[0093] 대각 길이가 6인치인 스마트 폰에 HD (High Density) 해상도를 구현한다면, 단위 화소의 밀도는 약 250PPI(Pixel Per Inch) 정도가 되며, 서브 화소의 밀도는 750PPI가 된다. HD 해상도를 FHD(Full High Density) 또는 QHD(Quadra High Density)로 높이면, 단위 화소 밀도는 400PPI 또는 500PPI 이상으로 높아진다. 서브 화소 밀도로 보면, 1,000PPI 이상 높아진다.

[0094] 해상도가 높아짐에 따라 적색, 녹색 및 청색의 서브 화소들 사이의 거리도 좁아진다. 그 결과, 정공 기능층을 통해 정공이 이웃하는 화소들로 누설되는 현상은 더욱 심해진다. 이를 방지하기 위해서는 p형 불순물의 도핑 정도를 낮추는 방법을 생각할 수 있다. 하지만, p형 불순물은 유기발광 다이오드의 효율을 향상하기 위해 필요한 것으로 성능을 떨어뜨리거나 소비 전력이 높아지는 문제점을 발생한다.

[0095] 반면에, 본 발명에 의한 공핍 전극(DE)을 애노드 전극(ANO) 사이에 배치한 경우, 화소의 밀도가 높아져 화소 사이의 간격이 좁아지더라도, 측면 누설 전류가 전혀 발생하지 않는다. 또한, 정공 기능층에 p형 불순물을 더 많이 도핑하더라도 측면 누설 전류가 발생하지 않는다. 따라서, 초고해상도 화소 밀도하에서도 p형 불순물을 저밀도의 화소 구조에서보다 더 많이 도핑할 수 있다. 그 결과, 발광층(EML)에서 재결합할 수 있는 전자-정공의 수가 증가하고, 발광 효율이 향상된다. 또한, 정공이 낮은 에너지에도 발광층으로 이동할 수 있으므로 소비 전력을 더 감소할 수 있다.

[0096] 아래 [표 1]에 화소 밀도 별로 애노드 전극 사이의 거리와 p형 불순물의 도핑 양의 관계를 정리하였다. 아래 [표 1]과 도 7을 참조하여, 더 상세히 설명한다. 도 7은 본 명세서의 일 실시 예에 따른 화소 구조를 나타내는 도면이다.

표 1

Unit Pixel Density	Gap between Anodes	P-doping (No Depletion)	Depletion Electrode	P-doping (with Depletion)
200 PPI	a μm	< 1.2%	X	> 1.2%
300 PPI	b μm	< 1.0%	0	> 1.2%
400 PPI	c μm	< 0.6%	0	> 1.2%
800 PPI	d μm	< 0.4%	0	> 1.2%

[0098] 여기서, 'Unit Pixel Density'는 단위 화소 밀도를 의미한다. 예를 들어, 단위 화소는 적색, 녹색 및 청색 색상을 나타내는 서브 화소들 세 개를 포함할 수 있다. 'Gap between Anode'는 애노드 전극 사이의 거리로, 도 7을 참고하면, d1, d2, d3 중 가장 작은 거리를 의미한다. 표 1에서 a, b, c, d는 a>b>c>d 와 같은 관계를 만족한다. 'P-doping (No Depletion)'은 공핍 전극이 없는 경우 수평 누설 전류를 최소화한 p형 불순물 농도를 의미한다. 여기에 나타난 값으로 수평 누설 전류를 제거할 수는 없지만, 그 영향을 최소화 하는 정도를 의미한다. 'Depletion Electrode'는 공핍 전극의 유무를 의미한다. 'P-doping (with Depletion)'은 공핍 전극을 구비한 경우 p형 불순물의 농도를 의미한다. 1.2% 이상을 나타낸 것은, 수평 누설 전류 문제가 발생하지않으므로, 유기발광 다이오드의 발광 효율을 극대화할 수 있음을 의미한다.

[0099] 위 표 1과 도 7에서와 같이, 200PPI 이하의 저 화소 밀도에서는 애노드 전극(ANO)의 사이 간격이 최소 a μm 이상이다. 예를 들어, a μm 는 30 μm 일 수 있다. 이 경우, 정공 수송층(HTL)에 약 1.2%의 p형 불순물을 도핑하여도 이웃하는 화소 사이에 수평 누설 전류가 발생하지 않거나, 발생하더라도 그 영향력이 적어 색 재현성이 우수한 유기발광 표시장치를 제공할 수 있다.

[0100] 300PPI 이상으로 화소 밀도가 높아지면, 서브 화소의 크기가 줄어 든다. 그리고 유기발광 다이오드(OLE)의 크기도 같거나 비슷한 비율로 줄어든 경우, 개구율에 차이가 거의 없으므로, 'P-doping' 농도를 높이지 않더라도 비슷한 수준의 휘도를 인지할 수 있다. 하지만, 애노드 전극(ANO)의 사이 간격이 좁아지므로, p형 불순물에 의해 수평 누설 전류가 발생한다. 수평 누설 전류를 억제하기 위해서는 도핑 농도를 낮추어야 하는데, 그렇더라도 누설 전류 문제를 근본적으로 해결하지 못한다. 도표에서 공핍 전극이 없는 경우의 'P-doping' 농도는 측면

누설이 발생하지 않는 농도를 의미하는 것이 아니고, 측면 누설 전류에 의한 화질 문제가 야기되지 않는 정도를 의미한다. 이 경우, 측면 누설 전류를 줄이기 위해 'P-doping' 농도를 낮추면, 유기발광 다이오드(OLED)의 휘도가 낮아지는 문제가 발생한다. 낮아진 휘도를 보상하기 위해서는 소비 전력을 높여야 한다는 문제점을 동반한다.

- [0101] 애노드 전극(ANO) 사이에 공핍 전극(DE)을 구비하는 경우, 화소 밀도가 800PPI 이상에서도, p형 불순물을 1.2% 혹은 그 이상을 도핑하여도 누설 전류 문제가 발생하지 않는다. 따라서, 본 명세서는, 색 재현율이 우수하고, 발광 효율이 높으며, 소비 전력도 저감할 수 있는 초고해상도 유기발광 표시장치를 제공할 수 있다.
- [0102] 해상도가 높아지더라도 화면의 크기가 40인치 이상으로 커질 경우, 화소의 밀도는 200PPI 이하일 수 있다. 이 경우에는 본 명세서에 의한 공핍 전극을 구비하지 않더라도, 측면 누설 전류가 발생하지 않을 수 있다. 하지만, 대형 TV와 같이 대면적 표시장치에서도 초 고화질 화면을 구현하기 위해서는 200PPI 이상의 초고 해상도를 적용할 수도 있다. 이 경우에는 대형 표시장치라 하더라도, 측면 누설 전류에 의해 화질이 왜곡될 수 있다. 이 때에는 본 명세서에 의한 공핍 전극을 구비함으로써, 측면 누설 전류를 근본적으로 차단할 수 있고, 색조 왜곡, 특히 저 계조에서 감마 왜곡이 발생하지 않는 양질의 표시장치를 제공할 수 있다.
- [0103] 지금까지 설명한 실시 예들에서, 화소 영역 내에 정해진 색상을 발광하는 발광층이 화소 영역 별로 나누어 형성된 경우를 중심으로 설명하였다. 하지만, 백색 색상을 발광하기 위해 발광층을 기판 전체에 도포하고, 칼라 필터를 사용하는 경우에도 본 명세서에 의한 공핍 전극을 구비하여, 측면 누설 전류를 방지함으로써, 색상 왜곡을 제거한 양질의 표시장치를 얻을 수 있다.
- [0104] 지금까지의 설명에서 정공 기능층에 p형 불순물이 도핑된 경우로 설명하였다. 이는 본 명세서의 특징을 명확하게 설명하기 위한 것이며, 이에 한정되는 것은 아니다. 예를 들어, 발광층 자체에 p형 불순물과 n형 불순물을 각각 애노드 전극과 캐소드 전극 가까이 분포하도록 도핑할 수 있으며, 이 경우 정공 기능층과 전자 기능층을 별도로 구비하지 않을 수 있다. 이런 경우에서도, 화소 밀도가 높은 경우, 측면 누설 전류가 발생하여 색상 왜곡이 발생할 수 있다. 본 명세서에 의한 공핍 전극을 적용하면, 측면 누설 전류를 방지할 수 있다.
- [0105] 이하, 도면들을 참조하여, 본 명세서의 실시 예들에 의한 공핍 전극의 형태 구조 및 배치 구조에 대해 상세히 설명한다. 도 8a는 본 명세서의 일 실시 예에 따른 이웃하는 두 애노드 전극 사이에서 공핍 전극의 배치 구조를 나타내는 단면도이다. 도 8b는 본 명세서의 일 실시 예에 따른 이웃하는 두 애노드 전극 사이에서 공핍 전극의 배치 구조를 나타내는 평면도이다.
- [0106] 도 8a를 참조하면, 공핍 전극(DE)은 가까이 이웃하는 두 애노드 전극(ANO)들 사이에 배치된다. 특히, 두 애노드 전극(ANO)들은 애노드 간격(G_{ANO})만큼 서로 이격되어 배치될 수 있다. 공핍 전극(DE)은 두 애노드 전극(ANO)들로부터 일정 거리 이격하여 배치함으로써, 애노드 전극(ANO)과 단락(short)되지 않도록한다. 공핍 전극(DE)은 애노드 간격(G_{ANO})의 최소 30% 이상 최대 60% 이하의 폭을 가질 수 있다. 애노드 간격(G_{ANO})과 공핍 전극의 폭(W_{DE})의 관계는 다음과 같이 정의될 수 있다.
- [0107] $G_{ANO} \times 30\% \leq W_{DE} \leq G_{ANO} \times 60\%$
- [0108] 도 8b를 참조하면, 애노드 전극(ANO)은 삼각형, 사각형, 오각형, 육각형 혹은 팔각형과 같은 다각형 또는 타원, 원과 같이 폐곡선으로 된 판상 모양일 수 있다. 이웃하는 두 애노드 전극(ANO)에서 가장 가까운 이격 거리를 애노드 간격(G_{ANO})으로 정의할 수 있다. 이웃하는 두 애노드 전극(ANO) 사이에는 공핍 전극(DE)이 배치된다. 공핍 전극(DE)의 기능을 담보하기 위해서는, 이웃하는 두 애노드 전극(ANO) 사이에서 애노드 간격(G_{ANO})이 가장 작은 값을 갖는 영역(D_{min})에서 측면 누설 전류가 크게 발생할 수 있으므로, 애노드 간격(G_{ANO})이 가장 작은 값을 갖는 영역(D_{min})에서는 공핍 전극(DE)의 폭(W_{DE})을 최대 값(Max)으로 형성하여 측면 누설 전류를 차단할 수 있다. 한편, 애노드 간격(G_{ANO})이 비교적 멀리 떨어진 부분에서는 공핍 전극(DE)의 폭(W_{DE})이 최소 값(Min)을 가질 수 있다.
- [0109] 이하, 도면들을 참조하여, 본 명세서에 의한 공핍 전극의 다양한 구성에 대해 설명한다. 도 9는 본 명세서의 제1 실시 예에 의한 공핍 전극의 배치를 나타내는 평면도이다.
- [0110] 도 9를 참조하면, 다수 개의 애노드 전극(ANO)들이 매트릭스 방식으로 배열되어 있다. 도 9에서는, 애노드 전극(ANO)의 형상이 6각형인 것을 예로 들어 설명한다. 이 경우, 애노드 전극(ANO)들은 벌집 모양으로 배치될 수

있다. 애노드 전극(ANO)들은 서브 화소에 대응할 수 있다. 따라서, 각 애노드 전극(ANO)들에는 고유의 색상들이 할당될 수 있다. 적색(R), 녹색(G) 및 청색(B)이 삼각형을 이루며 단위 화소를 형성할 수 있다. 각 애노드 전극(ANO)들 사이에는 공핍 전극(DE)이 배치된다. 공핍 전극(DE)은 적어도 어느 한 애노드 전극(ANO)의 전체 둘레를 둘러싸는 폐곡선 형상을 가질 수 있다. 그 결과, 애노드 전극(ANO)은 이웃하는 모든 애노드 전극(ANO)으로부터 고립된 형상을 갖는다.

[0111] 도 8b에서 설명한 바와 같이, 애노드 전극(ANO)들 사이에서 애노드 간격이 최소인 영역(D_{min})에는 공핍 전극(DE)의 폭(W_{DE})은 최대 값을 갖고, 애노드 간격이 최소인 영역(D_{min})을 제외한 영역에는 공핍 전극(DE)의 폭(W_{DE})은 최소 값을 가질 수 있다. 이 경우, 공핍 전극(DE)의 폭(W_{DE})은 최대 값 및 최소 값에 한정되지 않고, 애노드 간격이 최소인 영역(D_{min})에서 공핍 전극(DE)의 폭(W_{DE})은, 이외의 영역에 비해서 상대적으로 넓을 수 있다. 그리고 공핍 전극(DE)은 기판 전체 표면에서 서로 연결된 구조를 가질 수 있다.

[0112] 이와 같이, 공핍 전극(DE)의 폭(W_{DE})을 조절함으로써, 측면 누설 전류를 효과적으로 차단할 수 있다.

[0113] 도 10은 본 명세서의 제2 실시 예에 의한 공핍 전극의 배치를 나타내는 평면도이다. 도 10에 도시한 화소 배열은 적색, 녹색 및 청색을 나타내는 세 가지 서브 화소들 중에서 색 표현 범위를 넓게 확보하기 위해 청색의 면적을 더 크게 형성한 경우에 구현할 수 있는 화소 배열 구조를 나타낸다. 청색 발광층의 발광 효율이 적색 발광층 및 녹색 발광층보다 낮은 경우, 보상을 위해 청색 화소가 더 큰 크기를 가질 수 있다.

[0114] 도 10을 참조하면, 다수 개의 애노드 전극(ANO)들이 매트릭스 방식으로 배열되어 있다. 애노드 전극(ANO)은 삼각형 혹은 마름모 형상을 갖고 있다. 적색 화소와 녹색 화소의 애노드 전극(ANO)은 삼각형 모양을 청색 화소의 애노드 전극(ANO)은 마름모 모양을 가질 수 있다. 또한, 동일 색상의 화소들이 세로 방향, 예를 들어 Y축 방향으로 배열되어 있고, X축 방향을 따라서 적색, 청색 및 녹색 화소들이 순차적으로 반복되어 있다. 도 10에서는 적색 화소, 녹색 화소 및 청색 화소들이 삼각형 모양 혹은 마름모 모양이면서 서로 지그재그로 배치된 경우를 도시하였지만, 이에 한정되지 않고 적색 화소, 녹색 화소 및 청색 화소는 다른 판상 모양이면서 나란히 배치될 수도 있다.

[0115] 이 경우, 공핍 전극(DE)은 서로 다른 색상을 발현하는 애노드 전극(ANO)들 사이에 배치되는 것으로 충분히 수평 누설 전류에 의한 화질 왜곡을 방지할 수 있다. 예를 들어, 공핍 전극(DE)은 Y축과 평행한 선분 형상을 가지며, 적색 화소 열과 청색 화소 열 사이에, 청색 화소 열과 녹색 화소 열 사이에 그리고 녹색 화소 열과 적색 화소 열 사이에 배치될 수 있다.

[0116] Y축 상에서 이웃하는 두 애노드 전극(ANO)들은 동일한 색상을 갖는 화소들에 할당되어 있다. 동일한 색상을 갖는 이웃하는 두 애노드 전극(ANO) 사이에 공핍 전극(DE)이 없는 경우, 즉 도 10과 같은 방식으로 공핍 전극(DE)이 배치된 경우, Y 축 방향으로 측면 누설 전류가 발생할 수 있다. 하지만, 동일 색상 사이에서 발생하는 누설 전류이므로, 색상 왜곡의 정도가 사람이 인지하기 어려운 수준이다.

[0117] 한편, 단위 화소 단위로 보았을 때, Y축을 따라 윗 행에 배치된 화소에서 순적색을 표현하고, 바로 아래 행에 배치된 화소에서 순청색을 표현하고자 할 경우에는 문제가 발생할 수 있다. 윗 행의 적색 화소에서 발생한 측면 누설 전류가 아랫 행의 적색 화소에 영향을 줄 수 있으며, 아랫 행의 청색 화소에서 발생한 측면 누설 전류가 윗 행의 청색 화소에 영향을 줄 수 있다. 그 결과, 색상 왜곡이 발생할 수 있다.

[0118] 이러한 경우는 특별한 경우에 속하는 것으로 일반적인 표시 장치의 사용 환경에서는 잘 발생하지 않는다. 하지만, 가상 현실 장치 혹은 증강 현실 장치와 같이 4인치 정도의 매우 작은 표시 패널에서 4K의 초고밀도 화소 구조를 구현할 경우에는 동일 색상을 구현하는 애노드 전극(ANO)들 사이에도 공핍 전극(DE)을 배치하여 누설 전류를 방지할 수 있다.

[0119] 도 10에서는 공핍 전극(DE)의 폭이 동일한 경우를 도시하였지만, 이외에 도 8에서 설명한 바를 적용하여, 적색 화소의 애노드 전극과 청색 화소의 애노드 전극의 최소 거리 영역에서 공핍 전극(DE)의 폭은 최대 값을 갖고, 그 이외의 영역에서 공핍 전극(DE)의 폭은 최소 값을 가질 수도 있다.

[0120] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 명세서는 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 그러므로, 이상에서 기술

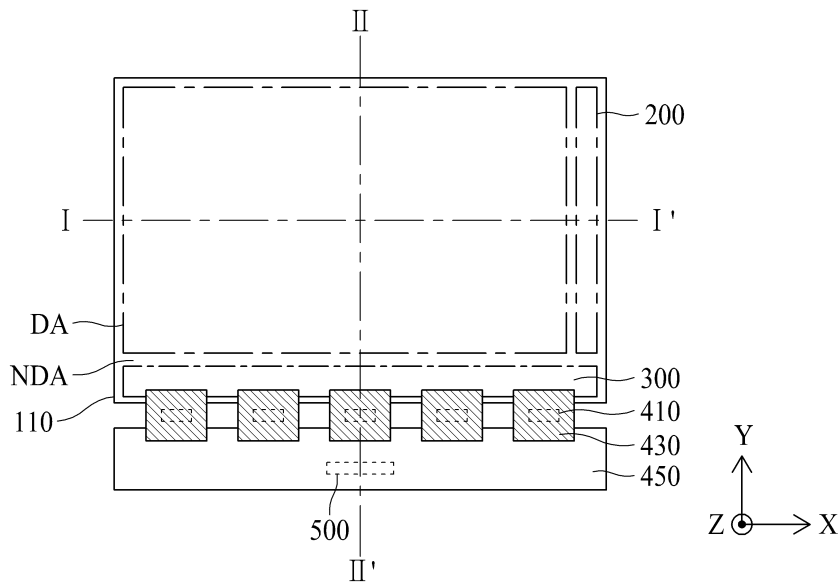
한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 보호 범위는 청구 범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리 범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

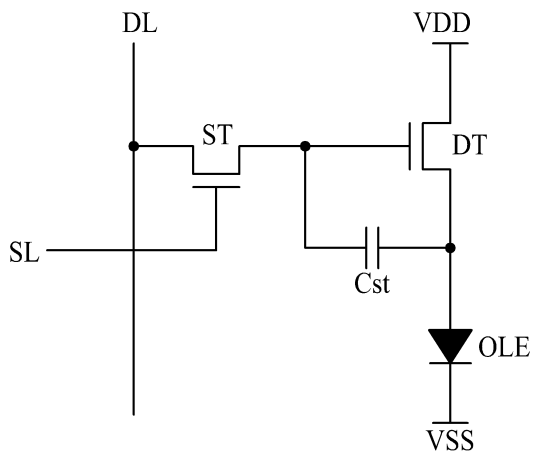
- [0121] SUB: 기판 SL: 스캔 배선
- DL: 데이터 배선 VDD: 구동 전류 배선
- ST: 스위칭 박막 트랜지스터 DT: 구동 박막 트랜지스터
- OLE: 유기발광 다이오드 ANO: 애노드 전극
- HIL: 정공 주입층 HTL: 정공 수송층
- EML: 발광층 ETL: 전자 수송층
- EIL: 전자 주입층 CAT: 캐소드 전극
- DE: 공핍 전극

도면

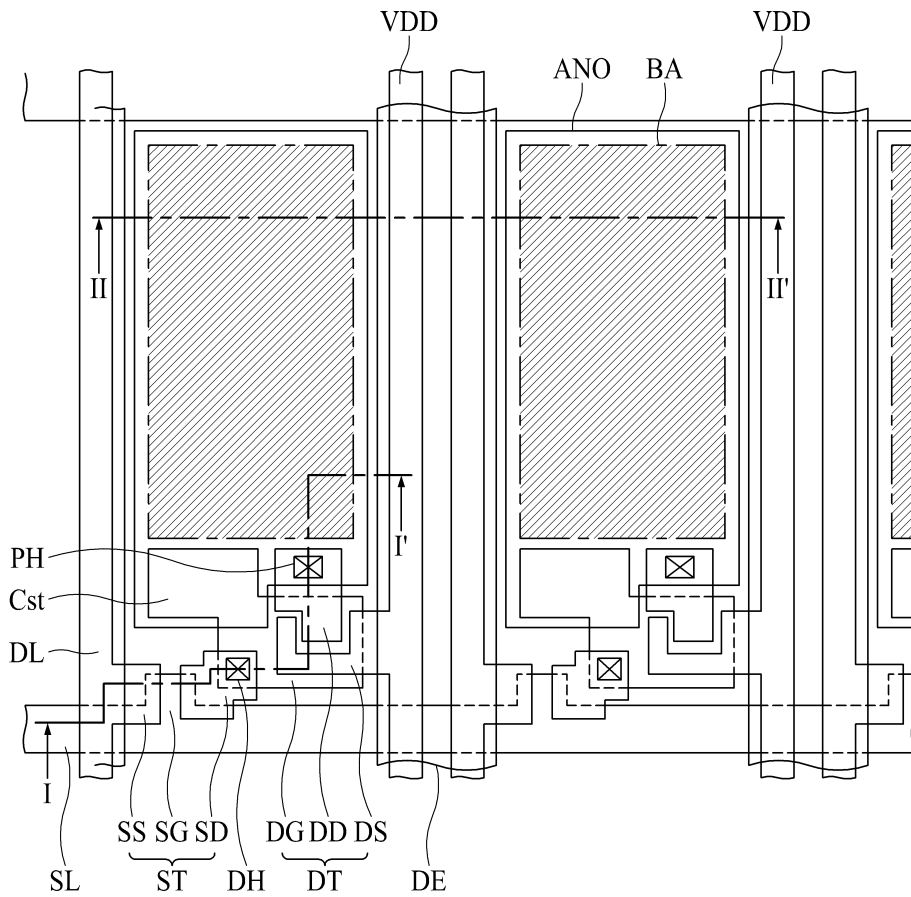
도면1



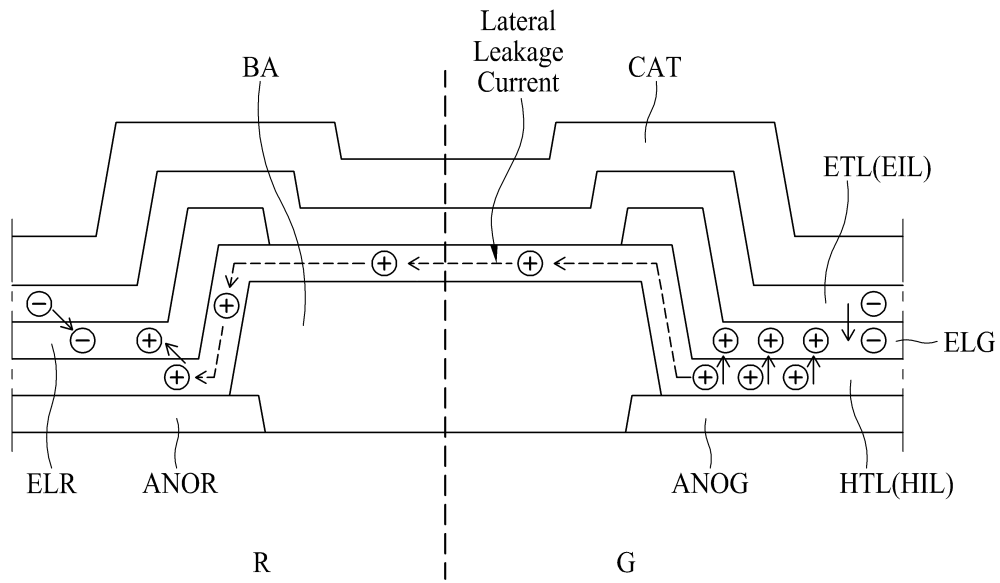
도면2



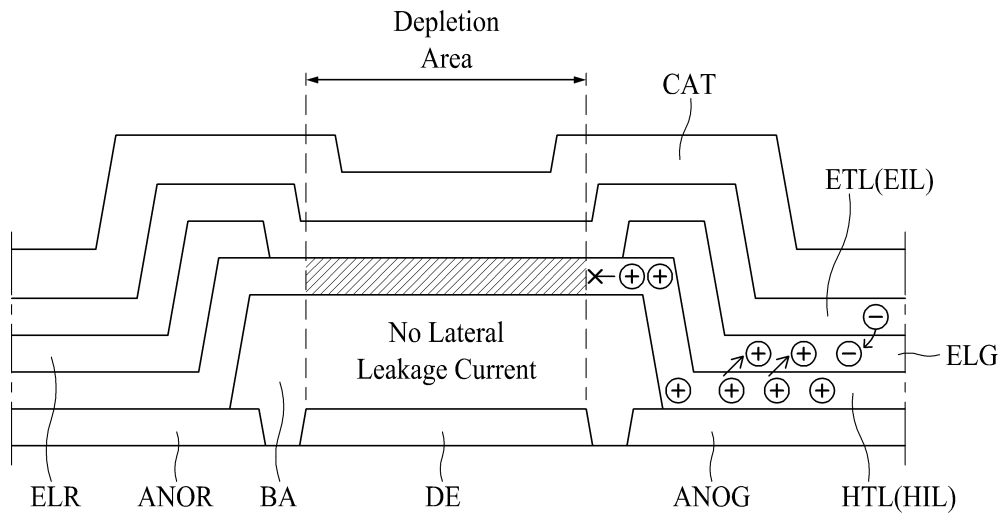
도면3



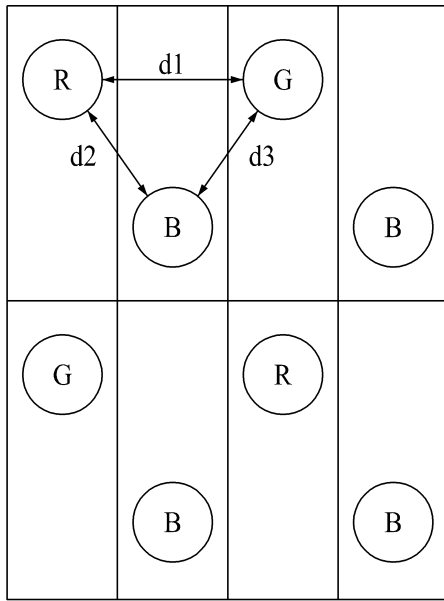
도면6a



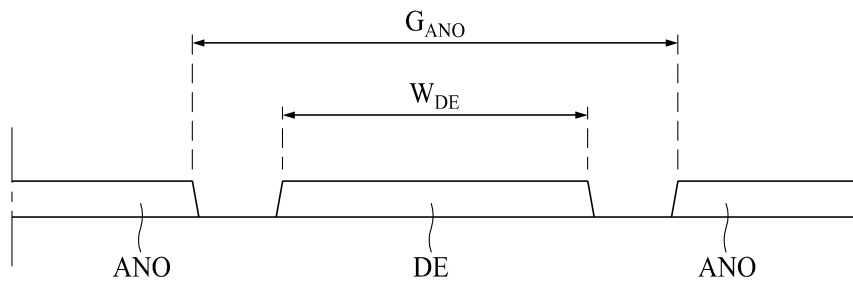
도면6b



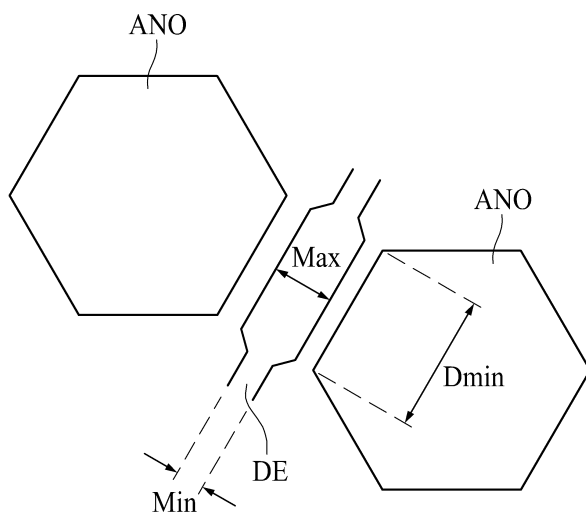
도면7



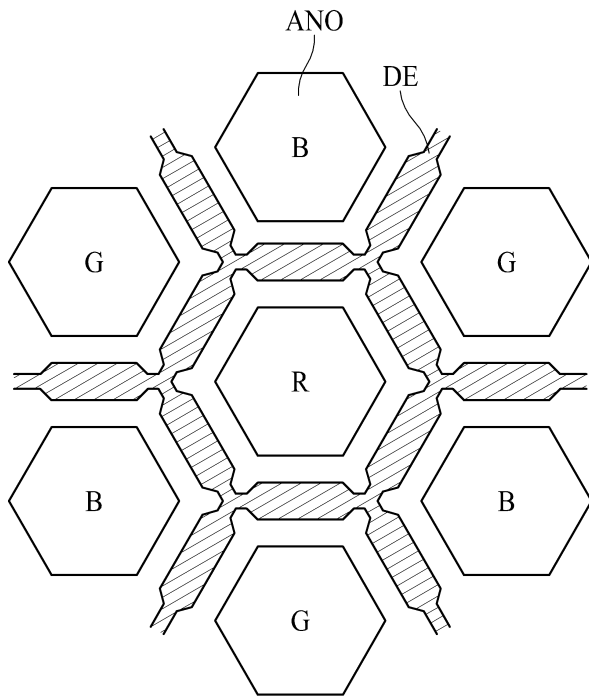
도면8a



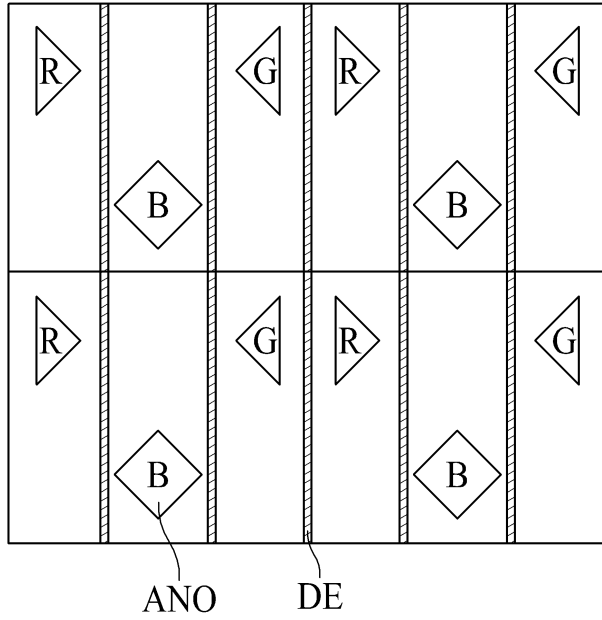
도면8b



도면9



도면10



专利名称(译)	具有超高分辨率的电致发光显示器		
公开(公告)号	KR1020200013370A	公开(公告)日	2020-02-07
申请号	KR1020180088502	申请日	2018-07-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	유준석 이호영 이능희 김규리		
发明人	유준석 이호영 이능희 김규리		
IPC分类号	H01L51/52 H01L51/50		
CPC分类号	H01L51/5203 H01L27/3213 H01L27/3276 H01L51/5012 H01L51/5048 H01L27/3216 H01L27/3218 H01L27/322 H01L27/3262 H01L27/3279 H01L27/3246 H01L27/3272 H01L27/3244 H01L51/5056 H01L51/5072 H01L51/5088 H01L51/5092 H01L51/5209 H01L51/5212 H01L51/5225		
外部链接	Espacenet		

摘要(译)

本申请涉及一种具有用于防止相邻像素之间的水平泄漏电流的结构的电致发光显示装置。根据本申请，电致发光显示装置包括：基板；第一像素；第二像素；第一阳极；第二阳极；和耗尽电极。第一像素被限定在基板上方，并且实现第一颜色。第二像素在基板上与第一像素相邻设置，并实现第二颜色。第一阳极设置在第一像素中，第二阳极设置在第二像素中。耗尽电极设置在第一阳极和第二阳极之间，并形成耗尽区。

