



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0121090
(43) 공개일자 2016년10월19일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01)

(52) CPC특허분류
H01L 27/3248 (2013.01)
H01L 27/3262 (2013.01)

(21) 출원번호 10-2015-0050583
(22) 출원일자 2015년04월10일
심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

이은혜

경기도 파주시 월롱면 엘씨디로 201, B동 711호
(정다운마을기숙사)

(74) 대리인

박영복

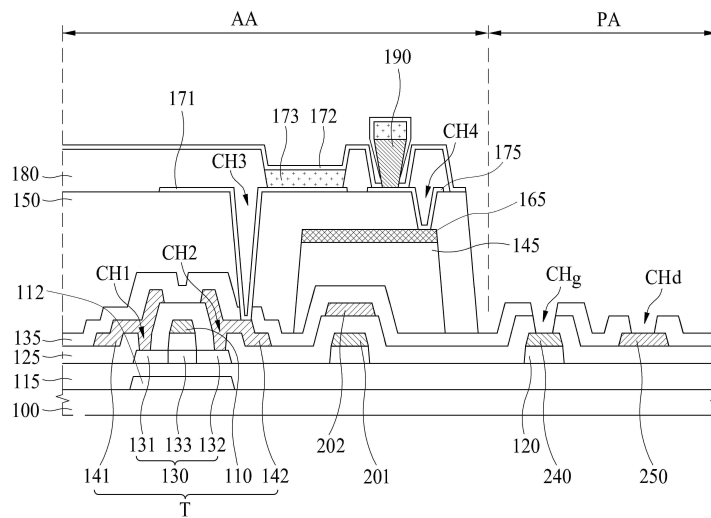
전체 청구항 수 : 총 5 항

(54) 발명의 명칭 유기 발광 표시 장치 및 그의 제조 방법

(57) 요약

본 발명은 마스크 공정 수를 저감할 수 있는 유기 발광 표시 장치 및 그 제조 방법에 관한 것으로, 본 발명에 따른 유기 발광 표시 장치에서는 제2 전극과 전기적으로 연결되는 하부 보조 전극이 제1 유기 보호막 상에 제1 유기 보호막과 동일 패턴을 이룬다.

대표도 - 도1



(52) CPC특허분류
H01L 2227/32 (2013.01)

명세서

청구범위

청구항 1

기관의 화소 영역에 구비된 제1 전극과;
 상기 제1 전극 상에 구비된 유기 발광층과;
 상기 유기 발광층 상에 구비된 제2 전극과;
 상기 제1 전극과 다른 층에 위치하며 상기 제2 전극과 전기적으로 연결되는 하부 보조 전극과;
 상기 하부 보조 전극과, 그 하부 보조 전극의 하부에 위치하는 제1 유기 보호막을 구비하며,
 상기 하부 보조 전극은 상기 제1 유기 보호막 상에 상기 제1 유기 보호막과 동일 패턴을 이루는 유기 발광 표시 장치.

청구항 2

제 1 항에 있어서,
 상기 하부 보조 전극과 상기 제1 전극 사이에 위치하는 제2 유기 보호막과;
 상기 하부 보조 전극과 보조 콘택홀을 통해 연결되며, 상기 제1 전극과 동일 평면 상에 위치하며, 상기 제2 전극과 접촉되는 상부 보조 전극과;
 상기 제1 전극과 화소 콘택홀을 통해 직접 연결되는 박막트랜지스터와;
 상기 박막트랜지스터와 상기 제2 유기 보호막 사이에 위치하는 무기 보호막을 더 구비하는 유기 발광 표시 장치.

청구항 3

제 2 항에 있어서,
 상기 화소 콘택홀은 상기 무기 보호막 및 제2 유기 보호막을 관통하여 상기 박막트랜지스터의 드레인 전극을 노출시키며,
 상기 보조 콘택홀은 상기 제2 유기 보호막을 관통하여 상기 하부 보조 전극을 노출시키는 유기 발광 표시 장치.

청구항 4

기관 상의 화소 영역에 박막 트랜지스터를 형성하고 상기 기관 상의 패드 영역에 게이트 패드 및 데이터 패드를 형성하는 단계;
 상기 박막 트랜지스터 및 데이터 패드를 덮도록 무기 보호막을 형성하는 단계와;
 상기 무기 보호막 상에 제1 유기 보호막을 형성함과 동시에 제1 유기 보호막 상에 상기 제1 유기 보호막과 동일 패턴을 이루는 하부 보조 전극을 형성하는 단계와;
 상기 박막트랜지스터, 상기 하부 보조 전극, 게이트 패드 및 데이터 패드를 노출시키는 제2 유기 보호막을 형성하는 단계와;
 상기 제2 유기 보호막 상에 상기 박막트랜지스터와 직접 접촉되는 제1 전극 및 상부 보조 전극을 형성하는 단계와;
 상기 제1 전극 및 상부 보조 전극을 구분하는 बैं크를 형성하는 단계;
 상기 제1 전극 상에 유기 발광층을 형성하는 단계; 및
 상기 유기 발광층 상에 상기 상부 보조 전극과 연결되는 제2 전극을 형성하는 단계를 포함하는 유기 발광 표시

장치의 제조방법.

청구항 5

제4 항에 있어서,

상기 박막트랜지스터, 상기 하부 보조 전극, 게이트 패드 및 데이터 패드를 노출시키는 제2 유기 보호막을 형성하는 단계는

상기 하부 보조 전극이 형성된 기판 상에 다단 구조의 감광성 절연 패턴을 형성하는 단계와;

상기 다단 구조의 감광성 절연 패턴을 마스크로 상기 무기보호막을 식각하여 상기 박막트랜지스터의 드레인 전극을 노출시키는 화소 콘택홀, 상기 하부 보조 전극을 노출시키는 보조 콘택홀, 상기 게이트 패드를 노출시키는 게이트 콘택홀 및 상기 데이터 패드를 노출시키는 데이터 콘택홀을 형성하는 단계와;

상기 다단 구조의 감광성 절연 패턴을 에칭하여 상기 제2 유기 보호막을 형성하는 단계를 포함하는 유기 발광 표시 장치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치 및 그 제조 방법에 관한 것으로, 특히 마스크 공정 수를 저감할 수 있는 유기 발광 표시 장치 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 다양한 정보를 화면으로 구현해 주는 영상 표시 장치는 정보 통신 시대의 핵심 기술로 더 얇고 더 가볍고 휴대가 가능하면서도 고성능의 방향으로 발전하고 있다. 이에 음극선관(CRT)의 단점인 무게와 부피를 줄일 수 있는 평판 표시 장치로 유기 발광층의 발광량을 제어하여 영상을 표시하는 유기 전계 발광 표시 장치 등이 각광받고 있다.

[0003] 유기 발광 표시 장치(OLED)는 유기 발광 소자를 통해 발광된 빛의 투과 방향에 따라 전면 발광 방식(top emission type)과 배면 발광 방식(bottom emission type)으로 나뉜다. 배면 발광 방식은 개구율이 저하되는 문제가 발생되기 때문에, 최근에는 전면 발광 방식이 주로 이용되고 있다.

[0004] 이러한, 유기 발광 표시장치를 제조하기 위해서는 포토 마스크를 이용한 마스크 공정이 다수번 수행된다. 각 마스크 공정은 세정, 노광, 현상 및 식각 등의 부속 공정들을 수반한다. 이에 따라, 한 번의 마스크 공정이 추가될 때마다, 유기 발광 표시장치를 제조하기 위한 제조 시간 및 제조 비용이 상승하고, 불량 발생률이 증가하여 제조 수율이 낮아지는 문제점이 있다. 따라서, 생산비를 절감하고, 생산수율 및 생산효율을 개선하기 위해서 마스크 공정 수를 줄이기 위한 방안이 요구되고 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 상기 문제점을 해결하기 위한 것으로서, 본 발명은 마스크 공정수를 저감할 수 있는 유기 발광 표시 장치 및 그 제조 방법을 제공하는 것을 기술적 과제로 한다.

과제의 해결 수단

[0006] 상기 목적을 달성하기 위하여, 본 발명에 따른 유기 발광 표시 장치에서는 제2 전극과 전기적으로 연결되는 하부 보조 전극이 제1 유기 보호막 상에 제1 유기 보호막과 동일 패턴을 이룬다.

발명의 효과

[0007] 본 발명에 따르면 하부 보조 전극이, 제1 유기 보호막 상에서 제1 유기 보호막과 동일 패턴으로 동시에 형성되므로 마스크 공정 수를 1회 줄일 수 있다. 또한, 본 발명에서는 제2 유기 보호막을 마스크로 이용하여 화소 콘택홀, 보조 콘택홀, 게이트 콘택홀 및 데이터 콘택홀을 패터닝함으로써 마스크 공정 수를 1회 줄일 수 있다. 이와 같이, 본 발명에 따른 유기 발광 표시 장치는 총 2회의 마스크 공정 수를 저감할 수 있어 생산성을 향상시

키고 비용을 절감할 수 있다.

도면의 간단한 설명

[0008] 도 1은 본 발명에 따른 유기 발광 표시 장치의 단면도이다.

도 2a 내지 도 2j는 본 발명에 따른 유기 발광 표시 장치의 제조방법을 설명하기 위한 단면도들이다.

발명을 실시하기 위한 구체적인 내용

[0009] 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시 예를 상세하게 설명한다.

[0010] 도 1은 본 발명에 따른 유기 발광 표시 장치의 단면도이다.

[0011] 도 1에 도시된 바와 같이, 본 발명에 따른 유기 발광 표시 장치는 화소 영역(AA)과 패드 영역(PA)을 구비한다.

[0012] 기관(100) 상의 패드 영역(PA)에는 게이트 패드(GP) 및 데이터 패드(DP)가 형성된다. 게이트 패드(GP)는 게이트 절연 패턴(120) 상에 게이트 전극(110)과 동일 재질로 형성되며, 층간 절연막(125) 및 무기 보호막(135)을 관통하는 게이트 콘택홀(CHg)을 통해 외부로 노출된다. 데이터 패드(DP)는 층간 절연막(125) 상에 소스 전극(141)과 동일 재질로 형성되며, 무기 보호막(135)을 관통하는 데이터 콘택홀(CHd)을 통해 외부로 노출된다.

[0013] 기관(100) 상의 화소 영역(AA)에는 차광층(112), 박막 트랜지스터(T), 스토리지 커패시터, 하부 및 상부 보조 전극(165,175), बैं크(180), 발광 소자(OLED), 격벽(190)이 형성된다.

[0014] 박막트랜지스터(T)는 게이트 전극(110), 소스 전극(141), 드레인 전극(142) 및 액티브층(130)을 구비한다.

[0015] 게이트 전극(110)은 게이트 전극(110)과 동일 패턴의 게이트 절연 패턴(120) 상에 형성된다. 이 게이트 전극(110)은 게이트 절연 패턴(120)을 사이에 두고, 액티브층(130)의 채널 영역(133)과 중첩된다. 이러한 게이트 전극(110)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층일 수 있으나, 이에 한정되지 않는다.

[0016] 소스 전극(141)은 층간 절연막(125)을 관통하는 소스 콘택홀(CH1)을 통해 액티브층의 소스 영역(131)과 접속된다. 드레인 전극(142)은 층간 절연막(125)을 관통하는 드레인 콘택홀(CH2)을 통해 액티브층의 드레인 영역(132)과 접속된다. 또한, 드레인 전극(142)은 무기 보호막(135) 및 제1 유기 보호막(150)을 관통하도록 형성된 화소 콘택홀(CH3)을 통해 제1 전극(171)과 직접 접속된다.

[0017] 이러한 소스 전극(141) 및 드레인 전극(142)은 예를 들어, 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층일 수 있지만, 이에 한정되지 않는다.

[0018] 액티브층(130)은 채널 영역(133)을 사이에 두고 마주보는 소스 영역(131) 및 드레인 영역(132)을 구비한다. 채널 영역(133)은 게이트 절연 패턴(120)을 사이에 두고 게이트 전극(110)과 중첩된다. 소스 영역(131)은 소스 콘택홀(CH1)을 통해 소스 전극(141)과 접속되며, 드레인 영역(132)은 드레인 콘택홀(CH2)을 통해 드레인 전극(142)과 접속된다. 이 소스 영역(131) 및 드레인 영역(132) 각각은 n형 또는 p형 불순물이 주입된 반도체 물질로 형성되며, 채널 영역(133)은 n형 또는 p형 불순물이 주입되지 않은 반도체 물질로 형성된다.

[0019] 액티브층(130)과 기관(100) 사이에는 버퍼막(115)과 차광층(112)이 형성된다. 차광층(112)은 액티브층의 채널 영역(133)과 중첩되도록 기관(100) 상에 형성된다. 이 차광층(112)은 외부로부터 입사되는 광을 흡수하거나 반사하므로, 채널 영역(133)으로 입사되는 광을 최소화할 수 있다. 이러한 차광층(112)은 Mo, Ti, Al, Cu, Cr, Co, W, Ta, Ni와 같은 불투명 금속으로 형성된다. 버퍼막(115)은 유리 또는 폴리이미드(PI) 등과 같은 플라스틱 수지로 형성된 기관(100) 상에 산화 실리콘 또는 질화 실리콘으로 단층 또는 복층 구조로 형성된다. 이 버퍼막(115)은 기관(100)에서 발생하는 수분 또는 불순물의 확산을 방지하거나 결정화시 열의 전달 속도를 조절함으로써, 액티브층(130)의 결정화가 잘 이루어질 수 있도록 하는 역할을 한다.

[0020] 스토리지 커패시터는 게이트 절연 패턴(120) 상에 위치하는 스토리지 하부 전극(201)과, 층간 절연막(125)을 사이에 두고 스토리지 하부 전극(201)과 중첩되는 스토리지 상부 전극(202)을 구비한다. 이 때, 스토리지 하부 전극(201)은 게이트 전극(110)과 동일층에 동일 재질로, 게이트 절연 패턴(120)과 동일 패턴으로 형성되며, 스토리지 상부 전극(202)은 소스 전극(141)과 동일층에 동일 재질로 형성된다.

[0021] 발광 소자는 박막 트랜지스터(T)의 드레인 전극(142)과 접속된 제1 전극(171)과, 제1 전극(171) 상에 형성되는

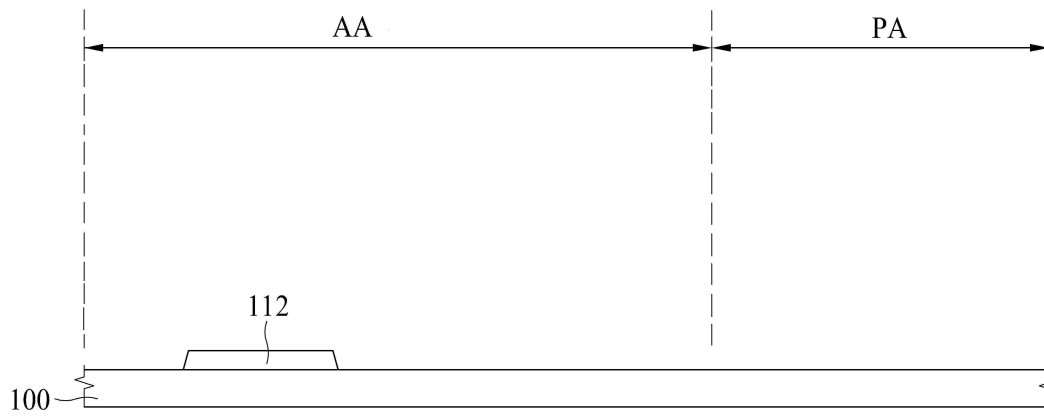
유기 발광층(173)과, 유기 발광층(173) 위에 형성된 제2 전극(172)을 구비한다.

- [0022] 제1 전극(171)은 무기 보호막(135) 및 제2 유기 보호막(150)을 관통하는 화소 콘택홀(CH3)을 통해 노출된 드레인 전극(142)과 직접 접촉된다. 이에 따라, 제1 전극(171)과 드레인 전극(142) 사이에 별도의 도전층을 형성하지 않아도 되므로 마스크 공정 수를 줄일 수 있다. 한편, 제1 전극(171)은 전면 발광형 유기 발광 표시 장치인 경우, 반사효율이 높은 금속물질층을 포함하도록 형성된다. 예를 들어, 제1 전극(171)은 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)과 같은 투명 도전층과, 알루미늄(Al), 은(Ag), APC(Ag;Pb;Cu) 등을 포함하는 금속층이 적층된 구조로 형성된다.
- [0023] 유기 발광층(173)은 बैं크(180)에 의해 마련된 발광 영역의 제1 전극(171) 상에 형성된다. 유기 발광층(173)은 제1 전극(171) 정공 관련층, 발광층, 전자 관련층 순으로 또는 역순으로 적층되어 형성된다.
- [0024] 제2 전극(172)은 유기 발광층(173) 및 बैं크(180)의 상부면 및 측면 상에 형성된다. 이 제2 전극(172)은 전면 발광형 유기 발광 표시 장치인 경우, 투명 전도성 산화막(Transparent Conductive Oxide; TCO)으로 형성된다. 이 경우, 제2 전극(172)의 저항 성분을 낮추기 위해 상부 및 하부 보조 전극(175,165)을 구비한다.
- [0025] 상부 보조 전극(175)은 제1 전극(171)과 동일 평면 상에 제1 전극(171)과 동일 재질로 형성되므로 고전도성을 가진다. 이 상부 보조 전극(175)은 제2 유기 보호막(150)을 관통하는 보조 콘택홀(CH4)을 통해 하부 보조 전극(165)과 전기적으로 접촉된다. 하부 보조 전극(165)과 전기적으로 접촉된 상부 보조 전극(175)은 격벽(190)이 위치하는 बैं크홀 내에서 제2 전극(173)과 전기적으로 접촉된다. 이에 따라, 상/하부 보조 전극(175,165)은 제2 전극(173)과 접촉되어 제2 전극(173)의 높은 저항성분을 보상한다.
- [0026] 하부 보조 전극(165)은 제1 유기 보호막(145) 상에 제1 유기 보호막(145)과 동일 패턴으로 형성된다. 이 하부 보조 전극(165)은 제2 유기 보호막(150)을 사이에 두고 제1 전극(171)과 절연된다. 이러한 하부 보조 전극(165)은 제1 전극(171)과 다른 층에 형성되므로 하부 보조 전극(165)과 제1 전극(171) 및 상부 보조 전극(175)과 중첩시킬 수 있어 개구율이 향상된다.
- [0027] 격벽(190)은 하부면에서 상부면으로 갈수록 폭이 점차적으로 증가하는 역테이퍼 형상으로 형성된다. 이러한 격벽(190)에 의해 직진성을 가지고 성장되는 유기 발광층(173)은 격벽(190)의 상부면 및 बैं크(180)에 의해 노출된 발광 영역에 위치하는 제1 전극(171)의 상부면 상에만 형성된다. 반면에, 유기 발광층(173)보다 스텝 커버리지가 좋은 제2 전극(172)은 격벽(190) 및 बैं크(180)의 측면에도 형성되므로 상부 보조 전극(175)과의 접촉이 용이하다.
- [0028] 도 2a 내지 도 2c는 본 발명에 따른 유기 발광 표시 장치의 제조방법을 설명하기 위한 단면도들이다.
- [0029] 도 2a에 도시된 바와 같이 기판(100) 상에 차광층(112)이 형성된다.
- [0030] 구체적으로, 기판(100) 상에 증착 공정을 통해 불투명 금속층이 형성된다. 그런 다음, 포토리소그래피공정과 식각 공정을 통해 불투명 금속층이 패터닝됨으로써 차광층(112)이 형성된다.
- [0031] 도 2b를 참조하면, 차광층(112)이 형성된 기판(100) 상에 버퍼막(115)이 형성되고, 그 위에 액티브층(130)이 형성된다.
- [0032] 구체적으로, 차광층(112)이 형성된 기판(100) 상에 LPCVD(Low Pressure Chemical Vapor Deposition), PECVD(Plasma Enhanced Chemical Vapor Deposition) 등의 방법을 통해 버퍼막(115) 및 아몰퍼스 실리콘 박막이 형성된다. 그런 다음, 아몰퍼스 실리콘 박막을 결정화함으로써 폴리 실리콘 박막으로 형성된다. 그리고, 폴리 실리콘 박막을 포토리소그래피 공정 및 식각 공정으로 패터닝함으로써 액티브층(130)이 형성된다.
- [0033] 도 2c를 참조하면, 액티브층(130)이 형성된 버퍼막(115) 상에 게이트 전극(110), 스토리지 하부 전극(201) 및 게이트 패드(240) 각각과, 게이트 절연 패턴(120)이 동일 패턴으로 형성된다.
- [0034] 구체적으로, 액티브층(130)이 형성된 버퍼막(115) 상에 게이트 절연막이 형성되고, 그 위에 스퍼터링 등의 증착 방법으로 게이트 금속층이 형성된다. 게이트 절연막으로는 SiO_x, SiN_x 등과 같은 무기 절연 물질이 이용된다. 게이트 금속층으로는 Mo, Ti, Cu, AlNd, Al, Cr 또는 이들의 합금과 같이 금속 물질이 단일층으로 이용되거나, 또는 이들을 이용하여 다층 구조로 이용된다. 그런 다음, 포토리소그래피 공정 및 식각 공정을 통해 게이트 금속층 및 게이트 절연막을 패터닝함으로써 게이트 전극(110), 스토리지 하부 전극(201) 및 게이트 패드(240) 각각과, 게이트 절연 패턴(120)이 동일 패턴으로 형성된다.
- [0035] 그리고, 게이트 전극(110)을 마스크로 이용하여 액티브층(130)에 n+형 또는 p+형 불순물을 주입함으로써 액티브

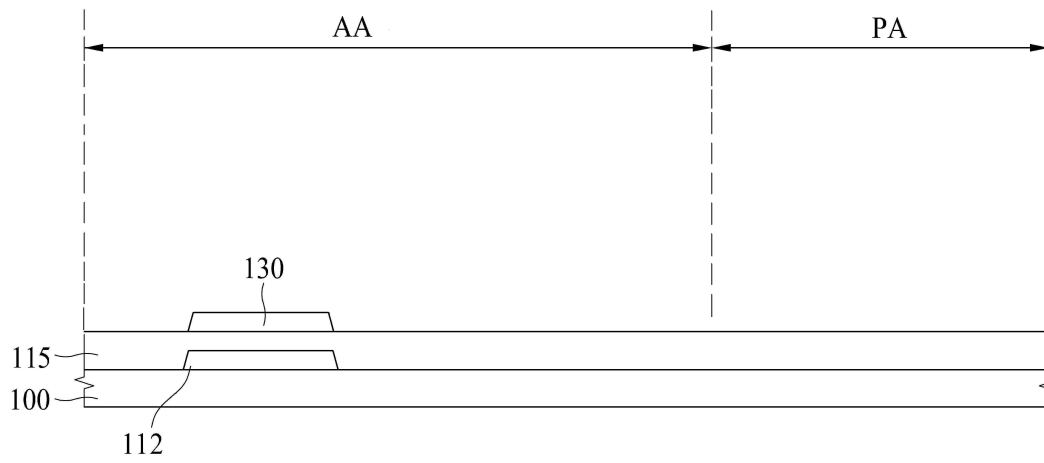
층(130)의 소스 영역(131) 및 드레인 영역(132)이 형성된다.

- [0036] 도 2d를 참조하면, 게이트 전극(110), 스토리지 하부 전극(201) 및 게이트 패드(240)이 형성된 기판(100) 상에 소스 및 드레인 콘택홀(CH1,CH2)과 게이트 콘택홀(CHg)을 가지는 층간 절연막(125)이 형성된다.
- [0037] 구체적으로, 게이트 전극(110), 스토리지 하부 전극(201) 및 게이트 패드(240)가 형성된 기판(100) 상에 PECVD 등의 증착 방법으로 층간 절연막(125)이 형성된다. 그런 다음, 포토리소그래피 공정 및 식각 공정을 통해 층간 절연막(125)이 패터닝됨으로써 소스 및 드레인 콘택홀(CH1,CH2)과 게이트 콘택홀(CHg)이 형성된다.
- [0038] 도 2e를 참조하면, 층간 절연막(125) 상에 소스 전극(141), 드레인 전극(142), 스토리지 상부 전극(202) 및 데이터 패드(250)가 형성된다.
- [0039] 구체적으로, 소스 및 드레인 콘택홀(CH1,CH2)과 게이트 콘택홀(CHg)을 가지는 층간 절연막(125) 상에 스퍼터링 등의 증착 방법으로 데이터 금속층이 형성된다. 데이터 금속층으로는 Mo, Ti, Cu, AlNd, Al, Cr 또는 이들의 합금과 같이 금속 물질이 단일층으로 이용되거나, 또는 이들을 이용하여 다층 구조로 이용된다. 그런 다음, 포토리소그래피 공정 및 식각 공정을 통해 데이터 금속층 패터닝함으로써 층간 절연막(125) 상에 소스 전극(141), 드레인 전극(142), 스토리지 상부 전극(202) 및 데이터 패드(250)가 형성된다.
- [0040] 도 2f를 참조하면, 소스 전극(141), 드레인 전극(142), 스토리지 상부 전극(202) 및 데이터 패드(250)가 형성된 층간 절연막(125) 상에 무기 보호막(135)이 형성되고, 그 무기 보호막(135) 상에 제1 유기 보호막(145)과, 하부 보조 전극(165)이 동일 패턴으로 형성된다.
- [0041] 구체적으로, 소스 전극(141), 드레인 전극(142), 스토리지 상부 전극(202) 및 데이터 패드(250)가 형성된 층간 절연막(125) 상에 무기 보호막(135), 유기 절연 물질(145a) 및 도전층이 순차적으로 적층된다. 그런 다음, 도전층 상에 포토리소그래피 공정을 통해 포토레지스트 패턴(161)이 형성된다. 그 포토레지스트 패턴(161)을 마스크로 이용하여 도전층을 건식 또는 습식 식각함으로써 하부 보조 전극(165)이 형성된다. 그런 다음, 하부 보조 전극(165)을 마스크로 이용하여 제1 유기 절연 물질(145a)을 건식 또는 습식 식각함으로써 하부 보조 전극(165)과 동일 패턴의 제1 유기 보호막(145)이 형성된다.
- [0042] 도 2g를 참조하면, 하부 보조 전극(165)이 형성된 기판(100) 상에 제2 유기 보호막(150)과, 화소 및 보조 콘택홀(CH3,CH4)과, 데이터 콘택홀(CHd)이 형성된다.
- [0043] 구체적으로, 하부 보조 전극(165)이 형성된 기판(100) 상에 감광성 절연막을 전면 도포한 다음, 하프톤 마스크 또는 슬릿 마스크를 이용하여 상기 감광성 절연막을 패터닝함으로써 다단 구조의 감광성 절연 패턴(151)이 형성된다. 이 때, 다단 구조의 감광성 절연 패턴(151)은 하프톤 마스크의 반투과부와 대응되는 영역에서 제1 두께로 형성되고, 하프톤 마스크의 차단부와 대응되는 영역에서 제1 두께보다 두꺼운 제2 두께로 형성된다. 그리고, 하프톤 마스크의 투과부와 대응되는 영역에서는 감광성 절연막이 제거되므로 감광성 절연 패턴(151)은 형성되지 않는다. 이 감광성 절연 패턴(151)을 마스크로 이용하여 무기 보호막(135)을 식각함으로써 화소 및 보조 콘택홀(CH3,CH4)과, 게이트 콘택홀(CHg), 데이터 콘택홀(CHd)이 형성된다. 그런 다음, 감광성 절연 패턴(151)을 에칭함으로써 화소 영역(AA)의 감광성 절연 패턴(151)의 두께가 얇아져 제2 유기 보호막(150)이 되고, 패드 영역(PA)의 감광성 절연 패턴(151)은 제거된다.
- [0044] 도 2h를 참조하면, 제2 유기 보호막(150)이 형성된 기판(100) 상에 제1 전극(171) 및 상부 보조 전극(175)이 형성된다.
- [0045] 구체적으로, 제2 유기 보호막(150)이 형성된 기판(100) 상에 스퍼터링 등의 증착 방법으로 금속 물질, 예를 들어, ITO/Ag alloy/ITO를 순차적으로 적층한다. 그런 다음, 포토리소그래피 공정 및 식각 공정을 통해 그 금속 물질을 패터닝함으로써 제1 전극(171) 및 상부 보조 전극(175)이 형성된다.
- [0046] 도 2i를 참조하면, 제1 전극(171) 및 상부 보조 전극(175)이 형성된 기판(100) 상에 बैं크(180)가 형성된다.
- [0047] 구체적으로, 제1 전극(171) 및 상부 보조 전극(175)이 형성된 기판(100) 상에 बैं크용 유기 절연 물질을 도포한다. बैं크용 유기 절연 물질은 예를 들어, 폴리이미드계 수지, 아크릴계 수지 등으로 형성된다. 그런 다음, 그 유기막을 포토리소그래피 공정(및 식각 공정)을 통해 패터닝함으로써 बैं크(180)가 형성된다. 이러한 बैं크(180)는 제1 전극(171)의 측면 및 상부 보조 전극(175)의 측면을 덮도록 형성되므로 제1 전극(171) 및 상부 보조 전극(175)의 부식 등을 방지할 수 있다.
- [0048] 도 2j를 참조하면, बैं크(180)가 형성된 기판(100) 상에 격벽(190), 유기 발광층(173) 및 제2 전극(172)이 순차

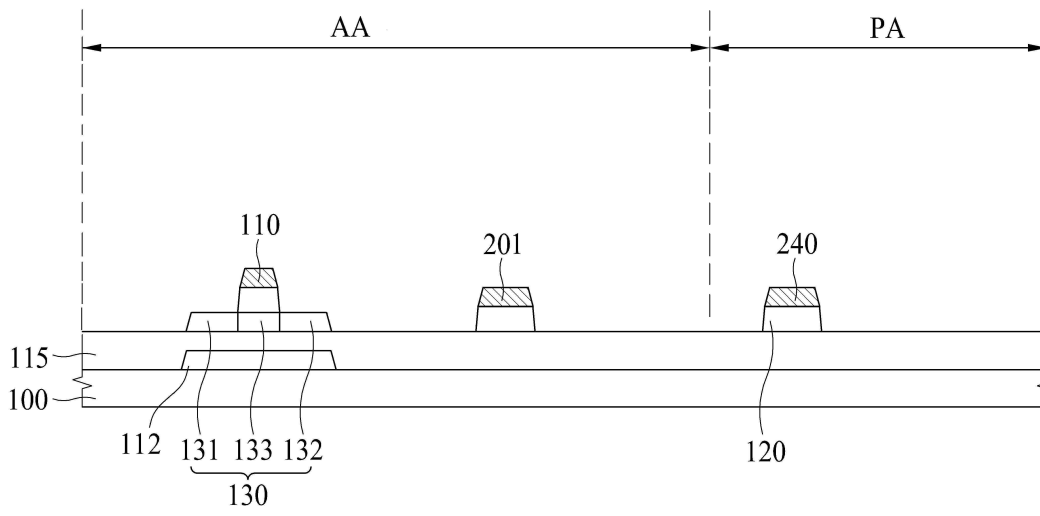
도면2a



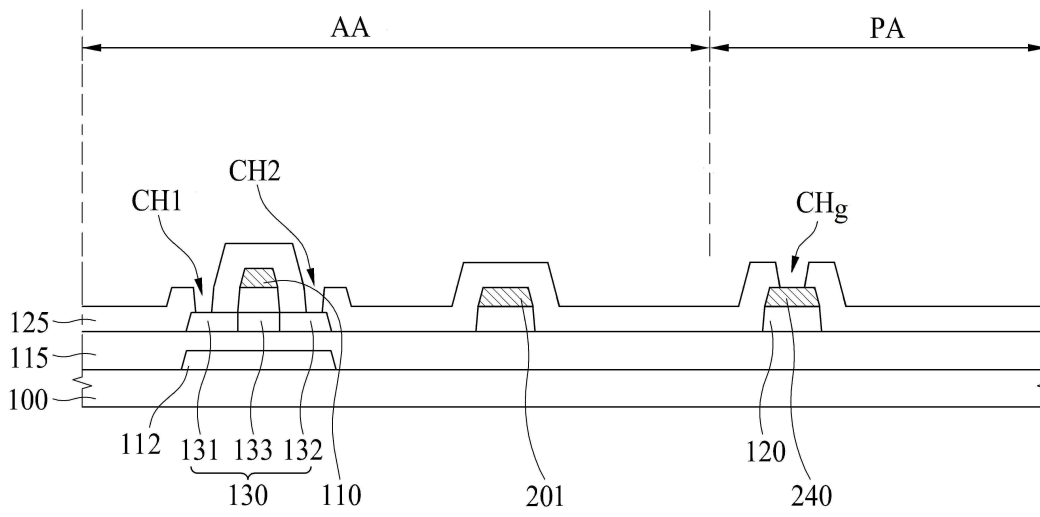
도면2b



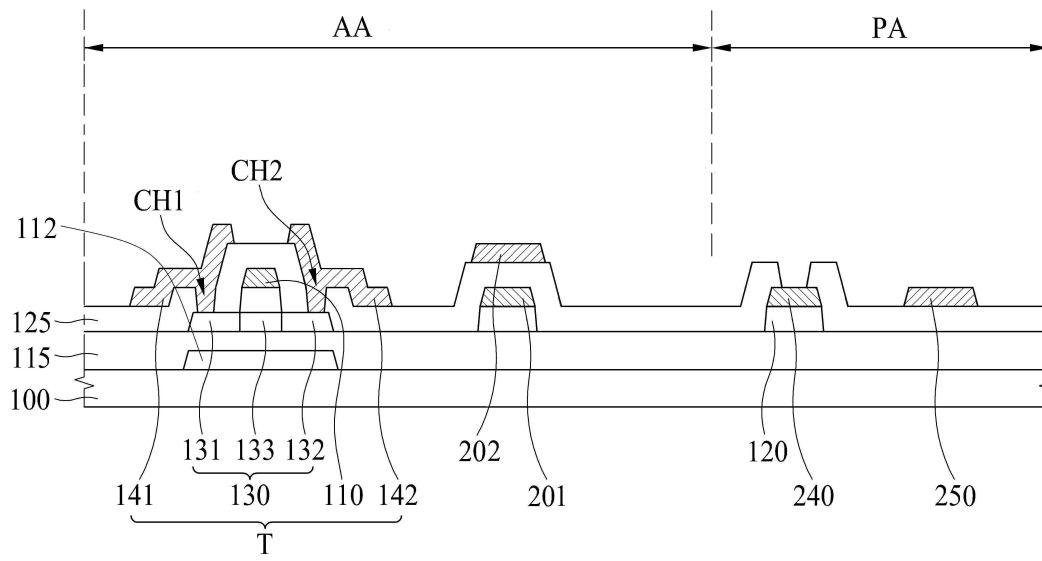
도면2c



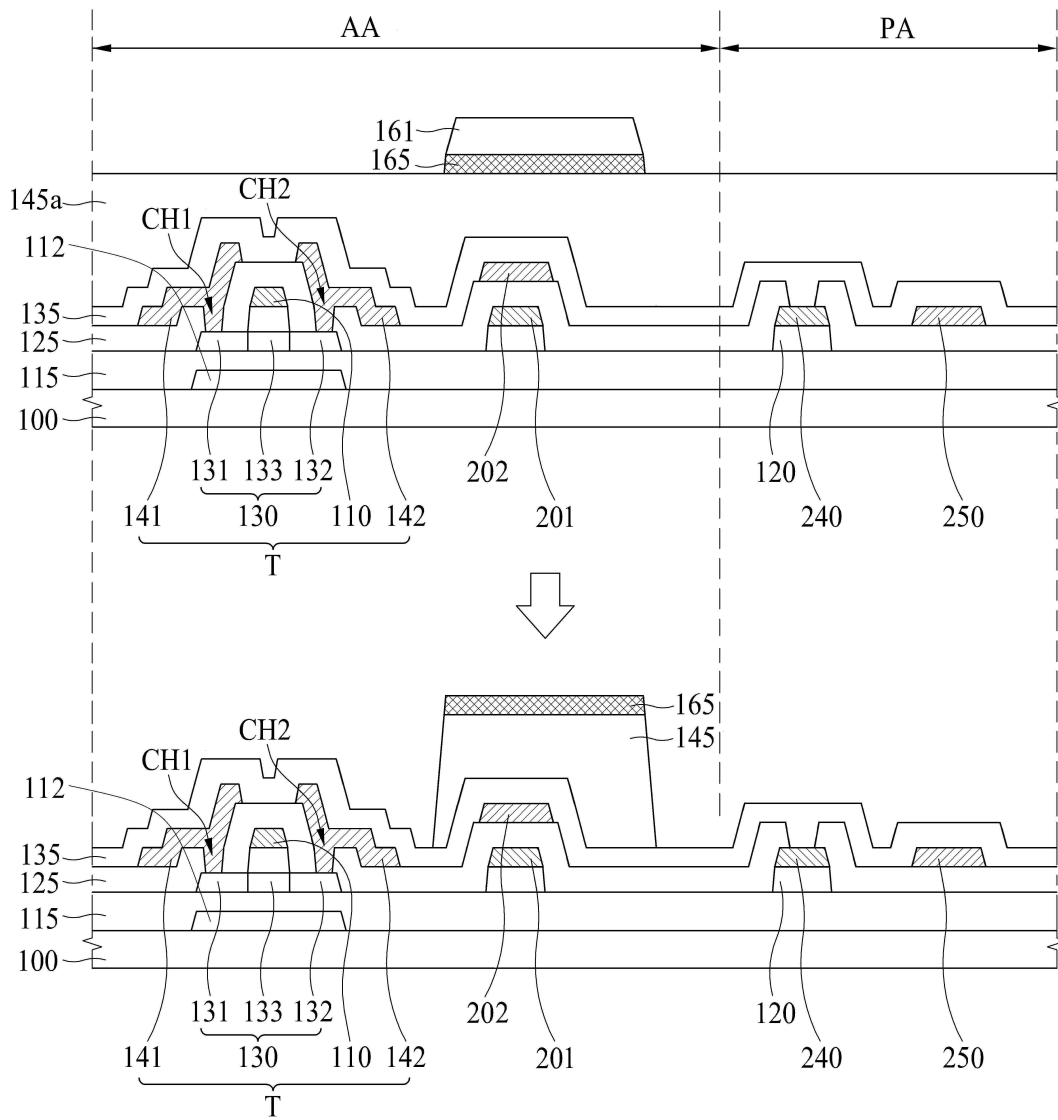
도면2d



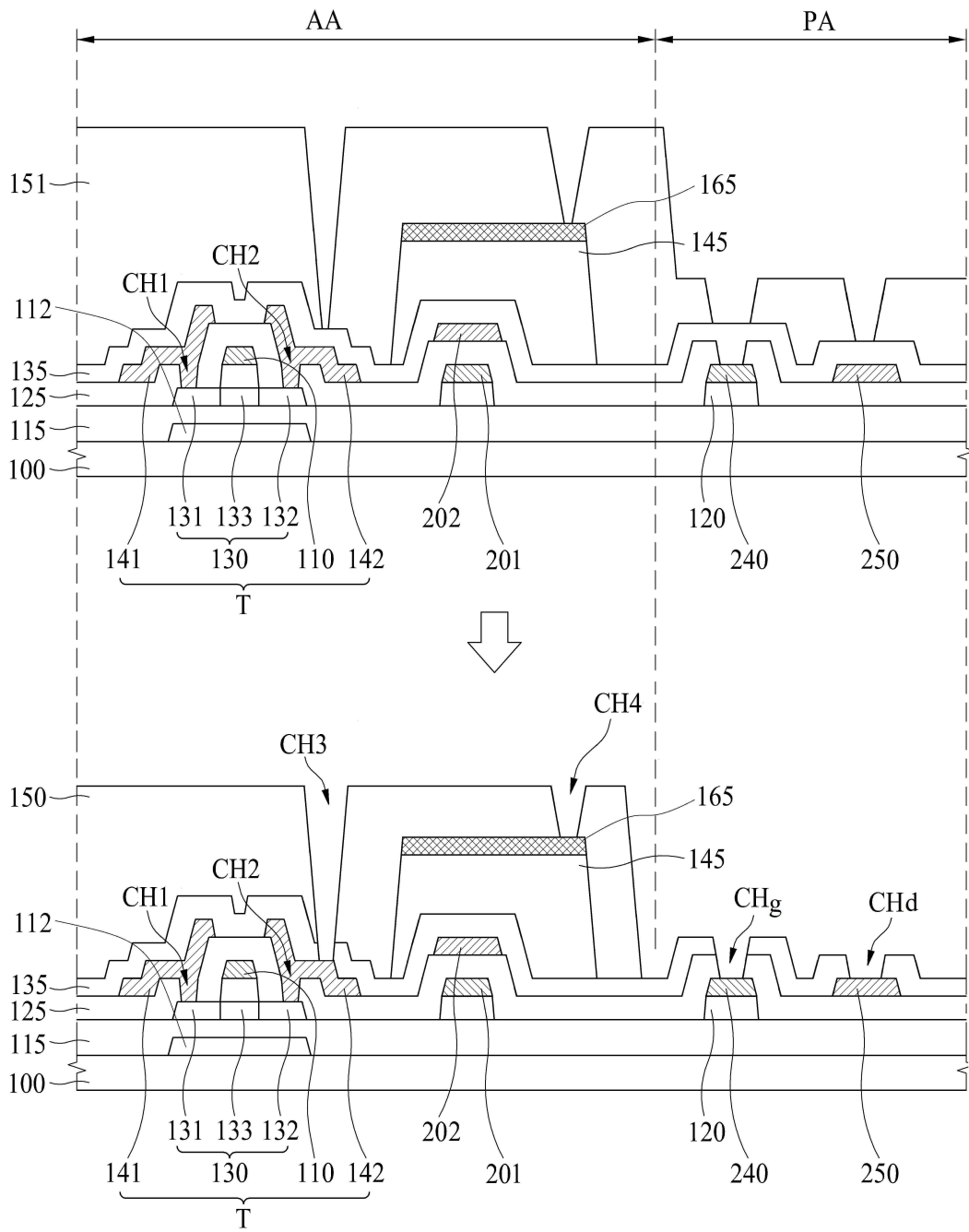
도면2e



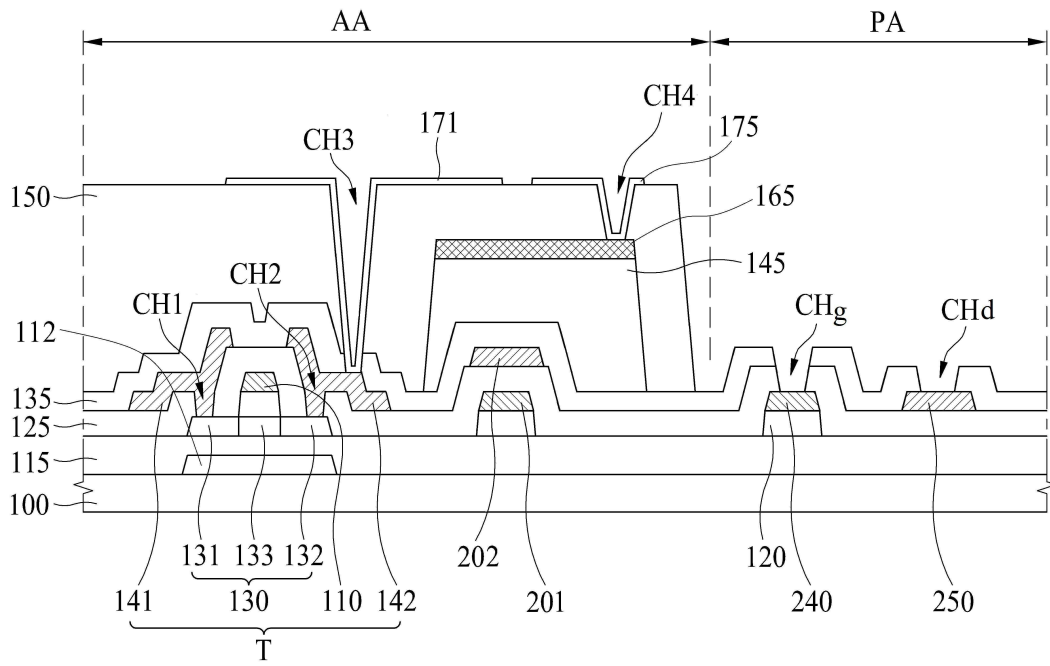
도면2f



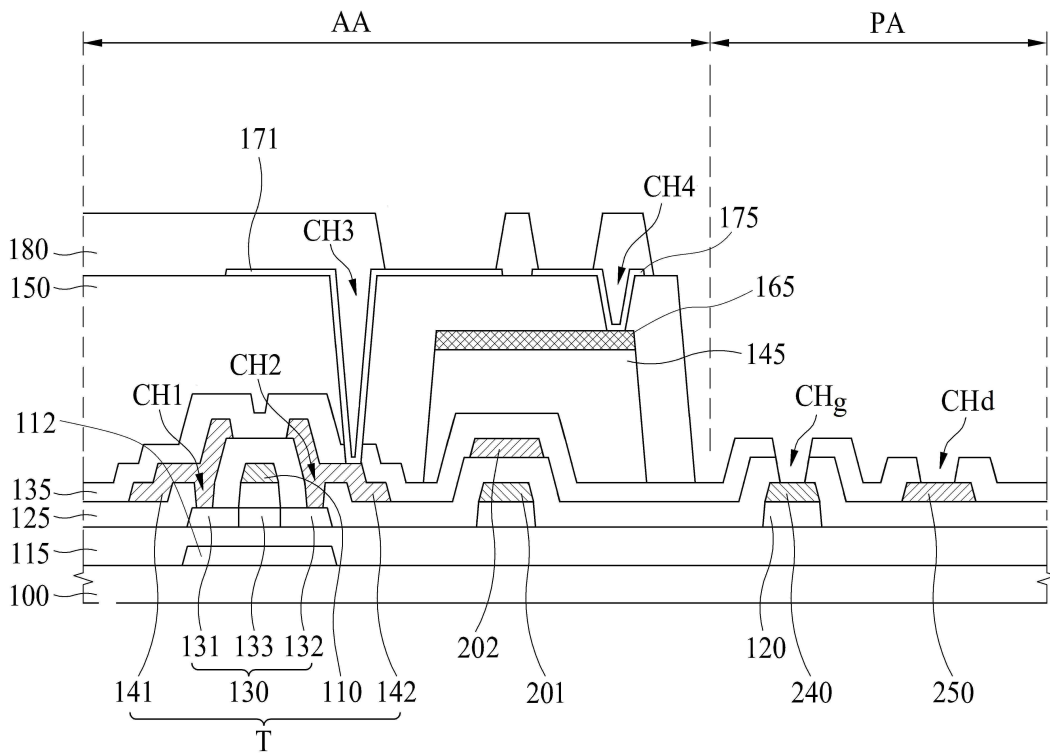
도면2g



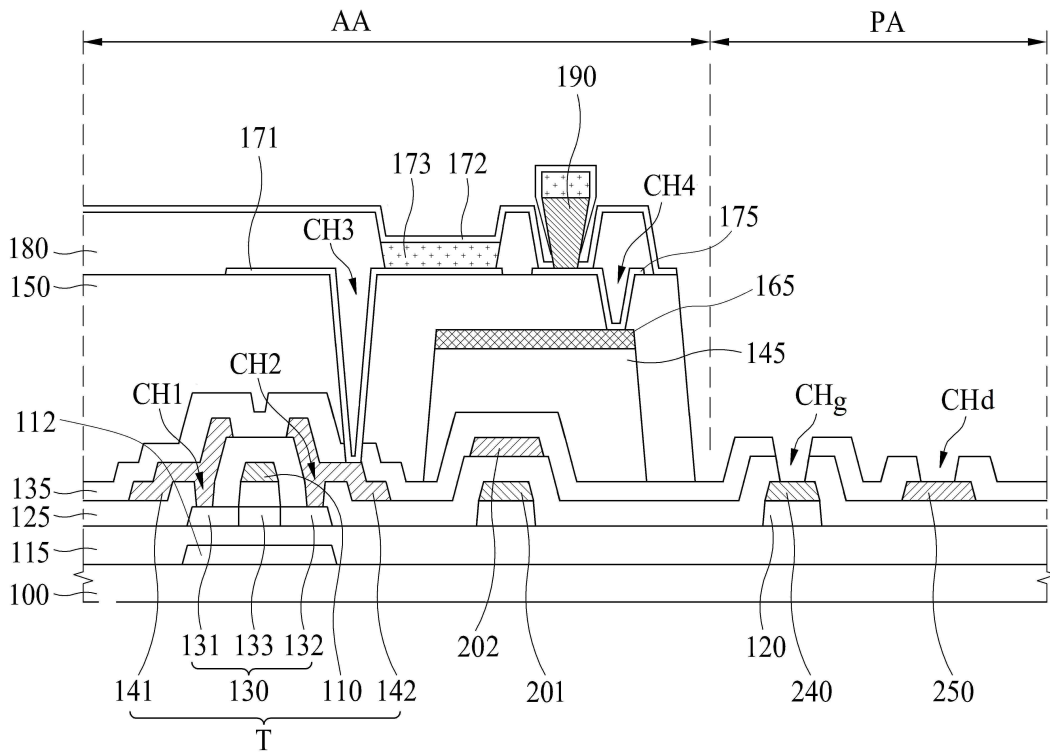
도면2h



도면2i



도면2j



专利名称(译)	标题：OLED显示器及其制造方法		
公开(公告)号	KR1020160121090A	公开(公告)日	2016-10-19
申请号	KR1020150050583	申请日	2015-04-10
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE EUN HYE 이은혜		
发明人	이은혜		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3248 H01L27/3262 H01L2227/32		
代理人(译)	Bakyoungbok		
外部链接	Espacenet		

摘要(译)

本发明涉及有机发光二极管显示器及其制造方法，用于减少掩模工艺次数，并且在根据本发明的有机发光显示装置中，下部辅助电极与第二电极电连接。“第一有机钝化层”包括与第一有机钝化层上的第一有机钝化层相同的图案。

