(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0102821
(43) 공개일자 2015년09월08일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2006.01)
(21) 출원번호 10-2014-0024335
(22) 출원일자 2014년02월28일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기 용인시 기흥구 삼성로1(농서동)
(72) 발명자
이기창
경기도 화성시 동탄공원로 21-40, 926동 1403호 (능동, 동탄푸른마을두산위브아파트)
(74) 대리인
팬코리아특허법인

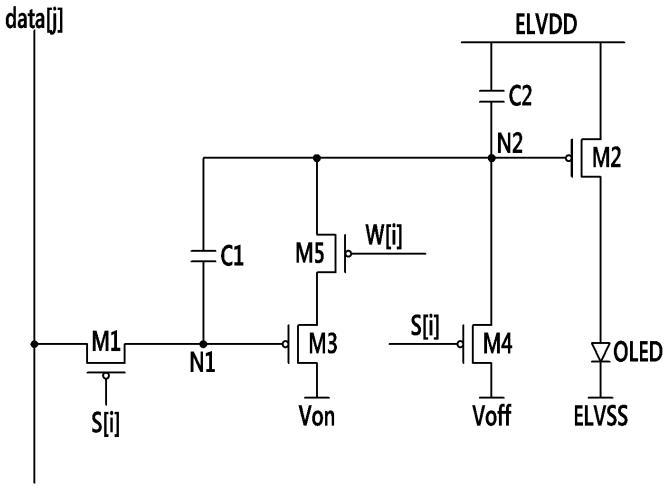
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **표시 장치**

(57) 요 약

표시 장치는 복수의 화소를 포함하고, 상기 복수의 화소 각각은, 스캔 라인에 연결되어 있는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 제1 노드에 연결되어 있는 타 전극을 포함하는 제1 스위칭 트랜지스터, 상기 제1 노드에 연결되어 있는 게이트 전극 및 제1 구동 전압에 연결되어 있는 일 전극을 포함하는 제1 구동 전압 트랜지스터, 기입 라인에 연결되어 있는 게이트 전극, 상기 제1 구동 전압 트랜지스터의 타 전극에 연결되어 있는 일 전극 및 제2 노드에 연결되어 있는 타 전극을 포함하는 기입 트랜지스터, 상기 제2 노드에 연결되어 있는 게이트 전극, 제1 전원 전압에 연결되어 있는 일 전극 및 유기 발광 다이오드에 연결되어 있는 타 전극을 포함하는 제2 스위칭 트랜지스터, 및 상기 제1 노드에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제1 커패시터를 포함한다.

대 표 도 - 도2



특허청구의 범위

청구항 1

복수의 화소를 포함하고,

상기 복수의 화소 각각은,

스캔 라인에 연결되어 있는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 제1 노드에 연결되어 있는 타 전극을 포함하는 제1 스위칭 트랜지스터;

상기 제1 노드에 연결되어 있는 게이트 전극 및 제1 구동 전압에 연결되어 있는 일 전극을 포함하는 제1 구동 전압 트랜지스터;

기입 라인에 연결되어 있는 게이트 전극, 상기 제1 구동 전압 트랜지스터의 타 전극에 연결되어 있는 일 전극 및 제2 노드에 연결되어 있는 타 전극을 포함하는 기입 트랜지스터;

상기 제2 노드에 연결되어 있는 게이트 전극, 제1 전원 전압에 연결되어 있는 일 전극 및 유기 발광 다이오드에 연결되어 있는 타 전극을 포함하는 제2 스위칭 트랜지스터; 및

상기 제1 노드에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제1 커패시터를 포함하는 표시 장치.

청구항 2

제1 항에 있어서,

상기 복수의 화소 각각은,

상기 스캔 라인에 연결되어 있는 게이트 전극, 제2 구동 전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 구동 전압 트랜지스터를 더 포함하는 표시 장치.

청구항 3

제2 항에 있어서,

상기 복수의 화소 각각은,

상기 제1 전원 전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 커패시터를 더 포함하는 표시 장치.

청구항 4

제3 항에 있어서,

상기 제1 구동 전압은 상기 제2 스위칭 트랜지스터를 턴 온시키는 게이트 온 전압인 표시 장치.

청구항 5

제4 항에 있어서,

상기 제2 구동 전압은 상기 제2 스위칭 트랜지스터를 턴 오프시키는 게이트 오프 전압인 표시 장치.

청구항 6

제1 항에 있어서,

상기 데이터 라인에는 상기 제1 구동 전압 트랜지스터를 턴 온시키는 화이트 전압 및 상기 제1 구동 전압 트랜지스터를 턴 오프시키는 블랙 전압 중 어느 하나의 데이터 신호가 인가되는 표시 장치.

청구항 7

제6 항에 있어서,

초기화 기간 동안 상기 스캔 라인에 게이트 온 전압의 스캔 신호가 인가되고 상기 데이터 라인에 상기 데이터 신호가 인가되고,

데이터 기입 기간 동안 상기 스캔 라인에 게이트 오프 전압의 스캔 신호가 인가되고 상기 기입 신호가 게이트 온 전압으로 인가되는 표시 장치.

청구항 8

제7 항에 있어서,

상기 데이터 신호가 상기 화이트 전압으로 인가되면, 상기 데이터 기입 기간에 상기 제1 커패시터에 의한 부트스트랩으로 상기 제1 노드의 전압이 상기 제1 구동 전압 트랜지스터를 완전히 턴 온시키는 전압으로 변동되는 표시 장치.

청구항 9

제7 항에 있어서,

상기 초기화 기간 및 상기 데이터 기입 기간은 동일한 주기를 가지는 표시 장치.

청구항 10

제9 항에 있어서,

상기 기입 신호는 상기 스캔 신호가 인가되는 행 라인의 다음의 행 라인에 출력되는 스캔 신호인 표시 장치.

청구항 11

제7 항에 있어서,

상기 데이터 기입 기간은 상기 초기화 기간보다 긴 주기를 가지는 표시 장치.

청구항 12

제7 항에 있어서,

상기 데이터 기입 기간 동안 상기 유기 발광 다이오드의 캐소드 전극에 연결되는 제2 전원 전압은 상기 제1 전원 전압과 동일한 전압으로 인가되고, 상기 데이터 기입 기간 이후 상기 제2 전원 전압이 변동하여 상기 유기 발광 다이오드가 발광하는 표시 장치.

청구항 13

복수의 화소를 포함하고,

상기 복수의 화소 각각은,

제2 스캔 라인에 연결되어 있는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 제1 노드에 연결되어 있는 타 전극을 포함하는 제1 스위칭 트랜지스터;

상기 제1 노드에 연결되어 있는 게이트 전극, 제1 구동 전압에 연결되어 있는 일 전극 및 제2 노드에 연결되어 있는 타 전극을 포함하는 제1 구동 전압 트랜지스터;

제1 스캔 라인에 연결되어 있는 게이트 전극, 제2 구동 전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 구동 전압 트랜지스터; 및

상기 제2 노드에 연결되어 있는 게이트 전극, 제1 전원 전압에 연결되어 있는 일 전극 및 유기 발광 다이오드에 연결되어 있는 타 전극을 포함하는 제2 스위칭 트랜지스터를 포함하는 표시 장치.

청구항 14

제13 항에 있어서,

상기 제1 구동 전압 트랜지스터는 상기 제1 스위칭 트랜지스터, 상기 제2 스위칭 트랜지스터 및 상기 제2 구동 전압 트랜지스터와 다른 채널의 트랜지스터인 표시 장치.

청구항 15

제14 항에 있어서,

상기 제1 스위칭 트랜지스터, 상기 제2 스위칭 트랜지스터 및 상기 제2 구동 전압 트랜지스터는 p-채널 전계 효과 트랜지스터이고, 상기 제1 구동 전압 트랜지스터는 n-채널 전계 효과 트랜지스터인 표시 장치.

청구항 16

제14 항에 있어서,

상기 복수의 화소 각각은,

상기 제1 전원 전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 커패시터를 더 포함하는 표시 장치.

청구항 17

제16 항에 있어서,

상기 제1 구동 전압은 상기 제2 스위칭 트랜지스터를 턴 온시키는 게이트 온 전압인 표시 장치.

청구항 18

제17 항에 있어서,

상기 제2 구동 전압은 상기 제2 스위칭 트랜지스터를 턴 오프시키는 게이트 오프 전압인 표시 장치.

청구항 19

제13 항에 있어서,

상기 데이터 라인에는 상기 제1 구동 전압 트랜지스터를 턴 온시키는 화이트 전압 및 상기 제1 구동 전압 트랜지스터를 턴 오프시키는 블랙 전압 중 어느 하나의 데이터 신호가 인가되는 표시 장치.

청구항 20

제19 항에 있어서,

초기화 기간 동안 상기 제1 스캔 라인에 게이트 온 전압의 제1 스캔 신호가 인가되고 상기 제2 노드가 상기 제2 구동 전압으로 초기화되고,

데이터 기입 기간 동안 상기 제2 스캔 라인에 게이트 온 전압의 제2 스캔 신호가 인가되고, 상기 데이터 라인에 상기 데이터 신호가 인가되는 표시 장치.

명 세 서

기 술 분 야

[0001] 본 발명은 표시 장치에 관한 것으로, 보다 상세하게는 디지털 구동 방식의 표시 장치에 관한 것이다.

배 경 기 술

[0002] 최근, 액정 표시 장치(Liquid Crystal Display), 전계 방출 표시 장치(Field Emission Display), 플라즈마 표시 패널(Plasma Display Panel) 및 유기 발광 표시 장치(Organic Light Emitting Display) 등의 표시 장치가 상용화되고 있다.

[0003] 표시 장치는 매트릭스 형태로 배열된 복수의 화소로 구성된 표시 패널을 포함한다. 표시 패널은 행 방향으로 형성된 복수의 스캔 라인 및 열 방향으로 형성된 복수의 데이터 라인을 포함하고, 복수의 스캔 라인 및 복수의 데이터 라인은 교차하면서 배열된다. 복수의 화소 각각은 대응하는 스캔 라인을 통해 전달되는 스캔 신호 및 데이

터 라인을 통해 전달되는 데이터 신호에 의해 구동된다.

[0004] 표시 장치는 화소의 구동 방식에 따라 패시브(Passive) 매트릭스 형 발광 표시장치와 액티브(Active) 매트릭스 형 발광 표시 장치로 구분된다. 이 중 해상도, 콘트라스트, 동작속도의 관점에서 단위 화소마다 선택하여 점등하는 액티브 매트릭스 형이 주류가 되고 있다.

[0005] 액티브 매트릭스 형 발광 표시 장치는 일반적으로 아날로그 구동 방식이나 디지털 구동 방식을 채용하고 있다. 아날로그 구동 방식은 계조를 데이터 신호의 레벨로 표현하는 방식인 반면, 디지털 구동 방식은 데이터 신호의 레벨을 일정하게 두고 데이터 신호가 인가되는 시간 또는 횟수로 계조를 표현하는 방식이다.

[0006] 아날로그 구동 방식에서 발광 소자에 흐르는 구동 전류의 전류량을 제어하는 구동 트랜지스터의 문턱 전압의 산포 특성을 보상하기 위한 보상 회로를 화소에 내장하는 것이 일반적이다. 아날로그 구동 방식은 표시 장치의 해상도가 높아짐에 따라 각 화소에 데이터 신호를 인가하는데 할당되는 시간이 줄어들게 된다. 이에 따라, 데이터 신호의 전압 범위가 줄어들게 되고 구동 트랜지스터의 공정 산포에 더욱 민감해지는 문제점이 있다.

[0007] 반면, 디지털 구동 방식은 데이터 신호가 온-오프 전압만을 가지므로 구동 트랜지스터의 공전 산포에 강인한 장점을 가지고 있다.

[0008] 하지만, 디지털 구동 방식은 아날로그 구동 방식에 비하여 데이터 라인을 충방전하는 횟수가 많고 데이터 신호의 전압 범위가 더 크다. 이에 따라, 디지털 구동 방식은 아날로그 구동 방식에 비해 구동에 필요한 소비 전력이 매우 큰 단점을 가지고 있다. 예를 들어, 아날로그 구동 방식은 데이터 신호의 최소 전압과 최대 전압의 전압차가 3V인 반면, 디지털 구동 방식은 데이터 신호의 최소 전압과 최대 전압의 전압차가 10V이다. 그리고 디지털 구동 방식은 아날로그 구동 방식에 비해 데이터 라인을 충방전하는 횟수가 8~10배 정도 많다. 이러한 차이로 인하여 디지털 구동 방식은 아날로그 구동 방식에 비하여 구동에 필요한 소비 전력이 대략 90배 정도 높아지게 된다.

[0009] 또한, 디지털 구동 방식은 아날로그 구동 방식에 비해 데이터 신호를 각 화소에 입력하는 시간이 대략 1/8~1/10 정도 밖에 되지 않아 데이터 신호를 입력하기 위한 시간 마진이 부족하게 된다. 이를 극복하기 위해, 데이터 라인과 스캔 라인의 배선 두께를 증가시켜 배선 저항을 줄이는 방법으로 배선에 의한 지연을 줄여서 시간 마진의 부족을 극복하고자 한다.

[0010] 그러나 배선의 두께를 증가시키는 데에는 공정상 한계가 있으며, 배선의 두께를 증가시키게 되면 표시 장치의 제조 시간이 증가하게 되고, 이는 표시 장치의 생산성을 감소시키는 원인이 될 수 있다.

발명의 내용

해결하려는 과제

[0011] 본 발명이 해결하고자 하는 기술적 과제는 소비 전력을 줄일 수 있고 배선의 두께를 증가시키기 않고 데이터 신호의 입력 시간 마진을 확보할 수 있는 디지털 구동 방식의 표시 장치를 제공함에 있다.

과제의 해결 수단

[0012] 본 발명의 일 실시예에 따른 표시 장치는 복수의 화소를 포함하고, 상기 복수의 화소 각각은, 스캔 라인에 연결되어 있는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 제1 노드에 연결되어 있는 타 전극을 포함하는 제1 스위칭 트랜지스터, 상기 제1 노드에 연결되어 있는 게이트 전극 및 제1 구동 전압에 연결되어 있는 일 전극을 포함하는 제1 구동 전압 트랜지스터, 기입 라인에 연결되어 있는 게이트 전극, 상기 제1 구동 전압 트랜지스터의 타 전극에 연결되어 있는 일 전극 및 제2 노드에 연결되어 있는 타 전극을 포함하는 기입 트랜지스터, 상기 제2 노드에 연결되어 있는 게이트 전극, 제1 전원 전압에 연결되어 있는 일 전극 및 유기 발광 다이오드에 연결되어 있는 타 전극을 포함하는 제2 스위칭 트랜지스터, 및 상기 제1 노드에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제1 커패시터를 포함한다.

[0013] 상기 복수의 화소 각각은, 상기 스캔 라인에 연결되어 있는 게이트 전극, 제2 구동 전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 구동 전압 트랜지스터를 더 포함할 수 있다.

[0014] 상기 복수의 화소 각각은, 상기 제1 전원 전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 커패시터를 더 포함할 수 있다.

[0015] 상기 제1 구동 전압은 상기 제2 스위칭 트랜지스터를 턴 온시키는 게이트 온 전압일 수 있다.

[0016] 상기 제2 구동 전압은 상기 제2 스위칭 트랜지스터를 턴 오프시키는 게이트 오프 전압일 수 있다.

[0017] 상기 데이터 라인에는 상기 제1 구동 전압 트랜지스터를 턴 온시키는 화이트 전압 및 상기 제1 구동 전압 트랜지스터를 턴 오프시키는 블랙 전압 중 어느 하나의 데이터 신호가 인가될 수 있다.

[0018] 초기화 기간 동안 상기 스캔 라인에 게이트 온 전압의 스캔 신호가 인가되고 상기 데이터 라인에 상기 데이터 신호가 인가되고, 데이터 기입 기간 동안 상기 스캔 라인에 게이트 오프 전압의 스캔 신호가 인가되고 상기 기입 신호가 게이트 온 전압으로 인가될 수 있다.

[0019] 상기 데이터 신호가 상기 화이트 전압으로 인가되면, 상기 데이터 기입 기간에 상기 제1 커패시터에 의한 부트스트랩으로 상기 제1 노드의 전압이 상기 제1 구동 전압 트랜지스터를 완전히 턴 온시키는 전압으로 변동될 수 있다.

[0020] 상기 초기화 기간 및 상기 데이터 기입 기간은 동일한 주기를 가질 수 있다.

[0021] 상기 기입 신호는 상기 스캔 신호가 인가되는 행 라인의 다음의 행 라인에 출력되는 스캔 신호일 수 있다.

[0022] 상기 데이터 기입 기간은 상기 초기화 기간보다 긴 주기를 가질 수 있다.

[0023] 상기 데이터 기입 기간 동안 상기 유기 발광 다이오드의 캐소드 전극에 연결되는 제2 전원 전압은 상기 제1 전원 전압과 동일한 전압으로 인가되고, 상기 데이터 기입 기간 이후 상기 제2 전원 전압이 변동하여 상기 유기 발광 다이오드가 발광할 수 있다.

[0024] 본 발명의 다른 실시예에 따른 표시 장치는 복수의 화소를 포함하고, 상기 복수의 화소 각각은, 제2 스캔 라인에 연결되어 있는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 제1 노드에 연결되어 있는 타 전극을 포함하는 제1 스위칭 트랜지스터, 상기 제1 노드에 연결되어 있는 게이트 전극, 제1 구동 전압에 연결되어 있는 일 전극 및 제2 노드에 연결되어 있는 타 전극을 포함하는 제1 구동 전압 트랜지스터, 제1 스캔 라인에 연결되어 있는 게이트 전극, 제2 구동 전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 구동 전압 트랜지스터, 및 상기 제2 노드에 연결되어 있는 게이트 전극, 제1 전원 전압에 연결되어 있는 일 전극 및 유기 발광 다이오드에 연결되어 있는 타 전극을 포함하는 제2 스위칭 트랜지스터를 포함한다.

[0025] 상기 제1 구동 전압 트랜지스터는 상기 제1 스위칭 트랜지스터, 상기 제2 스위칭 트랜지스터 및 상기 제2 구동 전압 트랜지스터와 다른 채널의 트랜지스터일 수 있다.

[0026] 상기 제1 스위칭 트랜지스터, 상기 제2 스위칭 트랜지스터 및 상기 제2 구동 전압 트랜지스터는 p-채널 전계 효과 트랜지스터이고, 상기 제1 구동 전압 트랜지스터는 n-채널 전계 효과 트랜지스터일 수 있다.

[0027] 상기 복수의 화소 각각은, 상기 제1 전원 전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 커패시터를 더 포함할 수 있다.

[0028] 상기 제1 구동 전압은 상기 제2 스위칭 트랜지스터를 턴 온시키는 게이트 온 전압일 수 있다.

[0029] 상기 제2 구동 전압은 상기 제2 스위칭 트랜지스터를 턴 오프시키는 게이트 오프 전압일 수 있다.

[0030] 상기 데이터 라인에는 상기 제1 구동 전압 트랜지스터를 턴 온시키는 화이트 전압 및 상기 제1 구동 전압 트랜지스터를 턴 오프시키는 블랙 전압 중 어느 하나의 데이터 신호가 인가될 수 있다.

[0031] 초기화 기간 동안 상기 제1 스캔 라인에 게이트 온 전압의 제1 스캔 신호가 인가되고 상기 제2 노드가 상기 제2 구동 전압으로 초기화되고, 데이터 기입 기간 동안 상기 제2 스캔 라인에 게이트 온 전압의 제2 스캔 신호가 인가되고, 상기 데이터 라인에 상기 데이터 신호가 인가될 수 있다.

발명의 효과

[0032] 디지털 구동 방식의 표시 장치의 소비 전력을 줄일 수 있다.

[0033] 데이터 신호의 입력 시간 마진을 확보하기 위해 스캔 라인 및 데이터 라인의 배선 두께를 증가시킬 필요가 없으며, 이에 따라 표시 장치의 제조 시간을 감소시키고 생산성을 향상시킬 수 있다.

도면의 간단한 설명

[0034] 도 1은 본 발명의 일 실시예에 따른 표시 장치를 나타내는 블록도이다.

도 2는 본 발명의 일 실시예에 따른 화소를 나타내는 회로도이다.

도 3은 본 발명의 일 실시예에 따른 화소에 화이트 전압의 데이터 신호가 인가되는 동작을 설명하기 위한 타이밍도이다.

도 4는 본 발명의 일 실시예에 따른 화소에 화이트 전압의 데이터 신호가 인가되는 제1 동작을 설명하기 위한 회로도이다.

도 5는 본 발명의 일 실시예에 따른 화소에 화이트 전압의 데이터 신호가 인가되는 제2 동작을 설명하기 위한 회로도이다.

도 6은 본 발명의 일 실시예에 따른 화소에 화이트 전압의 데이터 신호가 인가되는 제3 동작을 설명하기 위한 회로도이다.

도 7은 본 발명의 일 실시예에 따른 화소에 블랙 전압의 데이터 신호가 인가되는 동작을 설명하기 위한 타이밍도이다.

도 8은 본 발명의 일 실시예에 따른 화소에 블랙 전압의 데이터 신호가 인가되는 동작을 설명하기 위한 회로도이다.

도 9는 본 발명의 일 실시예에 따른 표시 장치의 구동 방법을 나타내는 예시도이다.

도 10은 본 발명의 다른 실시예에 따른 화소에 화이트 전압의 데이터 신호가 인가되는 동작을 설명하기 위한 타이밍도이다.

도 11은 본 발명의 다른 실시예에 따른 화소를 나타내는 회로도이다.

도 12는 본 발명의 다른 실시예에 따른 화소에 화이트 전압의 데이터 신호가 인가되는 동작을 설명하기 위한 타이밍도이다.

도 13은 본 발명의 다른 실시예에 따른 화소에 블랙 전압의 데이터 신호가 인가되는 동작을 설명하기 위한 타이밍도이다.

발명을 실시하기 위한 구체적인 내용

[0035] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예들에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예들에 한정되지 않는다.

[0036] 또한, 여러 실시예들에 있어서, 동일한 구성을 가지는 구성요소에 대해서는 동일한 부호를 사용하여 대표적으로 제1 실시예에서 설명하고, 그 외의 실시예에서는 제1 실시예와 다른 구성에 대해서만 설명하기로 한다.

[0037] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.

[0038] 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.

[0039] 도 1은 본 발명의 일 실시예에 따른 표시 장치를 나타내는 블록도이다.

[0040] 도 1을 참조하면, 표시 장치는 신호 제어부(100), 스캔 구동부(200), 데이터 구동부(300), 기입 구동부(400), 전원 공급부(500) 및 표시부(600)를 포함한다.

[0041] 신호 제어부(100)는 외부 장치로부터 입력되는 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 영상 신호(R, G, B)는 각 화소(PX)의 휘도(luminance) 정보를 담고 있으며 휘도는 정해진 수효, 예를 들어 1024(=2^{10}), 256(=2^{8}) 또는 64(=2^{6})개의 계조(gray)를 가지고 있다. 입력 제어 신호의 예로는 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클록(MCLK), 데이터 인에이블 신호(DE) 등이 있다.

[0042] 신호 제어부(100)는 영상 신호(R, G, B)와 입력 제어 신호를 기초로 영상 신호(R, G, B)를 표시부(600) 및 데이터 구동부(300)의 동작 조건에 맞게 적절히 처리하고 스캔 제어신호(CONT1), 데이터 제어신호(CONT2), 기입 제어신호(CONT3), 전원 제어신호(CONT4) 및 영상 데이터 신호(DAT)를 생성한다. 신호 제어부(100)는 스캔 제어신호(CONT1)를 스캔 구동부(200)에 전달한다. 신호 제어부(100)는 데이터 제어신호(CONT2) 및 영상 데이터 신호(DAT)를 데이터 구동부(300)에 전달한다. 신호 제어부(100)는 기입 제어신호(CONT3)를 기입 구동부(400)에 전달한다. 신호 제어부(100)는 전원 제어신호(CONT4)를 전원 공급부(500)에 전달한다.

[0043] 표시부(600)는 복수의 스캔 라인(S1~Sn), 복수의 데이터 라인(D1~Dm), 복수의 기입 라인(W1~Wn) 및 복수의 신호 라인(S1~Sn, D1~Dm, W1~Wn)에 연결되어 대략 행렬의 형태로 배열되는 복수의 화소(PX)를 포함한다. 복수의 스캔 라인(S1~Sn)은 대략 행 방향으로 연장되어 서로가 거의 평행한다. 복수의 데이터 라인(D1~Dm)은 대략 열 방향으로 연장되어 서로가 거의 평행하다. 복수의 기입 라인(W1~Wn)은 대략 행 방향으로 연장되어 서로가 거의 평행하다.

[0044] 스캔 구동부(200)는 복수의 스캔 라인(S1~Sn)에 연결되고, 스캔 제어신호(CONT1)에 따라 게이트 온 전압과 게이트 오프 전압의 조합으로 이루어진 스캔 신호를 복수의 스캔 라인(S1~Sn)에 인가한다. 스캔 구동부(200)는 복수의 스캔 라인(S1~Sn)에 스캔 신호를 순차적으로 인가할 수 있다.

[0045] 데이터 구동부(300)는 복수의 데이터 라인(D1~Dm)에 연결되고, 영상 데이터 신호(DAT)에 따라 데이터 신호의 입력 시간 또는 입력 횟수를 선택한다. 데이터 신호는 화이트 전압 및 블랙 전압을 포함할 수 있다. 데이터 구동부(300)는 데이터 제어신호(CONT2)에 따라 선택한 데이터 신호의 입력 시간 또는 입력 횟수에 따라 복수의 데이터 라인(D1~Dm)에 데이터 신호를 인가한다.

[0046] 기입 구동부(400)는 복수의 기입 라인(W1~Wn)에 연결되고, 기입 제어신호(CONT3)에 따라 게이트 온 전압과 게이트 오프 전압의 조합으로 이루어진 기입 신호를 복수의 기입 라인(W1~Wn)에 인가한다. 기입 구동부(400)는 기입 신호를 복수의 기입 라인(W1~Wn)에 순차적으로 인가할 수 있다. 기입 구동부(400)는 표시 장치의 구동 방법에 따라 생략될 수도 있다.

[0047] 전원 공급부(500)는 복수의 화소를 구동하기 위한 제1 전원 전압(ELVDD), 제2 전원 전압(ELVSS)을 표시부(600)에 공급한다. 전원 공급부(500)는 복수의 화소에 포함된 트랜지스터를 온-오프하기 위한 제1 구동 전압(Von) 및 제2 구동 전압(Voff)을 표시부(600)에 공급한다. 전원 공급부(500)는 전원 제어신호(CONT4)에 따라 제1 전원 전압(ELVDD) 및 제2 전원 전압(ELVSS) 중 적어도 어느 하나의 레벨을 변동시킬 수 있다.

[0048] 상술한 구동 장치(100, 200, 300, 400, 500) 각각은 적어도 하나의 집적 회로 칩의 형태로 표시부(600) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film) 위에 장착되거나 TCP(tape carrier package)의 형태로 표시부(600)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board) 위에 장착되거나, 또는 신호선(S1~Sn, D1~Dm, W1~Wn)과 함께 표시부(600)에 집적될 수 있다.

[0049] 도 2는 본 발명의 일 실시예에 따른 화소를 나타내는 회로도이다. i 번째 행 라인 및 j 번째 열 라인에 위치한 화소를 예로 들어 설명한다($1 \le i \le n$, $1 \le j \le m$).

[0050] 도 2를 참조하면, 화소는 제1 스위칭 트랜지스터(M1), 제2 스위칭 트랜지스터(M2), 제1 구동 전압 트랜지스터(M3), 제2 구동 트랜지스터(M4), 기입 트랜지스터(M5), 제1 커패시터(C1), 제2 커패시터(C2) 및 유기 발광 다이오드(OLED)를 포함한다.

[0051] 제1 스위칭 트랜지스터(M1)는 스캔 라인에 연결되어 있는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 제1 노드(N1)에 연결되어 있는 타 전극을 포함한다. 스캔 라인을 통해 제1 스위칭 트랜지스터(M1)의 게이트 전극에 스캔 신호(S[i])가 인가된다. 데이터 라인을 통해 제1 스위칭 트랜지스터(M1)의 일 전극에 데이터 신호(data[j])가 인가된다. 제1 스위칭 트랜지스터(M1)는 스캔 라인에 인가되는 스캔 신호(S[i])에 의해 턴 온되어 제1 노드(N1)에 데이터 신호(data[j])를 인가한다.

[0052] 제2 스위칭 트랜지스터(M2)는 제2 노드(N2)에 연결되어 있는 게이트 전극, 제1 전원 전압(ELVDD)에 연결되어 있는 일 전극 및 유기 발광 다이오드(OLED)에 연결되어 있는 타 전극을 포함한다. 제2 스위칭 트랜지스터(M2)는 제2 노드(N2)의 전압에 따라 턴 온되어 제1 전원 전압(ELVDD)을 유기 발광 다이오드(OLED)에 인가한다.

[0053] 제1 구동 전압 트랜지스터(M3)는 제1 노드(N1)에 연결되어 있는 게이트 전극, 제1 구동 전압(Von)에 연결되어 있는 일 전극 및 기입 트랜지스터(M5)의 일 전극에 연결되어 있는 타 전극을 포함한다. 제1 구동 전압 트랜지스터(M3)는 제1 노드(N1)의 전압(Vn1)에 의해 턴 온되어 제1 구동 전압(Von)을 기입 트랜지스터(M5)에 인가한다.

제1 구동 전압(Von)은 제2 스위칭 트랜지스터(M2)를 턴 온시키는 게이트 온 전압일 수 있다.

[0054] 제2 구동 전압 트랜지스터(M4)는 스캔 라인에 연결되어 있는 게이트 전극, 제2 구동 전압(Voff)에 연결되어 있는 일 전극 및 제2 노드(N2)에 연결되어 있는 타 전극을 포함한다. 제2 구동 전압 트랜지스터(M4)는 스캔 라인에 인가되는 스캔 신호(S[i])에 의해 턴 온되어 제2 구동 전압(Voff)을 제2 노드(N2)에 인가한다. 제2 구동 전압(Voff)은 제2 스위칭 트랜지스터(M2)를 턴 오프시키는 게이트 오프 전압일 수 있다.

[0055] 기입 트랜지스터(M5)는 기입 라인에 연결되어 있는 게이트 전극, 제1 구동 전압 트랜지스터(M3)의 타 전극에 연결되어 있는 일 전극 및 제2 노드(N2)에 연결되어 있는 타 전극을 포함한다. 기입 트랜지스터(M5)는 기입 라인을 인가되는 기입 신호(W[i])에 의해 턴 온되어 제1 구동 전압 트랜지스터(M3)를 통해 전달되는 제1 구동 전압(Von)을 제2 노드(N2)에 인가한다.

[0056] 제1 커패시터(C1)는 제1 노드(N1)에 연결되어 있는 일 전극 및 제2 노드(N2)에 연결되어 있는 타 전극을 포함한다.

[0057] 제2 커패시터(C2)는 제1 전원 전압(ELVDD)에 연결되어 있는 일 전극 및 제2 노드(N2)에 연결되어 있는 타 전극을 포함한다.

[0058] 유기 발광 다이오드(OLED)는 제2 스위칭 트랜지스터(M2)의 타단에 연결되어 있는 애노드 전극 및 제2 전원 전압(ELVSS)에 연결되어 있는 캐소드 전극을 포함한다. 유기 발광 다이오드(OLED)는 기본색(primary color) 중 하나의 빛을 낼 수 있다. 기본색의 예로는 적색, 녹색, 청색의 삼원색을 들 수 있으며, 이들 삼원색의 공간적 합 또는 시간적 합으로 원하는 색상이 표시될 수 있다.

[0059] 유기 발광 다이오드(OLED)의 유기 발광층은 저분자 유기물 또는 PEDOT(Poly 3,4-ethylenedioxythiophene) 등의 고분자 유기물로 이루어질 수 있다. 또한, 유기 발광층은 발광층과, 정공 주입층(hole injection layer, HIL), 정공 수송층(hole transporting layer, HTL), 전자 수송층(electron transporting layer, ETL), 및 전자 주입층(electron injection layer, EIL) 중 하나 이상을 포함하는 다중막으로 형성될 수 있다. 이들 모두를 포함할 경우, 정공 주입층이 양극인 화소 전극 상에 배치되고, 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층된다.

[0060] 유기 발광층은 적색을 발광하는 적색 유기 발광층, 녹색을 발광하는 녹색 유기 발광층 및 청색을 발광하는 청색 유기 발광층을 포함할 수 있으며, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층은 각각 적색 화소, 녹색 화소 및 청색 화소에 형성되어 컬러 화상을 구현하게 된다.

[0061] 또한, 유기 발광층은 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소에 모두 함께 적층하고, 각 화소별로 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수 있다. 다른 예로, 백색을 발광하는 백색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소 모두에 형성하고, 각 화소별로 각각 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수도 있다. 백색 유기 발광층과 색필터를 이용하여 컬러 화상을 구현하는 경우, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 각각의 개별 화소 즉, 적색 화소, 녹색 화소 및 청색 화소에 증착하기 위한 증착 마스크를 사용하지 않아도 된다.

[0062] 다른 예에서 설명한 백색 유기 발광층은 하나의 유기 발광층으로 형성될 수 있음은 물론이고, 복수 개의 유기 발광층을 적층하여 백색을 발광할 수 있도록 한 구성까지 포함한다. 예로, 적어도 하나의 옐로우 유기 발광층과 적어도 하나의 청색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 시안 유기 발광층과 적어도 하나의 적색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 마젠타 유기 발광층과 적어도 하나의 녹색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성 등도 포함할 수 있다.

[0063] 제1 스위칭 트랜지스터(M1), 제2 스위칭 트랜지스터(M2), 제1 구동 전압 트랜지스터(M3), 제2 구동 전압 트랜지스터(M4) 및 기입 트랜지스터(M5)는 p-채널 전계 효과 트랜지스터일 수 있다. 이때, p-채널 전계 효과 트랜지스터를 턴 온시키는 게이트 온 전압은 로우 레벨 전압이고 턴 오프시키는 게이트 오프 전압은 하이 레벨 전압이다.

[0064] 여기서는 p-채널 전계 효과 트랜지스터를 나타내었으나, 제1 스위칭 트랜지스터(M1), 제2 스위칭 트랜지스터(M2), 제1 구동 전압 트랜지스터(M3), 제2 구동 전압 트랜지스터(M4) 및 기입 트랜지스터(M5) 중 적어도 어느 하나는 n-채널 전계 효과 트랜지스터일 수 있으며, 이때 n-채널 전계 효과 트랜지스터를 턴 온시키는 게이트 온 전압은 하이 레벨 전압이고 턴 오프시키는 게이트 오프 전압은 로우 레벨 전압이다.

[0065] 이하, 도 3 내지 6을 참조하여 도 2의 화소에 화이트 전압의 데이터 신호가 인가되는 동작에 대하여 설명하고, 도 7 및 8을 참조하여 도 2의 화소에 블랙 전압의 데이터 신호가 인가되는 동작에 대하여 설명한다.

[0066] 도 3은 본 발명의 일 실시예에 따른 화소에 화이트 전압의 데이터 신호가 인가되는 동작을 설명하기 위한 타이밍도이다. 도 4는 본 발명의 일 실시예에 따른 화소에 화이트 전압의 데이터 신호가 인가되는 제1 동작을 설명하기 위한 회로도이다. 도 5는 본 발명의 일 실시예에 따른 화소에 화이트 전압의 데이터 신호가 인가되는 제2 동작을 설명하기 위한 회로도이다. 도 6은 본 발명의 일 실시예에 따른 화소에 화이트 전압의 데이터 신호가 인가되는 제3 동작을 설명하기 위한 회로도이다.

[0067] 도 3 내지 6을 참조하면, 화소에 데이터 신호가 인가되는 동작은 초기화 기간(T1) 및 데이터 기입 기간(T2)을 포함한다. 초기화 기간(T1)은 제2 노드(N2)의 전압(Vn2)을 제2 구동 전압(Voff)으로 초기화하는 기간이다. 데이터 기입 기간(T2)은 데이터 신호에 대응하여 제2 노드(N2)에 제1 구동 전압(Von) 또는 제2 구동 전압(Voff)을 인가하는 기간이다. 제1 구동 전압(Von)은 로우 레벨 전압으로 -4V일 수 있고, 제2 구동 전압(Voff)은 하이 레벨 전압으로 6V일 수 있다. 초기화 기간(T1) 및 데이터 기입 기간(T2)은 1 수평 주기(1H)에 해당할 수 있다. 1 수평 주기(1H)는 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE)의 주기와 동일하다.

[0068] 초기화 기간(T1)에서, 스캔 신호(S[i])는 게이트 온 전압으로 인가되고, 기입 신호(W[i])는 게이트 오프 전압으로 인가된다. 데이터 신호(data[j])는 소정의 제1 초기화 기간(T11) 동안 블랙 전압으로 인가되고, 제1 초기화 기간(T11) 이후의 제2 초기화 기간(T12)에 화이트 전압으로 인가된다. 제1 초기화 기간(T11) 및 제2 초기화 기간(T12)은 초기화 기간(T1)에 포함된다. 블랙 전압은 제1 구동 전압 트랜지스터(M3)를 턴 오프시킬 수 있는 하이 레벨 전압으로 6V이고, 화이트 전압은 제1 구동 전압 트랜지스터(M3)를 턴 온시킬 수 있는 로우 레벨 전압으로 1V일 수 있다.

[0069] 도 4에 도시한 바와 같이, 제1 초기화 기간(T11)에 스캔 신호(S[i])가 게이트 온 전압으로 인가됨에 따라 제1 스위칭 트랜지스터(M1) 및 제2 구동 전압 트랜지스터(M4)가 턴 온된다. 턴 온된 제1 스위칭 트랜지스터(M1)를 통해 블랙 전압의 데이터 신호(data[j])가 제1 노드(N1)에 인가되고, 제1 노드(N1)의 전압(Vn1)은 6V가 된다. 턴 온된 제2 구동 전압 트랜지스터(M4)를 통해 제2 구동 전압(Voff)이 제2 노드(N2)에 인가되고, 제2 노드(N2)의 전압(Vn2)은 6V가 된다.

[0070] 도 5에 도시한 바와 같이, 제2 초기화 기간(T12)에 데이터 신호(data[j])가 화이트 전압으로 변동된다. 턴 온된 제1 스위칭 트랜지스터(M1)를 통해 화이트 전압의 데이터 신호(data[j])가 제1 노드(N1)에 인가되고, 제1 노드(N1)의 전압(Vn1)은 1V가 된다.

[0071] 도 6에 도시한 바와 같이, 데이터 기입 기간(T2)에 스캔 신호(S[i])는 게이트 오프 전압으로 인가되고, 기입 신호(W[i])는 게이트 온 전압으로 인가된다. 스캔 신호(S[i])가 게이트 오프 전압으로 인가됨에 따라 제1 스위칭 트랜지스터(M1) 및 제2 구동 전압 트랜지스터(M4)는 턴 오프된다. 제1 스위칭 트랜지스터(M1)가 턴 오프됨에 따라 제1 노드(N1)는 플로팅 상태가 된다. 기입 신호(W[i])가 게이트 온 전압으로 인가됨에 따라 기입 트랜지스터(M5)가 턴 온된다. 기입 트랜지스터(M5)가 턴 온됨에 따라 제1 구동 전압 트랜지스터(M3)는 제1 커패시터(C1)에 의한 부트스트랩(bootstrap)으로 완전히 턴 온된다. 제1 구동 전압(Von)은 제2 노드(N2)에 인가되고, 제2 노드(N2)의 전압(Vn2)은 -4V가 되고, 제1 노드(N1)의 전압(Vn1)은 제1 커패시터(C1)에 의한 부트스트랩으로 -9V로 떨어진다. 제2 노드(N2)의 전압(Vn2)은 제2 커패시터(C2)에 저장되고, 제2 스위칭 트랜지스터(M2)의 턴 온 상태를 유지시킨다. 제2 노드(N2)의 전압(Vn2)에 의해 제2 스위칭 트랜지스터(M2)가 턴 온되면, 제1 전원 전압(ELVDD)으로부터 유기 발광 다이오드(OLED)로 전류가 흐르게 되고, 유기 발광 다이오드(OLED)가 발광한다.

[0072] 유기 발광 다이오드(OLED)가 발광하는 시간은 제1 전원 전압(ELVDD) 및 제2 전원 전압(ELVSS) 중 어느 하나의 전압을 변동시킴으로써 조절할 수 있다. 예를 들어, 제1 전원 전압(ELVDD)은 5V일 수 있고, 제2 전원 전압(ELVSS)은 0V에서 5V로 변동될 수 있다. 초기화 기간(T1) 및 데이터 기입 기간(T2) 동안 제2 전원 전압(ELVSS)을 제1 전원 전압(ELVDD)과 동일한 5V로 인가하면, 제2 스위칭 트랜지스터(M2)가 턴 온되더라도 유기 발광 다이오드(OLED)로 전류가 흐르지 않아 유기 발광 다이오드(OLED)는 발광하지 않는다. 이후 제2 전원 전압(ELVSS)을 0V로 변동시키면 유기 발광 다이오드(OLED)에 전류가 흘러 발광하게 된다.

[0073] 도 7은 본 발명의 일 실시예에 따른 화소에 블랙 전압의 데이터 신호가 인가되는 동작을 설명하기 위한 타이밍도이다. 도 8은 본 발명의 일 실시예에 따른 화소에 블랙 전압의 데이터 신호가 인가되는 동작을 설명하기 위한 회로도이다.

[0074] 도 7 및 8을 참조하면, 초기화 기간(T1)에서 스캔 신호(S[i])는 게이트 온 전압으로 인가되고, 기입 신호(W

[i])는 게이트 오프 전압으로 인가된다. 그리고 데이터 기입 기간(T2)에서 스캔 신호(S[i])는 게이트 오프 전압으로 인가되고, 기입 신호(W[i])는 게이트 온 전압으로 인가된다. 이때, 데이터 신호(data[j])는 초기화 기간(T1) 및 데이터 기입 기간(T2) 동안 블랙 전압인 6V로 인가된다.

[0075] 초기화 기간(T1)에서, 제1 스위칭 트랜지스터(M1) 및 제2 구동 전압 트랜지스터(M4)가 턴 온된다. 턴 온된 제1 스위칭 트랜지스터(M1)를 통해 블랙 전압의 데이터 신호(data[j])가 제1 노드(N1)에 인가되고, 제1 노드(N1)의 전압(Vn1)은 6V가 된다. 턴 온된 제2 구동 전압 트랜지스터(M4)를 통해 제2 구동 전압(Voff)이 제2 노드(N2)에 인가되고, 제2 노드(N2)의 전압(Vn2)은 6V가 된다.

[0076] 데이터 기입 기간(T2)에서, 제1 스위칭 트랜지스터(M1) 및 제2 구동 전압 트랜지스터(M4)는 턴 오프되고, 기입 트랜지스터(M5)가 턴 온된다. 제1 노드(N1)의 전압(Vn1)은 제1 구동 전압 트랜지스터(M3)를 턴 오프시키는 하이 레벨 전압인 6V이므로, 제1 구동 전압 트랜지스터(M3)는 턴 오프 상태를 유지한다. 이에 따라, 제2 노드(N2)의 전압(Vn2)은 6V로 유지되고, 제2 스위칭 트랜지스터(M2)는 턴 오프된 상태가 된다. 따라서, 제1 전원 전압(ELVDD)으로부터 유기 발광 다이오드(OLED)로 전류가 흐르지 않는다.

[0077] 이상에서, 도 2의 화소에 포함된 기입 트랜지스터(M5)의 게이트 전극에 기입 신호(W[i])가 인가되는 것으로 설명하였다. 그러나, 초기화 기간(T1)과 데이터 기입 기간(T2)이 1 수평 주기(1H)로 동일한 주기를 가지는 경우에는 기입 트랜지스터(M5)의 게이트 전극에는 기입 신호(W[i]) 대신에 S[i+1]의 스캔 신호가 인가될 수 있다. S[i+1]의 스캔 신호는 제1 스위칭 트랜지스터(M1)와 제2 구동 전압 트랜지스터(M4)의 게이트 전극에 인가되는 스캔 신호(S[i])가 인가되는 행 라인의 다음의 행 라인에 출력되는 스캔 신호이다. 이러한 경우에는 도 1의 표시 장치에서 기입 구동부(400)가 생략될 수 있다.

[0078] 도 9는 본 발명의 일 실시예에 따른 표시 장치의 구동 방법을 나타내는 예시도이다.

[0079] 도 9를 참조하면, 디지털 구동 방식으로 구동하는 표시 장치는 복수의 서브 필드(SF1 내지 SF8)를 포함하는 프레임 단위로 영상을 표시한다. 여기서는 한 프레임에 8개의 서브 필드(SF1 내지 SF8)가 포함되는 것으로 도시하였으나, 이는 제한이 아니며 서브 필드의 수는 표시 장치의 해상도에 따라 다양하게 정해질 수 있다.

[0080] 각 서브 필드(SF1 내지 SF8)는 스캔 기간(Sc) 및 발광 기간(Em)을 포함한다. 각 서브 필드(SF1 내지 SF8)의 스캔 기간(Sc) 동안 도 3 및 도 7에서 설명한 바와 같이 복수의 화소에 화이트 전압 또는 블랙 전압의 데이터 신호가 인가된다. 스캔 기간(Sc) 동안 제2 전원 전압(ELVSS)은 제1 전원 전압(ELVDD)과 동일한 전압으로 인가되어 복수의 화소는 발광하지 않는다. 발광 기간(Em)에 제2 전원 전압(ELVSS)이 로우 레벨 전압으로 변동된다. 제2 전원 전압(ELVSS)이 로우 레벨 전압으로 변동되면, 화이트 전압의 데이터 신호가 인가된 화소가 동시에 발광하게 된다.

[0081] 복수의 서브 필드(SF1 내지 SF8)의 발광 기간(Em)은 서로 다르며, 복수의 서브 필드(SF 내지 SF8)를 통해 화소가 발광하는 기간의 합에 의해 해당 화소의 계조가 표현된다. 예를 들어, 제1 서브 필드(SF1)의 발광 기간(Em)은 1 계조에 해당하는 1 기간, 제2 서브 필드(SF2)의 발광 기간(Em)은 2 계조에 해당하는 2 기간, 제3 서브 필드(SF3)의 발광 기간(Em)은 4 계조에 해당하는 4 기간, 제4 서브 필드(SF4)의 발광 기간(Em)은 8 계조에 해당하는 8 기간, 제5 서브 필드(SF5)의 발광 기간(Em)은 16 계조에 해당하는 16 기간, 제6 서브 필드(SF6)의 발광 기간(Em)은 32 계조에 해당하는 32 기간, 제7 서브 필드(SF7)의 발광 기간(Em)은 64 계조에 해당하는 64 기간, 제8 서브 필드(SF8)의 발광 기간(Em)은 128 계조에 해당하는 126 기간일 수 있다. 제1 내지 제8 서브 필드(SF1 내지 SF8)에서 화소의 발광 기간(Em)의 합에 의해 256 계조가 표현될 수 있다.

[0082] 기존의 디지털 구동 방식의 표시 장치의 데이터 신호의 최소 전압과 최대 전압의 전압차, 즉 전압 범위가 10V이었다. 반면, 제안하는 디지털 구동 방식의 표시 장치의 데이터 신호의 전압 범위는 5V가 된다.

[0083] 디지털 구동 방식에서 표시 장치의 구동에 필요한 소비 전력(P)은 $P = CV^2f$ 가 된다. 여기서, C는 데이터 라인의 커패시턴스, V는 데이터 신호의 전압 범위, f는 동작 주파수를 나타낸다. 기존의 디지털 구동 방식에 비하여 제안하는 디지털 구동 방식에서는 데이터 신호의 전압 범위가 1/2로 줄어들므로, 제안하는 디지털 구동 방식에서 표시 장치의 구동에 필요한 소비 전력은 1/4로 줄어들게 된다. 소비 전력이 줄어들게 되므로, 데이터 신호의 입력 시간 마진을 위해 스캔 라인 및 데이터 라인의 배선 두께를 증가시킬 필요가 없게 된다. 이에 따라 표시 장치의 제조 시간을 감소시키고 생산성을 향상시킬 수 있다.

[0084] 한편, 표시 장치에서 화소의 집적도를 향상시기 위해 도 2의 화소에서 제1 커패시터(C1)의 커패시턴스를 매우 작게 만들 수 있다. 또는 표시 장치의 구동에 필요한 소비 전력(P)을 더욱 줄이기 위하여 데이터 신호의 전압

범위를 3V 이하로 줄일 수 있다. 이러한 경우에는 제1 커패시터(C1)에 의한 부트스트랩 동작이 완전히 이루어지는데 1 수평 주기(1H)보다 긴 시간이 소요될 수 있다.

[0085] 이러한 경우에는 도 10에 예시한 바와 같이, 데이터 기입 기간(T2)을 초기화 기간(T1)보다 길게 설정하여 제1 커패시터(C1)에 의한 부트스트랩 동작이 완전히 이루어지도록 할 수 있다. 즉, 데이터 기입 기간(T2)이 초기화 기간(T1)보다 긴 주기를 가질 수 있다.

[0086] 도 10은 본 발명의 다른 실시예에 따른 화소에 화이트 전압의 데이터 신호가 인가되는 동작을 설명하기 위한 타이밍도이다.

[0087] 도 3과 비교하여, 블랙 전압이 6V이고 화이트 전압이 3V가 되어, 데이터 신호(data[j])의 전압 범위가 3V가 된다. 이에 따라 제2 초기화 기간(T12)에서 제1 노드(N1)의 전압(Vn1)은 3V가 된다. 그리고 데이터 기입 기간(T2)에서 제1 커패시터(C1)에 의한 부트스트랩으로 제1 노드(N1)의 전압(Vn1)은 -7V로 떨어진다. 도 3과 같이 제1 커패시터(C1)에 의한 부트스트랩으로 제1 노드(N1)의 전압(Vn1)이 -9V로 떨어질 때와 비교하여, 제1 노드(N1)의 전압(Vn1)이 -7V로 떨어지는 경우가 제1 구동 전압 트랜지스터(M3)를 완전히 턴 온시키는데 소요되는 시간이 더 많이 걸리게 된다. 이때, 데이터 기입 기간(T2)을 2 수평 주기(2H)로 설정함으로써, 제1 커패시터(C1)에 의한 부트스트랩 동작이 완전히 이루어지는 시간을 확보할 수 있다.

[0088] 기존의 디지털 구동 방식에 비하여 데이터 신호의 전압 범위가 3/10으로 줄어들게 되고, 표시 장치의 구동에 필요한 소비 전력은 9/100로 줄어들게 된다.

[0089] 도 11은 본 발명의 다른 실시예에 따른 화소를 나타내는 회로도이다. i번째 행 라인 및 j 번째 열 라인에 위치한 화소를 예로 들어 설명한다($1 \le i \le n$, $1 \le j \le m$).

[0090] 도 11을 참조하면, 화소는 제1 스위칭 트랜지스터(M11), 제2 스위칭 트랜지스터(M12), 제1 구동 전압 트랜지스터(M13), 제2 구동 전압 트랜지스터(M14), 제1 커패시터(C11) 및 유기 발광 다이오드(OLED)를 포함한다.

[0091] 제1 스위칭 트랜지스터(M1)는 스캔 라인에 연결되어 있는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 제1 노드(N11)에 연결되어 있는 타 전극을 포함한다. 제1 스위칭 트랜지스터(M11)는 스캔 라인에 인가되는 스캔 신호(S[i])에 의해 턴 온되어 제1 노드(N11)에 데이터 신호(data[j])를 인가한다.

[0092] 제2 스위칭 트랜지스터(M12)는 제2 노드(N12)에 연결되어 있는 게이트 전극, 제1 전원 전압(ELVDD)에 연결되어 있는 일 전극 및 유기 발광 다이오드(OLED)에 연결되어 있는 타 전극을 포함한다. 제2 스위칭 트랜지스터(M12)는 제2 노드(N12)의 전압에 따라 턴 온되어 제1 전원 전압(ELVDD)을 유기 발광 다이오드(OLED)에 인가한다.

[0093] 제1 구동 전압 트랜지스터(M13)는 제1 노드(N11)에 연결되어 있는 게이트 전극, 제1 구동 전압(Von)에 연결되어 있는 일 전극 및 제2 노드(N12)에 연결되어 있는 타 전극을 포함한다. 제1 구동 전압 트랜지스터(M13)는 제1 노드(N11)의 전압(Vn1)에 의해 턴 온되어 제1 구동 전압(Von)을 제2 노드(N12)에 인가한다.

[0094] 제2 구동 전압 트랜지스터(M14)는 스캔 라인에 연결되어 있는 게이트 전극, 제2 구동 전압(Voff)에 연결되어 있는 일 전극 및 제2 노드(N12)에 연결되어 있는 타 전극을 포함한다. 제2 구동 전압 트랜지스터(M14)는 스캔 라인에 인가되는 스캔 신호(S[i-1])에 의해 턴 온되어 제2 구동 전압(Voff)을 제2 노드(N12)에 인가한다.

[0095] 제2 구동 전압 트랜지스터(M14)의 게이트 전극에 연결되는 스캔 라인은 제1 스위칭 트랜지스터(M11)의 게이트 전극에 연결되는 스캔 라인보다 1행 앞서 배열된 스캔 라인이다. 즉, 제1 스위칭 트랜지스터(M11)의 게이트 전극에 스캔 신호(S[i])가 인가되는 시간보다 1행 앞서 제2 구동 전압 트랜지스터(M14)의 게이트 전극에 스캔 신호(S[i-1])가 인가된다.

[0096] 제1 구동 전압 트랜지스터(M13)는 제1 스위칭 트랜지스터(M11), 제2 스위칭 트랜지스터(M12) 및 제2 구동 전압 트랜지스터(M14)와 다른 채널의 트랜지스터이다. 즉, 제1 스위칭 트랜지스터(M11), 제2 스위칭 트랜지스터(M12) 및 제2 구동 전압 트랜지스터(M14)는 p-채널 전계 효과 트랜지스터이고, 제1 구동 전압 트랜지스터(M13)는 n-채널 전계 효과 트랜지스터이다.

[0097] 제1 커패시터(C11)는 제1 전원 전압(ELVDD)에 연결되어 있는 일 전극 및 제2 노드(N12)에 연결되어 있는 타 전극을 포함한다.

[0098] 유기 발광 다이오드(OLED)는 제2 스위칭 트랜지스터(M12)의 타단에 연결되어 있는 애노드 전극 및 제2 전원 전압(ELVSS)에 연결되어 있는 캐소드 전극을 포함한다. 유기 발광 다이오드(OLED)는 기본색(primary color) 중 하나의 빛을 낼 수 있다. 기본색의 예로는 적색, 녹색, 청색의 삼원색을 들 수 있으며, 이들 삼원색의 공간적 합

또는 시간적 합으로 원하는 색상이 표시될 수 있다.

[0099] 이하, 도 12 및 13을 참조하여 도 11의 화소에 화이트 전압의 데이터 신호가 인가되는 동작 및 블랙 전압의 데이터 신호가 인가되는 동작에 대하여 설명한다.

[0100] 도 12는 본 발명의 다른 실시예에 따른 화소에 화이트 전압의 데이터 신호가 인가되는 동작을 설명하기 위한 타이밍도이다.

[0101] 도 12를 참조하면, 초기화 기간(T1)에 제1 스캔 신호(S[i-1])는 게이트 온 전압으로 인가되고, 제2 스캔 신호(S[i])는 게이트 오프 전압으로 인가된다. 제1 스캔 신호(S[i-1])는 제2 스캔 신호(S[i])보다 1행 앞서 배열된 스캔 라인에 인가되는 신호이다. 데이터 신호(data[j])는 블랙 전압으로 인가될 수 있다. 블랙 전압은 제1 구동 전압 트랜지스터(M13)를 턴 오프시킬 수 있는 로우 레벨 전압으로 -4V이고, 화이트 전압은 제1 구동 전압 트랜지스터(M13)를 턴 온시킬 수 있는 하이 레벨 전압으로 1V일 수 있다. 제1 스캔 신호(S[i-1])가 게이트 온 전압으로 인가됨에 따라 제2 구동 전압 트랜지스터(M14)가 턴 온된다. 턴 온된 제2 구동 전압 트랜지스터(M14)를 통해 제2 구동 전압(Voff)이 제2 노드(N12)에 인가된다. 제2 구동 전압(Voff)이 6V일 때, 제2 노드(N12)의 전압(Vn12)은 6V가 된다.

[0102] 데이터 기입 기간(T2)에 제1 스캔 신호(S[i-1])는 게이트 오프 전압으로 인가되고, 제2 스캔 신호(S[n])는 게이트 온 전압으로 인가된다. 데이터 신호(data[j])는 화이트 전압으로 인가된다. 제1 스캔 신호(S[i-1])가 게이트 오프 전압으로 인가됨에 따라 제2 구동 전압 트랜지스터(M14)는 턴 오프된다. 제2 스캔 신호(S[n])가 게이트 온 전압으로 인가됨에 따라 제1 스위칭 트랜지스터(M11)가 턴 온된다. 턴 온된 제1 스위칭 트랜지스터(M11)를 통해 화이트 전압의 데이터 신호(data[j])가 제1 노드(N11)에 인가되고, 제1 노드(N11)의 전압(Vn11)은 1V가 된다. 제1 노드(N11)의 전압(Vn11)에 의해 제1 구동 전압 트랜지스터(M13)가 턴 온된다. 턴 온된 제1 구동 전압 트랜지스터(M13)를 통해 제1 구동 전압(Von)이 제2 노드(N12)에 인가된다. 제1 구동 전압은 -4V일 때, 제2 노드(N12)의 전압(Vn12)은 -4V가 된다. 제2 노드(N12)의 전압(Vn12)은 제1 커패시터(C11)에 저장되고, 제2 스위칭 트랜지스터(M12)의 턴 온 상태를 유지시킨다. 제2 노드(N12)의 전압(Vn12)에 의해 제2 스위칭 트랜지스터(M12)가 턴 온되면, 제1 전원 전압(ELVDD)으로부터 유기 발광 다이오드(OLED)로 전류가 흐르게 되고, 유기 발광 다이오드(OLED)가 발광한다.

[0103] 도 13은 본 발명의 다른 실시예에 따른 화소에 블랙 전압의 데이터 신호가 인가되는 동작을 설명하기 위한 타이밍도이다.

[0104] 도 13을 참조하면, 초기화 기간(T1)에서 제1 스캔 신호(S[i-1])는 게이트 온 전압으로 인가되고, 제2 스캔 신호(S[i])는 게이트 오프 전압으로 인가된다. 그리고 데이터 기입 기간(T2)에서 제1 스캔 신호(S[i-1])는 게이트 오프 전압으로 인가되고, 제2 스캔 신호(S[i])는 게이트 온 전압으로 인가된다. 이때, 데이터 신호(data[j])는 초기화 기간(T1) 및 데이터 기입 기간(T2) 동안 블랙 전압인 -4V로 인가된다.

[0105] 초기화 기간(T1)에서, 제2 구동 전압 트랜지스터(M14)가 턴 온된다. 턴 온된 제2 구동 전압 트랜지스터(M14)를 통해 제2 구동 전압(Voff)이 제2 노드(N12)에 인가되고, 제2 노드(N12)의 전압(Vn12)은 6V가 된다.

[0106] 데이터 기입 기간(T2)에서, 제2 구동 전압 트랜지스터(M14)는 턴 오프되고, 제1 스위칭 트랜지스터(M11)가 턴 온된다. 턴 온된 제1 스위칭 트랜지스터(M11)를 통해 데이터 신호(data[j])가 제1 노드(N11)에 인가되고, 제1 노드(N11)의 전압(Vn11)은 제1 구동 전압 트랜지스터(M13)를 턴 오프시키는 로우 레벨 전압인 -4V가 된다. 제1 구동 전압 트랜지스터(M13)는 턴 오프 상태를 유지한다. 이에 따라, 제2 노드(N12)의 전압(Vn12)은 6V로 유지되고, 제2 스위칭 트랜지스터(M12)는 턴 오프된 상태가 된다. 따라서, 제1 전원 전압(ELVDD)으로부터 유기 발광 다이오드(OLED)로 전류가 흐르지 않는다.

[0107] 도 11의 화소는 도 2의 화소와 비교하여 p-채널 전계 효과 트랜지스터를 제조하는 공정 이외에 n-채널 전계 효과 트랜지스터를 제조하는 공정이 추가로 필요하지만, 화소를 구성하는 트랜지스터와 커패시터의 수가 적어서 좁은 면적에 집적될 수 있고 부트스트랩을 위한 시간을 필요로 하지 않으므로 구동이 단순한 장점이 있다.

[0108] 이상, 도 2 및 도 11의 화소에 포함되는 복수의 트랜지스터 중 적어도 어느 하나는 반도체층이 산화물 반도체로 이루어진 산화물 박막 트랜지스터(Oxide TFT)일 수 있다.

[0109] 산화물 반도체는 티타늄(Ti), 하프늄(Hf), 지르코늄(Zr), 알루미늄(Al), 탄탈륨(Ta), 게르마늄(Ge), 아연(Zn), 갈륨(Ga), 주석(Sn) 또는 인듐(In)을 기본으로 하는 산화물, 이들의 복합 산화물인 산화아연(ZnO), 인듐-갈륨-아연 산화물(InGaZnO4), 인듐-아연 산화물(Zn-In-O), 아연-주석 산화물(Zn-Sn-O) 인듐-갈륨 산화물 (In-Ga-O),

인듐-주석 산화물(In-Sn-O), 인듐-지르코늄 산화물(In-Zr-O), 인듐-지르코늄-아연 산화물(In-Zr-Zn-O), 인듐-지르코늄-주석 산화물(In-Zr-Sn-O), 인듐-지르코늄-갈륨 산화물(In-Zr-Ga-O), 인듐-알루미늄 산화물(In-Al-O), 인듐-아연-알루미늄 산화물(In-Zn-Al-O), 인듐-주석-알루미늄 산화물(In-Sn-Al-O), 인듐-알루미늄-갈륨 산화물(In-Al-Ga-O), 인듐-탄탈륨 산화물(In-Ta-O), 인듐-탄탈륨-아연 산화물(In-Ta-Zn-O), 인듐-탄탈륨-주석 산화물(In-Ta-Sn-O), 인듐-탄탈륨-갈륨 산화물(In-Ta-Ga-O), 인듐-게르마늄 산화물(In-Ge-O), 인듐-게르마늄-아연 산화물(In-Ge-Zn-O), 인듐-게르마늄-주석 산화물(In-Ge-Sn-O), 인듐-게르마늄-갈륨 산화물(In-Ge-Ga-O), 티타늄-인듐-아연 산화물(Ti-In-Zn-O), 하프늄-인듐-아연 산화물(Hf-In-Zn-O) 중 어느 하나를 포함할 수 있다.

[0110] 반도체층은 불순물이 도핑되지 않은 채널 영역과, 채널 영역의 양 옆으로 불순물이 도핑되어 형성된 소스 영역 및 드레인 영역을 포함한다. 여기서, 이러한 불순물은 박막 트랜지스터의 종류에 따라 달라지며, N형 불순물 또는 P형 불순물이 가능하다.

[0111] 반도체층이 산화물 반도체로 이루어지는 경우에는 고온에 노출되는 등의 외부 환경에 취약한 산화물 반도체를 보호하기 위해 별도의 보호층이 추가될 수 있다.

[0112] 지금까지 참조한 도면과 기재된 발명의 상세한 설명은 단지 본 발명의 예시적인 것으로서, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미 한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 그러므로 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시 예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

부호의 설명

[0113] 100 : 신호 제어부

200 : 스캔 구동부

300 : 데이터 구동부

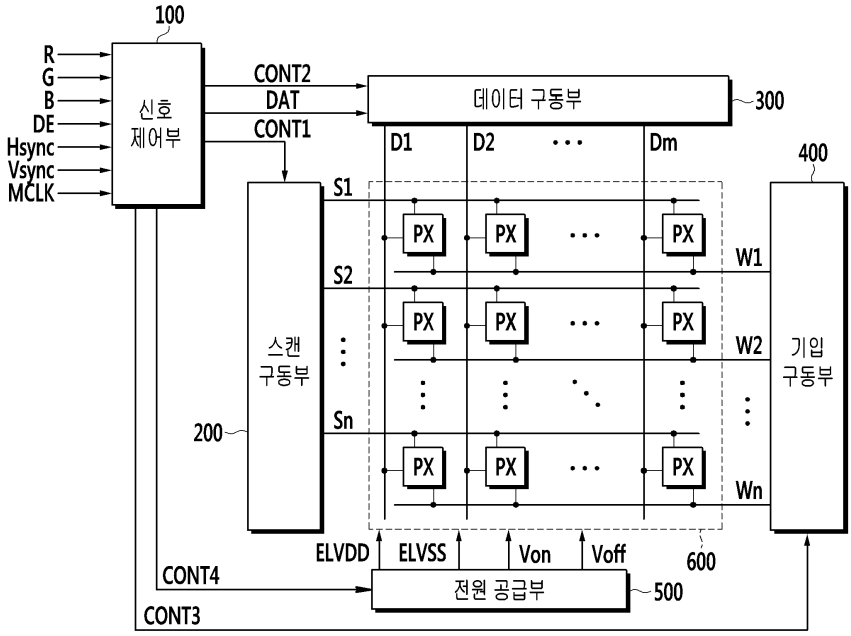
400 : 기입 구동부

500 : 전원 공급부

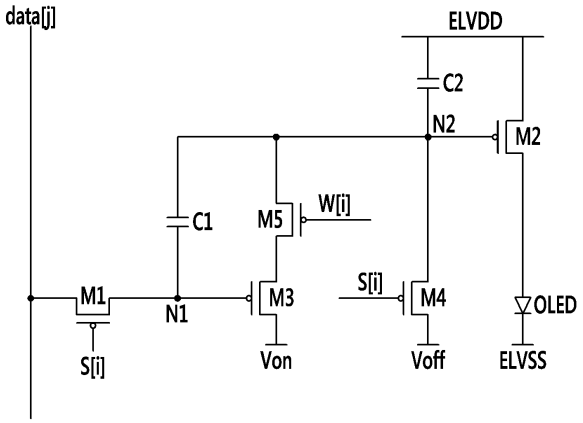
600 : 표시부

도면

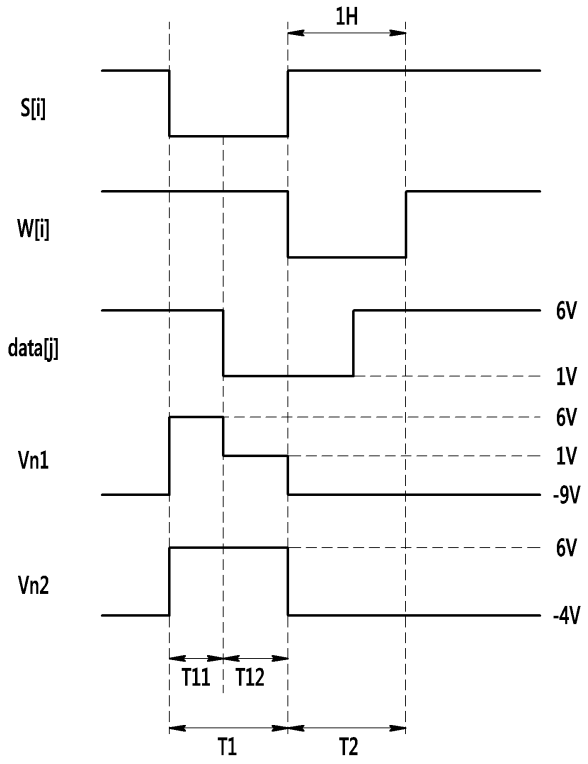
도면1


100
R
G
B
DE
Hsync
Vsync
MCLK
신호
제어부
CONT2
DAT
CONT1
데이터 구동부
300
D1
D2
Dm
400
S1
S2
Sn
PX
W1
W2
Wn
스캔
구동부
200
기입
구동부
ELVDD
ELVSS
Von
Voff
600
CONT4
전원 공급부
500
CONT3

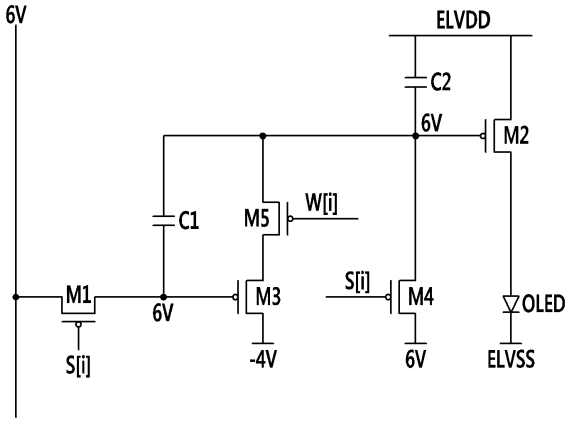
도면2


data[j]
ELVDD
C2
N2
M2
C1
M5
W[i]
M1
N1
M3
S[i]
M4
OLED
S[i]
Von
Voff
ELVSS

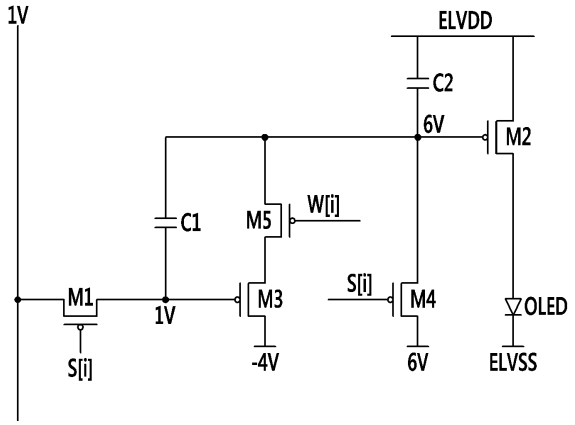
도면3


1H
S[i]
W[i]
data[j]
6V
1V
Vn1
6V
1V
-9V
Vn2
6V
-4V
T11
T12
T1
T2

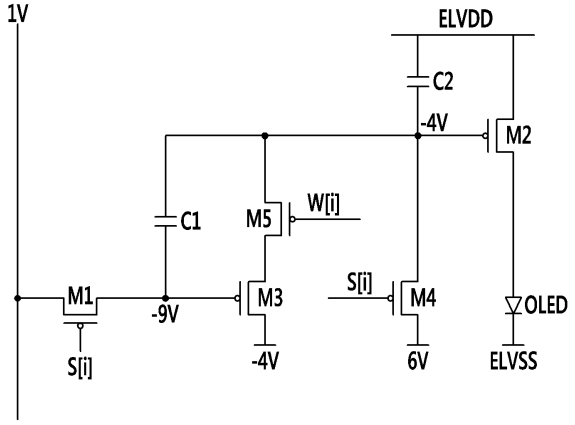
도면4


6V
ELVDD
C2
6V
M2
C1
M5
W[i]
M1
6V
M3
S[i]
M4
OLED
S[i]
-4V
6V
ELVSS

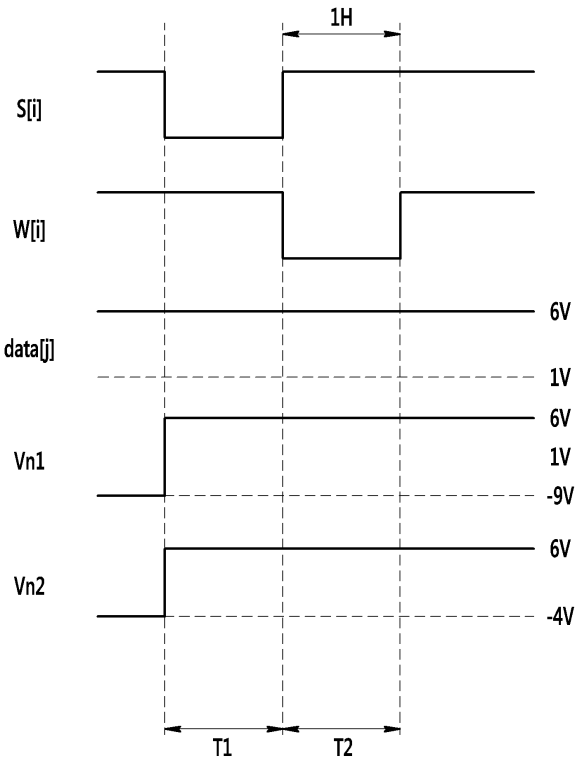
도면5


1V
ELVDD
C2
6V
M2
C1
M5
W[i]
M1
1V
M3
S[i]
M4
OLED
S[i]
-4V
6V
ELVSS

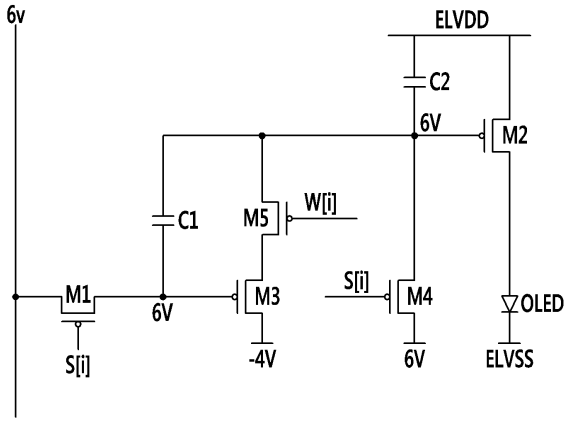
도면6


1V
ELVDD
C2
-4V
M2
C1
M5
W[i]
M1
-9V
M3
S[i]
M4
OLED
S[i]
-4V
6V
ELVSS

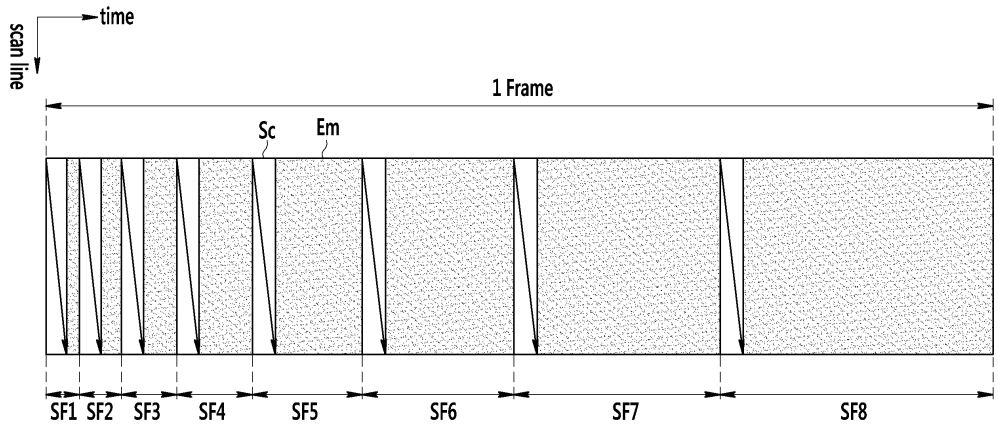
도면7


1H
S[i]
W[i]
data[j]
6V
1V
Vn1
6V
1V
-9V
Vn2
6V
-4V
T1
T2

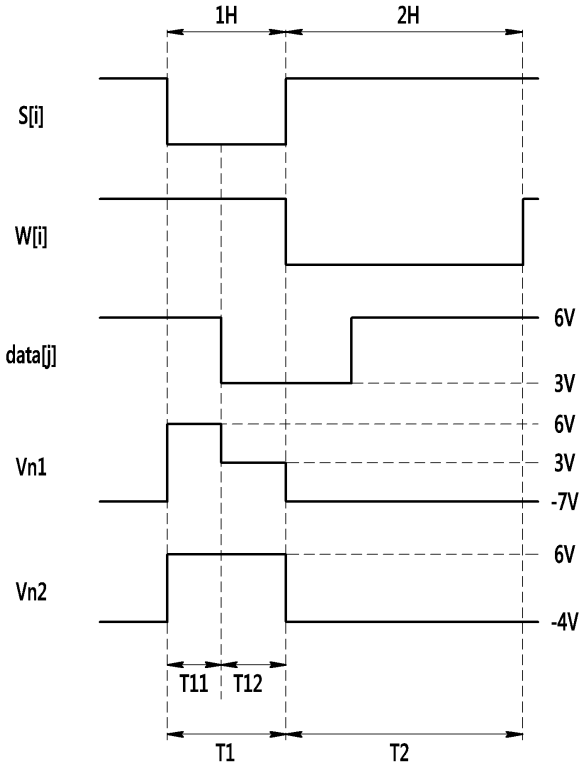
도면8


6v
ELVDD
C2
6V
M2
C1
M5
W[i]
M1
6V
M3
S[i]
M4
OLED
S[i]
-4V
6V
ELVSS

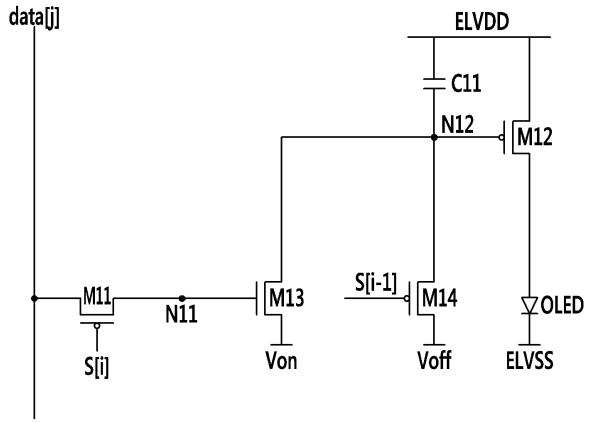
도면9


time
scan line
1 Frame
Sc
Em
SF1
SF2
SF3
SF4
SF5
SF6
SF7
SF8

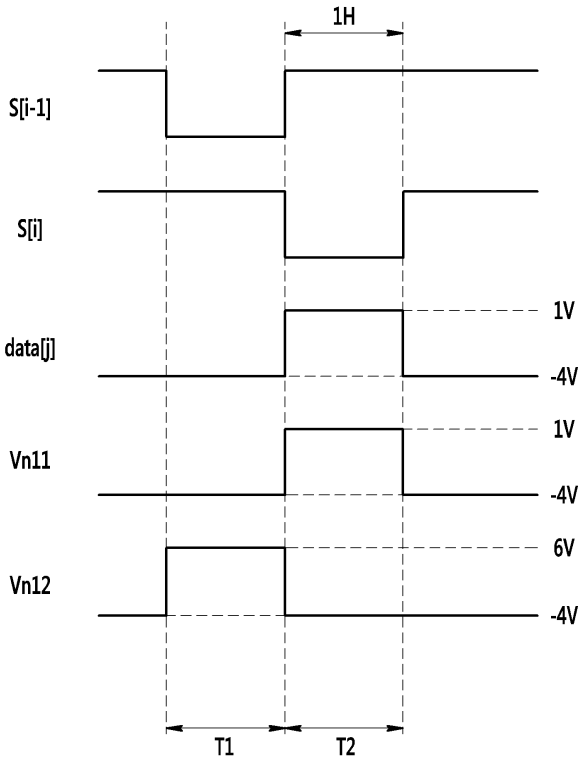
도면10


1H
2H
S[i]
W[i]
data[j]
6V
3V
Vn1
6V
3V
-7V
Vn2
6V
-4V
T11
T12
T1
T2

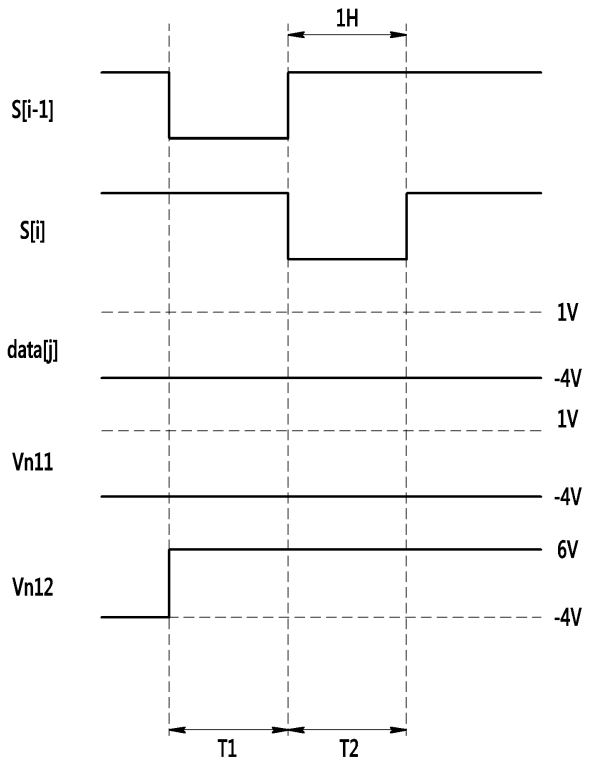
도면11


data[j]
ELVDD
C11
N12
M12
M11
N11
M13
S[i-1]
M14
OLED
S[i]
Von
Voff
ELVSS

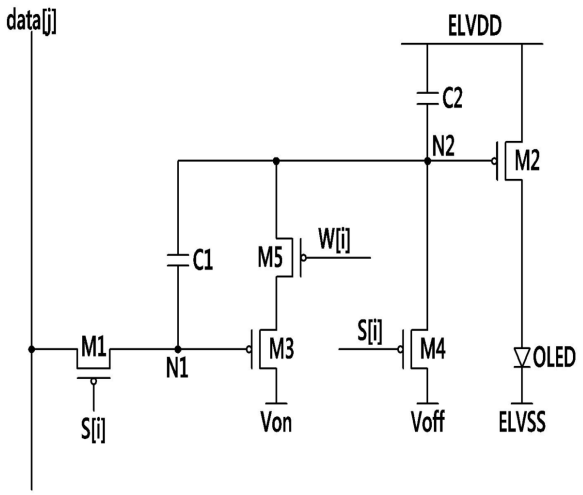
도면12


1H
S[i-1]
S[i]
data[j]
1V
-4V
Vn11
1V
-4V
Vn12
6V
-4V
T1
T2

도면13



专利名称(译)	显示装置的标题		
公开(公告)号	KR1020150102821A	公开(公告)日	2015-09-08
申请号	KR1020140024335	申请日	2014-02-28
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE GI CHANG		
发明人	LEE, GI CHANG		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3258 G09G3/2022 G09G2300/0465 G09G2300/0852 G09G2330/021		
外部链接	Espacenet		

摘要(译)

显示装置包括多个像素，并且多个像素中的每一个包括第一开关元件，第一开关元件包括连接到扫描线的栅电极，连接到数据线的第一电极，以及连接到第一节点的第二电极，第一驱动电压晶体管，包括晶体管，连接到第一节点的栅电极和连接到第一驱动电压的第一电极，连接到写入线的栅电极，一种写入晶体管，包括连接到晶体管的另一个电极的一个电极和连接到第二节点的另一个电极，连接到第二节点的栅电极，连接到第一电源电压的一个电极，第二开关晶体管，包括连接到二极管的另一电极，以及第一电容器，第一电容器包括连接到第一节点的第一电极和连接到第二节点的另一电极。