



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0030060
(43) 공개일자 2019년03월21일

(51) 국제특허분류(Int. Cl.)
G09G 3/3225 (2016.01)

(52) CPC특허분류
G09G 3/3225 (2013.01)
G09G 2230/00 (2013.01)

(21) 출원번호 10-2017-0117309
(22) 출원일자 2017년09월13일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자
김현욱
경기도 파주시 월롱면 엘지로 245
이상훈
경기도 파주시 월롱면 엘지로 245
김상윤
경기도 파주시 월롱면 엘지로 245

(74) 대리인
특허법인로얄

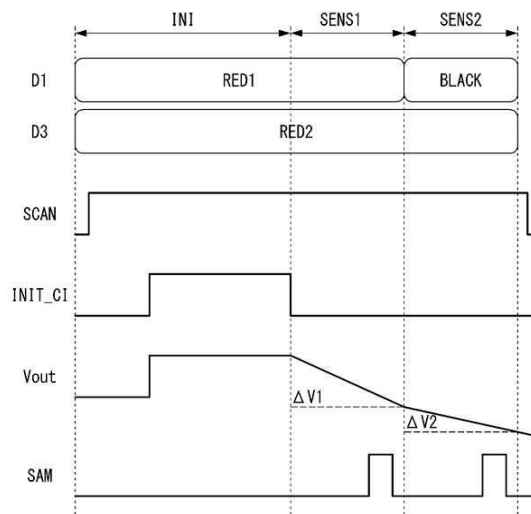
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 전계 발광 표시 장치와 그 센싱 방법

(57) 요약

본 발명은 전계 발광 표시 장치와 그 센싱 방법에 관한 것으로, 이 전계 발광 표시장치는 동일 컬러의 제1 및 제2 서브 픽셀들, 상기 제1 서브 픽셀에 연결된 제1 데이터 라인, 상기 제2 서브 픽셀에 연결된 제2 데이터 라인, 상기 제1 및 제2 서브 픽셀들에 공유된 게이트 라인, 및 상기 제1 및 제2 서브 픽셀들에 공유된 센싱 라인을 구비한다. 상기 제1 및 제2 서브 픽셀들은 동시에 초기화된 후, 제1 센싱 기간에 동시에 센싱된다. 제1 센싱 기간에 이어서 제2 센싱 기간에 상기 제1 및 제2 서브 픽셀들 중 어느 하나가 센싱된다.

대표도 - 도9



(52) CPC특허분류

G09G 2300/0452 (2013.01)

G09G 2300/0828 (2013.01)

G09G 2310/08 (2013.01)

G09G 2320/043 (2013.01)

명세서

청구범위

청구항 1

동일 컬러의 제1 및 제2 서브 픽셀들;
 상기 제1 서브 픽셀에 연결된 제1 데이터 라인;
 상기 제2 서브 픽셀에 연결된 제2 데이터 라인;
 상기 제1 및 제2 서브 픽셀들에 공유된 게이트 라인; 및
 상기 제1 및 제2 서브 픽셀들에 공유된 센싱 라인을 구비하고,
 상기 제1 및 제2 서브 픽셀들은 동시에 초기화된 후, 제1 센싱 기간에 동시에 센싱되고,
 제1 센싱 기간에 이어서 제2 센싱 기간에 상기 제1 및 제2 서브 픽셀들 중 어느 하나가 센싱되는 전계 발광 표시장치.

청구항 2

제 1 항에 있어서,
 상기 제2 센싱 기간에 센싱되지 않은 서브 픽셀에 블랙 계조의 전압을 공급하는 전계 발광 표시장치.

청구항 3

제 2 항에 있어서,
 상기 센싱 라인에 연결된 적분기의 출력 전압이 상기 제1 센싱 기간 동안 $\Delta V1$ 에 도달하고 상기 적분기의 출력 전압이 상기 제2 센싱 기간 동안 $\Delta V2$ 에 도달하고, 상기 제2 센싱 기간 동안 센싱되는 서브 픽셀이 제2 서브 픽셀이고, 상기 제2 센싱 기간 동안 제1 서브 픽셀에 상기 블랙 계조의 전압이 인가될 때,
 상기 제2 서브 픽셀의 센싱 데이터(R2 Sensing Data)와, 제1 적색 서브 픽셀(R1)의 센싱 데이터(R1 Sensing Data)가

$$R2 \text{ Sensing Data} = \Delta V2$$

$$R1 \text{ Sensing Data} = \Delta V1 - \Delta V2$$

인 전계 발광 표시장치.

청구항 4

동일 컬러의 제1 및 제2 서브 픽셀들;
 상기 제1 및 제2 서브 픽셀에 연결된 데이터 라인;
 상기 제1 및 제2 서브 픽셀들에 공유된 게이트 라인; 및
 상기 제1 및 제2 서브 픽셀들에 공유된 센싱 라인을 구비하고,
 상기 제1 및 제2 서브 픽셀들은 동시에 초기화된 후, 제1 센싱 기간에 동시에 센싱되고,
 제1 센싱 기간에 이어서 제2 센싱 기간에 상기 제1 및 제2 서브 픽셀들 중 어느 하나가 센싱되는 전계 발광 표시장치.

청구항 5

동일 컬러의 제1 및 제2 서브 픽셀들, 상기 제1 서브 픽셀에 연결된 제1 데이터 라인, 상기 제2 서브 픽셀에 연결된 제2 데이터 라인, 상기 제1 및 제2 서브 픽셀들에 공유된 게이트 라인, 및 상기 제1 및 제2 서브 픽셀들에

공유된 센싱 라인을 구비하는 전계 발광 표시장치의 센싱 방법에 있어서,

상기 제1 및 제2 서브 픽셀들을 동시에 초기화한 후, 초기화된 상기 제1 및 제2 서브 픽셀들을 제1 센싱 기간에 동시에 센싱하는 단계; 및

제1 센싱 기간에 이어서 제2 센싱 기간에 상기 제1 및 제2 서브 픽셀들 중 어느 하나를 센싱하는 단계를 포함하는 전계 발광 표시장치의 센싱 방법.

청구항 6

제 5 항에 있어서,

상기 제2 센싱 기간에 센싱되지 않은 서브 픽셀에 블랙 계조의 전압을 공급하는 전계 발광 표시장치의 센싱 방법.

청구항 7

제 6 항에 있어서

상기 센싱 라인에 연결된 적분기의 출력 전압이 상기 제1 센싱 기간 동안 $\Delta V1$ 에 도달하고 상기 적분기의 출력 전압이 상기 제2 센싱 기간 동안 $\Delta V2$ 에 도달하고, 상기 제2 센싱 기간 동안 센싱되는 서브 픽셀이 제2 서브 픽셀이고, 상기 제2 센싱 기간 동안 제1 서브 픽셀에 상기 블랙 계조의 전압이 인가될 때.

상기 제2 서브 픽셀의 센싱 데이터(R2 Sensing Data)와, 제1 적색 서브 픽셀(R1)의 센싱 데이터(R1 Sensing Data)가

$$R2 \text{ Sensing Data} = \Delta V2$$

$$R1 \text{ Sensing Data} = \Delta V1 - \Delta V2 \text{인 전계 발광 표시장치의 센싱 방법.}$$

청구항 8

동일 컬러의 제1 및 제2 서브 픽셀들, 상기 제1 및 제2 서브 픽셀에 연결된 데이터 라인, 상기 제2 서브 픽셀에 연결된 제2 데이터 라인, 상기 제1 및 제2 서브 픽셀들에 공유된 게이트 라인, 및 상기 제1 및 제2 서브 픽셀들에 공유된 센싱 라인을 구비하는 전계 발광 표시장치의 센싱 방법에 있어서,

상기 제1 및 제2 서브 픽셀들을 동시에 초기화한 후, 초기화된 상기 제1 및 제2 서브 픽셀들을 제1 센싱 기간에 동시에 센싱하는 단계; 및

제1 센싱 기간에 이어서 제2 센싱 기간에 상기 제1 및 제2 서브 픽셀들 중 어느 하나를 센싱하는 단계를 포함하는 전계 발광 표시장치의 센싱 방법.

발명의 설명

기술 분야

[0001] 본 발명은 픽셀들의 전기적 특성을 센싱한 결과를 바탕으로 픽셀들의 열화를 보상하기 위하여 픽셀들에 기입될 데이터를 변조하는 전계 발광 표시 장치와 그 센싱 방법에 관한 것이다.

배경 기술

[0002] 전계 발광 표시장치는 발광층의 재료에 따라 무기발광 표시장치와 유기발광 표시장치로 대별된다. 이 중에서, 액티브 매트릭스 타입(active matrix type)의 유기발광 표시장치는 스스로 발광하는, 대표적인 전계 발광 다이오드인, 유기 발광 다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 자발광 소자인 OLED는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 전원전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하

게 된다.

- [0004] 유기발광 표시장치는 OLED와 구동 TFT(Thin Film Transistor)를 각각 포함한 픽셀들을 매트릭스 형태로 배열하고 영상 데이터의 계조에 따라 픽셀들에서 구현되는 영상의 휘도를 조절한다. 구동 TFT는 자신의 게이트전극과 소스전극 사이에 걸리는 전압(이하, "게이트-소스 간 전압"이라 함)에 따라 OLED에 흐르는 구동 전류를 제어한다. 구동 전류에 따라 OLED의 발광량과 휘도가 결정된다.
- [0005] 일반적으로 구동 TFT가 포화 영역에서 동작할 때, 구동 TFT의 드레인-소스 사이에 흐르는 구동 전류(Ids)는 아래와 같이 표현된다.
- [0006]
$$I_{ds} = 1/2 * (\mu * C * W / L) * (V_{gs} - V_{th})^2$$
- [0007] 여기서, μ 는 전자 이동도를, C는 게이트 절연막의 정전 용량을, W는 구동 TFT의 채널 폭을, 그리고 L은 구동 TFT의 채널 길이를 각각 나타낸다. 그리고, V_{gs} 는 구동 TFT의 게이트-소스 간 전압을 나타내고, V_{th} 는 구동 TFT의 문턱전압(또는 임계전압)을 나타낸다. 픽셀 구조에 따라서, 구동 TFT의 게이트-소스 간 전압(V_{gs})이 데이터 전압과 기준전압 간의 차 전압이 될 수 있다. 데이터전압은 영상 데이터의 계조에 대응되는 아날로그 전압이고 기준전압은 고정된 전압이므로, 데이터전압에 따라 구동 TFT의 게이트-소스 간 전압(V_{gs})이 프로그래밍(또는 설정)된다. 프로그래밍된 게이트-소스 간 전압(V_{gs})에 따라 구동 전류(I_{ds})가 결정된다.
- [0008] 구동 TFT의 문턱 전압(V_{th}), 구동 TFT의 전자 이동도(μ), 및 OLED의 문턱 전압 등과 같은 픽셀의 전기적 특성은 구동 전류(I_{ds})를 결정하는 팩터(factor)가 되므로 모든 픽셀들에서 동일해야 한다. 하지만, 공정 편차, 경시 변화 등 다양한 원인에 의해 픽셀들 간에 전기적 특성이 달라질 수 있다. 이러한 픽셀의 전기적 특성 편차는 OLED를 구동하는 전류량의 차이를 초래하기 때문에 픽셀들 간의 화질 저하와 수명 단축을 초래한다.
- [0009] 구동 TFT의 전기적 특성 편차를 보상하기 위해 내부 보상 방법과 외부 보상 방법이 적용될 수 있다. 내부 보상 방법은 구동 TFT의 전기적 특성에 따라 변하는 구동 TFT의 게이트-소스 간 전압을 이용하여 픽셀들 간 구동 TFT의 전기적 특성 편차를 실시간 자동으로 보상한다. 외부 보상 방법은 구동 TFT들의 전기적 특성에 따라 변하는 픽셀의 전압을 센싱하고, 센싱된 전압을 바탕으로 외부 회로에서 입력 영상의 데이터를 변조함으로써 픽셀들간 구동 TFT의 전기적 특성 편차를 보상한다.
- [0010] 외부 보상 방법이 픽셀들의 전기적 특성 편차를 정밀하게 보상하기 위해서는 픽셀들을 정확하게 센싱하여야 한다. 그런데, 표시장치의 구동 주파수가 높아지고 해상도가 높아지면 픽셀들을 센싱하는데 필요한 시간이 부족하게 되어 센싱 시간이 부족하게 될 수 있다.

발명의 내용

해결하려는 과제

- [0011] 본 발명은 픽셀의 센싱 시간을 충분히 확보하여 픽셀의 전기적 특성 변화를 정확하게 센싱할 수 있는 전계 발광 표시장치와 그 센싱 방법을 제공한다.

과제의 해결 수단

- [0012] 본 발명의 전계 발광 표시장치는 동일 컬러의 제1 및 제2 서브 픽셀들, 상기 제1 서브 픽셀에 연결된 제1 데이터 라인, 상기 제2 서브 픽셀에 연결된 제2 데이터 라인, 상기 제1 및 제2 서브 픽셀들에 공유된 게이트 라인, 및 상기 제1 및 제2 서브 픽셀들에 공유된 센싱 라인을 구비한다. 상기 제1 및 제2 서브 픽셀들은 동시에 초기화된 후, 제1 센싱 기간에 동시에 센싱된다. 제1 센싱 기간에 이어서 제2 센싱 기간에 상기 제1 및 제2 서브 픽셀들 중 어느 하나가 센싱된다.
- [0013] 상기 전계 발광 표시장치는 상기 제2 센싱 기간에 센싱되지 않은 서브 픽셀에 블랙 계조의 전압을 공급한다.
- [0014] 상기 센싱 라인에 연결된 적분기의 출력 전압이 상기 제1 센싱 기간 동안 $\Delta V1$ 에 도달하고 상기 적분기의 출력 전압이 상기 제2 센싱 기간 동안 $\Delta V2$ 에 도달하고, 상기 제2 센싱 기간 동안 센싱되는 서브 픽셀이 제2 서브 픽셀이고, 상기 제2 센싱 기간 동안 제1 서브 픽셀에 상기 블랙 계조의 전압이 인가될 때, 상기 제2 서브 픽셀의 센싱 데이터(R2 Sensing Data)와, 제1 적색 서브 픽셀(R1)의 센싱 데이터(R1 Sensing Data)는 아래와 같다.
- [0015] $R2 \text{ Sensing Data} = \Delta V2$

[0016] R1 Sensing Data = $\Delta V1 - \Delta V2$

[0017] 상기 전계 발광 표시장치의 센싱 방법은 상기 제1 및 제2 서브 픽셀들을 동시에 초기화한 후, 초기화된 상기 제1 및 제2 서브 픽셀들을 제1 센싱 기간에 동시에 센싱하는 단계, 및 제1 센싱 기간에 이어서 제2 센싱 기간에 상기 제1 및 제2 서브 픽셀들 중 어느 하나를 센싱하는 단계를 포함한다.

발명의 효과

[0018] 본 발명은 동일 컬러의 서브 픽셀들을 동시에 초기화한 후 제1 센싱 기간에 이 서브 픽셀들을 동시에 센싱한 다음, 제2 센싱 기간에 두 서브 픽셀들 중 어느 하나만 센싱한다. 따라서, 본 발명에 의하면, 동일 컬러의 서브 픽셀들이 초기화 기간을 공유한다.

[0019] 본 발명의 표시장치는 동일 컬러의 서브 픽셀들의 센싱 시간을 충분히 확보할 수 있고, 이로 인하여, 표시장치의 구동 주파수가 높아지거나 표시패널의 해상도가 높아지더라도 픽셀들의 센싱 시간을 충분히 확보할 수 있다.

[0020] 본 발명의 표시장치는 컬러가 다른 서브 픽셀들이 데이터 라인을 공유함으로써 데이터 라인의 개수를 줄일 수 있다.

[0021] 본 발명의 표시장치는 이웃한 서브 픽셀들이 하나의 센싱 라인을 공유하기 때문에 센싱 라인의 개수를 대폭 줄일 수 있다.

도면의 간단한 설명

- [0022] 도 1은 본 발명의 일 실시예에 따른 전계 발광 표시장치를 나타내는 블록도이다.
- 도 2는 센싱 회로를 개략적으로 보여 주는 회로도이다.
- 도 3은 픽셀 회로에 연결된 센싱부를 상세히 보여 주는 회로도이다.
- 도 4는 DRD(Double Rate Driving) 구조의 픽셀 어레이 일부를 보여 주는 도면이다.
- 도 5는 표시패널의 정상 구동 모드에서 표시패널의 구동 방법을 보여 주는 파형도이다.
- 도 6은 센싱 모드에서 도 4에 도시된 표시패널의 구동 방법을 보여 주는 파형도이다.
- 도 7은 스트라이프 구조의 픽셀 어레이 일부를 보여 주는 도면이다.
- 도 8은 센싱 모드에서 도 7에 도시된 표시패널의 구동 방법을 보여 주는 파형도이다.
- 도 9는 본 발명의 실시예에 따른 센싱 방법을 보여 주는 파형도이다.
- 도 10a 및 도 10b는 본 발명의 실시예에 따른 센싱 방법에서 동일 컬러의 서브 픽셀들이 연속으로 충전되는 예를 보여 주는 도면들이다.

발명을 실시하기 위한 구체적인 내용

[0023] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0024] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~ 만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

[0025] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.

[0026] 위치 관계에 대한 설명일 경우, 예를 들어, '~ 상에', '~ 상부에', '~ 하부에', '~ 옆에' 등으로 두 부분의

위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.

- [0027] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용될 수 있으나, 이 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0028] 본 발명의 여러 실시예들의 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하며, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시 가능할 수 있다.
- [0029] 본 발명에서 표시패널의 기판 상에 형성되는 픽셀 회로와 게이트 구동부는 n 타입 또는 p 타입 MOSFET(Metal Oxide Semiconductor Field Effect Transistor) 구조의 트랜지스터로 구현될 수 있다. 트랜지스터는 표시패널의 기판 상에서 TFT(Thin Film Transistor)로 형성될 수 있다. 이하의 실시예에서 n 타입 트랜지스터(NMOS)를 예시하였지만, 본 발명은 이에 한정되지 않는다는 것에 주의하여야 한다. 트랜지스터는 게이트(gate), 소스(source) 및 드레인(drain)을 포함한 3 전극 소자이다. 소스는 캐리어(carrier)를 트랜지스터에 공급하는 전극이다. 트랜지스터 내에서 캐리어는 소스로부터 흐르기 시작한다. 드레인은 트랜지스터에서 캐리어가 외부로 나가는 전극이다. 즉, MOSFET에서의 캐리어의 흐름은 소스로부터 드레인으로 흐른다. n 타입 트랜지스터(NMOS)의 경우, 캐리어가 전자(electron)이기 때문에 소스에서 드레인으로 전자가 흐를 수 있도록 소스 전압이 드레인 전압보다 낮은 전압을 가진다. n 타입 트랜지스터에서 전자가 소스로부터 드레인 쪽으로 흐르기 때문에 전류의 방향은 드레인으로부터 소스 쪽으로 흐른다. p 타입 트랜지스터(PMOS)의 경우, 캐리어가 정공(hole)이기 때문에 소스로부터 드레인으로 정공이 흐를 수 있도록 소스 전압이 드레인 전압보다 높다. p 타입 TFT에서 정공이 소스로부터 드레인 쪽으로 흐르기 때문에 전류가 소스로부터 드레인 쪽으로 흐른다. 트랜지스터의 소스와 드레인은 고정된 것이 아니라는 것에 주의하여야 한다. 예컨대, 트랜지스터의 소스와 드레인은 인가 전압에 따라 변경될 수 있다.
- [0030] 트랜지스터는 비정질 실리콘(A-Si) 트랜지스터, 산화물 반도체 채널을 포함한 산화물 트랜지스터, 저온 폴리 실리콘(Low Temperature Poly Silicon, LTPS) 채널을 포함한 LTPS 트랜지스터로 구현될 수 있다.
- [0031] 이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다. 이하의 실시예들에서, 전계 발광 표시장치는 유기발광 물질을 포함한 유기발광 표시장치를 중심으로 설명한다. 하지만, 본 발명의 기술적 사상은 유기발광 표시장치에 국한되지 않고, 무기발광 물질을 포함한 무기발광 표시장치에 적용될 수 있음에 주의하여야 한다. 무기발광 표시장치는 양자점(quantum dot) 표시장치를 예로 들 수 있으나, 이에 한정되는 것은 아니다.
- [0032] 도 1 및 도 2를 참조하면, 본 발명의 전계 발광 표시장치는 표시패널(10), 드라이브 IC(Integrated Circuit)(20), 호스트 시스템(100), 메모리(30) 등을 구비한다.
- [0033] 표시패널(10)에서 입력 영상을 재현하는 화면은 신호 라인들에 연결된 복수의 픽셀들(pixel)(P)을 포함한다. 픽셀들(P) 각각은 컬러 구현을 위하여, 적색(R), 녹색(G), 및 청색(B) 서브 픽셀(sub-pixel)(SP)을 포함할 수 있다. 픽셀들 각각은 RGB 서브 픽셀들 이외에 백색(White, W) 서브 픽셀(SP)을 더 포함할 수 있다. 서브 픽셀들(SP) 각각은 도 3과 같은 픽셀 회로로 구현될 수 있으나 이에 한정되지 않는다.
- [0034] 신호 라인들은 서브 픽셀들(SP) 각각에 데이터 신호(Vdata)를 공급하는 데이터라인들(11) 및 표시패널(10)에서 같은 라인에 배치된 서브 픽셀들(SP)에 게이트 신호를 동시에 공급하는 게이트라인들(12), 및 서브 픽셀들(SP)에 연결된 센싱 라인들(13)을 포함할 수 있다. 게이트 신호는 픽셀 회로에 따라 두 개 이상의 스캔 신호를 포함할 수 있다. 센싱 라인들(13)은 서브 픽셀들(SP)의 전기적 특성을 센싱하는 데 이용된다.
- [0035] 도 4에 도시된 픽셀 어레이와 같이 컬러가 다른 서브 픽셀들(SP)이 하나의 데이터 라인(11)에 연결되어 연결될 수 있다. 컬러가 다른 서브 픽셀들(SP)이 하나의 데이터 라인(11)에 연결되어 시분할 구동되기 때문에 데이터 라인(11)의 개수가 도 8에 도시된 픽셀 어레이에 비하여 1/2 개로 감소될 수 있다.
- [0036] 본 발명의 픽셀 어레이에서 표시패널에서 다수의 라인들에 배치된 서브 픽셀들(SP)이 도 4에 도시된 바와 같이 하나의 데이터 라인에 연결될 수 있다. 상하로 이웃한 서브 픽셀들(SP)과 좌우로 이웃한 서브 픽셀들이 하나의 센싱 라인(13)에 연결되어 센싱 모드에서 초기화 다수의 서브 픽셀들(SP)이 센싱 모드에서 이 서브 픽셀들(SP)에서 공유되는 센싱 라인(13)을 통해 서브 픽셀들(SP)이 순차적으로 센싱된다. 따라서, 본 발명은 센싱 라인들

(13)의 개수를 대폭 줄일 수 있다.

- [0037] 표시패널(10)의 픽셀들(P)은 매트릭스 형태로 배치되어 픽셀 어레이(Pixel array)를 구성한다. 서브 픽셀들(SP) 각각은 데이터라인들(11) 중 어느 하나에, 센싱 라인들(13) 중 어느 하나에, 그리고 게이트라인들(12) 중 적어도 어느 하나에 연결될 수 있다. 서브 픽셀들(SP)은 도시하지 않은 전원 발생부로부터 고전위 전원 전압(VDD)과 저전위 전원 전압(VSS)을 공급받도록 구성된다. 이를 위해, 전원 발생부는 VDD 라인을 통해 고전위 전원 전압(VDD)을 서브 픽셀들(SP)에 공급할 수 있다. 전원 발생부는 VSS 라인을 통해 저전위 전원 전압(VSS)을 서브 픽셀들(SP)에 공급할 수 있다.
- [0038] 드라이브 IC(20)는 입력 영상의 데이터를 서브 픽셀들(SP) 각각의 센싱 결과를 바탕으로 선택된 보상값으로 변조하고 데이터 전압을 발생하는 데이터 구동 회로(22, 23, 26, 27)와, 데이터 구동 회로(22, 23, 26, 27)와 게이트 구동부(15)의 동작 타이밍을 제어하는 타이밍 제어부(21)를 구비한다. 드라이브 IC(20)의 데이터 구동 회로(25, 26, 27)는 입력 영상의 데이터에 미리 설정된 보상값을 더하여 보상 데이터를 발생하고 그 보상 데이터를 데이터 전압으로 변환하여 데이터 라인들(11)에 공급한다. 데이터 구동 회로(25, 26, 27)는 데이터 구동부(25), 보상부(26) 및 보상 메모리(27) 등을 포함한다. 보상 메모리(27)와 메모리(30)는 하나의 메모리로 구현될 수 있다. 데이터 구동부(25)는 센싱부(22), 및 데이터전압 생성부(23)를 포함할 수 있으나, 이에 한정되지 않는다.
- [0039] 게이트 구동부(15)는 게이트 신호를 생성하여 게이트라인들(12)에 순차적으로 공급한다. 게이트 구동부(15)는 픽셀 어레이의 신호 라인들 및 TFT 등과 함께 표시패널(10)의 기판 상에 직접 형성될 수 있다. 이 게이트 구동부(15)는 레벨 시프터(level shifter)를 통해 입력된 게이트 타이밍 제어신호(GDC)에 응답하여 게이트 신호를 순차적으로 출력하는 시프트 레지스터(shift register)를 포함한다. 게이트 타이밍 제어 신호는 게이트 스타트 펄스(Gate Start Pulse), N상(N은 2이상의 정수) 게이트 시프트 클럭(Gate Shift Clock) 등을 포함한다. 레벨 시프터는 타이밍 제어부(21)로부터 수신된 게이트 타이밍 제어 신호(GDC)의 TTL(Transistor-Transistor-Logic) 전압 레벨을 TFT의 온/오프 스위칭이 가능한 전압 즉, 게이트 하이 전압과 게이트 로우 전압으로 변환한다.
- [0040] 타이밍 제어부(21)는 호스트 시스템(100)으로부터 입력되는 영상 신호에서 타이밍 신호들, 예컨대 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등을 바탕으로 게이트 구동부(15)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와, 데이터 구동부(25)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)를 생성할 수 있다.
- [0041] 데이터 타이밍 제어신호(DDC)는 소스 스타트 펄스(Source Start Pulse), 소스 샘플링 클럭(Source Sampling Clock), 및 소스 출력 인에이블신호(Source Output Enable) 등을 포함할 수 있으나 이에 한정되지 않는다. 소스 스타트 펄스는 데이터전압 생성부(23)의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭은 라이징 또는 폴링 에지에 기준하여 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 소스 출력 인에이블신호는 데이터 전압 생성부(23)의 출력 타이밍을 제어한다.
- [0042] 게이트 타이밍 제어신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse), 게이트 시프트 클럭(Gate Shift Clock) 등을 포함할 수 있으나, 이에 한정되지 않는다. 게이트 스타트 펄스는 첫 번째 출력을 생성하는 스테이지에 인가되어 그 스테이지의 동작을 활성화한다. 게이트 시프트 클럭은 스테이지들에 공통으로 입력되는 클럭신호로써 게이트 스타트 펄스를 시프트시키기 위한 클럭신호이다.
- [0043] 데이터전압 생성부(23)는 디지털-아날로그 변환기(Digital to Analog converter, 이하 DAC라 함)(23)를 이용하여 입력 영상의 데이터 신호(Vdata)를 발생하여 데이터 라인들(11)을 통해 픽셀들(P)에 공급한다.
- [0044] 제품 출하 전 또는 제품 구동 중 픽셀의 전기적 특성 편차를 측정하기 위한 센싱 모드에서, 데이터전압 생성부(23)는 미리 설정된 센싱용 데이터전압을 발생하고, 그 센싱용 데이터 전압을 데이터라인들(11)을 통해 표시패널(10)의 센싱 대상 픽셀들(P)에 공급한다. 센싱용 데이터 전압은 도시하지 않은 계조-휘도 측정 시스템에 의해 결정될 수 있다. 계조-휘도 측정 시스템은 서브 픽셀들(SP) 각각의 전기적 특성을 센싱하고 그 센싱 결과를 바탕으로 서브 픽셀들(SP) 간의 전기적 특성 편차 특히, 구동 TFT의 문턱 전압 편차를 보상하는 픽셀의 보상값(옴셋)을 도출하여 픽셀의 보상값을 메모리(30)에 저장하거나 또는 기 저장된 값을 갱신(update)한다. 메모리(30)는 플래시 메모리(flash memory)일 수 있으나 이에 한정되지 않는다. 센싱 모드에 사용되는 계조-휘도 측정 시스템은 센싱 모드 동작시에 메모리(30)와 전기적으로 연결될 수 있다. 적색 OLED, 녹색 OLED 및 청색 OLED의 발광 효율이 다르기 때문에 서브 픽셀(SP)의 컬러별로 센싱용 데이터 전압이 다르게 설정될 수 있다.

본 발명은 초기화 시간을 공유하는 센싱 타임 동안 동일 컬러의 제1 및 제2 서브 픽셀들(SP)을 동시에 센싱하여 표시장치의 구동 주파수가 높아지거나 해상도가 높아지더라도 픽셀들의 센싱 시간을 충분히 확보할 수 있다.

- [0045] 전계 발광 표시장치에 전원이 인가되면 메모리(30)로부터의 보상값이 드라이브 IC(20)의 내부 보상 메모리(27)로 로딩된다. 드라이브 IC(20)의 보상 메모리(27)는 DDR SDRAM(Double Date Rate Synchronous Dynamic RAM) 또는 SRAM일 수 있으나 이에 한정되지 않는다.
- [0046] 센싱부(22)는 제품 출하전 에이징 공정에서 픽셀들 각각의 전기적 특성, 예컨대, 구동 TFT의 문턱 전압을 센싱하여 계조-휘도 측정 시스템으로 전송하도록 구성될 수 있다. 텔레비전과 같은 어플리케이션의 경우에, 센싱부(22)는 제품 출하 후 서브 픽셀들(SP)을 센싱하여 센싱 결과에 따라 보상값을 실시간 업데이트(update)할 수도 있다. 단, 본 발명은 어플리케이션에 제한되지 않는다.
- [0047] 센싱부(22)는 도 2에 도시된 바와 같이 센싱 라인(13)에 연결된 적분기(INT), 적분기(INT)의 출력 단자에 연결된 샘플 앤 홀드 회로(SH), 및 샘플 앤 홀드 회로(SH)의 출력 단자에 아날로그-디지털 변환기(Analog to Digital Convertor, 이하 "ADC"라 함)를 포함한다. 이러한 센싱부(22)는 픽셀 회로로부터 수신된 전압(Vsen)을 디지털 데이터로 변환하여 센싱 데이터(S-DATA)를 출력한다.
- [0048] 적분기(INT)는 센싱 라인(13)을 통해 서브 픽셀(SP)로부터 수신된 전하를 적분기(INT)에 누적한다. 샘플 앤 홀드 회로(SH)는 적분기(INT)의 출력 전압을 샘플링한다. ADC는 샘플 앤 홀드 회로(SH)로부터 공급된 아날로그 센싱 전압을 디지털 데이터로 변환하여 디지털 센싱 데이터(S-DATA)를 출력한다. 센싱부(22)는 도 2 및 도 3에 한정되지 않는다. 예컨대, 센싱부(22)는 공지된 전압 센싱 회로 또는 전류 센싱 회로로 구현될 수 있다.
- [0049] 보상부(26)는 보상 메모리(27)로부터 읽어 낸 보상값으로 입력 영상의 데이터(V-DATA)를 변조하여 데이터 전압 생성부(23)로 전송한다. 보상부(26)는 센싱부(22)로부터 수신된 센싱 데이터(S-DATA)에 따라 보상값을 업데이트할 수 있다.
- [0050] 호스트 시스템(100)은 텔레비전(Television) 시스템, 셋톱박스, 네비게이션 시스템, 개인용 컴퓨터(PC), 홈 시어터 시스템, 모바일 시스템, 웨어러블 시스템, 가상 현실 시스템(virtual reality system, VR) 중 어느 하나일 수 있다. 도 1의 예는 모바일 시스템 구성을 예시한 것이다. 호스트 시스템(100)에 따라 표시패널의 구동 회로 구성이 달라질 수 있다. 호스트 시스템(100)은 모바일 시스템, 웨어러블 시스템, 가상 현실 시스템 등에서 어플리케이션 프로세서(Application Processor, AP)로 구현될 수 있다.
- [0051] 도 3은 픽셀 회로에 연결된 센싱부를 상세히 보여 주는 회로도이다.
- [0052] 도 3을 참조하면, 픽셀 회로는 OLED, 구동 TFT(DT), 커패시터(Cst), 제1 및 제2 스위치 TFT(S1, S2) 등을 구비한다.
- [0053] 픽셀 회로는 고전위 전원 전압(VDD)과 저전위 전원 전압(VSS)을 공급받는다. 드라이브 I(20)는 데이터 신호(Vdata)를 픽셀 회로에 공급한다. 게이트 구동부(15)는 제1 및 제2 스캔 신호(SCAN1, SCAN2)를 픽셀 회로에 공급한다.
- [0054] OLED는 픽셀 회로의 발광 소자이다. OLED는 애노드(Anode)와 캐소드(Cathode) 사이에 형성된 유기 화합물층을 포함한다. 유기 화합물층은 정공주입층(HIL), 정공수송층(HTL), 발광층(EML), 전자수송층(ETL) 및 전자주입층(EIL) 등을 포함할 수 있으나 이에 한정되지 않는다. OLED의 캐소드(CAT)는 저전위 전원 전압(VSS)에 연결되고, 애노드(ANO)는 구동 TFT(DT)의 소스에 연결된다.
- [0055] 구동 TFT(DT)는 게이트-소스 간 전압(Vgs)에 따라 OLED에 흐르는 전류를 조절하는 구동 소자이다. 구동 TFT(DT)는 제1 스위치 TFT(S1)와 커패시터(Cst)에 연결된 게이트, OLED의 애노드와 제2 스위치 TFT(S2)에 연결된 소스, 및 고전위 전원 전압(VDD)이 공급되는 드레인을 포함한다. 커패시터(Cst)는 구동 TFT(DT)의 게이트와 소스 사이에 연결된다.
- [0056] 제1 스위치 TFT(S1)는 제1 스캔 신호(SCAN1)에 응답하여 턴-온(turn-on)되어 데이터 라인(11)으로부터의 데이터 신호를 구동 TFT(DT)의 게이트와 커패시터(Cst)에 공급한다. 제1 스위치 TFT(S1)는 제1 스캔 신호(SCAN1)가 인가되는 제1 게이트 라인(121)에 연결된 게이트, 데이터 신호(Vdata)가 인가되는 데이터 라인(11)에 연결된 소스, 및 구동 TFT(DT)의 게이트와 커패시터(Cst)에 연결된 드레인을 포함한다.
- [0057] 제2 스위치 TFT(S2)는 제2 스캔 신호(SCAN2)에 응답하여 턴-온되어 구동 TFT(DT)의 소스를 센싱 라인(13)에 연결한다. 제2 스위치 TFT(S2)는 제2 스캔 신호(SCAN2)가 인가되는 제2 게이트 라인(122)에 연결된 게이트, 구동

TFT(DT)의 소스와 OLED의 애노드에 연결된 소스 및 센싱 라인(13)에 연결된 드레인을 포함한다.

- [0058] 픽셀 회로가 초기화될 때 적분기(INT)로부터 센싱 라인(13)에 소정의 기준 전압(Vref)이 인가된다. 기준 전압(Vref)은 고전위 전원 전압(VDD) 보다 낮고 OLED가 발광되지 않는 전압으로 설정된다.
- [0059] 적분기(INT)는 연산 증폭기(AMP), 연산 증폭기(AMP)의 비반전 입력 단자(+)에 연결된 제1 스위치 소자(SW1), 연산 증폭기(AMP)의 반전 입력 단자(-)와 출력 단자 사이에 연결된 커패시터(Cint) 및 제2 스위치(SW2)를 구비한다. 연산 증폭기(AMP)의 반전 입력 단자에 커패시터(C13)가 연결되고, 연산 증폭기(AMP)의 출력 단자에 샘플 앤 홀드회로(SH)가 연결된다. 이러한 적분기(INT)는 센싱 라인(13)을 통해 입력된 픽셀 회로로부터의 전하를 축적하여 샘플 앤 홀드회로(SH)에 공급한다.
- [0060] 제1 스위치 소자(SW1)는 연산 증폭기(AMP)의 비반전 단자(+)와 제1 기준 전압원 사이에 연결된다. 제1 기준 전압원은 기준 전압(Vref)을 발생한다. 픽셀 회로의 초기화 기간과 센싱 기간에 턴-온되어 기준 전압(Vref)을 연산 증폭기(AMP)의 비반전 단자(+)에 공급한다. 픽셀 회로의 초기화 기간에 제2 스위치 TFT(S2)가 턴-온된다. 따라서, 연산 증폭기(AMP)의 비반전 단자(+)에 기준 전압(Vref)이 인가되면, 기준 전압(Vref)이 센싱 라인(13)과 제2 스위치 TFT(S2)를 통해 픽셀 회로에서 구동 TFT(DT)의 소스, 커패시터(Cst), 및 OLED의 애노드 전압을 기준 전압(Vref)으로 초기화한다.
- [0061] 제2 스위치 소자(SW2)는 초기화 타이밍 신호(INIT_CI)에 응답하여 턴-온된다. 제2 스위치 소자(SW2)가 턴-온되면, 연산 증폭기(AMP)의 반전 입력 단자(-)와 출력 단자가 단락(short circuit)되어 커패시터(Cfb)의 전압이 초기화된다.
- [0062] 샘플 앤 홀드회로(SH)는 제3 스위치 소자(SW3), 샘플링 커패시터(Csam) 및 제4 스위치(SW4)를 구비한다. 샘플링 커패시터(Csam)는 제3 스위치 소자(SW3)와 제4 스위치 소자(SW4) 사이의 노드와, 제2 기준 전압원 사이에 연결된다. 제2 기준 전압원은 제2 기준 전압(Vref2)를 발생한다. 제2 기준 전압(Vref2)은 기준 전압(Vref)과 동일하거나 다른 전압으로 설정될 수 있다.
- [0063] 제3 스위치 소자(SW3)는 샘플링 타이밍 신호(SAM)에 응답하여 턴-온된다. 제3 스위치 소자(SW3)와 제4 스위치 소자(SW4)는 교대로 턴-온된다. 제3 스위치 소자(SW3)가 턴-온되고 제4 스위치 소자(SW4)가 턴-오프될 때 적분기(INT)의 출력 전압(Vout)이 샘플링 커패시터(Csam)에 인가되어 적분기(INT)의 출력 전압(Vout)이 샘플링된다.
- [0064] 제4 스위치 소자(SW4)는 샘플 앤 홀드회로(SH)에 샘플링된 전압을 ADC에 공급한다. ADC는 제4 스위치 소자(SW)를 통해 입력된 전압을 디지털 데이터로 변환하여 드라이브 IC (20)로 전송한다.
- [0065] 본 발명의 표시장치에서, 동일 컬러의 제1 및 제2 서브 픽셀들은 도 4 및 도 7에 도시된 바와 같이 서로 다른 데이터 라인들(11)에 연결되고, 센싱 라인과 게이트 라인을 공유한다. 이 서브 픽셀들은 아래의 실시예에서 설명되는 바와 같이, 센싱 모드에서 초기화 기간을 공유한다.
- [0066] 도 4는 DRD(Double Rate Driving) 구조의 픽셀 어레이 일부를 보여 주는 도면이다. 도 5는 표시패널의 정상 구동 모드에서 도 4에 도시된 표시패널의 구동 방법을 보여 주는 파형도이다. 도 6은 센싱 모드에서 도 4에 도시된 표시패널의 구동 방법을 보여 주는 파형도이다. 도 4 내지 도 6에서, "D1~D4"는 데이터 라인들(11)이고, "G1~G4"는 게이트 라인들(12)을 나타낸다. "R1~R4"는 적색 서브 픽셀, "G1~G4"는 녹색 서브 픽셀, "B1~B4"는 청색 서브 픽셀을 각각 나타낸다. "W1~W4"는 백색 서브 픽셀을 나타낸다.
- [0067] 도 4 내지 도 6을 참조하면, 표시패널(10)에서 하나의 데이터 라인(D1~D4)에 컬러가 다른 다수의 서브 픽셀들(SP)이 연결된다. 제1 데이터 라인(D1)에 적색 서브 픽셀들(R1, R3)과 청색 서브 픽셀들(B1, B3)이 연결된다. 제2 데이터 라인(D2)에 녹색 서브 픽셀들(G1, G3)과 백색 서브 픽셀들(W1, W3)이 연결된다.
- [0068] 제3 데이터 라인(D3)에 적색 서브 픽셀들(R2, R4)과 청색 서브 픽셀들(B2, B4)이 연결된다. 제4 데이터 라인(D4)에 녹색 서브 픽셀들(G2, G4)과 백색 서브 픽셀들(W2, W4)이 연결된다.
- [0069] 도 4에 도시된 픽셀 어레이와 같이, 컬러가 다른 서브 픽셀들이 하나의 데이터 라인(D1~D4)에 연결되어 연결될 수 있다. 컬러가 다른 서브 픽셀들이 하나의 데이터 라인(D1~D4)에 연결되어 시분할 구동되기 때문에 데이터 라인들의 개수가 도 7에 도시된 픽셀 어레이에 비하여 1/2 개로 감소될 수 있다.
- [0070] 도 4에 도시된 픽셀 어레이에서 상하로 이웃한 서브 픽셀들과 좌우로 이웃한 서브 픽셀들이 하나의 센싱 라인(13)에 연결된다. 센싱 모드에서 센싱 라인(13)을공유하는 다수의 서브 픽셀들이 순차적으로 센싱된다. 본 발명은 센싱 라인을 공유하는 동일 컬러의 서브 픽셀들을 동시에 초기화한 후에 이 서브 픽셀들을 순차적으로 센

싱한다. 따라서, 본 발명은 센싱 라인들(13)의 개수를 대폭 줄일 수 있고 서브 픽셀들의 센싱 시간을 충분히 확보할 수 있다.

- [0071] 입력 영상을 표시패널(10)의 화면 상에 표시하는 정상 구동 모드에서 표시패널(10)의 서브 픽셀들에 도 5와 같은 신호들이 공급된다. 정상 구동 모드에서 데이터 라인들(D1~D4)에 입력 영상의 데이터 신호(Vdata)가 공급되고, 게이트 라인들(G1~G4)에 데이터 신호(Vdata)와 동기되는 스캔 신호가 순차적으로 공급된다. 드라이버 IC(20)는 적색 및 청색 서브 픽셀들(R1~R4, B1~B4)의 데이터 신호(Vdata)를 제1 및 제3 데이터 라인(D1, D3)에 공급하고, 녹색 및 백색 서브 픽셀들(G1~G4, W1~W4)의 데이터 신호(Vdata)를 제2 및 제4 데이터 라인(D2, D4)에 공급한다. 게이트 구동부(15)에 의해 순차적으로 시프트되는 스캔 신호들은 일부가 중첩될 수 있다. 스캔 신호는 도 3에 도시된 제1 및 제2 스캔 신호(SCAN1, SCAN2)일 수 있다.
- [0072] 센싱 모드에서 표시패널(10)의 서브 픽셀들에 도 6과 같은 신호들이 공급된다. 센싱 구동 모드에서 데이터 라인들(D1~D4)에 센싱용 데이터 신호(Vdata)가 공급되고, 게이트 라인들(G1~G4)에 데이터 신호(Vdata)와 동기되는 스캔 신호가 순차적으로 공급된다. 센싱 모드에서 표시패널의 라인들 각각이 독립적으로 센싱될 수 있도록 스캔 신호들은 도 6과 같이 서로 중첩되지 않는다. 스캔 신호는 도 3에 도시된 제1 및 제2 스캔 신호(SCAN1, SCAN2)일 수 있다.
- [0073] 도 7은 스트라이프 구조의 픽셀 어레이 일부를 보여 주는 도면이다. 도 8은 센싱 모드에서 도 7에 도시된 표시패널의 구동 방법을 보여 주는 파형도이다.
- [0074] 도 7 및 도 8을 참조하면, 표시패널(10)에서 하나의 데이터 라인(D1~D4)에 동일 컬러의 서브 픽셀들(SP)이 연결된다. 제1 데이터 라인(D1)에 적색 서브 픽셀들(R1~R4)이 연결된다. 제2 데이터 라인(D2)에 백색 서브 픽셀들(W1~W4)이 연결된다. 제3 데이터 라인(D3)에 녹색 서브 픽셀들(G1~G4)이 연결된다. 제4 데이터 라인(D4)에 청색 서브 픽셀들(B1~B4)이 연결된다.
- [0075] 도 7에 도시된 픽셀 어레이에서 상하로 이웃한 서브 픽셀들과 좌우로 이웃한 서브 픽셀들이 하나의 센싱 라인(13)에 연결된다. 센싱 모드에서 센싱 라인(13)을 공유하는 다수의 서브 픽셀들이 순차적으로 센싱된다. 본 발명은 센싱 라인을 공유하는 동일 컬러의 서브 픽셀들을 동시에 초기화한 후에 이 서브 픽셀들을 순차적으로 센싱한다. 따라서, 본 발명은 센싱 라인들(13)의 개수를 대폭 줄일 수 있고 서브 픽셀들의 센싱 시간을 충분히 확보할 수 있다.
- [0076] 정상 구동 모드에서 표시패널(10)의 서브 픽셀들에 입력 영상의 데이터 신호(Vdata)와 스캔 신호가 공급된다. 스캔 신호는 도 6에 도시된 바와 같이 중첩될 수 있다.
- [0077] 센싱 모드에서 표시패널(10)의 서브 픽셀들에 도 8과 같은 신호들이 공급된다. 센싱 구동 모드에서 데이터 라인들(D1~D4)에 센싱용 데이터 신호(Vdata)가 공급되고, 게이트 라인들(G1~G4)에 데이터 신호(Vdata)와 동기되는 스캔 신호가 순차적으로 공급된다. 센싱 모드에서 표시패널의 라인들 각각이 독립적으로 센싱될 수 있도록 스캔 신호들은 도 8과 같이 서로 중첩되지 않는다. 스캔 신호는 도 3에 도시된 제1 및 제2 스캔 신호(SCAN1, SCAN2)일 수 있다.
- [0078] 도 9는 본 발명의 실시예에 따른 센싱 방법을 보여 주는 파형도이다. 도 10a 및 도 10b는 본 발명의 실시예에 따른 센싱 방법에서 동일 컬러의 서브 픽셀들이 연속으로 충전되는 예를 보여 주는 도면들이다.
- [0079] 도 9 내지 도 10b를 참조하면, 본 발명의 센싱 방법은 초기화 기간(INI) 동안 동일 컬러의 서브 픽셀들(R1, R2)을 초기화한다. 초기화 기간(INI) 동안 스캔 신호(SCAN)는 게이트 온 전압으로 발생된다. 게이트 온 전압은 TFT가 턴-온될 수 있는 전압으로 설정된다. 동일 컬러의 서브 픽셀들(R1, R2)에서 제2 스위치 TFT(S2)는 스캔 신호(SCAN)에 스캔 신호(SCAN)에 응답하여 턴-온된다. 이 때, 서브 픽셀들(R1, R2)이 제2 스위치 TFT(S2)와 센싱 라인(13)을 통해 적분기(INT)에 연결된다. 초기화 기간(INI)에, 적분기(INT)는 활성화되어 초기화 타이밍 신호(INIT_CI)에 의해 초기화된다. 제1 스위치 소자(SW1)가 턴-온되어 센싱 라인(13)과 픽셀 회로에서 구동 TFT(DT)의 소스 전압과 OLED의 애노드 전압이 기준 전압(Vref)으로 초기화된다. 초기화 기간(INI) 동안, 동일 컬러의 서브 픽셀들(R1, R2)이 동시에 초기화되기 때문에 이 서브 픽셀들(R1, R2)은 초기화 기간(INI)을 공유한다.
- [0080] 제1 센싱 기간(SENS1) 동안 동일 컬러의 서브 픽셀들(R1, R2)에 제1 및 제3 데이터 라인들(D1, D2)을 통해 동일 컬러의 데이터 신호(Vdata)가 동시에 인가되어 동시에 센싱된다. 제1 센싱 기간(SENS1) 동안 이 서브 픽셀들(R1, R2)에 연결된 게이트 라인(G1)에 인가되는 스캔 신호(SCAN)는 게이트 온 전압으로 유지된다. 동일 컬러의 서브 픽셀들(R1, R2)에서 제2 스위치 TFT(S2)는 온 상태를 유지한다. 제1 및 제2 센싱 기간(SENS1, SENS2) 동

안, 초기화 타이밍 신호(INIT_CI)는 비활성화된다. 적분기(INT)는 제1 센싱 기간(SENS1)에 서브 픽셀들(R1, R2)로부터 입력되는 전하를 누적한다. 적분기(INT)의 출력 전압(Vout)은 제1 센싱 기간(SENS1)에 $\Delta V1$ 에 도달한다. $\Delta V1$ 은 서브 픽셀들(R1, R2) 각각의 전기적 특성을 나타내는 전압의 합이다.

[0081] 제2 센싱 기간(SENS2) 동안 동일 컬러의 서브 픽셀들(R1, R2) 중 어느 하나만 센싱된다. 도 9 내지 도 10b의 예는 제2 센싱 기간(SENS2)에 제2 적색 서브 픽셀(R2)이 센싱되는 예이다. 제2 센싱 기간(SENS2) 동안 스캔 신호(SCAN)는 게이트 온 전압으로 유지된다. 제2 센싱 기간(SENS2)에 센싱되는 제2 적색 서브 픽셀(R2)에서 제2 스위치 TFT(S2)는 온 상태를 유지한다. 적분기(INT)는 제2 센싱 기간(SENS2)에 제2 적색 서브 픽셀(R2)로부터 입력되는 전하를 누적한다. 적분기(INT)의 출력 전압(Vout)은 제2 센싱 기간(SENS2)에 $\Delta V2$ 에 도달한다. $\Delta V2$ 는 제2 센싱 기간(SENS2)에 센싱되는 제2 적색 서브 픽셀(R2)의 전기적 특성을 나타내는 전압이다. 제2 센싱 기간(SENS2)에 센싱되지 않는 제1 적색 서브 픽셀(R2)에 블랙 계조의 데이터 전압(BLACK)이 인가되어 제1 적색 서브 픽셀(R2)에서 구동 TFT(DT)가 턴-오프되어 OLED에 전류가 흐르지 않는다. 따라서, 제2 센싱 기간(SENS2)에 동일 컬러의 서브 픽셀들(R1, R2) 중에서 어느 하나만 센싱된다. 드라이브 IC(20)는 제2 센싱 기간(SENS2)에 입력 영상의 데이터 전압과 무관하게 레지스터(Register)에 미리 설정된 블랙 계조의 전압을 발생하여 제1 적색 서브 픽셀(R1)에 연결된 데이터 라인(D1)에 블랙 계조의 전압을 공급한다.

[0082] 도 9 내지 도 10b에 도시된 센싱 방법으로 얻어지는 제2 적색 서브 픽셀(R2)의 센싱 데이터(R2 Sensing Data)와, 제1 적색 서브 픽셀(R1)의 센싱 데이터(R1 Sensing Data)는 아래와 같다.

[0083] $R2 \text{ Sensing Data} = \Delta V2$

[0084] $R1 \text{ Sensing Data} = \Delta V1 - \Delta V2$

[0085] 도 9 내지 도 10b는 적색 서브 픽셀들의 예를 도시한 것이나 본 발명은 이에 한정되지 않는다. 적색 이외의 다른 컬러의 서브 픽셀들에서도 도 9a 내지 도 10에 도시된 센싱 방법이 적용된다.

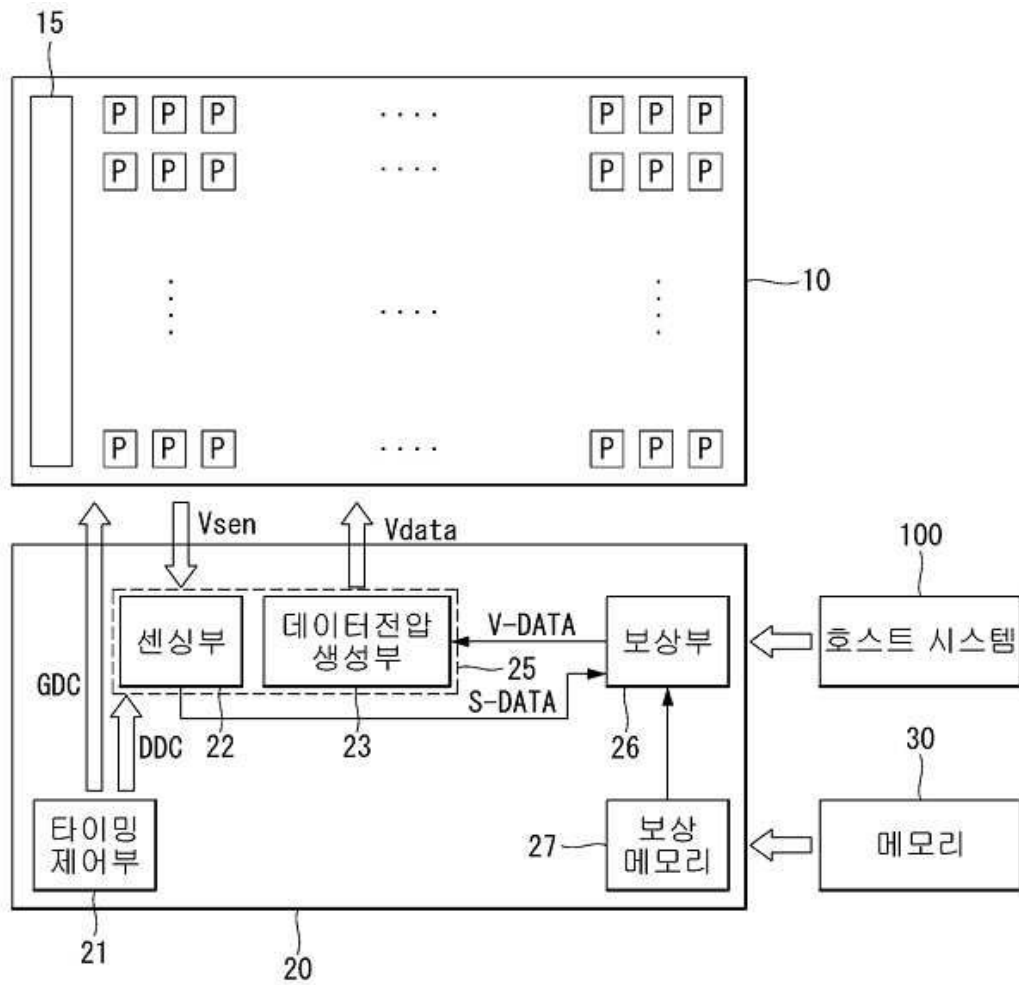
[0086] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

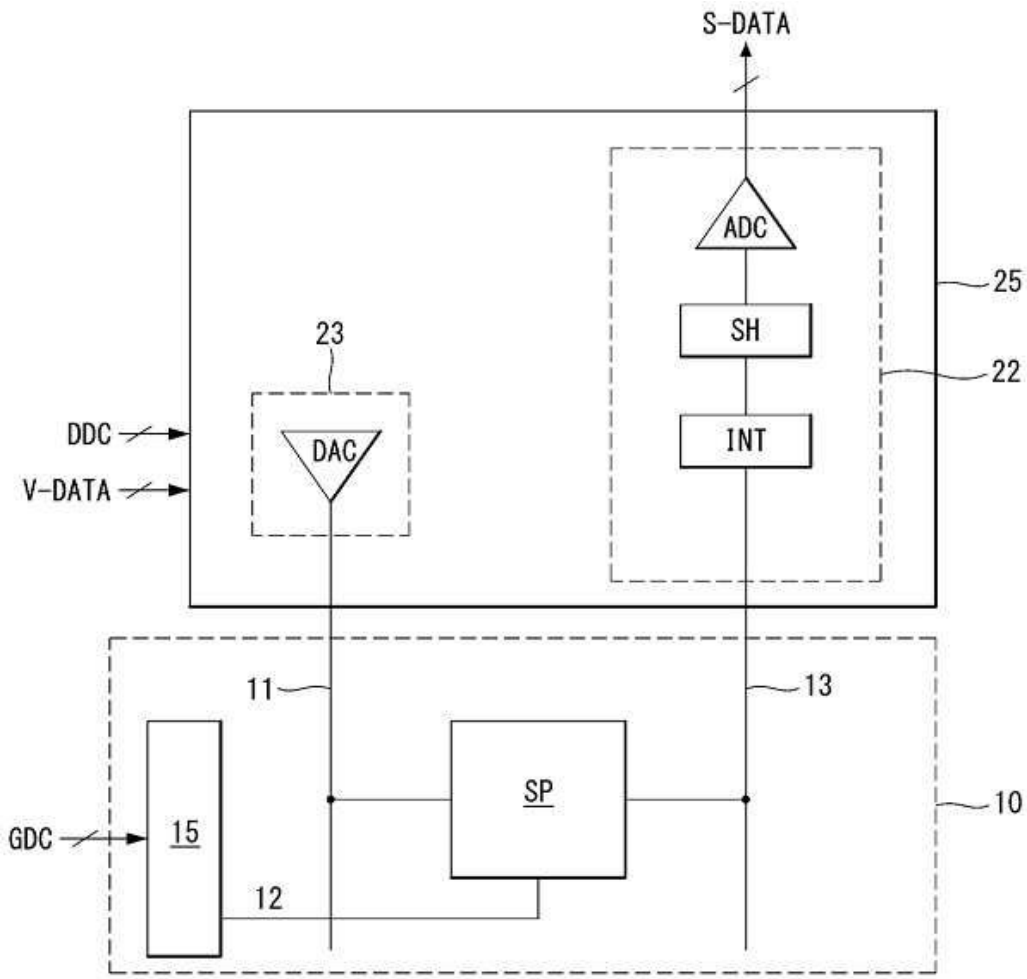
- [0087] 10 : 표시패널 20 : 드라이브 IC
 22 : 센싱부 23 : 데이터전압 생성부
 INT : 적분기 SH : 샘플 앤 홀드회로
 S1, S2 : 픽셀 회로의 스위치 TFT DT : 픽셀 회로의 구동 TFT

도면

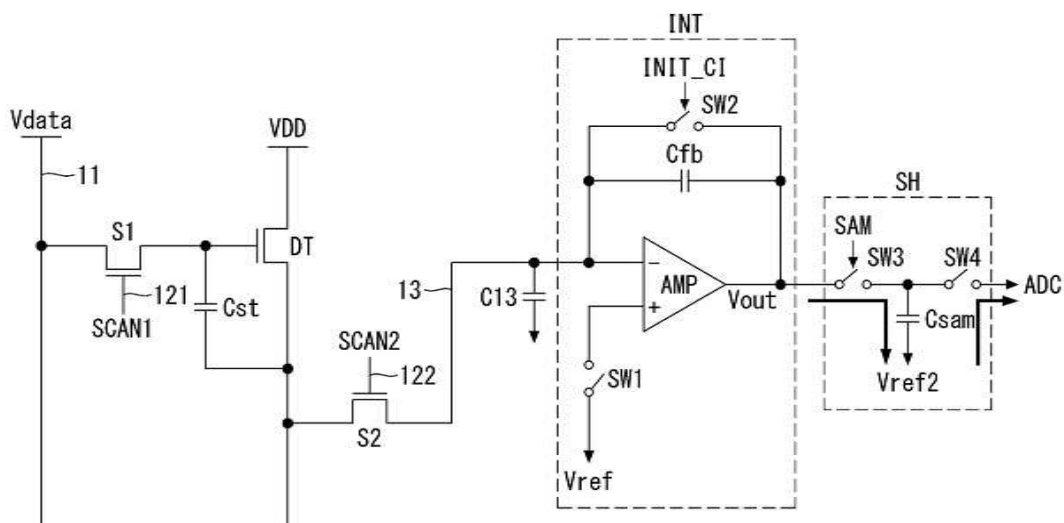
도면1



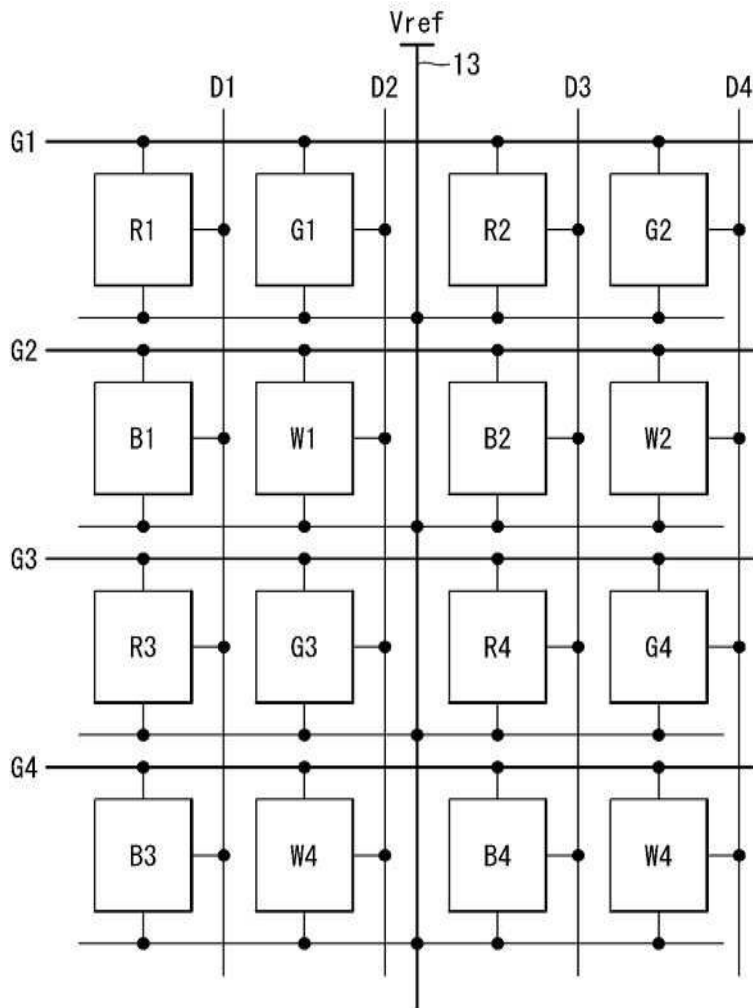
도면2



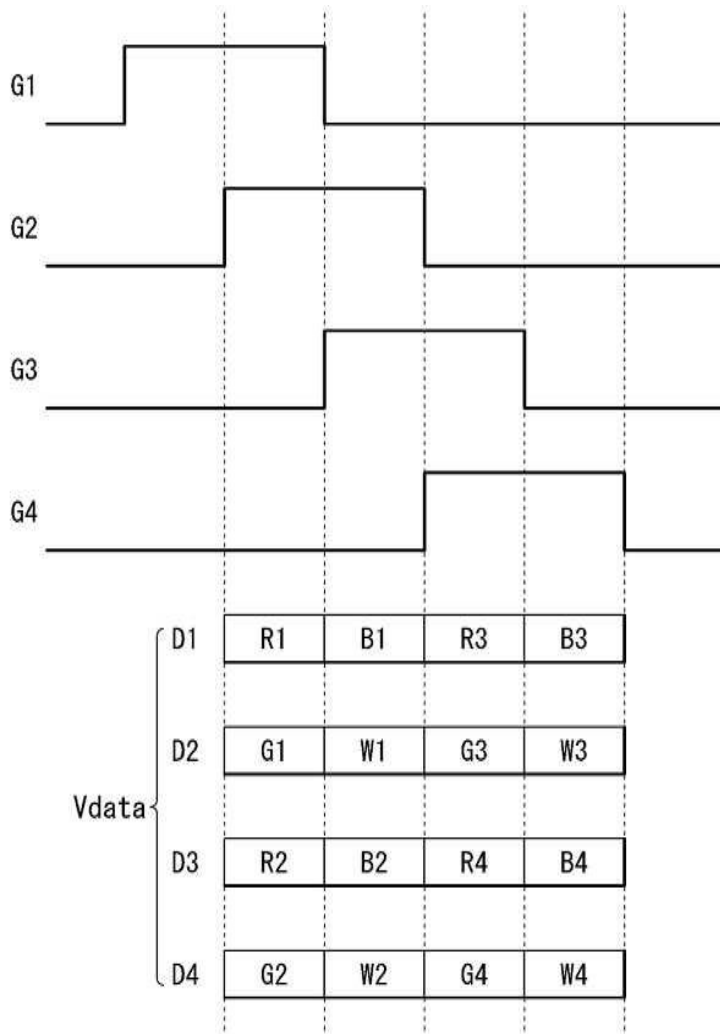
도면3



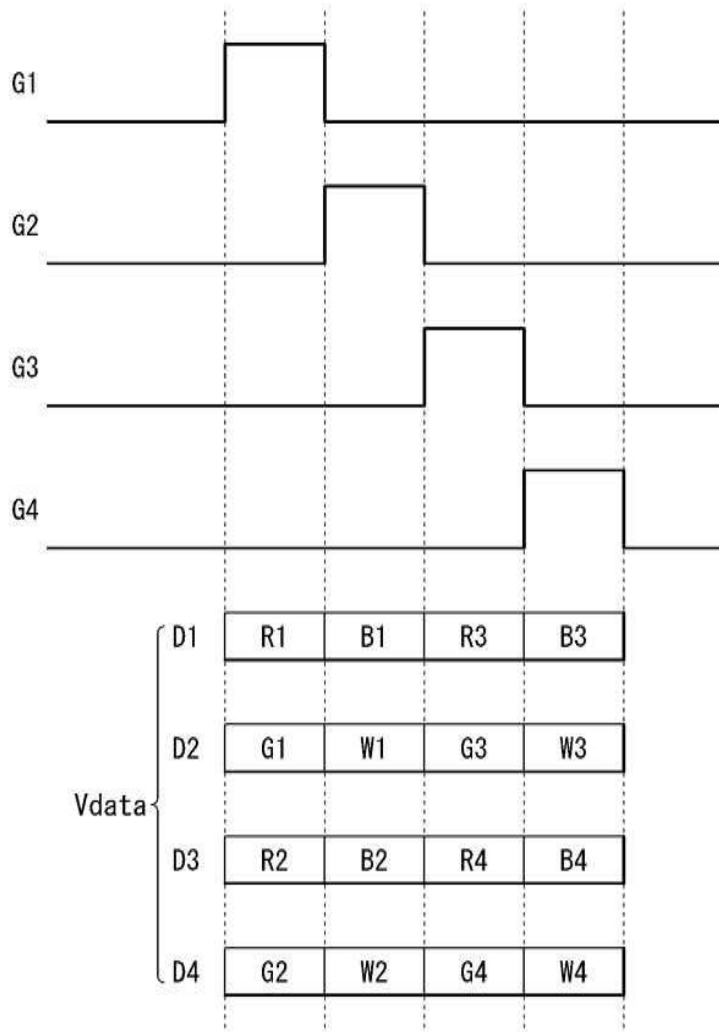
도면4



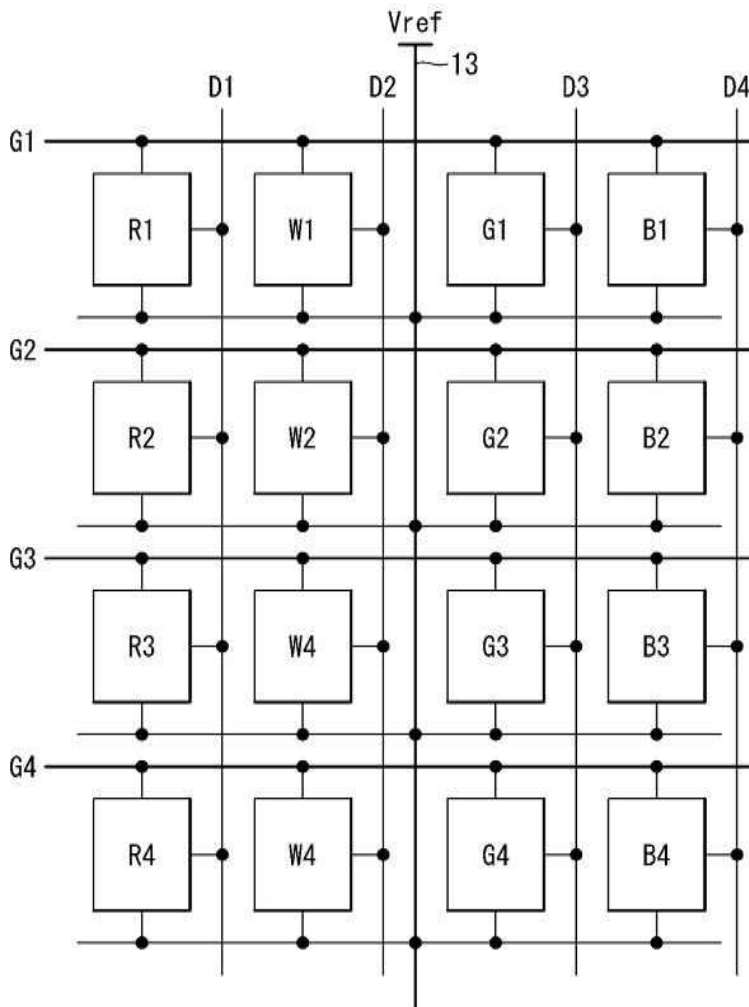
도면5



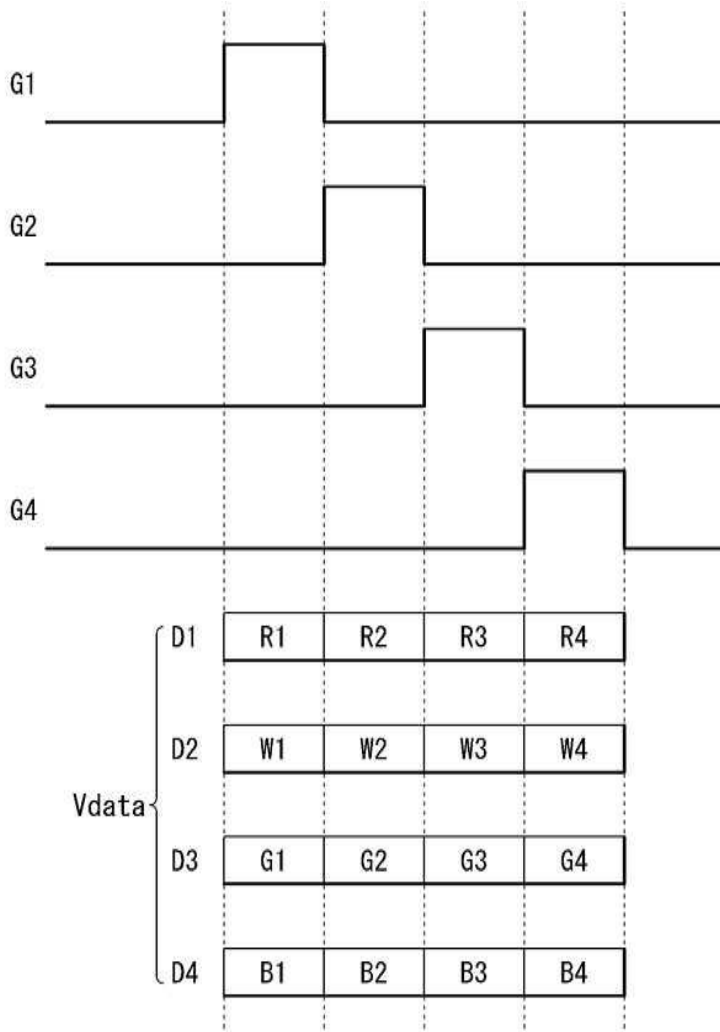
도면6



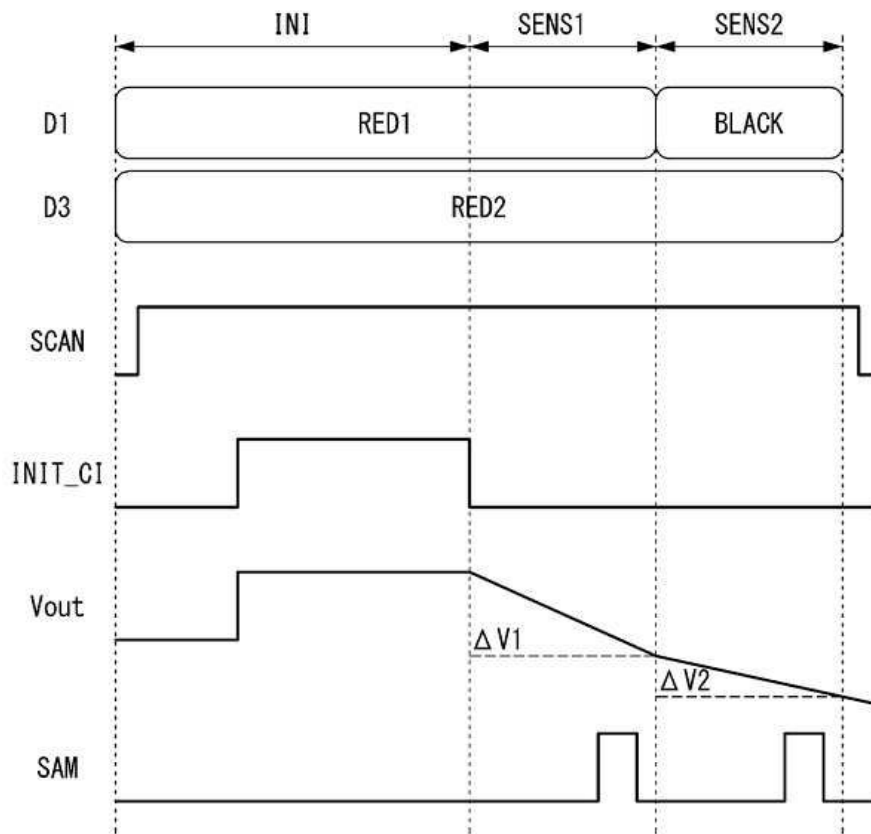
도면7



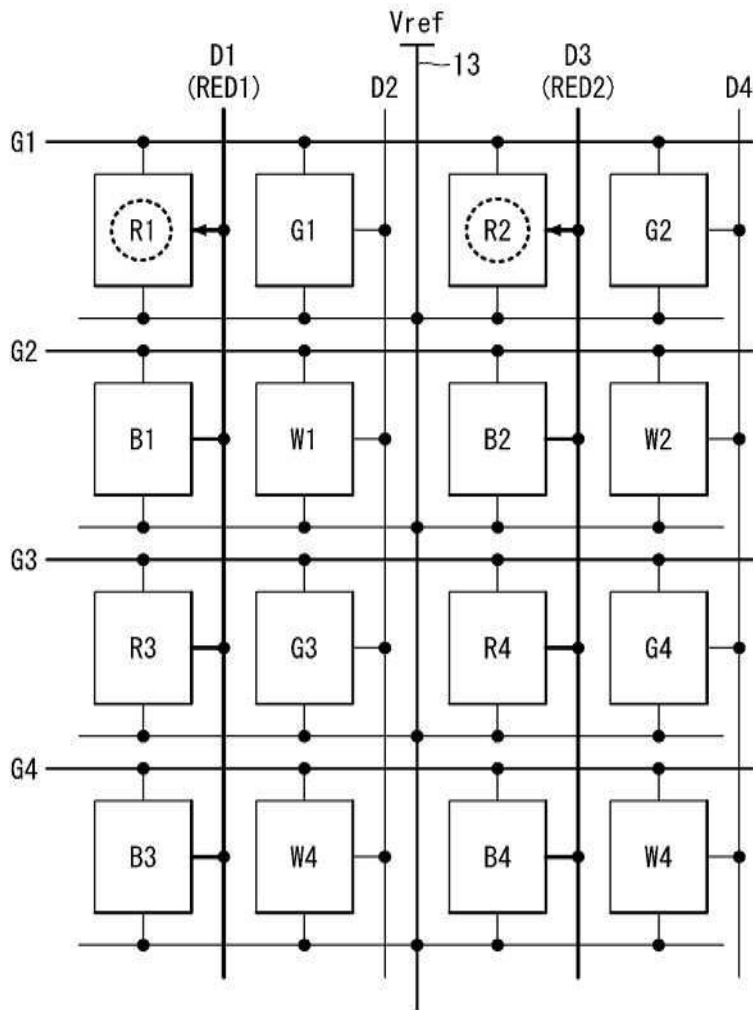
도면8



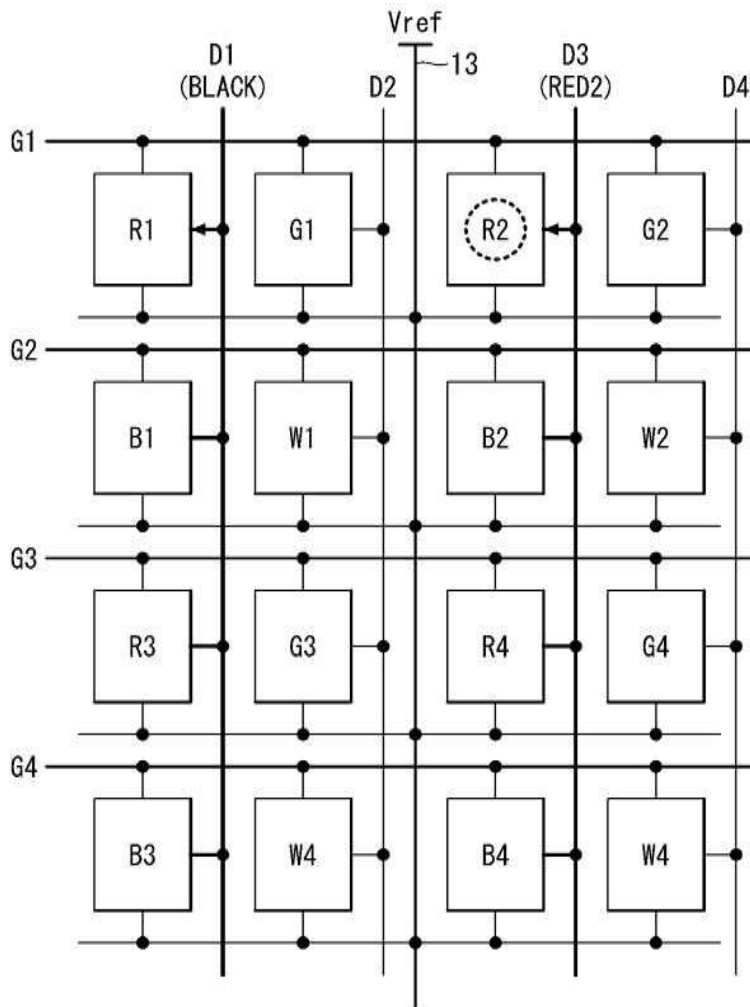
도면9



도면10a



도면10b



专利名称(译)	电致发光显示器及其传感方法		
公开(公告)号	KR1020190030060A	公开(公告)日	2019-03-21
申请号	KR1020170117309	申请日	2017-09-13
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김현욱 이상훈 김상윤		
发明人	김현욱 이상훈 김상윤		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3225 G09G2230/00 G09G2300/0452 G09G2300/0828 G09G2310/08 G09G2320/043		
外部链接	Espacenet		

摘要(译)

本发明涉及一种电致发光显示器及其感测方法，其中，该电致发光显示器包括相同颜色的第一和第二子像素，连接至该第一子像素的第一数据线和第二子像素。第二数据线连接到栅极线，第一和第二子像素共享的栅极线以及第一和第二子像素共享的感测线。在第一感测周期中，第一子像素和第二子像素被同时初始化，然后被同时感测。在第一感测周期之后的第二感测周期中感测第一子像素和第二子像素中的一个。

