



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0061777  
(43) 공개일자 2018년06월08일

(51) 국제특허분류(Int. Cl.)  
*H01L 27/32* (2006.01) *H01L 51/50* (2006.01)  
*H01L 51/52* (2006.01)

(52) CPC특허분류  
*H01L 27/3246* (2013.01)  
*H01L 27/3258* (2013.01)

(21) 출원번호 10-2016-0161325

(22) 출원일자 2016년11월30일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자  
이상빈  
경기도 파주시 월롱면 엘씨디로 201, H동 1802호  
(정다운마을 기숙사)

윤희근  
경기도 파주시 한빛로 70, 511-1504 (야당동, 한  
빛마을 5단지 캐슬엔칸타빌)  
(뒷면에 계속)

(74) 대리인  
특허법인네이트

전체 청구항 수 : 총 9 항

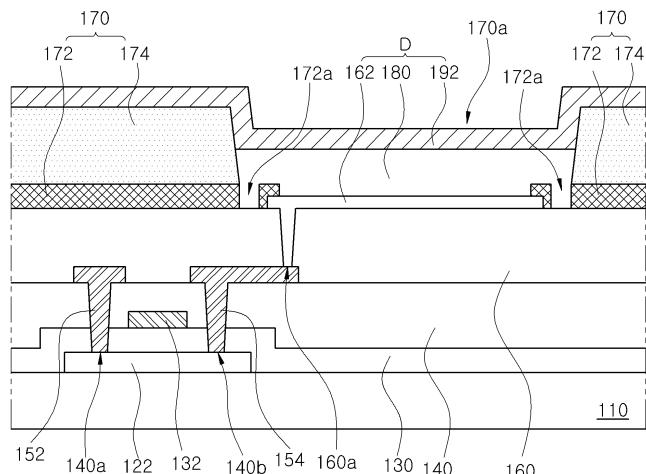
(54) 발명의 명칭 유기발광다이오드 표시장치

### (57) 요 약

본 발명은 유기발광다이오드 표시장치에 관한 것으로, 본 발명의 유기발광다이오드 표시장치는, 기판과, 기판 상의 화소영역에 위치하는 제1 전극과, 제1 전극의 가장자리를 덮으며 제1 전극을 노출하는 뱅크와, 화소영역 내의 제1 전극 상부의 발광층과, 발광층 상부의 제2 전극을 포함하며, 뱅크는 제1 뱅크와 제1 뱅크 상부의 제2 뱅크를 포함하고, 제1 뱅크는 제2 뱅크의 측면으로부터 화소영역 내로 돌출된 돌출부를 포함하며, 제1 뱅크의 돌출부는 제1 전극의 노출된 부분을 둘러싸는 흄을 갖고, 발광층은 흄 내에 형성된다.

이에 따라, 용액 공정을 통해 균일한 두께의 발광층을 형성함으로써, 화질을 향상시킬 수 있다.

### 대 표 도 - 도4



(52) CPC특허분류

*H01L 27/3283* (2013.01)

*H01L 51/5012* (2013.01)

*H01L 51/5203* (2013.01)

(72) 발명자

**윤준호**

서울특별시 양천구 목동동로 180, 102동 1304호 (신정동, 신정동 아이파크)

---

**김준영**

인천광역시 연수구 독배로40번길 21, 303동 702호  
(옥련동, 유한빌딩)

## 명세서

### 청구범위

#### 청구항 1

기판과;

상기 기판 상의 보호막과;

상기 보호막 상의 화소영역에 위치하는 제1 전극과;

상기 제1 전극의 가장자리를 덮으며 상기 제1 전극을 노출하는 뱅크와;

상기 화소영역 내의 상기 제1 전극 상부의 발광층과;

상기 발광층 상부의 제2 전극

을 포함하며,

상기 뱅크는 제1 뱅크와 상기 제1 뱅크 상부의 제2 뱅크를 포함하고,

상기 제1 뱅크는 상기 제2 뱅크의 측면으로부터 상기 화소영역 내로 돌출된 돌출부를 포함하며,

상기 제1 뱅크의 돌출부는 상기 제1 전극의 노출된 부분을 둘러싸는 홈을 가지는 유기발광다이오드 표시장치.

#### 청구항 2

제1항에 있어서,

상기 홈은 상기 제1 전극과 이격되는 유기발광다이오드 표시장치.

#### 청구항 3

제2항에 있어서,

상기 홈은 상기 제1 전극의 측면을 둘러싸는 유기발광다이오드 표시장치.

#### 청구항 4

제3항에 있어서,

상기 홈은 상기 보호막의 상면을 노출하는 유기발광다이오드 표시장치.

#### 청구항 5

제2항에 있어서,

상기 홈은 상기 제1 전극 상부에 위치하는 유기발광다이오드 표시장치.

#### 청구항 6

제1항에 있어서,

상기 홈의 일측은 상기 제2 뱅크의 측면과 일치하는 유기발광다이오드 표시장치.

### 청구항 7

제1항에 있어서,

상기 발광층은 상기 홈 내에도 형성되는 유기발광다이오드 표시장치.

### 청구항 8

제7항에 있어서,

상기 홈 내의 상기 발광층은 상기 보호막과 접촉하는 유기발광다이오드 표시장치.

### 청구항 9

제1항 내지 제8항 중 어느 한 항에 있어서,

상기 제1 뱅크는 친수성을 갖고, 상기 제2 뱅크는 소수성을 가지는 유기발광다이오드 표시장치.

## 발명의 설명

### 기술 분야

[0001]

본 발명은 유기발광다이오드 표시장치에 관한 것으로, 특히 균일한 휘도를 제공할 수 있는 대면적, 고해상도 유기발광다이오드 표시장치에 관한 것이다.

## 배경 기술

[0003]

최근, 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판표시장치(flat panel display)가 널리 개발되어 다양한 분야에 적용되고 있다.

[0004]

평판표시장치 중에서, 유기 전계발광 표시장치 또는 유기 전기발광 표시장치(organic electroluminescent display device)라고도 불리는 유기발광다이오드 표시장치(organic light emitting diode display device: OLED display device)는, 전자 주입 전극인 음극과 정공 주입 전극인 양극 사이에 형성된 발광층에 전하를 주입하여 전자와 정공이 엑시톤(exciton)을 형성한 후, 이 엑시톤이 발광 재결합(radiative recombination) 함으로써 빛을 내는 소자이다. 이러한 유기발광다이오드 표시장치는 플라스틱과 같은 유연한 기판(flexible substrate) 위에도 형성할 수 있을 뿐 아니라, 자체 발광형이기 때문에 대조비(contrast ratio)가 크며, 응답시간이 수 마이크로초( $\mu$ s) 정도이므로 통화상 구현이 쉽고, 시야각의 한정이 없으며 저온에서도 안정적이고, 직류 5V 내지 15V의 비교적 낮은 전압으로 구동이 가능하므로 구동회로의 제작 및 설계가 용이한 장점을 가진다.

[0005]

유기발광다이오드 표시장치의 발광층은 미세금속마스크(fine metal mask)를 이용하여 유기발광물질을 선택적으로 증착하는 진공 열 증착(vacuum thermal evaporation)법에 의해 형성된다.

[0006]

그런데, 이러한 증착 공정은 마스크 구비 등에 의해 제조 비용을 증가시키며, 마스크의 제작 편차, 처짐, 쇄도 우 효과(shadow effect) 등에 의해 대면적 및 고해상도 표시장치에 적용하기 어려운 문제가 있다.

[0007]

이를 해결하기 위해, 용액 공정(soluble process)에 의해 발광층을 형성하는 방법이 제안되었다. 이러한 용액 공정에 의해 형성된 발광층을 포함하는 종래의 유기발광다이오드 표시장치에 대해 도면을 참조하여 설명한다.

[0008]

도 1은 종래의 유기발광다이오드 표시장치를 개략적으로 도시한 단면도로, 하나의 화소영역을 도시한다.

[0009]

도 1에 도시한 바와 같이, 기판(10) 상의 화소영역에 제1 전극(20)이 형성된다. 제1 전극(20) 상부에는 제1 전극(20)의 가장자리를 덮는 뱅크(30)가 형성된다. 뱅크(30)는 하부 뱅크(32)와, 하부 뱅크(32) 상부의 상부 뱅크

(34)를 포함한다.

- [0010] 뱅크(30)로 둘러싸인 제1 전극(20) 상부에는 발광층(40)이 형성되고, 발광층(40)과 뱅크(30) 상부에는 실질적으로 기판(10) 전면에 제2 전극(50)이 형성된다. 제1 전극(20)과 발광층(40) 및 제2 전극(50)은 유기발광다이오드(D)를 이룬다.
- [0011] 여기서, 발광층(40)은 용액 공정을 통해 형성된다. 보다 상세하게는, 뱅크(30)로 둘러싸여 노출된 제1 전극(20) 상에 유기발광물질을 포함하는 용액을 적하(drop)한 후, 이를 건조하여 발광층(40)을 형성한다. 이때, 뱅크(30)는 발광층(40)이 형성될 영역을 정의하고, 한 화소영역에 적하된 용액이 인접한 화소영역으로 침투하는 것을 방지한다.
- [0012] 그런데, 이러한 용액 공정에 의해 발광층(40)을 형성할 때, 용액의 건조 과정에서 용매의 증발이 균일하게 이루어지지 않아, 화소영역 내에 형성된 발광층(40)은 평탄도가 저하된다. 즉, 용액이 건조될 때, 화소영역의 중앙과 가장자리에서 용매의 건조 속도가 달라, 화소영역의 중앙에서 가장자리로 갈수록 발광층(40)의 높이가 높아지게 된다. 따라서, 화소영역의 중앙에서 가장자리로 갈수록 발광층(40)의 두께가 두꺼워지고, 발광층(40)은 U자 모양으로 형성된다.
- [0013] 한편, 발광층(40)은 발광 효율을 높이기 위해 다중층 구조를 가지는데, 적층될수록 평탄도 저하는 더욱 심해진다.
- [0014] 도 2는 종래의 유기발광다이오드 표시장치에서 발광층의 프로파일을 개략적으로 도시한 도면이다.
- [0015] 도 2에 도시한 바와 같이, 발광층(도 1의 40)은 순차적으로 적층된 정공주입층(hole injecting layer: HIL)과 정공수송층(hole transporting layer: HTL) 그리고 발광물질층(emitting material layer: EML)을 포함하며, 정공주입층(HIL)과 정공수송층(HTL) 및 발광물질층(EML)의 각각은 용액 공정을 통해 형성된다. 여기서, 도면부호 BK1은 제1 뱅크를 나타낸다.
- [0016] 이때, 화소영역의 중앙에 비해 가장자리에서 정공주입층(HIL)의 높이가 높으며, 이러한 정공주입층(HIL)에 의해 정공수송층(HTL) 및 발광물질층(EML)으로 갈수록, 막의 평탄도가 저하된다. 이에 따라, 막의 두께가 불균일해지며, 평탄도가 악화되는 지점이 화소영역의 중앙 쪽으로 이동되는 경향이 나타난다.
- [0017] 이러한 불균일한 두께의 발광층을 갖는 유기발광다이오드는 발광이 균일하지 않으며, 이에 따라, 유기발광다이오드의 표시장치의 휘도가 불균일하게 되어 화질이 저하된다.

## 발명의 내용

### 해결하려는 과제

- [0019] 상기한 문제점을 해결하기 위하여, 본 발명은 증착 공정에 의한 유기발광다이오드 표시장치의 제조 비용 증가와 면적 및 해상도 제약 문제를 해결하고자 한다.
- [0020] 또한, 본 발명은 유기발광다이오드 표시장치의 휘도 균일도 문제를 해결하고자 한다.

### 과제의 해결 수단

- [0022] 상기의 목적을 달성하기 위하여, 본 발명에 따른 유기발광다이오드 표시장치는, 기판과, 기판 상의 화소영역에 위치하는 제1 전극과, 제1 전극의 가장자리를 덮으며 제1 전극을 노출하는 뱅크와, 화소영역 내의 제1 전극 상부의 발광층과, 발광층 상부의 제2 전극을 포함하며, 뱅크는 제1 뱅크와 제1 뱅크 상부의 제2 뱅크를 포함하고, 제1 뱅크는 제2 뱅크의 측면으로부터 화소영역 내로 돌출된 돌출부를 포함하며, 제1 뱅크의 돌출부는 제1 전극의 노출된 부분을 둘러싸는 흄을 갖고, 발광층은 흄 내에 형성된다.
- [0023] 이때, 흄은 제1 전극의 측면을 둘러싸며, 제1 전극 하부의 보호막의 상면을 노출할 수 있다.
- [0024] 이와 달리, 흄은 제1 전극 상부에 위치할 수 있다.
- [0025] 흄의 일측은 제2 뱅크의 측면과 일치할 수 있다.

[0026] 여기서, 제1 뱅크는 친수성을 갖고, 제2 뱅크는 소수성을 가질 수 있다.

### 발명의 효과

[0028] 본 발명에서는, 유기발광다이오드의 발광층을 용액 공정으로 형성함으로써, 제조 비용이 절감되고 대면적 및 고해상도의 유기발광다이오드 표시장치를 제공할 수 있다.

[0029] 또한, 제1 뱅크와 제2 뱅크를 포함하는 뱅크의 제1 뱅크에 흠을 형성하여 제1 뱅크의 흠 내에 발광층이 형성되도록 함으로써, 발광층의 평탄도를 개선하여 균일한 두께의 박막을 형성할 수 있다. 이에 따라, 화질을 향상시킬 수 있다.

[0030] 또한, 불균일한 두께의 발광층에 의해 야기되는 소비전력 상승 및 수명 저하를 방지할 수 있다.

### 도면의 간단한 설명

[0032] 도 1은 종래의 유기발광다이오드 표시장치를 개략적으로 도시한 단면도로, 하나의 화소영역을 도시한다.

도 2는 종래의 유기발광다이오드 표시장치에서 발광층의 프로파일을 개략적으로 도시한 도면이다.

도 3은 본 발명의 실시예에 따른 유기발광다이오드 표시장치의 하나의 화소영역을 나타내는 회로도이다.

도 4는 본 발명의 제1 실시예에 따른 유기발광다이오드 표시장치의 개략적인 단면도이다.

도 5는 본 발명의 제1 실시예에 따른 유기발광다이오드 표시장치의 개략적인 평면도이다.

도 6은 본 발명의 제1 실시예에 따른 유기발광다이오드 표시장치에서 발광층의 프로파일을 개략적으로 도시한 도면이다.

도 7은 본 발명의 제2 실시예에 따른 유기발광다이오드 표시장치의 개략적인 단면도이다.

### 발명을 실시하기 위한 구체적인 내용

[0033] 본 발명에 따른 유기발광다이오드 표시장치는, 기판과, 상기 기판 상의 보호막과, 상기 보호막 상의 화소영역에 위치하는 제1 전극과, 상기 제1 전극의 가장자리를 덮으며 상기 제1 전극을 노출하는 뱅크와, 상기 화소영역 내의 상기 제1 전극 상부의 발광층과, 상기 발광층 상부의 제2 전극을 포함하며, 상기 뱅크는 제1 뱅크와 상기 제1 뱅크 상부의 제2 뱅크를 포함하고, 상기 제1 뱅크는 상기 제2 뱅크의 측면으로부터 상기 화소영역 내로 돌출된 돌출부를 포함하며, 상기 제1 뱅크의 돌출부는 상기 제1 전극의 노출된 부분을 둘러싸는 흠을 가진다.

[0034] 상기 흠은 상기 제1 전극과 이격된다.

[0035] 상기 흠은 상기 제1 전극의 측면을 둘러싼다.

[0036] 상기 흠은 상기 보호막의 상면을 노출한다.

[0037] 상기 흠은 상기 제1 전극 상부에 위치한다.

[0038] 상기 흠의 일측은 상기 제2 뱅크의 측면과 일치한다.

[0039] 상기 발광층은 상기 흠 내에도 형성된다.

[0040] 상기 흠 내의 상기 발광층은 상기 보호막과 접촉한다.

[0041] 상기 제1 뱅크는 친수성을 갖고, 상기 제2 뱅크는 소수성을 가진다.

[0043] 이하, 도면을 참조하여 본 발명의 실시예에 따른 유기발광다이오드 표시장치에 대하여 상세히 설명한다.

[0044] 도 3은 본 발명의 실시예에 따른 유기발광다이오드 표시장치의 하나의 화소영역을 나타내는 회로도이다.

[0045] 도 3에 도시한 바와 같이, 본 발명의 실시예에 따른 유기발광다이오드 표시장치는 서로 교차하여 화소영역(P)을 정의하는 게이트 배선(GL)과 데이터 배선(DL)을 포함하고, 각각의 화소영역(P)에는 스위칭 박막트랜지스터(Ts)

와 구동 박막트랜지스터(Td), 스토리지 커패시터(Cst), 그리고 유기발광다이오드(D)가 형성된다.

[0046] 보다 상세하게, 스위칭 박막트랜지스터(Ts)의 게이트 전극은 게이트 배선(GL)에 연결되고 소스 전극은 데이터 배선(DL)에 연결된다. 구동 박막트랜지스터(Td)의 게이트 전극은 스위칭 박막트랜지스터(Ts)의 드레인 전극에 연결되고, 소스 전극은 고전위 전압(VDD)에 연결된다. 유기발광다이오드(D)의 애노드(anode)는 구동 박막트랜지스터(Td)의 드레인 전극에 연결되고, 캐소드(cathode)는 저전위 전압(VSS)에 연결된다. 스토리지 커패시터(Cst)는 구동 박막트랜지스터(Td)의 게이트 전극과 드레인 전극에 연결된다.

[0047] 이러한 유기발광다이오드 표시장치의 영상표시 동작을 살펴보면, 게이트 배선(GL)을 통해 인가된 게이트 신호에 따라 스위칭 박막트랜지스터(Ts)가 턴-온(turn-on) 되고, 이때, 데이터 배선(DL)으로 인가된 데이터 신호가 스위칭 박막트랜지스터(Ts)를 통해 구동 박막트랜지스터(Td)의 게이트 전극과 스토리지 커패시터(Cst)의 일 전극에 인가된다.

[0048] 구동 박막트랜지스터(Td)는 데이터 신호에 따라 턴-온 되어 유기발광다이오드(D)를 흐르는 전류를 제어하여 영상을 표시한다. 유기발광다이오드(D)는 구동 박막트랜지스터(Td)를 통하여 전달되는 고전위 전압(VDD)의 전류에 의하여 발광한다.

[0049] 즉, 유기발광다이오드(D)를 흐르는 전류의 양은 데이터 신호의 크기에 비례하고, 유기발광다이오드(D)가 방출하는 빛의 세기는 유기발광다이오드(D)를 흐르는 전류의 양에 비례하므로, 화소영역(P)은 데이터 신호의 크기에 따라 상이한 계조를 표시하고, 그 결과 유기발광다이오드 표시장치는 영상을 표시한다.

[0050] 스토리지 커패시터(Cst)는 데이터 신호에 대응되는 전하를 일 프레임(frame) 동안 유지하여 유기발광다이오드(D)를 흐르는 전류의 양을 일정하게 하고 유기발광다이오드(D)가 표시하는 계조를 일정하게 유지시키는 역할을 한다.

[0052] -제1 실시예-

[0053] 도 4는 본 발명의 제1 실시예에 따른 유기발광다이오드 표시장치의 개략적인 단면도이고, 도 5는 본 발명의 제1 실시예에 따른 유기발광다이오드 표시장치의 개략적인 평면도로, 하나의 화소영역을 도시한다. 편의를 위해, 도 5에서는 뱅크와 제1 전극만을 도시한다.

[0054] 도 4와 도 5에 도시한 바와 같이, 절연 기판(110) 상부에 패터닝된 반도체층(122)이 형성된다. 기판(110)은 유리 기판이나 폴리이미드와 같은 폴리머로 이루어진 플렉서블 기판일 수 있다.

[0055] 반도체층(122)은 산화물 반도체 물질로 이루어질 수 있는데, 이 경우 반도체층(122) 하부에는 차광패턴(도시하지 않음)과 베퍼층(도시하지 않음)이 형성될 수 있으며, 차광패턴은 반도체층(122)으로 입사되는 빛을 차단하여 반도체층(122)이 빛에 의해 열화되는 것을 방지한다. 베퍼층은 산화 실리콘 또는 질화 실리콘과 같은 무기 절연 물질로 이루어질 수 있다. 이와 달리, 반도체층(122)은 다결정 실리콘으로 이루어질 수도 있으며, 이 경우 기판(110)과 반도체층(122) 사이에는 베퍼층(도시하지 않음)이 형성될 수 있다. 또한, 다결정 실리콘으로 이루어진 반도체층(122)의 양 가장자리에는 불순물이 도핑되어 있을 수 있다.

[0056] 반도체층(122) 상부에는 절연물질로 이루어진 게이트 절연막(130)이 실질적으로 기판(110) 전면에 형성된다. 게이트 절연막(130)은 산화 실리콘(SiO<sub>2</sub>)과 같은 무기 절연물질로 형성될 수 있다. 반도체층(122)이 다결정 실리콘으로 이루어질 경우, 게이트 절연막(130)은 산화 실리콘(SiO<sub>2</sub>)이나 질화 실리콘(SiNx)으로 형성될 수 있다.

[0057] 게이트 절연막(130) 상부에는 금속과 같은 도전성 물질로 이루어진 게이트 전극(132)이 반도체층(122)의 중앙에 대응하여 형성된다. 또한, 게이트 절연막(130) 상부에는 게이트 배선(도시하지 않음)과 제1 커패시터 전극(도시하지 않음)이 형성될 수 있다. 게이트 배선은 일 방향을 따라 연장되고, 제1 커패시터 전극은 게이트 전극(132)에 연결된다.

[0058] 한편, 본 발명의 실시예에서는 게이트 절연막(130)이 기판(110) 전면에 형성되어 있으나, 게이트 절연막(130)은 게이트 전극(132)과 동일한 모양으로 패터닝될 수도 있다.

[0059] 게이트 전극(132) 상부에는 절연물질로 이루어진 층간 절연막(140)이 기판(110) 전면에 형성된다. 층간 절연막(140)은 산화 실리콘(SiO<sub>2</sub>)이나 질화 실리콘(SiNx)과 같은 무기 절연물질로 형성되거나, 포토 아크릴(photo acrylic)이나 벤조사이클로부텐(benzocyclobutene)과 같은 유기 절연물질로 형성될 수 있다.

- [0060] 층간 절연막(140)은 반도체층(122)의 양측 상면을 노출하는 제1 및 제2 컨택홀(140a, 140b)을 가진다. 제1 및 제2 컨택홀(140a, 140b)은 게이트 전극(132)의 양측에 게이트 전극(132)과 이격되어 위치한다. 여기서, 제1 및 제2 컨택홀(140a, 140b)은 게이트 절연막(130) 내에도 형성된다. 이와 달리, 게이트 절연막(130)이 게이트 전극(132)과 동일한 모양으로 패터닝될 경우, 제1 및 제2 컨택홀(140a, 140b)은 층간 절연막(140) 내에만 형성된다.
- [0061] 층간 절연막(140) 상부에는 금속과 같은 도전성 물질로 소스 및 드레인 전극(152, 154)이 형성된다. 또한, 층간 절연막(140) 상부에는 데이터 배선(도시하지 않음)과 전원배선(도시하지 않음) 및 제2 커패시터 전극(도시하지 않음)이 형성될 수 있다.
- [0062] 소스 및 드레인 전극(152, 154)은 게이트 전극(132)을 중심으로 이격되어 위치하며, 각각 제1 및 제2 컨택홀(140a, 140b)을 통해 반도체층(122)의 양측과 접촉한다. 도시하지 않았지만, 데이터 배선은 게이트 배선에 수직한 방향으로 연장되고 게이트 배선과 교차하여 화소영역을 정의하며, 고전위 전압을 공급하는 전원배선은 데이터 배선과 이격되어 위치한다. 제2 커패시터 전극은 드레인 전극(154)과 연결되고, 제1 커패시터 전극과 중첩하여 둘 사이의 층간 절연막(140)을 유전체로 스토리지 커패시터를 이룬다.
- [0063] 한편, 반도체층(122)과, 게이트 전극(132), 그리고 소스 및 드레인 전극(152, 154)은 박막트랜지스터를 이룬다. 여기서, 박막트랜지스터는 반도체층(122)의 일측, 즉, 반도체층(122)의 상부에 게이트 전극(132)과 소스 및 드레인 전극(152, 154)이 위치하는 코플라나(coplanar) 구조를 가진다.
- [0064] 이와 달리, 박막트랜지스터는 반도체층의 하부에 게이트 전극이 위치하고 반도체층의 상부에 소스 및 드레인 전극이 위치하는 역 스태거드(inverted staggered) 구조를 가질 수 있다. 이 경우, 반도체층은 비정질 실리콘으로 이루어질 수 있다.
- [0065] 여기서, 박막트랜지스터는 유기발광다이오드 표시장치의 구동 박막트랜지스터에 해당하며, 구동 박막트랜지스터와 동일한 구조의 스위칭 박막트랜지스터(도시하지 않음)가 기판(110) 상에 더 형성된다. 구동 박막트랜지스터의 게이트 전극(132)은 스위칭 박막트랜지스터의 드레인 전극(도시하지 않음)에 연결되고 구동 박막트랜지스터의 소스 전극(152)은 전원배선(도시하지 않음)에 연결된다. 또한, 스위칭 박막트랜지스터의 게이트 전극(도시하지 않음)과 소스 전극(도시하지 않음)은 게이트 배선 및 데이터 배선과 각각 연결된다.
- [0066] 소스 및 드레인 전극(152, 154) 상부에는 절연물질로 보호막(160)이 실질적으로 기판(110) 전면에 형성된다. 보호막(160)은 벤조사이클로부텐이나 포토 아크릴과 같은 유기 절연물질로 형성될 수 있다. 한편, 보호막(160) 하부에는 산화 실리콘(SiO<sub>2</sub>)이나 질화 실리콘(SiNx)과 같은 무기 절연물질로 형성된 무기 절연막이 더 형성될 수도 있다.
- [0067] 보호막(160)은 드레인 전극(154)을 노출하는 드레인 컨택홀(160a)을 가진다. 여기서, 드레인 컨택홀(160a)은 제2 컨택홀(140b)과 이격되어 형성된 것으로 도시되어 있으나, 드레인 컨택홀(160a)은 제2 컨택홀(140b) 바로 위에 형성될 수도 있다.
- [0068] 보호막(160) 상부의 화소영역에는 비교적 일함수가 높은 도전성 물질로 제1 전극(162)이 형성된다. 제1 전극(162)은 드레인 컨택홀(160a)을 통해 드레인 전극(154)과 접촉한다. 일례로, 제1 전극(162)은 인듐-틴-옥사이드(indium tin oxide: ITO)나 인듐-징크-옥사이드(indium zinc oxide: IZO)와 같은 투명 도전성 물질로 형성될 수 있다.
- [0069] 제1 전극(162) 상부에는 절연물질로 뱅크(170)가 형성된다. 뱅크(170)는 인접한 화소영역 사이에 위치하고, 제1 전극(162)을 노출하는 투과홀(170a)을 가지며, 제1 전극(162)의 가장자리를 덮는다.
- [0070] 뱅크(170)는 제1 뱅크(172)와 제1 뱅크(172) 상부의 제2 뱅크(174)를 포함한다. 여기서, 제2 뱅크(174)의 폭이 제1 뱅크(172)의 폭보다 좁아, 제1 뱅크(172)는 제2 뱅크(174)의 측면으로부터 화소영역 내로 돌출된 돌출부를 포함한다. 또한, 제1 뱅크(172)의 돌출부는 제1 전극(162)의 노출된 부분을 둘러싸는 흄(172a)을 가진다.
- [0071] 보다 상세하게, 흄(172a)은 제1 전극(162)과 이격되고, 제1 전극(162)의 측면을 둘러싼다. 흄(172a)이 제1 전극(162)과 이격되지 않고 제1 전극(162) 전극의 측면을 둘러쌀 경우, 흄(172a)은 제1 전극(162)을 노출하게 되고, 이에 따라 원하지 않는 영역에서 발광이 발생하는 문제가 있다.
- [0072] 흄(172a)의 깊이는 제1 뱅크(172)의 두께와 동일하여, 흄(172a)은 제1 뱅크(172) 하부에 위치하는 보호막(160)의 상면을 노출할 수 있다. 이와 달리, 흄(172a)의 깊이는 제1 뱅크(172)의 두께보다 작을 수 있다. 또는, 흄(172a)의 깊이는 제1 뱅크(172)의 두께보다 클 수도 있으며, 이에 따라, 흄(172a)은 보호막(160) 내에까지 연장

되어 형성될 수도 있다.

[0073] 또한, 홈(172a)의 일측은 제2 뱅크(174)의 측면과 일치할 수 있다. 이와 달리, 홈(172a)의 일측은 제2 뱅크(174)의 측면과 이격될 수도 있다.

[0074] 여기서, 제1 전극(160)을 노출하는 투파홀(170a)과 제1 전극(160)의 노출된 부분을 둘러싸는 홈(172a)은 동일한 모양을 가지는 것이 바람직하다. 도 5에서는 투파홀(170a) 및 홈(172a)이 직사각형 모양인 것으로 도시하였으나, 투파홀(170a) 및 홈(172a)의 모양은 변경될 수 있다. 예를 들어, 투파홀(170a) 및 홈(172a)의 모서리는 곡면으로 이루어질 수 있다. 이와 달리, 투파홀(170a) 및 홈(172a)은 장축과 단축을 갖는 실질적으로 긴 원 모양이거나, 다각형 모양일 수도 있으며, 이에 한정되지 않는다.

[0075] 한편, 홈(172a)의 단면은 사각형 모양인 것으로 도시하였으나, 홈(172a)의 단면 형상은 이에 한정되지 않으며, 변경될 수 있다. 예를 들어, 홈(172a)의 단면 형상은 삼각형이나 반원 모양일 수도 있다.

[0076] 제1 뱅크(172)는 상대적으로 표면 에너지가 높은 물질로 이루어져 추후 형성되는 발광층 재료와의 접촉각을 낮추고, 제2 뱅크(174)는 상대적으로 표면 에너지가 낮은 물질로 이루어져 추후 형성되는 발광층 재료와의 접촉각을 크게 함으로써 인접한 화소영역으로 발광층 재료가 넘치는 것을 방지한다. 따라서, 제1 뱅크(172)의 표면 에너지는 제2 뱅크(174)의 표면 에너지보다 높다. 일례로, 제1 뱅크(172)는 친수성 특성을 갖는 무기 절연물질이나 유기 절연물질로 이루어질 수 있으며, 제2 뱅크(174)는 소수성 특성을 갖는 유기 절연물질로 이루어질 수 있다.

[0077] 이와 달리, 제1 뱅크(172)와 제2 뱅크(174)는 동일 물질로 이루어진 일체형 구조일 수 있으며, 이때, 제1 뱅크(172)와 제2 뱅크(174)는 소수성 특성을 갖는 유기 절연물질로 이루어질 수 있다.

[0078] 뱅크(170)의 투파홀(170a)을 통해 노출된 제1 전극(162) 상부에는 발광층(180)이 형성된다. 이러한 발광층(180)은 용액 공정(soluble process)을 통해 형성될 수 있다. 용액 공정으로는 다수의 노즐을 포함하는 분사장치를 이용한 인쇄법이나 코팅법이 이용될 수 있으며, 이에 한정되지 않는다. 일례로, 용액 공정으로 잉크젯 인쇄법(inkjet printing method)이 이용될 수 있다.

[0079] 여기서, 발광층(180)은 제1 뱅크(172)의 홈(172a) 내에도 형성되며, 화소영역의 가장자리에서 발광층(180)의 높이가 낮아지게 되어, 막의 평탄도가 개선된다. 이에 대해, 추후 상세히 설명한다.

[0080] 도시하지 않았지만, 발광층(180)은 제1 전극(162) 상부로부터 순차적으로 적층된 정공보조층(hole auxiliary layer)과 발광물질층(emitting material layer: EML), 그리고 전자보조층(electron auxiliary layer)을 포함할 수 있다. 정공보조층은 정공주입층(hole injecting layer: HIL)과 정공수송층(hole transporting layer: HTL) 중 적어도 하나를 포함할 수 있으며, 전자보조층은 전자수송층(electron transporting layer: ETL)과 전자주입층(electron injecting layer: EIL) 중 적어도 하나를 포함할 수 있다.

[0081] 여기서, 정공보조층과 발광물질층은 투파홀(170a) 내에만 형성되고, 전자보조층은 실질적으로 기판(110) 전면에 형성될 수 있다. 이러한 경우, 정공보조층과 발광물질층은 용액 공정을 통해 형성될 수 있으며, 전자보조층은 전공 증착 공정을 통해 형성될 수 있다.

[0082] 발광층(180) 상부에는 비교적 일함수가 낮은 도전성 물질로 제2 전극(192)이 실질적으로 기판(110) 전면에 형성된다. 여기서, 제2 전극(192)은 알루미늄(aluminum)이나 마그네슘(magnesium), 은(silver) 또는 이들의 합금으로 형성될 수 있다.

[0083] 제1 전극(162)과 발광층(180) 및 제2 전극(192)은 유기발광다이오드(D)를 이루며, 제1 전극(162)은 애노드(anode)의 역할을 하고, 제2 전극(192)은 캐소드(cathode)의 역할을 한다.

[0084] 도시하지 않았지만, 제2 전극(192) 상에는, 외부 수분이 유기 발광다이오드(D)로 침투하는 것을 방지하기 위해, 인캡슐레이션 필름(encapsulation film, 도시하지 않음)이 형성될 수 있다. 예를 들어, 인캡슐레이션 필름은 제1 무기 절연층과, 유기 절연층 및 제2 무기 절연층의 적층 구조를 가질 수 있으나, 이에 한정되지 않는다.

[0085] 여기서, 본 발명의 실시예에 따른 유기발광다이오드 표시장치는 발광층(180)으로부터 발광된 빛이 제2 전극(192)을 통해 외부로 출력되는 상부발광방식(top emission type)일 수 있다. 이때, 제1 전극(162)은 불투명 도전성 물질로 이루어진 반사층(도시하지 않음)을 더 포함한다. 일례로, 반사층은 알루미늄-팔라듐-구리(aluminum-palladium-copper: APC) 합금으로 형성될 수 있으며, 제1 전극(162)은 ITO/APC/ITO의 3중층 구조를 가질 수 있다. 또한, 제2 전극(192)은 빛이 투과되도록 상대적으로 얇은 두께를 가지며, 제2 전극(192)의 빛 투

과도는 약 45-50%일 수 있다.

[0086] 이와 달리, 본 발명의 실시예에 따른 유기발광다이오드 표시장치는 발광층(180)으로부터 발광된 빛이 제1 전극(162)을 통해 외부로 출력되는 하부발광방식(bottom emission type)일 수 있다.

[0088] 도 6은 본 발명의 제1 실시예에 따른 유기발광다이오드 표시장치에서 발광층의 프로파일을 개략적으로 도시한 도면이다.

[0089] 도 6에 도시한 바와 같이, 발광층(도 4의 180)은 순차적으로 적층된 정공주입층(HIL)과 정공수송층(HTL) 그리고 발광물질층(EML)을 포함하며, 정공주입층(HIL)과 정공수송층(HTL) 및 발광물질층(EML)의 각각은 용액 공정을 통해 형성된다.

[0090] 이때, 화소영역의 가장자리에서 제1 뱅크(BK1)는 홈(도 4의 172a)을 가지며, 정공주입층(HIL)은 제1 뱅크(BK1)의 홈(도 4의 172a) 내에도 형성되므로, 화소영역의 가장자리에서 정공주입층(HIL)의 높이는 종래에 비해 낮아지게 된다. 이에 따라, 정공주입층(HIL)의 평탄도가 개선되고, 정공주입층(HIL) 상부에 적층되는 정공수송층(HTL)과 발광물질층(EML)의 평탄도 또한 개선된다.

[0091] 따라서, 균일한 두께를 갖는 발광층(도 4의 180)을 형성할 수 있다.

[0093] -제2 실시예-

[0094] 도 7은 본 발명의 제2 실시예에 따른 유기발광다이오드 표시장치의 개략적인 단면도이다.

[0095] 도 7에 도시한 바와 같이, 기판(210) 상의 화소영역에 비교적 일함수가 높은 도전성 물질로 제1 전극(262)이 형성된다. 일례로, 제1 전극(262)은 인듐-틴-옥사이드(indium tin oxide: ITO)나 인듐-징크-옥사이드(indium zinc oxide: IZO)와 같은 투명 도전성 물질로 형성될 수 있다.

[0096] 도시하지 않았지만, 기판(210)과 제1 전극(262) 사이에는 다수의 절연막, 예를 들면, 게이트 절연막과 충간 절연막 및 보호막이 형성될 수 있다.

[0097] 또한, 기판(210)과 제1 전극(262) 사이에는 스위칭 박막트랜지스터와 구동 박막트랜지스터, 스토리지 커패시터, 게이트 배선, 데이터 배선, 그리고 전원배선이 형성될 수 있으며, 스위칭 박막트랜지스터와 구동 박막트랜지스터는 도 4에 도시된 박막트랜지스터와 동일한 구조를 가질 수 있다.

[0098] 제1 전극(262) 상부에는 절연물질로 뱅크(270)가 형성되며, 뱅크(270)는 인접한 화소영역 사이에 위치하고, 제1 전극(262)을 노출하는 투과홀(270a)을 가지며, 제1 전극(262)의 가장자리를 덮는다.

[0099] 뱅크(270)는 제1 뱅크(272)와 제1 뱅크(272) 상부의 제2 뱅크(274)를 포함한다. 여기서, 제2 뱅크(274)의 폭이 제1 뱅크(272)의 폭보다 좁아, 제1 뱅크(272)는 제2 뱅크(274)의 측면으로부터 화소영역 내로 돌출된 돌출부를 포함한다. 또한, 제1 뱅크(272)의 돌출부는 제1 전극(262)의 노출된 부분을 둘러싸는 홈(272a)을 가진다.

[0100] 보다 상세하게, 홈(272a)은 제1 전극(262)과 이격되고, 제1 전극(262)의 상부에 위치한다. 이때, 제1 전극(262)이 홈(272a)에 의해 노출되지 않도록 홈(272a)의 깊이는 제1 뱅크(272)의 돌출부의 두께보다 작은 것이 바람직하다. 홈(272a)이 제1 전극(262)을 노출할 경우, 이에 따라 원하지 않는 영역에서 발광이 발생하는 문제가 있다.

[0101] 또한, 홈(272a)의 일측은 제2 뱅크(274)의 측면과 일치할 수 있다. 이와 달리, 홈(272a)의 일측은 제2 뱅크(274)의 측면과 이격될 수도 있다.

[0102] 여기서, 제1 전극(260)을 노출하는 투과홀(270a)과 제1 전극(260)의 노출된 부분을 둘러싸는 홈(272a)은 동일한 모양을 가지는 것이 바람직하다. 일례로, 투과홀(270a) 및 홈(272a)은 직사각형일 수 있으며, 또는 투과홀(270a) 및 홈(272a)의 모서리는 곡면으로 이루어질 수 있다. 이와 달리, 투과홀(270a) 및 홈(272a)은 장축과 단축을 갖는 실질적으로 긴 원 모양이거나, 다각형 모양일 수도 있으며, 이에 한정되지 않는다.

[0103] 한편, 홈(272a)의 단면은 사각형 모양인 것으로 도시하였으나, 홈(272a)의 단면 형상은 이에 한정되지 않으며, 변경될 수 있다. 예를 들어, 홈(272a)의 단면 형상은 삼각형이나 반원 모양일 수도 있다.

[0104] 제1 뱅크(272)는 상대적으로 표면 에너지가 높은 물질로 이루어져 추후 형성되는 발광층 재료와의 접촉각을 낮

추고, 제2 뱅크(274)는 상대적으로 표면 에너지가 낮은 물질로 이루어져 추후 형성되는 발광층 재료와의 접촉각을 크게 함으로써 인접한 화소영역으로 발광층 재료가 넘치는 것을 방지한다. 따라서, 제1 뱅크(272)의 표면 에너지는 제2 뱅크(274)의 표면 에너지보다 높다. 일례로, 제1 뱅크(272)는 친수성 특성을 갖는 무기절연물질이나 유기절연물질로 이루어질 수 있으며, 제2 뱅크(274)는 소수성 특성을 갖는 유기절연물질로 이루어질 수 있다.

[0105] 이와 달리, 제1 뱅크(272)와 제2 뱅크(274)는 동일 물질로 이루어진 일체형 구조일 수 있으며, 이때, 제1 뱅크(272)와 제2 뱅크(274)는 소수성 특성을 갖는 유기 절연물질로 이루어질 수 있다.

[0106] 이어, 뱅크(270)의 투과홀(270a)을 통해 노출된 제1 전극(262) 상부에는 발광층(280)이 형성된다. 이러한 발광층(280)은 용액 공정을 통해 형성될 수 있다. 용액 공정으로는 다수의 노즐을 포함하는 분사장치를 이용한 인쇄법이나 코팅법이 이용될 수 있으며, 이에 한정되지 않는다. 일례로, 용액 공정으로 잉크젯 인쇄법이 이용될 수 있다.

[0107] 여기서, 발광층(280)은 제1 뱅크(272)의 홈(272a) 내에도 형성되며, 이에 따라, 화소영역의 가장자리에서 발광층(280)의 높이가 낮아지게 되어, 막의 평탄도가 개선된다.

[0108] 도시하지 않았지만, 발광층(280)은 제1 전극(262) 상부로부터 순차적으로 적층된 정공보조층과 발광물질층(EML), 그리고 전자보조층을 포함할 수 있다. 정공보조층은 정공주입층(HIL)과 정공수송층(HTL) 중 적어도 하나를 포함할 수 있으며, 전자보조층은 전자수송층(ETL)과 전자주입층(EIL) 중 적어도 하나를 포함할 수 있다.

[0109] 여기서, 정공보조층과 발광물질층은 투과홀(270a) 내에만 형성되고, 전자보조층은 실질적으로 기판(210) 전면에 형성될 수 있다. 이러한 경우, 정공보조층과 발광물질층은 용액 공정을 통해 형성될 수 있으며, 전자보조층은 진공 증착 공정을 통해 형성될 수 있다.

[0110] 발광층(280) 상부에는 비교적 일함수가 낮은 도전성 물질로 제2 전극(292)이 기판(210) 전면에 형성된다. 여기서, 제2 전극(292)은 알루미늄이나 마그네슘, 은 또는 이들의 합금으로 형성될 수 있다.

[0112] 이와 같이, 본 발명에 따른 유기발광다이오드 표시장치에서는, 발광층의 일부 또는 전부가 비교적 작은 면적에 적용이 가능한 용액 공정을 통해 형성되므로, 증착 공정을 줄여 제조 비용을 줄일 수 있으며, 대면적 및 고해상도 표시장치에도 적용할 수 있다.

[0113] 또한, 제1 뱅크에 홈을 형성하여 제1 뱅크의 홈 내에 발광층이 형성되도록 함으로써, 발광층의 평탄도를 개선하여 균일한 두께의 박막을 형성할 수 있다. 이에 따라, 휘도를 균일하게 하여 화질을 향상시킬 수 있다.

[0114] 또한, 유기발광다이오드의 효율과 수명, 구동 전압, 색 특성 등을 향상시킬 수 있다.

[0116] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 통상의 지식을 가진 자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

### 부호의 설명

[0118] 110: 기판 122: 반도체층

130: 게이트 절연막 132: 게이트 전극

140: 층간 절연막 140a, 140b: 제1 및 제2 컨택홀

152: 소스 전극 154: 드레인 전극

160: 보호막 160a: 드레인 컨택홀

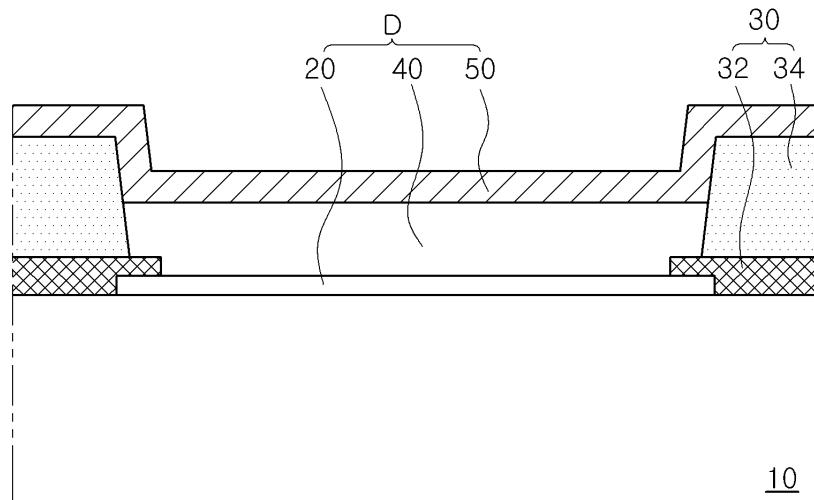
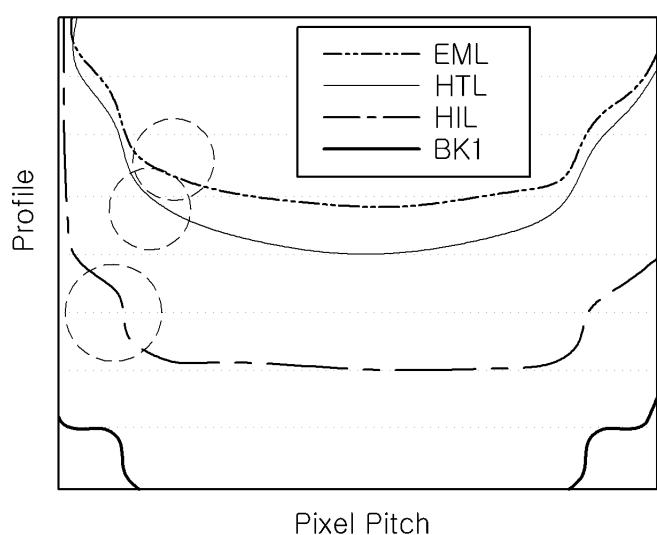
162: 제1 전극 170: 뱅크

170a: 투과홀 172, 174: 제1 및 제2 뱅크

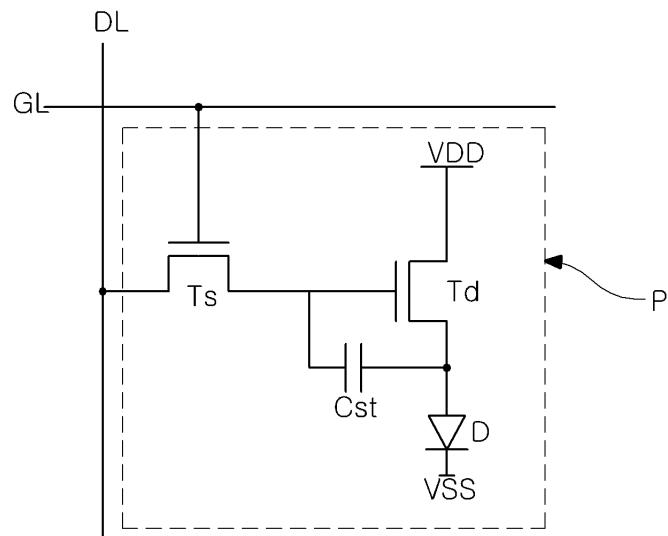
172a: 홈 180: 발광층

192: 제2 전극

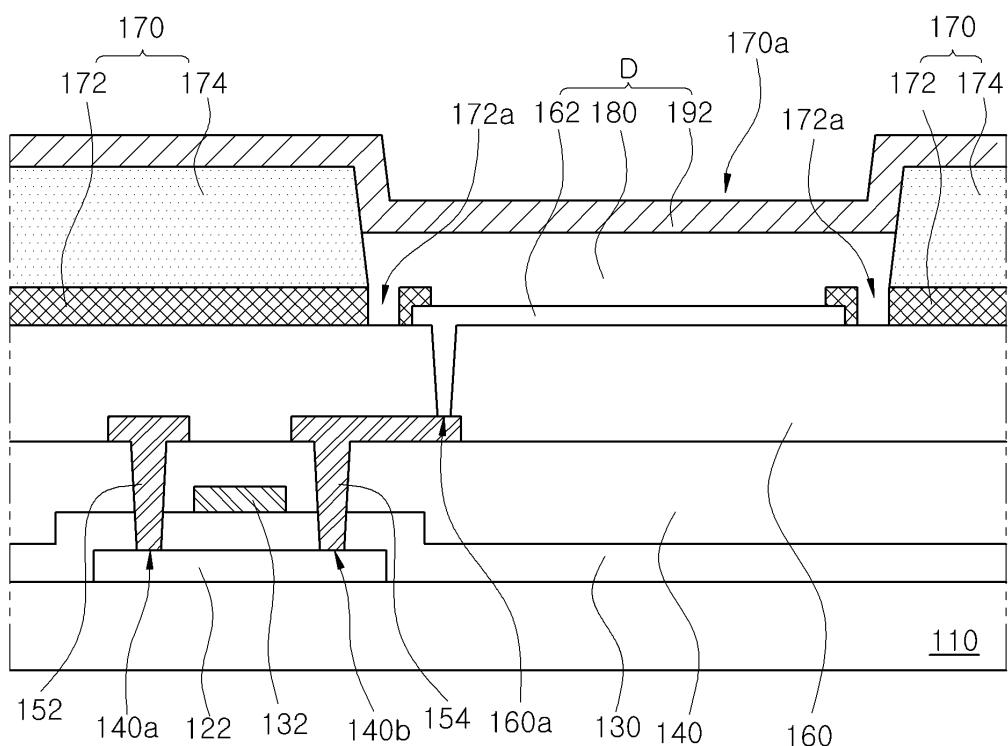
D: 유기발광다이오드

**도면****도면1****도면2**

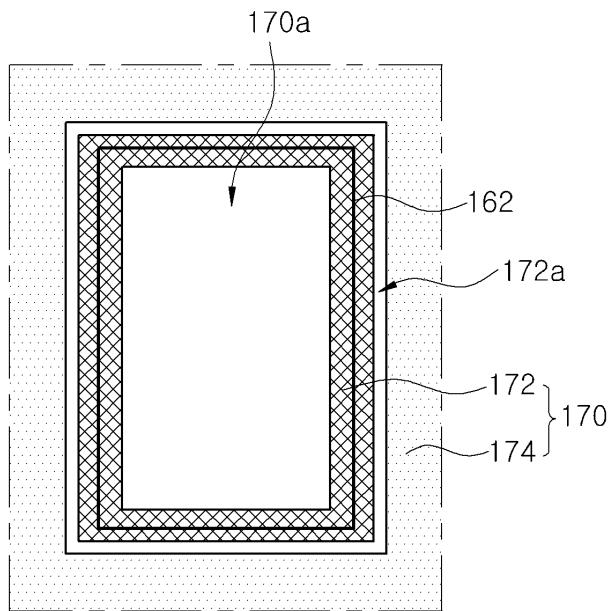
## 도면3



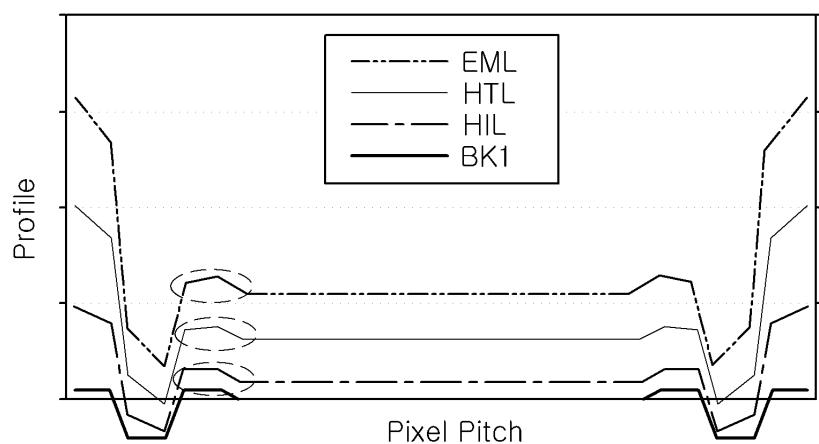
## 도면4



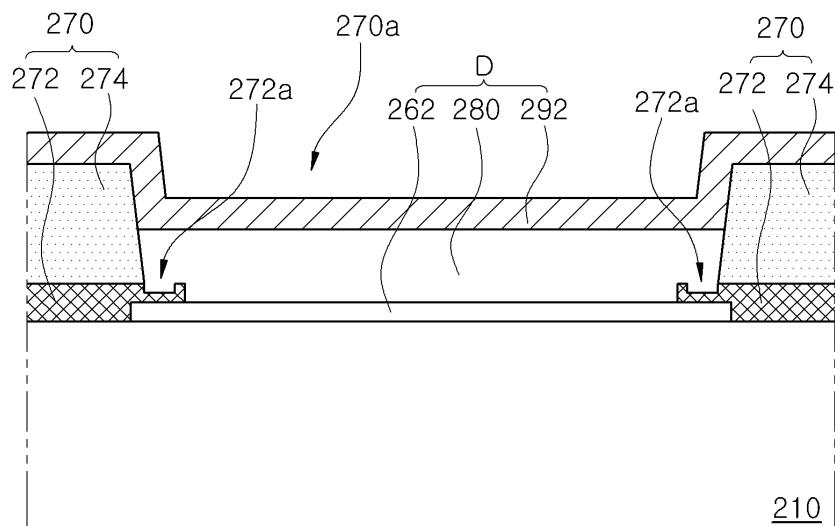
도면5



도면6



도면7



专利名称(译)	有机发光二极管显示器		
公开(公告)号	<a href="#">KR1020180061777A</a>	公开(公告)日	2018-06-08
申请号	KR1020160161325	申请日	2016-11-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE SANG BIN 이상빈 YUN HUI KUN 윤희근 YOUN JUN HO 윤준호 KIM JUN YOUNG 김준영		
发明人	이상빈 윤희근 윤준호 김준영		
IPC分类号	H01L27/32 H01L51/50 H01L51/52		
CPC分类号	H01L27/3246 H01L27/3283 H01L51/5203 H01L27/3258 H01L51/5012		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

有机发光二极管显示装置包括基板，位于基板上的像素区域中的第一电极，覆盖第一电极的边缘的第一电极，在像素区域中的第一电极上方的发光层和第二电极其中，所述堤岸包括第一堤岸和第一堤岸上方的第二堤岸，其中，所述第一堤岸包括从所述第二堤岸的一侧突出到所述像素区域中的突起，并且发光层形成在凹槽中。因此，通过溶液工艺形成具有均匀厚度的发光层，可以提高图像质量。

