



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0081110
(43) 공개일자 2017년07월11일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) G09G 3/32 (2016.01)
(52) CPC특허분류
H01L 27/3213 (2013.01)
G09G 3/3233 (2013.01)
(21) 출원번호 10-2015-0191871
(22) 출원일자 2015년12월31일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
최재이
경상남도 창원시 마산회원구 내서읍 중리상곡로
134 205동 902호 (중리, 동신2차아파트)
박청훈
경기도 파주시 평화로 310 (김산동, 성원아파트)
103동 804호
(74) 대리인
김은구, 송해모

전체 청구항 수 : 총 10 항

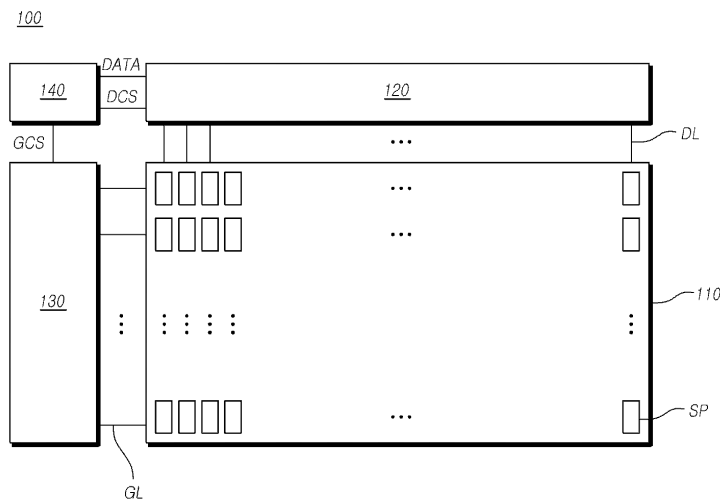
(54) 발명의 명칭 표시패널 및 이를 구비하는 표시장치

(57) 요약

본 발명의 표시패널은, 발광영역과 비발광영역으로 구분되는 복수의 서브픽셀 영역이 구획된 기판, 유기발광 다이오드, 트랜지스터 및 스토리지 커패시터를 포함하고, 유기발광 다이오드의 제1전극과 트랜지스터의 소스전극을 전기적으로 연결하기 위한 콘택홀이 형성되고, 소스전극 또는 제1전극은 상기 콘택홀의 일부와 중첩되도록 함으로써, 서브픽셀의 개구율을 극대화하고 유기발광 다이오드의 수명을 증가시킬 수 있는 효과가 있다.

또한, 본 발명의 유기발광 표시장치는, 표시패널, 소스 드라이버, 스캔 드라이버, 컨트롤러를 포함하고, 유기발광 다이오드의 제1전극과 트랜지스터의 소스전극을 전기적으로 연결하기 위한 콘택홀이 형성되며, 소스전극 또는 제1전극은 콘택홀의 일부와 중첩되도록 함으로써, 서브픽셀의 개구율을 극대화하고 유기발광 다이오드의 수명을 증가시킬 수 있는 효과가 있다.

대표도



(52) CPC특허분류

H01L 27/3216 (2013.01)
H01L 27/3225 (2013.01)
H01L 27/3248 (2013.01)
H01L 27/326 (2013.01)
H01L 27/3262 (2013.01)
H01L 27/3265 (2013.01)
G09G 2300/0465 (2013.01)
G09G 2300/0842 (2013.01)
H01L 2227/32 (2013.01)

명세서

청구범위

청구항 1

발광영역과 비발광영역으로 구분되는 복수의 서브픽셀 영역이 구획된 기판;

상기 서브픽셀의 발광영역에 배치된 유기발광 다이오드; 및

상기 서브픽셀의 비발광영역에 배치된 트랜지스터 및 스토리지 커패시터를 포함하고,

상기 비발광영역에는 상기 유기발광 다이오드의 제1전극과 트랜지스터의 소스전극을 전기적으로 연결하기 위한 콘택홀이 형성되고,

상기 콘택홀의 하측과 상측에는 각각 상기 소스전극과 제1전극이 배치되며,

상기 소스전극 또는 상기 제1전극은 상기 콘택홀의 일부와 중첩되고,

상기 소스전극과 상기 제1전극은 상기 콘택홀을 통하여 전기적으로 연결된 표시패널.

청구항 2

제1항에 있어서,

상기 소스전극과 상기 콘택홀의 일부와 중첩되는 경우, 상기 제1전극은 상기 콘택홀 상측에서 콘택홀의 전 영역과 중첩되도록 배치되는 표시패널.

청구항 3

제1항에 있어서,

상기 제1전극과 상기 콘택홀의 일부와 중첩되는 경우, 상기 소스전극은 상기 콘택홀 하측에서 상기 콘택홀의 전 영역과 중첩되도록 배치되는 표시패널.

청구항 4

제1항에 있어서,

상기 발광영역에 배치된 유기발광 다이오드의 제1전극은 상기 비발광영역까지 확장 형성되어 상기 트랜지스터의 소스전극과 전기적으로 연결되는 표시패널.

청구항 5

제1항에 있어서,

상기 소스전극과 제1전극이 배치된 콘택홀의 전 영역에 배치된 बैं크층을 더 포함하는 표시패널.

청구항 6

다수의 데이터 라인과 다수의 게이트 라인이 배치되고 다수의 서브픽셀이 배치된 표시패널;

상기 다수의 데이터 라인을 구동하는 소스 드라이버;

상기 다수의 게이트 라인을 구동하는 스캔 드라이버; 및

상기 소스 드라이버 및 상기 스캔 드라이버를 제어하는 컨트롤러를 포함하고,

상기 서브픽셀은 발광영역과 비발광영역으로 구분되고, 상기 서브픽셀의 발광영역에 배치된 유기발광 다이오드, 상기 비발광영역에 배치되는 트랜지스터 및 스토리지 커패시터를 포함하며,

상기 비발광영역에는 상기 유기발광 다이오드의 제1전극과 트랜지스터의 소스전극을 전기적으로 연결하기 위한 콘택홀이 형성되고,

상기 콘택홀의 하측과 상측에는 각각 상기 소스전극과 제1전극이 배치되며,
상기 소스전극 또는 상기 제1전극은 상기 콘택홀의 일부와 중첩되고,
상기 소스전극과 상기 제1전극은 상기 콘택홀을 통하여 전기적으로 연결된 유기발광 표시장치.

청구항 7

제6항에 있어서,
상기 소스전극과 상기 콘택홀의 일부와 중첩되는 경우, 상기 제1전극은 상기 콘택홀 상측에서 콘택홀의 전 영역과 중첩되도록 배치되는 유기발광 표시장치.

청구항 8

제6항에 있어서,
상기 제1전극과 상기 콘택홀의 일부와 중첩되는 경우, 상기 소스전극은 상기 콘택홀 하측에서 상기 콘택홀의 전 영역과 중첩되도록 배치되는 유기발광 표시장치.

청구항 9

제6항에 있어서,
상기 발광영역에 배치된 유기발광 다이오드의 제1전극은 상기 비발광영역까지 확장 형성되어 상기 트랜지스터의 소스전극과 전기적으로 연결되는 유기발광 표시장치.

청구항 10

제6항에 있어서,
상기 소스전극과 제1전극이 배치된 콘택홀의 전 영역에 배치된 बैं크층을 더 포함하는 유기발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 표시패널 및 이를 구비한 표시장치에 관한 것이다.

배경 기술

[0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있으며, 근래에는 액정 표시장치(Liquid Crystal Display Device), 플라즈마 표시장치(Plasma Display Device), 유기발광 표시장치(Organic Light Emitting Display Device) 등과 같은 여러 가지 표시장치가 활용되고 있다.

[0003] 이러한 표시장치는 도전물질로 이루어지는 도전층과 절연물질로 이루어지는 절연층들이 적층된 구조를 갖는 하부 기판과 하부 기판과 대향하여 배치되는 상부 기판을 구비한다.

[0004] 특히, 유기발광 표시장치의 하부 기판에는 복수의 서브픽셀들이 배치되고, 각 서브픽셀은 유기발광 다이오드(OLED)로 구성된 발광영역(EA: Emission Area)과 복수의 트랜지스터들과 스토리지 커패시터로 구성된 비발광영역(NEA: Non Emission Area)으로 구분된다.

[0005] 이와 같이, 유기발광 표시장치의 각 서브픽셀에는 복수의 트랜지스터들과 스토리지 커패시터가 배치되어 있고, 이들은 콘택홀들을 통해 상하층에 위치하는 전극들 및 배선들과 전기적으로 연결된다.

[0006] 따라서, 각 서브픽셀의 비발광영역에 배치되는 트랜지스터들에 대한 콘택홀들은 발광영역의 개구율과 밀접한 관련이 있다.

[0007] 예를 들어, 비발광영역에 배치되는 콘택홀들의 크기가 커지면 비발광영역의 면적이 넓어지게 되고, 이로 인하여 발광영역의 면적이 줄어들게 된다. 서브픽셀의 발광영역의 면적이 줄어들면 유기발광 다이오드의 면적이 줄어들게 되어 전체적으로 서브픽셀의 개구율이 줄어들게 된다.

[0008] 또한, 서브픽셀의 개구율이 줄어들면 유기발광 다이오드의 수명이 단축되는 문제가 발생한다.

발명의 내용

해결하려는 과제

- [0009] 본 발명은, 발광영역(EA)과 비발광영역(NEA)으로 구분되는 서브픽셀의 비발광영역에 배치되는 콘택홀의 위치 이동 또는 콘택홀의 크기 변화에도 발광영역(EA)의 개구율이 줄어들지 않도록 함으로써, 서브픽셀의 개구율을 극대화하고 유기발광 다이오드의 수명을 증가시킬 수 있는 표시패널 및 유기발광 표시장치를 제공함에 그 목적이 있다.

과제의 해결 수단

- [0010] 상기와 같은 종래 기술의 과제를 해결하기 위한 본 발명의 표시패널은, 발광영역과 비발광영역으로 구분되는 복수의 서브픽셀 영역이 구획된 기판, 상기 서브픽셀의 발광영역에 배치된 유기발광 다이오드, 상기 서브픽셀의 비발광영역에 배치된 트랜지스터 및 스토리지 커패시터를 포함한다.
- [0011] 또한, 비발광영역에는 유기발광 다이오드의 제1전극과 트랜지스터의 소스전극을 전기적으로 연결하기 위한 콘택홀이 형성되고, 콘택홀의 하측과 상측에는 각각 소스전극과 제1전극이 배치되며, 소스전극 또는 제1전극은 상기 콘택홀의 일부와 중첩되고, 소스전극과 제1전극은 상기 콘택홀을 통하여 전기적으로 연결됨으로써, 서브픽셀의 개구율을 극대화하고 유기발광 다이오드의 수명을 증가시킬 수 있는 효과가 있다.
- [0012] 또한, 본 발명의 유기발광 표시장치는, 다수의 데이터 라인과 다수의 게이트 라인이 배치되고 다수의 서브픽셀이 배치된 표시패널, 다수의 데이터 라인을 구동하는 소스 드라이버, 다수의 게이트 라인을 구동하는 스캔 드라이버, 소스 드라이버 및 스캔 드라이버를 제어하는 컨트롤러를 포함한다.
- [0013] 또한, 서브픽셀은 발광영역과 비발광영역으로 구분되고, 서브픽셀의 발광영역에 배치된 유기발광 다이오드, 비발광영역에 배치되는 트랜지스터 및 스토리지 커패시터를 포함하며, 비발광영역에는 유기발광 다이오드의 제1전극과 트랜지스터의 소스전극을 전기적으로 연결하기 위한 콘택홀이 형성되고, 콘택홀의 하측과 상측에는 각각 소스전극과 제1전극이 배치되며, 소스전극 또는 제1전극은 콘택홀의 일부와 중첩되고, 소스전극과 제1전극은 콘택홀을 통하여 전기적으로 연결됨으로써, 서브픽셀의 개구율을 극대화하고 유기발광 다이오드의 수명을 증가시킬 수 있는 효과가 있다.

발명의 효과

- [0014] 본 발명에 따른 표시패널 및 유기발광 표시장치는, 발광영역(EA)과 비발광영역(NEA)으로 구분되는 서브픽셀의 비발광영역에 배치되는 콘택홀의 위치 이동 또는 콘택홀의 크기 변화에도 발광영역(EA)의 개구율이 줄어들지 않도록 함으로써, 서브픽셀의 개구율을 극대화하고 유기발광 다이오드의 수명을 증가시킬 수 있는 효과가 있다.

도면의 간단한 설명

- [0015] 도 1은 본 발명에 따른 유기발광 표시장치의 개략적인 시스템 구성도이다.
- 도 2a 및 도 2b는 본 발명의 실시예들에 따른 유기발광 표시장치 서브픽셀 구조의 예시도들이다.
- 도 3a는 유기발광 표시장치의 서브픽셀 구조를 도시한 평면도이다.
- 도 3b는 유기발광 표시장치의 각 서브픽셀에 배치되는 구동 트랜지스터의 소스전극 영역에 형성하는 콘택홀을 이동할 경우 발생하는 문제를 설명하기 위한 도면이다.
- 도 4는 유기발광 표시장치의 구동 트랜지스터의 소스전극 영역의 콘택홀을 확장 형성할 경우, 유기발광 다이오드의 개구율이 줄어드는 모습을 도시한 도면이다.
- 도 5는 본 발명에 따른 유기발광 표시장치의 서브픽셀 구조를 도시한 도면이다.
- 도 6은 본 발명에 따른 유기발광 표시장치의 구동 트랜지스터와 유기발광 다이오드 영역을 도시한 단면도이다.
- 도 7은 도 5의 A 영역을 확대한 도면이다.
- 도 8은 도 5의 II-II'선의 단면도이다.
- 도 9는 본 발명의 다른 실시예에 따른 유기발광 표시장치의 서브픽셀 구조를 도시한 도면이다.

도 10은 도 9의 B 영역을 확대한 도면이다.

도 11은 도 9의 III-III'선의 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0016] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0017] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다.
- [0018] 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0019] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0020] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0021] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간 적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0022] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0023] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0024] 이하, 본 발명의 실시예들은 도면을 참고하여 상세하게 설명한다. 그리고 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.
- [0025] 도 1은 본 발명에 따른 유기발광 표시장치의 개략적인 시스템 구성도이고, 도 2a 및 도 2b는 본 발명의 실시예들에 따른 유기발광 표시장치 서브픽셀 구조의 예시도들이다.
- [0026] 도 1을 참조하면, 본 발명에 따른 유기발광 표시장치(100)는, 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL)이 배치되고, 다수의 서브픽셀(SP: Sub Pixel)이 배치된 표시패널(110)과, 다수의 데이터 라인(DL)을 구동하는 소스 드라이버(120)와, 다수의 게이트 라인(GL)을 구동하는 스캔 드라이버(130)와, 소스 드라이버(120) 및 스캔 드라이버(130)를 제어하는 타이밍 컨트롤러(140) 등을 포함한다.
- [0027] 타이밍 컨트롤러(140)는, 소스 드라이버(120) 및 스캔 드라이버(130)로 각종 제어신호를 공급하여, 소스 드라이버(120) 및 스캔 드라이버(130)를 제어한다.
- [0028] 이러한 타이밍 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 외부에서 입력되는 입력 영상 데이터를 소스 드라이버(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 구동 데이터(DATA)를 출력하고, 스캔 신호에 맞춰 적당한 시간에 디스플레이 구동 데이터를 통제한다.
- [0029] 소스 드라이버(120)는, 다수의 데이터 라인(DL)으로 구동 데이터 전압(Vdata)을 공급함으로써, 다수의 데이터 라인(DL)을 구동한다. 여기서, 소스 드라이버(120)는 '데이터 드라이버'라고도 한다.

- [0030] 스캔 드라이버(130)는, 다수의 게이트 라인(GL)으로 스캔 신호를 순차적으로 공급함으로써, 다수의 게이트 라인(GL)을 순차적으로 구동한다. 여기서, 스캔 드라이버(130)는 '게이트 드라이버'라고도 한다.
- [0031] 스캔 드라이버(130)는, 타이밍 컨트롤러(140)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 스캔 신호를 다수의 게이트 라인(GL)으로 순차적으로 공급한다.
- [0032] 소스 드라이버(120)는, 스캔 드라이버(130)에 의해 특정 게이트 라인이 열리면, 타이밍 컨트롤러(140)로부터 수신한 영상 데이터를 아날로그 형태의 데이터 전압으로 변환하여 다수의 데이터 라인(DL)으로 공급한다.
- [0033] 소스 드라이버(120)는, 도 1에서는 표시패널(110)의 일측(예: 상측 또는 하측)에만 위치하고 있으나, 구동 방식, 패널 설계 방식 등에 따라서, 표시패널(110)의 양측(예: 상측과 하측)에 모두 위치할 수도 있다.
- [0034] 스캔 드라이버(130)는, 도 1에서는 표시패널(110)의 일 측(예: 좌측 또는 우측)에만 위치하고 있으나, 구동 방식, 패널 설계 방식 등에 따라서, 표시패널(110)의 양측(예: 좌측과 우측)에 모두 위치할 수도 있다.
- [0035] 전술한 타이밍 컨트롤러(140)는, 입력 영상 데이터와 함께, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 데이터 인에이블(DE: Data Enable) 신호, 클럭 신호(CLK) 등을 포함하는 각종 타이밍 신호들을 외부(예: 호스트 시스템)로부터 수신한다.
- [0036] 타이밍 컨트롤러(140)는, 외부로부터 입력된 입력 영상 데이터를 소스 드라이버(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상 데이터를 출력하는 것 이외에, 소스 드라이버(120) 및 스캔 드라이버(130)를 제어하기 위하여, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 DE 신호, 클럭 신호 등의 타이밍 신호를 입력 받아, 각종 제어 신호들을 생성하여 소스 드라이버(120) 및 스캔 드라이버(130)로 출력한다.
- [0037] 예를 들어, 타이밍 컨트롤러(140)는, 스캔 드라이버(130)를 제어하기 위하여, 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블 신호(GOE: Gate Output Enable) 등을 포함하는 각종 게이트 제어 신호(GCS: Gate Control Signal)를 출력한다.
- [0038] 여기서, 게이트 스타트 펄스(GSP)는 스캔 드라이버(130)를 구성하는 하나 이상의 게이트 드라이버 집적회로(Gate Driver IC)의 동작 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 하나 이상의 게이트 드라이버 집적회로에 공통으로 입력되는 클럭 신호로서, 스캔 신호(게이트 펄스)의 쉬프트 타이밍을 제어한다. 게이트 출력 인에이블 신호(GOE)는 하나 이상의 게이트 드라이버 집적회로의 타이밍 정보를 지정하고 있다.
- [0039] 또한, 타이밍 컨트롤러(140)는, 소스 드라이버(120)를 제어하기 위하여, 소스 스타트 펄스(SSP: Source Start Pulse), 소스 샘플링 클럭(SSC: Source Sampling Clock), 소스 출력 인에이블 신호(SOE: Source Output Enable) 등을 포함하는 각종 데이터 제어 신호(DCS: Data Control Signal)를 출력한다.
- [0040] 여기서, 소스 스타트 펄스(SSP)는 소스 드라이버(120)를 구성하는 하나 이상의 소스 드라이버 집적회로(Source Driver IC)의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 소스 드라이버 집적회로 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭 신호이다. 소스 출력 인에이블 신호(SOE)는 소스 드라이버(120)의 출력 타이밍을 제어한다.
- [0041] 소스 드라이버(120)는, 적어도 하나의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함하여 다수의 데이터 라인을 구동할 수 있다.
- [0042] 각 소스 드라이버 집적회로(SDIC)는, 쉬프트 레지스터(Shift Register), 래치 회로(Latch Circuit), 디지털 아날로그 컨버터(DAC: Digital to Analog Converter), 출력 버퍼(Output Buffer), 감마전압 생성부 등을 포함할 수 있다.
- [0043] 각 소스 드라이버 집적회로(SDIC)는, 경우에 따라서, 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)를 더 포함할 수 있다.
- [0044] 스캔 드라이버(130)는, 적어도 하나의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함할 수 있다.
- [0045] 각 게이트 드라이버 집적회로(GDIC)는 쉬프트 레지스터(Shift Register), 레벨 쉬프터(Level Shifter) 등을 포함할 수 있다.
- [0046] 표시패널(110)에 배치되는 각 서브픽셀(SP)은 트랜지스터 등의 회로 소자를 포함하여 구성될 수 있다.

- [0047] 일 예로, 표시패널(110)에서, 각 서브픽셀(SP)은 유기발광 다이오드(OLED: Organic Light Emitting Diode)와, 이를 구동하기 위한 구동 트랜지스터(DT: Driving Transistor) 등의 회로 소자로 구성되어 있다.
- [0048] 각 서브픽셀(SP)을 구성하는 회로 소자의 종류 및 개수는, 제공 기능 및 설계 방식 등에 따라 다양하게 정해질 수 있다.
- [0049] 도 2a 및 도 2b를 참조하면, 본 발명에 따른 유기발광 표시장치(100)에서, 각 서브픽셀은, 유기발광 다이오드(OLED: Organic Light Emitting Diode)와, 유기발광 다이오드(OLED)를 구동하는 구동 트랜지스터(DT: Driving Transistor)와, 구동 트랜지스터(DT)의 제1노드(N1)와 기준전압(Vref: Reference Voltage)을 공급하는 기준전압 라인(RVL: Reference Voltage Line) 사이에 전기적으로 연결되는 제1트랜지스터(T1)와, 구동 트랜지스터(DT)의 제2노드(N2)와 데이터 전압(Vdata)을 공급하는 데이터 라인(DL) 사이에 전기적으로 연결되는 제2트랜지스터(T2)와, 구동 트랜지스터(DT)의 제1노드(N1)와 제2노드(N2) 사이에 전기적으로 연결되는 스토리지 커패시터(Cst: Storage Capacitor) 등을 포함하여 구성된다.
- [0050] 유기발광 다이오드(OLED)는, 제1전극(예: 애노드 전극 또는 캐소드 전극), 유기발광층 및 제2전극(예: 캐소드 전극 또는 애노드 전극) 등으로 이루어질 수 있다.
- [0051] 구동 트랜지스터(DT)는, 유기발광 다이오드(OLED)로 구동 전류를 공급해줌으로써 유기발광 다이오드(OLED)를 구동(발광)해준다.
- [0052] 이러한 구동 트랜지스터(DT)의 제1노드(N1)는 유기발광 다이오드(OLED)의 제1전극과 전기적으로 연결될 수 있으며, 소스 노드 또는 드레인 노드일 수 있다. 구동 트랜지스터(DT)의 제2노드(N2)는 제2트랜지스터(T2)의 소스 노드 또는 드레인 노드와 전기적으로 연결될 수 있으며, 게이트 노드일 수 있다. 구동 트랜지스터(DT)의 제3노드(N3)는 구동전압(EVDD)을 공급하는 구동전압 라인(DVL: Driving Voltage Line)과 전기적으로 연결될 수 있으며, 드레인 노드 또는 소스 노드일 수 있다. 상기 게이트 노드, 드레인 노드 및 소스 노드는 게이트전극, 드레인전극 및 소스전극을 의미한다.
- [0053] 도 2a에 도시된 바와 같이, 제1트랜지스터(T1)는 제1 스캔 신호(SCAN1)에 의해 턴-온 되어, 구동 트랜지스터(DT)의 제1노드(N1)에 기준전압(Vref)을 인가해줄 수 있다.
- [0054] 또한, 제1트랜지스터(T1)는, 턴-온 시, 구동 트랜지스터(DT)의 제1노드(N1)에 대한 전압 센싱 경로로 활용될 수도 있다.
- [0055] 제2트랜지스터(T2)는 제2 스캔 신호(SCAN2)에 의해 턴-온 시, 데이터 라인(DL)을 통해 공급된 데이터 전압(Vdata)을 구동 트랜지스터(DT)의 제2노드(N2)에 전달해준다.
- [0056] 스토리지 커패시터(Cst)는 구동 트랜지스터(DT)의 제1노드(N1)와 제2노드(N2) 사이에 전기적으로 연결되어, 영상 신호 전압에 해당하는 데이터 전압 또는 이에 대응되는 전압을 한 프레임 시간 동안 유지해줄 수 있다.
- [0057] 이러한 스토리지 커패시터(Cst)는, 구동 트랜지스터(DT)의 제1노드(N1)와 제2노드(N2) 사이에 존재하는 내부 커패시터(Internal Capacitor)인 기생 커패시터(예: Cgs, Cgd)가 아니라, 구동 트랜지스터(DT)의 외부에 의도적으로 설계한 외부 커패시터(External Capacitor)이다.
- [0058] 반면, 도 2b에 도시된 바와 같이, 제1트랜지스터(T1)와 제2트랜지스터(T2)는 하나의 스캔 신호(SCAN)에 의해 함께 제어될 수 있다.
- [0059] 즉, 제1트랜지스터(T1)와 제2트랜지스터(T2)는, 동일한 게이트 라인(GL)에 게이트 노드가 연결되어, 동일한 스캔 신호(SCAN)를 공급받아 함께 온-오프가 제어될 수 있다.
- [0060] 한편, 제1트랜지스터(T1)의 드레인 노드 또는 소스 노드에 전기적으로 연결된 기준전압 라인(RVL)은, 1개의 서브픽셀 열(Sub Pixel Column)마다 1개씩 배치될 수도 있고, 2개 이상의 서브픽셀 열마다 1개씩 배치될 수도 있다.
- [0061] 예를 들어, 1개의 픽셀이 4개의 서브픽셀(적색 서브픽셀, 백색 서브픽셀, 청색 서브픽셀, 녹색 서브픽셀)로 구성된 경우, 기준전압 라인(RVL)은 4개의 서브픽셀 열(적색 서브픽셀 열, 백색 서브픽셀 열, 청색 서브픽셀 열, 녹색 서브픽셀 열)마다 1개씩 배치될 수도 있다.
- [0062] 한편, 본 발명에 따른 유기발광 표시장치(100)의 경우, 각 서브픽셀(SP)의 구동 시간이 길어짐에 따라, 유기발광 다이오드(OLED), 구동 트랜지스터(DT) 등의 회로 소자에 대한 열화(Degradation)가 진행될 수 있다.

- [0063] 이에 따라, 유기발광 다이오드(OLED), 구동 트랜지스터(DT) 등의 회로 소자가 갖는 고유한 특성치(예: 문턱전압, 이동도 등)가 변할 수 있다.
- [0064] 이러한 회로 소자의 특성치 변화는 해당 서브픽셀의 휘도 변화를 야기한다.
- [0065] 여기서, 회로 소자의 특성치(이하, “서브픽셀 특성치”라고도 함)는, 일 예로, 구동 트랜지스터(DT)의 문턱전압 및 이동도 등을 포함할 수 있고, 경우에 따라서, 유기발광 다이오드(OLED)의 문턱전압을 포함할 수도 있다.
- [0066] 본 발명에 따른 유기발광 표시장치(100)는, 서브픽셀의 특성치 변화 또는 각 서브픽셀 간의 특성치 편차를 센싱(측정)하는 센싱 기능과, 센싱 결과를 이용하여 서브픽셀 특성치를 보상해주는 보상 기능을 제공할 수 있다.
- [0067] 따라서, 본 발명의 유기발광 표시장치(100)는, 서브픽셀 특성치에 대한 센싱 및 보상 기능을 제공하기 위하여, 그에 맞는 서브픽셀 구조(도 2a 또는 도 2b)와, 센싱 및 보상 구성을 포함하는 보상 회로를 포함한다.
- [0068] 특히, 본 발명의 유기발광 표시장치는, 서브픽셀의 비발광영역(NEA)에 구비하는 콘택홀들의 위치가 이동되거나 콘택홀의 크기가 크게 변하더라도 발광영역(EA)의 면적은 줄어들지 않도록 함으로써, 서브픽셀의 개구율을 확보하여 유기발광 다이오드의 수명 단축을 방지하도록 하였다.
- [0069] 도 3a는 유기발광 표시장치의 서브픽셀 구조를 도시한 평면도이고, 도 3b는 유기발광 표시장치의 각 서브픽셀에 배치되는 구동 트랜지스터의 소스전극 영역에 형성하는 콘택홀을 이동할 경우 발생하는 문제를 설명하기 위한 도면이며, 도 4는 유기발광 표시장치의 구동 트랜지스터의 소스전극 영역의 콘택홀을 확장 형성할 경우, 유기발광 다이오드의 개구율이 줄어드는 모습을 도시한 도면이다.
- [0070] 도 3a 및 도 3b를 참조하면, 유기발광 표시장치(100)의 각 서브픽셀(SP)은, 게이트 라인(300)과 데이터 라인(310)이 교차하여 정의된다. 또한, 서브픽셀(SP)은 유기발광 다이오드(OLED)가 배치되는 발광영역(EA)과 트랜지스터들이 배치되어 있는 비발광영역(NEA)으로 구분될 수 있다.
- [0071] 이러한 서브픽셀(SP)은 구동 트랜지스터(DT), 제1트랜지스터(T1), 제2트랜지스터(T2), 1 개의 스토리지 커패시터(Cst) 및 1 개의 유기발광 다이오드(OLED)를 구비할 수 있다.
- [0072] 도면에서는 도 2b에서와 같이, 하나의 게이트 라인(300)에 제1트랜지스터(T1)와 제2트랜지스터(T2)가 동작하는 1 스캔라인 구조를 중심으로 설명하지만, 도 2a에서와 같이, 게이트 라인이 두 개인 2 스캔라인의 경우에도 동일하게 적용될 수 있다.
- [0073] 보다 자세하게는, 상기 제2트랜지스터(T2)는 게이트 라인(300)에서 공급된 스캔신호에 의해 제어되며 데이터 라인(310)으로부터 데이터전압을 공급받아, 스토리지 커패시터(Cst)에 저장한다.
- [0074] 상기 제1트랜지스터(T1)는 게이트 라인(300)에서 공급된 스캔신호에 의해 제어되며 기준전압 라인(RVL)과 전기적으로 연결된 제1연결패턴(340)을 통해 기준전압(Vref)을 구동 트랜지스터(DT)의 소스전극(270)에 공급한다.
- [0075] 상기 스토리지 커패시터(Cst)는 제1스토리지전극(CE1)과 제2스토리지전극(CE2)이 서로 중첩되도록 배치되는데, 제1스토리지전극(CE1)은 구동 트랜지스터(DT)의 게이트전극(430)과 제1콘택홀(C1)에 의해 연결되어 있다.
- [0076] 또한, 제2스토리지전극(CE2)은 구동 트랜지스터(DT)의 소스전극(270)과 전기적으로 연결되는데, 상기 소스전극(270)은 구동 트랜지스터(DT)와 유기발광 다이오드(OLED)의 제1전극(211)이 연결되는 제1노드(N1)에 접속된다. 상기 제1전극(211)은 발광영역(EA)으로부터 비발광영역(NEA)의 구동 트랜지스터(DT)와 스토리지 커패시터(Cst)와 중첩되도록 확장 형성되어 있다.
- [0077] 따라서, 상기 구동 트랜지스터(DT)의 소스전극(270)은 제2콘택홀(C2)을 통해 유기발광 다이오드(OLED)의 제1전극(211)과 전기적으로 연결된다. 상기 제1전극(211)은뱅크층 오픈 영역(200)에 배치되어 있고, 도면에는 도시하지 않았지만, 제1전극(211) 상에는 유기발광층과 제2전극이 적층되어 유기발광 다이오드(OLED)를 구성한다.
- [0078] 또한, 도면에는 도시하였지만, 설명하지 않은 330은 구동전압 라인(DVL)이고, 190은 제2연결패턴으로써 구동전압 라인(330)을 인접한 서브픽셀의 구동 트랜지스터와 연결하는 기능을 한다. 또한, 서브픽셀(SP)의 비발광영역(NEA)의 구동 트랜지스터(DT)와 스토리지 커패시터(Cst) 영역에는 광차단층(290)이 배치되어 있다.
- [0079] 또한, 상기 제1트랜지스터(T1)와 중첩되도록 리턴던시 패턴(370)이 배치되어 있는데, 리턴던시 패턴(370)은 제1전극(211)과 동일한 물질로 형성될 수 있고, 다른 배선들과 연결되지 않게 독립적으로(isolation)으로 배치되어 있다.

- [0080] 리턴던시 패턴(370)은 각 서브픽셀(SP)에 불량이 발생할 경우, 인접한 정상 서브픽셀의 제1전극과 전기적으로 연결하여 불량 서브픽셀을 리페어할 때 사용된다.
- [0081] 따라서, 리턴던시 패턴(370)은 서브픽셀에 리페어가 필요할 때 사용하는 패턴이기 때문에 유기발광 다이오드(OLED)의 제1전극(211)과 일정거리(D) 이격 배치되어야 한다.
- [0082] 왜냐하면, 상기 제1전극(211)과 리턴던시 패턴(370)이 일정거리(D) 이하로 인접하게 되면, 리턴던시 패턴(370)과 제1전극(211)이 전기적으로 단락되는 문제가 발생되기 때문이다.
- [0083] 도 3a에 도시된 바와 같이, 제2콘택홀(C2)의 위치가 리턴던시 패턴(370) 방향으로 이동하면, 구동 트랜지스터(DT)의 소스전극(270)과 제1전극(211)의 전기적 연결을 위해 제1전극(211)도 리턴던시 패턴(370) 방향으로 이동하게 되어 제1전극(211)과 리턴던시 패턴(370) 사이의 거리가 D1으로 좁아지는 문제가 있다.
- [0084] 도 3a 및 도 3b에 도시된 바와 같이, 제2콘택홀(C2)이 리턴던시 패턴(370) 방향으로 이동하였고, 이와 대응되게 제1전극(211)이 제2콘택홀(C2)을 덮도록 확장되면서 제1전극(211)과 리턴던시 패턴(370)의 거리(D1)가 가까워졌다(도 3b의 (a)).
- [0085] 이러한 이유는 도 3b의 (b)에 도시된 바와 같이, 제2콘택홀(C2) 영역에서는 기판(400) 상에 광차단층(290)이 배치되어 있고, 광차단층(290) 상에는 버퍼층(402)이 배치되어 있다. 상기 버퍼층(402) 상에는 구동 트랜지스터(DT)의 액티브층(404)이 배치되어 있고, 상기 액티브층(404)은 중간절연층(407)의 노출 영역을 통해 소스전극(270)과 전기적으로 연결되어 있다.
- [0086] 상기 소스전극(270) 상에는 보호층(408)이 배치되어 있는데, 보호층(408) 상에 형성된 제2콘택홀(C2)을 통해 제1전극(211)과 소스전극(270)은 전기적으로 연결된다.
- [0087] 하지만, 제2콘택홀(C2)을 중심으로 하측에 배치된 소스전극(270)과 상측에 배치되는 제1전극(211)은 제2콘택홀(C2)을 모두 덮도록 형성되기 때문에 제1전극(211)과 리턴던시 패턴(370)의 거리가 가까워진다. 도면에 도시한 420은 뱅크층(420)이다.
- [0088] 따라서, 서브픽셀에 배치되는 콘택홀의 이동에도 제1전극(211)과 리턴던시 패턴(370)의 설계 거리(D)를 확보하기 위해서는 비발광영역(NEA)의 면적을 크게 형성해야 하는데 이로 인하여 발광영역(EA)의 개구율이 줄어들게 된다.
- [0089] 또한, 도 4를 참조하면, 구동 트랜지스터(DT)의 제2콘택홀(C2)의 크기를 크게 형성 할 경우, 제2콘택홀(C2) 하측에 배치되는 소스전극(270)을 크게 형성해야 제2콘택홀(C2)이 소스전극(270) 상에 위치할 수 있게 된다.
- [0090] 하지만, 소스전극(270)을 크게 형성할 경우, 스토리지 커패시터(Cst)의 제1스토리지전극(CE1), 구동 트랜지스터(DT)의 게이트전극(430)과 구동전압 라인(330)과 연결되는 드레인전극(280)의 위치가 발광영역(EA) 방향으로 이동해야 하기 때문에 발광영역(EA)의 개구영역이 감소되는 문제가 발생된다.
- [0091] 본 발명의 표시패널 및 유기발광 표시장치는, 서브픽셀의 비발광영역에 형성되는 콘택홀의 위치가 이동할 경우, 콘택홀 영역에 형성되는 제1전극의 일부를 중첩시켜 비발광영역의 면적을 넓히지 않고 제1전극과 리턴던시 패턴의 설계 거리를 유지하도록 하였다.
- [0092] 또한, 서브픽셀의 비발광영역에 형성되는 콘택홀의 크기가 확장될 경우, 콘택홀 하측에 배치되는 소스전극의 일부와 콘택홀이 중첩되도록 함으로써, 발광영역의 개구율을 확보하면서, 유기발광 다이오드의 수명 단축을 방지하도록 하였다.
- [0093] 도 5는 본 발명에 따른 유기발광 표시장치의 서브픽셀 구조를 도시한 도면이고, 도 6은 본 발명에 따른 유기발광 표시장치의 구동 트랜지스터와 유기발광 다이오드 영역을 도시한 단면도이며, 도 7은 도 5의 A 영역을 확대한 도면이고, 도 8은 도 5의 II-II'선의 단면도이다.
- [0094] 도 2b와 함께 도 5 내지 도 8을 참조하면, 본 발명에 따른 표시패널 및 유기발광 표시장치(100)는, 게이트 라인(300)과 데이터 라인(310)이 교차하여 서브픽셀을 정의한다.
- [0095] 각 서브픽셀(SP)은 발광영역(EA)과 비발광영역(NEA)으로 구획되고, 발광영역(EA)에는 유기발광 다이오드(OLED)가 배치된다. 유기발광 다이오드(OLED)는 제1전극(211)과 제1전극(211) 상에 유기발광층(212)과 제2전극(미도시)이 적층된 구조를 가질 수 있다.
- [0096] 비발광영역(NEA)에는 구동 트랜지스터(DT), 제1트랜지스터(T1), 제2트랜지스터(T2), 1 개의 스토리지 커패시터

(Cst)로 구성된 구동소자들이 배치된다.

- [0097] 구동 트랜지스터(DT)는 구동전압 라인(330)과 연결된 드레인전극(280), 상기 드레인전극(280)과 인접하게 배치된 게이트전극(430), 스토리지 커패시터(Cst)를 횡단하여 배치된 액티브층(404) 및 스토리지 커패시터의 제2스토리지전극(CE2)과 연결된 소스전극(270)을 포함한다. 상기 게이트전극(430)은 제1콘택홀(C1)을 통하여 스토리지 커패시터(Cst)의 제1스토리지전극(CE1)과 전기적으로 연결된다.
- [0098] 상기 스토리지 커패시터(Cst)의 제1스토리지전극(CE1)과 제2스토리지전극(CE2)은 서로 중첩 배치되어 있다.
- [0099] 상기 제2스토리지전극(CE2)은 제1스토리지전극(CE1)과 중첩되는 액티브층(404)의 일부를 플라즈마 처리하여 도체화로 형성하거나 액티브층(404)과 별개로 절연층을 사이에 두고 전극패턴을 형성하여 구현할 수 있다.
- [0100] 또한, 유기발광 다이오드의 제1전극(211)은 발광영역(EA)에 배치되고, 비발광영역(NEA)을 따라 연장되어 구동 트랜지스터(DT) 및 스토리지 커패시터(Cst)와 중첩된다. 또한, 제1전극(211)은 소스전극(270)과 제2콘택홀(C2)을 통하여 전기적으로 연결된다.
- [0101] 즉, 구동 트랜지스터(DT)의 소스전극(270)과 제1전극(211)은 도 2b의 제1노드(N1)의 위치에서 서로 전기적으로 연결된다.
- [0102] 도면에 도시된 바와 같이, 제2콘택홀(C2)의 위치를 비발광영역(NEA)의 아래로 이동시킬 경우, 본 발명에서는 제2콘택홀(C2)의 하측에 배치되는 소스전극(270)의 크기는 줄이고, 상기 제2콘택홀(C2)을 덮고 있는 제1전극(211)은 제2콘택홀(C2)과 일부만 중첩되도록 배치한다.
- [0103] 보다 구체적으로 제2콘택홀(C2)의 하측에 배치되는 소스전극(270)은 크기가 줄어들지만, 제2콘택홀(C2)과 전 영역에서 중첩되고, 제2콘택홀(C2)의 상측에 배치되는 제1전극(211)은 제2콘택홀(C2)의 일부 영역과만 중첩배치되면서 상기 제1전극(211)과 소스전극(270)은 전기적으로 연결된다.
- [0104] 따라서, 제2콘택홀(C2)의 위치가 리던던시 패턴(370) 방향으로 이동하더라도 제1전극(211)은 확장되지 않고, 제2콘택홀(C2)의 일부와 중첩된 상태로 소스전극(270)과 전기적으로 연결된다.
- [0105] 즉, 제1전극(211)의 가장자리와 게이트 라인(300)과 교차하는 리던던시 패턴(370) 가장자리의 거리는 제2콘택홀(C2)의 이동 전 설계 거리인 D를 유지하게 된다.
- [0106] 이와 같이, 본 발명의 표시패널 및 유기발광 표시장치는, 서브픽셀의 비발광영역에 형성되는 제2콘택홀(C2)의 위치를 변경하더라도 제2콘택홀(C2)을 덮는 제1전극(211)을 확장 형성하지 않고, 제2콘택홀(C2)과 일부에서만 중첩되도록 함으로써, 비발광영역(NEA)의 면적을 넓히지 않고 발광영역의 개구율을 극대화할 수 있도록 하였다.
- [0107] 도 6 및 도 7을 참조하면, 본 발명의 서브픽셀 구조에서 구동 트랜지스터(DT)는 기판(400) 상에 게이트전극(430), 게이트패턴(403), 층간절연층(407), 액티브층(404), 드레인전극(280) 및 소스전극(270)을 포함한다.
- [0108] 상기 구동 트랜지스터(DT)와 기판(400) 사이에는 광차단층(290)과 버퍼층(402)이 적층 배치되어 있다.
- [0109] 또한, 구동 트랜지스터(DT) 상에는 보호층(408)이 배치되어 있고, 보호층(408) 상에는 소스전극(270)의 일부를 노출하기 위한 제2콘택홀(C2)이 형성되어 있다.
- [0110] 상기 소스전극(270)은 유기발광 다이오드(OLED) 영역에 배치되는 제1전극(211)이 확장되어 제2콘택홀(C2) 영역에서 연결된다.
- [0111] 즉, 제2콘택홀(C2)이 리던던시 패턴(370) 방향으로 이동하였지만, 유기발광 다이오드(OLED)의 제1전극(211)은 확장 형성되지 않기 때문에 제2콘택홀(C2) 영역에서 제1전극(211)은 일부만 제2콘택홀(C2)과 중첩된다. 따라서, 제1전극(211)의 일부는 제2콘택홀(C2) 영역에서 소스전극(270)과 전기적으로 연결된다.
- [0112] 또한, 제2콘택홀(C2) 영역에는 뱅크층(420)이 채워지기 때문에 제1전극(211)의 일부와 소스전극(270)이 연결되더라도 소자 특성에는 영향을 주지 않는다.
- [0113] 상기 서브픽셀의 발광영역에는 유기발광 다이오드(OLED)가 배치되는데 제1전극(211)은 보호층(408) 상에 형성되고, 제1전극(211) 상에는 유기발광층(212)이 배치되어 있다. 도면에는 도시하지 않았지만, 유기발광층(212) 상에는 제2전극이 배치될 수 있다.
- [0114] 또한, 도면에는 도시하지 않았지만, 보호층(408)과 유기발광 다이오드(OLED) 사이에는 유기막 또는 오버코트층이 추가로 형성될 수 있다.

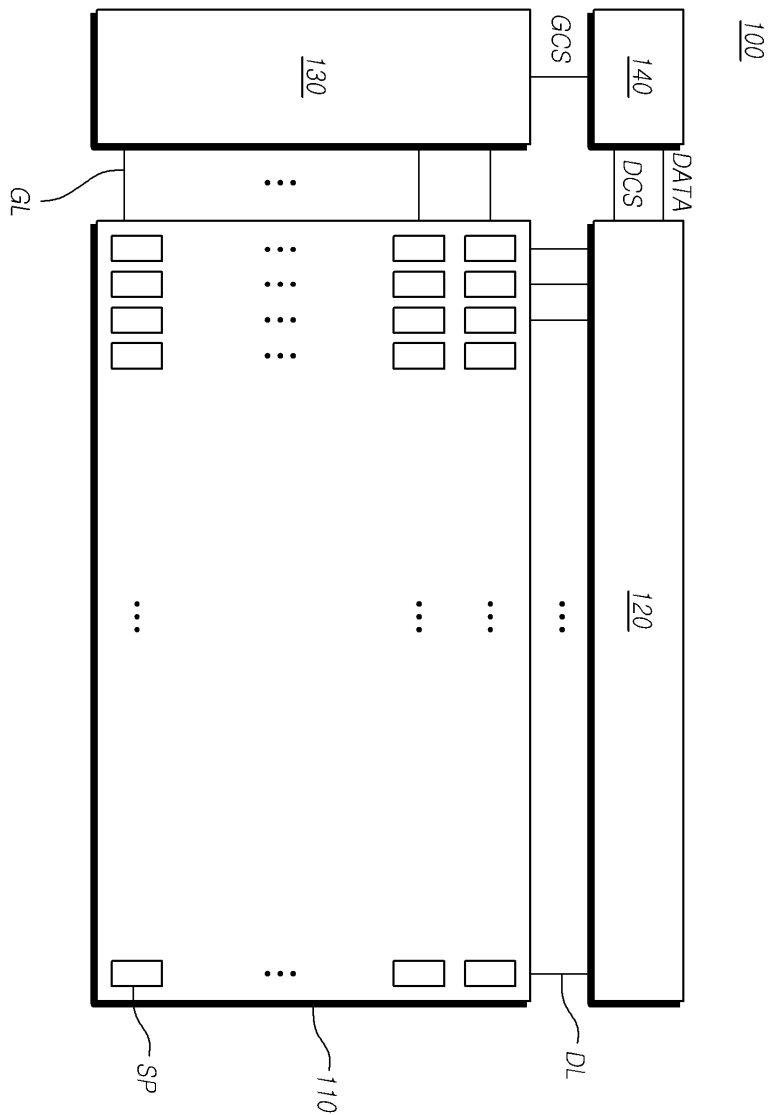
- [0115] 도 8을 참조하면, 제2콘택홀(C2) 영역에서는 액티브층(404)과 소스전극(270)이 전기적으로 연결되어 있고, 소스전극(270) 상에는 보호층(408)이 형성되어 있다. 보호층(408)은 일부가 제거되어 제2콘택홀(C2)을 형성하고, 보호층(408) 상에는 제1전극(211)이 배치되어 있는데, 제1전극(211)은 제2콘택홀(C2) 영역의 일부와 중첩된 상태에서 제2콘택홀(C2) 하부의 소스전극(270)과 연결된 것을 볼 수 있다.
- [0116] 이와 같이, 본 발명에서는 비발광영역에 형성되는 제2콘택홀(C2)의 위치를 이동시키더라도 제1전극(211)을 확장 형성하지 않고, 제2콘택홀(C2) 영역에서 제1전극(211)이 소스전극(270)과 일부만 연결되도록 함으로써, 제1전극(211)과 리턴던시 패턴(370) 사이의 설계 거리를 유지하면서 발광영역의 개구율을 극대화할 수 있도록 하였다.
- [0117] 또한, 제2콘택홀(C2) 영역에는 절연물질로 형성되는 뱅크층(420)이 채워지기 때문에 소자 성능 저하를 방지하도록 하였다.
- [0118] 또한, 서브픽셀의 비발광영역에 형성되는 콘택홀의 위치를 이동하더라도 발광영역의 개구율이 줄어들지 않기 때문에 유기발광 다이오드의 수명 단축을 방지할 수 있는 효과가 있다.
- [0119] 도 9는 본 발명의 다른 실시예에 따른 유기발광 표시장치의 서브픽셀 구조를 도시한 도면이고, 도 10은 도 9의 B 영역을 확대한 도면이며, 도 11은 도 9의 III-III'선의 단면도이다.
- [0120] 도 2b와 함께 도 9 내지 도 11을 참조하면, 본 발명에 따른 표시패널 및 유기발광 표시장치(100)는, 구동 트랜지스터(DT)와 유기발광 다이오드의 제1전극(211)이 제2콘택홀(C2)에 의해 연결된다.
- [0121] 특히, 제2콘택홀(C2)의 크기를 크게 형성할 경우, 도 4에서 설명한 바와 같이, 제2콘택홀(C2)의 하측에 배치되는 소스전극(270)을 확장 형성하면, 소스전극(270)에서 발광영역 사이에 배치된 스토리지 커패시터(Cst)의 제1스토리지전극(CE1), 구동 트랜지스터(DT)의 드레인전극(280) 및 게이트전극(430)을 발광영역 방향으로 이동시켜 하기 때문에 유기발광 다이오드의 개구율이 줄어드는 문제가 발생된다.
- [0122] 본 발명에서는 제2콘택홀(C2)의 크기를 크게 형성할 경우, 제2콘택홀(C2) 하측에 배치되는 소스전극(270)의 크기를 확장하지 않고, 제2콘택홀(C2)과 일부만 중첩되도록 하여 발광영역(EA)의 개구율 감소를 방지하였다.
- [0123] 따라서, 도 10 및 도 11에 도시된 바와 같이, B 영역은 기판(400) 상에 광차단층(290)과 버퍼층(402)이 적층되어 있고, 상기 버퍼층(402) 상에 액티브층(404)이 배치되어 있다.
- [0124] 상기 액티브층(404) 상에는 중간절연층(407)과 보호층(408)의 일부가 제거된 제2콘택홀(C2)이 형성되어 있는데, 소스전극(270)은 제2콘택홀(C2)의 일부까지만 형성되어 있다.
- [0125] 보다 구체적으로 제2콘택홀(C2)의 하측에 배치되는 소스전극(270)은 제2콘택홀(C2)의 일부와 중첩되고, 제2콘택홀(C2)의 상측에 배치되는 제1전극(211)은 제2콘택홀(C2)의 전 영역에서 중첩되면서 제1전극(211)과 소스전극(270)은 전기적으로 연결된다.
- [0126] 또한, 보호층(408) 상에 형성되는 제1전극(211)은 제2콘택홀(C2) 전체를 덮고 있고, 제2콘택홀(C2) 영역은 뱅크층(420)이 완전히 덮고 있다.
- [0127] 이와 같이, 본 발명에서는 제2콘택홀(C2)이 확장 형성되더라도 소스전극(270)은 제2콘택홀(C2)의 일부와만 중첩되면서 액티브층(404: 제2스토리지전극)과 연결된다.
- [0128] 또한, 제1전극(211)이 배치된 제2콘택홀(C2) 영역에는 뱅크층(420)이 배치되기 때문에 소자 성능 저하를 방지할 수 있다.
- [0129] 즉, 본 발명에서는 제2콘택홀(C2)의 크기를 크게 형성하더라도 제2콘택홀(C2) 하측에 배치되는 소스전극(270)을 확장하지 않도록 하여 발광영역의 개구율 저하를 방지하였다.
- [0130] 또한, 본 발명에서는 제1전극(211)의 크기도 변경되지 않기 때문에 리턴던시 패턴(370)과의 설계 거리를 D로 유지할 수 있어, 공정 중 제1전극(211)과 리턴던시 패턴(370)의 단락 불량을 방지할 수 있다.
- [0131] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

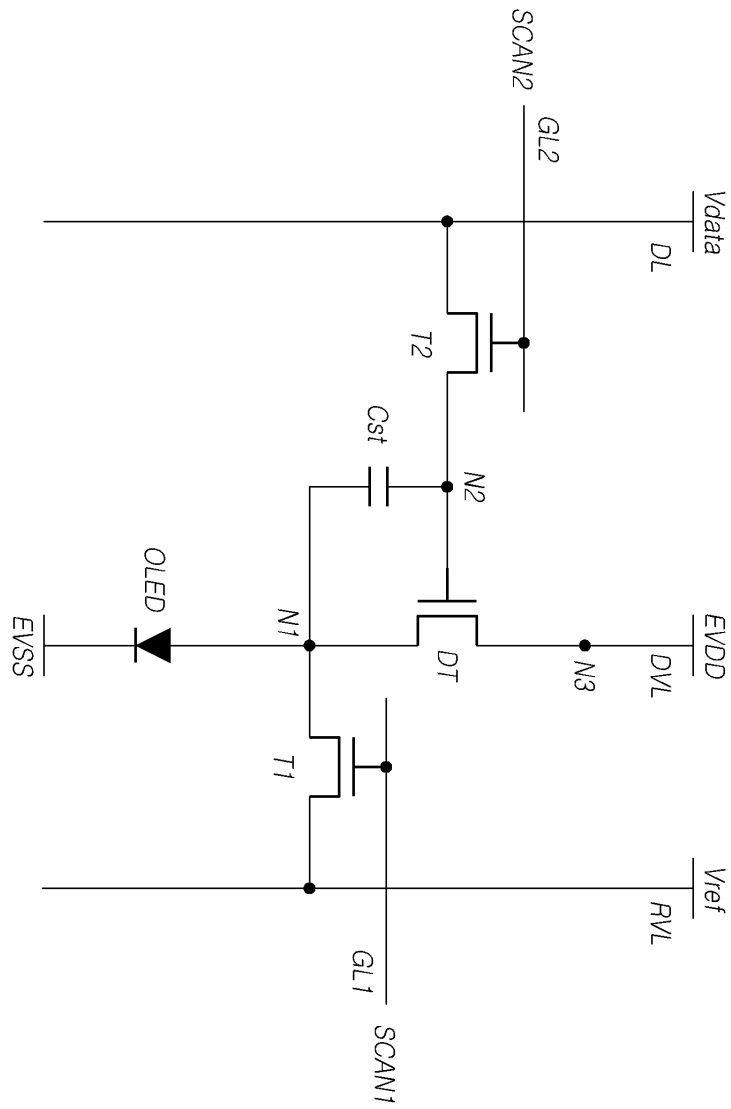
- [0132]
- 100: 유기발광 표시장치
 - 120: 소스 드라이버
 - 130: 스캔 드라이버
 - 140: 타이밍 컨트롤러
 - 270: 소스전극
 - 280: 드레인전극
 - 430: 게이트전극
 - C1: 제1콘택홀
 - C2: 제2콘택홀

도면

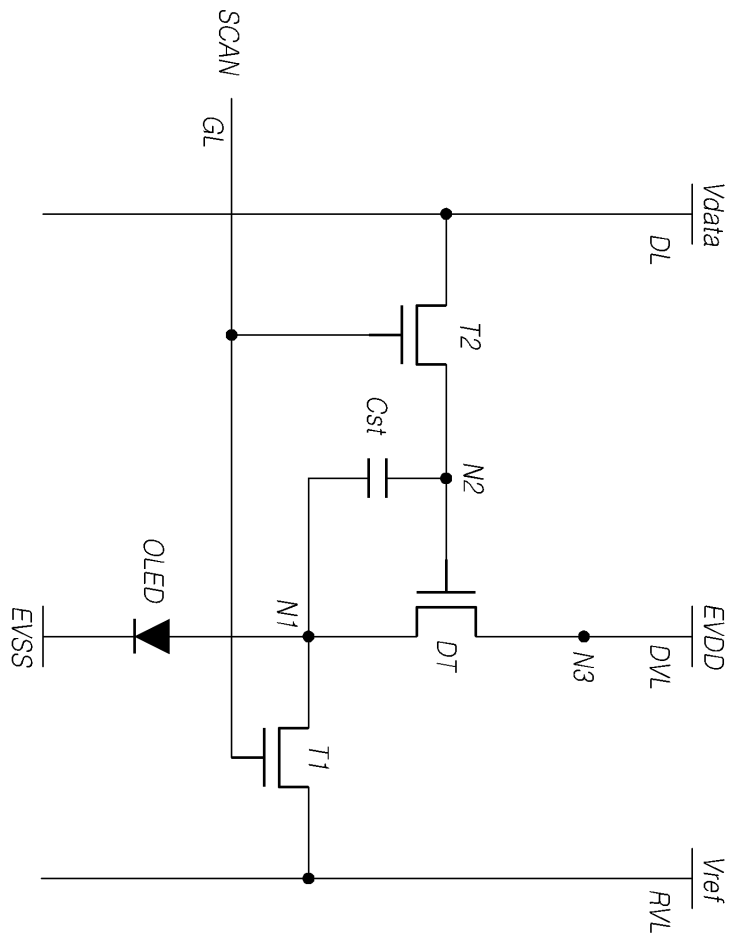
도면1



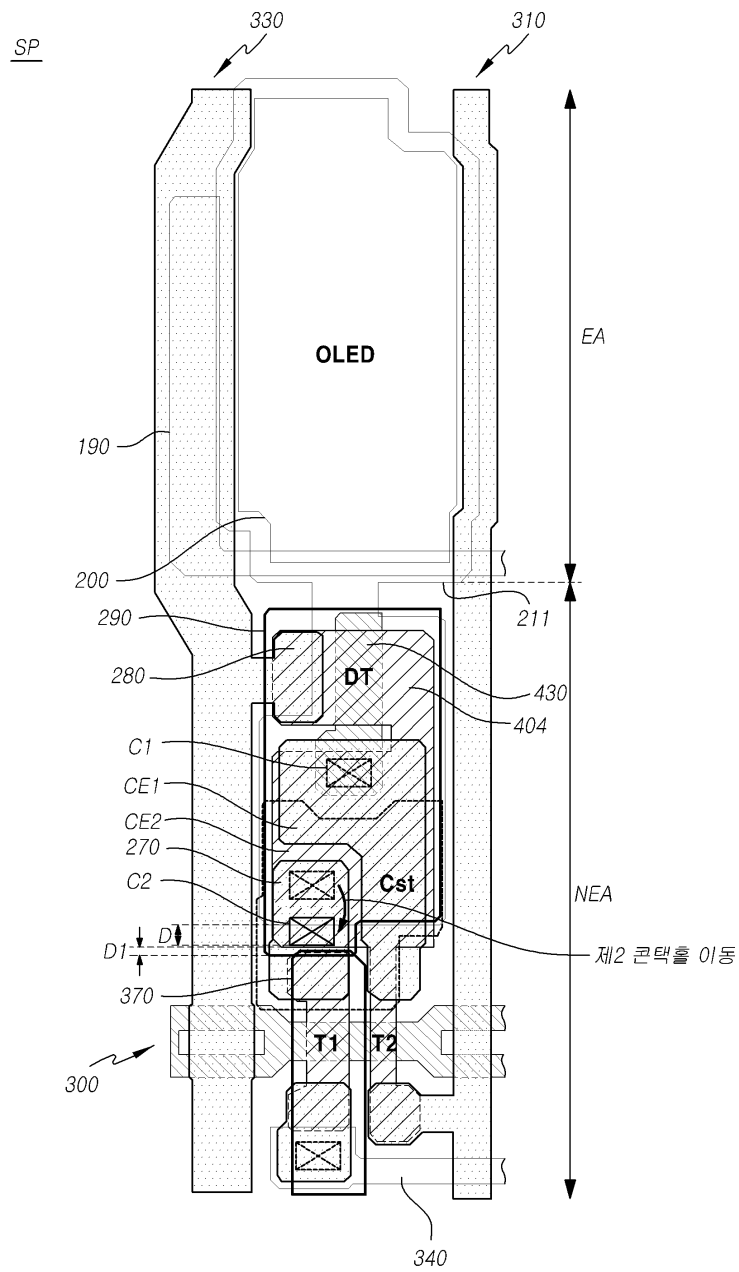
도면2a



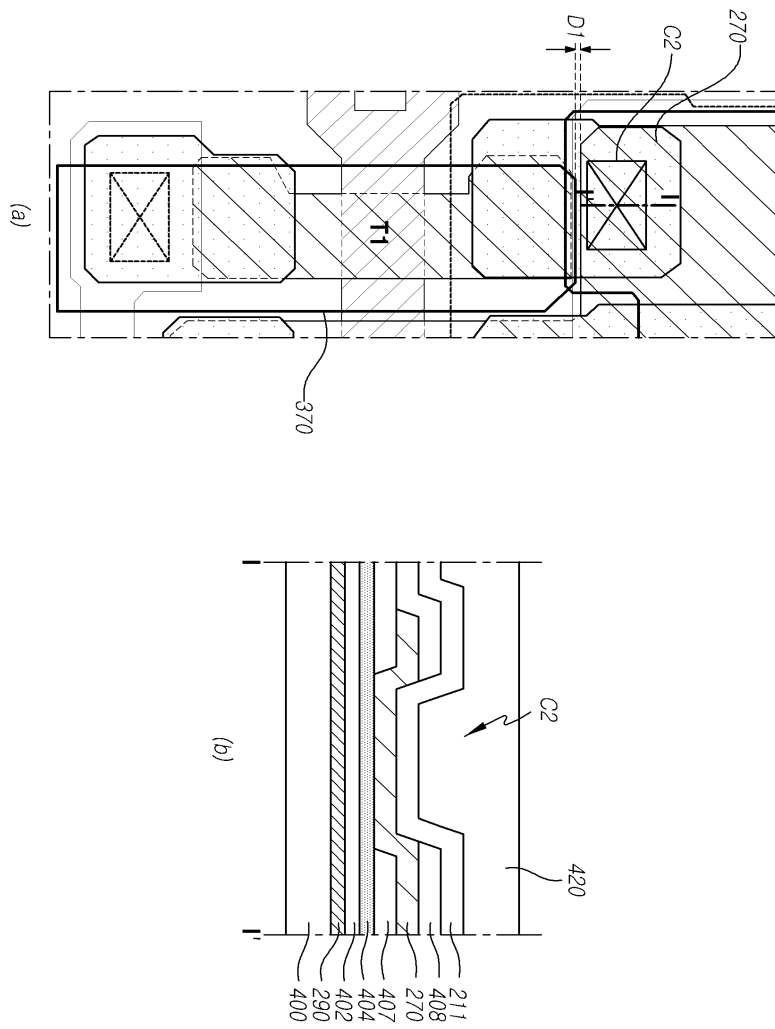
도면2b



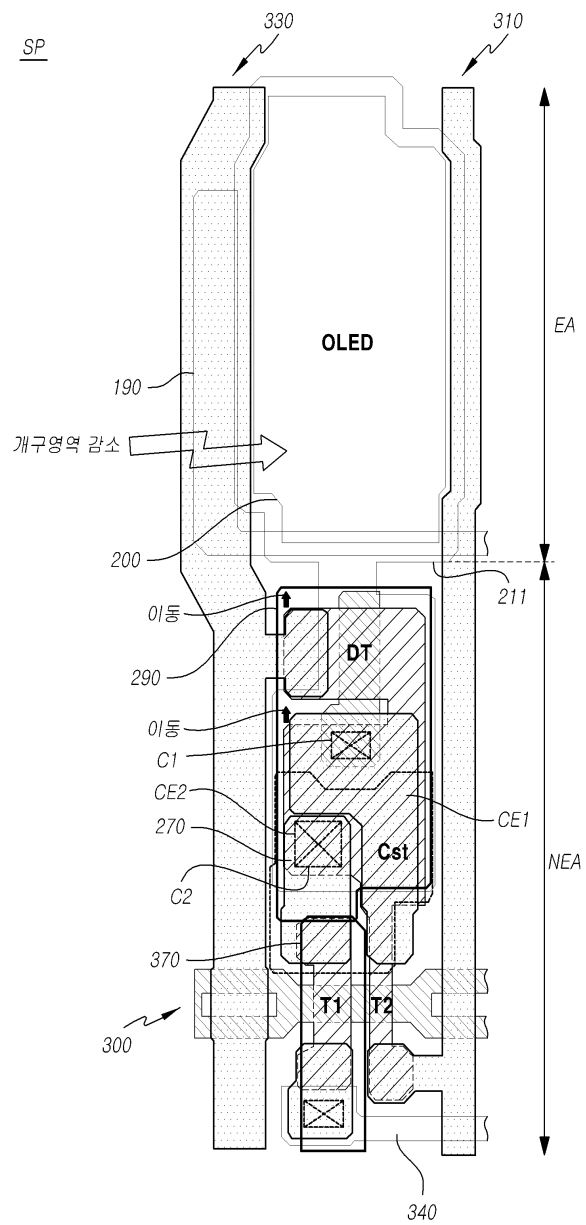
도면3a



도면3b

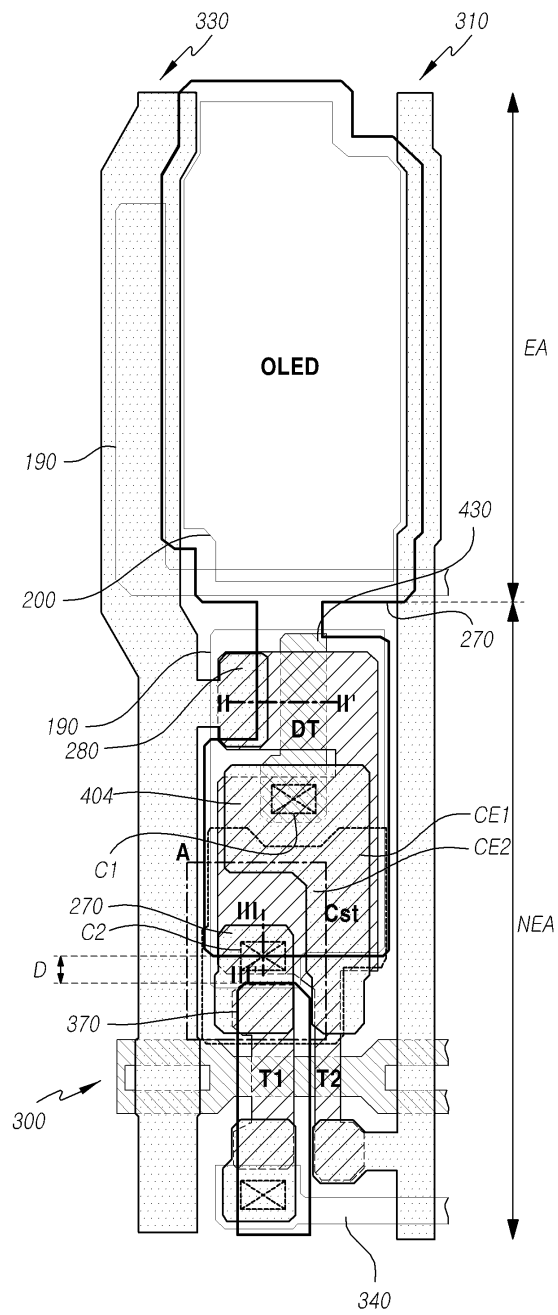


도면4

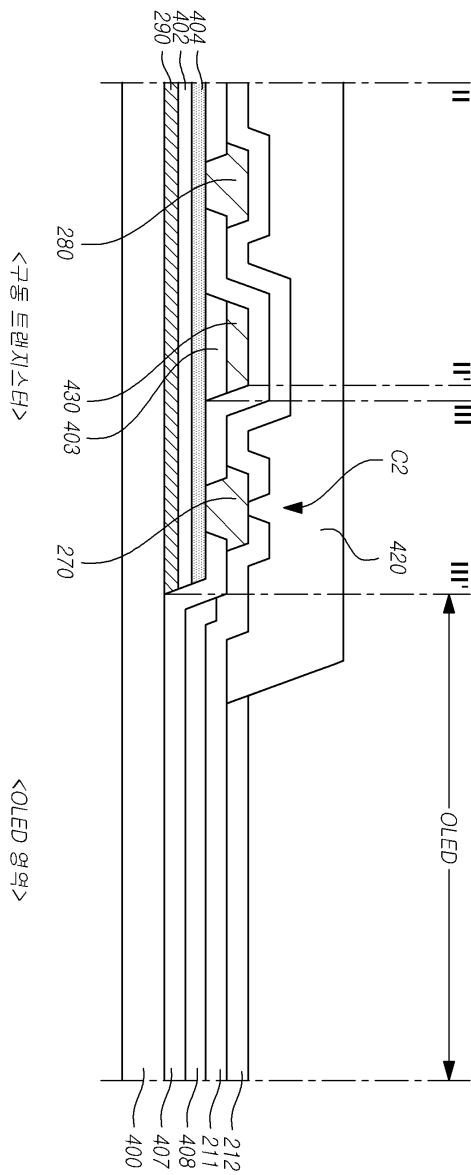


도면5

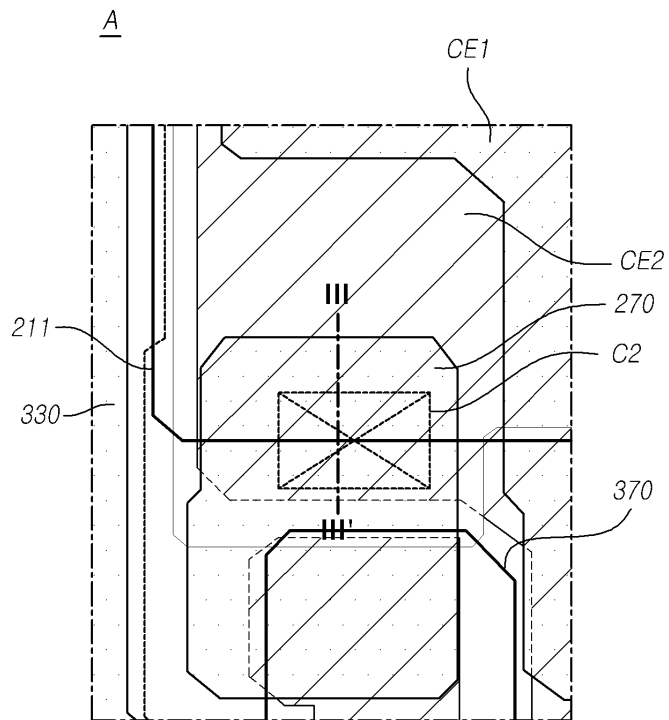
SP



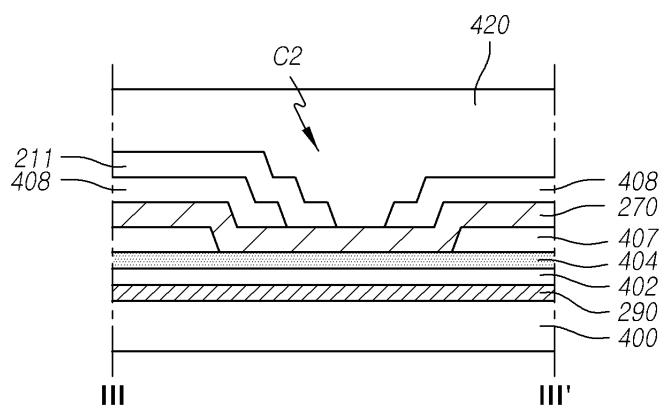
도면6



도면7

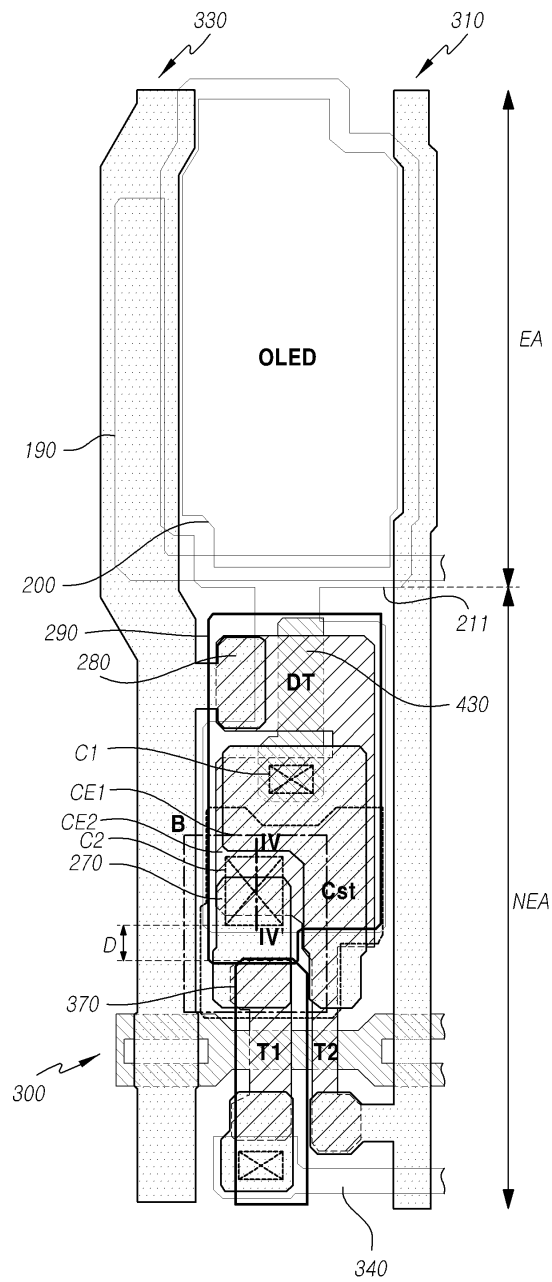


도면8

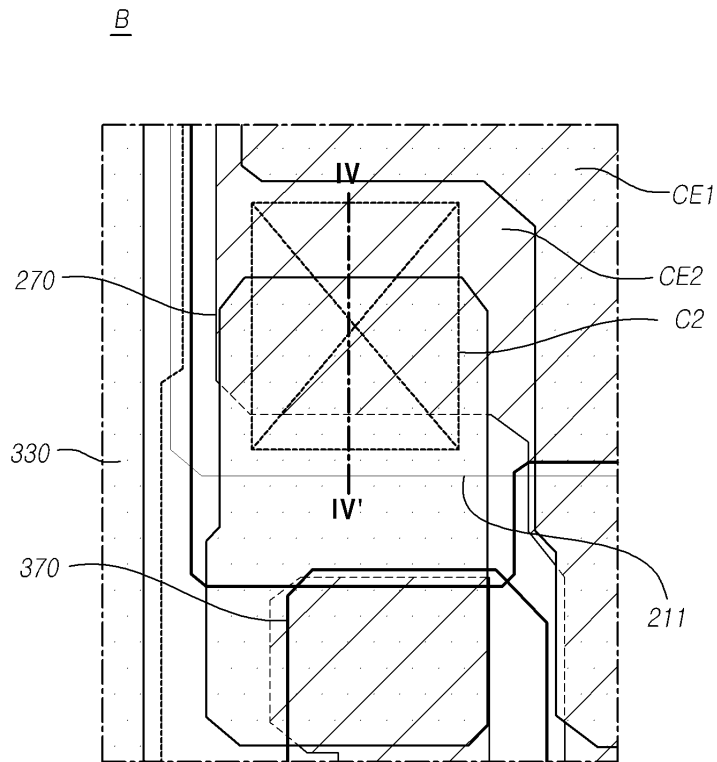


도면9

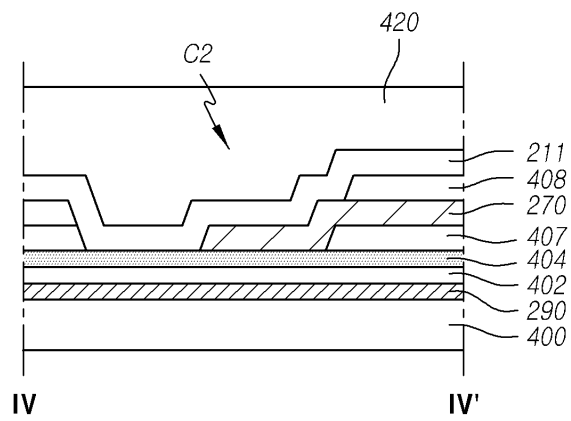
SP



도면10



도면11



专利名称(译)	标题：具有显示器的显示面板和显示设备		
公开(公告)号	KR1020170081110A	公开(公告)日	2017-07-11
申请号	KR1020150191871	申请日	2015-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI JAE YI PARK CHONG HUN 박정훈		
发明人	최재이 박정훈		
IPC分类号	H01L27/32 G09G3/32		
CPC分类号	H01L27/3213 G09G3/3233 G09G2300/0465 G09G2300/0842 H01L27/3216 H01L27/3225 H01L27/3265 H01L27/3262 H01L27/3248 H01L27/326 H01L2227/32		
代理人(译)	Gimeungu 宋.		
外部链接	Espacenet		

摘要(译)

根据本发明的显示面板，发光区域和非多个由发光区域定义衬底，有机发光二极管，晶体管分离像素区域的源电极，并且包括存储电容器，第一电极和所述有机发光二极管的晶体管电连接的接触孔来形成，所述源电极或者所述第一电极被最大化，子像素的开口率通过，从而与接触孔的部分重叠，和一个有，有可能以增加有机发光二极管的寿命的效果。本发明的有机发光显示装置，显示面板，包括：源极驱动器，扫描驱动器，控制器，接触孔被形成电连接所述电极的所述第一源电极和所述有机发光二极管的晶体管中，源极通过使电极或第一电极重叠在接触孔部，从而最大限度地子像素的开口率并且存在能够提高有机发光二极管的寿命的效果。

