



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0064174
(43) 공개일자 2017년06월09일

(51) 국제특허분류(Int. Cl.)

G09G 3/32 (2016.01)

(52) CPC특허분류

G09G 3/3266 (2013.01)

G09G 2300/0842 (2013.01)

(21) 출원번호 10-2015-0169525

(22) 출원일자 2015년11월30일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

권순영

경상북도 구미시 인동46길 6 606동 102호 (구평동, 부영6단지)

(74) 대리인

김은구, 송해모

전체 청구항 수 : 총 15 항

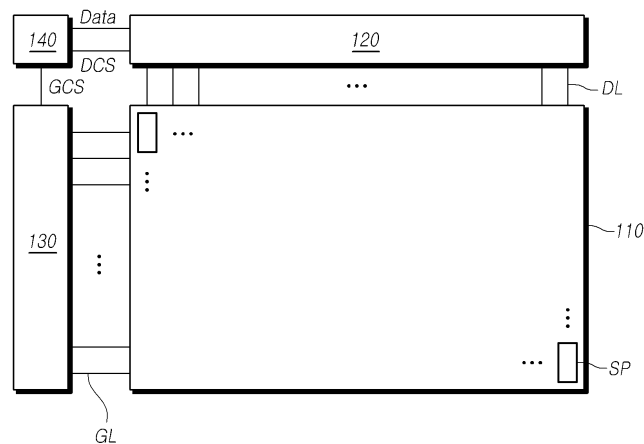
(54) 발명의 명칭 게이트 구동 방법, 센싱 구동 방법, 게이트 드라이버 및 유기발광표시장치

(57) 요약

본 실시예들은, 게이트 구동 방법, 센싱 구동 방법, 게이트 드라이버 및 유기발광표시장치에 관한 것으로서, 더욱 상세하게는, 멀티 턴-온 레벨 전압을 사용하여 게이트 구동을 수행하여, 각 트랜지스터의 특성 및 역할에 맞게 각 트랜지스터의 스위칭 동작을 제어함으로써, 센싱 시 발생할 수 있는 센싱 노이즈를 제거하여 정확한 센싱을 가능하게 하고, 이를 통해 화상 품질(특히, 저계조 화상 품질)을 향상시킬 수 있는 게이트 구동 방법, 센싱 구동 방법, 게이트 드라이버 및 유기발광표시장치에 관한 것이다.

대표도 - 도1

100



명세서

청구범위

청구항 1

유기발광다이오드와, 상기 유기발광다이오드를 구동하는 구동 트랜지스터와, 제1 게이트 라인을 통해 게이트 노드에 인가되는 제1 스캔신호에 의해 제어되며 상기 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터와, 제2 게이트 라인을 통해 게이트 노드에 인가되는 제2 스캔신호에 의해 제어되며 상기 구동 트랜지스터의 제2노드와 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 서브픽셀마다 배치된 유기발광표시패널;

상기 데이터 라인으로 데이터 전압을 출력하는 데이터 드라이버; 및

제1 턴-온 레벨 전압 및 턴-오프 레벨 전압을 이용하여 상기 제1 스캔신호를 생성하여 상기 제1 게이트 라인으로 출력하고, 상기 제1 턴-온 레벨 전압과 다른 제2 턴-온 레벨 전압 및 턴-오프 레벨 전압을 이용하여 상기 제2 스캔신호를 생성하여 상기 제2 게이트 라인으로 출력하는 게이트 드라이버를 포함하는 유기발광표시장치.

청구항 2

제1항에 있어서,

상기 제2 턴-온 레벨 전압은 상기 제1 턴-온 레벨 전압보다는 낮은 유기발광표시장치.

청구항 3

제1항에 있어서,

상기 제1 턴-온 레벨 전압과 상기 제2 턴-온 레벨 전압의 편차는, 상기 제2 트랜지스터 또는 상기 제2 트랜지스터와 전기적으로 연결된 신호 라인에서의 노이즈의 크기에 따라 제어되는 유기발광표시장치.

청구항 4

제1항에 있어서,

상기 기준전압 라인의 전압을 센싱하기 위한 아날로그 디지털 컨버터를 더 포함하는 유기발광표시장치.

청구항 5

제4항에 있어서,

상기 기준전압 라인과 기준전압 공급노드 사이에 전기적으로 연결된 제1 스위치와,

상기 기준전압 라인과 상기 아날로그 디지털 컨버터 사이에 전기적으로 연결된 제2 스위치를 더 포함하는 유기발광표시장치.

청구항 6

제1항에 있어서,

상기 유기발광표시패널의 구동 모드가 센싱 구동 모드 및 영상 구동 모드인 경우, 상기 제1 턴-온 레벨 전압과 상기 제2 턴-온 레벨 전압은 서로 다른 유기발광표시장치.

청구항 7

제1항에 있어서,

상기 유기발광표시패널의 구동 모드가 센싱 구동 모드인 경우,

상기 제1 턴-온 레벨 전압과 상기 제2 턴-온 레벨 전압은 서로 다르고,

상기 유기발광표시패널의 구동 모드가 영상 구동 모드인 경우,

상기 제1 턴-온 레벨 전압과 상기 제2 턴-온 레벨 전압은 동일한 유기발광표시장치.

청구항 8

제1 턴-온 레벨 전압 및 턴-오프 레벨 전압을 이용하여 제1 스캔신호를 생성하고, 서브픽셀 내 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터의 게이트 노드와 연결된 제1 게이트 라인으로 상기 제1 스캔신호를 출력하는 제1 게이트 구동부; 및

상기 제1 턴-온 레벨 전압과 다른 제2 턴-온 레벨 전압 및 상기 턴-오프 레벨 전압을 이용하여 제2 스캔신호를 생성하고, 상기 서브픽셀 내 상기 구동 트랜지스터의 제2노드와 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터의 게이트 노드와 연결된 제2 게이트 라인으로 상기 제2 스캔신호를 출력하는 제2 게이트 구동부를 포함하는 게이트 드라이버.

청구항 9

제8항에 있어서,

상기 제2 턴-온 레벨 전압은 상기 제1 턴-온 레벨 전압보다는 낮은 게이트 드라이버.

청구항 10

제8항에 있어서,

상기 유기발광표시패널의 구동 모드가 센싱 구동 모드 및 영상 구동 모드인 경우, 상기 제1 턴-온 레벨 전압과 상기 제2 턴-온 레벨 전압은 서로 다른 게이트 드라이버.

청구항 11

제8항에 있어서,

상기 유기발광표시패널의 구동 모드가 센싱 구동 모드인 경우,

상기 제1 턴-온 레벨 전압과 상기 제2 턴-온 레벨 전압은 서로 다르고,

상기 유기발광표시패널의 구동 모드가 영상 구동 모드인 경우,

상기 제1 턴-온 레벨 전압과 상기 제2 턴-온 레벨 전압은 동일한 게이트 드라이버.

청구항 12

게이트 드라이버의 게이트 구동 방법에 있어서,

제1 턴-온 레벨 전압, 제2 턴-온 레벨 전압 및 턴-오프 레벨 전압을 입력받는 단계;

상기 제1 턴-온 레벨 전압 및 턴-오프 레벨 전압을 이용하여 제1 스캔신호를 생성하고, 서브픽셀 내 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터의 게이트 노드와 연결된 제1 게이트 라인으로 상기 제1 스캔신호를 출력하는 단계; 및

상기 제1 턴-온 레벨 전압과 다른 상기 제2 턴-온 레벨 전압 및 상기 턴-오프 레벨 전압을 이용하여 제2 스캔신호를 생성하고, 상기 서브픽셀 내 상기 구동 트랜지스터의 제2노드와 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터의 게이트 노드와 연결된 제2 게이트 라인으로 상기 제2 스캔신호를 출력하는 단계를 포함하는 게이트 구동 방법.

청구항 13

제12항에 있어서,

상기 제2 턴-온 레벨 전압은 상기 제1 턴-온 레벨 전압보다는 낮은 게이트 구동 방법.

청구항 14

유기발광다이오드와, 상기 유기발광다이오드를 구동하는 구동 트랜지스터와, 제1 게이트 라인을 통해 게이트 노

드에 인가되는 제1 스캔신호에 의해 제어되며 상기 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터와, 제2 게이트 라인을 통해 게이트 노드에 인가되는 제2 스캔신호에 의해 제어되며 상기 구동 트랜지스터의 제2노드와 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 서브픽셀마다 배치된 유기발광표시 패널을 포함하는 유기발광표시장치의 센싱 구동 방법에 있어서,

상기 제1 트랜지스터의 게이트 노드에 제1 턴-온 레벨 전압을 갖는 제1 스캔신호가 인가되는 동안 상기 구동 트랜지스터의 제1노드에 데이터 전압을 공급하고, 상기 제2 트랜지스터의 게이트 노드에 상기 제1 턴-온 레벨 전압과 다른 제2 턴-온 레벨 전압을 갖는 제2 스캔신호가 인가되는 동안 상기 구동 트랜지스터의 제2노드에 기준 전압을 공급하는 제1 단계;

상기 구동 트랜지스터의 제2노드에 상기 기준전압이 공급되는 것을 차단하여 상기 구동 트랜지스터의 제2노드의 전압을 상승시키는 제2 단계;

상기 기준전압 라인의 전압을 센싱하는 제3 단계; 및

상기 기준전압 라인의 전압 센싱 결과를 토대로 상기 구동 트랜지스터 또는 상기 유기발광다이오드의 특성치를 센싱하는 제4 단계를 포함하는 유기발광표시장치의 센싱 구동 방법.

청구항 15

제14항에 있어서,

상기 제2 턴-온 레벨 전압은 상기 제1 턴-온 레벨 전압보다는 낮은 유기발광표시장치의 센싱 구동 방법.

발명의 설명

기술 분야

[0001] 본 실시예들은 게이트 구동 방법, 센싱 구동 방법, 게이트 드라이버 및 유기발광표시장치에 관한 것이다.

배경 기술

[0003] 최근, 표시장치로서 각광받고 있는 유기발광표시장치는 스스로 발광하는 유기발광다이오드(OLED: Organic Light Emitting Diode)를 이용함으로써 응답속도가 빠르고, 발광효율, 휘도 및 시야각 등이 크다는 장점이 있다.

[0004] 이러한 유기발광표시장치는 유기발광다이오드와 이를 구동하기 위한 구동 트랜지스터가 포함된 서브픽셀을 매트릭스 형태로 배열하고 스캔신호에 의해 선택된 서브픽셀들의 밝기를 데이터의 계조에 따라 제어한다.

[0005] 한편, 각 서브픽셀 내 구동 트랜지스터, 유기발광다이오드 등의 회로 소자는 고유한 특성치를 갖는다. 일 예로, 구동 트랜지스터는 문턱전압, 이동도 등의 고유 특성치를 갖고, 유기발광다이오드는 문턱전압 등의 고유 특성치를 갖는다.

[0006] 이러한 서브픽셀의 특성치는, 회로 소자의 구동 시간에 따라 열화(Degradation)가 진행되어 변할 수 있다.

[0007] 이러한 점 때문에, 각 서브픽셀 내 회로 소자 간의 구동 시간의 차이에 따라, 회로 소자 간의 열화 정도의 차이가 발생하고, 회로 소자 간의 특성치 편차도 발생할 수 있다.

[0008] 이러한 회로 소자 간의 특성치 편차는, 각 서브픽셀 간 휘도 편차를 야기하여 화질 저하를 발생시키는 주요 요인이 될 수 있다.

[0009] 이에, 서브픽셀의 특성치를 센싱하여 보상해주기 위한 다양한 기술이 개발되었다.

[0010] 하지만, 유기발광표시장치에는 다양한 위치에서 리플 노이즈 등의 노이즈가 발생할 수 있는데, 이러한 노이즈가 서브픽셀의 특성치를 센싱하기 위한 센싱값에 섞이어 센싱 오류가 발생할 수 있다.

[0011] 이러한 노이즈에 의한 센싱 오류는 보상값의 오류를 발생시켜 화상 품질을 저하시킬 수 있다.

[0012] 유기발광표시장치에서 발생하는 노이즈가 미세한 노이즈이기 때문에, 노이즈에 의해 발생하는 화상 품질 저하 현상은 계조 표현 전압이 낮은 저계조 영역에서 더욱 두드러질 수 있다.

발명의 내용

해결하려는 과제

- [0014] 본 실시예들의 목적은, 서브픽셀의 특성치를 센싱하는 과정에서 발생할 수 있는 센싱 노이즈를 제거하여 정확한 센싱을 가능하게 하고, 이를 통해 화상 품질을 향상시킬 수 있는 게이트 구동 방법, 센싱 구동 방법, 게이트 드라이버 및 유기발광표시장치를 제공하는 데 있다.
- [0015] 본 실시예들의 다른 목적은, 센싱 노이즈에 의한 저계조 영역에서의 화상 품질 저하를 방지할 수 있는 게이트 구동 방법, 센싱 구동 방법, 게이트 드라이버 및 유기발광표시장치를 제공하는 데 있다.
- [0016] 본 실시예들의 또 다른 목적은, 서브픽셀 내 각 트랜지스터의 특성 및 역할에 맞게 각 트랜지스터를 제어할 수 있는 게이트 구동 방법, 센싱 구동 방법, 게이트 드라이버 및 유기발광표시장치를 제공하는 데 있다.

과제의 해결 수단

- [0018] 일 측면에서, 본 실시예들은, 유기발광다이오드와, 유기발광다이오드를 구동하는 구동 트랜지스터와, 제1 게이트 라인을 통해 게이트 노드에 인가되는 제1 스캔신호에 의해 제어되며 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터와, 제2 게이트 라인을 통해 게이트 노드에 인가되는 제2 스캔신호에 의해 제어되며 구동 트랜지스터의 제2노드와 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 서브픽셀마다 배치된 유기발광표시패널과, 데이터 라인으로 데이터 전압을 출력하는 데이터 드라이버와, 제1 턴-온 레벨 전압 및 턴-오프 레벨 전압을 이용하여 제1 스캔신호를 생성하여 제1 게이트 라인으로 출력하고, 제2 턴-온 레벨 전압 및 턴-오프 레벨 전압을 이용하여 제2 스캔신호를 생성하여 제2 게이트 라인으로 출력하는 게이트 드라이버를 포함하는 유기발광표시장치를 제공할 수 있다.
- [0019] 이러한 유기발광표시장치에서, 제1 턴-온 레벨 전압과 제2 턴-온 레벨 전압은 서로 다를 수 있다.
- [0020] 다른 측면에서, 본 실시예들은, 제1 턴-온 레벨 전압 및 턴-오프 레벨 전압을 이용하여 제1 스캔신호를 생성하고, 서브픽셀 내 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터의 게이트 노드와 연결된 제1 게이트 라인으로 제1 스캔신호를 출력하는 제1 게이트 구동부와, 제2 턴-온 레벨 전압 및 턴-오프 레벨 전압을 이용하여 제2 스캔신호를 생성하고, 서브픽셀 내 구동 트랜지스터의 제2노드와 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터의 게이트 노드와 연결된 제2 게이트 라인으로 제2 스캔신호를 출력하는 제2 게이트 구동부를 포함하는 게이트 드라이버를 제공할 수 있다.
- [0021] 이러한 게이트 드라이버에서 사용하는 제1 턴-온 레벨 전압과 제2 턴-온 레벨 전압은 서로 다를 수 있다.
- [0022] 또 다른 측면에서, 본 실시예들은, 제1 턴-온 레벨 전압, 제2 턴-온 레벨 전압 및 턴-오프 레벨 전압을 입력받는 단계와, 제1 턴-온 레벨 전압 및 턴-오프 레벨 전압을 이용하여 제1 스캔신호를 생성하고, 서브픽셀 내 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터의 게이트 노드와 연결된 제1 게이트 라인으로 제1 스캔신호를 출력하는 단계와, 제2 턴-온 레벨 전압 및 턴-오프 레벨 전압을 이용하여 제2 스캔신호를 생성하고, 서브픽셀 내 구동 트랜지스터의 제2노드와 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터의 게이트 노드와 연결된 제2 게이트 라인으로 제2 스캔신호를 출력하는 단계를 포함하는 게이트 구동 방법을 제공할 수 있다.
- [0023] 이러한 게이트 구동 방법에서 사용되는 제1 턴-온 레벨 전압과 제2 턴-온 레벨 전압은 서로 다를 수 있다.
- [0024] 또 다른 측면에서, 본 실시예들은, 유기발광다이오드와, 유기발광다이오드를 구동하는 구동 트랜지스터와, 제1 게이트 라인을 통해 게이트 노드에 인가되는 제1 스캔신호에 의해 제어되며 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터와, 제2 게이트 라인을 통해 게이트 노드에 인가되는 제2 스캔신호에 의해 제어되며 구동 트랜지스터의 제2노드와 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 서브픽셀마다 배치된 유기발광표시패널을 포함하는 유기발광표시장치의 센싱 구동 방법을 제공할 수 있다.

[0025] 이러한 센싱 구동 방법은, 제1 트랜지스터의 게이트 노드에 제1 턴-온 레벨 전압을 갖는 제1 스캔신호가 인가되는 동안 구동 트랜지스터의 제1노드에 데이터 전압을 공급하고, 제2 트랜지스터의 게이트 노드에 제2 턴-온 레벨 전압을 갖는 제2 스캔신호가 인가되는 동안 구동 트랜지스터의 제2노드에 기준전압을 공급하는 제1 단계와, 구동 트랜지스터의 제2노드에 기준전압이 공급되는 것을 차단하여 구동 트랜지스터의 제2노드의 전압을 상승시키는 제2 단계와, 기준전압 라인의 전압을 센싱하는 제3 단계와, 기준전압 라인의 전압 센싱 결과를 토대로 구동 트랜지스터 또는 유기발광다이오드의 특성치를 센싱하는 제4 단계를 포함할 수 있다.

[0026] 이러한 센싱 구동 방법에서 사용하는 제1 턴-온 레벨 전압과 제2 턴-온 레벨 전압은 서로 다를 수 있다.

발명의 효과

[0028] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 서브픽셀의 특성치를 센싱하는 과정에서 발생할 수 있는 센싱 노이즈를 제거하여 정확한 센싱을 가능하게 하고, 이를 통해 화상 품질을 향상시킬 수 있는 게이트 구동 방법, 센싱 구동 방법, 게이트 드라이버 및 유기발광표시장치를 제공할 수 있다.

[0029] 또한, 본 실시예들에 의하면, 센싱 노이즈에 의한 저계조 영역에서의 화상 품질 저하를 방지할 수 있는 게이트 구동 방법, 센싱 구동 방법, 게이트 드라이버 및 유기발광표시장치를 제공할 수 있다.

[0030] 또한, 본 실시예들에 의하면, 서브픽셀 내 각 트랜지스터의 특성 및 역할에 맞게 각 트랜지스터를 제어할 수 있는 게이트 구동 방법, 센싱 구동 방법, 게이트 드라이버 및 유기발광표시장치를 제공할 수 있다.

도면의 간단한 설명

[0032] 도 1은 본 실시예들에 따른 유기발광표시장치의 시스템 구성도이다.

도 2는 본 실시예들에 따른 유기발광표시장치의 서브픽셀 구조의 예시도이다.

도 3은 본 실시예들에 따른 유기발광표시장치의 보상 회로의 예시도이다.

도 4는 본 실시예들에 따른 유기발광표시장치에서, 구동 트랜지스터의 문턱전압 센싱 방식을 설명하기 위한 도면이다.

도 5는 본 실시예들에 따른 유기발광표시장치에서, 구동 트랜지스터의 이동도 센싱 방식을 설명하기 위한 도면이다.

도 6은 본 실시예들에 따른 유기발광표시장치에서 센싱 노이즈 영향을 설명하기 위한 도면이다.

도 7은 본 실시예들에 따른 유기발광표시장치의 각 서브픽셀 내 제1 트랜지스터 및 제2 트랜지스터에 인가되는 제1 스캔신호 및 제2 스캔신호의 신호파형을 나타낸 도면이다.

도 8은 본 실시예들에 따른 유기발광표시장치에서, 공통 턴-온 레벨 전압(VGH)을 이용하여 제1 스캔신호 및 제2 스캔신호를 생성할 때, 턴-온 레벨 전압(VGH)의 크기에 따른 전체 화상 품질 및 충전 특성의 변화 그래프와, 턴-온 레벨 전압(VGH)의 크기에 따른 저계조 화상 품질의 변화 그래프를 나타낸 도면이다.

도 9는 본 실시예들에 따른 유기발광표시장치의 서브픽셀 구조가 1 스캔 구조인 경우, 제1 트랜지스터 및 제2 트랜지스터에 동일한 스캔신호(제1 스캔신호= 제2 스캔신호)가 공통으로 인가되는 것을 나타낸 도면이다.

도 10은 본 실시예들에 따른 유기발광표시장치의 서브픽셀 구조가 2 스캔 구조인 경우, 제1 트랜지스터 및 제2 트랜지스터에 제1 스캔신호 및 제2 스캔신호가 별도로 인가되는 것을 나타낸 도면이다.

도 11은 본 실시예들에 따른 유기발광표시장치에서, 제1 트랜지스터에 인가되는 제1 스캔신호와 제2 트랜지스터에 인가되는 제2 스캔신호를 서로 다른 턴-온 레벨 전압(VGH1, VGH2)을 이용하여 생성하는 게이트 드라이버 집적회로를 나타낸 도면이다.

도 12는 본 실시예들에 따른 게이트 드라이버 집적회로에서, 제1 턴-온 레벨 전압(VGH1)을 이용하여 생성한 제1 스캔신호와, 제2 턴-온 레벨 전압(VGH2)을 이용하여 생성한 제2 스캔신호의 신호 파형을 나타낸 도면이다.

도 13은 본 실시예들에 따른 유기발광표시장치에서, 멀티 턴-온 레벨 전압(VGH1, VGH2)을 이용하여 제1 트랜지

스터 및 제2 트랜지스터의 온-오프를 제어하는 경우, 서브픽셀 구조를 나타낸 도면이다.

도 14는 본 실시예들에 따른 유기발광표시장치에서, 구동 모드의 종류에 따라, 공통 턴-온 레벨 전압(VGH)에 근거한 제1 스캔신호 및 제2 스캔신호의 신호 파형과, 멀티 턴-온 레벨 전압(VGH1, VGH2)에 근거한 제1 스캔신호 및 제2 스캔신호의 신호 파형을 나타낸 도면이다.

도 15는 본 실시예들에 따른 유기발광표시장치에서, 구동 모드의 종류에 관계 없이, 멀티 턴-온 레벨 전압(VGH1, VGH2)에 근거한 제1 스캔신호 및 제2 스캔신호의 신호 파형을 나타낸 도면이다.

도 16은 본 실시예들에 따른 유기발광표시장치에서, 멀티 턴-온 레벨 전압(VGH1, VGH2)을 이용하여 제1 트랜지스터 및 제2 트랜지스터의 온-오프를 제어하는 경우, 센싱 노이즈 저감 효과를 설명하기 위한 도면이다.

도 17은 본 실시예들에 따른 유기발광표시장치의 게이트 구동 방법에 대한 흐름도이다.

도 18은 본 실시예들에 따른 유기발광표시장치의 센싱 구동 방법에 대한 흐름도이다.

발명을 실시하기 위한 구체적인 내용

- [0033] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조 부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.
- [0034] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.
- [0035] 도 1은 본 실시예들에 따른 유기발광표시장치(100)의 시스템 구성도이다.
- [0036] 도 1을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL)이 배치되고, 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL)에 의해 정의된 다수의 서브픽셀(SP: Sub Pixel)이 배치된 유기발광표시패널(110)과, 다수의 데이터 라인(DL)을 구동하는 데이터 드라이버(120)와, 다수의 게이트 라인(GL)을 구동하는 게이트 드라이버(130)와, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하는 컨트롤러(140) 등을 포함한다.
- [0037] 컨트롤러(140)는, 데이터 드라이버(120) 및 게이트 드라이버(130)로 각종 제어신호를 공급하여, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어한다.
- [0038] 이러한 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 외부에서 입력되는 입력 영상 데이터를 데이터 드라이버(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상 데이터를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 통제한다.
- [0039] 이러한 컨트롤러(140)는 통상의 디스플레이 기술에서 이용되는 타이밍 컨트롤러(Timing Controller)이거나, 타이밍 컨트롤러(Timing Controller)를 포함하여 다른 제어 기능도 더 수행하는 제어장치일 수 있다.
- [0040] 데이터 드라이버(120)는, 다수의 데이터 라인(DL)으로 데이터 전압을 공급함으로써, 다수의 데이터 라인(DL)을 구동한다. 여기서, 데이터 드라이버(120)는 '소스 드라이버'라고도 한다.
- [0041] 이러한 데이터 드라이버(120)는, 적어도 하나의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함하여 다수의 데이터 라인을 구동할 수 있다.
- [0042] 게이트 드라이버(130)는, 다수의 게이트 라인(GL)으로 스캔신호를 순차적으로 공급함으로써, 다수의 게이트 라인(GL)을 순차적으로 구동한다. 여기서, 게이트 드라이버(130)는 '스캔 드라이버'라고도 한다.
- [0043] 이러한 게이트 드라이버(130)는, 적어도 하나의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함하여 다수의 게이트 라인(GL)을 구동할 수 있다.
- [0044] 게이트 드라이버(130)는, 컨트롤러(140)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 스캔신호를 다수의

게이트 라인(GL)으로 순차적으로 공급한다.

- [0045] 데이터 드라이버(120)는, 게이트 드라이버(130)에 의해 특정 게이트 라인이 열리면, 컨트롤러(140)로부터 수신한 영상 데이터를 아날로그 형태의 데이터 전압으로 변환하여 다수의 데이터 라인(DL)으로 공급한다.
- [0046] 데이터 드라이버(120)는, 도 1에서는 유기발광표시패널(110)의 일측(예: 상측 또는 하측)에만 위치하고 있으나, 구동 방식, 패널 설계 방식 등에 따라서, 유기발광표시패널(110)의 양측(예: 상측과 하측)에 모두 위치할 수도 있다.
- [0047] 게이트 드라이버(130)는, 도 1에서는 유기발광표시패널(110)의 일 측(예: 좌측 또는 우측)에만 위치하고 있으나, 구동 방식, 패널 설계 방식 등에 따라서, 유기발광표시패널(110)의 양측(예: 좌측과 우측)에 모두 위치할 수도 있다.
- [0048] 전술한 컨트롤러(140)는, 입력 영상 데이터와 함께, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 데이터 인에이블(DE: Data Enable) 신호, 클럭 신호(CLK) 등을 포함하는 각종 타이밍 신호들을 외부(예: 호스트 시스템)로부터 수신한다.
- [0049] 컨트롤러(140)는, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하기 위하여, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 DE 신호, 클럭 신호 등의 타이밍 신호를 입력 받아, 각종 제어 신호들을 생성하여 데이터 드라이버(120) 및 게이트 드라이버(130)로 출력한다.
- [0050] 예를 들어, 컨트롤러(140)는, 게이트 드라이버(130)를 제어하기 위하여, 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블 신호(GOE: Gate Output Enable) 등을 포함하는 각종 게이트 제어 신호(GCS: Gate Control Signal)를 출력한다.
- [0051] 여기서, 게이트 스타트 펄스(GSP)는 게이트 드라이버(130)를 구성하는 하나 이상의 게이트 드라이버 집적회로의 동작 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 하나 이상의 게이트 드라이버 집적회로에 공통으로 입력되는 클럭 신호로서, 스캔신호(게이트 펄스)의 쉬프트 타이밍을 제어한다. 게이트 출력 인에이블 신호(GOE)는 하나 이상의 게이트 드라이버 집적회로의 타이밍 정보를 지정하고 있다.
- [0052] 또한, 컨트롤러(140)는, 데이터 드라이버(120)를 제어하기 위하여, 소스 스타트 펄스(SSP: Source Start Pulse), 소스 샘플링 클럭(SSC: Source Sampling Clock), 소스 출력 인에이블 신호(SOE: Source Output Enable) 등을 포함하는 각종 데이터 제어 신호(DCS: Data Control Signal)를 출력한다.
- [0053] 여기서, 소스 스타트 펄스(SSP)는 데이터 드라이버(120)를 구성하는 하나 이상의 소스 드라이버 집적회로의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 소스 드라이버 집적회로 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭 신호이다. 소스 출력 인에이블 신호(SOE)는 데이터 드라이버(120)의 출력 타이밍을 제어한다.
- [0054] 데이터 드라이버(120)는, 적어도 하나의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함하여 다수의 데이터 라인을 구동할 수 있다.
- [0055] 각 소스 드라이버 집적회로(SDIC)는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG: Chip On Glass) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다. 또한, 각 소스 드라이버 집적회로(SDIC)는, 유기발광표시패널(110)에 연결된 필름 상에 실장 되는 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수도 있다.
- [0056] 각 소스 드라이버 집적회로(SDIC)는, 쉬프트 레지스터(Shift Register), 래치 회로(Latch Circuit), 디지털 아날로그 컨버터(DAC: Digital to Analog Converter), 출력 버퍼(Output Buffer) 등을 포함할 수 있다.
- [0057] 각 소스 드라이버 집적회로(SDIC)는, 경우에 따라서, 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)를 더 포함할 수 있다.
- [0058] 게이트 드라이버(130)는, 적어도 하나의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함할 수 있다.
- [0059] 각 게이트 드라이버 집적회로(GDIC)는, 테이프 오토메티드 본딩(TAB) 방식 또는 칩 온 글래스(COG) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, GIP(Gate In Panel) 타입으로 구현되어 유기발광

표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다. 또한, 각 게이트 드라이버 집적회로(GDIC)는 유기발광표시패널(110)과 연결된 필름 상에 실장 되는 칩 온 필름(COF) 방식으로 구현될 수도 있다.

- [0060] 각 게이트 드라이버 집적회로(GDIC)는 쉬프트 레지스터(Shift Register), 레벨 쉬프터(Level Shifter) 등을 포함할 수 있다.
- [0061] 본 실시예들에 따른 유기발광표시장치(100)는 적어도 하나의 소스 드라이버 집적회로(SDIC)에 대한 회로적인 연결을 위해 필요한 적어도 하나의 소스 인쇄회로기판(S-PCB: Source Printed Circuit Board)과 제어 부품들과 각종 전기 장치들을 실장 하기 위한 컨트롤 인쇄회로기판(C-PCB: Control Printed Circuit Board)을 포함할 수 있다.
- [0062] 적어도 하나의 소스 인쇄회로기판(S-PCB)에는, 적어도 하나의 소스 드라이버 집적회로(SDIC)가 실장 되거나, 적어도 하나의 소스 드라이버 집적회로(SDIC)가 실장 된 필름이 연결될 수 있다.
- [0063] 컨트롤 인쇄회로기판(C-PCB)에는, 데이터 드라이버(120) 및 게이트 드라이버(130) 등의 동작을 제어하는 컨트롤러(140)와, 유기발광표시패널(110), 데이터 드라이버(120) 및 게이트 드라이버(130) 등으로 각종 전압 또는 전류를 공급해주거나 공급할 각종 전압 또는 전류를 제어하는 전원 컨트롤러 등이 실장 될 수 있다.
- [0064] 적어도 하나의 소스 인쇄회로기판(S-PCB)과 컨트롤 인쇄회로기판(C-PCB)은 적어도 하나의 연결 부재를 통해 회로적으로 연결될 수 있다.
- [0065] 여기서, 연결 부재는 가요성 인쇄 회로(FPC: Flexible Printed Circuit), 가요성 플랫 케이블(FFC: Flexible Flat Cable) 등일 수 있다.
- [0066] 적어도 하나의 소스 인쇄회로기판(S-PCB)과 컨트롤 인쇄회로기판(C-PCB)은 하나의 인쇄회로기판으로 통합되어 구현될 수도 있다.
- [0067] 유기발광표시패널(110)에 배치되는 각 서브픽셀(SP)은 트랜지스터 등의 회로 소자를 포함하여 구성될 수 있다.
- [0068] 일 예로, 각 서브픽셀(SP)은 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 이를 구동하기 위한 구동 트랜지스터(Driving Transistor) 등의 회로 소자로 구성되어 있다.
- [0069] 각 서브픽셀(SP)을 구성하는 회로 소자의 종류 및 개수는, 제공 기능 및 설계 방식 등에 따라 다양하게 정해질 수 있다.
- [0070] 도 2는 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀 구조의 예시도이다.
- [0071] 도 2를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)에서, 각 서브픽셀은, 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 유기발광다이오드(OLED)를 구동하는 구동 트랜지스터(DRT: Driving Transistor)와, 구동 트랜지스터(DRT)의 게이트 노드에 해당하는 제1노드(N1)로 데이터 전압(Vdata)을 전달해 주기 위한 제1 트랜지스터(T1)와, 구동 트랜지스터(DRT)의 제2노드(N2)와 기준전압(Vref: Reference Voltage)을 공급하는 기준전압 라인(RVL: Reference Voltage Line) 사이에 전기적으로 연결된 제2 트랜지스터(T2)와, 영상 신호 전압에 해당하는 데이터 전압(Vdata) 또는 이에 대응되는 전압을 한 프레임 시간 동안 유지하는 스토리지 캐패시터(Cstg: Storage Capacitor)를 포함하여 구성될 수 있다.
- [0072] 유기발광다이오드(OLED)는 제1전극(예: 애노드 전극), 유기층 및 제2전극(예: 캐소드 전극) 등으로 이루어질 수 있다.
- [0073] 구동 트랜지스터(DRT)는 유기발광다이오드(OLED)로 구동 전류를 공급해줌으로써 유기발광다이오드(OLED)를 구동해준다.
- [0074] 구동 트랜지스터(DRT)에서, 제1노드(N1)는 제1 트랜지스터(T1)의 소스 노드 또는 드레인 노드와 전기적으로 연결될 수 있으며 게이트 노드에 해당할 수 있다. 제2노드(N2)는 유기발광다이오드(OLED)의 제1전극과 전기적으로 연결될 수 있으며, 소스 노드 또는 드레인 노드일 수 있다. 그리고, 제3노드(N3)는 구동전압(EVDD)을 공급하는 구동전압 라인(DVL: Driving Voltage Line)과 전기적으로 연결될 수 있으며, 드레인 노드 또는 소스 노드일 수 있다.
- [0075] 제1 트랜지스터(T1)는 데이터 라인(DL)과 구동 트랜지스터(DRT)의 제1노드(N1) 사이에 전기적으로 연결되고, 게이트 라인을 통해 제1 스캔신호(SCAN1)를 게이트 노드로 인가 받아 제어될 수 있다.

- [0076] 이러한 제1 트랜지스터(T1)는 제1 스캔신호(SCAN1)에 의해 턴-온 되어 데이터 라인(DL)으로부터 공급된 데이터 전압(Vdata)을 구동 트랜지스터(DRT)의 제1노드(N1)로 전달해줄 수 있다.
- [0077] 제2 트랜지스터(T2)는 구동 트랜지스터(DRT)의 제2노드(N2)와 기준전압 라인(RVL) 사이에 전기적으로 연결되며, 게이트 노드로 제2 스캔신호(SCAN2)를 인가 받아 제어될 수 있다.
- [0078] 이러한 제2 트랜지스터(T2)는 제2 스캔신호(SCAN2)에 의해 턴-온 되어 기준전압 라인(RVL)을 통해 공급되는 기준전압(Vref)을 구동 트랜지스터(DRT)의 제2노드(N2)에 인가해준다.
- [0079] 또한, 제2 트랜지스터(T2)는 구동 트랜지스터(DRT)의 제2노드(N2)에 대한 전압 센싱 경로 중 하나로 활용될 수 있다.
- [0080] 스토리지 캐패시터(Cstg)는 구동 트랜지스터(DRT)의 제2노드(N2)와 제1노드(N1) 사이에 전기적으로 연결될 수 있다.
- [0081] 이러한 스토리지 캐패시터(Cstg)는, 구동 트랜지스터(DRT)의 제2노드(N2)와 제1노드(N1) 사이에 존재하는 내부 캐패시터(Internal Capacitor)인 기생 캐패시터(예: Cgs, Cgd)가 아니라, 구동 트랜지스터(DRT)의 외부에 의도적으로 설계한 외부 캐패시터(External Capacitor)이다.
- [0082] 구동 트랜지스터(DRT), 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)는, 도 2의 예시와 같이 n 타입으로 구현될 수도 있고, p 타입으로도 구현될 수도 있다.
- [0083] 한편, 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)는 별개의 게이트 신호일 수 있다. 이 경우, 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)는, 다른 게이트 라인을 통해, 제1 트랜지스터(T1)의 게이트 노드 및 제2 트랜지스터(T2)의 게이트 노드로 각각 인가될 수도 있다.
- [0084] 이와 같이, 별개의 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)를 이용하여 서브픽셀이 구동되는 경우, 서브픽셀은 "1 스캔 구조"를 갖는다고 한다.
- [0085] 경우에 따라서는, 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)는 동일한 게이트 신호일 수도 있다. 이 경우, 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)는 동일한 게이트 라인을 통해 제1 트랜지스터(T1)의 게이트 노드 및 제2 트랜지스터(T2)의 게이트 노드에 공통으로 인가될 수도 있다.
- [0086] 이와 같이, 동일한 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)를 이용하여 서브픽셀이 구동되는 경우, 서브픽셀은 "2 스캔 구조"를 갖는다고 한다.
- [0087] 한편, 본 실시예들에 따른 유기발광표시장치(100)의 경우, 각 서브픽셀(SP)의 구동 시간이 길어짐에 따라, 유기발광다이오드(OLED), 구동 트랜지스터(DRT) 등의 회로 소자에 대한 열화(Degradation)가 진행될 수 있다.
- [0088] 이에 따라, 유기발광다이오드(OLED), 구동 트랜지스터(DRT) 등의 회로 소자가 갖는 고유한 특성치(예: 문턱전압, 이동도 등)가 변할 수 있다.
- [0089] 이러한 회로 소자의 특성치 변화는 해당 서브픽셀의 휘도 변화를 야기한다. 따라서, 회로 소자의 특성치 변화는 서브픽셀의 휘도 변화와 동일한 개념으로 사용될 수 있다.
- [0090] 또한, 이러한 회로 소자 간의 특성치 변화의 정도는 각 회로 소자의 열화 정도의 차이에 따라 서로 다를 수 있다.
- [0091] 이러한 회로 소자 간의 특성치 편차는 서브픽셀 간의 휘도 편차를 야기한다. 따라서, 회로 소자 간의 특성치 편차는 서브픽셀 간의 휘도 편차와 동일한 개념으로 사용될 수 있다.
- [0092] 전술한 서브픽셀 휘도 변화와 서브픽셀 간 휘도 편차는, 서브픽셀의 휘도 표현력에 대한 정확도를 떨어뜨리거나 화면 이상 현상을 발생시키는 등의 문제를 발생시킬 수 있다.
- [0093] 여기서, 회로 소자의 특성치(이하, "서브픽셀 특성치"라고도 함)는, 일 예로, 구동 트랜지스터(DRT)의 문턱전압 및 이동도 등을 포함할 수 있고, 경우에 따라서, 유기발광다이오드(OLED)의 문턱전압을 포함할 수도 있다.
- [0094] 본 실시예들에 따른 유기발광표시장치(100)는 서브픽셀 휘도 변화와 서브픽셀 간 휘도 편차(회로 소자의 특성치 변화 및 회로 소자 간의 특성치 편차)를 센싱(측정)하는 센싱 기능과, 센싱 결과를 이용하여 서브픽셀 휘도 변화와 서브픽셀 간 휘도 편차를 보상해주는 보상 기능을 제공할 수 있다.
- [0095] 본 실시예들에 따른 유기발광표시장치(100)는, 서브픽셀 휘도 변화와 서브픽셀 간 휘도 편차에 대한 센싱 및 보

상 기능을 제공하기 위하여, 그에 맞는 서브픽셀 구조(도 2의 서브픽셀 구조)와, 센싱 및 보상 구성을 포함하는 보상 회로를 포함한다.

- [0096] 도 3은 본 실시예들에 따른 유기발광표시장치(100)의 보상 회로에 대한 예시도이다.
- [0097] 도 3을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 서브픽셀 특성치(구동 트랜지스터의 특성치, 유기발광다이오드의 특성)의 변화 및/또는 서브픽셀 특성치 간의 편차를 센싱하기 위하여, 기준전압 라인(RVL)의 전압을 센싱하여 센싱 데이터를 출력하는 아날로그 디지털 컨버터(ADC: Analog to Digital Converter, 310)와, 센싱 데이터를 저장하는 메모리(320)와, 센싱 데이터를 이용하여 서브픽셀 특성치의 변화 및/또는 서브픽셀 특성치 간의 편차를 보상해주는 보상 프로세스를 수행하는 보상부(330) 등을 포함할 수 있다.
- [0098] 각 아날로그 디지털 컨버터(310)는 소스 드라이버 집적회로(SDIC)의 내부에 포함될 수 있으며, 경우에 따라서는, 소스 드라이버 집적회로(SDIC)의 외부에 포함될 수도 있다.
- [0099] 전술한 아날로그 디지털 컨버터(310)를 이용하면, 서브픽셀의 특성치를 반영하는 전압(Vsen)을 디지털 값에 해당하는 센싱값으로 변환하여 센싱 데이터로 출력함으로써, 디지털 레벨에서 프로세싱이 가능한 보상부(330)는 디지털 레벨에서 서브픽셀의 특성치를 정확하게 센싱(파악)할 수 있다.
- [0100] 보상부(330)는 컨트롤러(140)의 내부에 포함될 수 있으며, 경우에 따라서는, 컨트롤러(140)의 외부에 포함될 수도 있다.
- [0101] 아날로그 디지털 컨버터(310)에서 출력되는 센싱 데이터는, 일 예로, LVDS (Low Voltage Differential Signaling) 데이터 포맷으로 되어 있을 수 있다.
- [0102] 본 실시예들에 따른 유기발광표시장치(100)는, 센싱 구동을 제어하기 위하여, 즉, 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 제2노드(N2)의 전압 인가 상태를 서브픽셀 특성치 센싱에 필요한 상태로 제어하기 위한 스위치 구성으로서, 제1 스위치(SW1)와 제2 스위치(SW2)를 더 포함할 수 있다.
- [0103] 제1 스위치(SW1)는, 기준전압 라인(RVL)과 기준전압 공급노드(Nref) 사이에 전기적으로 연결된 스위치로서, 기준전압 라인(RVL)으로의 기준전압(Vref)의 공급 여부를 제어할 수 있다.
- [0104] 이러한 제1 스위치(SW1)가 턴-온 되면, 기준전압(Vref)이 기준전압 라인(RVL)으로 공급되어 턴-온 되어 있는 제2 트랜지스터(T2)를 통해 구동 트랜지스터(DRT)의 제2노드(N2)로 인가될 수 있다.
- [0105] 제2 스위치(SW2)는, 기준전압 라인(RVL)과 아날로그 디지털 컨버터(310) 사이에 전기적으로 연결된 스위치로서, 기준전압 라인(RVL)과 아날로그 디지털 컨버터(310) 간의 연결을 스위칭 해 줄 수 있다.
- [0106] 전술한 제1 스위치(SW1) 및 제2 스위치(SW2)를 이용하면, 센싱 구동 절차에 맞게, 기준전압 라인(RVL)의 전압 상태, 연결 상태 등을 효율적으로 제어할 수 있다.
- [0107] 한편, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 서브픽셀 특성치를 반영하는 전압 상태가 되면, 구동 트랜지스터(DRT)의 제2노드(N2)와 등 전위일 수 있는 기준전압 라인(RVL)의 전압도 서브픽셀 특성치를 반영하는 전압 상태가 될 수 있다. 이때, 기준전압 라인(RVL) 상에 형성된 라인 캐패시터에 서브픽셀 특성치를 반영하는 전압이 충전될 수 있다.
- [0108] 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 서브픽셀 특성치를 반영하는 전압 상태가 되면, 제2 스위치(SW2)가 턴-온 되어, 아날로그 디지털 컨버터(310)와 기준전압 라인(RVL)이 연결될 수 있다.
- [0109] 이에 따라, 아날로그 디지털 컨버터(310)는 서브픽셀 특성치를 반영하는 전압 상태인 기준전압 라인(RVL)의 전압, 즉, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압을 센싱한다. 여기서, 기준전압 라인(RVL)을 "센싱 라인"이라고도 기재한다.
- [0110] 이러한 기준전압 라인(RVL)은, 일 예로, 서브픽셀 열마다 1개씩 배치될 수도 있고, 둘 이상의 서브픽셀 열마다 1개씩 배치될 수도 있다.
- [0111] 예를 들어, 1개의 픽셀이 4개의 서브픽셀(적색 서브픽셀, 흰색 서브픽셀, 녹색 서브픽셀, 청색 서브픽셀)로 구성된 경우, 기준전압 라인(RVL)은 4개의 서브픽셀 열(적색 서브픽셀 열, 흰색 서브픽셀 열, 녹색 서브픽셀 열, 청색 서브픽셀 열)을 포함하는 1개의 픽셀 열마다 1개씩 배치될 수도 있다.
- [0112] 아날로그 디지털 컨버터(310)는 기준전압 라인(RVL)과 연결되면, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압

(기준전압 라인(RVL)의 전압, 또는, 기준전압 라인(RVL) 상의 라인 캐패시터에 충전된 전압)을 센싱한다.

- [0113] 아날로그 디지털 컨버터(310)에서 센싱된 전압은, 구동 트랜지스터(DRT)의 문턱전압(V_{th}) 또는 문턱전압 편차(ΔV_{th})를 포함하는 전압 값($V_{data}-V_{th}$ 또는 $V_{data}-\Delta V_{th}$)이거나, 구동 트랜지스터(DRT)의 이동도를 센싱하기 위한 전압 값일 수도 있다.
- [0114] 한편, 기준전압 라인(RVL)에는 의도적으로 형성되거나 자연적으로 생겨난 캐패시터(C_r)가 존재할 수 있다.
- [0115] 아래에서는, 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 구동 및 이동도 센싱 구동에 대하여 간략하게 설명한다.
- [0116] 도 4는 본 실시예들에 따른 유기발광표시장치(100)에서, 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 구동 방식을 설명하기 위한 도면이다.
- [0117] 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 구동 시, 구동 트랜지스터(DRT)의 제2노드(N_2)와 제1노드(N_1) 각각은 기준전압(V_{ref})과 문턱전압 센싱 구동용 데이터 전압(V_{data})으로 초기화된다.
- [0118] 이후, 제1 스위치(SW1)이 오프되어 구동 트랜지스터(DRT)의 제2노드(N_2)가 플로팅(Floating) 된다.
- [0119] 이에 따라, 구동 트랜지스터(DRT)의 제2노드(N_2)의 전압이 상승한다.
- [0120] 구동 트랜지스터(DRT)의 제2노드(N_2)의 전압은 상승이 이루어지다가 상승 폭이 서서히 줄어들어 포화하게 된다.
- [0121] 구동 트랜지스터(DRT)의 제2노드(N_2)의 포화된 전압은 데이터 전압(V_{data})과 문턱전압(V_{th})의 차이 또는 데이터 전압(V_{data})과 문턱전압 편차(ΔV_{th})의 차이에 해당할 수 있다.
- [0122] 아날로그 디지털 컨버터(310)는 구동 트랜지스터(DRT)의 제2노드(N_2)의 전압이 포화되면, 구동 트랜지스터(DRT)의 제2노드(N_2)의 포화된 전압을 센싱한다.
- [0123] 아날로그 디지털 컨버터(310)에 의해 센싱된 전압(V_{sen})은 데이터 전압(V_{data})에서 문턱전압(V_{th})을 뺀 전압($V_{data}-V_{th}$) 또는 데이터 전압(V_{data})에서 문턱전압 편차(ΔV_{th})를 뺀 전압($V_{data}-\Delta V_{th}$)일 수 있다.
- [0124] 도 5는 본 실시예들에 따른 유기발광표시장치(100)에서, 구동 트랜지스터(DRT)에 대한 이동도 센싱 구동 방식을 설명하기 위한 도면이다.
- [0125] 이동도 센싱 구동 시, 구동 트랜지스터(DRT)의 제2노드(N_2)와 제1노드(N_1) 각각은 기준전압(V_{ref})과 이동도 센싱 구동용 데이터 전압(V_{data})으로 초기화된다.
- [0126] 이후, 제1 스위치(SW1)가 오프 되어 구동 트랜지스터(DRT)의 제2노드(N_2)가 플로팅 된다.
- [0127] 이에 따라, 구동 트랜지스터(DRT)의 제2노드(N_2)의 전압이 상승하기 시작한다.
- [0128] 구동 트랜지스터(DRT)의 제2노드(N_2)의 전압 상승 속도(시간에 대한 전압 상승치의 변화량(ΔV))는 구동 트랜지스터(DRT)의 전류 능력, 즉 이동도에 따라 달라진다.
- [0129] 즉, 전류 능력(이동도)이 큰 구동 트랜지스터(DRT)일 수록, 구동 트랜지스터(DRT)의 제2노드(N_2)의 전압이 더욱 가파르게 상승한다.
- [0130] 구동 트랜지스터(DRT)의 제2노드(N_2)의 전압이 미리 정해진 일정 시간 동안 상승이 이루어진 이후, 아날로그 디지털 컨버터(310)는 구동 트랜지스터(DRT)의 제2노드(N_2)의 상승된 전압(즉, 구동 트랜지스터(DRT)의 제2노드(N_2)의 전압 상승에 따라 함께 전압 상승이 이루어진 기준전압 라인(RVL)의 전압)을 센싱한다.
- [0131] 전술한 문턱전압 또는 이동도 센싱 구동에 따라 아날로그 디지털 컨버터(310)는 문턱전압 센싱 또는 이동도 센싱을 위해 센싱된 전압(V_{sen})을 디지털 값으로 변환하고, 변환된 디지털 값(센싱 값)을 포함하는 센싱 데이터를 생성하여 출력한다.
- [0132] 아날로그 디지털 컨버터(310)에서 출력된 센싱 데이터는 메모리(320)에 저장되거나 보상부(330)로 제공될 수 있다.
- [0133] 보상부(330)는 메모리(320)에 저장되거나 아날로그 디지털 컨버터(310)에서 제공된 센싱 데이터를 토대로 해당 서브픽셀 내 구동 트랜지스터(DRT)의 특성치(예: 문턱전압, 이동도) 또는 구동 트랜지스터(DRT)의 특성치 변화(예: 문턱전압 변화, 이동도 변화)를 파악하고, 특성치 보상 프로세스를 수행할 수 있다.
- [0134] 여기서, 구동 트랜지스터(DRT)의 특성치 변화는 이전 센싱 데이터를 기준으로 현재 센싱 데이터가 변화된 것을

의미하거나, 기준 센싱 데이터를 기준으로 현재 센싱 데이터가 변화된 것을 의미할 수도 있다.

- [0135] 여기서, 구동 트랜지스터(DRT) 간의 특성치 또는 특성치 변화를 비교해보면, 구동 트랜지스터(DRT) 간의 특성치 편차를 파악할 수 있다. 구동 트랜지스터(DRT)의 특성치 변화가 기준 센싱 데이터를 기준으로 현재 센싱 데이터가 변화된 것을 의미하는 경우, 구동 트랜지스터(DRT)의 특성치 변화로부터 구동 트랜지스터(DRT) 간의 특성치 편차(즉, 서브픽셀 휘도 편차)를 파악할 수도 있다.
- [0136] 특성치 보상 프로세스는, 구동 트랜지스터(DRT)의 문턱전압을 보상하는 문턱전압 보상 처리와, 구동 트랜지스터(DRT)의 이동도를 보상하는 이동도 보상 처리를 포함할 수 있다.
- [0137] 문턱전압 보상 처리는 문턱전압 또는 문턱전압 편차(문턱전압 변화)를 보상하기 위한 보상값을 연산하고, 연산된 보상값을 메모리(320)에 저장하거나, 연산된 보상값으로 해당 영상 데이터(Data)를 변경하는 처리를 포함할 수 있다.
- [0138] 이동도 보상 처리는 이동도 또는 이동도 편차(이동도 변화)를 보상하기 위한 보상값을 연산하고, 연산된 보상값을 메모리(320)에 저장하거나, 연산된 보상값으로 해당 영상 데이터(Data)를 변경하는 처리를 포함할 수 있다.
- [0139] 보상부(330)는 문턱전압 보상 처리 또는 이동도 보상 처리를 통해 영상 데이터(Data)를 변경하여 변경된 데이터를 데이터 드라이버(120) 내 해당 소스 드라이버 집적회로(SDIC)로 공급해줄 수 있다.
- [0140] 이에 따라, 해당 소스 드라이버 집적회로(SDIC)는, 보상부(330)에서 변경된 데이터를 디지털 아날로그 컨버터(DAC: Digital to Analog Converter, 340)를 통해 데이터 전압으로 변환하여 해당 서브픽셀로 공급해줌으로써, 서브픽셀 특성치 보상(문턱전압 보상, 이동도 보상)이 실제로 이루어지게 된다.
- [0141] 이러한 서브픽셀 특성치 보상이 이루어짐에 따라, 서브픽셀 간의 휘도 편차를 줄여주거나 방지해줌으로써, 화상 품질을 향상시켜줄 수 있다.
- [0142] 도 6은 본 실시예들에 따른 유기발광표시장치(100)에서 센싱 노이즈 영향을 설명하기 위한 도면이다.
- [0143] 도 6을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)에서는, 다양한 위치에서 리플 노이즈(Ripple Noise) 등의 노이즈가 발생할 수 있다.
- [0144] 이러한 노이즈는, 아날로그 디지털 컨버터(310)에 의해 센싱되는 전압(Vsen)에 섞여 있을 수 있다.
- [0145] 이에 따라, 아날로그 디지털 컨버터(310)에 의해 센싱된 전압(Vsen)은 노이즈 성분에 의해 정확하지 않은 센싱 전압일 수 있다.
- [0146] 이러한 노이즈에 의한 센싱 오류는 보상값 연산에 오류를 발생시켜 화상 품질을 떨어뜨리는 요인이 될 수 있다.
- [0147] 이와 같이, 센싱 오류를 발생시키는 노이즈를 아래에서는 "센싱 노이즈"라고 한다.
- [0148] 본 실시예들에 따른 유기발광표시장치(100)에서 발생하는 노이즈가 미세한 노이즈이기 때문에, 노이즈에 의해 발생하는 화상 품질 저하 현상은 계조 표현 전압이 낮은 저계조 영역에서 더욱 두드러질 수 있다.
- [0149] 저계조 영역에서의 화상 품질 저하 현상은, 일 예로, 저계조 영역에서 잔 가로선이 나타나는 현상일 수 있다.
- [0150] 도 7은 본 실시예들에 따른 유기발광표시장치(100)의 각 서브픽셀(SP) 내 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)에 인가되는 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)의 신호파형을 나타낸 도면이다.
- [0151] 도 7을 참조하면, 게이트 드라이버(130) 내 게이트 드라이버 집적회로(GDIC)는, 턴-온 레벨 전압(예: 하이 레벨 게이트 전압(VGH)), 및 턴-오프 레벨 전압(예: 로우 레벨 게이트 전압(VGL))을 이용하여, 제1 트랜지스터(T1)의 게이트 노드에 인가되는 제1 스캔신호(SCAN1)와 제2 트랜지스터(T2)의 게이트 노드에 인가되는 제2 스캔신호(SCAN2)를 생성할 수 있다.
- [0152] 본 명세서에서, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)가 n형 트랜지스터인 것으로 예를 들고 있기 때문에, 턴-온 레벨 전압을 하이 레벨 게이트 전압(VGH)으로 기재하고, 턴-오프 레벨 전압을 로우 레벨 게이트 전압(VGL)으로 기재한다.
- [0153] 즉, 제1 트랜지스터(T1)의 게이트 노드에 인가되는 제1 스캔신호(SCAN1)와 제2 트랜지스터(T2)의 게이트 노드에 인가되는 제2 스캔신호(SCAN2)는, 동일한 턴-온 레벨 전압(VGH)과 동일한 턴-오프 레벨 전압(VGL)을 갖는다.
- [0154] 본 명세서에서는, 제1 트랜지스터(T1)의 게이트 노드에 인가되는 제1 스캔신호(SCAN1)와 제2 트랜지스터(T2)의

게이트 노드에 인가되는 제2 스캔신호(SCAN2)가 동일한 턴-온 레벨 전압(VGH)을 사용하여 생성되는 경우, 동일한 턴-온 레벨 전압(VGH)을 "공통 턴-온 레벨 전압"이라고도 기재한다.

- [0155] 도 8은 본 실시예들에 따른 유기발광표시장치(100)에서, 공통 턴-온 레벨 전압(VGH)을 이용하여 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)를 생성할 때, 공통 턴-온 레벨 전압(VGH)의 크기에 따른 전체 화상 품질 및 충전 특성의 변화 그래프와, 공통 턴-온 레벨 전압(VGH)의 크기에 따른 저계조 화상 품질의 변화 그래프를 나타낸 도면이다.
- [0156] 도 8을 참조하면, 공통 턴-온 레벨 전압(VGH)이 높아질수록, 전체 화상 품질 및 충전 특성은 좋아질 수 있다.
- [0157] 하지만, 공통 턴-온 레벨 전압(VGH)이 높아지면, 센싱 노이즈에 의한 영향이 커져서 저계조 화상 품질이 떨어질 수 있다.
- [0158] 도 9는 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀 구조가 1 스캔 구조인 경우, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)에 동일한 스캔신호(SCAN)가 공통으로 인가되는 것을 나타낸 도면이다.
- [0159] 도 9를 참조하면, 서브픽셀 구조가 1 스캔 구조인 경우, 게이트 드라이버 집적회로(GDIC)는, 동일한 게이트 라인(GL)을 통해 제1 트랜지스터(T1)의 게이트 노드와 제2 트랜지스터(T2)의 게이트 노드에 동일한 스캔신호(SCAN)를 공급한다.
- [0160] 즉, 제1 트랜지스터(T1)의 게이트 노드에 인가되는 제1 스캔신호(SCAN1)와, 제2 트랜지스터(T2)의 게이트 노드에 인가되는 제2 스캔신호(SCAN2)는 서로 동일하다.
- [0161] 도 10은 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀(SP) 구조가 2 스캔 구조인 경우, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)에 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)가 별도로 인가되는 것을 나타낸 도면이다.
- [0162] 도 10을 참조하면, 서브픽셀 구조가 2 스캔 구조인 경우, 게이트 드라이버 집적회로(GDIC)는, 서로 다른 게이트 라인을 통해, 제1 트랜지스터(T1)의 게이트 노드에 제1 스캔신호(SCAN1)를 공급하고, 제2 게이트 라인(GL2)를 통해 제2 트랜지스터(T2)의 게이트 노드에 제2 스캔신호(SCAN2)를 공급한다.
- [0163] 즉, 제1 트랜지스터(T1)의 게이트 노드에 인가되는 제1 스캔신호(SCAN1)와, 제2 트랜지스터(T2)의 게이트 노드에 인가되는 제2 스캔신호(SCAN2)는 서로 다르다.
- [0164] 도 8 내지 도 10을 참조하면, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)의 스위칭 동작에 따른 스토리지 캐패시터(Cstg)의 충전 특성과 전체 화상 품질의 향상을 위해, 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)의 공통 턴-온 레벨 전압(VGH)은 높은 전압 값을 사용하는 것이 유리하다.
- [0165] 이에 따라, 센싱 노이즈에 의한 저계조 영역에서의 화상 품질이 저하되는 현상이 불가피하게 발생한다.
- [0166] 이에, 본 실시예들은, 서로 다른 턴-온 레벨 전압(VGH1, VGH2)을 갖는 제1 스캔신호(SCAN1)와 제2 스캔신호(SCAN2)를 사용하여 게이트 구동을 수행하여 제1 트랜지스터(T1)와 제2 트랜지스터(T2)의 스위칭 동작을 제어한다.
- [0167] 이러한 게이트 구동을 "멀티 턴-온 레벨 전압(VGH1, VGH2)을 사용한 게이트 구동"이라고 한다. 이에 따라, 각 서브픽셀(SP)은 도 10과 같은 2 스캔 구조로 설계되어야 한다.
- [0168] 아래에서는, 서로 다른 턴-온 레벨 전압(VGH1, VGH2)을 갖는 제1 스캔신호(SCAN1)와 제2 스캔신호(SCAN2)를 사용하여 게이트 구동을 수행하여 제1 트랜지스터(T1)와 제2 트랜지스터(T2)의 스위칭 동작을 제어하는 게이트 구동 방법과 이를 이용한 센싱 구동 방법과, 서로 다른 턴-온 레벨 전압(VGH1, VGH2)을 갖는 제1 스캔신호(SCAN1)와 제2 스캔신호(SCAN2)를 사용하여 게이트 구동을 수행하는 게이트 드라이버(130) 및 이를 포함하는 유기발광표시장치(100)에 대하여 설명한다.
- [0169] 먼저, 도 11 내지 도 13을 참조하여 본 실시예들에 따른 유기발광표시장치(100)에 대하여 설명한다.
- [0170] 도 11은 본 실시예들에 따른 유기발광표시장치(100)에서, 제1 트랜지스터(T1)에 인가되는 제1 스캔신호(SCAN1)와 제2 트랜지스터(T2)에 인가되는 제2 스캔신호(SCAN2)를 서로 다른 턴-온 레벨 전압(VGH1, VGH2)을 이용하여 생성하는 게이트 드라이버(130) 집적회로를 나타낸 도면이고, 도 12는 본 실시예들에 따른 게이트 드라이버(130) 집적회로에서, 제1 턴-온 레벨 전압(VGH1)을 이용하여 생성한 제1 스캔신호(SCAN1)와, 제2 턴-온 레벨 전압(VGH2)을 이용하여 생성한 제2 스캔신호(SCAN2)의 신호 파형을 나타낸 도면이며, 도 13은 본 실시예들에 따른

유기발광표시장치(100)에서, 멀티 턴-온 레벨 전압(VGH1, VGH2)을 이용하여 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)의 온-오프를 제어하는 경우, 서브픽셀(SP) 구조를 나타낸 도면이다.

- [0171] 도 11 내지 도 13을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)에서, 유기발광표시패널(110)의 각 서브픽셀(SP)에는, 유기발광다이오드(OLED)와, 유기발광다이오드(OLED)를 구동하는 구동 트랜지스터(DRT)와, 제1 게이트 라인(GL1)을 통해 게이트 노드에 인가되는 제1 스캔신호(SCAN1)에 의해 제어되며 구동 트랜지스터(DRT)의 제1노드(N1)와 데이터 라인(DL) 사이에 전기적으로 연결된 제1 트랜지스터(T1)와, 제2 게이트 라인을 통해 게이트 노드에 인가되는 제2 스캔신호(SCAN2)에 의해 제어되며 구동 트랜지스터(DRT)의 제2노드(N2)와 기준전압 라인(RVL) 사이에 전기적으로 연결된 제2 트랜지스터(T2)와, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 사이에 전기적으로 연결된 스토리지 캐패시터(Cstg)가 배치될 수 있다.
- [0172] 도 11 내지 도 13을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)에서, 게이트 드라이버(130)는, 제1 턴-온 레벨 전압(VGH1) 및 턴-오프 레벨 전압(VGL)을 이용하여 제1 스캔신호(SCAN1)를 생성하여 제1 게이트 라인(GL1)으로 출력하고 제2 턴-온 레벨 전압(VGH2) 및 턴-오프 레벨 전압(VGL)을 이용하여 제2 스캔신호(SCAN2)를 생성하여 제2 게이트 라인으로 출력할 수 있다.
- [0173] 도 12를 참조하면, 게이트 드라이버(130)에서 출력된 제1 스캔신호(SCAN1)의 제1 턴-온 레벨 전압(VGH1)과 제2 스캔신호(SCAN2)의 제2 턴-온 레벨 전압(VGH2)은 서로 다를 수 있다.
- [0174] 즉, 게이트 드라이버(130)가 제1 스캔신호(SCAN1)를 생성하기 위해 입력 받은 제1 턴-온 레벨 전압(VGH1)과 게이트 드라이버(130)가 제2 스캔신호(SCAN2)를 생성하기 위해 입력 받은 제2 스캔신호(SCAN2)의 제2 턴-온 레벨 전압(VGH2)은 서로 다를 수 있다.
- [0175] 전술한 바에 따르면, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2) 각각의 특성 및 역할에 따라, 제1 트랜지스터(T1)의 게이트 노드에 인가되는 제1 스캔신호(SCAN1)의 제1 턴-온 레벨 전압(VGH1)과, 제2 트랜지스터(T2)의 게이트 노드에 인가되는 제2 스캔신호(SCAN2)의 제2 턴-온 레벨 전압(VGH2)을 다르게 함으로써, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2) 각각의 스위칭 동작을 효율적으로 제어할 수 있다.
- [0176] 한편, 제2 스캔신호(SCAN2)의 제2 턴-온 레벨 전압(VGH2)은 제1 스캔신호(SCAN1)의 제1 턴-온 레벨 전압(VGH1)보다는 낮은 전압일 수 있다.
- [0177] 이에 따라, 제1 트랜지스터(T1)의 데이터 전압 전달 역할과 이에 따른 충전 특성을 좋게 해주면서도, 제2 트랜지스터(T2)와 관련된 센싱 노이즈를 저감시켜 센싱 노이즈에 의한 센싱 오류 및 보상 오류를 방지할 수 있다. 따라서, 전체 화상 품질 및 충전 특성을 개선하면서도 저계조 화상 품질을 향상시킬 수 있다.
- [0178] 한편, 도 12를 참조하면, 제1 턴-온 레벨 전압(VGH1)과 제2 턴-온 레벨 전압(VGH2)의 편차(ΔV)는, 제2 트랜지스터(T2) 또는 제2 트랜지스터(T2)와 전기적으로 연결된 신호 라인(예: 기준전압 라인(RVL) 등)에서의 노이즈(센싱 노이즈)의 크기에 따라 제어될 수 있다.
- [0179] 일 예로, 제2 트랜지스터(T2) 또는 제2 트랜지스터(T2)와 전기적으로 연결된 신호 라인(예: 기준전압 라인(RVL) 등)에서의 노이즈(센싱 노이즈)의 크기가 클수록, 제1 턴-온 레벨 전압(VGH1)과 제2 턴-온 레벨 전압(VGH2)의 편차(ΔV)를 크게 할 수 있다.
- [0180] 즉, 제2 트랜지스터(T2) 또는 제2 트랜지스터(T2)와 전기적으로 연결된 신호 라인(예: 기준전압 라인(RVL) 등)에서의 노이즈(센싱 노이즈)의 크기가 클수록, 제2 턴-온 레벨 전압(VGH2)을 제1 턴-온 레벨 전압(VGH1)보다 더 많이 낮게 설정할 수 있다.
- [0181] 전술한 바에 따르면, 서브픽셀의 특성치 센싱 시, 아날로그 디지털 컨버터(310)에 의해 전압 센싱이 되는 기준전압 라인(RVL)에서의 센싱 노이즈 저감을 제어할 수 있다. 이에 따라, 센싱 노이즈에 의한 센싱 오류 및 보상 오류를 더욱 효과적으로 방지할 수 있고, 저계조 화상 품질을 향상시킬 수 있다.
- [0182] 도 11을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)의 게이트 드라이버(130)에 포함된 게이트 드라이버 집적회로(GDIC)는, 각 서브픽셀(SP) 내 제1 트랜지스터(T1)의 게이트 노드로 인가되는 제1 스캔신호(SCAN1)를 생성하여 출력하는 제1 게이트 구동부(1110)와, 각 서브픽셀(SP) 내 제2 트랜지스터(T2)의 게이트 노드로 인가되는 제2 스캔신호(SCAN2)를 생성하여 출력하는 제2 게이트 구동부(1120)를 포함할 수 있다.
- [0183] 제1 게이트 구동부(1110)는, 제1 턴-온 레벨 전압(VGH1) 및 턴-오프 레벨 전압(VGL)을 이용하여 제1 스캔신호(SCAN1)를 생성하고, 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 제1노드(N1)와 데이터 라인(DL) 사이에 전기적으

로 연결된 제1 트랜지스터(T1)의 게이트 노드와 연결된 제1 게이트 라인(GL1)으로 제1 스캔신호(SCAN1)를 출력할 수 있다.

- [0184] 제2 게이트 구동부(1120)는, 제2 턴-온 레벨 전압(VGH2) 및 턴-오프 레벨 전압(VGL)을 이용하여 제2 스캔신호(SCAN2)를 생성하고, 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 제2노드(N2)와 기준전압 라인(RVL) 사이에 전기적으로 연결된 제2 트랜지스터(T2)의 게이트 노드와 연결된 제2 게이트 라인으로 제2 스캔신호(SCAN2)를 출력할 수 있다.
- [0185] 위에서 언급한 제1 턴-온 레벨 전압(VGH1)과 제2 턴-온 레벨 전압(VGH2)은 서로 다른 전압일 수 있다.
- [0186] 전술한 바와 같이, 게이트 드라이버(130)는, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2) 각각의 특성 및 역할에 따라, 제1 트랜지스터(T1)의 게이트 노드에 인가되는 제1 스캔신호(SCAN1) 및 제2 트랜지스터(T2)의 게이트 노드에 인가되는 제2 스캔신호(SCAN2)를 차별화하여 생성하고 출력함으로써, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2) 각각의 특성 및 역할에 맞게, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2) 각각의 스위칭 동작을 효율적으로 제어할 수 있다.
- [0187] 일 예로, 제2 턴-온 레벨 전압(VGH2)은 제1 턴-온 레벨 전압(VGH1)과 다르되, 제1 턴-온 레벨 전압(VGH1)보다 낮은 전압일 수 있다.
- [0188] 한편, 제1 스캔신호(SCAN1)의 제1 턴-온 레벨 전압(VGH1)과, 제2 스캔신호(SCAN2)의 제2 턴-온 레벨 전압(VGH2)을 서로 다르게 사용하는 게이트 구동은, 센싱 구동 모드 구간에서만 수행될 수도 있고, 센싱 구동 모드 구간과 영상 구동 모드 구간 모두에서 수행될 수도 있다.
- [0189] 도 14는 본 실시예들에 따른 유기발광표시장치(100)에서, 구동 모드의 종류에 따라, 공통 턴-온 레벨 전압(VGH)에 근거한 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)의 신호 파형과, 멀티 턴-온 레벨 전압(VGH1, VGH2)에 근거한 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)의 신호 파형을 나타낸 도면이다.
- [0190] 도 14를 참조하면, 센싱 구동 모드(Sensing Driving Mode) 구간에서는, 게이트 드라이버(130)는, 제1 스캔신호(SCAN1)의 제1 턴-온 레벨 전압(VGH1)과, 제2 스캔신호(SCAN2)의 제2 턴-온 레벨 전압(VGH2)을 서로 다르게 사용하는 게이트 구동을 수행할 수 있다.
- [0191] 즉, 센싱 구동 모드 구간에서는, 게이트 드라이버(130)는, 멀티 턴-온 레벨 전압(VGH1, VGH2)에 근거한 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)를 이용하여 게이트 구동을 수행할 수 있다.
- [0192] 영상 구동 모드(Image Driving Mode) 구간에서, 게이트 드라이버(130)는, 제1 스캔신호(SCAN1)의 제1 턴-온 레벨 전압(VGH1)과, 제2 스캔신호(SCAN2)의 제2 턴-온 레벨 전압(VGH2)을 동일하게 사용하는 게이트 구동을 수행할 수 있다.
- [0193] 즉, 영상 구동 모드 구간에서는, 게이트 드라이버(130)는, 공통 턴-온 레벨 전압(VGH)에 근거한 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)를 이용하여 게이트 구동을 수행할 수 있다.
- [0194] 다시 말해, 유기발광표시패널(110)의 구동 모드가 센싱 구동 모드인 경우, 제1 스캔신호(SCAN1)의 제1 턴-온 레벨 전압(VGH1)과 제2 스캔신호(SCAN2)의 제2 턴-온 레벨 전압(VGH2)은 서로 다를 수 있다.
- [0195] 유기발광표시패널(110)의 구동 모드가 영상 구동 모드인 경우, 제1 턴-온 레벨 전압(VGH1)과 제2 턴-온 레벨 전압(VGH2)은 공통 턴-온 레벨 전압(VGH)로서 동일할 수 있다.
- [0196] 전술한 바에 따르면, 영상 구동 모드 구간에서는, 전체 화상 품질 및 충전 특성을 좋게 하는 것에 초점을 맞추어, 제1 스캔신호(SCAN1)의 제1 턴-온 레벨 전압(VGH1)과 제2 스캔신호(SCAN2)의 제2 턴-온 레벨 전압(VGH2)을 높은 수준으로 이용하고, 센싱 구동 모드 구간에서는, 센싱 노이즈에 의한 저계조 화상 품질 개선에 초점을 맞추어, 제2 스캔신호(SCAN2)의 제2 턴-온 레벨 전압(VGH2)을 제1 스캔신호(SCAN1)의 제1 턴-온 레벨 전압(VGH1)보다 낮게 이용할 수 있다. 이에 따라, 구동 모드의 종류에 따라 적응적인 게이트 구동을 제공할 수 있다.
- [0197] 도 15는 본 실시예들에 따른 유기발광표시장치(100)에서, 구동 모드의 종류에 관계 없이, 멀티 턴-온 레벨 전압(VGH1, VGH2)에 근거한 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)의 신호 파형을 나타낸 도면이다.
- [0198] 도 15를 참조하면, 구동 모드의 종류에 관계없이, 게이트 드라이버(130)는, 제1 스캔신호(SCAN1)의 제1 턴-온 레벨 전압(VGH1)과, 제2 스캔신호(SCAN2)의 제2 턴-온 레벨 전압(VGH2)을 서로 다르게 사용하는 게이트 구동을 수행할 수 있다.

- [0199] 즉, 영상 구동 모드 구간과 센싱 구동 모드 구간 모두에서, 게이트 드라이버(130)는, 멀티 턴-온 레벨 전압(VGH1, VGH2)에 근거한 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)를 이용하여 게이트 구동을 수행할 수 있다.
- [0200] 전술한 바에 따르면, 구동 모드 종류에 관계 없이, 멀티 턴-온 레벨 전압(VGH1, VGH2)에 근거하여 게이트 구동을 일관성 있게 수행함으로써, 센싱 노이즈에 의한 저계조 화상 품질 개선 효과를 극대화시키면서도 효율적인 게이트 구동을 제공할 수 있다.
- [0201] 도 16은 본 실시예들에 따른 유기발광표시장치(100)에서, 멀티 턴-온 레벨 전압(VGH1, VGH2)을 이용하여 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)의 온-오프를 제어하는 경우, 센싱 노이즈 저감 효과를 설명하기 위한 도면이다.
- [0202] 도 16을 참조하면, 이상에서 설명한 바와 같이, 제2 트랜지스터(T2)의 게이트 노드에 인가되는 제2 스캔신호(SCAN2)의 제2 턴-온 레벨 전압(VGH2)을 제1 트랜지스터(T1)의 게이트 노드에 인가되는 제1 스캔신호(SCAN1)의 제1 턴-온 레벨 전압(VGH1)보다 낮은 전압으로 사용함으로써, 제2 트랜지스터(T2)와 그 주변에 있는 캐패시터(C)는 리플 노이즈 등과 같은 센싱 노이즈를 효과적으로 제거해줄 수 있는 필터(Filter) 역할을 할 수 있다.
- [0203] 이러한 필터 역할에 따라, 아날로그 디지털 컨버터(310)는 노이즈 성분이 제거된 센싱 전압(Vsen)을 얻어질 수 있다.
- [0204] 이에 따라, 보상부(330)는 정확한 센싱 값을 통해 정확한 보상값 연산을 할 수 있다. 이로써, 화상 품질 개선에 도움을 줄 수 있다.
- [0205] 도 17은 본 실시예들에 따른 유기발광표시장치(100)의 게이트 구동 방법에 대한 흐름도이다.
- [0206] 도 17을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)의 게이트 구동 방법은, 제1 턴-온 레벨 전압(VGH1), 제2 턴-온 레벨 전압(VGH2) 및 턴-오프 레벨 전압(VGL)을 입력받는 단계(S1710)와, 제1 턴-온 레벨 전압(VGH1) 및 턴-오프 레벨 전압(VGL)을 이용하여 제1 스캔신호(SCAN1)를 생성하고, 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 제1노드(N1)와 데이터 라인(DL) 사이에 전기적으로 연결된 제1 트랜지스터(T1)의 게이트 노드와 연결된 제1 게이트 라인(GL1)으로 제1 스캔신호(SCAN1)를 출력하는 단계(S1720)와, 제2 턴-온 레벨 전압(VGH2) 및 턴-오프 레벨 전압(VGL)을 이용하여 제2 스캔신호(SCAN2)를 생성하고, 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 제2노드(N2)와 기준전압 라인(RVL) 사이에 전기적으로 연결된 제2 트랜지스터(T2)의 게이트 노드와 연결된 제2 게이트 라인으로 제2 스캔신호(SCAN2)를 출력하는 단계(S1730) 등을 포함할 수 있다.
- [0207] 제1 턴-온 레벨 전압(VGH1)과 제2 턴-온 레벨 전압(VGH2)은 서로 다른 전압 값을 가질 수 있다.
- [0208] 전술한 게이트 구동 방법을 이용하면, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2) 각각의 특성 및 역할에 따라, 제1 트랜지스터(T1)의 게이트 노드에 인가되는 제1 스캔신호(SCAN1) 및 제2 트랜지스터(T2)의 게이트 노드에 인가되는 제2 스캔신호(SCAN2)를 차별화하여 생성하고 출력함으로써, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2) 각각의 특성 및 역할에 맞게, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2) 각각의 스위칭 동작을 효율적으로 제어할 수 있다.
- [0209] 제2 턴-온 레벨 전압(VGH2)은 제1 턴-온 레벨 전압(VGH1)보다는 낮은 전압 값을 가질 수 있다.
- [0210] 이에 따라, 제1 트랜지스터(T1)의 데이터 전압 전달 역할과 이에 따른 충전 특성을 좋게 해주면서도, 제2 트랜지스터(T2)와 관련된 센싱 노이즈를 저감시켜 센싱 노이즈에 의한 센싱 오류 및 보상 오류를 방지할 수 있다. 따라서, 전체 화상 품질 및 충전 특성을 개선하면서도 저계조 화상 품질을 향상시킬 수 있다.
- [0211] 도 18은 본 실시예들에 따른 유기발광표시장치(100)의 센싱 구동 방법에 대한 흐름도이다.
- [0212] 도 18을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 유기발광표시패널(110)에 유기발광다이오드(OLED)와, 유기발광다이오드(OLED)를 구동하는 구동 트랜지스터(DRT)와, 제1 게이트 라인(GL1)을 통해 게이트 노드에 인가되는 제1 스캔신호(SCAN1)에 의해 제어되며 구동 트랜지스터(DRT)의 제1노드(N1)와 데이터 라인(DL) 사이에 전기적으로 연결된 제1 트랜지스터(T1)와, 제2 게이트 라인을 통해 게이트 노드에 인가되는 제2 스캔신호(SCAN2)에 의해 제어되며 구동 트랜지스터(DRT)의 제2노드(N2)와 기준전압 라인(RVL) 사이에 전기적으로 연결된 제2 트랜지스터(T2)와, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 사이에 전기적으로 연결된 스토리지 캐패시터(Cstg)가 배치된 서브픽셀(SP)에 대한 특성치(예: 구동 트랜지스터(DRT)의 문턱전압, 이동도, 유기발광다이오드(OLED)의 문턱전압)를 센싱하기 위한 센싱 구동 방법을 제공할 수 있다.

- [0213] 도 18을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)의 센싱 구동 방법은, 제1 트랜지스터(T1)의 게이트 노드에 제1 턴-온 레벨 전압(VGH1)을 갖는 제1 스캔신호(SCAN1)가 인가되는 동안 구동 트랜지스터(DRT)의 제1노드(N1)에 데이터 전압(Vdata)을 공급하고, 제2 트랜지스터(T2)의 게이트 노드에 제2 턴-온 레벨 전압(VGH2)을 갖는 제2 스캔신호(SCAN2)가 인가되는 동안 구동 트랜지스터(DRT)의 제2노드(N2)에 기준전압을 공급하는 제1 단계(S1810)와, 구동 트랜지스터(DRT)의 제2노드(N2)에 기준전압이 공급되는 것을 차단하여 구동 트랜지스터(DRT)의 제2노드(N2)의 전압을 상승시키는 제2 단계(S1820)와, 기준전압 라인(RVL)의 전압을 센싱하는 제3 단계(S1830)와, 기준전압 라인(RVL)의 전압 센싱 결과를 토대로 구동 트랜지스터(DRT) 또는 유기발광다이오드(OLED)의 특성치를 센싱하는 제4 단계(S1840) 등을 포함할 수 있다.
- [0214] 제1 턴-온 레벨 전압(VGH1)과 제2 턴-온 레벨 전압(VGH2)은 서로 다른 전압 값을 가질 수 있다.
- [0215] 전술한 센싱 구동 방법을 이용하면, 센싱 구동 시, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2) 각각의 특성 및 역할에 따라, 제1 트랜지스터(T1)의 게이트 노드에 인가되는 제1 스캔신호(SCAN1) 및 제2 트랜지스터(T2)의 게이트 노드에 인가되는 제2 스캔신호(SCAN2)를 차별화하여 생성하고 출력하여 센싱 구동을 진행함으로써, 센싱 값에 센싱 노이즈 성분이 포함되는 것을 방지할 수 있다. 이에 따라, 정확한 센싱값을 얻을 수 있다.
- [0216] 제2 턴-온 레벨 전압(VGH2)은 제1 턴-온 레벨 전압(VGH1)보다는 낮은 유기발광표시장치(100)의 센싱 구동 방법.
- [0217] 이에 따라, 제2 트랜지스터(T2)와 관련된 센싱 노이즈를 저감시켜 센싱 노이즈에 의한 센싱 오류 및 보상 오류를 방지할 수 있다. 따라서, 전체 화상 품질 및 충전 특성을 개선하면서도 저계조 화상 품질을 향상시킬 수 있다.
- [0218] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 서브픽셀의 특성치를 센싱하는 과정에서 발생할 수 있는 센싱 노이즈를 제거하여 정확한 센싱을 가능하게 하고, 이를 통해 화상 품질을 향상시킬 수 있는 게이트 구동 방법, 센싱 구동 방법, 게이트 드라이버(130) 및 유기발광표시장치(100)를 제공할 수 있다.
- [0219] 또한, 본 실시예들에 의하면, 센싱 노이즈에 의한 저계조 영역에서의 화상 품질 저하를 방지할 수 있는 게이트 구동 방법, 센싱 구동 방법, 게이트 드라이버(130) 및 유기발광표시장치(100)를 제공할 수 있다.
- [0220] 또한, 본 실시예들에 의하면, 서브픽셀 내 각 트랜지스터의 특성 및 역할에 맞게 각 트랜지스터를 제어할 수 있는 게이트 구동 방법, 센싱 구동 방법, 게이트 드라이버(130) 및 유기발광표시장치(100)를 제공할 수 있다.
- [0221] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

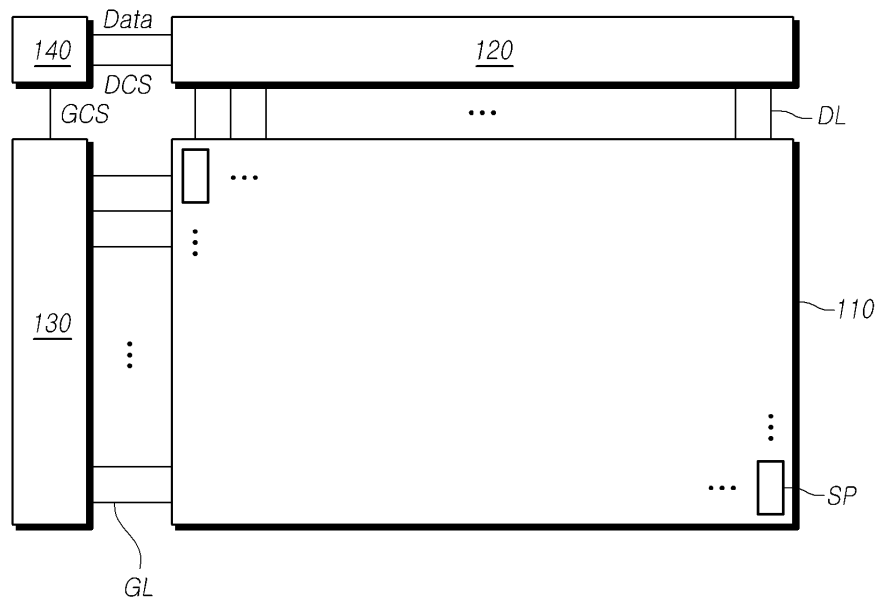
부호의 설명

- [0223] 100: 유기발광표시장치
110: 유기발광표시패널
120: 데이터 드라이버
130: 게이트 드라이버
140: 타이밍 컨트롤러

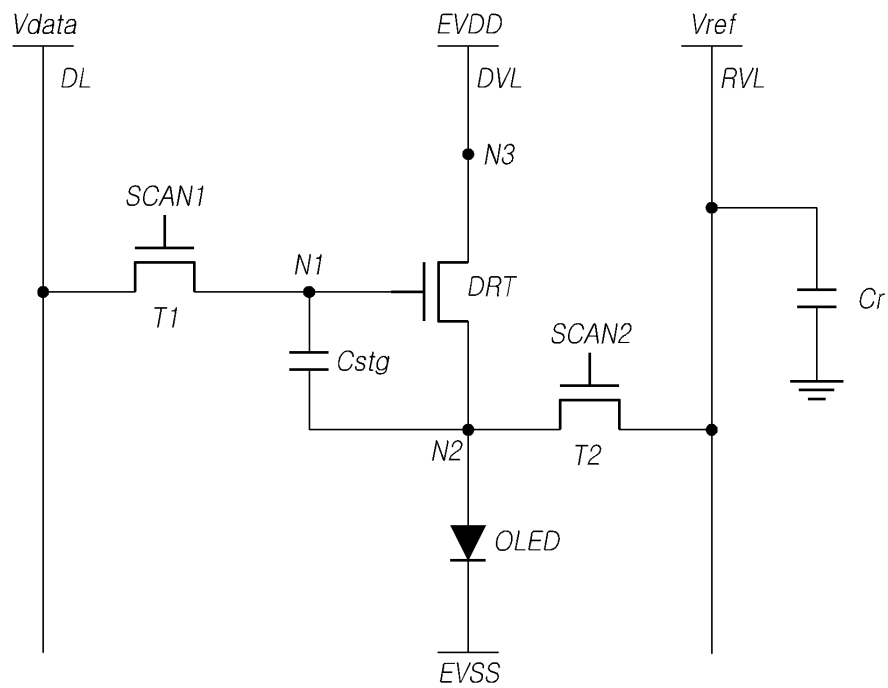
도면

도면1

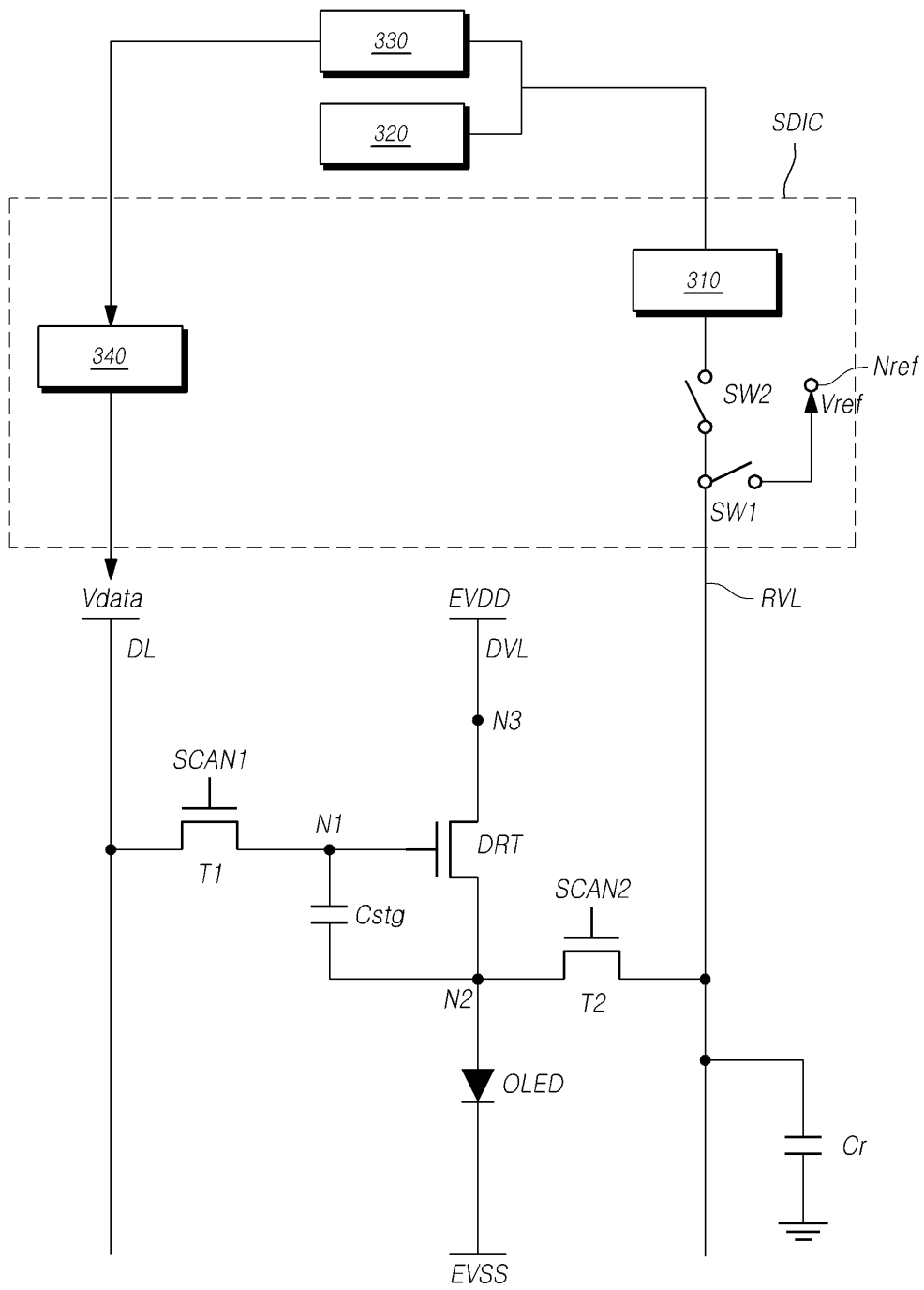
100



도면2

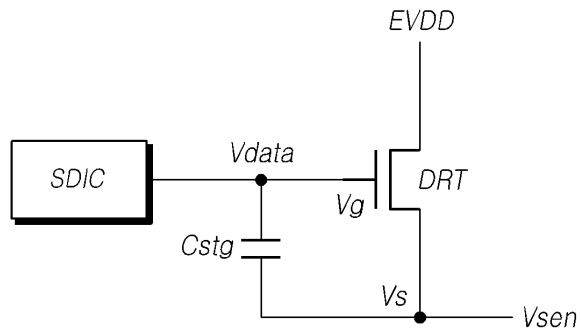


도면3

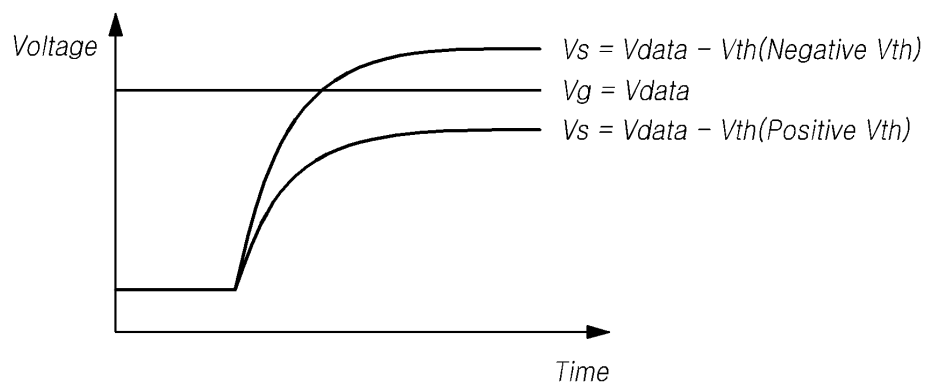


도면4

Vth Sensing

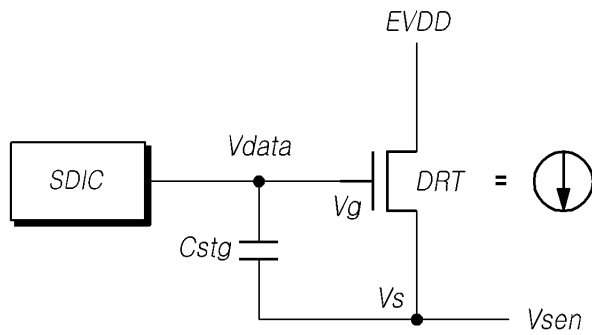


Vsen Wave

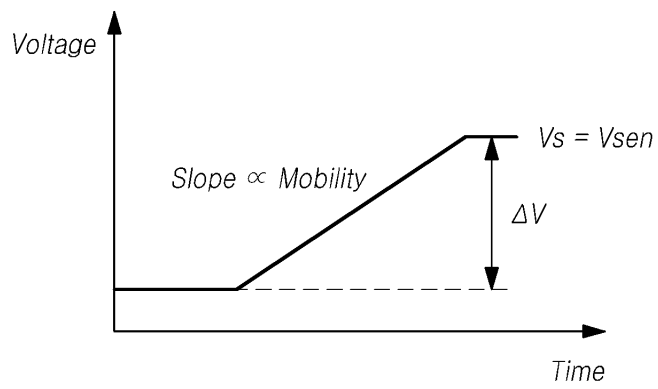


도면5

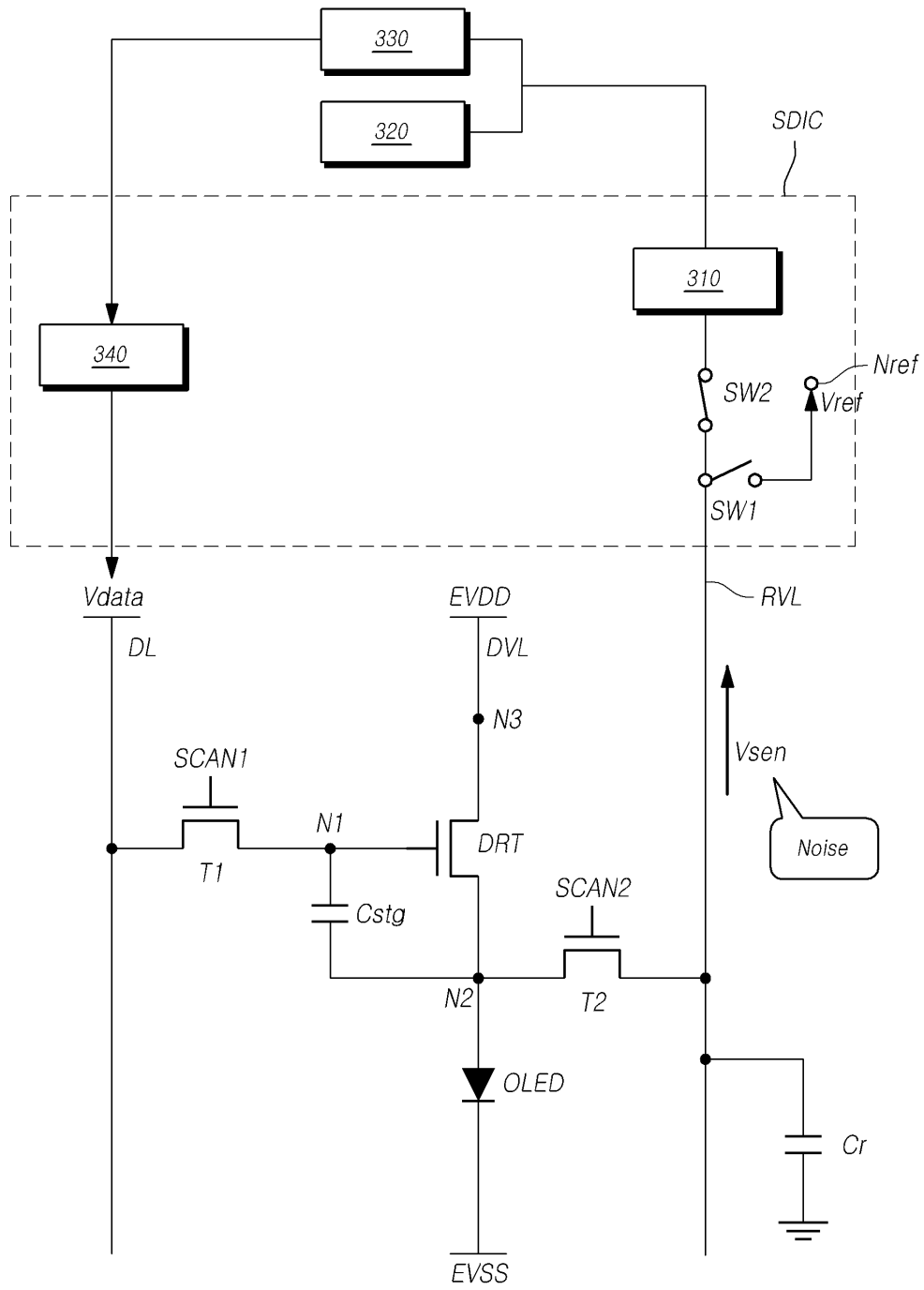
Mobility Sensing



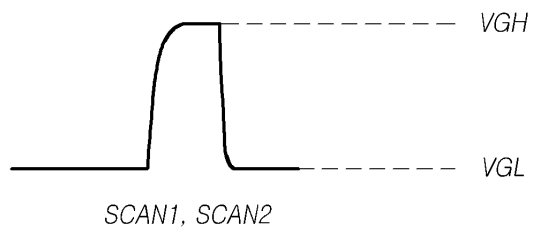
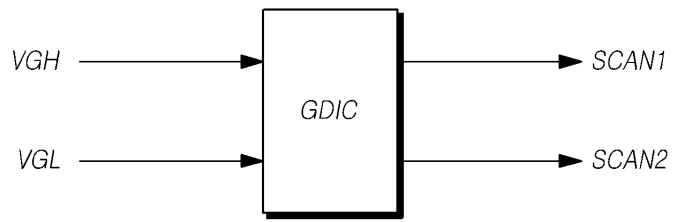
Vsen Wave



도면6

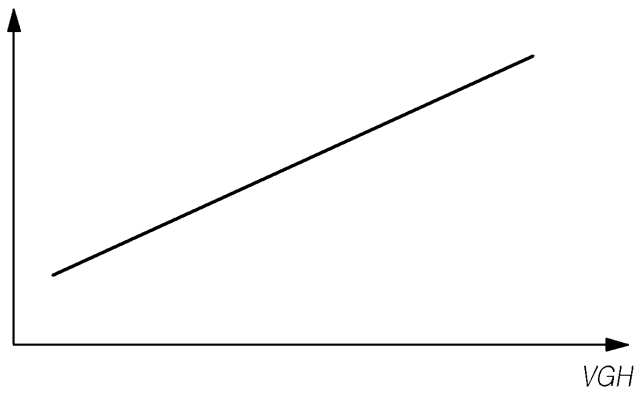


도면7

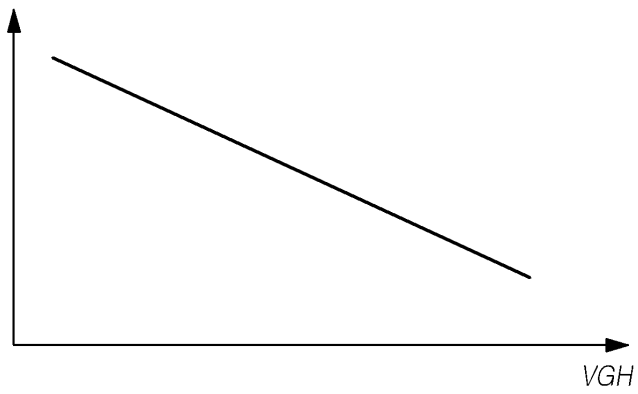


도면8

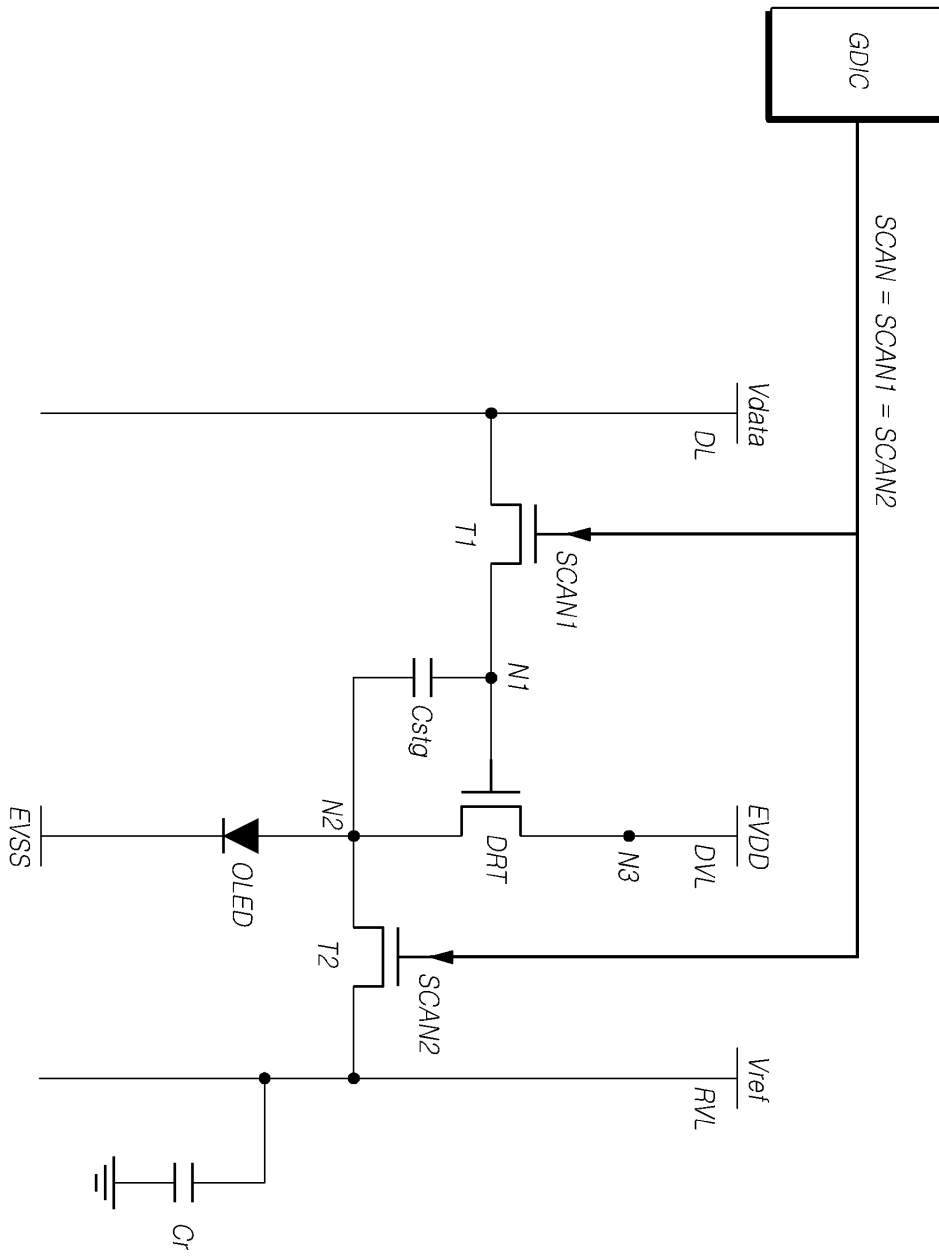
전체 화상 품질 & 충전 특성



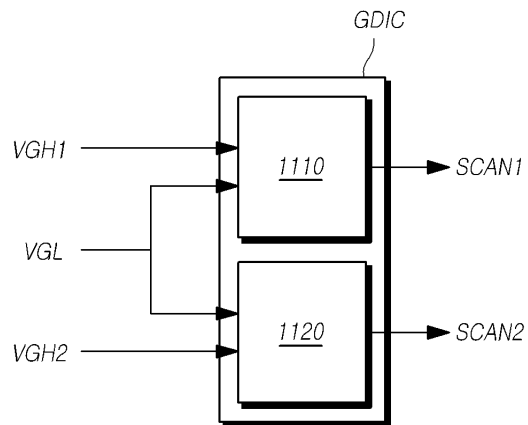
저계조 화상 품질



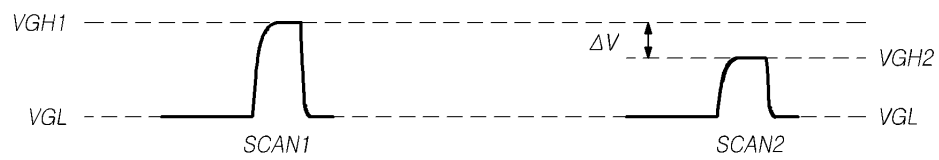
도면9



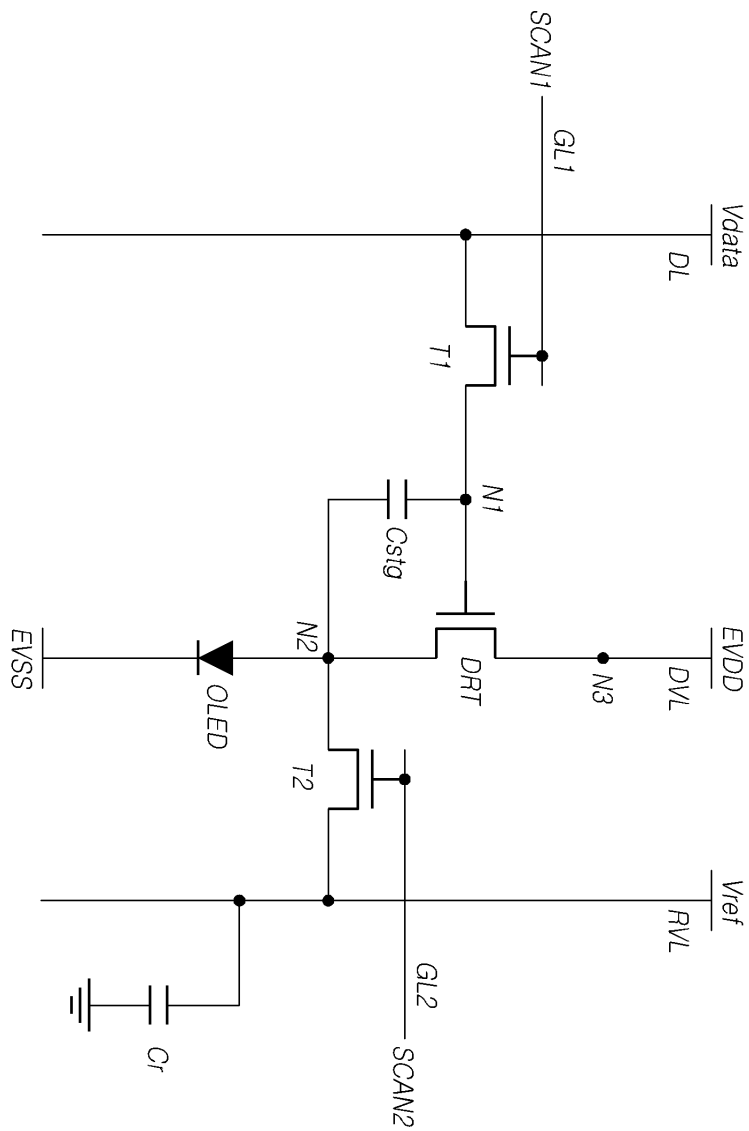
도면11



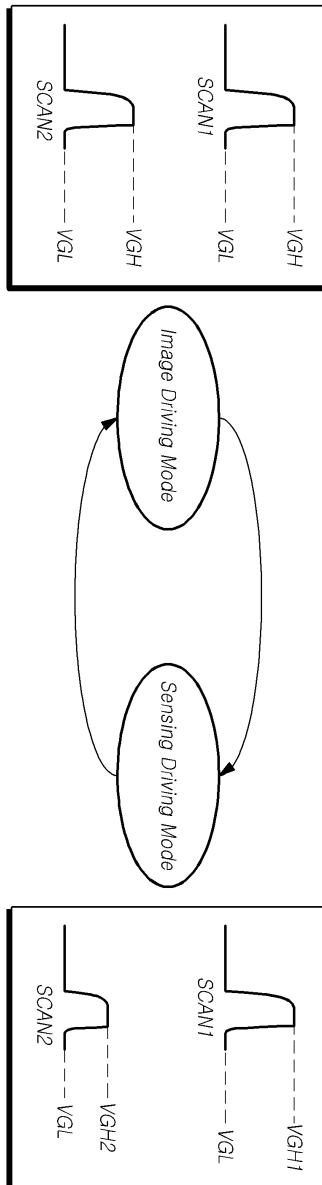
도면12



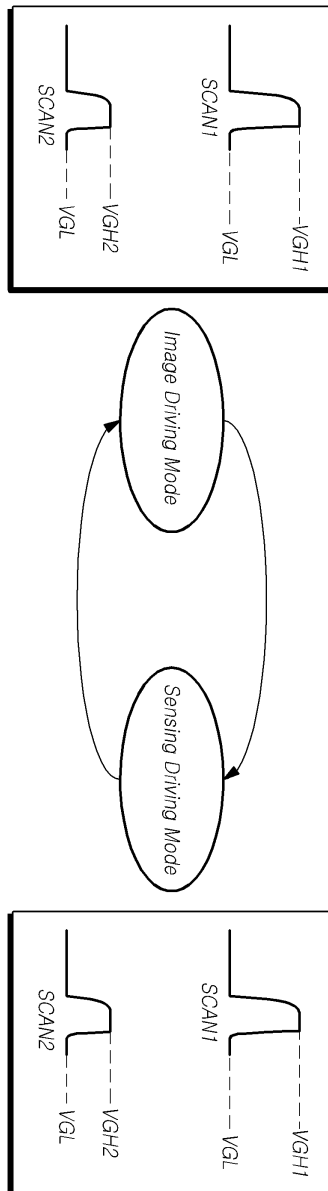
도면13



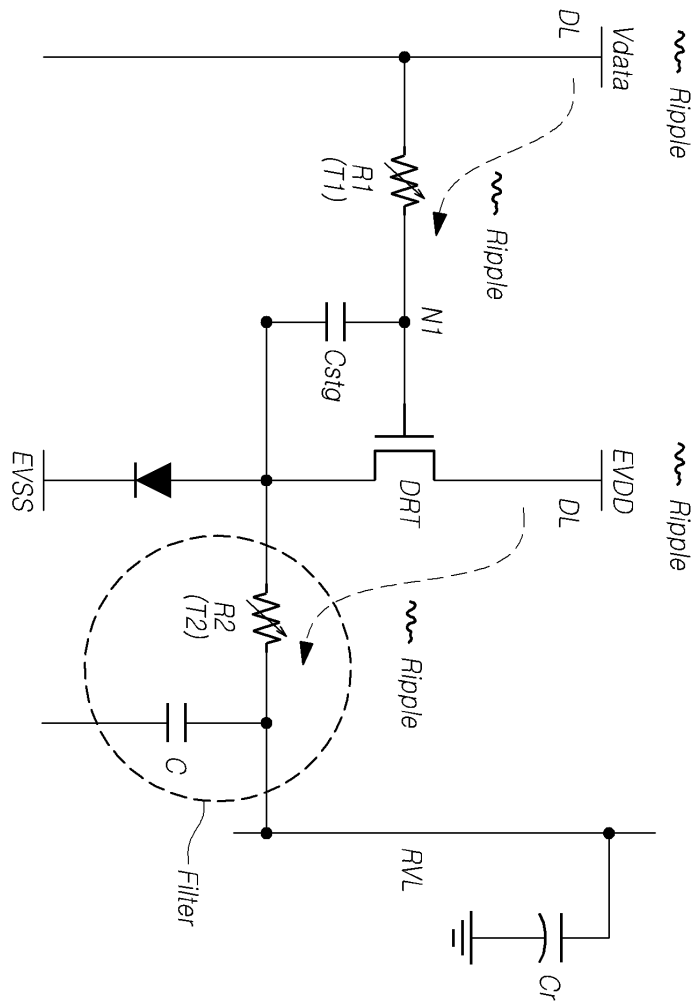
도면14



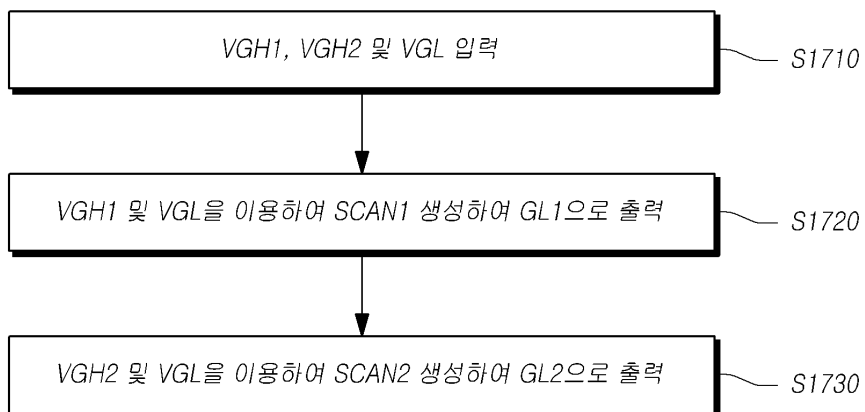
도면15



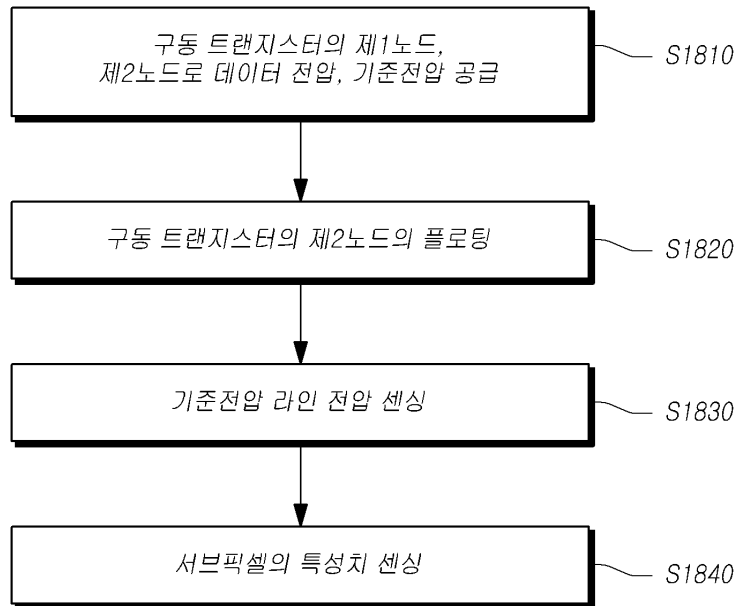
도면16



도면17



도면18



专利名称(译)	标题：栅极驱动方法，传感驱动方法，栅极驱动器和有机发光显示器		
公开(公告)号	KR1020170064174A	公开(公告)日	2017-06-09
申请号	KR1020150169525	申请日	2015-11-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KWON SUN YOUNG 권순영		
发明人	권순영		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3266 G09G2300/0842		
代理人(译)	Gimeungu 宋.		
外部链接	Espacenet		

摘要(译)

由于涉及这些实施例的发明是栅极操作方法，感测驱动方法，以及栅极驱动器和有机发光显示装置。更具体地说，它是关于栅极操作方法，它使用多匝一电平电压执行栅极驱动，并且它根据每个晶体管的特性和作用控制每个晶体管的开关操作，并以此方式去除感测可以在感测中产生的噪声，并且使得精确感测成为可能并且通过这种感觉，以改善图像质量（尤其是低系统桶图像质量）。感测驱动方法，以及栅极驱动器和有机发光显示装置。

