



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0108477  
(43) 공개일자 2015년09월30일

(51) 국제특허분류(Int. Cl.)  
H01L 27/32 (2006.01) H01L 51/52 (2006.01)  
(21) 출원번호 10-2014-0031161  
(22) 출원일자 2014년03월17일  
심사청구일자 없음

(71) 출원인  
삼성디스플레이 주식회사  
경기 용인시 기흥구 삼성로1(농서동)  
(72) 발명자  
황현빈  
경기도 용인시 기흥구 삼성2로 95(농서동)  
형건우  
경기도 용인시 기흥구 삼성2로 95(농서동)  
(74) 대리인  
리앤목특허법인

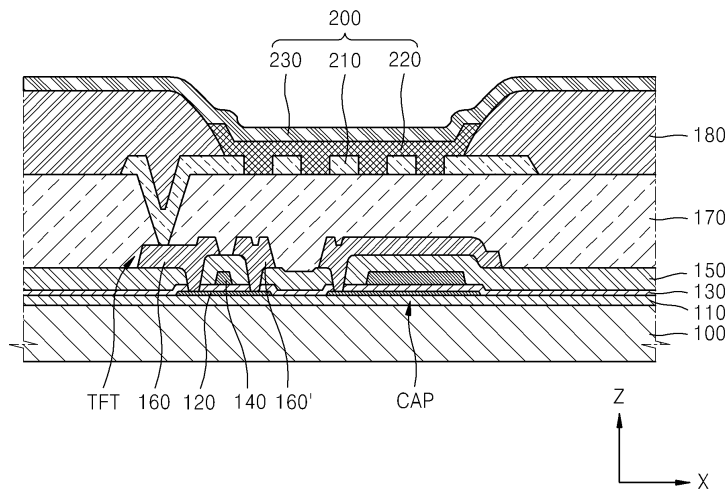
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 유기발광 디스플레이 장치

(57) 요약

본 발명은 외부로부터 유입된 불순물에 의한 화소부의 불량 발생을 최소화한 유기발광 디스플레이 장치를 위하여, 본 발명의 일 관점에 따르면, 기판, 상기 기판 상에 배치된 절연막, 상기 절연막 상에 배치되며 원형, 타원형 또는 볼록한 다각형 형상의 복수개의 제1관통홀들을 갖는 제1전극, 상기 제1전극의 가장자리를 덮는 화소 정의막, 상기 제1전극 상에 배치되며 발광층을 포함하는 중간층 및 상기 제1전극에 대향하도록, 상기 중간층 상에 배치된 제2전극을 구비하는, 유기발광 디스플레이 장치를 제공한다.

대표도 - 도3



## 명세서

### 청구범위

#### 청구항 1

기관;

상기 기관 상에 배치된 절연막;

상기 절연막 상에 배치되며 원형, 타원형 또는 볼록한 다각형 형상의 복수개의 제1관통홀들을 갖는, 제1전극;

상기 제1전극의 가장자리를 덮는 화소정의막;

상기 제1전극 상에 배치되며 발광층을 포함하는 중간층; 및

상기 제1전극에 대향하도록, 상기 중간층 상에 배치된 제2전극;

을 구비하는, 유기발광 디스플레이 장치.

#### 청구항 2

제1항에 있어서,

상기 발광층을 포함하는 중간층의 적어도 일부는 상기 복수개의 제1관통홀들을 통해 상기 절연막에 직접적으로 콘택하는, 유기발광 디스플레이 장치.

#### 청구항 3

제1항에 있어서,

상기 복수개의 제1관통홀들은 상기 제1전극 중 상기 화소정의막에 의해 노출된 부분에만 위치하는, 유기발광 디스플레이 장치.

#### 청구항 4

제1항에 있어서,

상기 제2전극은 복수개의 제2관통홀들을 가지며, 상기 복수개의 제2관통홀들은 각각 상기 복수개의 제1관통홀들에 대응하도록 위치하는, 유기발광 디스플레이 장치.

#### 청구항 5

기관;

상기 기관 상에 배치된 절연막;

상기 절연막 상에 배치된 제1전극;

상기 제1전극의 가장자리를 덮는 화소정의막;

상기 제1전극 상에 배치되며 발광층을 포함하는 중간층; 및

상기 제1전극에 대향하도록 상기 중간층 상에 배치되며, 복수개의 관통홀들을 갖는, 제2전극;

을 구비하는, 유기발광 디스플레이 장치.

#### 청구항 6

제5항에 있어서,

상기 발광층을 포함하는 중간층의 적어도 일부는 상기 복수개의 관통홀들을 통해 노출되는, 유기발광 디스플레이 장치.

**청구항 7**

제5항에 있어서,

상기 복수개의 관통홀들은, 상기 제1전극 중 상기 화소정의막에 의해 노출된 부분에 대응하는 상기 제2전극의 부분 내에 위치하는, 유기발광 디스플레이 장치.

**청구항 8**

제5항에 있어서,

상기 복수개의 관통홀들은 원형 또는 타원형인, 유기발광 디스플레이 장치.

**청구항 9**

제5항에 있어서,

상기 복수개의 관통홀들은 볼록한 다각형 형상인, 유기발광 디스플레이 장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 유기발광 디스플레이 장치에 관한 것으로서, 더 상세하게는 외부로부터 유입된 불순물에 의한 화소부의 불량 발생을 최소화한 유기발광 디스플레이 장치를 에 관한 것이다.

**배경 기술**

[0002] 디스플레이 장치들 중, 유기발광 디스플레이 장치는 시야각이 넓고 콘트라스트가 우수할 뿐만 아니라 응답속도가 빠르다는 장점을 가지고 있어 차세대 디스플레이 장치로서 주목을 받고 있다.

[0003] 일반적으로 유기발광 디스플레이 장치는 기판 상에 박막트랜지스터(TFT) 및 유기발광소자들을 형성하고, 유기발광소자들이 스스로 빛을 발광하여 작동한다. 이러한 유기발광 디스플레이 장치는 휴대폰 등과 같은 소형 제품의 디스플레이부로 사용되기도 하고, 텔레비전 등과 같은 대형 제품의 디스플레이부로 사용되기도 한다.

[0004] 유기발광 디스플레이 장치는 화소전극과 대향전극 사이에 발광층을 포함하는 중간층이 개재된 유기발광소자들 각 (부)화소로 갖는다. 이러한 유기발광 디스플레이 장치는 일반적으로 각 화소의 발광여부나 발광정도를 화소전극에 전기적으로 연결된 박막트랜지스터를 통해 제어하고, 대향전극은 복수개의 (부)화소들에 있어서 일체(一體)인 형태이다.

**발명의 내용**

**해결하려는 과제**

[0005] 그러나 이러한 종래의 유기발광 디스플레이 장치에는, 외부로부터 유입된 불순물로 인해 화소전극과 대향전극 간의 쇼트가 발생하고, 이로 인해 화소부가 발광하지 않는 암점(dark spot)이 발생한다는 문제점이 존재하였다.

[0006] 본 발명은 상기와 같은 문제점을 포함하여 여러 문제점들을 해결하기 위한 것으로서, 외부로부터 유입된 불순물에 의한 화소부의 불량 발생을 최소화한 유기발광 디스플레이 장치를 제공하는 것을 목적으로 한다. 그러나 이러한 과제는 예시적인 것으로, 이에 의해 본 발명의 범위가 한정되는 것은 아니다.

**과제의 해결 수단**

[0007] 본 발명의 일 관점에 따르면, 기판, 상기 기판 상에 배치된 절연막, 상기 절연막 상에 배치되며 원형, 타원형 또는 볼록한 다각형 형상의 복수개의 제1관통홀들을 갖는 제1전극, 상기 제1전극의 가장자리를 덮는 화소정의막, 상기 제1전극 상에 배치되며 발광층을 포함하는 중간층 및 상기 제1전극에 대향하도록, 상기 중간층 상에 배치된 제2전극을 구비하는, 유기발광 디스플레이 장치가 제공된다.

[0008] 상기 발광층을 포함하는 중간층의 적어도 일부는 상기 복수개의 제1관통홀들을 통해 상기 절연막에 직접적으로 콘택할 수 있다.

- [0009] 상기 복수개의 제1관통홀들은 상기 제1전극 중 상기 화소정의막에 의해 노출된 부분에만 위치할 수 있다.
- [0010] 상기 제2전극은 복수개의 제2관통홀들을 가지며, 상기 복수개의 제2관통홀들은 각각 상기 복수개의 제1관통홀들에 대응하도록 위치할 수 있다.
- [0011] 본 발명의 다른 관점에 따르면, 기관, 상기 기관 상에 배치된 절연막, 상기 절연막 상에 배치된 제1전극, 상기 제1전극의 가장자리를 덮는 화소정의막, 상기 제1전극 상에 배치되며 발광층을 포함하는 중간층 및 상기 제1전극에 대향하도록 상기 중간층 상에 배치되며, 복수개의 관통홀들을 갖는, 제2전극을 구비하는, 유기발광 디스플레이 장치가 제공된다.
- [0012] 상기 발광층을 포함하는 중간층의 적어도 일부는 상기 복수개의 관통홀들을 통해 노출될 수 있다.
- [0013] 상기 복수개의 관통홀들은, 상기 제1전극 중 상기 화소정의막에 의해 노출된 부분에 대응하는 상기 제2전극의 부분 내에 위치할 수 있다.
- [0014] 상기 복수개의 관통홀들은 원형 또는 타원형일 수 있다.
- [0015] 상기 복수개의 관통홀들은 불록한 다각형 형상일 수 있다.
- [0016] 전술한 것 외의 다른 측면, 특징, 이점이 이하의 도면, 특허청구범위 및 발명의 상세한 설명으로부터 명확해질 것이다.

**발명의 효과**

- [0017] 상기한 바와 같이 이루어진 본 발명의 일 실시예에 따르면, 외부로부터 유입된 불순물에 의한 화소부의 불량 발생을 최소화한 유기발광 디스플레이 장치를 구현할 수 있다. 물론 이러한 효과에 의해 본 발명의 범위가 한정되는 것은 아니다.

**도면의 간단한 설명**

- [0018] 도 1은 본 발명의 일 실시예에 관한 유기발광 디스플레이 장치의 일부분을 개략적으로 도시하는 평면도이다.
- 도 2는 도 1의 유기발광 디스플레이 장치의 II-II선을 따라 취한 단면도이다.
- 도 3은 도 1 및 도 2에 도시된 것과 같은 유기발광 디스플레이 장치를 개략적으로 도시하는 단면도이다.
- 도 4는 본 발명의 다른 일 실시예에 관한 유기발광 디스플레이 장치의 일부분을 개략적으로 도시하는 평면도이다.
- 도 5는 도 4의 유기발광 디스플레이 장치의 V-V선을 따라 취한 단면도이다.
- 도 6은 본 발명의 또 다른 일 실시예에 관한 유기발광 디스플레이 장치를 개략적으로 도시하는 단면도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0019] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.
- [0020] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.
- [0021] 이하의 실시예에서, 제1, 제2 등의 용어는 한정적인 의미가 아니라 하나의 구성 요소를 다른 구성 요소와 구별하는 목적으로 사용되었다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.
- [0022] 또한, 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다.
- [0023] 한편, 막, 영역, 구성 요소 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 다른 부분의 "바로 위에" 또는 "바로 상에" 있는 경우뿐만 아니라, 그 중간에 다른 막, 영역, 구성 요소 등이 개재되어 있는 경우도 포함한다.

- [0024] 이하의 실시예에서, 도면에서는 설명의 편의를 위하여 구성 요소들이 그 크기가 과장 또는 축소될 수 있다. 예컨대, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다. 또한, x축, y축 및 z축은 직교 좌표계 상의 세 축으로 한정되지 않고, 이를 포함하는 넓은 의미로 해석될 수 있다. 예를 들어, x축, y축 및 z축은 서로 직교할 수도 있지만, 서로 직교하지 않는 서로 다른 방향을 지칭할 수도 있다.
- [0025] 도 1은 본 발명의 일 실시예에 관한 유기발광 디스플레이 장치의 일부분을 개략적으로 도시하는 평면도이고, 도 2는 도 1의 유기발광 디스플레이 장치를 II-II선을 따라 취한 단면도이며, 도 3은 도 1 및 도 2에 도시된 것과 같은 유기발광 디스플레이 장치를 개략적으로 도시하는 단면도이다.
- [0026] 도 1 내지 도 3을 참조하면, 본 발명의 일 실시예에 따른 유기발광 디스플레이 장치는 기관(100), 기관(100) 상에 배치된 박막트랜지스터(TFT), 박막트랜지스터(TFT)를 덮도록 배치된 절연막(170), 복수개의 제1관통홀(210a)들을 갖는 제1전극(210), 화소부(PXL)를 정의하는 화소정의막(180), 발광층을 포함하는 중간층(220) 및 제2전극(230)을 포함한다.
- [0027] 도 1을 참조하면, 본 발명의 일 실시예에 따른 유기발광 디스플레이 장치에 있어서, 발광층을 포함하는 중간층(220) 및 제2전극(230)을 형성하기 전에 화소부(PXL)를 개략적으로 도시한 평면도이다. 도 1에 도시된 것과 같이, 기관(100) 상에 박막트랜지스터(TFT) 등을 덮으며 배치된 절연막(170) 상에 제1전극(210)이 배치될 수 있고, 제1전극(210)의 가장자리를 덮는 화소정의막(180)이 배치될 수 있다.
- [0028] 본 발명의 일 실시예에 관한 제1전극(210)은 복수개의 제1관통홀(210a)들을 가질 수 있다. 이러한 복수개의 제1관통홀(210a)들은 제1전극(210)을 관통하도록 형성될 수 있다. 이 경우 제1관통홀(210a)들은 원형, 타원형 또는 불록한 다각형 형상을 가질 수 있으나, 반드시 이에 한정되는 것은 아니며 다양한 변형이 가능하다.
- [0029] 도 1에 도시된 것과 같이, 이러한 제1전극(210) 상에 위치한 복수개의 제1관통홀(210a)들을 통해 제1전극(210) 하부에 배치된 절연막(170)이 노출될 수 있다. 제1관통홀(210a)들에 의해 노출된 절연막(170)은 후술하는 바와 같이 제1전극(210) 상에 배치되는 발광층을 포함하는 중간층(220)과 직접적으로 접촉될 수 있다. 본 발명의 일 실시예에 따른 유기발광 디스플레이 장치의 구조에 대하여 도 1의 유기발광 디스플레이 장치를 II-II방향으로 자른 단면도인 도 2를 참조하여 자세히 후술한다.
- [0030] 도 2를 참조하면, 본 발명의 일 실시예에 따른 유기발광 디스플레이 장치는 기관(100), 기관(100) 상에 배치된 박막트랜지스터(TFT), 박막트랜지스터(TFT)를 덮도록 배치된 절연막(170), 복수개의 제1관통홀(210a)들을 갖는 제1전극(210), 화소부(PXL)를 정의하는 화소정의막(180)을 포함한다. 또한 도 2에서는 도시되어 있지 않으나, 도 3을 참조하면, 본 발명의 일 실시예에 따른 유기발광 디스플레이 장치는 제1전극(210) 상에 발광층을 포함하는 중간층(220) 및 제2전극(230)을 포함한다.
- [0031] 기관(100)은 글라스재, 금속재, 또는 PET(Polyethylene terephthalate), PEN(Polyethylene naphthalate), 폴리이미드(Polyimide) 등과 같은 플라스틱재 등, 다양한 재료로 형성된 것일 수 있다. 기관(100)은 복수개의 화소들이 배치되는 디스플레이영역과, 이 디스플레이영역을 감싸는 주변영역을 가질 수 있다.
- [0032] 한편, 기관(100) 상에는 박막트랜지스터(TFT) 및 커패시터(CAP)가 배치될 수 있다. 박막트랜지스터(TFT)는 비정질실리콘, 다결정실리콘 또는 유기반도체물질을 포함하는 반도체층(120), 게이트전극(140), 소스전극(160') 및 드레인전극(160)을 포함한다. 이하 박막트랜지스터(TFT)의 일반적인 구성을 자세히 설명한다.
- [0033] 기관(100) 상에는 기관(100)의 면을 평탄화하기 위해 또는 반도체층(120)으로 불순물 등이 침투하는 것을 방지하기 위해, 실리콘옥사이드 또는 실리콘나이트라이드 등으로 형성된 버퍼층(110)이 배치되고, 이 버퍼층(110) 상에 반도체층(120)이 위치하도록 할 수 있다.
- [0034] 반도체층(120)의 상부에는 게이트전극(140)이 배치되는데, 이 게이트전극(140)에 인가되는 신호에 따라 소스전극(160') 및 드레인전극(160)이 전기적으로 소통된다. 게이트전극(140)은 인접층과의 밀착성, 적층되는 층의 표면 평탄성 그리고 가공성 등을 고려하여, 예컨대 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 리튬(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 중 하나 이상의 물질로 단층 또는 다층으로 형성될 수 있다.
- [0035] 이때 반도체층(120)과 게이트전극(140)과의 절연성을 확보하기 위하여, 실리콘옥사이드 및/또는 실리콘나이트라이드 등으로 형성되는 게이트절연막(130)이 반도체층(120)과 게이트전극(140) 사이에 개재될 수 있다.
- [0036] 게이트전극(140)의 상부에는 층간절연막(150)이 배치될 수 있는데, 이는 실리콘옥사이드 또는 실리콘나이트라이드

드 등의 물질로 단층으로 형성되거나 또는 다층으로 형성될 수 있다.

- [0037] 층간절연막(150)의 상부에는 소스전극(160') 및 드레인전극(160)이 배치된다. 소스전극(160') 및 드레인전극(160)은 층간절연막(150)과 게이트절연막(130)에 형성되는 콘택홀을 통하여 반도체층(120)에 각각 전기적으로 연결된다. 소스전극(160') 및 드레인전극(160)은 도전성 등을 고려하여 예컨대 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 리튬(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 중 하나 이상의 물질로 단층 또는 다층으로 형성될 수 있다.
- [0038] 이러한 구조의 박막트랜지스터(TFT)의 보호를 위해 박막트랜지스터(TFT)를 덮는 절연막(170)이 배치될 수 있다. 이 경우 절연막(170)은 보호막일 수도 있고 평탄화막일 수도 있다. 따라서 도 2에서는 절연막(170)이 단층으로 도시되어 있으나 다층구조를 가질 수도 있는 등 다양한 변형이 가능하다.
- [0039] 절연막(170)이 보호막의 역할을 하는 경우에는 절연막(170)은 예컨대 실리콘옥사이드, 실리콘나이트라이드 또는 실리콘옥시나이트라이드 등과 같은 무기물로 형성될 수 있다. 한편, 절연막(170)이 평탄화막의 역할을 하는 경우에는 박막트랜지스터(TFT)의 상면을 대체로 평탄화하게 하기 위한 평탄화막으로서 절연막(170)이 배치될 수 있다. 이러한 절연막(170)은 예컨대 아크릴계 유기물 또는 BCB(Benzocyclobutene) 등으로 형성될 수 있다.
- [0040] 이때 도 2에 도시된 것과 같이, 버퍼층(110), 게이트절연막(130), 층간절연막(150), 절연막(170)은 기관(100)의 전면(全面)에 형성될 수 있다.
- [0041] 한편, 제1전극(210)의 가장자리를 덮는 화소정의막(180)이 배치될 수 있다. 도 2 및 도 3은 본 발명의 일 실시예에 따른 유기발광 디스플레이 장치를 개략적으로 도시한 것으로서, 화소정의막(180)은 화소부(PXL)를 정의하는 개구들이 일정 간격으로 이격되어 배치된 형태로 이해될 수 있다. 화소정의막(180)은 상술한 절연막(170) 상에 위치할 수 있으며, 제1전극(210)의 중앙부를 노출시키는 개구를 가질 수 있다. 이러한 화소정의막(180)은 디스플레이영역의 화소부(PXL)를 정의하는 역할을 한다. 이러한 화소정의막(180)은 예컨대 유기 절연막으로 구비될 수 있다. 그러한 유기 절연막으로는 폴리메틸메타크릴레이트(PMMA)와 같은 아크릴계 고분자, 폴리스티렌(PS), phenol그룹을 갖는 고분자 유도체, 이미드계 고분자, 아릴에테르계 고분자, 아미이드계 고분자, 불소계 고분자, p-자일렌계 고분자, 비닐알콜계 고분자 및 이들의 혼합물 등을 포함할 수 있다.
- [0042] 한편 도 3을 참조하면, 절연막(170) 상에는 유기발광소자(200)가 배치될 수 있다. 유기발광소자(200)는 제1전극(210), 발광층을 포함하는 중간층(220) 및 제2전극(230)을 포함한다.
- [0043] 이러한 유기발광소자(200) 각각은 하나의 픽셀을 형성하고, 박막트랜지스터(TFT)와 전기적으로 연결되어 발광한다. 이때 여러가지 외부 요인으로 인하여 픽셀 내에 암점(dark spot)이 발생하게 된다. 암점의 발생 요인은 여러가지가 있을 수 있는데, 유기발광소자(200) 형성시 공정상의 오류로 인하여 단락될 수 있고, 외부로부터 파티클(particle) 등의 불순물이 유입되어 암점이 발생할 수도 있으며, 하부막 패턴 불량에 의한 암점이 발생할 수도 있다. 이 중에서 여러 번의 공정을 거쳐야 하는 유기발광 디스플레이 장치의 특성 상 유기발광소자(200) 형성시 외부로부터 유입된 불순물에 의한 암점 발생비율이 가장 높게 나타난다. 유기발광 디스플레이 장치에서는 이러한 암점이 발생하게 되면 제1전극(210)과 제2전극(230)의 쇼트에 의해 픽셀 하나가 발광하지 않는 암점 불량이 발생하게 된다. 이와 같은 암점은 시간이 지남에 따라 그 영역이 확대되어 결국은 암점이 발생한 단위 픽셀이 발광하지 않는 다크 픽셀이 되어 유기발광 디스플레이 장치의 신뢰성을 저하시킨다. 따라서 본 발명의 일 실시예에 관한 유기발광 디스플레이 장치에서는 제1전극(210) 및/또는 제2전극(230)의 구조 변화를 통해 픽셀의 암점 불량률을 최소화할 수 있는 유기발광 디스플레이 장치를 제공한다. 이어서 이하 유기발광소자(200)에 대하여 상세하게 설명한다.
- [0044] 절연막(170) 상에는 제1전극(210)이 배치될 수 있다. 이 경우 절연막(170)에는 박막트랜지스터(TFT)의 소스전극(160') 및 드레인전극(160) 중 적어도 어느 하나를 노출시키는 개구부가 존재하며, 이 개구부를 통해 제1전극(210)은 박막트랜지스터(TFT)의 소스전극(160') 및 드레인전극(160) 중 어느 하나와 콘택하여 박막트랜지스터(TFT)와 전기적으로 연결될 수 있다.
- [0045] 제1전극(210)은 절연막(170) 상에 배치되며, 상술한 것과 같이 제1전극(210)의 가장자리를 덮도록 배치된 화소정의막(180)에 의해 중앙부가 노출될 수 있다. 화소정의막(180)에 의해 노출된 제1전극(210)은 디스플레이영역의 화소부(PXL)가 된다.
- [0046] 제1전극(210)은 (반)투명 전극 또는 반사형 전극으로 형성될 수 있다. (반)투명 전극으로 형성될 때에는 예컨대 ITO, IZO, ZnO, In<sub>2</sub>O<sub>3</sub>, IGO 또는 AZO로 형성될 수 있다. 반사형 전극으로 형성될 때에는 Ag, Mg, Al, Pt,

Pd, Au, Ni, Nd, Ir, Cr 및 이들의 화합물 등으로 형성된 반사막과, ITO, IZO, ZnO, In<sub>2</sub>O<sub>3</sub>, IGO 또는 AZO로 형성된 층을 가질 수 있다. 물론 본 발명이 이에 한정되는 것은 아니고 다양한 재료로 형성될 수 있으며, 그 구조 또한 단층 또는 다층이 될 수 있는 등 다양한 변형이 가능하다.

[0047] 이러한 제1전극(210)은 복수개의 제1관통홀(210a)들을 가질 수 있는데, 도 1에 도시된 것과 같이 복수개의 제1관통홀(210a)들은 원형일 수 있고, 도면에는 도시되어 있지 않으나 타원형 또는 불룩한 다각형의 형상일 수도 있다. 다만 복수개의 제1관통홀(210a)의 형상은 반드시 이에 한정되는 것은 아니며, 제1전극(210)을 관통하는 형상이면 족하며 다양한 변형이 가능하다. 이러한 복수개의 제1관통홀(210a)들을 통해 제1전극(210) 하부에 배치된 절연막(170)의 적어도 일부가 노출될 수 있다.

[0048] 종래의 유기발광 디스플레이 장치에서는 제1전극(210)은 관통홀들을 갖지 않는 구조로 형성되었다. 이러한 경우 유기발광 디스플레이 장치의 제조 공정 중 외부로부터 유입된 불순물 등에 의해 픽셀에 암점 불량 발생하고, 픽셀을 정상화 시키기 위해서는 별도의 리페어 공정을 거칠 수 밖에 없는 단점이 있었다.

[0049] 따라서 본 발명의 일 실시예에 관한 유기발광 디스플레이 장치에서는 제1전극(210)이 복수개의 제1관통홀(210a)들을 갖기에, 복수개의 제1관통홀(210a)들 상부에 위치한 불순물에 의한 제1전극(210)과 제2전극(230) 간의 쇼트를 방지하므로써, 복수개의 제1관통홀(210a)들의 면적 비율만큼 암점 불량률을 낮출 수 있다.

[0050] 특히, 제1전극(210)을 관통하는 복수개의 제1관통홀(210a)들은 평면도를 기준으로 원형, 타원형 또는 불룩한 다각형 형상을 갖도록 할 수 있다. 이는 복수개의 제1관통홀(210a)들이 오목한 다각형 형상을 갖는 것 보다 원형, 타원형 또는 불룩한 다각형의 형상을 갖는 것이 관통홀들의 면적을 넓혀 본 발명의 효과를 극대화시킬 수 있다.

[0051] 한편, 제1전극(210)을 관통하는 복수개의 제1관통홀(210a)들은 제1전극(210) 중 화소정의막(180)에 의해 노출된 부분에만 위치할 수 있다. 다시 말해 복수개의 제1관통홀(210a)들은 제1전극(210) 중 화소부(PXL)에만 위치할 수 있으며, 제1전극(210) 중 화소정의막(180)에 의해 덮인 가장자리 부분에는 위치하지 않을 수 있다. 따라서, 제1전극(210) 중 화소부(PXL)에만 집중하여 복수개의 제1관통홀(210a)들을 형성하므로써 화소 영역 대비 관통홀들의 비율을 높여 상술한 것과 같은 암점 불량률을 현저하게 낮출 수 있다.

[0052] 한편 도 3을 참조하면, 제1전극(210) 상에는 발광층을 포함한 중간층(220) 및 제2전극(230)이 배치될 수 있다.

[0053] 화소정의막(180)에 의해 정의된 화소부(PXL)에는 발광층을 포함하는 중간층(220)이 배치될 수 있다. 중간층(220)은 제1전극(210) 상에 배치될 수 있다. 이때 도 3에 도시된 것과 같이, 중간층(220)의 적어도 일부는 제1전극(210)에 위치한 복수개의 제1관통홀(210a)들을 통해 제1전극(210) 하부에 배치된 절연층에 직접적으로 컨택할 수 있다.

[0054] 유기발광소자(200)의 중간층(220)은 발광층(EML: Emission Layer)을 포함하며, 발광층을 이외에 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있다. 물론 중간층(220)은 반드시 이에 한정되는 것은 아니고, 다양한 구조를 가질 수도 있음은 물론이다.

[0055] 발광층을 포함하는 중간층(220)을 덮으며 제1전극(210)에 대항하는 제2전극(230)이 기판(100) 전면(全面)에 걸쳐서 배치될 수 있다. 제2전극(230)은 (반)투명 전극 또는 반사형 전극으로 형성될 수 있다.

[0056] 제2전극(230)이 (반)투명 전극으로 형성될 때에는 일함수가 작은 금속 즉, Li, Ca, LiF/Ca, LiF/Al, Al, Ag, Mg 및 이들의 화합물로 형성된 층과 ITO, IZO, ZnO 또는 In<sub>2</sub>O<sub>3</sub> 등의 (반)투명 도전층을 가질 수 있다. 제2전극(230)이 반사형 전극으로 형성될 때에는 Li, Ca, LiF/Ca, LiF/Al, Al, Ag, Mg 및 이들의 화합물로 형성된 층을 가질 수 있다. 물론 제2전극(230)의 구성 및 재료가 이에 한정되는 것은 아니며 다양한 변형이 가능함은 물론이다.

[0057] 도 4는 본 발명의 일 실시예에 관한 유기발광 디스플레이 장치의 일부분을 개략적으로 도시하는 평면도이고, 도 5는 도 4의 유기발광 디스플레이 장치를 V-V선을 따라 취한 단면도이다. 이하 실시예에서는 유기발광 디스플레이 장치의 박막트랜지스터(TFT)의 일반적인 구조에 대하여 전술한 것과 동일한 바 이는 생략한다.

[0058] 도 4 및 도 5를 참조하면, 본 발명의 다른 일 실시예에 따른 유기발광 디스플레이 장치는 기판(100), 기판(100) 상에 배치된 박막트랜지스터(TFT), 박막트랜지스터(TFT)를 덮도록 배치된 절연막(170), 복수개의 제1관통홀(210a)들을 갖는 제1전극(210), 화소부(PXL)를 정의하는 화소정의막(180), 발광층을 포함하는 중간층(220) 및

복수개의 제2관통홀(230a)들을 갖는 제2전극(230)을 포함한다.

- [0059] 도 4를 참조하면, 발광층을 포함한 중간층(220) 상에 제2전극(230)이 배치될 수 있다. 제2전극(230)은 도 4에서 점선으로 도시된 화소부(PXL)를 덮으며 기관(100) 전면(全面)에 걸쳐서 배치될 수 있다. 이때, 본 발명의 일 실시예에 관한 제2전극(230)은 복수개의 제2관통홀(230a)들을 가질 수 있다. 이러한 복수개의 제2관통홀(230a)들은 제2전극(230)을 관통하도록 형성될 수 있다. 이 경우 제2관통홀(230a)들은 원형, 타원형 또는 불룩한 다각형 형상을 가질 수 있으나, 반드시 이에 한정되는 것은 아니며 다양한 변형이 가능하다.
- [0060] 특히, 제2전극(230)을 관통하는 복수개의 제2관통홀(230a)들은 평면도를 기준으로 원형, 타원형 또는 불룩한 다각형 형상을 갖도록 할 수 있다. 이는 복수개의 제2관통홀(230a)들이 오목한 다각형 형상을 갖는 것 보다 원형, 타원형 또는 불룩한 다각형의 형상을 갖는 것이 관통홀들의 면적을 넓혀 본 발명의 효과를 극대화 시킬 수 있다. 따라서 도 4에 도시된 것과 같이, 이러한 제2전극(230)에 위치한 복수개의 제2관통홀(230a)들을 통해 제2전극(230) 하부에 배치된 발광층을 포함한 중간층(220)이 노출될 수 있다. 이러한 중간층(220)은 제2전극(230)에 위치한 복수개의 제2관통홀(230a)들에 의해 외부로 노출될 수 있다. 본 발명의 일 실시예에 따른 유기발광 디스플레이 장치의 구조에 대하여 도 4의 유기발광 디스플레이 장치를 V-V방향으로 자른 단면도인 도 5를 참조하여 자세히 후술한다.
- [0061] 도 5를 참조하면, 기관(100) 상에 박막트랜지스터(TFT) 및 커패시터(CAP)가 배치되고, 박막트랜지스터(TFT) 등을 덮는 절연막(170)이 배치될 수 있다. 절연막(170) 상에는 제1전극(210)이 배치될 수 있는데, 이러한 제1전극(210)은 절연막(170)을 관통하여 형성된 개구부를 통해 박막트랜지스터(TFT)의 소스전극(160') 및 드레인전극(160) 중 어느 하나와 전기적으로 연결될 수 있다. 절연막(170) 상에는 제1전극(210)의 가장자리를 덮으며 제1전극(210)의 중앙부를 노출시키는 화소정의막(180)이 배치될 수 있다. 화소정의막(180)에 의해 노출된 제1전극(210)은 디스플레이영역의 화소부(PXL)가 된다.
- [0062] 이때, 제1전극(210)은 복수개의 제1관통홀(210a)들을 가질 수 있는데, 도 1 내지 도 3에서 전술한 것과 같이 복수개의 제1관통홀(210a)들은 원형일 수도 있고 타원형일 수도 있으며 또한 불룩한 다각형의 형상일 수 있다. 다만 제1전극(210)을 관통하는 형상이면 족하고 반드시 이에 한정되는 것은 아니므로 다양한 변형이 가능하다. 이러한 복수개의 제1관통홀(210a)들을 통해 제1전극(210) 하부에 배치된 절연막(170)이 노출될 수 있다.
- [0063] 전술한 것과 같이, 본 발명의 일 실시예에 관한 유기발광 디스플레이 장치에서는 제1전극(210)이 복수개의 제1관통홀(210a)들을 갖기에, 복수개의 제1관통홀(210a)들 상부에 위치한 불순물에 의한 제1전극(210)과 제2전극(230) 간의 쇼트를 방지하므로써, 복수개의 제1관통홀(210a)들의 면적 비율만큼 암점 불량률을 낮출 수 있다. 한편, 복수개의 제1관통홀(210a)들은 제1전극(210) 중 화소정의막(180)에 의해 노출된 부분에만 위치할 수 있다. 다시 말해 복수개의 제1관통홀(210a)들은 제1전극(210) 중 화소부(PXL)에만 위치할 수 있으며, 제1전극(210) 중 화소정의막(180)에 의해 덮인 가장자리 부분에는 위치하지 않을 수 있다. 따라서, 제1전극(210) 중 화소부(PXL)에만 집중하여 복수개의 제1관통홀(210a)들을 형성하므로써 화소 영역 대비 관통홀들의 비율을 높여 상술한 것과 같은 암점 불량률을 현저하게 낮출 수 있다.
- [0064] 한편, 화소정의막(180)의 개구에 의해 정의된 화소영역 상에 중간층(220)이 배치될 수 있다. 중간층(220)은 화소정의막(180)의 개구수에 의해 노출된 제1전극(210) 상에 배치될 수 있다. 이때 도 5에 도시된 것과 같이, 중간층(220)의 적어도 일부는 제1전극(210)에 위치한 복수개의 제1관통홀(210a)들을 통해 제1전극(210) 하부에 배치된 절연층에 직접적으로 접촉할 수 있다.
- [0065] 발광층을 포함하는 중간층(220)을 덮으며 제1전극(210)에 대항하는 제2전극(230)이 기관(100) 전면(全面)에 걸쳐서 배치될 수 있다. 제2전극(230)은 (반)투명 전극 또는 반사형 전극으로 형성될 수 있다.
- [0066] 이때, 제2전극(230)은 복수개의 제2관통홀(230a)들을 가질 수 있는데, 이러한 복수개의 제2관통홀(230a)들을 제1전극(210)에 위치한 제1관통홀(210a)들과 마찬가지로 원형일 수도 있고 타원형일 수도 있으며, 또한 불룩한 다각형의 형상일 수도 있다. 그러나 반드시 이에 한정되는 것은 아니며 제2전극(230)이 다양한 변형이 가능하다. 도 5에 도시된 것과 같이, 복수개의 제2관통홀(230a)들을 통해 제2전극(230) 하부에 배치된 중간층(220)의 일부가 외부로 노출될 수 있다.
- [0067] 전술한 것과 같이, 종래의 유기발광 디스플레이 장치에서는 제2전극(230)이 관통홀들을 갖지 않는 구조로 형성되었다. 이러한 경우 유기 발광 디스플레이 장치가 대형화 됨에 따라 유기발광 디스플레이 장치의 제조 공정 중 외부로부터 유입된 불순물 등에 의해 픽셀에 암점 불량이 발생하고, 픽셀을 정상화 시키기 위해서는 리페어 공정을 거칠 수 밖에 없는 단점이 있었다.



- [0068] 따라서 본 발명의 일 실시예에 관한 유기발광 디스플레이 장치에서는 제2전극(230)이 복수개의 제2관통홀(230a)들을 가지므로 복수개의 제2관통홀(230a) 하부에 위치하는 불순물에 의한 제1전극(210)과 제2전극(230) 간의 쇼트를 방지하므로써, 복수개의 제1관통홀(210a)들의 면적 비율만큼 픽셀의 암점 불량률이 낮아질 수 있다.
- [0069] 한편, 복수개의 제2관통홀(230a)들은 디스플레이영역 전면에 배치된 제2전극(230) 중 화소부(PXL)에 해당되는 영역에만 위치할 수 있다. 즉 복수개의 제2관통홀(230a)들은 제2전극(230) 중 화소부(PXL)에 해당되는 영역의 주변영역에는 위치하지 않을 수 있다.
- [0070] 또한 도 5에 도시된 것과 같이, 제2전극(230)에 위치한 복수개의 제2관통홀(230a)들은 제1전극(210)에 위치한 복수개의 제1관통홀(210a)들이 형성된 부분에 대응하여 위치할 수 있다. 이는, 제2전극(230)에 형성된 복수개의 제2관통홀(230a)들이 제1관통홀(210a)들에 대응되는 위치에 형성되지 않으면 제2전극(230)에 형성된 복수개의 제2관통홀(230a)의 면적만큼 개구율이 더 낮아지기 때문에, 단위 픽셀의 휘도가 저하되는 문제가 발생할 수 있기 때문이다.
- [0071] 도 6은 본 발명의 또 다른 일 실시예에 관한 유기발광 디스플레이 장치를 개략적으로 도시하는 단면도이다.
- [0072] 도 6을 참조하면, 본 발명의 일 실시예에 따른 유기발광 디스플레이 장치는 기관(100), 기관(100) 상에 배치된 박막트랜지스터(TFT), 박막트랜지스터(TFT)를 덮도록 배치된 절연막(170), 제1전극(210), 화소부(PXL)를 정의하는 화소정의막(180), 발광층을 포함하는 중간층(220) 및 복수개의 관통홀(230a)들을 갖는 제2전극(230)을 포함한다. 이하 실시예에서는 유기발광 디스플레이 장치의 박막트랜지스터(TFT)의 일반적인 구조에 대하여 전술한 것과 동일한 바 이는 생략하고 차이점을 중심으로 설명하기로 한다.
- [0073] 절연막(170) 상에는 유기발광소자(200)가 배치될 수 있다. 유기발광소자(200)는 제1전극(210), 발광층을 포함하는 중간층(220) 및 제2전극(230)을 포함할 수 있다. 절연막(170)에는 박막트랜지스터(TFT)의 소스전극(160') 및 드레인전극(160) 중 적어도 어느 하나를 노출시키는 개구부가 존재하며, 이 개구부를 통해 제1전극(210)은 박막트랜지스터(TFT)의 소스전극(160') 및 드레인전극(160) 중 어느 하나와 접촉하여 박막트랜지스터(TFT)와 전기적으로 연결될 수 있다.
- [0074] 한편, 화소정의막(180)의 개구에 의해 정의된 화소영역 상에 중간층(220)이 배치될 수 있다. 중간층(220)은 화소정의막(180)의 개구에 의해 노출된 제1전극(210) 상에 배치될 수 있다.
- [0075] 중간층(220) 상에는 디스플레이영역 전반에 걸쳐서 제2전극(230)이 배치될 수 있다. 본발명의 일 실시예에 관한 유기발광 디스플레이 장치의 제2전극(230)에는 복수개의 관통홀들이 위치할 수 있다. 즉, 복수개의 관통홀들을 갖는 제2전극(230)은 중간층(220)의 적어도 일부를 노출시키며 덮도록 배치될 수 있다. 이러한 복수개의 관통홀들은 원형, 타원형 또는 불룩한 다각형 형상일 수 있으나 반드시 이에 한정되는 것은 아니며 다양한 변형이 가능하다.
- [0076] 전술한 것과 같이, 종래의 유기발광 디스플레이 장치에서는 제2전극(230)이 관통홀들을 갖지 않는 구조로 형성되었다. 이러한 경우 유기 발광 디스플레이 장치가 대형화 됨에 따라 유기발광 디스플레이 장치의 제조 공정 중 외부로부터 유입된 불순물 등에 의해 픽셀에 암점 불량 발생하고, 픽셀을 정상화 시키기 위해서는 리페어 공정을 거칠 수 밖에 없는 단점이 있었다.
- [0077] 따라서 본 발명의 일 실시예에 관한 유기발광 디스플레이 장치에서는 제2전극(230)이 복수개의 제2관통홀(230a)들을 가지므로 복수개의 제2관통홀(230a) 하부에 위치하는 불순물에 의한 제1전극(210)과 제2전극(230) 간의 쇼트를 방지하므로써, 복수개의 제1관통홀(210a)들의 면적 비율만큼 픽셀의 암점 불량률이 낮아질 수 있다.
- [0078] 한편, 제2전극(230)에 위치한 복수개의 관통홀들은 디스플레이영역 전면에 배치된 제2전극(230) 중 화소정의막(180)에 의해 노출된 부분에 대응하는 제2전극(230)의 부분 내에 위치할 수 있다. 즉, 복수개의 관통홀들은 제2전극(230) 중 화소부(PXL)에 해당되는 영역에만 위치하며, 화소부(PXL)에 해당되는 영역의 주변영역에는 위치하지 않을 수 있다. 따라서, 제2전극(230) 중 화소부(PXL)에만 집중하여 복수개의 제2관통홀(230a)들을 형성함으로써 화소 영역 대비 관통홀들의 비율을 높여 상술한 것과 같은 암점 불량률을 현저하게 낮출 수 있다.
- [0079] 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

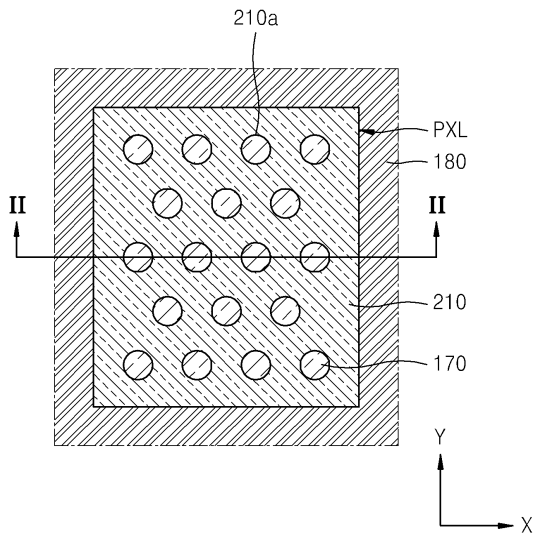
**부호의 설명**

[0080]

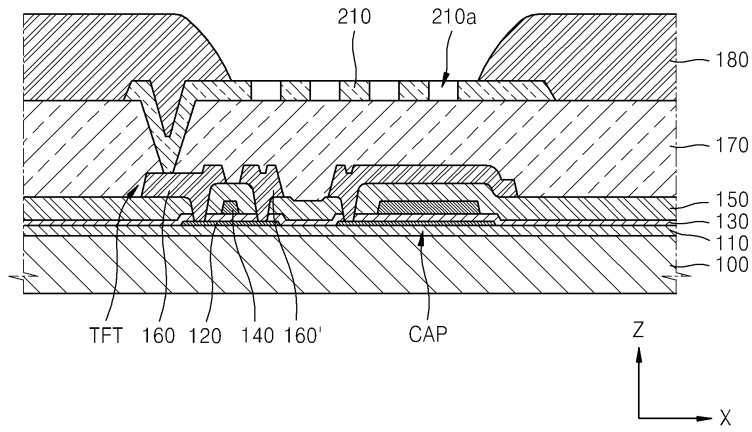
- 100: 기판
- 110: 버퍼층
- 120: 반도체층
- 130: 게이트절연막
- 140: 게이트전극
- 150: 층간절연막
- 160: 드레인전극
- 160': 소스전극
- 170: 절연막
- 180: 화소정의막
- 200: 유기발광소자
- 210a: 제1관통홀
- 210: 제1전극
- 220: 중간층
- 230a: 제2관통홀
- 230: 제2전극

**도면**

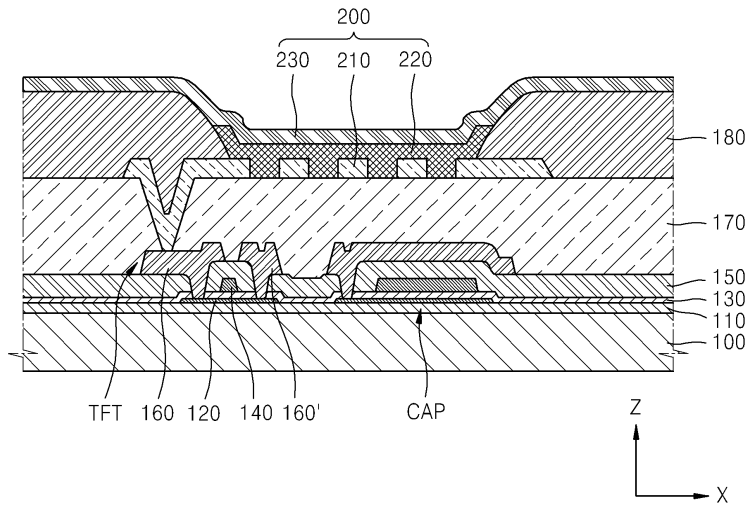
**도면1**



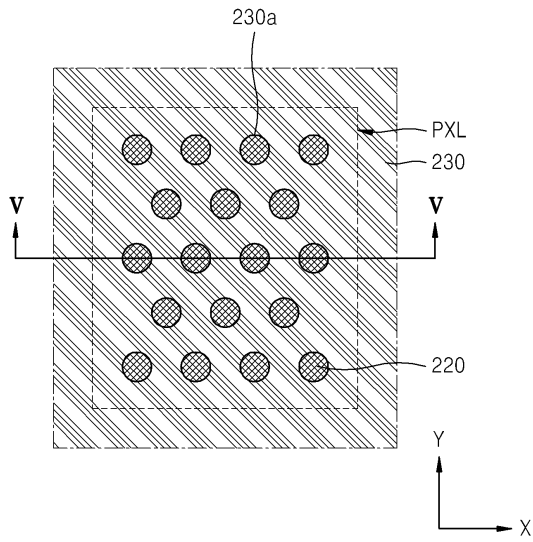
도면2



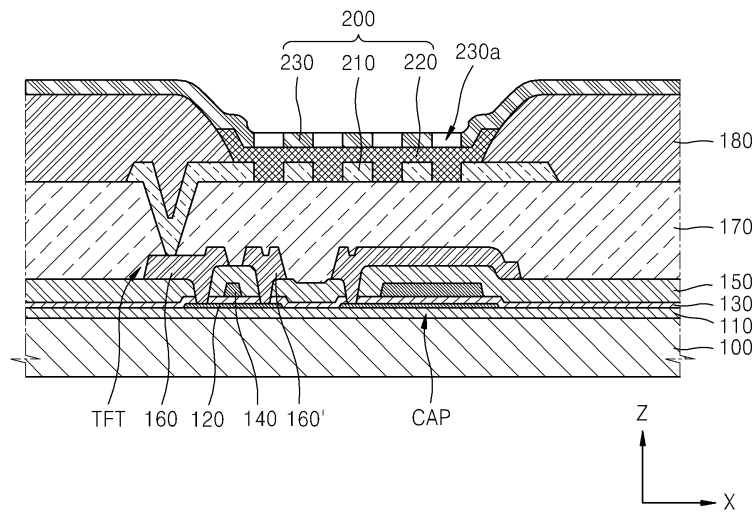
도면3



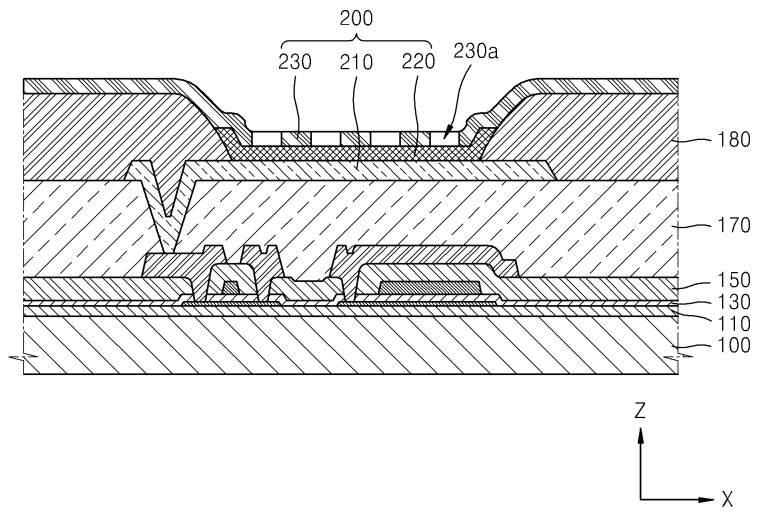
도면4



도면5



도면6



专利名称(译)	标题：OLED显示器设备		
公开(公告)号	<a href="#">KR1020150108477A</a>	公开(公告)日	2015-09-30
申请号	KR1020140031161	申请日	2014-03-17
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星DISPLAY CO. , LTD.		
当前申请(专利权)人(译)	三星DISPLAY CO. , LTD.		
[标]发明人	HWANG HYUN BEEN HYUNG GUN WOO		
发明人	HWANG, HYUN BEEN HYUNG, GUN WOO		
IPC分类号	H01L27/32 H01L51/52		
CPC分类号	H01L51/5209 H01L27/3248		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

根据本发明的一个方面，提供了一种有机发光显示装置，包括：基板；设置在基板上的绝缘膜；设置在绝缘膜上的第一绝缘膜，第一电极，具有多个椭圆形或凸多边形的第一通孔，覆盖第一电极边缘的像素限定层，设置在第一电极上并包括发光层的中间层，并且第二电极设置在中间层上以与第一电极接触。

