



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0006125

(43) 공개일자 2015년01월16일

(51) 국제특허분류(Int. Cl.)  
H01L 51/52 (2006.01) H01L 51/56 (2006.01)  
(21) 출원번호 10-2013-0079447  
(22) 출원일자 2013년07월08일  
심사청구일자 없음

(71) 출원인  
삼성디스플레이 주식회사  
경기도 용인시 기흥구 삼성2로 95 (농서동)  
(72) 발명자  
김종석  
경기도 성남시 분당구 서현로 170 풍림아이원플러스 C동 811호  
(74) 대리인  
박영우

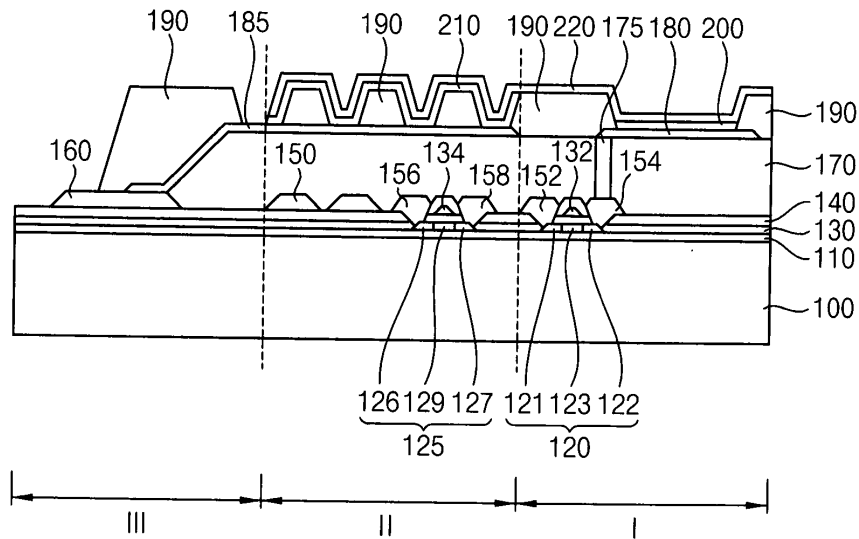
전체 청구항 수 : 총 17 항

(54) 발명의 명칭 유기 발광 표시장치 및 유기 발광 표시장치의 제조 방법

(57) 요약

유기 발광 표시장치는 기관, 제1 전극, 발광 구조물, 전원 라인, 제2 전극, 도전 패턴 및 보조 전극을 포함한다. 상기 기관은 제1 영역, 상기 제1 영역을 둘러싸는 제2 영역 및 상기 제2 영역을 둘러싸는 제3 영역을 포함한다. 상기 제1 전극 및 발광 구조물은 상기 기관의 상기 제1 영역 내에 배치된다. 상기 전원 라인은 상기 기관의 상기 제3 영역 내에 배치된다. 상기 제2 전극은 상기 기관의 상기 제1 영역 및 제2 영역 내에 배치되며, 상기 제1 전극과 대향하도록 배치된다. 상기 도전 패턴은 상기 제2 전극과 상기 전원 라인을 전기적으로 연결한다. 상기 보조 전극은 상기 기관의 상기 제2 영역 내에 배치되며, 상기 제2 전극의 일면과 직접적으로 접촉한다.

대표도 - 도3



## 특허청구의 범위

### 청구항 1

제1 영역, 상기 제1 영역을 둘러싸는 제2 영역 및 상기 제2 영역을 둘러싸는 제3 영역을 포함하는 기관;  
상기 기관의 상기 제1 영역 내에 배치되는 제1 전극 및 발광 구조물;  
상기 기관의 상기 제3 영역 내에 배치되는 전원 라인;  
상기 기관의 상기 제1 영역 및 제2 영역 내에 배치되며, 상기 제1 전극과 대향하도록 배치되는 제2 전극;  
상기 제2 전극과 상기 전원 라인을 전기적으로 연결하는 도전 패턴; 및  
상기 기관의 상기 제2 영역 내에 배치되며, 상기 제2 전극의 일면과 직접적으로 접촉하는 보조 전극을 포함하는 하는 유기 발광 표시장치.

### 청구항 2

제 1항에 있어서, 상기 보조 전극은 상기 제2 전극보다 큰 두께를 갖는 것을 특징으로 하는 유기 발광 표시장치.

### 청구항 3

제 1항에 있어서, 상기 보조 전극은 상기 제2 전극과 동일한 물질을 포함하는 것을 특징으로 하는 유기 발광 표시장치.

### 청구항 4

제 1항에 있어서, 상기 보조 전극은 상기 제2 영역 내에 위치하는 상기 제2 전극부분의 상면과 전체적으로 접촉하는 것을 특징으로 하는 유기 발광 표시장치.

### 청구항 5

제 1항에 있어서, 상기 보조 전극은 상기 제2 영역 내에 위치하는 상기 제2 전극부분의 저면과 전체적으로 접촉하는 것을 특징으로 하는 유기 발광 표시장치.

### 청구항 6

제 1항에 있어서, 상기 제2 전극은 마그네슘(Mg)과 은(Ag)이 9:1의 질량비로 혼합된 합금을 포함하는 것을 특징으로 하는 유기 발광 표시장치.

### 청구항 7

제 1항에 있어서, 상기 전원 라인은 상기 제2 영역의 3개의 측면을 둘러싸는 것을 특징으로 하는 유기 발광 표시장치.

### 청구항 8

제 1항에 있어서, 상기 제2 영역에서 상기 제2 전극과 상기 도전 패턴 사이에 위치하는 화소정의막을 더 포함하고,

상기 화소정의막은 상기 도전 패턴의 단부를 커버하는 것을 특징으로 하는 유기 발광 표시장치.

### 청구항 9

제 1항에 있어서, 상기 제1 영역은 상기 발광 구조물이 배치되는 발광 영역이고,

상기 제2 영역 및 상기 제3 영역은 상기 발광 구조물이 배치되지 않는 비발광 영역인 것을 특징으로 하는 유기 발광 표시장치.

**청구항 10**

제1 영역, 상기 제1 영역을 둘러싸는 제2 영역 및 상기 제2 영역을 둘러싸는 제3 영역을 포함하는 기관을 준비하는 단계;

상기 기관의 상기 제3 영역 내에 전원 라인을 형성하는 단계;

상기 기관의 상기 제1 영역 내에 제1 전극을 형성하고, 상기 기관의 상기 제2 영역 및 상기 제3 영역 내에 상기 전원 라인과 전기적으로 연결되는 도전 패턴을 동시에 형성하는 단계;

상기 제1 전극 상에 발광 구조물을 형성하는 단계;

제1 마스크를 이용하는 증착 공정을 수행하여, 상기 제2 영역 내에서 상기 도전 패턴과 전기적으로 연결되는 보조 전극을 형성; 및

제2 마스크를 이용하는 증착 공정을 수행하여, 상기 제1 영역 및 상기 제2 영역 내에 배치되며 상기 제1 전극과 대향하는 제2 전극을 형성하는 단계를 포함하는 유기 발광 표시장치의 제조 방법.

**청구항 11**

제 10항에 있어서, 상기 제1 마스크는 상기 기관의 상기 제2 영역을 부분적으로 노출하도록 배치되며, 상기 제2 마스크는 상기 기관의 상기 제1 영역 및 상기 제2 영역을 노출하도록 배치되는 것을 특징으로 하는 유기 발광 표시장치의 제조 방법.

**청구항 12**

제 10항에 있어서, 상기 제1 마스크를 이용하는 증착 공정 및 상기 제2 마스크를 이용하는 증착 공정은 물리적 기상 증착 공정을 포함하는 것을 특징으로 하는 유기 발광 표시장치의 제조 방법.

**청구항 13**

제 12항에 있어서, 상기 보조 전극을 형성하는 공정과 상기 제2 전극을 형성하는 공정은 동일한 챔버 내에서 동일한 증착 소스를 사용하여 수행되는 것을 특징으로 하는 유기 발광 표시장치의 제조 방법.

**청구항 14**

제 10항에 있어서, 상기 전원 라인은 상기 제2 영역의 3개의 측면을 둘러싸도록 형성되는 것을 특징으로 하는 유기 발광 표시장치의 제조 방법.

**청구항 15**

제 10항에 있어서, 상기 보조 전극은 상기 제2 전극보다 큰 두께를 가지도록 형성되는 것을 특징으로 하는 유기 발광 표시장치의 제조 방법.

**청구항 16**

제 10항에 있어서, 상기 발광 구조물을 형성하는 단계 이전에, 화소정의막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기 발광 표시장치의 제조 방법.

**청구항 17**

제 10항에 있어서, 상기 제1 영역은 상기 발광 구조물이 배치되는 발광 영역이고,

상기 제2 영역 및 상기 제3 영역은 상기 발광 구조물이 배치되지 않는 비발광 영역인 것을 특징으로 하는 유기 발광 표시장치의 제조 방법.

**명세서**

**기술분야**

본 발명은 유기 발광 표시장치 및 유기 발광 표시장치의 제조 방법에 관한 것이다. 보다 상세하게는, 본 발명은

[0001]

우수한 발광 균일도를 갖는 유기 발광 표시장치 및 유기 발광 표시장치의 제조 방법에 관한 것이다.

**배경 기술**

- [0002] 유기 발광 표시장치는 수직 교차하는 스캔 라인과 데이터 라인으로 정의되는 다수의 화소 회로와 상기 화소 회로에 전원을 공급하는 전원 라인들을 구비한다. 각각의 화소 회로는 구동 트랜지스터를 구비하고, 상기 구동 트랜지스터에 의해 유기 발광 다이오드에 흐르는 전류를 제어함으로써 휘도를 나타낸다.
- [0003] 이때, 전원 라인으로부터 유기 발광 다이오드의 전극으로 이어지는 경로에서 전극의 저항 증가에 따라서 전압 강하(IR-drop) 현상이 일어날 수 있다. 이러한 전압 강하에 의해서, 동일한 데이터 신호가 인가되더라도, 각 화소 회로마다 유기 발광 다이오드에 흐르는 전류량이 달라져, 발광 균일도가 저하되는 문제가 발생할 수 있다. 이는 유기 발광 표시장치의 패널이 대형화됨에 따라 더 큰 문제로 부상되고 있다.

**발명의 내용**

**해결하려는 과제**

- [0004] 본 발명의 일 목적은 우수한 발광 균일도를 갖는 유기 발광 표시장치를 제공하는 것이다.
- [0005] 본 발명의 다른 목적은 우수한 발광 균일도 및 공정용이성을 갖는 유기 발광 표시장치의 제조 방법을 제공하는 것이다.
- [0006] 다만, 본 발명이 해결하고자 하는 과제는 상술한 과제들에 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

**과제의 해결 수단**

- [0007] 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 유기발광 표시장치는 기관, 제1 전극, 발광 구조물, 전원 라인, 제2 전극, 도전 패턴 및 보조 전극을 포함한다. 상기 기관은 제1 영역, 상기 제1 영역을 둘러싸는 제2 영역 및 상기 제2 영역을 둘러싸는 제3 영역을 포함한다. 상기 제1 전극 및 발광 구조물은 상기 기관의 상기 제1 영역 내에 배치된다. 상기 전원 라인은 상기 기관의 상기 제3 영역 내에 배치된다. 상기 제2 전극은 상기 기관의 상기 제1 영역 및 제2 영역 내에 배치되며, 상기 제1 전극과 대향하도록 배치된다. 상기 도전 패턴은 상기 제2 전극과 상기 전원 라인을 전기적으로 연결한다. 상기 보조 전극은 상기 기관의 상기 제2 영역 내에 배치되며, 상기 제2 전극의 일면과 직접적으로 접촉한다.
- [0008] 예시적인 실시예들에 있어서, 상기 보조 전극은 상기 제2 전극보다 큰 두께를 가질 수 있다.
- [0009] 예시적인 실시예들에 있어서, 상기 보조 전극은 상기 제2 전극과 동일한 물질을 포함할 수 있다.
- [0010] 예시적인 실시예들에 있어서, 상기 보조 전극은 상기 제2 영역에 위치하는 제2 전극부분의 상면과 전체적으로 접촉할 수 있다.
- [0011] 예시적인 실시예들에 있어서, 상기 보조 전극은 상기 제2 영역에 위치하는 제2 전극부분의 저면과 전체적으로 접촉할 수 있다.
- [0012] 예시적인 실시예들에 있어서, 상기 제2 전극은 마그네슘(Mg)과 은(Ag)이 9:1의 질량비로 혼합된 합금을 포함할 수 있다.
- [0013] 예시적인 실시예들에 있어서, 상기 전원 라인은 상기 제2 영역의 적어도 2개 이상의 측면을 둘러쌀 수 있다.
- [0014] 예시적인 실시예들에 있어서, 상기 제2 영역에서 상기 제2 전극과 상기 도전 패턴 사이에 위치하는 화소정의막을 더 포함하고, 상기 화소정의막은 상기 도전 패턴의 단부를 부분적으로 커버할 수 있다.
- [0015] 예시적인 실시예들에 있어서, 상기 제1 영역은 상기 발광 구조물이 배치되는 발광 영역이고, 상기 제2 영역 및 상기 제3 영역은 상기 발광 구조물이 배치되지 않는 비발광 영역일 수 있다.
- [0016] 본 발명의 다른 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 유기 발광 표시장치의 제조 방법에 있어서, 제1 영역, 상기 제1 영역을 둘러싸는 제2 영역 및 상기 제2 영역을 둘러싸는 제3 영역을 포함하는 기관을 준비한다. 상기 기관의 상기 제3 영역 내에 전원 라인을 형성한다. 상기 기관의 상기 제1 영역 내에 제1 전극을 형성하고, 상기 기관의 상기 제2 영역 및 상기 제3 영역 내에 상기 전원 라인과의 전기적으로 연결되는 도전 패턴

을 동시에 형성한다. 상기 제1 전극 상에 발광 구조물을 형성한다. 제1 마스크를 이용하는 증착 공정을 수행하여, 상기 제2 영역 내에서 상기 도전 패턴과 전기적으로 접촉하는 보조 전극을 형성한다. 제2 마스크를 이용하는 증착 공정을 수행하여, 상기 제1 영역 및 상기 제2 영역 내에 배치되며 상기 제1 전극과 대향하는 제2 전극을 형성한다.

- [0017] 예시적인 실시예들에 있어서, 상기 제1 마스크는 상기 기관의 상기 제2 영역을 노출하도록 배치되며, 상기 제2 마스크는 상기 기관의 상기 제1 영역 및 상기 제2 영역을 노출하도록 배치될 수 있다.
- [0018] 예시적인 실시예들에 있어서, 상기 제1 마스크를 이용하는 증착 공정 및 상기 제2 마스크를 이용하는 증착 공정은 물리적 기상 증착 공정을 포함할 수 있다.
- [0019] 예시적인 실시예들에 있어서, 상기 보조 전극을 형성하는 공정과 상기 제2 전극을 형성하는 공정은 동일한 챔버 내에서 동일한 소스를 사용하여 수행될 수 있다.
- [0020] 예시적인 실시예들에 있어서, 상기 전원 라인은 상기 제2 영역의 3개의 측면을 둘러싸도록 형성될 수 있다.
- [0021] 예시적인 실시예들에 있어서, 상기 보조 전극은 상기 제2 전극보다 큰 두께를 가지도록 형성될 수 있다.
- [0022] 예시적인 실시예들에 있어서, 상기 발광 구조물을 형성하는 단계 이전에, 화소정의막을 형성하는 단계를 더 포함할 수 있다.

**발명의 효과**

- [0023] 본 발명의 실시예들에 따른 상기 유기 발광 표시장치는 제1 영역 및 제2 영역에 배치되는 제2 전극, 제3 영역에 배치되는 전원 라인, 그리고 상기 제2 영역 및 상기 제3 영역에 배치되는 도전 패턴을 포함할 수 있다. 또한 상기 유기 발광 표시장치는 상기 제2 영역에서 상기 도전 패턴과 상기 제2 전극 사이에 배치되며, 낮은 전기 저항을 갖는 보조 전극을 더 포함할 수 있다. 이에 따라, 전원 전압은 상기 전원 라인으로부터 상기 도전 패턴과 상기 보조 전극을 거쳐서 상기 제2 전극으로 전달될 수 있다. 상기 보조 전극이 낮은 전기 저항을 가지므로, 상기 제2 전극으로 전달되는 전원의 전압 강하를 최소화할 수 있다. 또한, 상기 보조 전극은 비발광 영역인 상기 제2 영역에만 배치될 수 있으므로, 상기 유기 발광 표시장치의 광효율에 영향을 미치지 않는다. 이에 따라, 상기 유기 발광 표시장치는 우수한 발광 균일도를 가질 수 있다.
- [0024] 다만, 본 발명의 효과는 이에 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

**도면의 간단한 설명**

- [0025] 도 1은 본 발명의 예시적인 실시예들에 따른 유기 발광 표시장치의 회로 구조를 나타내는 블록도이다.
- 도 2는 본 발명의 예시적인 실시예들에 따른 유기 발광 표시장치의 평면도이다.
- 도 3은 본 발명의 예시적인 실시예들에 따른 유기 발광 표시장치의 부분적인 단면도이다.
- 도 4는 본 발명의 다른 예시적인 실시예들에 따른 유기 발광 표시장치의 부분적인 단면도이다.
- 도 5는 본 발명의 다른 예시적인 실시예들에 따른 유기 발광 표시장치의 부분적인 단면도이다.
- 도 6 내지 도 13은 본 발명의 예시적인 실시예들에 따른 유기 발광 표시장치의 제조 방법을 나타내기 위한 단면도들 및 평면도들이다.
- 도 14 내지 도 17은 본 발명의 다른 예시적인 실시예들에 따른 유기 발광 표시장치의 제조 방법을 나타내기 위한 단면도들 및 평면도들이다.
- 도 18 내지 도 21은 본 발명의 다른 예시적인 실시예들에 따른 유기 발광 표시장치의 제조 방법을 나타내기 위한 단면도들 및 평면도들이다.

**발명을 실시하기 위한 구체적인 내용**

- [0026] 본문에 개시되어 있는 본 발명의 실시예들에 대해서, 특정한 구조적 내지 기능적 설명들은 단지 본 발명의 실시예를 설명하기 위한 목적으로 예시된 것으로, 본 발명의 실시예들은 다양한 형태로 실시될 수 있으며 본문에 설명된 실시예들에 한정되는 것으로 해석되어서는 아니 된다.

- [0027] 본 발명은 다양한 변형을 가할 수 있고 여러 가지 형태를 가질 수 있는바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [0028] 제 1, 제 2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로 사용될 수 있다. 예를 들어, 본 발명의 권리 범위로부터 이탈되지 않은 채 제 1 구성요소는 제 2 구성요소로 명명될 수 있고, 유사하게 제 2 구성요소도 제 1 구성요소로 명명될 수 있다.
- [0029] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다. 구성요소들 간의 관계를 설명하는 다른 표현들, 즉 "~사이에"와 "바로 ~사이에" 또는 "~에 이웃하는"과 "~에 직접 이웃하는" 등도 마찬가지로 해석되어야 한다.
- [0030] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 설시된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0031] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미이다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미인 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [0032] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다. 도면상의 동일한 구성요소에 대해서는 동일한 참조부호를 사용하고 동일한 구성요소에 대해서 중복된 설명은 생략한다.
- [0033] 도 1은 본 발명의 예시적인 실시예들에 따른 유기 발광 표시장치의 회로 구조를 나타내는 블록도이다.
- [0034] 도 1을 참조하면, 유기 발광 표시장치는 주사 구동부(10), 발광제어 구동부(20), 데이터 구동부(30), 화소부(40) 및 타이밍 제어부(60)를 포함한다.
- [0035] 주사 구동부(10)는 타이밍 제어부(60)에 의해 제어되면서 주사선들(S1 내지 Sn)로 주사 신호를 순차적으로 공급할 수 있다. 이에 따라, 화소들(50)은 주사 신호에 의해 선택되어 순차적으로 데이터 신호를 공급받을 수 있다.
- [0036] 발광제어 구동부(20)는 타이밍 제어부(60)에 의해 제어되면서 발광제어선들(E1 내지 En)로 발광제어신호를 순차적으로 공급할 수 있다. 이에 따라, 화소들(50)은 발광제어신호에 의해 발광이 제어될 수 있다.
- [0037] 주사 구동부(10) 및 발광제어 구동부(20)는 칩의 형태로 별도로 실장될 수도 있으나, 화소부(40)에 포함되는 구동소자들과 함께 표시패널 상에 내장될 수 있다.
- [0038] 한편, 도 1에서는 주사 구동부(10) 및 발광제어 구동부(20)가 화소부(40)를 사이에 두고 서로 대향되는 상이한 측면에 형성된 것을 도시하였으나, 이는 단지 일례를 도시한 것으로, 본 발명이 이에 한정되는 것은 아니다.
- [0039] 예컨대, 이들은 화소부(40)의 동일한 측면에 함께 형성되거나 혹은 화소부(40)의 양측 모두에 주사 구동부(10) 및 발광제어 구동부(20)가 각각 형성될 수도 있다. 또한, 화소부(40)에 구비되는 화소들(50)의 구조에 따라 발광제어 구동부(20)는 생략될 수도 있다.
- [0040] 데이터 구동부(30)는 타이밍 제어부(60)에 의해 제어되면서 데이터선들(D1 내지 Dm)로 데이터 신호를 공급할 수 있다. 데이터선들(D1 내지 Dm)로 공급된 데이터 신호는 주사 신호가 공급될 때마다 주사 신호에 의해 선택된 화소들(50)로 공급될 수 있다. 그러면, 화소들(50)은 데이터 신호에 대응하는 전압을 충전할 수 있다.
- [0041] 화소부(40)는 주사선들(S1 내지 Sn), 발광 제어선들(E1 내지 En) 및 데이터선들(D1 내지 Dm)의 교차부에 위치된 다수의 화소들(50)을 포함할 수 있다. 이와 같은 화소부(40)는 외부로부터 고전위 화소전원(ELVDD) 및 저전위 화소전원(ELVSS)을 공급받고, 이들은 각각의 화소들(50)로 전달될 수 있다. 이에 따라, 화소들(50)은 데이터 신

호에 대응하는 휘도로 발광하여 영상을 표시할 수 있다.

- [0042] 이때, 고전위 화소전원(ELVDD)은 화소들(50)이 발광하는 동안 유기 발광 다이오드(미도시)의 제1 전극에 전달되고, 저전위 화소전원(ELVSS)은 유기 발광 다이오드의 제2 전극에 전달될 수 있다. 이때, 유기 발광 다이오드의 제1 전극 및 제2 전극 중 어느 하나의 전극은 화소부(40) 상에 전면적으로 형성되는 공통 전극일 수 있다.
- [0043] 특히, 유기 발광 다이오드의 제1 전극이 화소회로를 경유하여 고전위 화소전원(ELVDD)에 연결되고, 제2 전극은 화소회로를 경유하지 않고 직접적으로 저전위 화소전원(ELVSS)과 연결되는 경우, 유기 발광 다이오드의 제2 전극이 화소부(40) 상에 전면적으로 형성될 수 있다.
- [0044] 이와 같은 제2 전극은 화소부(40)의 주변에 형성된 전원 라인(160, 도 3 참조)을 통해 화소전원(ELVSS)을 공급받게 된다. 그리고 유기 발광 다이오드의 제1 전극은 화소부(40) 내에서 화소 어레이에 대응되도록 패터닝될 수 있다.
- [0045] 타이밍 제어부(60)는 외부로부터 공급되는 동기신호에 대응하여 제어신호들을 생성하고, 이를 주사 구동부(10), 발광제어 구동부(20) 및 데이터 구동부(30)로 공급한다. 이에 의해, 타이밍 제어부(60)는 주사 구동부(10), 발광제어 구동부(20) 및 데이터 구동부(30)를 제어한다. 또한, 타이밍 제어부(60)는 외부로부터 공급되는 데이터를 데이터 구동부(30)로 전달한다. 그러면, 데이터 구동부(30)는 데이터에 대응하는 데이터 신호를 생성한다.
- [0046] 도 2는 본 발명의 예시적인 실시예들에 따른 유기 발광 표시장치의 평면도이고, 도 3은 본 발명의 예시적인 실시예들에 따른 유기 발광 표시장치를 표시하기 위해서 도 2의 V-V' 라인을 따라 자른 부분적인 단면도이다.
- [0047] 도 2를 참조하면, 본 발명의 실시예에 의한 유기 발광 표시장치는 그 중앙부로부터 외곽방향으로 순차적으로 배열되는 제1 영역(I) 내지 제3 영역(III)과, 그리고 제4 영역(IV)으로 구분될 수 있다.
- [0048] 예시적인 실시예들에 있어서, 제1 영역(I)은 다수의 화소들이 형성되는 발광 영역으로, 상기 유기 발광 표시장치의 중앙부에 위치하며, 상대적으로 큰 면적을 가질 수 있다. 상기 각각의 화소들은 제1 전극, 제2 전극 및 유기 발광층을 포함하는 유기 발광 다이오드를 구비하며, 능동형 유기 발광 표시장치인 경우 유기 발광 다이오드와 전기적으로 연결되는 박막 트랜지스터를 포함한 화소 회로를 더 포함할 수 있다. 상기 화소들의 세부적인 구성은 아래 도 3을 참조하여 보다 자세히 설명한다.
- [0049] 한편, 제2 영역(II)은 상기 화소들을 구동하기 위한 구동 회로 및 상기 유기 발광 다이오드의 상기 제2 전극을 전원(ELVSS) 라인과 전기적으로 연결하는 도전 패턴이 배치되는 신호 유입 영역일 수 있으며, 제1 영역(I)의 적어도 한 면 이상을 둘러싸도록 배치될 수 있다. 예를 들어, 제2 영역(II)은 제1 영역(I)의 4개의 측면들을 모두 둘러쌀 수도 있다.
- [0050] 이때 상기 구동 회로는 주사 구동부 및/또는 발광제어 구동부 등과 같이 화소들을 구동하기 회로를 포함할 수 있으며, 경우에 따라서는 검사회로 등을 더 배치될 수 있다.
- [0051] 제3 영역(III)은 전원(ELVSS) 라인이 배치되는 배선 영역일 수 있으며, 제2 영역(II)의 적어도 한 면 이상을 둘러싸도록 배치될 수 있다. 예를 들어, 제3 영역(III)은 제2 영역(II)의 4개의 측면들을 전체적으로 둘러싸도록 배치될 수 있다. 즉, 제2 영역(II) 및 제3 영역(III)은 화소들이 배치되지 않은 비발광 영역에 해당할 수 있다.
- [0052] 한편, 제4 영역(IV)은 데이터 구동부 등을 포함하는 IC 칩 및 외부로부터의 구동전원들 및 구동신호들을 전달받기 위한 다수의 패드들이 배치되는 주변 영역일 수 있다. 제4 영역(IV)은 제1 내지 제3 영역들(I, II, III)의 일 측에 배치될 수 있다. 예를 들어, 제4 영역(IV)은 제3 영역(III)의 하측에 배치될 수 있다.
- [0053] 도 3을 참조하면, 상기 유기 발광 표시장치는 기판(100), 제1 및 제2 스위칭 소자들, 전원 라인(160), 제1 전극(180), 도전 패턴(185), 발광 구조물(200), 보조 전극(210) 및 제2 전극(220)을 포함할 수 있으며, 제1 영역(I) 내지 제3 영역(III)으로 구분될 수 있다.
- [0054] 제1 영역(I) 내에서, 상기 제1 스위칭 소자는 기판(100)과 제1 전극(180) 사이에 위치할 수 있으며, 발광 구조물(200)은 제1 전극(180)과 제2 전극(220) 사이에 배치될 수 있다. 또한, 제3 영역(III)에 배치되는 전원 라인(160)과 제1 영역(I) 및 제2 영역(II)에 배치되는 제2 전극(220)은 제2 영역(II) 및 제3 영역(III)에 배치되는 도전 패턴(185) 및 보조 전극(210)을 통해서 전기적으로 연결될 수 있다.
- [0055] 기판(100)은 투명 기판을 포함할 수 있다. 예를 들면, 기판(100)은 유리 기판, 투명 플라스틱 기판, 투명 세라믹 기판 등을 포함할 수 있다. 다른 예시적인 실시예들에 있어서, 기판(100)은 연성을 갖는 기판(flexible substrate)으로 이루어질 수도 있다.

- [0056] 기관(100) 상에는 버퍼층(110)이 배치될 수 있다. 버퍼층(110)은 기관(100)으로부터 불순물들이 확산되는 현상을 방지할 수 있으며, 기관(100)의 평탄도를 향상시킬 수도 있다.
- [0057] 상기 표시장치가 능동형 구동 방식을 채용하는 경우, 상기 제1 스위칭 소자가 제1 영역(I)에서 기관(100)과 제1 전극(180) 사이에 배치될 수 있다. 예시적인 실시예들에 있어서, 상기 제1 스위칭 소자는 실리콘을 함유하는 반도체 패턴을 구비하는 박막 트랜지스터(TFT)를 포함할 수 있다. 다른 예시적인 실시예들에 따르면, 상기 제1 스위칭 소자는 반도체 산화물로 구성되는 반도체 패턴을 구비하는 산화물 반도체 소자를 포함할 수도 있다.
- [0058] 예시적인 실시예들에 있어서, 상기 제1 스위칭 소자는 제1 반도체 패턴(120), 게이트 절연막(130), 제1 게이트 전극(132), 제1 소스 전극(152), 제1 드레인 전극(154) 등을 포함할 수 있다.
- [0059] 제1 반도체 패턴(120)은 버퍼층(110) 상에 배치될 수 있으며, 게이트 절연막(130)은 제1 반도체 패턴(120)을 덮으며 버퍼층(110) 상에 위치할 수 있다. 제1 반도체 패턴(120)은 제1 소스 영역(121), 제1 드레인 영역(122) 및 제1 채널 영역(123)을 포함할 수 있다.
- [0060] 예시적인 실시예들에 있어서, 제1 반도체 패턴(120)은 폴리실리콘(polysilicon), 불순물을 포함하는 폴리실리콘, 아몰퍼스 실리콘(amorphous silicon), 불순물을 포함하는 아몰퍼스 실리콘 등으로 이루어질 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 있어서, 제1 반도체 패턴(120)은 1~10%의 산소농도를 가진 산화물을 포함하며, 아연(Zn), 카드뮴(Cd), 갈륨(Ga), 인듐(In), 주석(Sn), 하프늄(Hf) 및 지르코늄(Zr) 등과 같은 금속을 삼성분계 또는 사성분계로 구성하여 사용할 수 있다. 예를 들어, 제1 반도체 패턴(120)은 비정질의 알루미늄 아연 산화물(AlZnO; AZO), 알루미늄 아연 주석 산화물(AlZnSnO; AZTO), 갈륨 아연 주석 산화물(GaZnSnO; GZTO), 인듐 갈륨 산화물(InGaO; IGO), 인듐 갈륨 아연 산화물(InGaZnO; IGZO), 인듐 주석 아연 산화물(InSnZnO; ITZO), 인듐 아연 산화물(InZnO; IZO), 하프늄 인듐 아연 산화물(HfInZnO; HIZO), 지르코늄 주석 산화물(ZnSnO; ZTO) 등의 박막을 포함할 수 있다. 한편, 게이트 절연막(130)은 산화물, 유기 절연 물질 등을 포함할 수 있다.
- [0061] 제1 게이트 전극(132)은 제1 반도체 패턴(120)에 인접하는 게이트 절연막(130) 상에 배치될 수 있다. 예를 들면, 제1 게이트 전극(132)은 아래에 제1 반도체 패턴(120)의 제1 채널 영역(123)이 위치하는 부분의 게이트 절연막(130) 상에 위치할 수 있다. 제1 게이트 전극(132)은 금속, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 포함할 수 있다.
- [0062] 예시적인 실시예들에 있어서, 게이트 절연막(130) 상에는 제1 게이트 전극(132)에 연결되는 게이트 라인이 배치될 수 있다. 제1 게이트 전극(132)에는 상기 게이트 라인을 통해 게이트 신호가 인가될 수 있다. 상기 게이트 라인은 제1 게이트 전극(132)과 실질적으로 동일하거나 실질적으로 유사한 물질로 구성될 수 있다.
- [0063] 게이트 절연막(130) 상에는 제1 게이트 전극(132)을 덮는 층간 절연막(140)이 배치될 수 있다. 층간 절연막(140)은 산화물, 질화물, 산질화물, 유기 절연 물질 등을 포함할 수 있다.
- [0064] 제1 소스 전극(152)과 제1 드레인 전극(154)은 각기 층간 절연막(140)과 게이트 절연막(130)을 관통하여 제1 소스 영역(121) 및 제1 드레인 영역(122)에 각기 접촉할 수 있다. 제1 소스 전극(152)과 제1 드레인 전극(154)은 각기 금속, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 포함할 수 있다.
- [0065] 예시적인 실시예들에 있어서, 층간 절연막(140) 상에는 제1 소스 전극(152)에 접속되는 데이터 라인이 배치될 수 있으며, 이와 같은 데이터 라인을 통해 제1 소스 전극(152)에 데이터 신호가 인가될 수 있다. 상기 게이트 라인과 상기 데이터 라인은 기관(100)의 상부에서 서로 실질적으로 직교하는 방향을 따라 교차될 수 있으며, 이와 같은 상기 게이트 라인과 상기 데이터 라인의 교차에 따라 상기 표시장치의 표시 영역이 정의될 수 있다.
- [0066] 도 3에 예시적으로 도시한 표시장치에 있어서, 상기 제1 스위칭 소자는 제1 반도체 패턴(120) 상에 제1 게이트 전극(132)이 배치되는 탑 게이트(top gate) 구조를 갖는 박막 트랜지스터를 포함하지만, 상기 제1 스위칭 소자의 구성이 여기에 한정되는 것은 아니다. 예를 들면, 상기 제1 스위칭 소자는 반도체 패턴 아래에 게이트 전극이 위치하는 바텀 게이트(bottom-gate) 구조를 가질 수도 있다.
- [0067] 다시 도 3을 참조하면, 기관(100)의 제2 영역(II) 내에는 제2 스위칭 소자 및 신호 라인들(150)을 포함하는 내장 회로부가 배치될 수 있다. 상기 내장 회로부는 화소들을 구동하기 위한 구동회로 역할할 수 있다.
- [0068] 예시적인 실시예들에 있어서, 상기 제2 스위칭 소자는 제2 반도체 패턴(125), 게이트 절연막(130), 제2 게이트 전극(134), 제2 소스 전극(156), 제2 드레인 전극(158) 등을 포함할 수 있다. 상기 제2 스위칭 소자는 상기 제1

스위칭 소자와 실질적으로 동일하거나 유사한 구성을 가질 수 있다.

- [0069] 또한, 층간 절연막(140) 상에는 신호 라인들(150)이 배치될 수 있다. 예시적인 실시예들에 있어서, 신호 라인들(150)은 상기 스위칭 소자들의 게이트 전극들(132, 134)에 전기적으로 연결되는 게이트 라인 및/또는 상기 스위칭 소자들의 소스 전극들(152, 156)에 전기적으로 연결되는 데이터 라인 등을 포함할 수 있다.
- [0070] 한편, 기관(100)의 제3 영역(III) 내에는 전원 라인(160)이 배치될 수 있다. 예시적인 실시예들에 있어서, 전원 라인(160)은 도 3 및 도 4에서 도시된 바와 같이, 층간 절연막(140) 상에서 제2 영역(II)의 적어도 하나 이상의 측면을 둘러싸도록 배치될 수 있다. 예를 들어, 전원 라인(160)은 제2 영역(II)의 3개의 측면들(상측면, 좌측면 및 우측면)을 둘러싸도록 형성될 수 있으며, 제2 영역(II)의 하면을 둘러싸지 않을 수 있다. 전원 라인(160)은 금속, 금속 질화물, 도전성 금속 산화물 및/또는 투명 도전성 물질을 포함하는 단층 구조 또는 다층 구조를 가질 수 있다.
- [0071] 절연막(170)은 소스 전극들(152, 156), 드레인 전극들(154, 158) 및 신호 라인들(150)을 덮으며 층간 절연막(140) 상에 배치될 수 있다. 예시적인 실시예에 있어서, 절연막(170)은 제1 영역(I)으로부터 제2 영역(II)을 거쳐서 제3 영역(III)까지 연장될 수 있다. 다만, 절연막(170)은 제3 영역(III)에 배치된 전원 라인(160)을 부분적으로 덮거나 덮지 않을 수 있다. 예를 들어, 절연막(170)은 투명 플라스틱, 투명 수지 등과 같은 투명 절연성 물질을 포함할 수 있다.
- [0072] 다시 도 3을 참조하면, 절연막(170) 상에는 제1 전극(180), 도전 패턴(185) 및 화소정의막(190)이 배치될 수 있다.
- [0073] 제1 전극(180)은 절연막(170) 상에서 기관(100)의 제1 영역(I) 내에 배치될 수 있다. 제1 전극(180)은 절연막(170)을 관통하는 콘택(175)을 통해서 상기 제1 스위칭 소자의 제1 드레인 전극(154)에 접촉할 수 있으며, 이에 따라 제1 전극(180)은 상기 제1 스위칭 소자에 전기적으로 연결될 수 있다.
- [0074] 예시적인 실시예들에 있어서, 제1 전극(180)은 각각의 화소에 대응하여 패터닝되는 화소 전극일 수 있으며, 이후 설명하는 발광 구조물(200)에 전공을 공급하는 양극(anode)일 수 있다.
- [0075] 또한, 상기 유기 발광 표시장치가 전면 발광 방식을 가질 경우 제1 전극(180)은 반사성을 갖는 반사 전극에 해당될 수 있으며, 제2 전극(220)은 반투과성을 갖는 반투과 전극 또는 투과성을 갖는 투과 전극에 해당될 수 있다. 제1 및 제2 전극들(180, 220)의 구성 물질은 상기 유기 발광 표시장치의 발광 방식에 따라 달라질 수 있다.
- [0076] 예시적인 실시예들에 따라, 제1 전극(180)이 반사 전극에 해당하는 경우, 제1 전극(180)은 상대적으로 높은 반사율을 갖는 금속, 합금 등을 포함할 수 있다.
- [0077] 한편, 도전 패턴(185)은 절연막(170) 및 전원 라인(160) 상에 배치될 수 있다. 예시적인 실시예들에 있어서, 도전 패턴(185)은 제3 영역(III)에 배치된 전원 라인(160)과 직접적으로 접촉할 수 있다.
- [0078] 도전 패턴(185)은 제1 전극(180)과 실질적으로 동일한 물질을 포함할 수 있으며, 실질적으로 동일한 두께를 가질 수 있다. 도전 패턴(185)은 도전성 물질을 포함하므로, 전원 라인(160)과 전기적으로 연결될 수 있다.
- [0079] 화소정의막(190)은 절연막(170) 및 도전 패턴(185) 상에 배치될 수 있다. 화소정의막(190)은 제1 영역(I) 내에서 절연막(170) 상에 배치될 수 있으며, 제1 전극들(180)의 일부를 커버하도록 배치될 수 있다. 즉, 화소정의막(190)은 제1 영역(I)에서 각각의 화소들(sub pixel)을 구분할 수 있으며, 제1 전극(180)의 단부(모서리)에 전류가 집중되는 것을 방지할 수 있다. 한편, 화소정의막(190)은 제2 영역(II) 및 제3 영역(III)에서 도전 패턴(185) 상에 배치될 수 있다. 화소정의막(190)은 제3 영역(III)에서 도전 패턴(185)을 전체적으로 커버하도록 배치되어, 도전 패턴(185)을 전기적으로 절연하고 보호하는 역할을 수행할 수 있다. 화소정의막(190)은 제2 영역(II)에서 도전 패턴(185)의 일부를 커버하도록 배치될 수 있다. 예시적인 실시예들에서, 화소정의막(190)은 제2 영역(II)에서 복수 개로 형성될 수 있다. 화소정의막(190)은 제2 영역(II)에서 도전 패턴(185)의 단부에 전류가 집중되는 것을 방지할 수 있다.
- [0080] 보조 전극(210)은 제2 영역(II) 내에서 화소정의막(190) 및 도전 패턴(185) 상에 배치될 수 있다. 보조 전극(210)은 화소정의막(190)이 배치되지 않은 위치에서 도전 패턴(185)과 직접적으로 접촉할 수 있다. 예시적인 실시예들에 있어서, 보조 전극(210)은 전원 라인(160)과 인접한 제2 영역(II) 내에 배치될 수 있다. 예를 들어, 도 2에 도시된 바와 같이, 제1 영역(I)의 3개의 측면들(상측면, 좌측면 및 우측면)을 둘러싸는 제2 영역(II) 내에 배치될 수 있다.

- [0081] 예시적인 실시예들에 있어서, 보조 전극(210)은 도전성을 가지며, 진공 증착 공정(예를 들어, evaporation)을 통해서 형성될 수 있는 금속 물질을 포함할 수 있다. 예를 들어, 보조 전극(210)은 알루미늄(Al), 마그네슘(Mg), 은(Ag), 백금(Pt), 금(Au), 크롬(Cr), 텅스텐(W), 몰리브데늄(Mo), 티타늄(Ti), 팔라듐(Pd), 이들의 합금 등을 들 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 예를 들어, 보조 전극(210)은 Mg와 Ag를 9:1의 질량비로 혼합한 합금을 포함할 수 있다.
- [0082] 다른 예시적인 실시예들에 있어서, 보조 전극(210)은 이후 설명하는 제2 전극(220)과 다른 물질을 포함할 수도 있다. 보조 전극(210)이 직접적으로 접촉하여 전기적으로 연결되는 제2 전극(220) 및/또는 도전 패턴(185) 사이에서 접촉 저항(contact resistance)을 최소화할 수 있는 물질을 선택하여, 보조 전극(210)을 형성할 수 있다.
- [0083] 보조 전극(210)은 제2 영역(II)내에 배치되므로, 보조 전극(210)의 투과도는 상기 유기 발광 표시장치의 광효율에 영향을 미치지 않는다. 따라서, 보조 전극(210)의 두께 및 구성 물질은 투과도에 의해서 제한되지 않는다. 즉, 보조 전극(210)은 이후 설명되는 제2 전극(220)보다 두꺼운 두께를 가질 수도 있고, 이에 따라 보조 전극(210)의 저항이 감소될 수 있다. 보조 전극(210)은 제2 영역(II)에서 이후에 설명되는 제2 전극(220)과 순차적으로 배치될 수 있다.
- [0084] 보조 전극(210)이 배치됨에 따라 제2 전극(220)과 도전 패턴(185) 사이의 전기적 저항이 감소될 수 있다. 이에 따라 상기 유기 장치 내부에서 제2 전극(220)의 전압 강하에 의한 불균일 발광 문제를 해결할 수 있다.
- [0085] 한편, 제2 전극(220)은 화소정의막(190) 및 보조 전극(210) 상에 배치될 수 있다. 제2 전극(220)은 제1 영역(I)내에서 제1 전극(180)에 대향하도록 배치될 수 있으며, 제2 영역(II)에서 보조 전극(210) 상에 배치될 수 있다.
- [0086] 예시적인 실시예들에 있어서, 제2 전극(220)은 각각의 화소들에 구분없이 공통적으로 형성되는 공통 전극일 수 있으며, 발광 구조물(200)에 전자를 공급하는 음극(cathode)일 수 있다.
- [0087] 한편, 제2 전극(220)이 반투과성을 갖는 반투과 전극에 해당되는 경우에는, 제2 전극(220)은 금속 박막을 포함할 수 있다. 이 경우, 제2 전극(220)은 소정의 반사율을 갖는 동시에 소정의 투과율을 가질 수 있다. 제2 전극(220)이 상대적으로 두꺼운 두께를 가질 경우에는, 상기 표시장치의 광 효율이 저하될 수 있으므로 제2 전극(220)은 상대적으로 얇은 두께를 가질 수 있다. 예를 들면, 제2 전극(220)은 약 30nm 이하의 두께를 가질 수 있다. 보다 바람직하게, 제2 전극(220)은 약 10nm 이상이고, 약 15nm 이하의 두께를 가질 수 있다. 제2 전극(220)에 포함되는 금속으로는 알루미늄(Al), 마그네슘(Mg), 은(Ag), 백금(Pt), 금(Au), 크롬(Cr), 텅스텐(W), 몰리브데늄(Mo), 티타늄(Ti), 팔라듐(Pd), 이들의 합금 등을 들 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 예를 들어, 제2 전극(220)은 Mg와 Ag를 9:1의 질량비로 혼합한 합금을 포함할 수 있다.
- [0088] 다른 예시적인 실시예들에 있어서, 제2 전극(220)은 보조 전극(210)과 실질적으로 동일한 물질을 포함할 수 있다. 이에 따라, 제2 전극(220)과 보조 전극(210)은 일체로 형성될 수 있다.
- [0089] 제1 영역(I)에서, 제1 전극(180)과 제2 전극(220) 사이에는 발광 구조물(200)이 배치될 수 있다. 발광 구조물(200)은 적어도 하나 이상의 발광층을 포함할 수 있다. 예시적인 실시예들에 있어서, 발광 구조물(200)은 청색 발광층, 녹색 발광층 또는 적색 발광층을 포함할 수 있다. 다른 예시적인 실시예들에 있어서, 발광 구조물(200)은 순차적으로 적층된 청색 발광층, 녹색 발광층 및 적색 발광층을 포함할 수 있다. 도시되지는 않았으나, 발광 구조물(200)은 추가적으로 정공 수송층, 정공 주입층, 전자 주입층 또는 정자 수송층을 포함할 수도 있다.
- [0090] 예시적인 실시예들에 있어서, 상기 유기 발광 표시장치는 제1 영역(I) 및 제2 영역(II)에 배치되는 제2 전극(220), 제3 영역(III)에 배치되는 전원 라인(160), 그리고 제2 영역(II) 및 제3 영역(III)에 배치되는 도전 패턴(185)을 포함할 수 있다. 또한 상기 유기 발광 표시장치는 제2 영역(II)에서 도전 패턴(185)과 제2 전극(220) 사이에 배치되며, 낮은 전기 저항을 갖는 보조 전극(210)을 더 포함할 수 있다. 이에 따라, 전원 전압(ELVSS)은 전원 라인(160)으로부터 도전 패턴(185)과 보조 전극(210)을 거쳐서 제2 전극(220)으로 전달될 수 있다. 보조 전극(210)이 낮은 전기 저항을 가지므로, 제2 전극(220)으로 전달되는 전원의 전압 강하를 최소화할 수 있다. 또한, 보조 전극(210)은 제2 영역(II)에만 배치될 수 있으므로, 상기 유기 발광 표시장치의 광효율에 영향을 미치지 않는다. 이에 따라, 상기 유기 발광 표시장치는 우수한 발광 균일도를 가질 수 있다.
- [0091] 도 4는 본 발명의 다른 예시적인 실시예들에 따른 유기 발광 표시장치의 부분적인 단면도이다. 도 4에 도시한 유기 발광 표시장치는 보조 전극(210)의 위치를 제외하면 도 2 및 도 3을 참조로 설명한 유기 발광 표시장치와 실질적으로 동일하거나 실질적으로 유사한 구성을 가질 수 있다.
- [0092] 도 4를 참조하면, 상기 기관(100), 제1 및 제2 스위칭 소자들, 제1 전극(180), 발광 구조물(200), 제2 전극

(222), 도전 패턴(185) 및 전원 라인(160)을 포함할 수 있으며, 제1 영역(I) 내지 제3 영역(III)으로 구분될 수 있다.

- [0093] 기관(100) 상에는 버퍼층(110), 상기 제1 및 제2 스위칭 소자들, 층간 절연막(140) 및 신호 라인들(150)이 배치될 수 있으며, 이들을 덮는 절연막(170)이 배치될 수 있다. 예시적인 실시예에 있어서, 절연막(170)은 제1 영역(I)으로부터 제2 영역(II)을 거쳐서 제3 영역(III)까지 연장될 수 있다. 한편, 기관(100) 상의 전원 라인(160)은 절연막(170)에 의해서 완전히 커버되지 않을 수 있다.
- [0094] 또한, 절연막(170) 상에는 제1 영역(I) 내에 배치되는 제1 전극(180), 제1 및 제2 영역(II) 내에 배치되는 도전 패턴(185) 및 화소정의막(190)이 배치될 수 있다.
- [0095] 상기 유기 발광 표시장치가 전면 발광 방식을 가질 경우 제1 전극(180)은 반사성을 갖는 반사 전극에 해당될 수 있으며, 상대적으로 높은 반사율을 갖는 금속, 합금 등을 포함할 수 있다.
- [0096] 도전 패턴(185)은 전원 라인(160)과 직접적으로 접촉할 수 있으며, 제1 전극(180)과 실질적으로 동일하거나 유사한 물질을 포함할 수 있다.
- [0097] 화소정의막(190)은 절연막(170) 및 도전 패턴(185) 상에 배치될 수 있으며, 제1 전극들(180)의 일부 및 도전 패턴(185)의 일부를 커버하도록 배치될 수 있다.
- [0098] 한편, 제2 전극(222)은 화소정의막(190) 및 도전 패턴(185) 상에 배치될 수 있다. 제2 전극(222)은 제1 영역(I) 내에서 제1 전극(180)에 대향하도록 배치될 수 있으며, 제2 영역(II)에서 도전 패턴(185) 및 화소정의막(190) 상에 배치될 수 있다.
- [0099] 제2 전극(222)이 반투과성을 갖는 반투과 전극에 해당되는 경우에는, 제2 전극(222)은 금속 박막을 포함할 수 있다. 제2 전극(222)은 도 2 및 도 3을 참조로 설명한 제2 전극(222)과 실질적으로 동일한 물질 및 동일한 두께를 가질 수 있다.
- [0100] 보조 전극(212)은 제2 영역(II)내에서 제2 전극(222) 상에 배치될 수 있다. 예시적인 실시예들에 있어서, 보조 전극(212)은 제2 전극(222)과 실질적으로 동일하거나 유사한 물질을 포함할 수 있다. 다른 예시적인 실시예들에 있어서, 보조 전극(212)은 제2 전극(222)과 상이한 물질을 포함할 수 있다.
- [0101] 예시적인 실시예들에 있어서, 상기 유기 발광 표시장치는 제2 영역(II)에서 도전 패턴(185)과 제2 전극(220) 사이에 배치되며, 낮은 전기 저항을 갖는 보조 전극(212)을 더 포함할 수 있다. 이에 따라, 전원 전압(ELVSS)은 전원 라인(160)으로부터 도전 패턴(185)과 보조 전극(212)을 거쳐서 제2 전극(220)으로 전달될 수 있다. 보조 전극(212)이 낮은 전기 저항을 가지므로, 제2 전극(220)으로 전달되는 전원의 전압 강하를 최소화할 수 있다.
- [0102] 도 5는 본 발명의 다른 예시적인 실시예들에 따른 유기 발광 표시장치의 부분적인 단면도이다. 도 5에 도시한 유기 발광 표시장치는 보조 전극(214)의 위치를 제외하면 도 2 및 도 3을 참조로 설명한 유기 발광 표시장치와 실질적으로 동일하거나 실질적으로 유사한 구성을 가질 수 있다.
- [0103] 도 5를 참조하면, 상기 기관(100), 제1 및 제2 스위칭 소자들, 제1 전극(180), 발광 구조물(200), 제2 전극(224), 도전 패턴(185) 및 전원 라인(160)을 포함할 수 있으며, 제1 영역(I) 내지 제3 영역(III)으로 구분될 수 있다.
- [0104] 기관(100) 상에는 버퍼층(110), 상기 제1 및 제2 스위칭 소자들, 층간 절연막(140) 및 신호 라인들(150)이 배치될 수 있으며, 이들을 덮는 절연막(170)이 배치될 수 있다. 예시적인 실시예에 있어서, 절연막(170)은 제1 영역(I)으로부터 제2 영역(II)을 거쳐서 제3 영역(III)까지 연장될 수 있다. 한편, 기관(100) 상의 전원 라인(160)은 절연막(170)에 의해서 완전히 커버되지 않을 수 있다.
- [0105] 또한, 절연막(170) 상에는 제1 영역(I) 내에 배치되는 제1 전극(180), 제1 및 제2 영역(I, II) 내에 배치되는 도전 패턴(185) 및 화소정의막(190)이 배치될 수 있다.
- [0106] 상기 유기 발광 표시장치가 전면 발광 방식을 가질 경우 제1 전극(180)은 반사성을 갖는 반사 전극에 해당될 수 있으며, 상대적으로 높은 반사율을 갖는 금속, 합금 등을 포함할 수 있다.
- [0107] 도전 패턴(185)은 전원 라인(160)과 직접적으로 접촉할 수 있으며, 제1 전극(180)과 실질적으로 동일하거나 유사한 물질을 포함할 수 있다.
- [0108] 화소정의막(190)은 절연막(170) 및 도전 패턴(185) 상에 배치될 수 있으며, 제1 전극들(180)의 일부 및 도전 패

턴(185)의 일부를 커버하도록 배치될 수 있다.

- [0109] 한편, 제2 전극(224)은 제1 영역(I) 내에서 제1 전극(180)에 대향하도록 배치될 수 있다. 제2 전극(224)이 반투과성을 갖는 반투과 전극에 해당되는 경우에는, 제2 전극(224)은 금속 박막을 포함할 수 있다. 제2 전극(224)은 도 2 및 도 3을 참조로 설명한 제2 전극(224)과 실질적으로 동일한 물질 및 동일한 두께를 가질 수 있다.
- [0110] 보조 전극(214)은 제2 영역(II)내에서 화소정의막(190) 및 도전 패턴(185) 상에 배치될 수 있다. 예시적인 실시예들에 있어서, 보조 전극(214)은 제2 전극(224)과 실질적으로 동일하거나 유사한 물질을 포함할 수 있다. 다른 예시적인 실시예들에 있어서, 보조 전극(214)은 제2 전극(224)과 상이한 물질을 포함할 수 있다.
- [0111] 예시적인 실시예들에 있어서, 유기 발광 표시장치는 제2 영역(II)에서 도전 패턴(185)과 제2 전극(224) 사이에 배치되며, 낮은 전기 저항을 갖는 보조 전극(214)을 더 포함할 수 있다. 이에 따라, 전원 전압(ELVSS)은 전원 라인(160)으로부터 도전 패턴(185)과 보조 전극(214)을 거쳐서 제2 전극(224)으로 전달될 수 있다. 보조 전극(214)이 낮은 전기 저항을 가지므로, 제2 전극(224)으로 전달되는 전원의 전압 강하를 최소화할 수 있다.
- [0112] 도 6 내지 도 13은 본 발명의 예시적인 실시예들에 따른 유기 발광 표시장치의 제조 방법을 나타내기 위한 단면도들 및 평면도들이다.
- [0113] 도 6 내지 도 9, 도 11 및 도 13은 본 발명의 예시적인 실시예들에 따른 유기 발광 표시장치의 제조 방법을 나타내기 위한 단면도들이고, 도 10 및 도 12는 상기 유기 발광 표시장치의 제조 방법에서 이용되는 마스크의 평면도들이다.
- [0114] 도 6을 참조하면, 기판(100) 상에 버퍼층(110), 반도체 패턴들(120, 125), 게이트 절연막(130), 게이트 전극들(132, 134), 층간 절연막(140)을 형성할 수 있다.
- [0115] 기판(100)은 앞서 도 2에서 도시된 바와 같이, 제1 영역(I), 제2 영역(II) 및 제3 영역(III)을 포함할 수 있다. 우선, 기판(100) 상에 버퍼층(110)을 형성한 후, 버퍼층(110) 상에 반도체층을 형성한 후, 상기 반도체층을 패터닝하고, 불순물을 주입하여 반도체 패턴들(120, 125)을 형성할 수 있다. 예시적인 실시예들에 있어서, 상기 반도체층은 폴리실리콘(polysilicon), 불순물을 포함하는 폴리실리콘, 아몰퍼스 실리콘(amorphous silicon), 불순물을 포함하는 아몰퍼스 실리콘 등을 사용하여 형성할 수 있다. 다른 예시적인 실시예들에 있어서, 상기 반도체층은 아연(Zn), 카드뮴(Cd), 갈륨(Ga), 인듐(In), 주석(Sn), 하프늄(Hf) 및 지르코늄(Zr) 등과 같은 금속을 삼성분계 또는 사성분계로 구성하여 사용하여 형성할 수 있다. 또한, 제1 반도체 패턴(120)에 불순물들을 주입하여, 제1 소스 영역(121)과 제1 드레인 영역(122)을 형성하고 이들 사이를 제1 채널 영역(123)으로 정의할 수 있으며, 제2 반도체 패턴(125)에 불순물들을 주입하여, 제2 소스 영역(126)과 제2 드레인 영역(127)을 형성하고 이들 사이를 제2 채널 영역(129)으로 정의할 수 있다.
- [0116] 이후, 버퍼층(110) 상에 반도체 패턴들(120, 125)을 덮는 게이트 절연막(130)을 형성하고, 게이트 절연막(130) 상에 게이트 전극들(132, 134) 및 층간 절연막(140)을 형성할 수 있다.
- [0117] 도 7을 참조하면, 층간 절연막(140) 상에 층간 절연막(140)과 게이트 절연막(130)을 관통하는 소스 전극들(152, 156)과 드레인 전극들(154, 158), 신호 라인(150) 및 전원 라인(160)을 형성할 수 있다.
- [0118] 게이트 절연막(130) 및 층간 절연막(140)을 부분적으로 제거하여 소스 영역들(121, 126) 및 드레인 영역들(122, 127)을 노출시키는 개구들을 형성하고, 이후 상기 개구들을 매립하는 제1 도전막을 형성할 수 있다.
- [0119] 이후 제1 도전막을 부분적으로 제거하여, 제1 영역(I) 내에 제1 소스 전극(152) 및 제1 드레인 전극(154)을 형성하고, 제2 영역(II) 내에 제2 소스 전극(156), 제2 드레인 전극(158) 및 신호 라인(150)을 형성하며, 제3 영역(III) 내에 전원 라인(160)을 형성할 수 있다.
- [0120] 도 8을 참조하면, 층간 절연막(140) 상에 소스 전극들(152, 156), 드레인 전극들(154, 158) 및 신호 라인(150)을 덮는 절연막(170)을 형성하고, 절연막(170) 상에 제1 전극(180) 및 도전 패턴(185)을 동시에 형성할 수 있다.
- [0121] 절연막(170)은 층간 절연막(140) 상에서 제1 영역(I)으로부터 제3 영역(III)으로 연장될 수 있으며, 전원 라인(160)을 부분적으로 커버하거나 커버하지 않을 수 있다.
- [0122] 이후, 절연막(170) 및 전원 라인(160) 상에 제2 도전막을 형성한 후, 상기 제2 도전막을 패터닝하여, 제1 영역(I) 내에 제1 전극(180)을 형성하고, 제2 및 제3 영역들(II, III) 내에 도전 패턴(158)을 형성할 수 있다. 이때, 도전 패턴(158)은 전원 라인(160)과 전기적으로 연결될 수 있다.

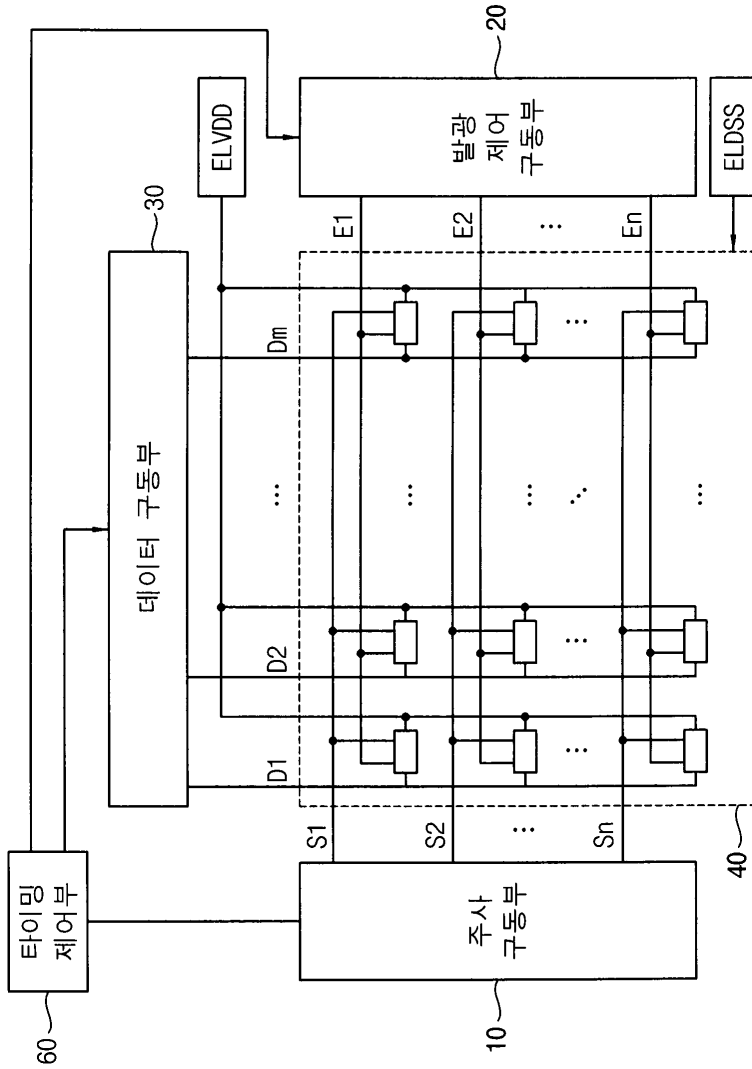
- [0123] 도 9를 참조하면, 절연막(170) 상에 제1 전극(180)의 일부와 도전 패턴(185)의 일부를 덮는 화소정의막(190)을 형성하고, 화소정의막(190)에 의해서 노출된 제1 전극(180) 상에 발광 구조물(200)을 형성할 수 있다.
- [0124] 화소정의막(190)을 절연 물질을 이용하여 형성할 수 있다. 예시적인 실시예들에 있어서, 화소정의막(190)은 제1 영역(I) 내지 제3 영역(III) 내에 복수 개로 형성될 수 있다. 화소정의막(190)은 제1 영역(I) 내에서 제1 전극(180)의 단부를 커버하여 각각의 화소들을 구분하도록 배치될 수 있다. 또한, 화소정의막(190)은 제2 영역(II) 내에서 도전 패턴(185) 상에 복수 개로 배치될 수 있으며, 제3 영역(III) 내에서 도전 패턴(185)과 전원 라인(160)의 접촉 부분을 보호하도록 배치될 수 있다.
- [0125] 도 10 및 도 11을 참조하면, 제2 영역(II)을 노출시키는 제1 마스크(250)를 이용하여, 제2 영역(II) 내에서 화소정의막(190) 및 도전 패턴(185)을 덮는 보조 전극(210)을 형성할 수 있다.
- [0126] 제1 마스크(250)은 그 내부에 제1 개구부(251)를 포함할 수 있다. 제1 개구부(251)는 기관(100)의 제2 영역(II)을 부분적으로 노출시킬 수 있다. 구체적으로, 제1 개구부(251)는 기관(100)의 제1 영역(I)의 3개의 측면들(상측면, 좌측면 및 우측면)을 둘러싸는 제2 영역(II)의 부분을 노출시킬 수 있다.
- [0127] 예시적인 실시예들에 있어서, 제1 마스크(250)는 복수 개의 유기 발광 표시장치를 동시에 증착할 수 있도록 형성될 수 있다. 도 10에서 도시된 바와 같이, 제1 마스크(250) 좌우로 2개, 그리고 상하로 2개의 유기 발광 표시장치들을 동시에 증착하도록 형성될 수 있다. 다른 예시적인 실시예들에 있어서, 제1 마스크(250)는 보다 많은 수개 유기 발광 표시 장치들을 동시에 증착시킬 수 있다.
- [0128] 제1 마스크(250)를 이용하여, 보조 전극(210)을 형성할 수 있다. 보조 전극(210)을 형성하는 공정은 물리적 기상 증착 공정(physical vapor deposition process)을 포함할 수 있다. 예를 들어, 상기 물리적 기상 증착 공정은 증착(evaporation) 공정 또는 스퍼터링(sputtering) 공정을 포함할 수 있다.
- [0129] 예시적인 일 실시예에 있어서, 보조 전극(210)은 은(Ag)을 포함하는 증착 소스와 마스네슘(Mg)을 포함하는 증착 소스를 동시에 가열하는 증착(evaporation)을 통해서 형성될 수 있다. 이때, 상기 증착 소스들을 가열하는 도가니는 진공 챔버의 하부에 위치할 수 있으며, 기관(100)은 상기 진공 챔버의 상부에 배치될 수 있다. 또한, 제1 마스크(250)는 기관(100)의 제2 영역(II)만 노출시키도록 배치될 수 있다.
- [0130] 도 12 및 도 13을 참조하면, 제1 영역(I) 및 제2 영역(II)을 노출시키는 제2 마스크(260)를 이용하여, 제1 영역(I) 및 제2 영역(II) 내에서 보조 전극(210), 화소정의막(190) 및 발광 구조물(200)을 덮는 제2 전극(220)을 형성할 수 있다.
- [0131] 제2 마스크(260)은 그 내부에 제2 개구부(261)를 포함할 수 있다. 제2 개구부(261)는 기관(100)의 제1 영역(I) 및 제2 영역(II)을 전체적으로 노출시킬 수 있다. 예시적인 실시예들에 있어서, 제2 마스크(260)는 복수 개의 유기 발광 표시장치를 동시에 증착할 수 있도록 형성될 수 있다.
- [0132] 제2 마스크(260)를 이용하여, 제2 전극(220)을 형성할 수 있다. 제2 전극(220)을 형성하는 공정은 보조 전극(210)을 형성하는 공정과 실질적으로 동일하거나 유사할 수 있다.
- [0133] 예시적인 실시예들에 있어서, 제2 전극(220)은 보조 전극(210)과 실질적으로 동일한 증착 소스를 사용하여 형성할 수 있다. 이에 따라, 제2 전극(220)은 보조 전극(210)을 증착하는 챔버와 동일한 챔버 내에서, 동일한 증착 소스를 사용하여 형성할 수 있다. 이에 따라, 공정의 효율화를 도모할 수 있다.
- [0134] 다른 예시적인 실시예들에 있어서, 제2 전극(220)은 보조 전극(210)과 상이한 증착 소스들을 사용하여 형성할 수도 있다.
- [0135] 상기 유기 발광 표시장치의 제조 방법에 있어서, 도전 패턴(185)과 제2 전극(220) 사이에 배치되며, 낮은 전기 저항을 갖는 보조 전극(210)을 제2 영역(II)에서 형성할 수 있다. 이에 따라, 보조 전극(210)이 낮은 전기 저항을 가지므로, 제2 전극(220)으로 전달되는 전원의 전압 강하를 최소화할 수 있다.
- [0136] 도 14 내지 도 17은 본 발명의 다른 예시적인 실시예들에 따른 유기 발광 표시장치의 제조 방법을 나타내기 위한 단면도들 및 평면도들이다. 상기 유기 발광 표시장치의 제조 방법은 도 6 내지 도 13을 참조로 설명한 유기 발광 표시장치의 제조 방법과 실질적으로 유사하므로, 반복되는 설명은 생략할 수 있다.
- [0137] 우선, 도 6 내지 도 9를 참조로 설명한 공정들과 유사한 공정들을 수행하여, 기관(100) 상에 제1 및 제2 스위칭 소자들, 전원 라인(160), 제1 전극(180) 및 화소정의막(190)을 형성할 수 있다.



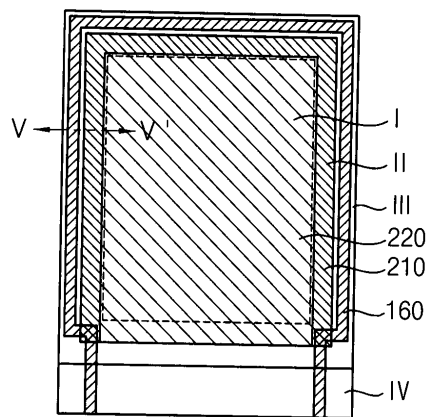
122: 제1 드레인 영역	123: 제1 채널 영역
125: 제2 반도체 패턴	126: 제2 소스 영역
127: 제2 드레인 영역	129: 제2 채널 영역
130: 게이트 절연막	
132: 제1 게이트 전극	140: 층간 절연막
150: 신호 라인	152: 제1 소스 전극
154: 제1 드레인 전극	156: 제2 소스 전극
158: 제2 드레인 전극	160: 전원 라인
170: 절연막	175: 콘택
180: 제1 전극	185: 도전 패턴
190: 화소정의막	200: 발광 구조물
210, 212, 214: 보조 전극	220, 222, 224: 제2 전극

도면

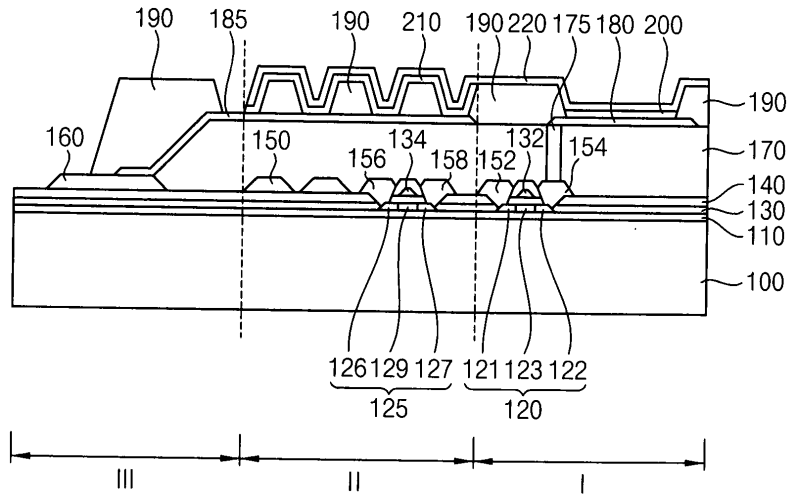
도면1



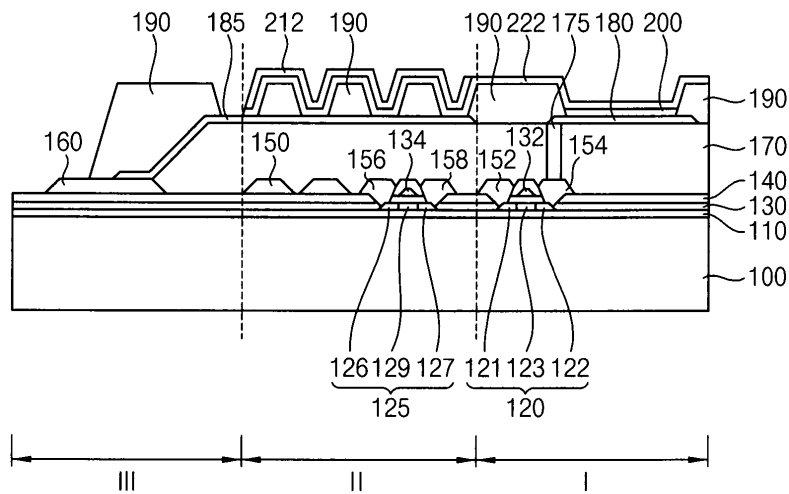
도면2



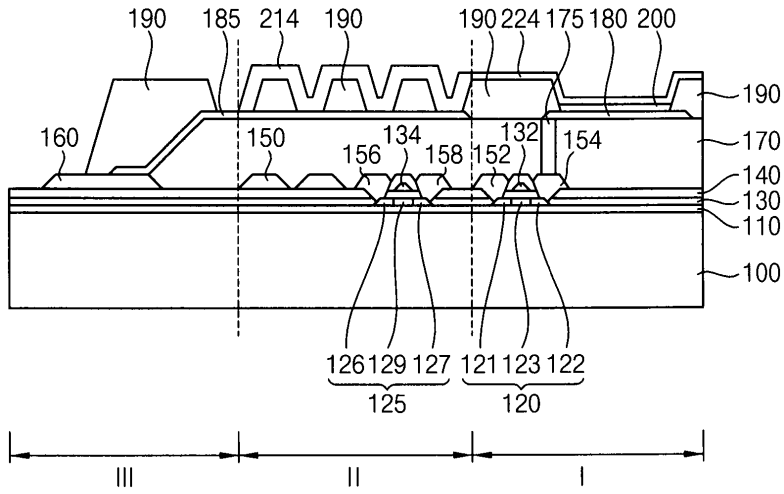
도면3



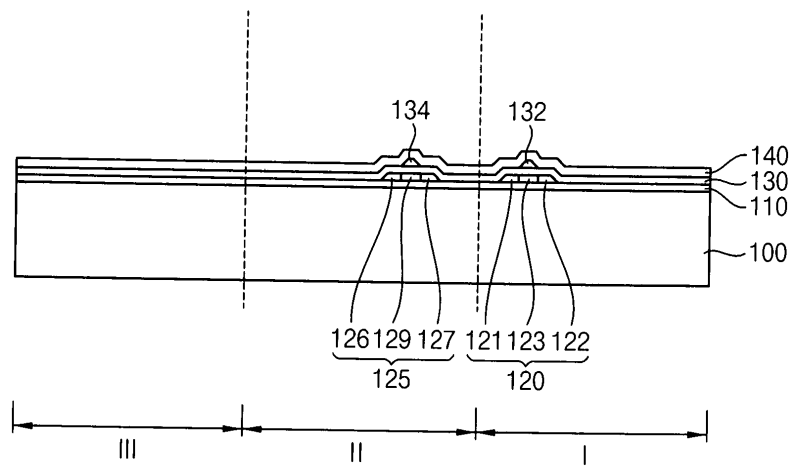
도면4



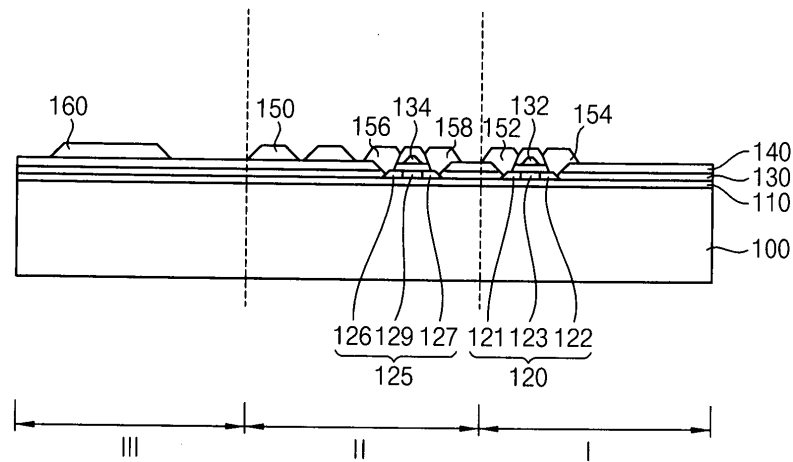
도면5



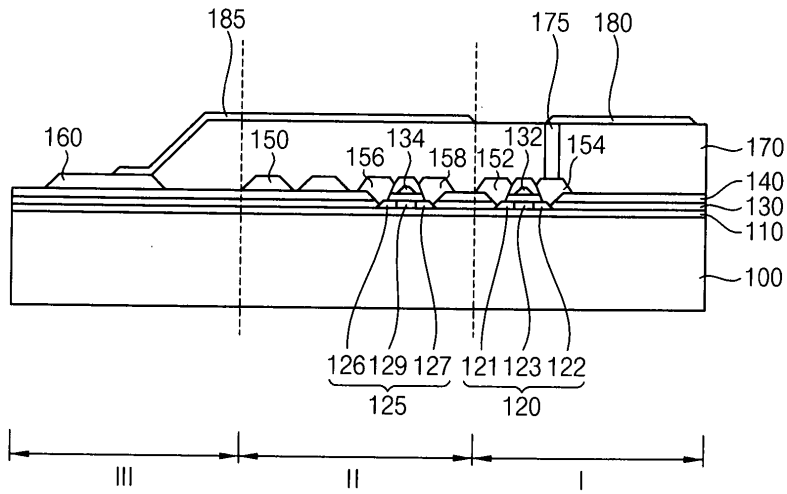
도면6



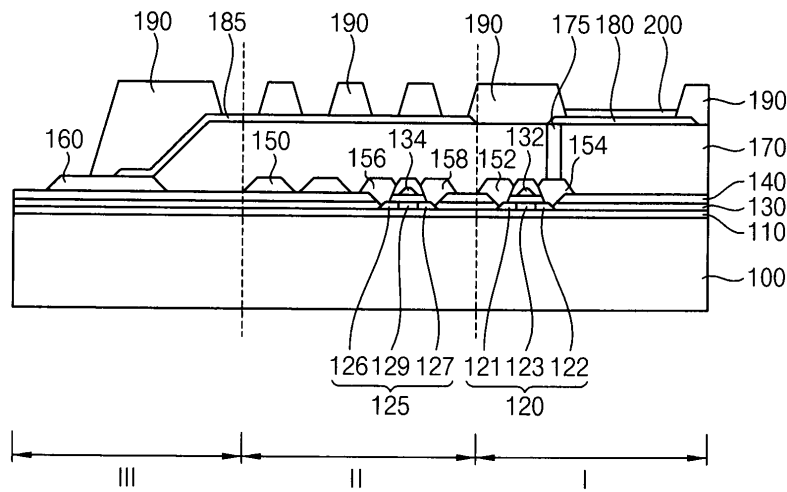
도면7



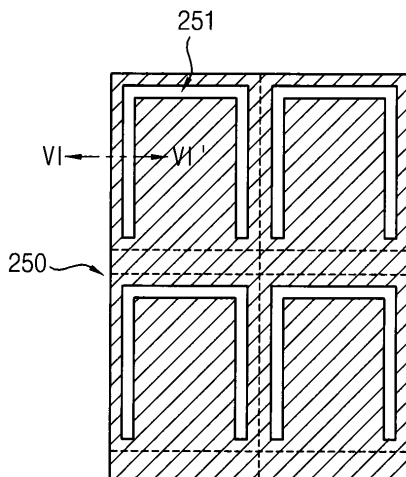
도면8



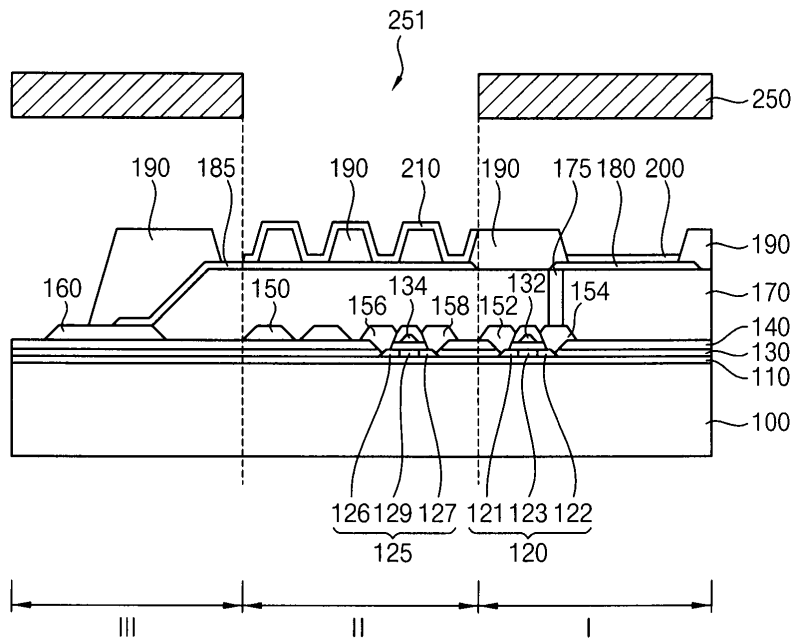
도면9



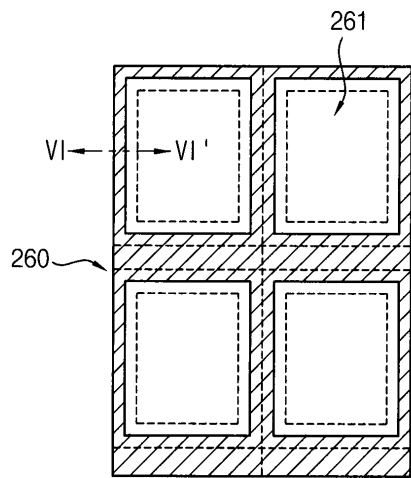
도면10



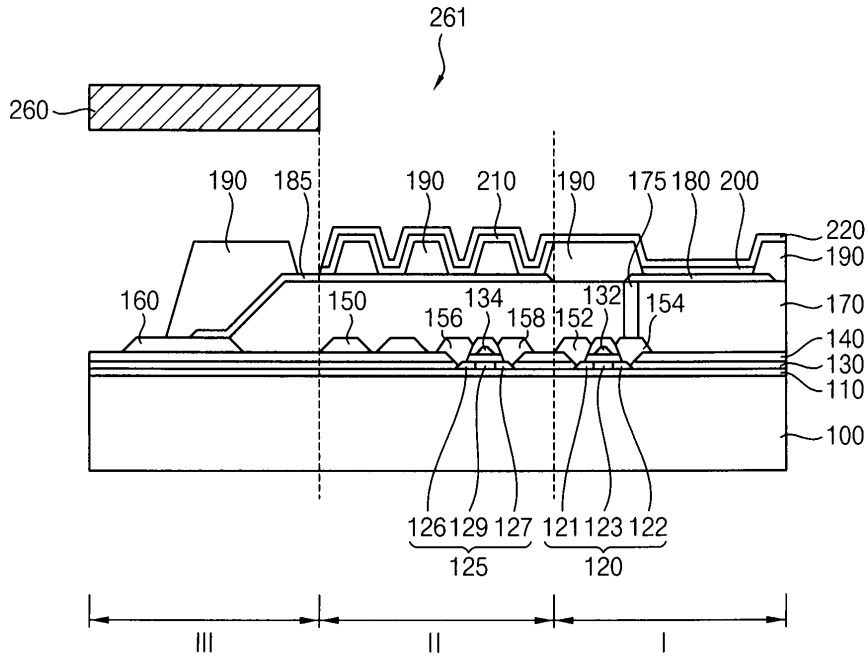
도면11



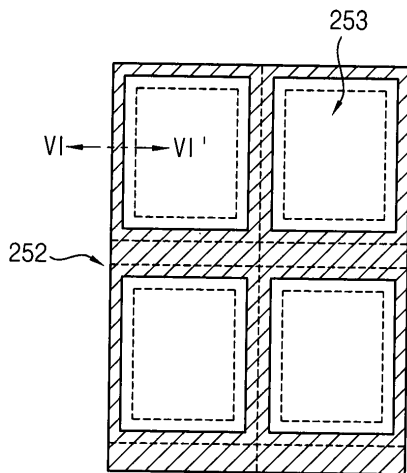
도면12



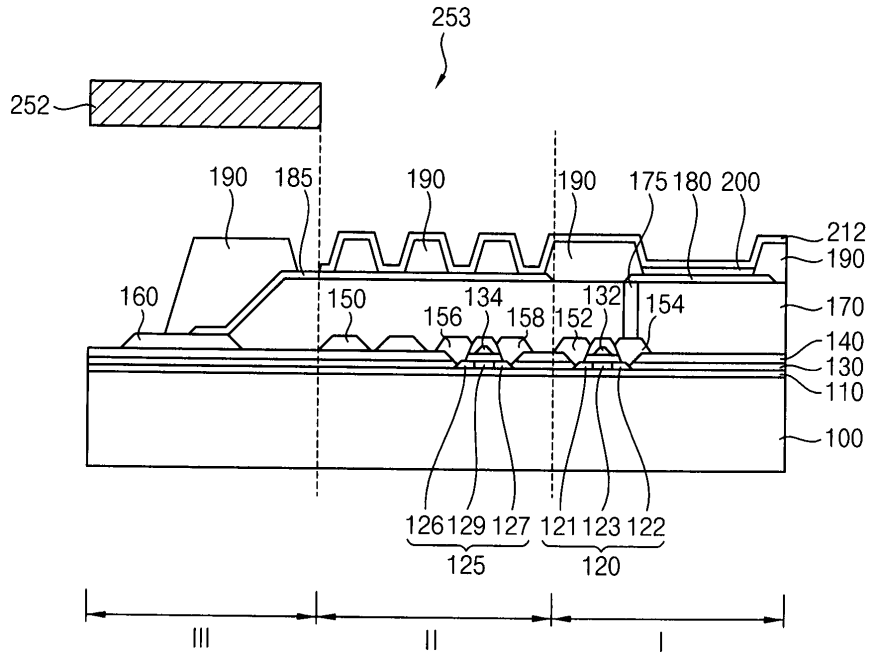
도면13



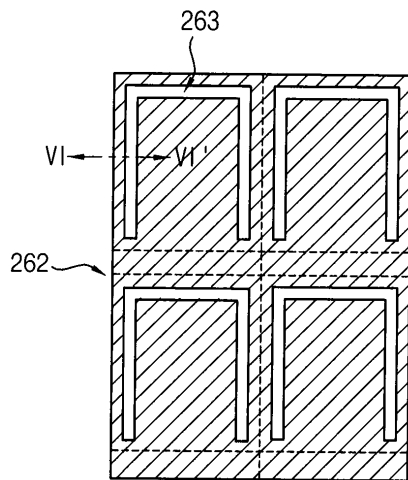
도면14



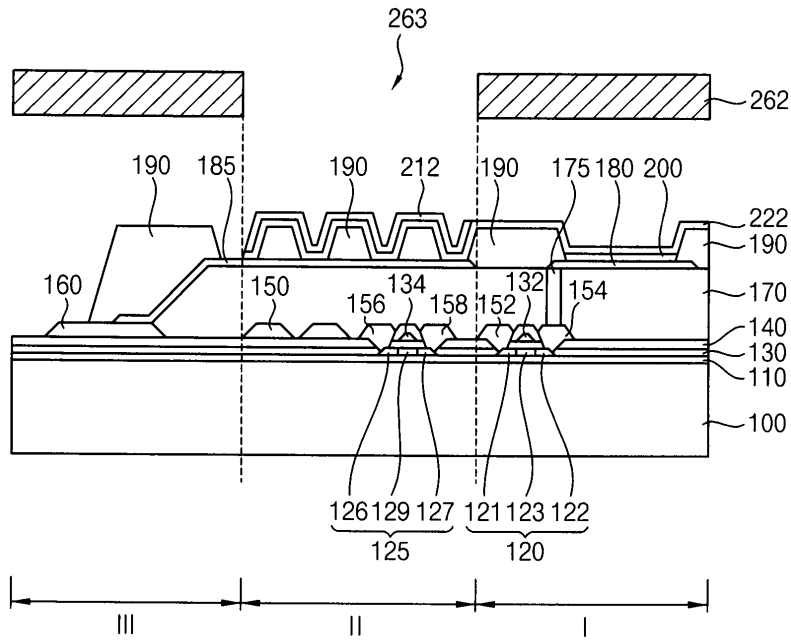
도면15



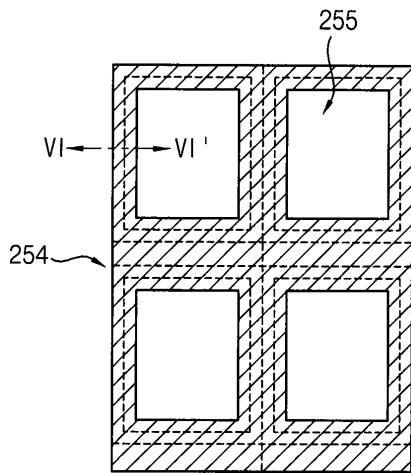
도면16



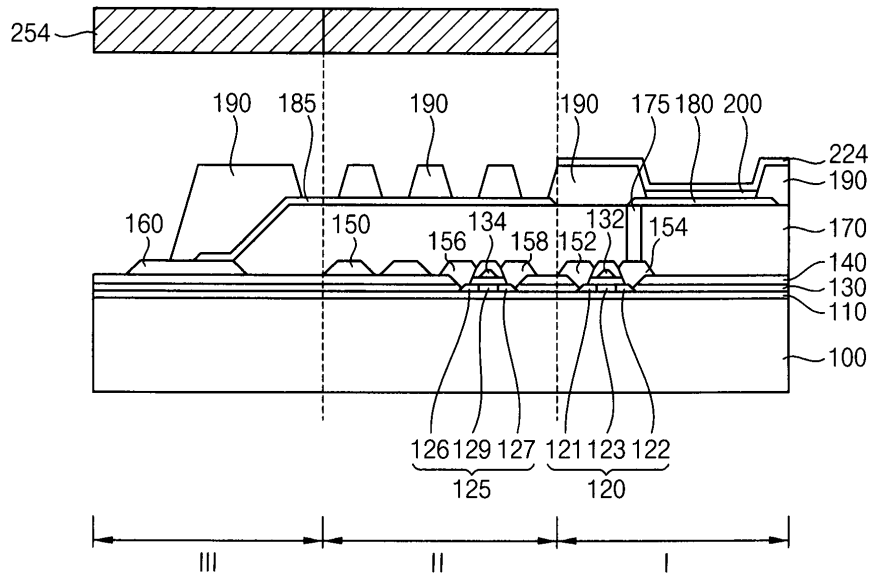
도면17



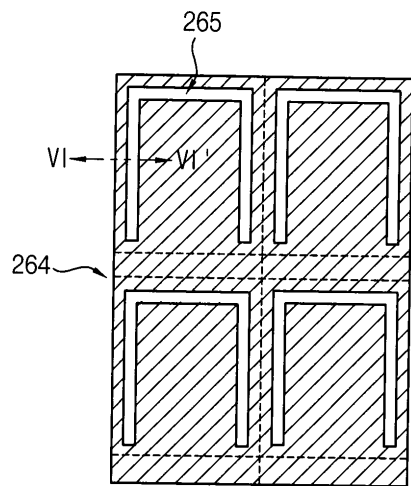
도면18



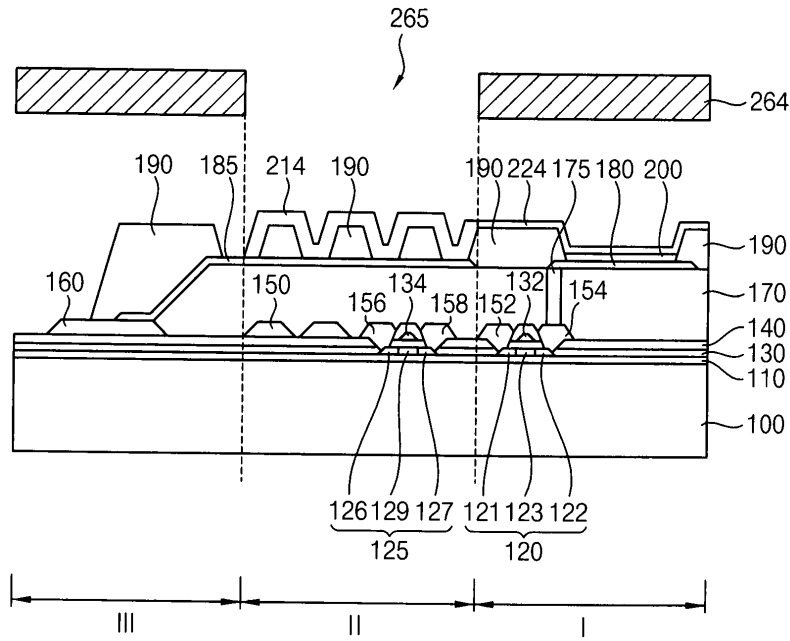
도면19



도면20



도면21



专利名称(译)	标题：OLED显示装置和制造OLED显示装置的方法		
公开(公告)号	<a href="#">KR1020150006125A</a>	公开(公告)日	2015-01-16
申请号	KR1020130079447	申请日	2013-07-08
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM JONG SEOK 김중석		
发明人	김중석		
IPC分类号	H01L51/52 H01L51/56		
CPC分类号	H01L51/56 H01L51/5228 H01L27/329 H01L27/3279 H01L51/5234 H01L51/5281 H01L27/3276 H01L2251/558		
代理人(译)	PARK , YOUNG WOO		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

能够获得优异的发光均匀性的有机发光显示装置包括基板，第一电极，发光结构，电源线，第二电极，导电图案和子电极。衬底包括第一区域，围绕第一区域的第二区域和围绕第二区域的第三区域。第一电极和发光结构布置在基板的第一区域中。电源线布置在基板的第三区域中。第二电极布置在基板的第一区域和第二区域中，并且面对第一电极。导电图案电连接到第二电极和电源线。子电极布置在基板的第二区域中，并且直接接触第二电极的侧面。

