



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2018년10월30일  
 (11) 등록번호 10-1912923  
 (24) 등록일자 2018년10월23일

(51) 국제특허분류(Int. Cl.)  
 H01L 51/50 (2006.01) H05B 33/10 (2006.01)  
 (21) 출원번호 10-2011-0133055  
 (22) 출원일자 2011년12월12일  
 심사청구일자 2016년12월12일  
 (65) 공개번호 10-2013-0066290  
 (43) 공개일자 2013년06월20일  
 (56) 선행기술조사문헌  
 KR1020110080247 A\*  
 JP2005260245 A  
 JP2010103534 A  
 KR1020110103050 A  
 \*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
 삼성디스플레이 주식회사  
 경기도 용인시 기흥구 삼성로 1 (농서동)  
 (72) 발명자  
 오재환  
 경기도 용인시 기흥구 삼성로 95 (농서동)  
 장영진  
 경기도 용인시 기흥구 삼성로 95 (농서동)  
 (뒷면에 계속)  
 (74) 대리인  
 리엔특허법인

전체 청구항 수 : 총 15 항

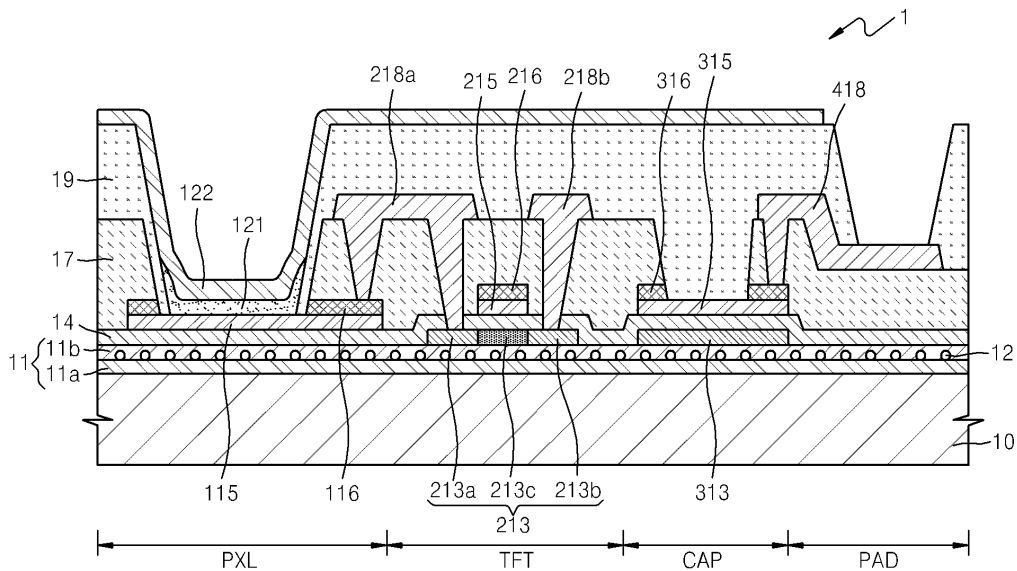
심사관 : 이옥우

(54) 발명의 명칭 유기 발광 표시 장치 및 그 제조 방법

**(57) 요약**

본 발명은, 기판 상에 배치되고 니켈(Ni)을 포함하는 나노 입자를 포함하는 버퍼층과, 버퍼층 상에 배치된 화소 전극과, 화소 전극 상에 배치된 유기 발광층과, 유기 발광층 상에 배치된 대향 전극을 포함하는 유기 발광 표시 장치 및 그 제조 방법을 제공한다.

**대표도** - 도1



(72) 발명자

**진성현**

경기도 용인시 기흥구 삼성2로 95 (농서동)

**이원규**

경기도 용인시 기흥구 삼성2로 95 (농서동)

**최재범**

경기도 용인시 기흥구 삼성2로 95 (농서동)

**명세서**

**청구범위**

**청구항 1**

기관 상에 배치되고, 니켈(Ni) 및 실리콘(Si)을 포함하는 나노 입자를 포함하는 버퍼층;  
 상기 버퍼층 상에 배치된 화소 전극;  
 상기 화소 전극 상에 배치된 유기 발광층; 및  
 상기 유기 발광층 상에 배치된 대향 전극;을 포함하는 유기 발광 표시 장치.

**청구항 2**

삭제

**청구항 3**

제1 항에 있어서,  
 상기 나노 입자는 NiSi<sub>2</sub>인 유기 발광 표시 장치.

**청구항 4**

제1 항에 있어서,  
 상기 버퍼층은 상기 기관 상에 배치된 제1 버퍼층과, 상기 제1 버퍼층 상에 형성된 제2 버퍼층을 포함하고, 상기 나노 입자는 상기 제1 버퍼층과 상기 제2 버퍼층의 사이에 개재된 유기 발광 표시 장치.

**청구항 5**

제4 항에 있어서,  
 상기 제1 버퍼층과 상기 제2 버퍼층의 사이에 개재된 반투과 금속층을 더 포함하고, 상기 나노 입자는 상기 제1 버퍼층과 상기 반투과 금속층의 사이에 개재된 유기 발광 표시 장치.

**청구항 6**

제1 항에 있어서,  
 상기 버퍼층 상에 상기 화소 전극과 이격되어 배치된 활성층, 상기 활성층 상에 형성된 제1 절연층, 상기 제1 절연층 상에 형성된 게이트 전극, 상기 게이트 전극을 덮는 제2 절연층, 상기 제2 절연층을 사이에 두고 상기 활성층과 각각 전기적으로 연결된 소스 전극 및 드레인 전극을 포함하고, 상기 소스 전극 및 드레인 전극 중 하나의 전극은 상기 화소 전극과 전기적으로 연결되는 박막 트랜지스터; 및  
 상기 활성층과 동일층에 상기 활성층과 이격되어 배치된 하부 전극과, 상기 하부 전극과 상기 제1 절연층에 의해 절연되고, 상기 게이트 전극과 동일층에 배치된 상부 전극을 포함하는 커패시터;를 더 포함하는 유기 발광 표시 장치.

**청구항 7**

제6 항에 있어서,  
 상기 제1 절연층은 상기 버퍼층과 상기 화소 전극의 사이에 개재된 유기 발광 표시 장치.

**청구항 8**

제7 항에 있어서,

상기 제1 절연층은 인접하는 층의 굴절률이 서로 다른 복수 개의 층을 포함하는 유기 발광 표시 장치.

**청구항 9**

기관 상에 니켈(Ni) 및 실리콘(Si)을 포함하는 나노 입자를 포함하는 버퍼층을 형성하는 단계;  
 상기 버퍼층 상에 화소 전극을 형성하는 단계;  
 상기 화소 전극 상에 유기 발광층을 형성하는 단계; 및  
 상기 유기 발광층 상에 대향 전극을 형성하는 단계;를 포함하는 유기 발광 표시 장치의 제조 방법.

**청구항 10**

삭제

**청구항 11**

제9 항에 있어서,  
 상기 나노 입자는  $\text{NiSi}_2$ 인 유기 발광 표시 장치의 제조 방법.

**청구항 12**

제9 항에 있어서,  
 상기 나노 입자를 포함하는 버퍼층을 형성하는 단계는,  
 상기 기관 상에 제1 버퍼층을 형성하는 단계;  
 상기 제1 버퍼층 상에 니켈(Ni) 입자를 형성하는 단계;  
 상기 니켈(Ni) 입자를 덮도록 제2 버퍼층을 형성하는 단계; 및  
 열처리(thermal annealing)에 의해  $\text{NiSi}_2$ 를 형성하는 단계;를 포함하는 유기 발광 표시 장치의 제조 방법.

**청구항 13**

제9 항에 있어서,  
 상기 나노 입자를 포함하는 버퍼층을 형성하는 단계는,  
 상기 기관 상에 제1 버퍼층을 형성하는 단계;  
 상기 제1 버퍼층 상에 니켈(Ni) 입자를 형성하는 단계;  
 열처리(thermal annealing)에 의해  $\text{NiSi}_2$  나노 입자를 형성하는 단계; 및  
 상기  $\text{NiSi}_2$  나노 입자를 덮도록 제2 버퍼층을 형성하는 단계;를 포함하는 유기 발광 표시 장치의 제조 방법.

**청구항 14**

제12 항 또는 제13 항에 있어서,  
 상기 니켈(Ni) 입자를 형성하는 단계 전에, 상기 제1 버퍼층에 반투과 금속층을 형성하는 단계를 더 포함하는 유기 발광 표시 장치의 제조 방법.

**청구항 15**

제9 항에 있어서,  
 상기 버퍼층 상에 활성층과, 상기 활성층과 이격되도록 하부 전극을 형성하는 단계;  
 상기 활성층과 상기 하부 전극을 덮도록 제1 절연층을 형성하고, 상기 제1 절연층 상의 상기 활성층과 대응되는 영역에는 게이트 전극, 상기 하부 전극에 대응되는 영역에는 상부 전극을 형성하는 단계;

상기 게이트 전극 상에, 상기 화소 전극을 노출시키는 제1 개구와, 상기 활성층을 노출시키는 제2 개구 및 제3 개구를 구비하는 제2 절연층을 형성하는 단계;

상기 제2 절연층 상에, 상기 제2 개구 및 상기 제3 개구를 통해 각각 활성층과 연결되고, 둘 중 하나는 상기 제1 개구를 통해 상기 화소 전극과 연결되는 소스 전극 및 드레인 전극을 형성하는 단계; 및

상기 소스 전극 및 드레인 전극을 덮도록 제3 절연층을 형성하는 단계;를 포함하며, 상기 화소 전극을 형성하는 단계는, 상기 게이트 전극과 상기 상부 전극을 형성하는 단계와 동시에 수행되는 유기 발광 표시 장치의 제조 방법.

**청구항 16**

제15 항에 있어서,

상기 제1 절연층은 상기 버퍼층과 상기 화소 전극의 사이에 형성되는 유기 발광 표시 장치의 제조 방법.

**청구항 17**

제16 항에 있어서,

상기 제1 절연층은 인접하는 층의 굴절률이 서로 다른 복수 개의 층을 포함하는 유기 발광 표시 장치의 제조 방법.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 유기 발광 표시 장치 및 그 제조 방법에 관한 것으로, 더욱 상세하게는 발광 효율이 개선된 유기 발광 표시 장치 및 그 제조 방법에 관한 것이다.

**배경 기술**

[0002] 유기 발광 표시 장치는 자체 발광형이기 때문에, 백라이트를 포함하지 않으므로 저전압으로 구동이 가능하고 경량의 박형으로 구성할 수 있으며, 시야각과 콘트라스트(contrast)가 우수하여 차세대 디스플레이 장치로 각광받고 있다.

[0003] 이러한 유기 발광 표시 장치는 넓은 발광 파장 영역을 가지며, 이에 따라 발광 효율이 떨어지고 색순도가 저하된다. 또한, 유기 발광층에서 방출되는 빛은 특정한 방향성이 없으므로, 임의의 방향으로 방출되는 광자 중 상당수가 유기 발광 소자의 내부 전반사에 의해 실제 관측자에게 도달하지 못하여 유기 발광 소자의 광 추출 효율을 떨어뜨린다.

[0004] 이에, 유기 발광 표시 장치 내에 DBR(distributed bragg reflector) 미러를 도입하여 색순도와 광 추출 효율을 증가시키는 방법이 제시되었으나, 이러한 DBR 미러를 이용한 공진 구조의 경우에는 광 추출 효율을 증가시키는 데 한계가 있다.

**발명의 내용**

**해결하려는 과제**

[0005] 본 발명의 목적은 발광 효율이 개선된 유기 발광 표시 장치 및 그 제조 방법을 제공하는 데 있다.

[0006] 본 발명의 다른 목적은 간단한 제조 공정을 통해 형성된 공진 구조를 포함하는 유기 발광 표시 장치 및 그 제조 방법을 제공하는 데 있다.

[0007] 본 발명의 또 다른 목적은 측면 시야각에서 발생하는 색 편이(color shift)를 감소시키는 데 있다.

**과제의 해결 수단**

[0008] 본 발명의 일 관점에 의하면, 기판 상에 배치되고 니켈(Ni)을 포함하는 나노 입자를 포함하는 버퍼층; 버퍼층 상에 배치된 화소 전극; 화소 전극 상에 배치된 유기 발광층; 및 유기 발광층 상에 배치된 대향 전극;을 포함하

는 유기 발광 표시 장치를 제공한다.

- [0009] 본 발명의 다른 특징에 의하면, 나노 입자는 실리콘(Si)을 더 포함할 수 있다.
- [0010] 본 발명의 또 다른 특징에 의하면, 나노 입자는 NiSi<sub>2</sub>일 수 있다.
- [0011] 본 발명의 또 다른 특징에 의하면, 버퍼층은 기판 상에 배치된 제1 버퍼층과, 제1 버퍼층 상에 형성된 제2 버퍼층을 포함하고, 나노 입자는 제1 버퍼층과 제2 버퍼층의 사이에 개재될 수 있다.
- [0012] 본 발명의 또 다른 특징에 의하면, 제1 버퍼층과 제2 버퍼층의 사이에 개재된 반투과 금속층을 더 포함하고, 나노 입자는 제1 버퍼층과 반투과 금속층의 사이에 개재될 수 있다.
- [0013] 본 발명의 또 다른 특징에 의하면, 버퍼층 상에 화소 전극과 이격되어 배치된 활성층, 활성층 상에 형성된 제1 절연층, 제1 절연층 상에 형성된 게이트 전극, 게이트 전극을 덮는 제2 절연층, 제2 절연층을 사이에 두고 활성층과 각각 전기적으로 연결된 소스 전극 및 드레인 전극을 포함하고, 소스 전극 및 드레인 전극 중 하나는 전극은 화소 전극과 전기적으로 연결되는 박막 트랜지스터; 및 활성층과 동일층에 활성층과 이격되어 배치된 하부 전극과, 하부 전극과 제1 절연층에 의해 절연되고, 게이트 전극과 동일층에 배치된 상부 전극을 포함하는 커패시터;를 더 포함할 수 있다.
- [0014] 본 발명의 또 다른 특징에 의하면, 제1 절연층은 버퍼층과 화소 전극의 사이에 개재될 수 있다.
- [0015] 본 발명의 또 다른 특징에 의하면, 제1 절연층은 인접하는 층의 굴절률이 서로 다른 복수 개의 층을 포함할 수 있다.
- [0016] 본 발명의 다른 관점에 의하면, 기판 상에 니켈(Ni)을 포함하는 나노 입자를 포함하는 버퍼층을 형성하는 단계; 버퍼층 상에 화소 전극을 형성하는 단계; 화소 전극 상에 유기 발광층을 형성하는 단계; 및 유기 발광층 상에 대향 전극을 형성하는 단계;를 포함하는 유기 발광 표시 장치의 제조 방법을 제공한다.
- [0017] 본 발명의 다른 특징에 의하면, 나노 입자는 실리콘(Si)을 더 포함할 수 있다.
- [0018] 본 발명의 또 다른 특징에 의하면, 나노 입자는 NiSi<sub>2</sub>일 수 있다.
- [0019] 본 발명의 또 다른 특징에 의하면, 나노 입자를 포함하는 버퍼층을 형성하는 단계는, 기판 상에 제1 버퍼층을 형성하는 단계; 제1 버퍼층 상에 니켈(Ni) 입자를 형성하는 단계; 니켈(Ni) 입자를 덮도록 제2 버퍼층을 형성하는 단계; 및 열처리(thermal annealing)에 의해 NiSi<sub>2</sub>를 형성하는 단계;를 포함할 수 있다.
- [0020] 본 발명의 또 다른 특징에 의하면, 나노 입자를 포함하는 버퍼층을 형성하는 단계는, 기판 상에 제1 버퍼층을 형성하는 단계; 제1 버퍼층 상에 니켈(Ni) 입자를 형성하는 단계; 열처리(thermal annealing)에 의해 NiSi<sub>2</sub> 나노 입자를 형성하는 단계; 및 NiSi<sub>2</sub> 나노 입자를 덮도록 제2 버퍼층을 형성하는 단계;를 포함할 수 있다.
- [0021] 본 발명의 또 다른 특징에 의하면, 니켈(Ni) 입자를 형성하는 단계 전에, 제1 버퍼층에 반투과 금속층을 형성하는 단계를 더 포함할 수 있다.
- [0022] 본 발명의 또 다른 특징에 의하면, 버퍼층 상에 활성층과 활성층과 이격되도록 하부 전극을 형성하는 단계; 활성층과 하부 전극을 덮도록 제1 절연층을 형성하고 제1 절연층 상의 활성층과 대응되는 영역에는 게이트 전극, 하부 전극에 대응되는 영역에는 상부 전극을 형성하는 단계; 게이트 전극 상에, 화소 전극을 노출시키는 제1 개구와, 활성층을 노출시키는 제2 개구 및 제3 개구를 구비하는 제2 절연층을 형성하는 단계; 제2 절연층 상에, 제2 개구 및 제3 개구를 통해 각각 활성층과 연결되고, 둘 중 하나는 제1 개구를 통해 상기 화소 전극과 연결되는 소스 전극 및 드레인 전극을 형성하는 단계; 및 소스 전극 및 드레인 전극을 덮도록 제3 절연층을 형성하는 단계;를 포함하며, 화소 전극을 형성하는 단계는, 게이트 전극과 상부 전극을 형성하는 단계와 동시에 수행될 수 있다.
- [0023] 본 발명의 또 다른 특징에 의하면, 제1 절연층은 버퍼층과 화소 전극의 사이에 형성될 수 있다.
- [0024] 본 발명의 또 다른 특징에 의하면, 제1 절연층은 인접하는 층의 굴절률이 서로 다른 복수 개의 층을 포함할 수 있다.

**발명의 효과**

- [0025] 상술한 바와 같은 실시예들에 관한 유기 발광 표시 장치 및 그 제조 방법은, 발광 효율을 높일 수 있다.
- [0026] 또한, 간이한 제조 공정을 통해 공진 구조를 형성할 수 있다.
- [0027] 또한, 측면 시야각에서 발생하는 색 편이(color shift)를 감소시킬 수 있다.

**도면의 간단한 설명**

- [0028] 도 1은 본 발명의 일 실시예에 관한 유기 발광 표시 장치를 개략적으로 도시한 단면도이다.
- 도 2 내지 도 9는 본 발명의 일 실시예에 관한 유기 발광 표시 장치의 제조 방법을 순차적으로 도시한 단면도들이다.
- 도 10은 본 발명의 다른 실시예에 관한 유기 발광 표시 장치를 개략적으로 도시한 단면도이다.
- 도 11은 본 발명의 또 다른 실시예에 관한 유기 발광 표시 장치를 개략적으로 도시한 단면도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0029] 이하, 첨부된 도면을 참조로 본 발명의 바람직한 실시예들에 대하여 보다 상세히 설명한다.
- [0030] 도 1은 본 발명의 일 실시예에 관한 유기 발광 표시 장치(1)를 개략적으로 도시한 단면도이다.
- [0031] 도 1을 참조하면, 본 실시예에 관한 유기 발광 표시 장치(1)는 기판(10)과, 기판(10) 상의 전면에 배치된 니켈(Ni)을 포함하는 나노 입자(12)를 포함하는 버퍼층(11)을 구비한다.
- [0032] 기판(10)은 SiO<sub>2</sub>를 주성분으로 하는 투명 재질의 글라스재로 형성될 수 있다. 그러나 기판(10)은 반드시 이에 한정되는 것은 아니며 투명한 플라스틱재 등 다양한 재질의 기판을 이용할 수 있다. 본 실시예의 기판(10)은 광을 투과시킬 수 있는 투명한 소재로 구성되며, 유기 발광층(121)에서 형성된 광은 기판(10)을 투과하여 외부로 방출된다.
- [0033] 기판(10) 상에 배치된 버퍼층(11)은 제1 버퍼층(11a)과 제2 버퍼층(11b)으로 구성되며, 제1 버퍼층(11a)과 제2 버퍼층(11b)의 사이에는 나노 입자(12)가 배치된다.
- [0034] 버퍼층(11)은 기판(10)으로부터의 불순 원소의 침투를 방지하고, 기판(10)의 표면을 평탄화하는 기능을 수행한다. 버퍼층(11)은 SiN<sub>x</sub>, SiO<sub>2</sub>, TiO<sub>2</sub>, HfO<sub>2</sub>, Al<sub>2</sub>O<sub>3</sub>, SiO<sub>x</sub>, Ta<sub>2</sub>O<sub>5</sub>, Nb<sub>2</sub>O<sub>5</sub>, ZrO<sub>2</sub>, Y<sub>2</sub>O<sub>3</sub>, La<sub>2</sub>O<sub>3</sub>, AZO 등으로 구성될 수 있으며, 제1 버퍼층(11a)과 제2 버퍼층(11b)은 동일한 물질로 구성될 수도 있고, 다른 물질로 구성될 수도 있다. 그러나, 제1 버퍼층(11a)과 제2 버퍼층(11b) 중 적어도 하나의 층은 실리콘(Si)을 포함하는 물질, 즉 SiO<sub>2</sub>, SiN<sub>x</sub> 및 SiO<sub>x</sub> 중 적어도 하나를 포함하여야 한다.
- [0035] 나노 입자(12)는 니켈(Ni) 및 실리콘(Si)을 포함하며, NiSi<sub>2</sub>일 수 있다. NiSi<sub>2</sub>는 니켈(Ni) 입자와, 버퍼층(11)에 포함되어 있는 실리콘(Si)의 결합에 의해 형성될 수 있다. 이때, 니켈(Ni)과 실리콘(Si)은 열처리(thermal annealing)에 의해 자연스럽게 결합할 수 있다.
- [0036] 본 실시예의 유기 발광 표시 장치(1)에서, 나노 입자(12)는 반투과막으로 기능하며, 반사 전극으로 구성된 대향 전극(122)과 함께 공진 구조를 형성함으로써, 유기 발광 표시 장치(1)의 광 추출 효율을 향상시킬 수 있다. 또한, 나노 입자(12)는 화소 전극(115)과 별개의 공정에서 형성되기 때문에, 화소 전극(115)의 식각에 의한 나노 입자(12)의 손상을 방지할 수 있다. 따라서, 유기 발광 표시 장치(1)의 공진 구조가 제조 공정에서 손상되는 문제가 발생하지 않는다.
- [0037] 이때 나노 입자(12)는 픽셀 영역(PXL)에만 형성될 수도 있고, 제1 버퍼층(11a)의 전면에 형성될 수도 있다.
- [0038] 본 실시예의 유기 발광 표시 장치(1)는, 픽셀 영역(PXL)과, 박막 트랜지스터 영역(TFT)과, 커패시터 영역(CAP)와, 패드 영역(PAD)을 포함한다.
- [0039] 기판(10)의 픽셀 영역(PXL) 상에는 화소 전극(115), 유기 발광층(121) 및 대향 전극(122)이 순차적으로 배치되고, 기판(10)과 화소 전극(115)의 사이에는 버퍼층(11)과 제1 절연층(14)이 배치된다.
- [0040] 화소 전극(115)은 투명 또는 반투명 도전성 물질로 구성될 수 있다. 투명/반투명 도전성 물질은 인듐틴옥사이드(ITO; indium tin oxide), 인듐징크옥사이드(IZO; indium zinc oxide), 징크옥사이드(ZnO; zinc oxide), 인듐

옥사이드( $\text{In}_2\text{O}_3$ ; indium oxide), 인듐갈륨옥사이드(IGO; indium gallium oxide), 및 알루미늄징크옥사이드(AZO; aluminum zinc oxide)를 포함하는 그룹에서 선택된 적어도 하나 이상을 포함할 수 있다.

- [0041] 화소 전극(115)의 가장자리에는 제1 금속층(116)이 추가적으로 배치될 수 있으며, 제1 금속층(116)과, 화소 전극(115)의 일부를 덮도록 제3 절연층(19)이 배치되어, 발광 영역을 정의한다. 즉, 제3 절연층(19)은 화소 정의막으로 기능하며, 유기물 또는 무기물로 형성될 수 있다.
- [0042] 유기 발광층(121)은 저분자 유기물 또는 고분자 유기물일 수 있다. 유기 발광층(121)이 저분자 유기물일 경우, 유기 발광층(121)을 중심으로 홀 수송층(HTL; hole transport layer), 홀 주입층(HIL; hole injection layer), 전자 수송층(ETL; electron transport layer) 및 전자 주입층(EIL; electron injection layer) 등이 적층될 수 있다. 이외에도 필요에 따라 다양한 층들이 적층될 수 있다. 이때, 유기 발광층(121)은 CuPc(copper phthalocyanine), N'-Di(naphthalene-1-yl)-N, NPB(N'-diphenyl-benzidine),  $\text{Alq}_3$ (tris(8-hydroxyquinolino) aluminum) 등으로 형성될 수 있다. 한편, 유기 발광층(121)이 고분자 유기물일 경우, 유기 발광층(121) 외에 홀 수송층(HTL; hole transport layer)이 포함될 수 있다. 홀 수송층은 PEDOT(poly(3,4-ethylenedioxythiophene))이나, PANI(polyaniline) 등을 사용할 수 있다. 이때, 유기 발광층(121)의 재료로는 PPV(poly-phenylene vinylene)계 및 폴리플루오렌(polyfluorene)계 등의 고분자 유기물 등이 있다.
- [0043] 대향 전극(122)은 반사 물질을 포함하는 반사 전극으로 구성될 수 있다. 본 실시예는 화소 전극(115)이 애노드로 사용되고, 대향 전극(122)이 캐소드로 사용되었지만, 전극의 극성은 반대로 적용될 수 있다. 대향 전극(122)은 Ag, Al, Mg, Li, Ca, LiF/Ca 및 LiF/Al에서 선택된 하나 이상의 물질을 포함할 수 있다.
- [0044] 대향 전극(122)이 반사 전극으로 구비됨으로써, 유기 발광층(121)에서 방출된 광은 대향 전극(122)에 의해 반사되어 투명/반투명 도전물로 구성된 화소 전극(115)을 투과하여 기관(10) 측으로 방출된다.
- [0045] 또한, 대향 전극(122)은 제1 버퍼층(11a)과 제2 버퍼층(11b) 사이에 배치된 나노 입자(12)와 함께, 미러에 의한 공진 구조를 형성한다. 즉, 나노 입자(12)는 반투과 미러로 기능하고, 대향 전극(122)은 반사 전극으로 기능하여, 대향 전극(122)과 나노 입자(12) 사이에 공진이 일어날 수 있다.
- [0046] 버퍼층(11)과 화소 전극(115)의 사이에 배치된 제1 절연층(14)은  $\text{SiN}_x$ ,  $\text{SiO}_2$ ,  $\text{TiO}_2$ ,  $\text{HfO}_2$ ,  $\text{Al}_2\text{O}_3$ ,  $\text{SiO}_x$ ,  $\text{Ta}_2\text{O}_5$ ,  $\text{Nb}_2\text{O}_5$ ,  $\text{ZrO}_2$ ,  $\text{Y}_2\text{O}_3$ ,  $\text{La}_2\text{O}_3$ , AZO 등으로 구성될 수 있으며, 인접하는 층의 굴절률이 서로 다른 복수 개의 층을 포함할 수 있다.
- [0047] 복수 개의 층으로 구성된 제1 절연층(14)은 DBR(distributed bragg reflector) 공진 구조를 형성할 수 있다. 따라서, 본 실시예의 유기 발광 표시 장치(1)는 DBR(distributed bragg reflector) 공진 구조 및 나노 입자(12)와 대향 전극(122)에 의해 형성된 미러에 의한 공진 구조가 같이 형성되어 있으므로, 색 순도와 광 추출 효율을 더욱 향상시킬 수 있다.
- [0048] 기관(10)의 박막 트랜지스터 영역(TFT) 상에는 활성층(213), 제1 및 제2 게이트 전극(215, 216), 소스 전극 및 드레인 전극(218a, 218b)을 포함하는 박막 트랜지스터가 배치된다.
- [0049] 활성층(213)은 비정질 실리콘(amorphous silicon) 또는 다결정 실리콘(poly silicon)과 같은 반도체 물질일 수 있고, 채널 영역(213c)과, 채널 영역(213c) 외측에 이온 불순물이 도핑된 소스 영역 및 드레인 영역(213a, 213b)을 포함할 수 있다.
- [0050] 활성층(213) 상에는 제1 및 제2 게이트 전극(215, 216)이 배치되고, 활성층(213)과 제1 게이트 전극(215)의 사이에는 제1 절연층(14)이 배치된다. 제1 절연층(14)은 박막 트랜지스터(Tr)의 활성층(213)과 제1 게이트 전극(215)을 절연시키는 게이트 절연막으로써의 역할을 수행한다.
- [0051] 제1 게이트 전극(215)과 제2 게이트 전극(216)은 에칭 선택비가 서로 다른 도전물로 구비될 수 있다. 이때, 제1 게이트 전극(215)은 ITO, IZO, ZnO 및  $\text{In}_2\text{O}_3$  등과 같은 투명 도전물일 수 있으며, 제2 게이트 전극(216)은 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 리튬(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 가운데 선택된 하나 이상의 금속 물질을 포함하며, 단층 또는 다층으로 형성될 수 있다.
- [0052] 제2 게이트 전극(216) 상에는 제2 절연층(17)이 배치되고, 제2 절연층(17)을 사이에 두고 활성층(213)의 소스 영역 및 드레인 영역(213a, 213b)에 각각 접속하는 소스 전극 및 드레인 전극(218a, 218b)이 배치된다. 제2 절

연층(17)은 박막 트랜지스터(Tr)의 층간 절연막으로써의 역할을 수행하며, 소스 전극 및 드레인 전극(218a, 218b)은 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 리튬(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 가운데 선택된 하나 이상의 금속 물질을 포함하며, 단층 또는 다층으로 형성될 수 있다. 이때, 화소 전극(115)은 소스 전극 및 드레인 전극(218a, 218b) 중 하나의 전극과 전기적으로 연결된다. 본 실시예에서, 소스 전극 및 드레인 전극(218a, 218b) 중 하나의 전극이 화소 전극(115)의 가장자리 상에 배치된 제1 금속층(116)에 직접적으로 접촉하며, 제1 금속층(116)을 통해 화소 전극(115)과 전기적으로 연결된다.

- [0053] 제2 절연층(17) 상에는 소스 전극 및 드레인 전극(218a, 218b)을 덮도록 제3 절연층(19)이 배치된다.
- [0054] 기관(10)의 커패시터 영역(CAP) 상에는 하부 전극(313)과, 상부 전극(315)을 포함하는 커패시터가 배치된다.
- [0055] 하부 전극(313)은 박막 트랜지스터의 활성층(213)과 동일한 재료로 구성될 수 있고, 상부 전극(315)은 화소 전극(115)과 동일한 재료로 구성될 수 있다. 하부 전극(313)과 상부 전극(315) 사이에는 제1 절연층(14)이 배치되면, 이때 제1 절연층(14)은 커패시터의 유전층으로써 기능한다.
- [0056] 기관(10)의 패드 영역(PAD) 상에는 외장 드라이버의 접속 단자인 패드 전극(418)이 배치된다. 패드 전극(418)은 소스 전극 및 드레인 전극(218a, 218b)과 동일한 재료로 구성될 수 있다. 패드 전극(418)은 제2 절연층(17) 상에 배치되고, 패드 전극(418) 상부에는 다른 구성 요소가 배치되지 않는다.
- [0057] 도 2 내지 도 9는 본 발명의 일 실시예에 관한 유기 발광 표시 장치의 제조 방법을 순차적으로 도시한 단면도들이다.
- [0058] 도 2를 참고하면, 기관(10) 상에 제1 버퍼층(11a)을 형성하고, 제1 버퍼층(11a) 상에 니켈(Ni) 입자(12')를 형성한다. 기관(10)은 SiO<sub>2</sub>와 같은 글라스재 또는 플라스틱재와 같은 투명한 물질로 구성될 수 있으며, 제1 버퍼층(11a)은 SiO<sub>2</sub>, SiN<sub>x</sub> 등으로 구성될 수 있다.
- [0059] 니켈 입자(12')는 제1 버퍼층(11a) 상에 증착 등의 방법으로 형성될 수 있다. 그러나, 본 발명은 이에 제한되지 않으며 제1 버퍼층(11a) 상에 나노 두께의 니켈 박막을 형성할 수도 있다.
- [0060] 도 3 및 도 4를 참고하면, 니켈 입자(12')를 덮도록 제2 버퍼층(11b)을 형성하고, 열처리(thermal annealing)를 한다.
- [0061] 열처리(thermal annealing)에 의해, 니켈 입자(12')와 버퍼층(11)에 포함된실리콘(Si)은 자연스럽게 결합하여, NiSi<sub>2</sub>로 구성된 나노 입자(12)를 형성한다.
- [0062] 본 실시예는 제2 버퍼층(11b)을 형성한 후에, 열처리를 수행하여 NiSi<sub>2</sub>로 구성된 나노 입자(12)를 형성하는 방법에 관하여 기재하고 있지만, 본 발명은 이에 제한되지 않으며, 니켈 입자(12')를 제1 버퍼층(11a) 상에 형성한 후, 열처리에 의해 NiSi<sub>2</sub>로 구성된 나노 입자(12)를 형성하고, 그 후에 나노 입자(12)를 덮도록 제2 버퍼층(11b)을 형성할 수도 있다.
- [0063] 도 5를 참고하면, 버퍼층(11) 상에 박막 트랜지스터의 활성층(213)과, 커패시터의 하부 전극(313)을 형성한다. 활성층(213) 및 하부 전극(313)은 버퍼층(11) 전면에 반도체층을 형성하고, 반도체층을 패터닝하여 형성할 수 있다.
- [0064] 반도체층은 비정질 실리콘(amorphous silicon) 또는 결정질 실리콘(poly silicon)으로 구비될 수 있다. 반도체층은 버퍼층(11) 상에 PECVD(plasma enhanced chemical vapor deposition)법, APCVD(atmospheric pressure CVD)법, LPCVD(low pressure CVD)법 등 다양한 증착 방법에 의해 증착될 수 있다.
- [0065] 활성층(213) 및 하부 전극(313)은 제1 마스크(미도시)를 이용한 포토리소그래피에 의해 반도체층을 패터닝하여 형성될 수 있으며, 제1 마스크 공정은 제1 마스크(미도시)에 노광 장치(미도시)로 노광 후, 현상(developing), 식각(etching) 및 스트립핑(striping) 또는 에싱(ashing)등과 같은 일련의 공정을 거쳐 진행된다. 이하, 후속 마스크 공정에서 동일 내용에 대한 설명은 생략하기로 한다.
- [0066] 도 6을 참고하면, 도 5의 결과물 상에 제1 절연층(14)을 형성하고, 제1 절연층(14) 상에 제2 마스크 공정에 의해 픽셀 영역(PXL)에는 화소 전극(115) 및 제1 금속층(116), 박막 트랜지스터 영역(TFT)에는 제1 게이트 전극(215) 및 제2 게이트 전극(216), 커패시터 영역(CAP)에는 상부 전극(315) 및 제2 금속층(316)을 형성한다.

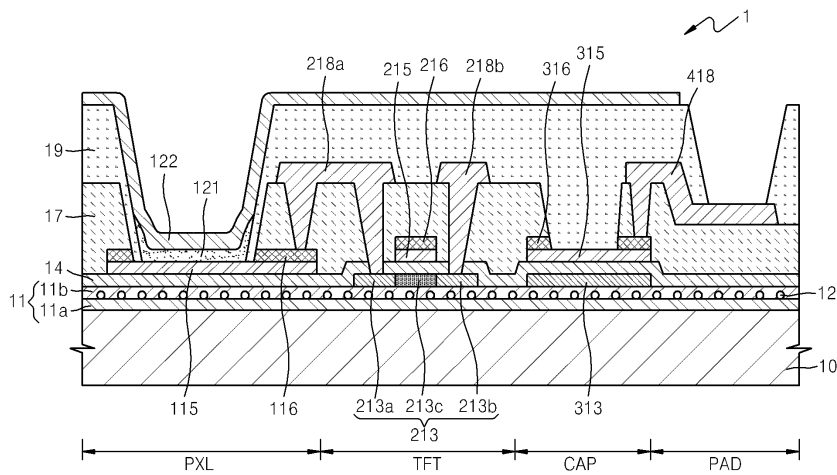
- [0067] 제1 절연층(14) 상에 형성된 제1 및 제2 게이트 전극(215, 216)을 셀프-얼라인(self-align) 마스크로 사용하여 활성층(213)에 이온 불순물을 도핑(D1)하여, 이온 불순물이 도핑된 소스 영역 및 드레인 영역(213a, 213b)과, 이온 불순물이 도핑되지 않은 채널 영역(213c)을 형성한다.
- [0068] 이때, 제1 게이트 전극(215)과 제2 게이트 전극(216)은 에칭 선택비가 서로 다른 도전물로 구비될 수 있다. 예를 들면, 제1 게이트 전극(215)은 ITO, IZO, ZnO 및 In<sub>2</sub>O<sub>3</sub> 등과 같은 투명 도전물질 수 있으며, 제2 게이트 전극(216)은 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 리튬(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 가운데 선택된 하나 이상의 금속 물질을 포함하며, 단층 또는 다층으로 형성될 수 있다.
- [0069] 화소 전극(115)과 상부 전극(315)은 제1 게이트 전극(215)과 동일층에 동일 물질로 형성될 수 있으면, 제1 및 제2 금속층(116, 316)은 제2 게이트 전극(216)과 동일층에 동일 물질로 형성될 수 있다.
- [0070] 도 7을 참고하면, 도 6의 결과물 상에 제2 절연층(17)을 형성하고, 제3 마스크 공정에 의해, 제2 절연층(17)에 제1 금속층(116)을 노출시키는 제1 개구(C1), 제1 금속층(116)을 소스 전극 및 드레인 전극(218a, 218b) 중 하나의 전극에 전기적으로 연결하기 위한 제2 개구(C2), 활성층(213)의 소스 영역 및 드레인 영역(213a, 213b) 각각을 소스 전극 및 드레인 전극(218a, 218b)과 연결시키기 위한 제3 개구(C3), 커패시터(Cst)의 제2 금속층(316)을 노출시키는 제4 개구(C4)와, 패드 전극(418)을 제2 금속층(316)을 연결하기 위한 제5 개구(C5)를 형성한다.
- [0071] 도 8을 참고하면, 도 7의 결과물 상에 제4 마스크 공정에 의해 소스 전극 및 드레인 전극(218a, 218b)과, 패드 전극(418)을 형성한다.
- [0072] 소스 전극 및 드레인 전극(218a, 218b) 형성하기 위한 패터닝 과정에서, 제1 금속층(116)과, 제2 금속층(316)이 소스 전극 및 드레인 전극(218a, 218b)과 함께 식각되어, 화소 전극(115)과 상부 전극(315)을 노출시킨다.
- [0073] 소스 전극 및 드레인 전극(218a, 218b)은 제3 개구(C3)를 통해, 각각 활성층(213)의 소스 영역 및 드레인 영역(213a, 213b)에 연결되고, 소스 전극 및 드레인 전극(218a, 218b) 중 하나의 전극은 제2 개구(C2)를 통해, 제1 금속층(116) 및 제1 금속층(116)에 접촉되어 있는 화소 전극(115)과 전기적으로 연결된다.
- [0074] 패드 전극(418)은 기관(10)의 가장자리 영역, 즉 유기 발광 표시 장치(1)의 외곽에 배치되어, 외장 드라이버의 접속 단자로서 기능한다. 패드 전극(418)은 제5 개구(C5)를 통해 커패시터(Cst)의 제2 금속층(316) 및 제2 금속층(316)에 접촉되어 있는 상부 전극(315)과 전기적으로 연결된다.
- [0075] 제 4 마스크 공정 후에, 커패시터의 하부 전극(313)에 이온 불순물을 도핑(D2)한다.
- [0076] 도 9를 참고하면, 도 8의 결과물 상에 제3 절연층(19)을 형성하고, 제5 마스크 공정에 의해 화소 전극(115)을 노출시키는 제6 개구(C6)와, 패드 전극(418)을 노출시키는 제7 개구(C7)를 형성한다.
- [0077] 화소 전극(115)을 노출시키는 제6 개구(C6)는 발광 영역을 정의해주는 화소정의막으로 기능한다.
- [0078] 다시 도 1을 참고하면, 도 9의 결과물 상의 제6 개구(C6) 상에 유기 발광층(121)과 대향 전극(122)을 형성하여, 유기 발광 표시 장치(1)를 완성할 수 있다. 이때, 대향 전극(122)은 기관(10) 상의 전면에 형성되고 공통 전극으로써 기능할 수 있지만, 대향 전극(122)은 패드 전극(418) 상에는 배치되지 않는다.
- [0079] 본 실시예의 유기 발광 표시 장치(1)는 니켈(Ni)을 포함한 나노 입자(12)를 이용하여 공진 구조를 형성하였으며, 공진 구조를 형성하는 데 별도의 마스크 공정이 추가되지 않는다. 즉 추가적인 마스크 공정이 없으므로 제조 비용을 감소시킬 수 있다.
- [0080] 도 10은 본 발명의 다른 실시예에 관한 유기 발광 표시 장치(2)를 개략적으로 도시한 단면도이다.
- [0081] 도 10을 참고하면, 본 실시예의 유기 발광 표시 장치(2)는 도 1의 유기 발광 표시 장치(1)와 다른 구성은 동일하고, 제1 버퍼층(11a)과 제2 버퍼층(11b)의 사이에 반투과 금속층(40)이 추가적으로 배치된다는 차이만 존재한다.
- [0082] 반투과 금속층(40)은 은(Ag), 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 리튬(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 가운데 선택된 하나 이상의 금속으로 형성될 수 있다.
- [0083] 반투과 금속층(40)은 광의 일부를 투과시킬 수 있도록 약 30 nm 이하의 두께를 갖도록 형성한다. 반투과 금속층



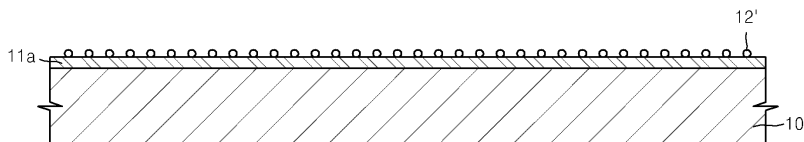
- |  |                  |
|--|------------------|
| PAD: 패드 영역                               | 10: 기판           |
| 11: 버퍼층                                  | 11a: 제1 버퍼층      |
| 11b: 제2 버퍼층                              | 12: 나노 입자        |
| 14, 14': 제1 절연층                          | 17, 17': 제2 절연층  |
| 19, 19': 제3 절연층                          | 40: 반투과 금속층      |
| 115, 115': 화소 전극                         | 121: 유기 발광층      |
| 122: 대향 전극                               | 213, 213': 활성층   |
| 215: 제1 게이트 전극                           | 216: 제2 게이트 전극   |
| 218a, 218b, 218a', 218b': 소스 전극 및 드레인 전극 |                  |
| 313, 313': 하부 전극                         | 315, 135': 상부 전극 |
| 418, 418': 패드 전극                         | 120': 제4 절연층     |
| 320': 유전층                                | 216': 게이트 전극     |

**도면**

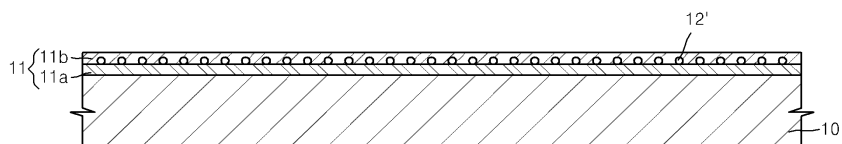
**도면1**



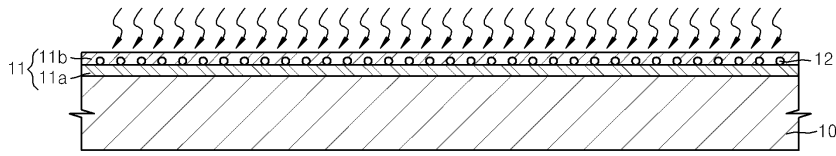
**도면2**



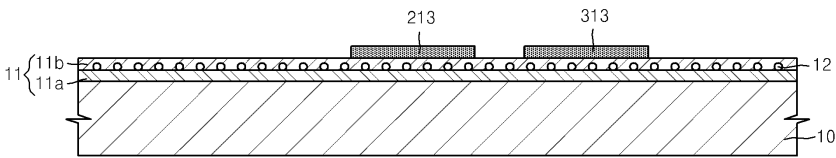
**도면3**



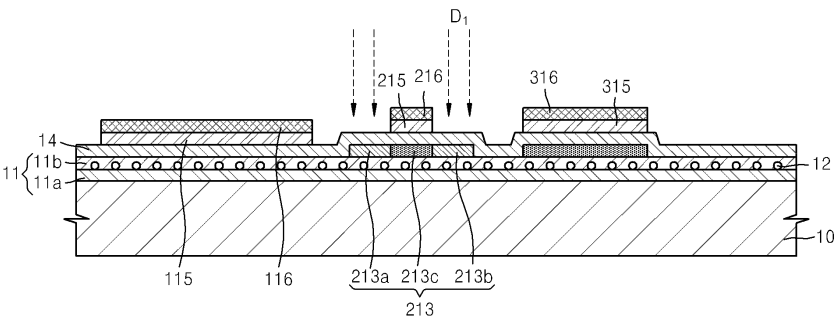
도면4



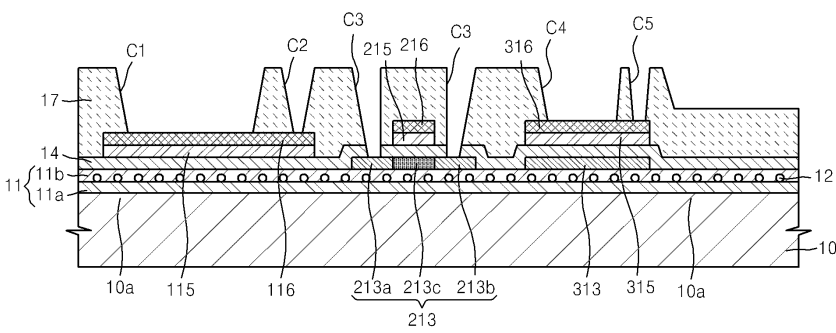
도면5



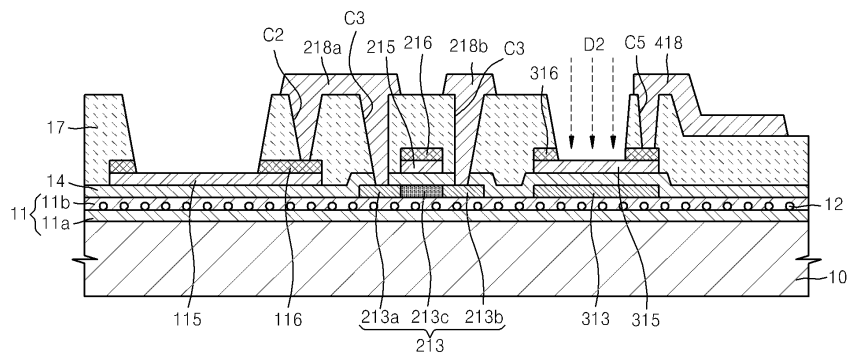
도면6



도면7



도면8





专利名称(译)	有机发光显示装置及其制造方法		
公开(公告)号	<a href="#">KR101912923B1</a>	公开(公告)日	2018-10-30
申请号	KR1020110133055	申请日	2011-12-12
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	OH JAE HWAN 오재환 CHANG YEOUNG JIN 장영진 JIN SEONG HYUN 진성현 LEE WON KYU 이원규 CHOI JAE BEOM 최재범		
发明人	오재환 장영진 진성현 이원규 최재범		
IPC分类号	H01L51/50 H05B33/10		
CPC分类号	B82Y10/00 H01L51/5265 H01L33/12 H01L33/105 H01L2251/5369 H01L27/12 H01L27/1214 H01L27/1218		
其他公开文献	KR1020130066290A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

目的：提供一种有机发光显示装置及其制造方法，通过将外部共振结构和分布式布拉格反射器共振结构一起构成，提高光学提取效率。组成：有机发光显示装置包括缓冲层（11），像素电极，有机发光层（121）和对电极（122）。缓冲层布置在基板上，并包括包含镍的纳米颗粒。像素电极布置在缓冲层上。有机发光层设置在像素电极上。对电极布置在有机发光层上。

