



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0077896

(43) 공개일자 2015년07월08일

(51) 국제특허분류(Int. Cl.)

G09G 3/20 (2006.01) G09G 3/32 (2006.01)

G11C 19/00 (2006.01)

(21) 출원번호 10-2013-0166835

(22) 출원일자 2013년12월30일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

오충완

경기 오산시 은여울로17번길 8, 205호 (궐동, 신
홍연립)

조대규

서울 용산구 새창로12길 103, (산천동)

(74) 대리인

박영복

전체 청구항 수 : 총 8 항

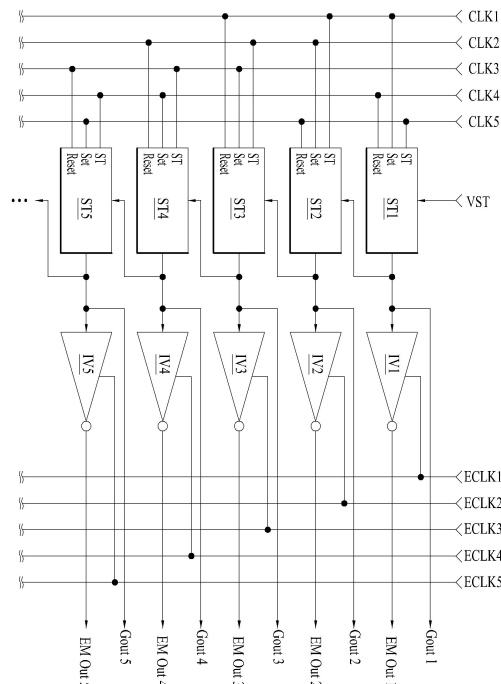
(54) 발명의 명칭 게이트 구동회로 및 이를 이용한 유기 발광 다이오드 표시장치

(57) 요약

본 발명은 스캔신호와 발광 제어신호를 순차적으로 각각 출력하는 회로 구조가 단순화되도록 하면서도 발광 제어 신호들의 출력을 안정화시켜 그 신뢰성을 향상시킬 수 있도록 한 게이트 구동회로 및 이를 이용한 유기 발광 다이오드 표시장치에 관한 것으로, 복수의 서브 화소들이 발광 제어신호에 응답하여 보상 데이터 전압으로 영상을

(뒷면에 계속)

대 표 도 - 도1



표시하도록 형성된 표시패널; 복수의 스캔펄스 및 발광 제어신호를 생성 및 출력하여 상기 표시패널의 게이트 라인과 발광 제어라인들을 구동하는 게이트 구동회로; 및 상기 표시패널의 전원라인들에 고전위 및 저전위 전압원을 공급함과 아울러 보상 전원라인에 상기 보상 데이터 전압을 공급하는 전원 공급부를 구비하고, 상기 게이트 구동회로는 서로 종속적으로 연결되어 순차적으로 스캔펄스를 출력하는 복수의 쉬프트 스테이지, 및 게이트 라인들에 순차적으로 출력되는 상기 스캔펄스를 동시에 각각 공급받아서 상기 각각의 스캔펄스에 따라 순차적으로 발광 제어신호를 출력 및 유지시키는 복수의 인버터를 구비한 것을 특징으로 한다.

명세서

청구범위

청구항 1

서로 종속적으로 연결되어 순차적으로 스캔펄스를 출력하는 복수의 쉬프트 스테이지; 및

게이트 라인들에 순차적으로 출력되는 상기 스캔펄스를 동시에 각각 공급받아서 상기 각각의 스캔펄스에 따라 순차적으로 발광 제어신호를 출력 및 유지시키는 복수의 인버터를 구비한 것을 특징으로 하는 게이트 구동회로.

청구항 2

제 1 항에 있어서,

상기 복수의 인버터 각각은

고전위 전압원으로 풀-업 노드를 충전시켜 제 1 제어 소자를 통해 출력되는 상기 발광 제어신호의 출력 기간을 제어하는 적어도 하나의 제 1 풀-업 인버팅 소자,

상기 풀-업 노드를 충전 상태를 유지시키는 캐패시터,

상기 스캔펄스가 공급되는 기간 동안 풀-다운 노드를 충전시켜 제 2 제어 소자를 통해 상기 발광 제어신호의 출력단을 저전위 전압원으로 접속시키는 적어도 하나의 제 2 풀-업 인버팅 소자,

상기 풀-다운 노드의 충전 기간 동안 상기 풀-업 노드를 방전시키는 적어도 하나의 제 1 풀-다운 인버팅 소자, 및

상기 발광 제어신호가 출력되는 기간 동안 상기 풀-다운 노드를 상기 저전위 전압원으로 접속시키는 적어도 하나의 제 2 풀-다운 인버팅 소자를 구비한 것을 특징으로 하는 게이트 구동회로.

청구항 3

제 2 항에 있어서,

상기 적어도 하나의 제 2 풀-다운 인버팅 소자는

상기 각 발광 제어신호가 출력되는 출력단으로부터 상기 각 발광 제어신호를 직접적으로 공급받고, 상기 각 발광 제어신호에 응답하여 상기 풀-다운 노드를 상기 저전위 전압원으로 방전시키는 것을 특징으로 하는 게이트 구동회로.

청구항 4

제 3 항에 있어서,

상기 제 2 풀-다운 인버팅 소자의 게이트 단자는

상기 발광 제어신호가 출력되는 출력단에 전기적으로 접속되어, 상기 각 발광 제어신호에 따라 턴-온됨으로써 소스 단자가 접속된 상기 풀-다운 노드를 드레인 단자가 연결된 상기 저전위 전압원과 접속시킨 것을 특징으로 하는 게이트 구동회로.

청구항 5

복수의 서브 화소들이 발광 제어신호에 응답하여 보상 데이터 전압으로 영상을 표시하도록 형성된 표시패널;

복수의 스캔펄스 및 발광 제어신호를 생성 및 출력하여 상기 표시패널의 게이트 라인과 발광 제어라인들을 구동하는 게이트 구동회로; 및

상기 표시패널의 전원라인들에 고전위 및 저전위 전압원을 공급함과 아울러 보상 전원라인에 상기 보상 데이터 전압을 공급하는 전원 공급부를 구비하고,

상기 게이트 구동회로는

서로 종속적으로 연결되어 순차적으로 스캔펄스를 출력하는 복수의 쉬프트 스테이지, 및

게이트 라인들에 순차적으로 출력되는 상기 스캔펄스를 동시에 각각 공급받아서 상기 각각의 스캔펄스에 따라 순차적으로 발광 제어신호를 출력 및 유지시키는 복수의 인버터를 구비한 것을 특징으로 하는 유기 발광 다이오드 표시장치.

청구항 6

제 5 항에 있어서,

상기 복수의 인버터 각각은

상기 고전위 전압원으로 풀-업 노드를 충전시켜 제 1 제어 소자를 통해 출력되는 상기 발광 제어신호의 출력 기간을 제어하는 적어도 하나의 제 1 풀-업 인버팅 소자,

상기 풀-업 노드를 충전 상태를 유지시키는 캐패시터,

상기 스캔펄스가 공급되는 기간 동안 풀-다운 노드를 충전시켜 제 2 제어 소자를 통해 상기 발광 제어신호의 출력단을 상기 저전위 전압원으로 접속시키는 적어도 하나의 제 2 풀-업 인버팅 소자,

상기 풀-다운 노드의 충전 기간 동안 상기 풀-업 노드를 방전시키는 적어도 하나의 제 1 풀-다운 인버팅 소자, 및

상기 발광 제어신호가 출력되는 기간 동안 상기 풀-다운 노드를 상기 저전위 전압원으로 접속시키는 적어도 하나의 제 2 풀-다운 인버팅 소자를 구비한 것을 특징으로 하는 유기 발광 다이오드 표시장치.

청구항 7

제 6 항에 있어서,

상기 적어도 하나의 제 2 풀-다운 인버팅 소자는

상기 각 발광 제어신호가 출력되는 출력단으로부터 상기 각 발광 제어신호를 직접적으로 공급받고, 상기 각 발광 제어신호에 응답하여 상기 풀-다운 노드를 상기 저전위 전압원으로 방전시키는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

청구항 8

제 7 항에 있어서,

상기 제 2 풀-다운 인버팅 소자의 게이트 단자는

상기 발광 제어신호가 출력되는 출력단에 전기적으로 접속되어, 상기 각 발광 제어신호에 따라 턴-온됨으로써 소스 단자가 접속된 상기 풀-다운 노드를 드레인 단자가 연결된 상기 저전위 전압원과 접속시킨 것을 특징으로 하는 유기 발광 다이오드 표시장치.

발명의 설명

기술 분야

[0001]

본 발명은 스캔신호와 발광 제어신호를 순차적으로 각각 출력하는 회로 구조가 단순화되도록 하면서도 발광 제어신호들의 출력을 안정화시켜 그 신뢰성을 향상시킬 수 있도록 한 게이트 구동회로 및 이를 이용한 유기 발광 다이오드 표시장치에 관한 것이다.

배경 기술

[0002]

최근, 대두되고 있는 평판 표시장치(Flat Panel Display)로는 액정 표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 디스플레이 패널(Plasma Display Panel) 및 유기 발광 다이오드 표시장치(Organic Light Emitting Display) 등이 있다.

[0003]

이러한, 평판 표시장치들의 영상 표시패널 예를 들어, 액정패널이나 유기 발광 다이오드 표시패널에 형성된 게

이트 라인들을 순차적으로 구동하기 위해서는 이들 게이트 라인에 순차적으로 스캔펄스를 공급하는 쉬프트 레지스터가 필요하다.

[0004] 쉬프트 레지스터는 스캔펄스를 출력하는 다수의 스테이지로 구성되어 있으며, 각 스테이지들은 하나씩의 스캔펄스들을 순차적으로 출력한다. 스캔펄스들은 영상 표시패널의 각 게이트 라인들에 순차적으로 공급되어, 게이트 라인들을 순차적으로 스캐닝하게 된다.

[0005] 최근, 유기 발광 다이오드 표시패널의 경우는 별도로 입력된 보상 기준전압으로 데이터 전압을 보상하여 영상을 표시하도록 한 화소 구조들이 적용되고 있어, 게이트 라인들을 구동하는 스캔펄스 외에 발광 제어라인들을 순차적으로 구동하기 위한 발광 제어신호들이 별도로 더 출력되어야 했다.

[0006] 이에, 유기 발광 다이오드 표시패널에 구성되는 게이트 구동회로는 게이트 라인들에 순차적으로 스캔펄스를 공급하는 쉬프트 레지스터 외에, 발광 제어라인들에 순차적으로 발광 제어신호를 공급하는 쉬프트 레지스터가 추가적으로 설계 및 구비되어야 했다. 그러나, 스캔펄스들과 발광 제어신호들을 순차적으로 각각 출력하는 종래의 게이트 제어회로는 쉬프트 레지스터의 수가 두 배 이상 증가하기 때문에 그 설계 구조가 복잡해지고, 게이트 제어회로의 크기 및 배치 면적이 증가하는 등의 다양한 문제를 감수해야만 했다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, 스캔신호와 발광 제어신호를 순차적으로 각각 출력하는 회로 구조가 단순화되도록 하면서도 발광 제어신호들의 출력을 안정화시켜 그 신뢰성을 향상시킬 수 있도록 한 게이트 구동회로 및 이를 이용한 유기 발광 다이오드 표시장치를 제공하는데 그 목적이 있다.

과제의 해결 수단

[0008] 상기와 같은 목적을 달성하기 위한 본 발명의 실시 예에 따른 게이트 구동회로는 서로 종속적으로 연결되어 순차적으로 스캔펄스를 출력하는 복수의 쉬프트 스테이지; 및 게이트 라인들에 순차적으로 출력되는 상기 스캔펄스를 동시에 각각 공급받아서 상기 각각의 스캔펄스에 따라 순차적으로 발광 제어신호를 출력 및 유지시키는 복수의 인버터를 구비한 것을 특징으로 한다.

[0009] 상기 복수의 인버터 각각은 고전위 전압원으로 풀-업 노드를 충전시켜 제 1 제어 소자를 통해 출력되는 상기 발광 제어신호의 출력 기간을 제어하는 적어도 하나의 제 1 풀-업 인버팅 소자, 상기 풀-업 노드를 충전 상태를 유지시키는 캐패시터, 상기 스캔펄스가 공급되는 기간 동안 풀-다운 노드를 충전시켜 제 2 제어 소자를 통해 상기 발광 제어신호의 출력단을 저전위 전압원으로 접속시키는 적어도 하나의 제 2 풀-업 인버팅 소자, 상기 풀-다운 노드의 충전 기간 동안 상기 풀-업 노드를 방전시키는 적어도 하나의 제 1 풀-다운 인버팅 소자, 및 상기 발광 제어신호가 출력되는 기간 동안 상기 풀-다운 노드를 상기 저전위 전압원으로 접속시키는 적어도 하나의 제 2 풀-다운 인버팅 소자를 구비한 것을 특징으로 한다.

[0010] 상기 적어도 하나의 제 2 풀-다운 인버팅 소자는 상기 각 발광 제어신호가 출력되는 출력단으로부터 상기 각 발광 제어신호를 직접적으로 공급받고, 상기 각 발광 제어신호에 응답하여 상기 풀-다운 노드를 상기 저전위 전압원으로 방전시키는 것을 특징으로 한다.

[0011] 상기 제 2 풀-다운 인버팅 소자의 게이트 단자는 상기 발광 제어신호가 출력되는 출력단에 전기적으로 접속되어, 상기 각 발광 제어신호에 따라 턴-온됨으로써 소스 단자가 접속된 상기 풀-다운 노드를 드레인 단자가 연결된 상기 저전위 전압원과 접속시킨 것을 특징으로 한다.

[0012] 또한, 상기와 같은 목적을 달성하기 위한 본 발명의 실시 예에 따른 게이트 구동회로를 이용한 유기 발광 다이오드 표시장치는 복수의 서브 화소들이 발광 제어신호에 응답하여 보상 데이터 전압으로 영상을 표시하도록 형성된 표시패널; 복수의 스캔펄스 및 발광 제어신호를 생성 및 출력하여 상기 표시패널의 게이트 라인과 발광 제어라인들을 구동하는 게이트 구동회로; 및 상기 표시패널의 전원라인들에 고전위 및 저전위 전압원을 공급함과 아울러 보상 전원라인에 상기 보상 데이터 전압을 공급하는 전원 공급부를 구비하고, 상기 게이트 구동회로는 서로 종속적으로 연결되어 순차적으로 스캔펄스를 출력하는 복수의 쉬프트 스테이지, 및 게이트 라인들에 순차적으로 출력되는 상기 스캔펄스를 동시에 각각 공급받아서 상기 각각의 스캔펄스에 따라 순차적으로 발광 제어신호를 출력 및 유지시키는 복수의 인버터를 구비한 것을 특징으로 한다.

[0013] 상기 복수의 인버터 각각은 상기 고전위 전압원으로 풀-업 노드를 충전시켜 제 1 제어 소자를 통해 출력되는 상기 발광 제어신호의 출력 기간을 제어하는 적어도 하나의 제 1 풀-업 인버팅 소자, 상기 풀-업 노드를 충전 상태를 유지시키는 캐패시터, 상기 스캔펄스가 공급되는 기간 동안 풀-다운 노드를 충전시켜 제 2 제어 소자를 통해 상기 발광 제어신호의 출력단을 상기 저전위 전압원으로 접속시키는 적어도 하나의 제 2 풀-업 인버팅 소자, 상기 풀-다운 노드의 충전 기간 동안 상기 풀-업 노드를 방전시키는 적어도 하나의 제 1 풀-다운 인버팅 소자, 및 상기 발광 제어신호가 출력되는 기간 동안 상기 풀-다운 노드를 상기 저전위 전압원으로 접속시키는 적어도 하나의 제 2 풀-다운 인버팅 소자를 구비한 것을 특징으로 한다.

[0014] 상기 적어도 하나의 제 2 풀-다운 인버팅 소자는 상기 각 발광 제어신호가 출력되는 출력단으로부터 상기 각 발광 제어신호를 직접적으로 공급받고, 상기 각 발광 제어신호에 응답하여 상기 풀-다운 노드를 상기 저전위 전압원으로 방전시키는 것을 특징으로 한다.

[0015] 상기 제 2 풀-다운 인버팅 소자의 게이트 단자는 상기 발광 제어신호가 출력되는 출력단에 전기적으로 접속되어, 상기 각 발광 제어신호에 따라 턴-온됨으로써 소스 단자가 접속된 상기 풀-다운 노드를 드레인 단자가 연결된 상기 저전위 전압원과 접속시킨 것을 특징으로 한다.

발명의 효과

[0016] 상기와 같은 다양한 기술 특징들을 갖는 본 발명의 실시 예에 따른 게이트 구동회로 및 이를 이용한 유기 발광 다이오드 표시장치는 스캔신호와 발광 제어신호를 순차적으로 각각 출력하는 게이트 구동회로의 구조를 단순화시켜 설계 및 구성할 수 있다.

[0017] 또한, 단순화된 구조에서 생성 및 출력되는 발광 제어신호들의 출력을 안정화시켜 그 신뢰성을 향상시킬 수 있다.

도면의 간단한 설명

[0018] 도 1은 본 발명의 실시 예에 따른 게이트 구동회로를 나타낸 구성도.

도 2는 도 1에 도시된 어느 한 쉬프트 스테이지와 인버터의 구성 회로도.

도 3은 도 2의 쉬프트 스테이지와 인버터로 입/출력되는 제어 신호들과 출력 신호를 나타낸 파형도.

도 4는 도 1의 게이트 구동회로를 이용한 유기발광 다이오드 표시장치를 나타낸 구성도.

발명을 실시하기 위한 구체적인 내용

[0019] 이하, 상기와 같은 특징을 갖는 본 발명의 실시 예에 따른 게이트 구동회로 및 이를 이용한 유기 발광 다이오드 표시장치를 첨부된 도면을 참조하여 보다 상세히 설명하면 다음과 같다.

[0020] 도 1은 본 발명의 실시 예에 따른 게이트 구동회로를 나타낸 구성도이다.

[0021] 도 1에 도시된 게이트 구동회로는 서로 종속적으로 연결되어 순차적으로 스캔펄스(Gout1 내지 Gout5)를 출력하는 복수의 쉬프트 스테이지(ST1 내지 ST5); 및

[0022] 게이트 라인들에 순차적으로 출력되는 스캔펄스(Gout1 내지 Gout5)를 동시에 각각 공급받아서 상기 각각의 스캔펄스(Gout1 내지 Gout5)에 따라 순차적으로 발광 제어신호(EM Out1 내지 EM Out1)를 출력 및 유지시키는 복수의 인버터(IV1 내지 IV5)를 구비한다.

[0023] 복수의 쉬프트 스테이지(ST1 내지 ST5)는 외부로부터의 스타트 신호(VST) 및 복수의 클럭 신호(CLK1 내지 CLK4)에 응답하여 순차적으로 스캔펄스(Gout1 내지 Gout5)를 생성하고, 이를 출력단에 접속된 게이트 라인 및 인버터(IV1 내지 IV5)로 공급한다. 구체적으로, 제 1 쉬프트 스테이지(ST1)가 제 1 스캔펄스(Gout1)를 출력하면, 이어서 제 2 스테이지(ST2)가 제 2 스캔펄스(Gout2)를 출력하고, 다음으로 제 3 스테이지(ST3)가 제 3 스캔펄스(Gout3)를 출력하고, ... 마지막으로 제 n 스테이지(미도시, n은 2이상의 어느 한 자연수)가 마지막 스캔펄스를 출력한다.

[0024] 상술한 바와 같이, 각각의 쉬프트 스테이지(ST1 내지 STn)는 스캔펄스(Gout1 내지 Gout5)를 이용하여 자신에게 접속된 게이트 라인을 구동시키고, 스캔펄스(Gout1 내지 Gout5)를 이용하여 자신으로부터 후단에 위치한 스테이지의 동작을 제어한다.

- [0025] 복수의 인버터(IV1 내지 IV5) 각각은 쉬프트 스테이지(ST1 내지 ST5)들의 출력단에 각각 접속되어 게이트 라인들로 출력되는 스캔펄스(Gout1 내지 Gout5)를 동시에 각각 공급받는다. 그리고, 외부로부터의 발광 스타트 신호(EVST) 및 복수의 제어 클럭(ECLK1 내지 ECLK5)을 공급받아, 각각 입력된 스캔펄스(Gout1 내지 Gout5)와는 극성이 반전된 형태의 발광 제어신호(EM Out1 내지 EM Out1)를 지연시켜서 순차적으로 출력한다.
- [0026] 도 2는 도 1에 도시된 어느 한 쉬프트 스테이지와 인버터의 구성 회로도이며, 도 3은 도 2의 쉬프트 스테이지와 인버터로 입/출력되는 제어 신호들과 출력 신호를 나타낸 파형도이다.
- [0027] 도 2에 도시된 어느 한 각각의 쉬프트 스테이지(예를 들어, 제 1 스테이지)는 고전위 전압원(VDD)으로 제 1 제어 노드(Q)의 충전을 제어하는 적어도 하나의 풀-업 스위칭 소자(Tbv), 적어도 하나의 클럭 신호(CLK4)와 고전위 전압원(VDD)으로 제 2 제어 노드(QB)를 충전을 제어함과 아울러 제 1 제어 노드(Q)의 충전시에는 제 2 제어 노드(QB)를 방전시키는 복수의 풀-다운 스위칭 소자(T3 내지 T5, T8), 제 1 제어 노드(Q)의 충전시 현재단의 클럭 신호(CLK1)를 현재단의 스캔펄스(GOut1)로 출력하는 제 1 출력 스위칭 소자(T6), 제 2 제어 노드(QB)의 충전시 스캔펄스(GOut1)의 출력단을 저전위 전압원(VSS)로 접속시키는 제 2 출력 스위칭 소자(T7)를 구비한다.
- [0028] 각 쉬프트 스테이지(ST1 내지 ST5)의 풀-업 스위칭 소자(Tbv)와 풀-다운 스위칭 소자(T3 내지 T5, T8)들 및 제 1 및 제 2 출력 스위칭 소자(T6,T7)들은 도 3에 도시된 스타트 신호(VST) 및 복수의 클럭 신호(CLK1 내지 CLK4)들 중 적어도 하나의 클럭 신호를 입력받는다. 그리고, 자신에게 입력된 클럭 신호들에 응답하여 순차적으로 턴-온 또는 턴-오프 됨으로써, 제 1 출력 스위칭 소자(T6)를 통해 스캔 신호(GOut1)가 출력되도록 한다.
- [0029] 첫 번째 스테이지인 제 1 쉬프트 스테이지(ST1)는 고전위 및 저전위 전압원(VDD,VSS)을 기본적으로 공급받고, 제 1 내지 제 5 클럭신호(CLK1 내지 CLK5) 중 적어도 하나의 클럭 신호와 함께 스타트 신호(VST)를 더 공급받는다. 그리고, 제 1 쉬프트 스테이지(ST1)를 제외한 나머지 쉬프트 스테이지(ST2 내지 ST5)는 스타트 신호(VST)를 제외하고 고전위 및 저전위 전압원(VDD,VSS)과 복수의 클럭신호(CLK1 내지 CLK5)들 중 적어도 하나의 클럭 신호펄스를 공급받는다.
- [0030] 도 3을 참조하면, 제 1 내지 제 5 클럭신호(CLK1 내지 CLK5)는 게이트 로우 전압레벨과 게이트 하이 전압레벨의 진폭을 갖도록 주기적으로 발생될 수 있다. 이러한, 제 1 내지 제 5 클럭신호(CLK1 내지 CLK5)는 서로 인접하게 발생하는 클럭신호 간에 소정 기간 동안 동시에 액티브 상태(하이 기간)를 유지하도록 발생되어 서로 순환되도록 각각의 쉬프트 스테이지에 공급된다. 좀 더 구체적으로 설명하면, 제 2 클럭신호(CLK2)의 경우에는 제 1 클럭신호(CLK1)보다 1/2 내지 2/3 펄스 폭만큼 위상 지연되어 발생되고, 제 3 클럭신호(CLK3)는 제 2 클럭신호(CLK2)보다 1/2 내지 2/3 펄스 폭만큼 위상지연되어 발생되며, 제 4 클럭신호(CLK4)는 제 3 클럭신호(CLK3)보다 1/2 내지 2/3 펄스 폭만큼 위상지연되어 발생된다. 그리고, 제 1 클럭신호(CLK1)는 제 5 클럭신호(CLK5)보다 1/2 내지 2/3 펄스 폭만큼 위상지연되어 출력된다. 이에 따라, 인접한 기간에 출력되는 클럭신호들은 일정 기간 동안 서로 동시에 하이 상태를 유지한다. 예를 들어, 제 1 클럭신호(CLK1)의 펄스폭(하이 상태의 펄스 폭)과 제 2 클럭신호(CLK2)의 펄스 폭(하이 상태의 펄스 폭)은 동일하며, 제 1 클럭신호(CLK1)의 후반부가 제 2 클럭신호(CLK2)의 전반부와 중첩된다. 이때, 제 1 클럭신호(CLK1)의 펄스 폭과 제 2 클럭신호(CLK2)의 펄스 폭간의 중첩 구간은 약 1/3 내지 1/2 펄스 폭 구간에 해당한다.
- [0031] 이에, 제 1 쉬프트 스테이지(ST1)는 도 3에 도시된 스타트 신호(VST) 및 복수의 클럭 신호(CLK1,CLK4,CLK5)에 응답하여 순차적으로 제 1 스캔펄스(Gout1)를 생성하고, 이를 출력단에 접속된 게이트 라인 및 제 1 인버터(IV1)로 공급한다. 이어서 제 2 쉬프트 스테이지(ST2)가 복수의 클럭 신호(CLK1,CLK2,CLK5)에 응답하여 제 2 스캔펄스(Gout2)를 출력하고, 다음으로 제 3 스테이지(ST3)가 제 3 스캔펄스(Gout3)를 출력하고,... 마지막으로, 마지막 단의 스테이지가 마지막 스캔펄스를 출력하게 된다.
- [0032] 도 1 및 도 2에 도시된 복수의 인버터(IV1 내지 IVn) 각각은 고전위 전압원(VDD)으로 풀-업 노드(Q)를 충전시켜 제 1 제어 소자(T12)를 통해 출력되는 발광 제어신호(EM Out1)의 출력 기간을 제어하는 적어도 하나의 제 1 풀-업 인버팅 소자(T9,T12), 풀-업 노드(Q)를 충전 상태를 유지시키는 캐패시터(C2), 스캔펄스(Gout)가 공급되는 기간 동안 풀-다운 노드(EB)를 충전시켜 제 2 제어 소자(T13)를 통해 발광 제어신호(EM out)의 출력단을 저전위 전압원(VSS)으로 접속시키는 적어도 하나의 제 2 풀-업 인버팅 소자(T16,T18), 풀-다운 노드(EB)의 충전 기간 동안 풀-업 노드(Q)를 방전시키는 적어도 하나의 제 1 풀-다운 인버팅 소자(T10,T13,T14), 및 발광 제어신호(EM out)가 출력되는 기간 동안 풀-다운 노드(EB)를 저전위 전압원(VSS)으로 접속시키는 적어도 하나의 제 2 풀-다운 인버팅 소자(T17)를 구비한다.
- [0033] 각 인버터(IV1 내지 IVn)의 제 1 풀-업 인버팅 소자(T9)와 제 2 풀-업 인버팅 소자(T18)는 도 3에 도시된 인버

터 스타트 신호(ERST) 및 복수의 제어 펄스(ECLK1 내지 ECLK5)들 중 적어도 하나의 제어 펄스를 입력받는다. 그리고, 자신에게 입력된 제어 펄스들에 응답하여 순차적으로 턴-온 또는 턴-오프 됨으로써, 제 2 제어 소자(T13)를 통해 발광 제어신호(EM out)가 출력되도록 한다.

[0034] 적어도 하나의 제 2 풀-다운 인버팅 소자(T17)는 발광 제어신호(EM out)가 출력되는 기간 즉, 풀-업 노드(Q)가 충전된 기간 동안에는 풀-다운 노드(EB)에 전류량이 잔존하지 않도록 확실히 방전되도록 한다. 이를 위해, 적어도 하나의 제 2 풀-다운 인버팅 소자(T17)는 각 발광 제어신호(EM out)가 출력되는 출력단으로부터 각 발광 제어신호(EM out)를 직접적으로 공급받고, 각 발광 제어신호(EM out)에 응답하여 풀-다운 노드(EB)를 상기 저전위 전압원(VSS)으로 방전시킨다.

[0035] 예를 들면, 제 2 풀-다운 인버팅 소자(T17)의 게이트 단자는 발광 제어신호(EM out)가 출력되는 출력단에 전기적으로 접속되어, 각 발광 제어신호(EM out)에 따라 턴-온됨으로써 소스 단자가 접속된 풀-다운 노드(EB)를 드레인 단자가 연결된 저전위 전압원(VSS)과 접속시킨다. 이렇게, 발광 제어신호(EM out)를 직접적으로 공급받아 풀-다운 노드(EB)를 방전시키면, 발광 제어신호(EM out)가 출력되는 기간 동안의 풀-다운 노드(EB) 전류량을 최소화시켜 유지할 수 있다.

[0036] 첫 번째 인버터인 제 1 인버터(IV1)는 고전위 및 저전위 전압원(VDD, VSS)을 기본적으로 공급받고, 제 1 및 제 3 제어 펄스(ECLK1, ECLK3)와 함께 인버터 스타트 신호(ERST)를 더 공급받는다. 그리고, 제 1 인버터(IV1)를 제외한 나머지 인버터(IV2 내지 IV5)는 인버터 스타트 신호(ERST)를 제외하고 고전위 및 저전위 전압원(VDD, VSS)과 복수의 제어 펄스(ECLK1 내지 ECLK5)들 중 적어도 하나씩의 제어 펄스를 공급받는다.

[0037] 도 3을 참조하면, 제 1 내지 제 5 제어 펄스(ECLK1 내지 ECLK5)는 게이트 로우 전압레벨과 게이트 하이 전압레벨의 진폭을 갖도록 주기적으로 발생될 수 있다. 이러한, 제 1 내지 제 5 제어 펄스(ECLK1 내지 ECLK5)는 서로 인접하게 발생하는 클럭신호간에 소정 기간 동안 동시에 액티브 상태(하이 기간)를 유지하도록 발생되어 서로 순환되도록 각각의 쉬프트 스테이지에 공급된다.

[0038] 이에, 제 1 쉬프트 스테이지(ST1)는 도 3에 도시된 스타트 신호(VST) 및 복수의 클럭 신호(CLK1, CLK4, CLK5)에 응답하여 순차적으로 제 1 스캔펄스(Gout1)를 생성하고, 이를 출력단에 접속된 게이트 라인 및 제 1 인버터(IV1)로 공급한다. 이어서 제 2 쉬프트 스테이지(ST2)가 복수의 클럭 신호(CLK1, CLK2, CLK5)에 응답하여 제 2 스캔펄스(Gout2)를 출력하고, 다음으로 제 3 스테이지(ST3)가 제 3 스캔펄스(Gout3)를 출력하고, ... 마지막으로, 제 n 스테이지가 마지막 스캔펄스를 출력하게 된다.

[0039] 이에, 복수의 인버터(IV1 내지 IV5) 각각은 외부로부터의 발광 스타트 신호(EVST) 및 복수의 제어 클럭(ECLK1 내지 ECLK5) 중 적어도 하나의 클럭들을 공급받아, 각각 입력된 스캔펄스(Cout1 내지 Gout5)와는 극성이 반전된 형태의 발광 제어신호(EM Out1 내지 EM Out5)를 지연시켜서 순차적으로 출력한다.

[0040] 도 4는 도 1의 게이트 구동회로를 이용한 유기발광 다이오드 표시장치를 나타낸 구성도이다.

[0041] 도 4에 도시된 유기 발광 다이오드 표시장치는 복수의 서브 화소(P)들이 발광 제어신호(EM1 내지 EMn)에 응답하여 보상 데이터 전압으로 영상을 표시하도록 형성된 표시패널(1); 복수의 스캔펄스(Cout1 내지 Gout5) 및 발광 제어신호(EM Out1 내지 EM Out5)를 생성 및 출력하여 상기 표시패널(1)의 게이트 라인(GL1 내지 GLn)과 발광 제어라인(EL1 내지 ELn)들을 구동하는 게이트 구동회로(2); 표시패널(1)의 데이터 라인(DL1 내지 DLm)들을 구동하는 데이터 구동부(3); 표시패널(1)의 전원라인(PL1 내지 PLm)들에 고전위 및 저전위 전압(VDD, VSS)을 공급함과 아울러 보상 전원라인(CPL)에 초기화 전압(V_{init}, 또는 보상전압)을 공급하는 전원 공급부(4); 및 아울러 외부로부터의 영상 데이터를 상기 표시패널(1)의 구동에 알맞게 정렬하여 데이터 구동부(3)로 공급하는 타이밍 제어부(5)를 구비한다.

[0042] 표시패널(1)은 복수의 서브 화소(P)들이 각 화소영역에 매트릭스 형태로 배열되어 영상을 표시하게 되는데, 각 서브 화소(P)는 발광 다이오드(OLED)와 그 발광 다이오드(OLED)를 독립적으로 구동하는 화소 회로를 구비한다. 구체적으로, 도 2에 도시된 바와 같은 각각의 서브 화소(P)는 각각의 게이트 라인(GL), 데이터 라인(DL), 보상 전원 라인(CPL), 발광 제어 라인(EL) 및 전원 라인(PL)에 접속된 화소 회로 및 화소 회로와 저전위 전압(VSS)의 사이에 접속되어 등가적으로는 다이오드로 표현되는 발광 다이오드(OLED)를 구비한다.

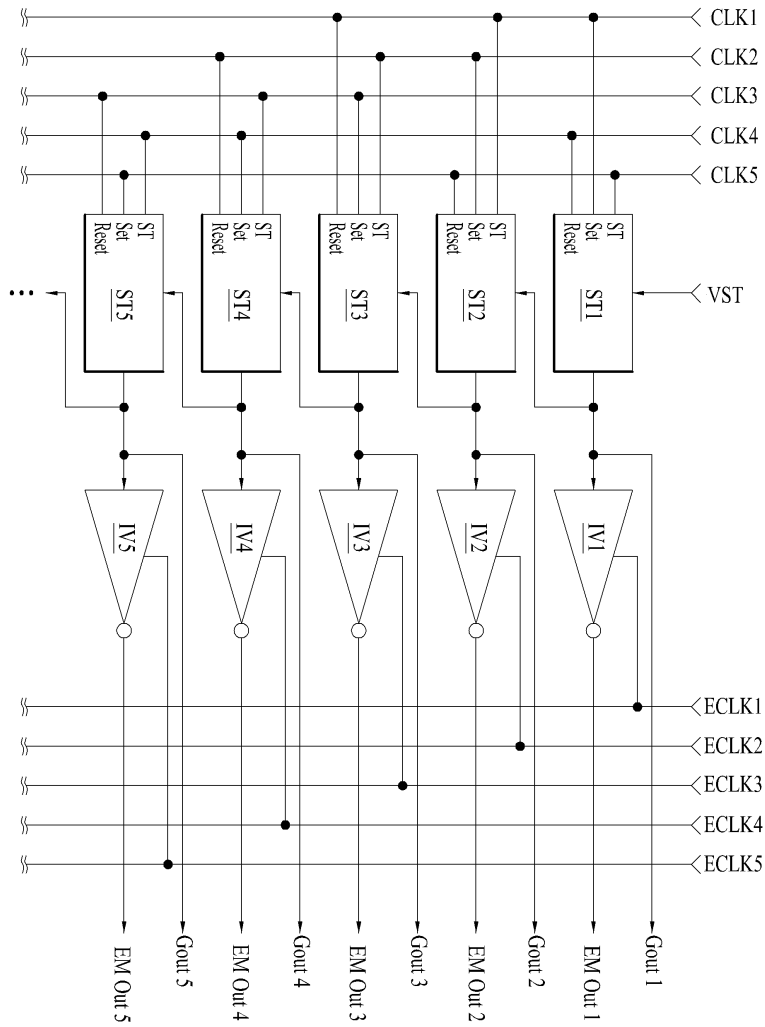
[0043] 게이트 구동회로(2)는 복수의 스캔펄스(Cout1 내지 Gout5) 및 발광 제어신호(EM Out1 내지 EM Out5)를 생성 및 출력하여 표시패널(1)의 게이트 라인(GL1 내지 GLn)과 발광 제어라인(EL1 내지 ELn)들을 구동하기 위해, 상기의 도 1 내지 도 3을 통해 구체적으로 설명된 복수의 쉬프트 스테이지(ST1 내지 ST5) 및 복수의 인버터(IV1 내지 IV5)를 구비하여 구성된다. 이에, 된 복수의 쉬프트 스테이지(ST1 내지 ST5) 및 복수의 인버터(IV1 내지 IV5)

에 대한 설명은 상기 도 1 내지 도 3을 통한 구체적인 설명으로 대신하기로 한다.

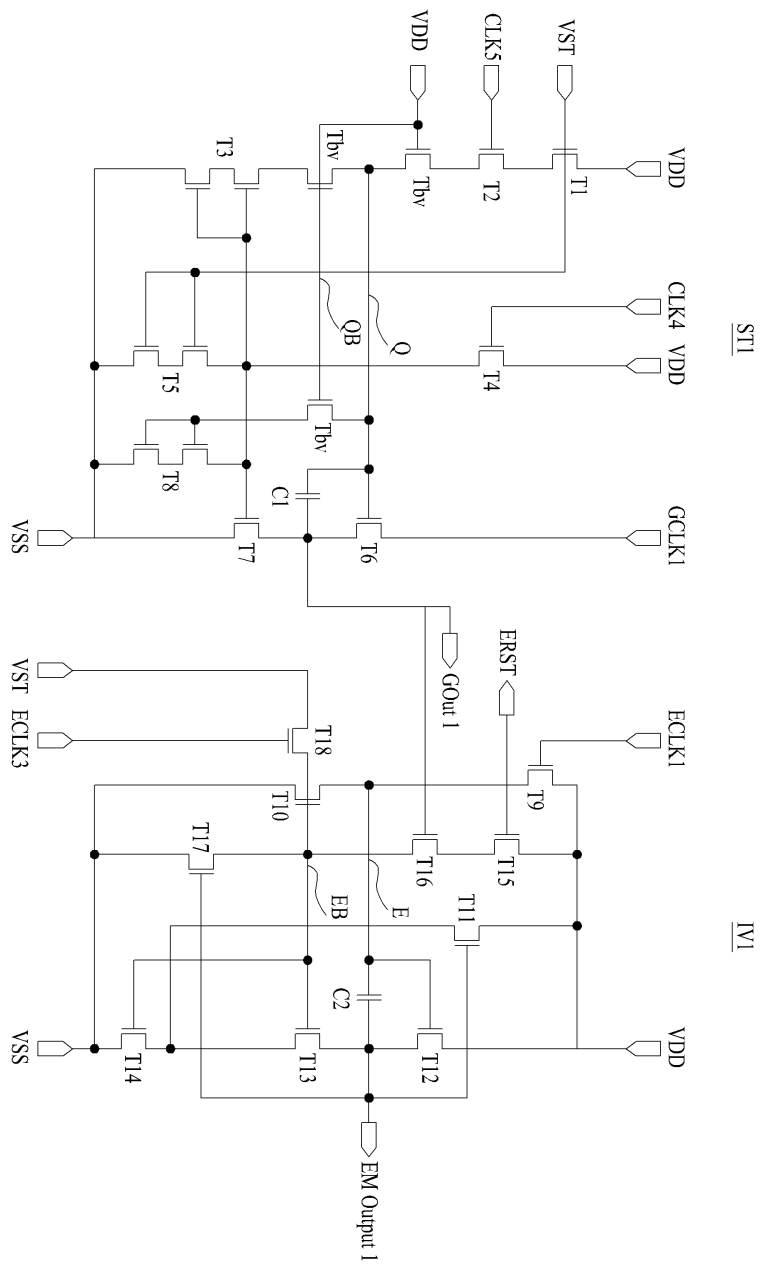
- [0044] 순차적으로 출력되는 발광 제어 신호(EM1 내지 EMn)는 상기의 발광 다이오드(OLED)에 전류가 흐르는 기간 즉, 영상이 표시되는 기간 및 상기의 고전위 전압원(VDD)이 구동 스위칭 소자(DT)는 드레인 전극에 공급되는 기간을 조절하게 된다. 이때, 게이트 구동회로(2)는 각각의 서브 화소(P)들에 초기화 전압이 인가되는 기간에는 각각의 발광 제어신호(EM1 내지 EMn)가 턴-오프 레벨을 유지하도록 생성 및 공급한다. 즉, 게이트 구동회로(2)는 타이밍 제어부(5)로부터의 게이트 제어신호(GVS)들에 응답하여 각 서브 화소(P)들의 구동기간 중 초기화 전압(V_{init})이 공급되는 기간에는 각 발광 제어신호(EM1 내지 EMn)가 턴-오프 레벨로 공급되도록 순차적으로 발광 제어신호(EM1 내지 EMn)를 생성하여 발광 제어라인(EL1 내지 ELn)들로 순차 공급한다.
- [0045] 데이터 구동부(3)는 타이밍 제어부(5)로부터의 데이터 제어신호(DVS) 중 소스 스타트 신호(SSP; Source Start Pulse)와 소스 쉬프트 클럭(SSC; Source Shift Clock) 등을 이용하여 타이밍 제어부(5)로부터 입력되는 디지털 영상 데이터(Data)를 아날로그 전압 즉, 아날로그의 데이터 전압으로 변환한다. 그리고, 소스 출력 인에이블(SOE; Source Output Enable) 신호에 응답하여 데이터 전압을 각 데이터 라인(DL1 내지 DLm)에 공급한다. 구체적으로, 데이터 구동부(3)는 SSC에 따라 입력되는 디지털 영상 데이터(Data)들을 래치한 후, SOE 신호에 응답하여 각 게이트 라인(GL1 내지 GLn)에 게이트 온 신호가 공급되는 1수평 주기마다 1수평 라인분의 데이터 전압을 각 데이터 라인(DL1 내지 DLm)에 공급한다.
- [0046] 타이밍 제어부(5)는 외부로부터 입력되는 영상 데이터(RGB)를 표시패널(1)의 크기 및 해상도 등에 알맞게 정렬하고 정렬된 디지털 영상 데이터(Data)를 데이터 구동부(3)에 공급한다. 그리고, 타이밍 제어부(5)는 외부로부터 입력되는 동기신호들 예를 들어, 도트클럭(DCLK), 데이터 인에이블 신호(DE), 수평 동기신호(Hsync), 수직 동기신호(Vsync) 등을 이용하여 게이트 및 데이터 제어신호(GVS, DVS)를 생성하고 이를 게이트 구동회로(2)와 데이터 구동부(3)에 각각 공급한다. 특히, 타이밍 제어부(5)는 게이트 구동회로(2)가 각 서브 화소(P)들의 구동기간 중 초기화 전압(V_{init})이 공급되는 기간에 각 발광 제어신호(EM1 내지 EMn)를 턴-오프 레벨로 공급할 수 있도록 게이트 제어신호(GVS)를 생성하여 게이트 구동회로(2)로 공급한다.
- [0047] 이상에서 상술한 바와 같이, 본 발명에서는 스캔신호와 발광 제어신호를 순차적으로 각각 출력하는 게이트 구동회로의 구조를 복수의 쉬프트 스테이지(ST1 내지 ST5) 및 복수의 인버터(IV1 내지 IV5)로 단순화시켜 설계 및 구성할 수 있다. 또한, 적어도 하나의 제 2 풀-다운 인버팅 소자(T17)를 이용해서 발광 제어신호(EM out)가 출력되는 기간 동안에 풀-다운 노드(EB)에 전류량이 잔존하지 않고 확실히 방전되도록 함으로써, 발광 제어신호들의 출력을 안정화시켜 그 신뢰성을 향상시킬 수 있다.
- [0048] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면

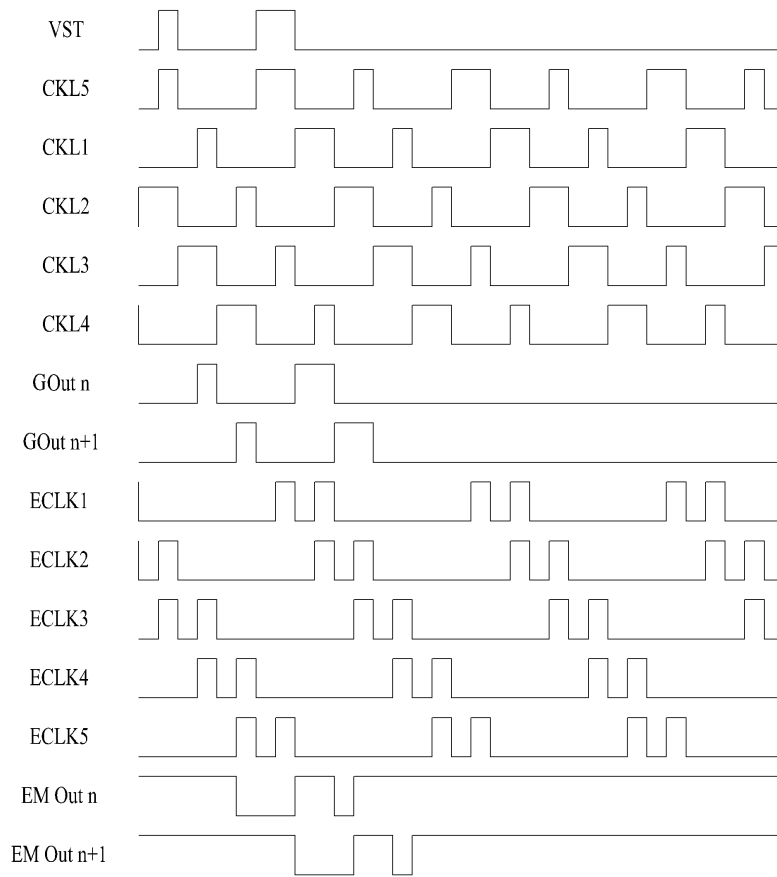
도면1



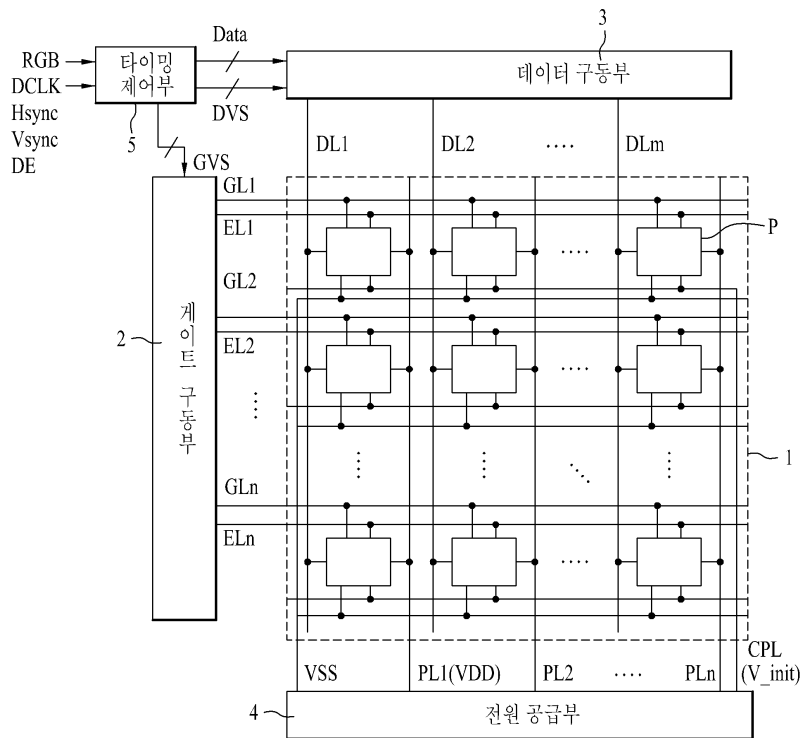
도면2



도면3



도면4



专利名称(译)	标题：栅极驱动电路和使用其的有机发光二极管显示装置		
公开(公告)号	KR1020150077896A	公开(公告)日	2015-07-08
申请号	KR1020130166835	申请日	2013-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	OH CHUNG WAN 오충완 JO DAE GYU 조대규		
发明人	오충완 조대규		
IPC分类号	G09G3/20 G09G3/32 G11C19/00		
代理人(译)	PARK , YOUNG BOK		
外部链接	Espacenet		

摘要(译)

本发明的扫描信号，并根据一个栅极驱动电路和使用该显示装置，以提高可靠性的有机发光二极管，而使得该结构被简化为在序列中的每个输出的发光控制信号电路，以稳定发光控制信号的输出的是，通过响应于发光控制信号补偿数据的多个子像素的形成显示具有电压的图像的显示面板；栅极驱动电路，用于产生和输出多个扫描脉冲和发射控制信号，以驱动显示板的栅极线和发射控制线；以及用于向显示面板的电源线提供高电位和低电位电压源并将补偿后的数据电压提供给补偿电源线的电源，并且，依次连接到顺序输出扫描脉冲的多个移位级和顺序输出到栅极线的扫描脉冲同时提供给每个扫描脉冲，并且多个逆变器顺序地输出和维持发射控制信号它表征。

